



(12)发明专利

(10)授权公告号 CN 107301840 B

(45)授权公告日 2020.04.14

(21)申请号 201710687511.9

(22)申请日 2017.08.11

(65)同一申请的已公布的文献号

申请公布号 CN 107301840 A

(43)申请公布日 2017.10.27

(73)专利权人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

专利权人 合肥鑫晟光电科技有限公司

(72)发明人 冯雪欢 蔡振飞 李永谦

(74)专利代理机构 北京中博世达专利商标代理有限公司 11274

代理人 周娟

(51)Int.Cl.

G09G 3/3208(2016.01)

(56)对比文件

CN 101393721 A, 2009.03.25,

CN 101393721 A, 2009.03.25,

CN 105957474 A, 2016.09.21,

CN 101986378 A, 2011.03.16,

CN 106023892 A, 2016.10.12,

CN 101131804 A, 2008.02.27,

审查员 顾健健

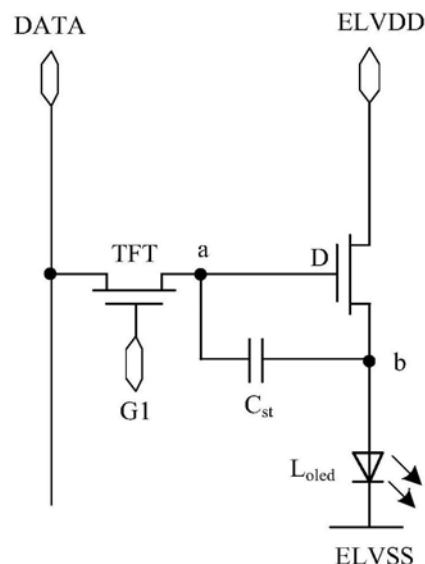
权利要求书3页 说明书11页 附图6页

(54)发明名称

一种像素补偿电路及方法、显示驱动装置和显示装置

(57)摘要

本发明公开一种像素补偿电路及方法、显示驱动装置和显示装置,涉及显示技术领域,以减少阈值电压偏移所导致的显示装置闪屏和发紫的问题。给像素补偿电路包括第一晶体管,其控制端与控制信号调制单元连接,输入端与数据信号调制单元连接,输出端与驱动晶体管的控制端连接,其输出端还通过存储电容与驱动晶体管的输出端连接,驱动晶体管的输入端与电源信号线连接,输出端与发光器件连接;控制信号调制单元和数据信号调制单元在发光阶段结束后调制对应信号,使得第一晶体管此时的栅源电压方向与发光阶段时的栅源电压方向相反。该显示驱动装置包括上述像素补偿电路。本发明提供的像素补偿电路用于OLED显示装置中。



1. 一种像素补偿电路,其特征在于,包括第一晶体管和存储电容,所述第一晶体管的控制端与控制信号调制单元连接,所述第一晶体管的输入端与数据信号线连接,所述第一晶体管的输出端与驱动晶体管的控制端连接,所述驱动晶体管的输入端与电源信号线连接,所述第一晶体管的输出端还通过所述存储电容与所述驱动晶体管的输出端连接,所述驱动晶体管的输出端还与发光器件连接;

在调制阶段,所述控制信号调制单元用于在发光阶段结束后调制控制信号,使得调制后的所述控制信号控制所述第一晶体管导通,在发光阶段结束后所述第一晶体管的栅源电压方向与发光阶段所述第一晶体管的栅源电压方向相反;

所述像素补偿电路还包括电压检测单元、偏移值计算单元和时长控制单元;所述电压检测单元的输出端与偏移值计算单元的输入端连接,所述偏移值计算单元的输出端与所述时长控制单元的输入端连接;所述时长控制单元的输出端与所述控制信号调制单元的控制端连接;

所述电压检测单元用于检测所述驱动晶体管的实际阈值电压;所述偏移值计算单元用于根据所述驱动晶体管的实际阈值电压,以及驱动晶体的理论阈值电压,得到驱动晶体管的电压偏移值;所述时长控制单元用于根据所述驱动晶体管的电压偏移值,以及发光器件的发光时间长度 t_2 ,得到调制阶段的时间长度 t_3 ,并在所述调制阶段内控制所述控制信号调制单元调制控制信号;其中, $t_3=kt_2$;k为时间补偿系数;

所述时间补偿系数k取决于所述发光阶段,所述驱动晶体管的栅源电压以及发光阶段的时间长度。

2. 根据权利要求1所述的像素补偿电路,其特征在于,所述数据信号线与数据信号调制单元连接;

所述数据信号调制单元用于在发光阶段结束后调制数据信号,使得调制后的所述数据信号控制所述驱动晶体管关断,在发光阶段结束后所述驱动晶体管的栅源电压方向与发光阶段所述驱动晶体管的栅源电压方向相反。

3. 根据权利要求2所述的像素补偿电路,其特征在于,数据信号写入阶段的数据信号电压为 $V_{DATA,T1}$,调制后的控制信号电压为 $V_{G1,T3}$,调制后的数据信号电压为 $V_{DATA,T3}$;

所述第一晶体管和所述驱动晶体管的类型均为N型晶体管, $V_{G1,T3}>V_{DATA,T3}$, $V_{DATA,T3}<V_{DATA,T1}$;

所述第一晶体管和所述驱动晶体管的类型均为P型晶体管, $V_{G1,T3}<V_{DATA,T3}$,且 $V_{DATA,T3}>V_{DATA,T1}$ 。

4. 根据权利要求2所述的像素补偿电路,其特征在于,所述像素补偿电路还包括第二晶体管,所述第二晶体管的输入端与感应信号调制单元连接,所述第二晶体管的输出端与所述驱动晶体管的输出端连接;

所述控制信号调制单元还用于利用调制后的所述控制信号控制所述第二晶体管导通,且在发光阶段结束后所述第二晶体管的栅源电压方向与发光阶段所述第二晶体管的栅源电压方向相反;

所述感应信号调制单元用于在发光阶段结束后对感应信号进行调制,使得调制后的所述感应信号保持所述发光器件处在熄灭状态,且在发光阶段结束后所述驱动晶体管的栅源电压方向与发光阶段所述驱动晶体管的栅源电压方向相反。

5. 根据权利要求4所述的像素补偿电路,其特征在于,调制后的所述感应信号的电压为 $V_{\text{sence},T3}$,发光器件的开启电压为 V_{oled} , $V_{\text{sence},T3} < V_{\text{oled}}$;

所述第一晶体管、所述第二晶体管和所述驱动晶体管的类型均为N型晶体管, $V_{G1,T3} > V_{\text{sence},T3}$, $V_{\text{data},T3} < V_{\text{sence},T3}$;

所述第一晶体管、所述第二晶体管和所述驱动晶体管的类型均为P型晶体管, $V_{G1,T3} < V_{\text{sence},T3}$, $V_{\text{data},T3} > V_{\text{sence},T3}$ 。

6. 根据权利要求4所述的像素补偿电路,其特征在于,所述第一晶体管、所述第二晶体管和所述驱动晶体管为同一种晶体管;所述时长控制单元的输出端分别与所述数据信号调制单元的控制端和所述感应信号调制单元的控制端连接;其中,

所述电压检测单元用于检测所述第一晶体管的实际阈值电压;所述偏移值计算单元用于根据所述第一晶体管的实际阈值电压,以及所述第一晶体管的理论阈值电压,得到第一晶体管的电压偏移值;

所述时长控制单元用于根据所述第一晶体管的电压偏移值,以及发光器件的发光时间长度 t_2 ,得到调制阶段的时间长度 t_3 ,并在所述调制阶段内控制所述控制信号调制单元调制控制信号、在所述调制阶段内控制所述数据信号调制单元调制数据信号,以及在所述调制阶段内控制所述感应信号调制单元调制电源信号;其中, $t_3 = kt_2$;k为时间补偿系数;或,

所述电压检测单元还用于检测所述第二晶体管的实际阈值电压;所述偏移值计算单元用于根据所述第二晶体管的实际阈值电压,以及所述第一晶体管的理论阈值电压,得到第二晶体管的电压偏移值;

所述时长控制单元还用于根据所述第二晶体管的电压偏移值,以及发光器件的发光时间长度 t_2 ,得到调制阶段的时间长度 t_3 ,并在所述调制阶段内控制所述控制信号调制单元调制控制信号、在所述调制阶段内控制所述数据信号调制单元调制数据信号以及在所述调制阶段内控制所述感应信号调制单元调制电源信号;其中, $t_3 = kt_2$;k为时间补偿系数;

所述时长控制单元还用于在所述调制阶段内控制所述数据信号调制单元调制数据信号以及在所述调制阶段内控制所述感应信号调制单元调制电源信号。

7. 一种像素补偿方法,其特征在于,应用权利要求1~6任一项所述像素补偿电路;所述像素补偿方法包括:

所述电压检测单元检测所述驱动晶体管的实际阈值电压;

所述偏移值计算单元根据所述驱动晶体管的实际阈值电压,以及驱动晶体管的理论阈值电压,得到驱动晶体管的电压偏移值;

所述时长控制单元根据所述驱动晶体管的电压偏移值,以及发光器件的发光时间长度 t_2 ,得到调制阶段的时间长度 t_3 ,其中, $t_3 = kt_2$;k为时间补偿系数;

所述时长控制单元在所述调制阶段内控制所述控制信号调制单元调制控制信号;

在调制阶段,所述控制信号调制单元在发光阶段结束后调制控制信号,使得调制后的所述控制信号控制第一晶体管导通;在发光阶段结束后所述第一晶体管的栅源电压方向与发光阶段所述第一晶体管的栅源电压方向相反;

所述时间补偿系数k取决于所述发光阶段,驱动晶体管的栅源电压以及发光阶段的时间长度。

8. 根据权利要求7所述的像素补偿方法,其特征在于,所述像素补偿电路包括与数据信

号线连接的数据信号调制单元时;所述像素补偿方法还包括:

所述数据信号调制单元在发光阶段结束后调制数据信号,使得调制后的所述数据信号控制所述驱动晶体管关断,在发光阶段结束后所述驱动晶体管的栅源电压方向与发光阶段所述驱动晶体管的栅源电压方向相反;和/或,

所述像素补偿电路包括第二晶体管和感应信号调制单元时,所述控制信号调制单元在发光阶段结束后调制控制信号后,所述像素补偿方法还包括:

所述控制信号调制单元利用调制后的所述控制信号控制所述第二晶体管导通,在发光阶段结束后所述第二晶体管的栅源电压方向与发光阶段所述第二晶体管的栅源电压方向相反;

所述感应信号调制单元在发光阶段结束后对感应信号进行调制,使得调制后的所述感应信号保持所述发光器件处在熄灭状态,且在发光阶段结束后所述驱动晶体管的栅源电压方向与发光阶段所述驱动晶体管的栅源电压方向相反。

9. 一种显示驱动装置,其特征在于,包括权利要求1~6任一项所述像素补偿电路。

10. 一种显示装置,其特征在于,包括权利要求9所述的显示驱动装置。

一种像素补偿电路及方法、显示驱动装置和显示装置

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种像素补偿电路及方法,显示驱动装置和显示装置。

背景技术

[0002] 有机电致发光二极管 (Organic Light-Emitting Diode,缩写为OLED) 显示装置是一种自发光显示设备,其中设有阵列化排布的OLED器件,并通过薄膜晶体管控制对应OLED器件发光,实现图像显示。

[0003] 现有技术中,由于成膜工艺的不稳定性,使得薄膜晶体管的阈值电压相对目标阈值电压产生一定的偏移,因此,OLED显示装置中都会设置像素补偿电路,以补偿对应薄膜晶体管的阈值电压。图1示出了一种2T1C像素补偿电路图,其包括薄膜晶体管TFT以及驱动晶体管D,薄膜晶体管TFT的控制端与控制信号线连接,薄膜晶体管TFT的输入端与数据线DATA连接,薄膜晶体管TFT的输出端与驱动晶体管D的控制端连接,驱动晶体管D的输入端与电源信号线连接,薄膜晶体管TFT的输出端还通过存储电容 C_{st} 与驱动晶体管D的输出端连接,驱动晶体管D的输出端还与发光器件 L_{oled} 的阳极连接,发光器件 L_{oled} 的阴极与信号公共端ELVSS连接。

[0004] 下面以薄膜晶体管TFT和驱动晶体管D为N型晶体管为例,说明2T1C像素补偿电路在一帧显示画面内的工作过程。如图2所示,像素补偿电路在一帧显示画面内包括数据写入阶段T1和发光阶段T2,且在发光阶段T2后,会立刻切断电源。具体的,在数据写入阶段T1,通过高电平控制第一晶体管TFT导通,并向存储电容 C_{st} 充电,以将显示数据信号写入到驱动晶体管;在发光阶段,利用低电平控制第一晶体管TFT关断,存储电容 C_{st} 放电,使得驱动晶体管D导通,电源信号通过驱动晶体管D驱动发光器件 L_{oled} 发光;通过2T1C像素补偿电路驱动发光器件 L_{oled} 发光的过程可以看出:在大部分时间内薄膜晶体管TFT为关断状态,且此时栅源电压为负电位,这使得薄膜晶体管TFT的栅源电压长期处在负电位,导致薄膜晶体管TFT的阈值电压发生负向偏移,这样薄膜晶体管TFT在发光阶段经常出现无法关断的问题;如果在发光阶段出现这种问题,低电平的数据信号在发光阶段将写入到驱动晶体管中,导致对应发光器件出现闪断,使得OLED显示装置出现闪屏,发紫等问题。

发明内容

[0005] 本发明的目的在于提供一种像素补偿电路及方法、显示驱动装置和显示装置,以减少因为阈值电压偏移,所导致的显示装置出现闪屏和发紫的问题。

[0006] 为了实现上述目的,本发明提供一种像素补偿电路,该像素补偿电路包括第一晶体管和存储电容,所述第一晶体管的控制端与控制信号调制单元连接,所述第一晶体管的输入端与数据信号线连接,所述第一晶体管的输出端与驱动晶体管的控制端连接,所述驱动晶体管的输入端与电源信号线连接,所述第一晶体管的输出端还通过所述存储电容与所述驱动晶体管的输出端连接,所述驱动晶体管的输出端还与发光器件连接;

[0007] 所述控制信号调制单元用于在发光阶段结束后调制控制信号,使得调制后的所述控制信号控制所述第一晶体管导通,在发光阶段结束后所述第一晶体管的栅源电压方向与发光阶段所述第一晶体管的栅源电压方向相反。

[0008] 与现有技术相比,本发明提供的像素补偿电路中,第一晶体管的控制端与控制信号调制单元连接,第一晶体管的输入端与数据信号线连接,第一晶体管的输出端与驱动晶体管的控制端连接,驱动晶体管的输入端与电源信号线连接,第一晶体管的输出端还通过存储电容与驱动晶体管的输出端连接,驱动晶体管的输出端还与发光器件连接,使得在数据写入阶段第一晶体管处在导通状态,在发光阶段第一晶体管处在关断状态,且由于第一晶体管长时间处在关断状态,使得第一晶体管的阈值电压向第一晶体管处在关断状态的栅源电压方向偏移;也就是说,第一晶体管长时间保持处在关断状态的栅源电压方向,导致第一晶体管的阈值电压向第一晶体管处在关断状态的栅源电压方向偏移;因此,在发光阶段结束后,可利用控制信号调制单元调制控制信号,使得发光阶段结束后第一晶体管处在导通状态,且发光阶段结束后第一晶体管的栅源电压方向与第一晶体管处在关断状态时栅源电压方向相反,这样不仅能够缩短第一薄膜晶体处在关断状态的时间,而且还能够减小第一晶体管处在关断状态的栅源电压方向的保持时间,以平衡第一晶体管处在关断状态的栅源电压方向的保持时间,和第一晶体管处在导通状态的栅源电压方向的保持时间,从而动态调节第一晶体管的阈值电压;所以,本发明提供的像素补偿电路,不管第一晶体管的类型如何,都能够在发光阶段结束后对控制信号和数据信号进行调制,以降低第一晶体管阈值电压的偏移概率,使得显示装置出现闪屏和发紫的机率降低。

[0009] 本发明还提供了一种像素补偿方法,应用上述技术方案提供的所述像素补偿电路;所述像素补偿方法包括:

[0010] 所述控制信号调制单元在发光阶段结束后调制控制信号,使得调制后的所述控制信号控制第一晶体管导通;在发光阶段结束后所述第一晶体管的栅源电压方向与发光阶段所述第一晶体管的栅源电压方向相反。

[0011] 与现有技术相比,本发明提供的像素补偿方法的有益效果与上述技术方案提供的像素补偿电路的有益效果相同,在此不做赘述。

[0012] 本发明还提供了一种显示驱动装置,包括上述技术方案提供的所述像素补偿电路。

[0013] 与现有技术相比,本发明提供的显示驱动装置的有益效果与上述技术方案提供的像素补偿电路的有益效果相同,在此不做赘述。

[0014] 本发明还提供了一种显示装置,包括上述技术方案提供的所述的显示驱动装置。

[0015] 与现有技术相比,本发明提供的显示装置的有益效果与上述技术方案提供的显示驱动装置的有益效果相同,在此不做赘述。

附图说明

[0016] 此处所说明的附图用来提供对本发明的进一步理解,构成本发明的一部分,本发明的示意性实施例及其说明用于解释本发明,并不构成对本发明的不当限定。在附图中:

[0017] 图1为现有技术中的2T1C像素补偿电路图;

[0018] 图2为2T1C像素补偿电路的时序图;

- [0019] 图3为本发明实施例提供的第一种像素补偿电路的结构示意图；
- [0020] 图4为本发明实施例提供的第一种像素补偿电路的时序图一；
- [0021] 图5为本发明实施例提供的第一种像素补偿电路的时序图二；
- [0022] 图6为本发明实施例提供的第二种像素补偿电路的结构示意图；
- [0023] 图7为本发明实施例提供的第二种像素补偿电路的时序图一；
- [0024] 图8为本发明实施例提供的第二种像素补偿电路的时序图二；
- [0025] 图9为本发明实施例中调制时间控制单元的结构框图；
- [0026] 图10为本发明实施例中调制时间控制单元的具体流程框图一；
- [0027] 图11为本发明实施例中调制时间控制单元的具体流程框图二；
- [0028] 图12为本发明实施例中调制时间控制单元的具体流程框图三；
- [0029] 附图标记：
- | | |
|------------------------|---------------|
| [0030] 100-控制信号调制单元， | 200-数据信号调制单元； |
| [0031] 300-感应信号调制单元， | 400-调制时间控制单元； |
| [0032] 401-电压检测单元， | 402-偏移值计算单元； |
| [0033] 403-时长控制单元， | DATA-数据信号端子； |
| [0034] ELVDD-电源信号端子， | ELVSS-信号公共端； |
| [0035] SENSE-感应信号端子， | G1-第一控制信号端子； |
| [0036] G2-第二控制信号端子， | TFT1-第一晶体管； |
| [0037] TFT2-第二晶体管， | D-驱动晶体管； |
| [0038] C_{st} -存储电容。 | |

具体实施方式

[0039] 下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅仅是本发明一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。

[0040] 请参阅图3，本发明实施例提供的像素补偿电路包括：第一晶体管TFT1、驱动晶体管D和存储电容 C_{st} ；第一晶体管TFT1的控制端与控制信号调制单元100连接，第一晶体管TFT1的输入端与数据信号线连接，第一晶体管TFT1的输出端与驱动晶体管D的控制端连接，驱动晶体管D的输入端与电源信号线连接，第一晶体管TFT1的输出端还通过存储电容 C_{st} 与驱动晶体管D的输出端连接，驱动晶体管D的输出端还与发光器件 L_{oled} 连接。

[0041] 可以理解的是，上述第一晶体管TFT1的控制端通过第一控制信号端子G1与控制信号调制单元100连接，第一晶体管的输入端可通过数据信号端子DATA接入数据信号线，驱动晶体管D的输入端可通过电源信号端子ELVDD接入电源信号线，驱动晶体管D的输出端与发光器件 L_{oled} 的阳极连接，发光器件 L_{oled} 的阴极与信号公共端ELVSS连接。

[0042] 该像素补偿电路在一帧显示画面内，其具体包括数据写入阶段T1、发光阶段T2和调制阶段T3。

[0043] 在数据写入阶段T1，第一控制信号端子G1提供的控制信号控制第一晶体管TFT1导通，数据信号端子DATA提供的数据信号通过第一晶体管TFT1向存储电容 C_{st} 充电，在这个阶

段第一控制信号端子G1所提供的控制信号可以由其他信号控制单元提供,也可以由控制信号调制单元100生成。

[0044] 在发光阶段T2,第一控制信号端子G1提供的控制信号控制第一晶体管TFT1关断,驱动晶体管D在写入到存储电容 C_{st} 的数据信号电压的控制下导通,电源信号端子ELVDD提供的电源信号通过驱动晶体管D控制发光器件 L_{oled} 发光,在这个阶段第一控制信号端子G1所提供的控制信号可以由其他信号控制单元提供,也可以由控制信号调制单元100生成。

[0045] 在调制阶段T3,控制信号调制单元100用于在发光阶段T2结束后调制控制信号,使得调制后的控制信号通过第一控制信号端子G1控制第一晶体管TFT1导通,在发光阶段D结束后第一晶体管TFT1的栅源电压方向与发光阶段第一晶体管TFT1的栅源电压方向相反;例如:发光阶段T1第一晶体管TFT1的栅源电压为负电压,则发光阶段T1第一晶体管TFT1的栅源电压方向为负,此时,在发光阶段D结束后第一晶体管TFT1的栅源电压为正电压,使得在发光阶段D结束后第一晶体管TFT1的栅源电压方向为正。

[0046] 基于上述实施例提供的像素补偿电路,第一晶体管TFT1的控制端与控制信号调制单元100连接,第一晶体管TFT1的输入端与数据信号线连接,第一晶体管TFT1的输出端与驱动晶体管D的控制端连接,驱动晶体管D的输入端与电源信号线连接,第一晶体管TFT1的输出端还通过存储电容 C_{st} 与驱动晶体管D的输出端连接,驱动晶体管D的输出端还与发光器件 L_{oled} 连接,使得在数据写入阶段T1第一晶体管TFT1处在导通状态,在发光阶段T2第一晶体管TFT1处在关断状态,且由于第一晶体管TFT1长时间处在关断状态,使得第一晶体管TFT1的阈值电压向第一晶体管TFT1处在关断状态的栅源电压方向偏移;也就是说,第一晶体管TFT1长时间保持处在关断状态的栅源电压方向,导致第一晶体管TFT1的阈值电压向第一晶体管处在关断状态的栅源电压方向偏移;因此,在发光阶段T2结束后,可利用控制信号调制单元100调制控制信号,使得发光阶段T2结束后第一晶体管TFT1处在导通状态,且发光阶段T2结束后第一晶体管TFT1的栅源电压方向与第一晶体管处在关断状态时栅源电压方向相反,这样不仅能够缩短第一薄膜晶体TFT1处在关断状态的时间,而且还能够减小第一晶体管TFT1处在关断状态的栅源电压方向的保持时间,以平衡第一晶体管TFT1处在关断状态的栅源电压方向的保持时间,和第一晶体管TFT1处在导通状态的栅源电压方向的保持时间,从而动态调节第一晶体管TFT1的阈值电压;所以,本发明实施例提供的像素补偿电路,不管第一晶体管TFT1的类型如何,都能够在发光阶段结束后对控制信号和数据信号进行调制,以降低第一晶体管阈值电压的偏移概率,使得显示装置出现闪屏和发紫的机率降低。

[0047] 需要说明的是,现有技术像素补偿过程中不存在调制阶段,而是在发光阶段T2之后转入复位阶段(现有技术,省略说明),而上述实施例在像素补偿电路在没有改变现有像素补偿电路的主体结构的基础上,通过对各种信号的调制,使得在发光阶段T2和复位阶段(现有技术,省略说明)之间插入调制阶段T3,降低第一晶体管阈值电压的偏移概率。

[0048] 考虑到现有技术中薄膜晶体管和驱动晶体管的类型均为N型晶体管时,在发光阶段,存储电容 C_{st} 对数据写入阶段的数据信号电压 $V_{DATA,T1}$ 具有保持作用,使得驱动晶体管D的栅极电压长期高于源极电压,也就是说,现有技术中,驱动晶体管D的栅源电压长期处在正电位,而驱动晶体管D的栅源电压长期处在正电位,会导致驱动晶体管D的阈值电压发生正向偏移,即驱动晶体管D的阈值电压偏移方向与发光阶段驱动晶体管的栅源电压方向相同;为此,如图3所示,限定数据信号线与数据信号调制单元200连接,且数据信号调制单元200

用于在发光阶段结束后调制数据信号,使得调制后的数据信号控制驱动晶体管D关断,在发光阶段结束后驱动晶体管的栅源电压方向与发光阶段驱动晶体管的栅源电压方向相反,这样就能够减少驱动晶体管D在发光阶段的栅源电压方向的保持时间,从而使得驱动晶体管的阈值电压发生偏移的机率大大减少。

[0049] 另外,上述实施例提供的像素补偿电路在数据写入阶段T1和发光阶段T2,数据信号可以由其他信号控制单元提供,也可以由数据信号调制单元200生成。

[0050] 可以理解的是,如果晶体管类型不同,则控制晶体管的信号电压的大小和方向就有所不同。下面举例说明晶体管类型不同,对上述像素补偿电路补偿过程中各个信号的电压影响。

[0051] 如图3和图4所示,上述实施例提供的像素补偿电路中,第一晶体管TFT1和驱动晶体管D的类型均为N型晶体管,此时:

[0052] 在数据写入阶段T1,第一控制信号端子G1提供的数据写入阶段的控制信号电压 $V_{G1,T1}$ 为高电平,数据信号端子DATA提供的数据写入阶段的数据信号电压 $V_{data,T1}$ 为高电平,且数据写入阶段的第一晶体管TFT1的栅源电压 $V_{gs1,T1} > 0$,并保持第一晶体管导通。另外,电源信号端子ELVDD提供的数据写入阶段的电源信号电压 V_{ELVDD} 为高电平,此时驱动晶体管D关断,且数据写入阶段的驱动晶体管D的栅源电压 $V_{gs3,T1} < 0$ 。

[0053] 在发光阶段T2,第一控制信号端子G1提供的发光阶段的控制信号电压 $V_{G1,T2}$ 为低电平,数据信号端子DATA提供的发光阶段的数据信号电压 $V_{DATA,T2}$ 为低电平,且发光阶段的第一晶体管TFT1的栅源电压 $V_{gs1,T2} < 0$,并保持第一晶体管关断。同时,电源信号端子提供的发光阶段的电源信号电压 $V_{ELVDD,T2}$ 仍然为高电平,且 $V_{ELVDD,T2} = V_{ELVDD,T1}$;此时,在存储电容 C_{st} 的电压保持作用下,驱动晶体管D的控制端电压为高电平,且等于 $V_{DATA,T1}$,驱动晶体管的栅源电压 $V_{gs3,T2} > 0$,此时,驱动晶体管D导通,发光阶段的电源信号通过驱动晶体管D控制发光器件 L_{oled} 发光。

[0054] 如果没有调制阶段T3,第一晶体管TFT1的栅源电压 V_{gs1} 长时间为负电位,导致第一晶体管TFT1的阈值电压发生负向偏移;基于此,在调制阶段T3,对控制信号和数据信号进行调制,使得调制后的控制信号电压 $V_{G1,T3}$ 为高电平,以控制第一晶体管TFT1导通,而限定 $V_{G1,T3}$ 大于调制后的数据信号电压 $V_{DATA,T3}$,使得调制阶段的第一晶体管TFT1的栅源电压 $V_{gs1,T3} = V_{G1,T3} - V_{DATA,T3} > 0$;也就是说,通过调制控制信号和数据信号,使得调制阶段的第一晶体管TFT1的栅源电压为正电位,这样就能够减少第一晶体管TFT1的栅源电压处在负电位的时间,从而降低了第一晶体管TFT1阈值电压发生负向偏移概率。

[0055] 而在第一晶体管TFT1导通时,调制后的数据信号通过第一晶体管TFT1向存储电容 C_{st} 充电,通过限定调制后的数据信号电压 $V_{DATA,T3} < V_{DATA,T1}$,使得驱动晶体管D关断;此外,如果没有调制阶段,驱动晶体管D的栅源电压 V_{gs3} 长时间为正电位,导致驱动晶体管D的阈值电压发生正向偏移;因此,在调制阶段T3,限定调制后的数据信号电压 $V_{DATA,T3}$ 尽可能小,使得驱动晶体管的栅源电压 $V_{gs3,T3} < 0$,这样就能够减少驱动晶体管D的栅源电压处在正电位的时间,从而降低了驱动晶体管D阈值电压发生正向偏移概率。另外,在调制阶段T3,电源信号电压 $V_{ELVDD,T3}$ 如现有技术一样直接跳变为0,或者为低电平。

[0056] 需要说明的是,上述实施例在调制阶段中,调制后的数据信号电压 $V_{DATA,T3}$ 不仅满足与调制后的控制信号电压 $V_{G1,T3}$ 的关系($V_{G1,T3} > V_{DATA,T3}$),以达到调节第一晶体管TFT1的阈

值电压的目的,而且还需要尽可能的小,以达到调节驱动晶体管D的阈值电压的目的,因此,本发明实施例中调制后的数据信号电压 $V_{DATA,T3}$ 的大小并非随意设置。另外, $V_{DATA,T3}$ 只需要比 $V_{data,T1}$ 小,保证驱动晶体管D关断即可,其下限可以为大于等于0,也可以为负电压。

[0057] 如图3和图5所示,上述实施例提供的像素补偿电路中,第一晶体管TFT1和驱动晶体管D的类型均为P型晶体管,此时:

[0058] 在数据写入阶段T1,第一控制信号端子G1提供的数据写入阶段的控制信号电压 $V_{G1,T1}$ 为低电平,数据信号端子DATA提供的数据信号电压 $V_{data,T1}$ 为低电平,且数据写入阶段的第一晶体管TFT1的栅源电压 $V_{gs1,T1} < 0$,并保持第一晶体管导通。另外,电源信号端子ELVDD提供的数据写入阶段的电源信号电压 V_{ELVDD} 为高电平,此时驱动晶体管D关断,且数据写入阶段的驱动晶体管D的栅源电压 $V_{gs3,T1} > 0$ 。

[0059] 在发光阶段T2,第一控制信号端子G1提供的发光阶段的控制信号电压 $V_{G1,T2}$ 为高电平,数据信号端子DATA提供的发光阶段的数据信号电压 $V_{DATA,T2}$ 为高电平,且发光阶段的第一晶体管TFT1的栅源电压 $V_{gs1,T2} > 0$,并保持第一晶体管关断。同时,电源信号端子提供的发光阶段的电源信号电压 $V_{ELVDD,T2}$ 保持不变($V_{ELVDD,T2} = V_{ELVDD,T1}$),即仍然为高电平;在存储电容 C_{st} 的电压保持作用下,驱动晶体管的控制端电压为低电平,且等于 $V_{DATA,T1}$,驱动晶体管的栅源电压 $V_{gs3,T2} < 0$,此时,驱动晶体管D导通,发光阶段的电源信号通过驱动晶体管D控制发光器件 L_{oled} 发光。

[0060] 如果没有调制阶段T3,第一晶体管TFT1的栅源电压 V_{gs1} 长时间为正电位,导致第一晶体管TFT1的阈值电压发生正向偏移;因此,可增加调制阶段T3,对控制信号和数据信号进行调制,使得调制后的控制信号电压 $V_{G1,T3}$ 为低电平,以控制第一晶体管TFT1导通,而限定 $V_{G1,T3} < \text{调制后的数据信号 } V_{DATA,T3}$,使得调制阶段的第一晶体管TFT1的栅源电压 $V_{gs1,T3} = V_{G1,T3} - V_{DATA,T3} < 0$;也就是说,通过调制控制信号和数据信号,使得调制阶段的第一晶体管TFT1的栅源电压为负电位,这样就能够减少第一晶体管TFT1的栅源电压处在正电位的时间,从而降低了第一晶体管TFT1阈值电压发生正向偏移概率。

[0061] 而在第一晶体管TFT1导通时,调制后的数据信号通过第一晶体管TFT1向存储电容 C_{st} 充电,通过限定调制后的数据信号电压 $V_{DATA,T3} > V_{DATA,T1}$,使得驱动晶体管D关断;此外,如果没有调制阶段,驱动晶体管D的栅源电压 V_{gs3} 长时间为负电位,导致驱动晶体管D的阈值电压发生负向偏移;因此,在调制阶段T3,限定调制后的数据信号 $V_{DATA,T3}$ 尽可能大,使得驱动晶体管的栅源电压 $V_{gs3,T3} > 0$,这样就能够减少驱动晶体管D的栅源电压处在负电位的时间,从而降低了驱动晶体管D阈值电压发生负向偏移概率。另外,在调制阶段T3,电源信号电压 $V_{ELVDD,T3}$ 如现有技术一样直接跳变为0,或者为低电平。另外, $V_{DATA,T3}$ 只需要比 $V_{data,T1}$ 大即可,其上限甚至可以等于 $V_{DATA,T2}$ 。

[0062] 需要说明的是,上述实施例在调制阶段中,调制后的数据信号电压 $V_{DATA,T3}$ 不仅满足与调制后的控制信号电压 $V_{G1,T3}$ 的关系($V_{G1,T3} < V_{DATA,T3}$),以达到调节第一晶体管TFT1的阈值电压的目的,而且还需要满足尽可能的大,以达到调节驱动晶体管D的阈值电压的目的,因此,本发明实施例中调制后的数据信号电压 $V_{DATA,T3}$ 的大小并非随意设置。

[0063] 可选的,如图6所示,上述实施例提供的像素补偿电路还可以包括第二晶体管TFT2,第二晶体管TFT2的控制端与控制信号调制单元100连接,第二晶体管TFT2的输入端与感应信号调制单元300连接,第二晶体管TFT2的输出端与驱动晶体管D的输出端连接;其中,

[0064] 第二晶体管TFT2的控制端可通过第二控制信号端子G2接入控制信号调制单元100连接,第二晶体管TFT2的控制端可通过感应信号端子SENSE接入感应信号调制单元300连接,第二晶体管TFT2的输出端与驱动晶体管D的输出端(或者发光器件 L_{oled} 的阳极)连接,使得在数据写入阶段,第二晶体管TFT2导通,以通过第二晶体管TFT2感测驱动晶体管D的输出端的电流;在发光阶段,第二晶体管关断。

[0065] 可以理解的是,在发光阶段T2后,控制信号调制单元100调制的信号需要控制第一晶体管TFT1导通,而第二晶体管TFT2的控制端可通过第二控制信号端子G2与控制信号调制单元100连接,这使得第二晶体管TFT2关断;从这段描述可以发现,第一晶体管TFT1和第二晶体管TFT2在同一阶段(数据写入阶段或发光阶段)所处的导通状态一致,因此,与第一晶体管TFT1的阈值电压偏移原理相同,第二晶体管TFT2的阈值电压也会出现偏移,且第二晶体管TFT2的阈值电压偏移方向与发光阶段第二晶体管TFT2的栅源电压的电位方向相同。基于此,可利用控制信号调制单元100调制后的控制信号控制第二晶体管TFT2导通,并协调感应信号调制单元300在发光阶段结束后对感应信号进行调制,且在发光阶段结束后第二晶体管TFT2的栅源电压方向与发光阶段第二晶体管TFT2的栅源电压方向相反,以减少第二晶体管TFT2处在关断状态的栅源电压方向的保持时间,平衡第二晶体管处在关断状态的栅源电压方向的保持时间,和第二晶体管TFT2处在导通状态的栅源电压方向的保持时间,达到动态调节第二晶体管TFT2的阈值电压的目的,这样不管第二晶体管TFT2的类型如何,都能够对控制信号和数据信号进行调制,以降低第二晶体管TFT2阈值电压的偏移概率。

[0066] 而且,由于在如图6所示的像素补偿电路的调制阶段T3中,调制后的感应信号通过第二晶体管TFT2提供给驱动晶体管D的输出端,这使得调制阶段的驱动晶体管的栅源电压发生一定的变化,此时调制后的感应信号还需要使得在发光阶段结束后所述驱动晶体管的栅源电压方向与发光阶段所述驱动晶体管的栅源电压方向相反。

[0067] 另外,在第二晶体管TFT2导通的状态下,调制后的感应信号会通过第二晶体管TFT2进入到驱动晶体管D的输出端,也就是发光器件 L_{oled} 的阳极,这使得发光器件 L_{oled} 在调节阶段有可能被点亮,而这种状况并不被允许,因此,需要限定调制后的所述感应信号的电压为 $V_{sense,T3} < V_{oled}$,以使得调制后的感应信号保持发光器件 L_{oled} 处在熄灭状态,从而防止发光器件在不需要点亮时被点亮;其中,发光器件 L_{oled} 一般为有机电致发光二极管,当然也可以是其他发光器件。

[0068] 而由于数据写入阶段、发光阶段以及调制阶段,第一晶体管TFT1和第二晶体管TFT2的导通状态相同,也就是说,第一晶体管TFT1和第二晶体管TFT2需要为同类型的晶体管,才能满足同一控制信号控制第一晶体管TFT1和第二晶体管TFT2在同一阶段处在同一导通状态。

[0069] 可以理解的是,上述实施例中的第二晶体管TFT2的控制端也可以通过第二控制信号端子与其他控制信号调制单元连接,这种情况下,第一晶体管TFT1和第二晶体管TFT2的类型就不会受到彼此类型的限制,也就是说,第一晶体管TFT1可在高电平下导通,第二晶体管TFT2可在低电平导通,但这样会增加信号调制的复杂度。

[0070] 如图6和图7所示,当第一晶体管TFT1、第二晶体管TFT2和驱动晶体管D的类型均为N型晶体管。

[0071] 在数据读取阶段T1,第二控制信号端子G2提供的数据写入阶段的控制信号电压 $V_{G2,T1}$ 为高电平, $V_{G2,T1}=V_{G1,T1}$,使得第二晶体管TFT2导通,感应信号端子SENSE提供的数据写入阶段的感应信号电压 $V_{sense,T1}$ 为低电平,且数据写入阶段的第二晶体管TFT2的栅源电压 $V_{gs2,T1}>0$ 。

[0072] 至于数据读取阶段T1,第一晶体管TFT1和驱动晶体管D的电压状态,及栅源电压参照前文描述即可。

[0073] 在发光阶段T2,第二控制信号端子G2提供的发光阶段的控制信号电压 $V_{G2,T2}$ 为低电平, $V_{G2,T2}=V_{G1,T2}$,使得第二晶体管TFT2关断,感应信号端子SENSE提供的发光阶段的感应信号电压 $V_{sense,T2}$ 为低电平,且发光阶段的第二晶体管TFT2的栅源电压 $V_{gs2,T2}<0$ 。

[0074] 至于发光阶段T2,第一晶体管TFT1和驱动晶体管D的电压状态,及栅源电压参照前文描述即可。

[0075] 如果没有调制阶段,则第二晶体管TFT2的栅源电压 V_{gs2} 长时间为负电位,导致第二晶体管TFT2的阈值电压发生负向偏移;基于此,在调制阶段T3,控制信号调制单元100通过第二控制信号端子G2提供的调制后的控制信号电压 $V_{G1,T3}$ 为高电平,以控制第二晶体管TFT2导通,同时调制后的感应信号电压通过第二晶体管TFT2向驱动晶体管的输出端提供的调制后的感应信号电压 $V_{sense,T3}$ 为高电平;且限定 $V_{G1,T3}>V_{sense,T3}$,使得调制阶段的第二晶体管TFT2的栅源电压 $V_{gs2,T3}=V_{G1,T3}-V_{sense,T3}>0$;也就是说,通过调制控制信号和感应信号,使得调制阶段的第二晶体管TFT2的栅源电压为正电位,这样就能够减少第二晶体管TFT2的栅源电压处在负电位的时间,从而降低了第二晶体管TFT2阈值电压发生负向偏移概率。

[0076] 另外,在如图6所示的像素补偿电路的调制阶段T3中,调制后的感应信号通过第二晶体管TFT2提供给驱动晶体管D的输出端,这使得调制阶段的驱动晶体管的栅源电压发生一定的变化,此时, $V_{DATA,T3}$ 应该当具有上限,即 $V_{DATA,T3}<V_{sense,T3}$,以使得调制阶段的驱动晶体管的栅源电压 $V_{gs3,T3}=V_{DATA,T3}-V_{sense,T3}<0$,以实现驱动晶体管阈值电压的调节。

[0077] 至于调制阶段T3,第一晶体管TFT1的电压状态,及栅源电压参照前文描述即可。

[0078] 如图6和图8所示,当第一晶体管TFT1、第二晶体管TFT2和驱动晶体管D的类型均为P型晶体管。

[0079] 在数据读取阶段T1,第二控制信号端子G2提供的数据写入阶段的控制信号电压 $V_{G2,T1}$ 为低电平, $V_{G2,T1}=V_{G1,T1}$,使得第二晶体管TFT2导通,感应信号端子SENSE提供的数据写入阶段的感应信号电压 $V_{sense,T1}$ 为低电平,且数据写入阶段的第二晶体管TFT2的栅源电压 $V_{gs2,T1}<0$ 。

[0080] 至于数据读取阶段T1,第一晶体管TFT1和驱动晶体管D的电压状态,及栅源电压参照前文描述即可。

[0081] 在发光阶段T2,第二控制信号端子G2提供的发光阶段的控制信号电压 $V_{G2,T2}$ 为高电平, $V_{G2,T2}=V_{G1,T2}$,使得第二晶体管TFT2关断,感应信号端子SENSE提供的发光阶段的感应信号电压 $V_{sense,T2}$ 为低电平,且发光阶段的第二晶体管TFT2的栅源电压 $V_{gs2,T2}>0$ 。

[0082] 至于发光阶段T2,第一晶体管TFT1和驱动晶体管D的电压状态,及栅源电压参照前文描述即可。

[0083] 如果没有调制阶段,则第二晶体管TFT2的栅源电压 V_{gs2} 长时间为正电位,导致第二晶体管TFT2的阈值电压发生正向偏移;基于此,在调制阶段T3,控制信号调制单元100通过

第二控制信号端子G2提供的调制后的控制信号电压 $V_{G1,T3}$ 为低电平,以控制第二晶体管TFT2导通,同时调制后的感应信号电压通过第二晶体管TFT2向驱动晶体管D的输出端提供的调制后的感应信号电压 $V_{sense,T3}$ 为高电平,且限定 $V_{G1,T3} < V_{sense,T3}$,即调制阶段的第二晶体管TFT2的栅源电压 $V_{gs2,T3} = V_{G1,T3} - V_{sense,T3} < 0$,也就是说,通过调制控制信号和感应信号,使得调制阶段的第二晶体管TFT2的栅源电压为负电位,这样就能够减少第二晶体管TFT2的栅源电压处在正电位的时间,从而降低了第二晶体管TFT2阈值电压发生正向偏移概率。

[0084] 另外,在如图6所示的像素补偿电路的调制阶段T3中,调制后的感应信号通过第二晶体管TFT2提供给驱动晶体管D的输出端,这使得调制阶段的驱动晶体管的栅源电压发生一定的变化,此时, $V_{DATA,T3}$ 应该当具有下限,即 $V_{DATA,T3} > V_{sense,T3}$,以使得调制阶段的驱动晶体管的栅源电压 $V_{gs3,T3} = V_{DATA,T3} - V_{sense,T3} > 0$,以实现驱动晶体管阈值电压的调节。

[0085] 至于调制阶段T3,第一晶体管TFT1的电压状态,及栅源电压参照前文描述即可。

[0086] 需要说明的是,上述实施例中的第一晶体管、第二晶体管以及驱动晶体管均为薄膜晶体管,也可以是其他种类的晶体管。需要说明的是,图3所示出的像素补偿电路的晶体管、电容、发光器件的连接结构与现有的2T1C像素补偿电路相同。同时,图6所示出的像素补偿电路的晶体管、电容、发光器件的连接结构与现有的3T1C像素补偿电路相同;而对于现有OLED显示装置的像素补偿电路来说,数据信号、感应信号、控制信号、电源信号是由一个电源发出的,且本发明实施例在调制阶段,除了数据信号、感应信号、控制信号均需要重新调制,电源信号如现有技术那样跳变到0电位,也就是断开状态,并不需要调制,因此,假设数据信号、感应信号、控制信号对应的数据信号调制单元200、感应信号调制单元300和控制信号调制单元100所产生的信号为数字信号,则可以将数据信号调制单元200、感应信号调制单元300和控制信号调制单元100与不同的数字模拟转换器(Digital to analog converter,DAC)连接,使得数字模拟转换器(Digital to analog converter,DAC)将数字信号转换为模拟信号后发给对应的控制端口。

[0087] 可以理解的是,上述数据信号调制单元200、感应信号调制单元300和控制信号调制单元100可以分体式设置,也可以集成在一个控制芯片中,通过不同引脚与对应控制端口连接。

[0088] 为了使得上述像素补偿电路中晶体管阈值电压调节可控化,本发明实施例提供的像素补偿电路还可以通过设定调制阶段T3的时间长度,以控制在多少帧显示画面后,晶体管的阈值电压能够调整到理论阈值电压。

[0089] 示例性的,如图9所示,上述像素补偿电路如图3所示时,第一晶体管TFT1、第二晶体管TFT2、驱动晶体管D为同一种晶体管;上述像素补偿电路还包括调制时间控制单元400,调制时间控制单元400包括电压检测单元401、偏移值计算单元402和时长控制单元403;电压检测单元401的输出端与偏移值计算单元402的输入端连接,偏移值计算单元402的输出端和时长控制单元403的输出端连接;时长控制单元403的输出端分别与控制信号调制单元100的控制端、数据信号调制单元200的控制端以及感应信号调制单元300的控制端连接。

[0090] 而由于第一晶体管TFT1、第二晶体管TFT2、驱动晶体管D为同一种晶体管,因此,这两种晶体管所产生的偏移值大小几乎相同,因此,可以通过以下三种方法控制像设定调制阶段T3的时间长度。

[0091] 第一种方法如图10所示,调制时间控制单元400的具体流程包括如下步骤:

[0092] 步骤S411:电压检测单元401检测第一晶体管TFT1的实际阈值电压;

[0093] 步骤S412:偏移值计算单元402根据第一晶体管TFT1的实际阈值电压,以及所述第一晶体管的理论阈值电压,得到第一晶体管TFT1的电压偏移值;

[0094] 步骤S413:时长控制单元403根据第一晶体管TFT1的电压偏移值以及发光器件 L_{oled} 的发光时间长度 t_2 ,得到调制阶段的时间长度 t_3 ,并在调制阶段内控制所述控制信号调制单元调制控制信号、在所述调制阶段内控制所述数据信号调制单元调制数据信号以及在所述调制阶段内控制感应信号调制单元调制感应信号;其中, $t_3=kt_2$;k为时间补偿系数。

[0095] 第二种方法如图11所示,调制时间控制单元400的具体流程包括如下步骤:

[0096] 步骤S421:电压检测单元401检测驱动晶体管D的实际阈值电压;

[0097] 步骤S422:偏移值计算单元402根据驱动晶体管D的实际阈值电压,以及驱动晶体管D的理论阈值电压,得到驱动晶体管D的电压偏移值;

[0098] 步骤S423:时长控制单元403根据驱动晶体管D的电压偏移值以及发光器件 L_{oled} 的发光时间长度 t_2 ,得到调制阶段的时间长度 t_3 ,并在调制阶段内控制所述控制信号调制单元调制控制信号、在调制阶段内控制数据信号调制单元调制数据信号以及在调制阶段内控制感应信号调制单元调制感应信号;其中, $t_3=kt_2$;k为时间补偿系数。

[0099] 第三种方法如图12所示,调制时间控制单元400的具体流程包括如下步骤:

[0100] 步骤S431:电压检测单元401检测第二晶体管TFT2的实际阈值电压;

[0101] 步骤S432:偏移值计算单元402根据第二晶体管TFT2的实际阈值电压,以及第二晶体管的理论阈值电压,得到第二晶体管TFT2的电压偏移值;

[0102] 步骤S433:时长控制单元403根据第二晶体管TFT2的电压偏移值以及发光器件 L_{oled} 的发光时间长度 t_2 ,得到调制阶段的时间长度 t_3 ,并在调制阶段内控制所述控制信号调制单元调制控制信号、在调制阶段内控制数据信号调制单元调制数据信号以及在调制阶段内控制感应信号调制单元调制感应信号;其中, $t_3=kt_2$;k为时间补偿系数。

[0103] 另外,为了避免因为工艺误差,所造成的对第一晶体管TFT1的理论阈值电压、第二晶体管TFT2的理论阈值电压、驱动晶体管D的理论阈值电压的不同,以及第一晶体管TFT1、第二晶体管TFT2、驱动晶体管D所处电压环境的不同,所造成的实际阈值电压的不同,还可以同时得到基于第一晶体管在调制阶段的时间长度 t_3 、基于第二晶体管在调制阶段的时间长度 t_3 ,以及基于驱动晶体管D在调制阶段的时间长度 t_3 ,然后通过比较,选出调制阶段的时间长度 t_3 最大的一个,作为最终的调制阶段的时间长度。

[0104] 需要说明的是,上述实施例中时间补偿系数k与发光阶段T2,第一晶体管TFT1、第二晶体管TFT2以及驱动晶体管D的栅源电压有关,同时还与发光阶段的时间长度 t_2 有关。

[0105] 例如:当第一晶体管和驱动晶体管均为N型薄膜晶体管,发光阶段T2的时间长度 $t_2=10\mu s$,第一晶体管TFT1的栅源电压 $V_{gs1,T2}=-10V$,则设定调制阶段第一晶体管TFT1的栅源电压 $V_{gs1,T3}=5V$,则调制阶段T3的时间长度 $t_3=-V_{gs1,T2}/V_{gs1,T3}=20\mu s$,因此, $k=2$ 。

[0106] 当然,还可以根据实际情况设定调制阶段第一晶体管TFT1的栅源电压 $V_{gs1,T3}$ 的大小,调整时间补偿系数k的大小,使得调制阶段T3的时间长度 t_3 可调,不限于举例方式调整。

[0107] 如图3-图8所示,本发明实施例还提供了一种像素补偿方法,应用上述技术方案提供的像素补偿电路;该像素补偿方法在一帧显示画面时段包括:数据写入阶段T1、发光阶段

T2、调制阶段T3,以及复位阶段;

[0108] 其中,数据写入阶段T1、发光阶段T2和复位阶段与现有技术中的方法相同,只是在发光阶段T2与复位阶段插入了调制阶段T3;

[0109] 该调制阶段T3中,控制信号调制单元100在发光阶段结束后调制控制信号,使得调制后的控制信号控制第一晶体管TFT1导通;在发光阶段结束后第一晶体管TFT1的栅源电压方向与发光阶段第一晶体管TFT1的栅源电压方向相反。

[0110] 与现有技术相比,本发明实施例提供的像素补偿方法的有益效果与上述技术方案提供的像素补偿电路的有益效果相同,在此不做赘述。

[0111] 如图3-图5所示,上述实施例提供的像素补偿电路还包括:与数据信号线连接的数据信号调制单元;上述像素补偿方法在一帧显示画面时段的调制阶段的调制阶段中,还包括:

[0112] 数据信号调制单元200在发光阶段结束后调制数据信号,使得调制后的数据信号控制驱动晶体管关断,在发光阶段结束后驱动晶体管D的栅源电压方向与发光阶段所述驱动晶体管的栅源电压方向相反;

[0113] 如图6-图8所示,当像素补偿电路包括第二晶体管TFT2和感应信号调制单元300时,上述控制信号调制单元在发光阶段结束后调制控制信号后,该像素补偿方法在一帧显示画面时段的调制阶段中,还包括:

[0114] 控制信号调制单元100利用调制后的控制信号控制第二晶体管导通TFT2,在发光阶段结束后第二晶体管TFT2的栅源电压方向与发光阶段第二晶体管TFT2的栅源电压方向相反;

[0115] 感应信号调制单元300在发光阶段结束后对感应信号进行调制,使得调制后的感应信号保持发光器件处在熄灭状态,调制后的感应信号还需要使得在发光阶段结束后所述驱动晶体管的栅源电压方向与发光阶段所述驱动晶体管的栅源电压方向相反。

[0116] 本发明实施例还提供了一种显示驱动装置,该显示驱动装置包括上述技术方案提供的像素补偿电路。

[0117] 与现有技术相比,本发明实施例提供的显示驱动装置的有益效果与上述技术方案提供的像素补偿方法相同,在此不做赘述。

[0118] 本发明实施例还提供了一种显示装置,该显示装置包括上述技术方案提供的显示驱动装置。

[0119] 与现有技术相比,本发明实施例提供的显示装置的有益效果与上述技术方案提供的像素补偿方法相同,在此不做赘述。

[0120] 其中,上述实施例提供的显示装置可以为手机、平板电脑、电视机、显示器、笔记本电脑、数码相框或导航仪等任何具有显示功能的产品或部件。

[0121] 在上述实施方式的描述中,具体特征、结构、材料或者特点可以在任何一个或多个实施例或示例中以合适的方式结合。

[0122] 以上所述,仅为本发明的具体实施方式,但本发明的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本发明揭露的技术范围内,可轻易想到变化或替换,都应涵盖在本发明的保护范围之内。因此,本发明的保护范围应以所述权利要求的保护范围为准。

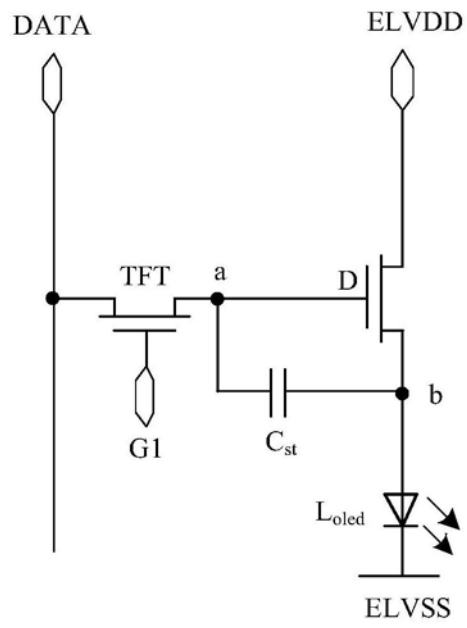


图1

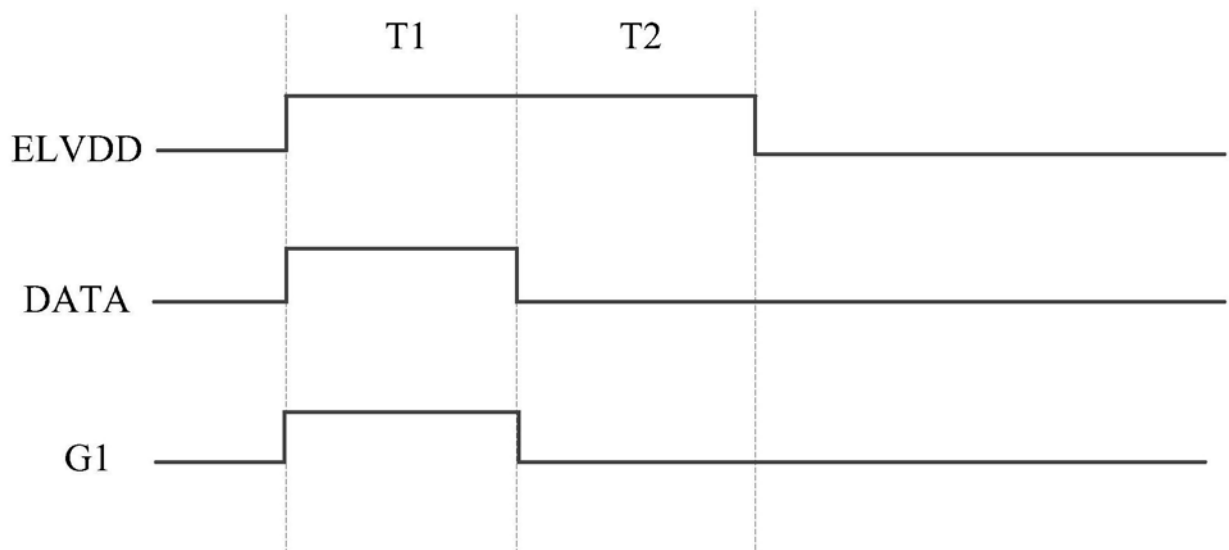


图2

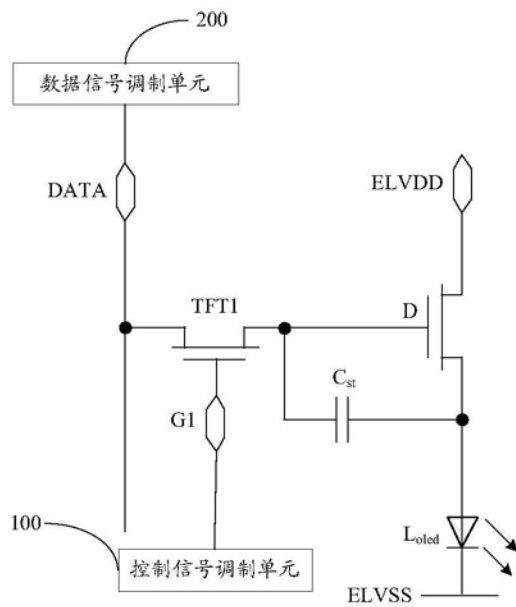


图3

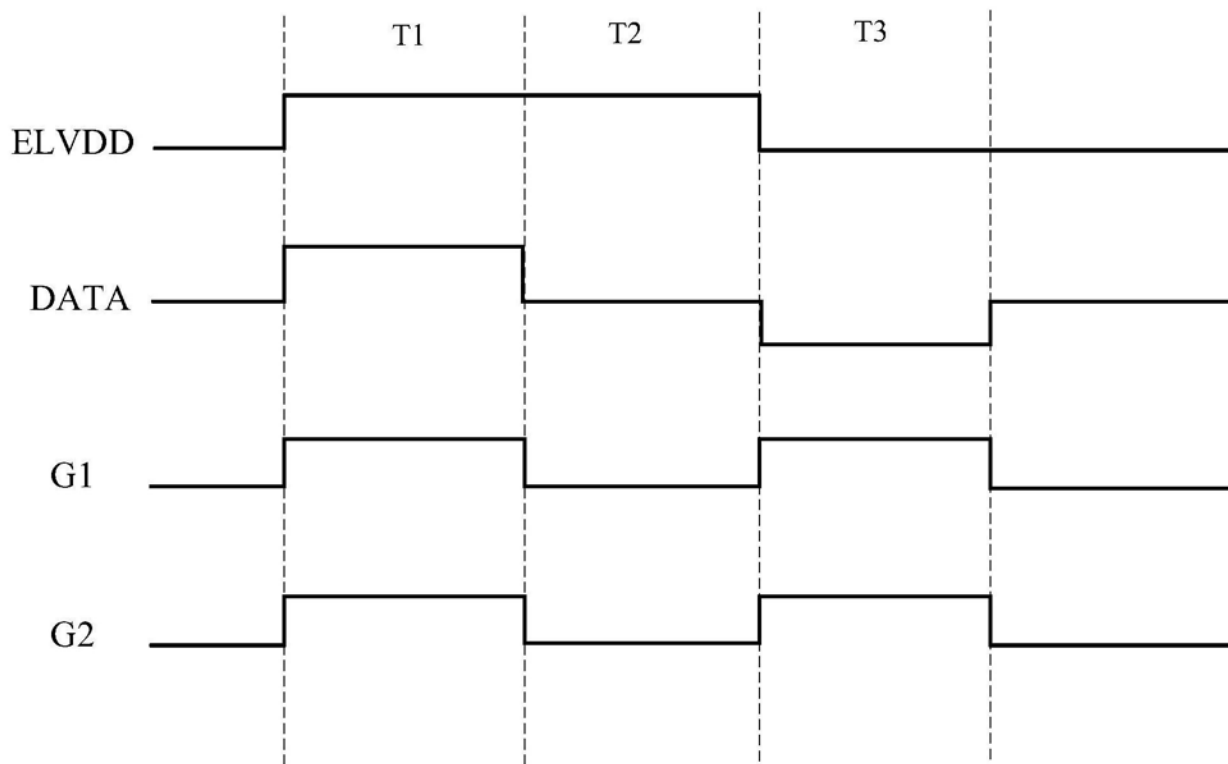


图4

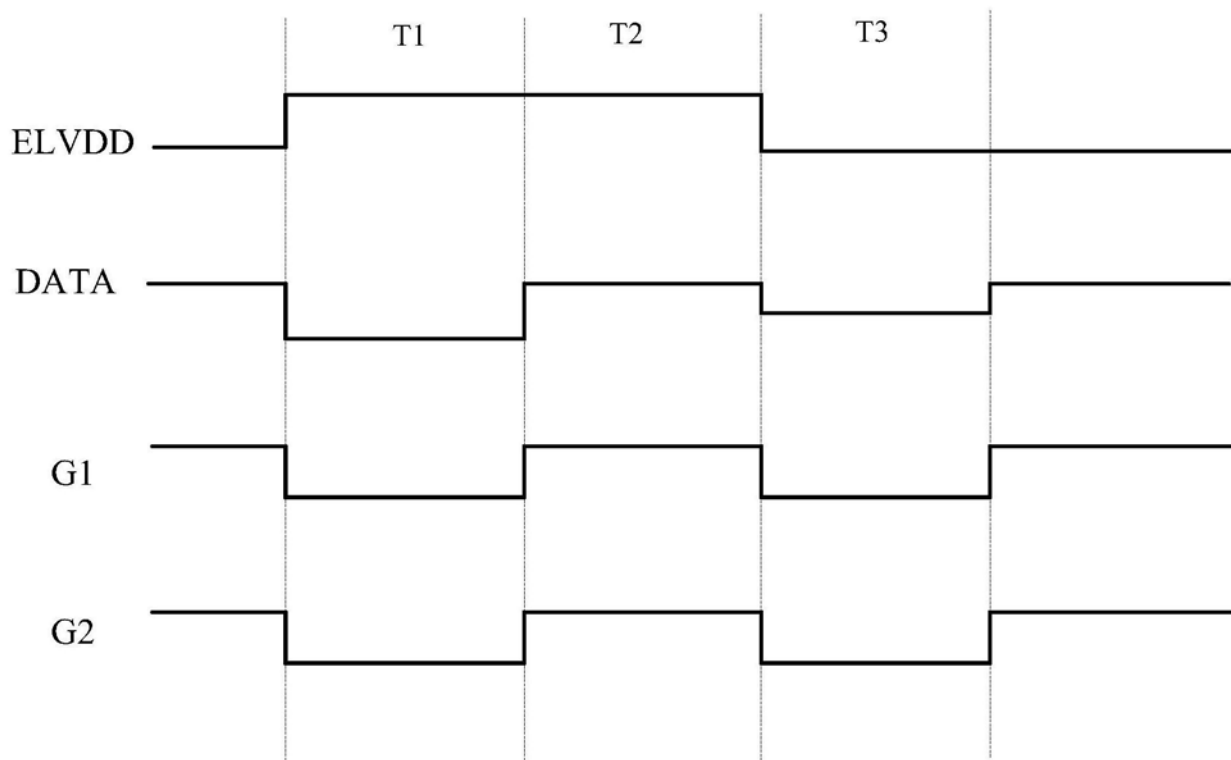


图5

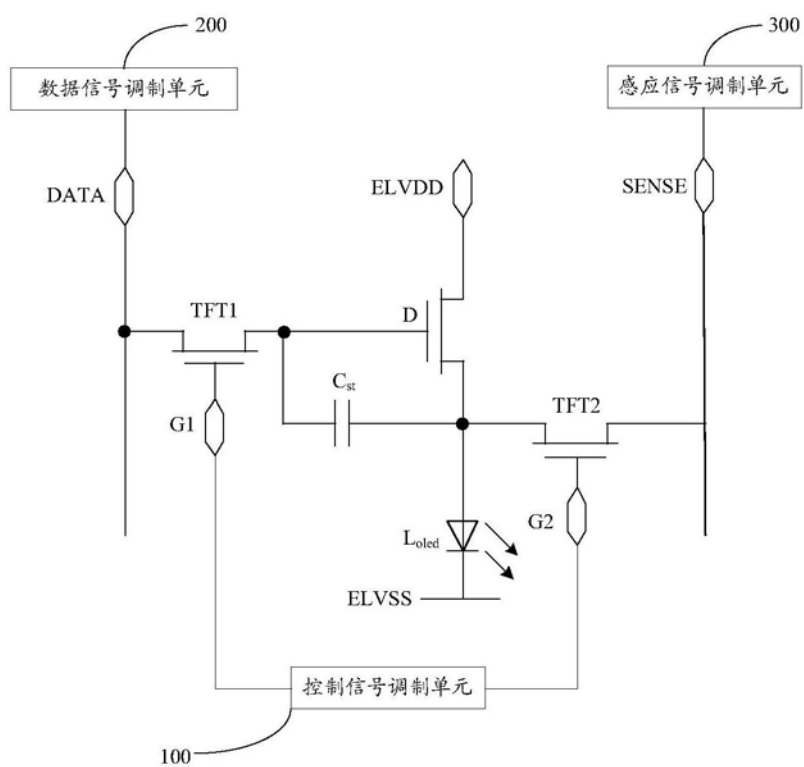


图6

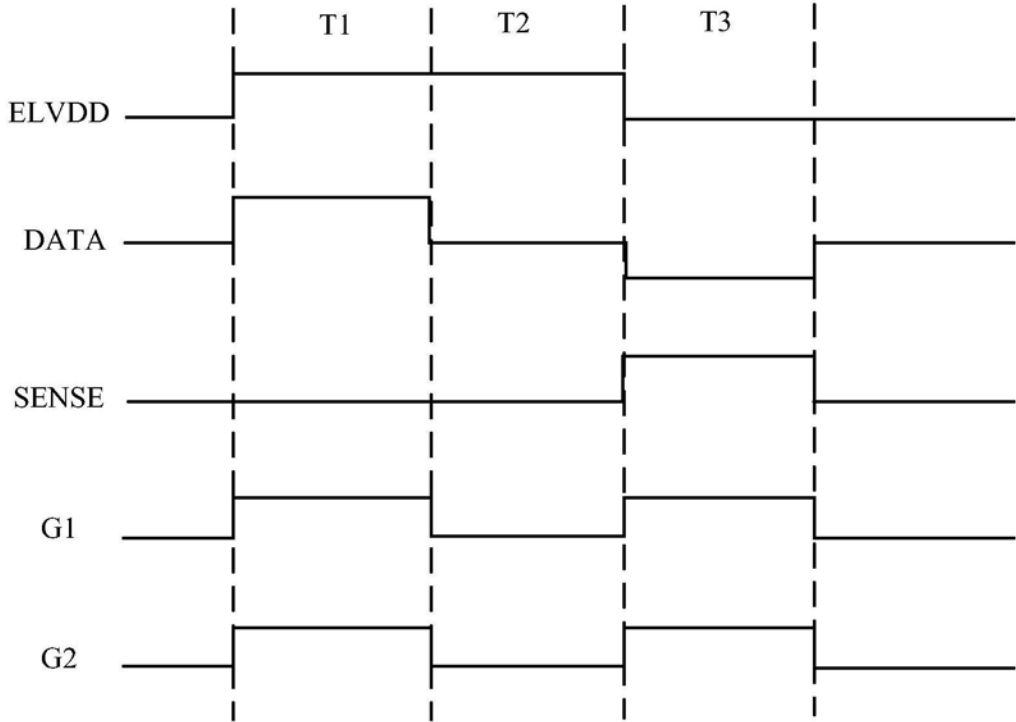


图7

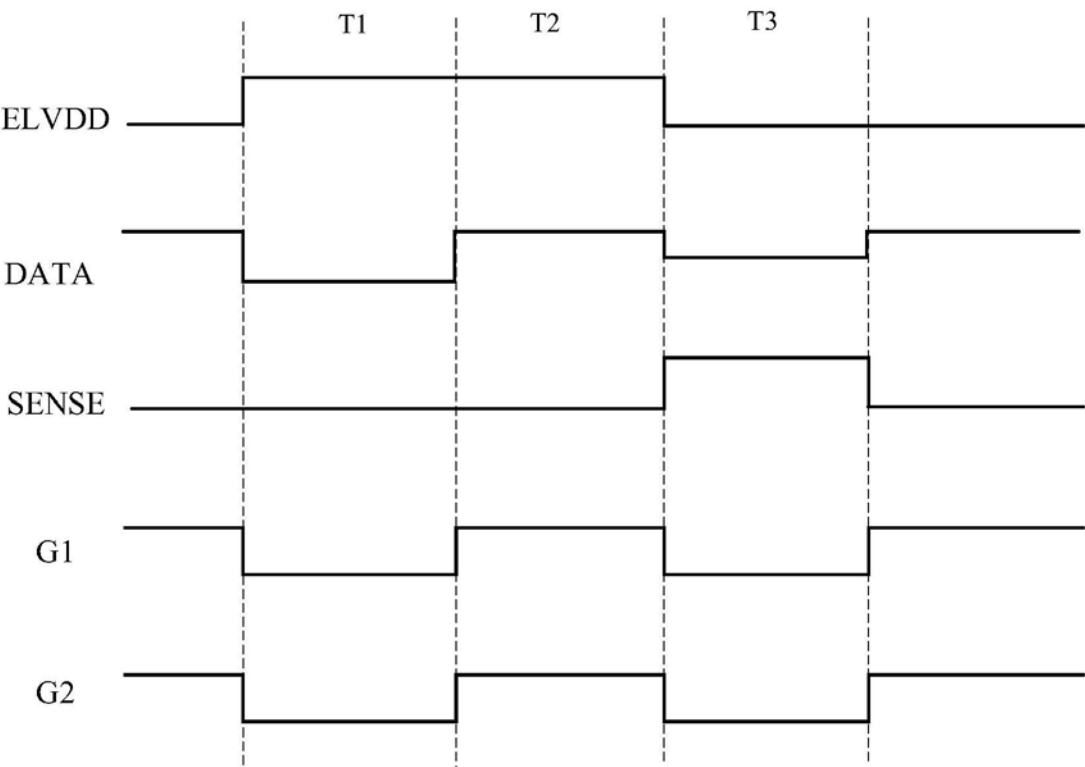


图8

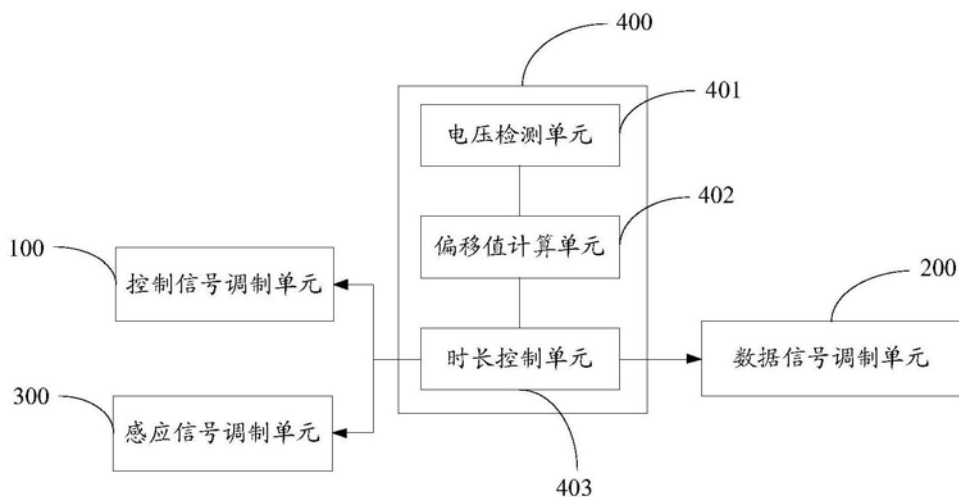


图9

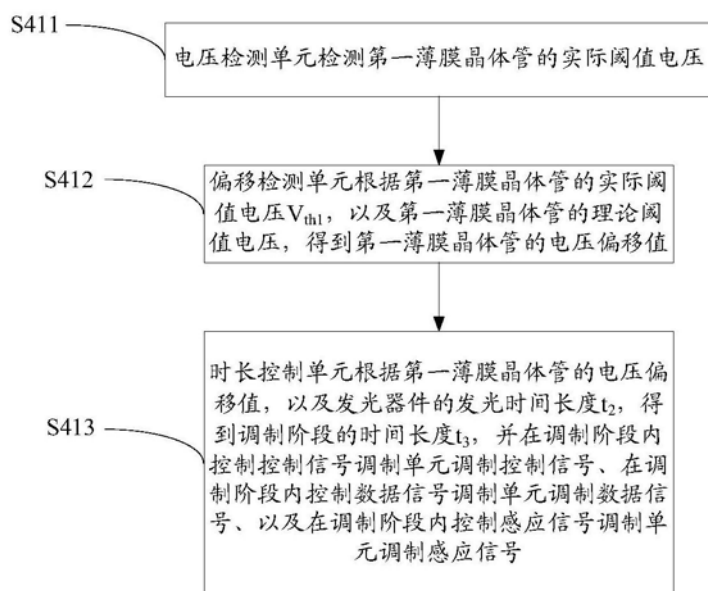


图10

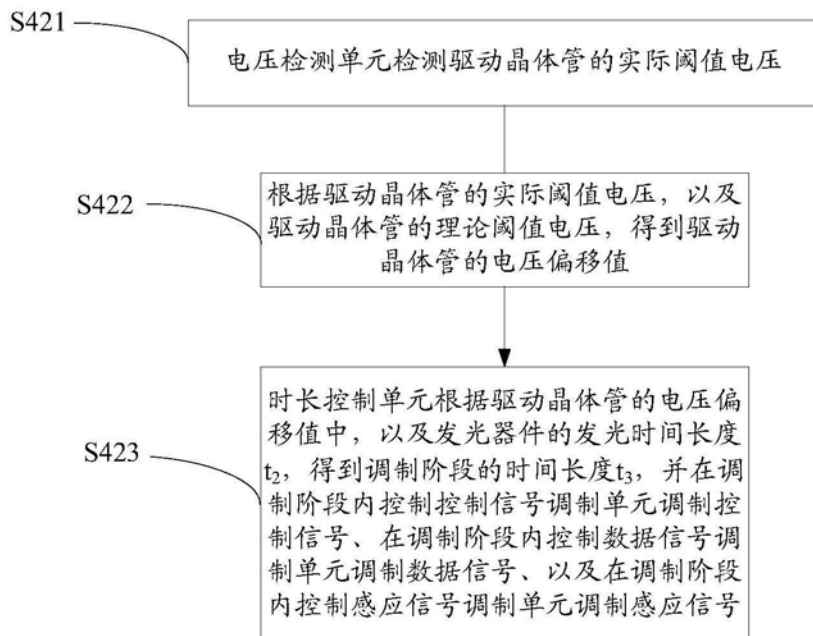


图11

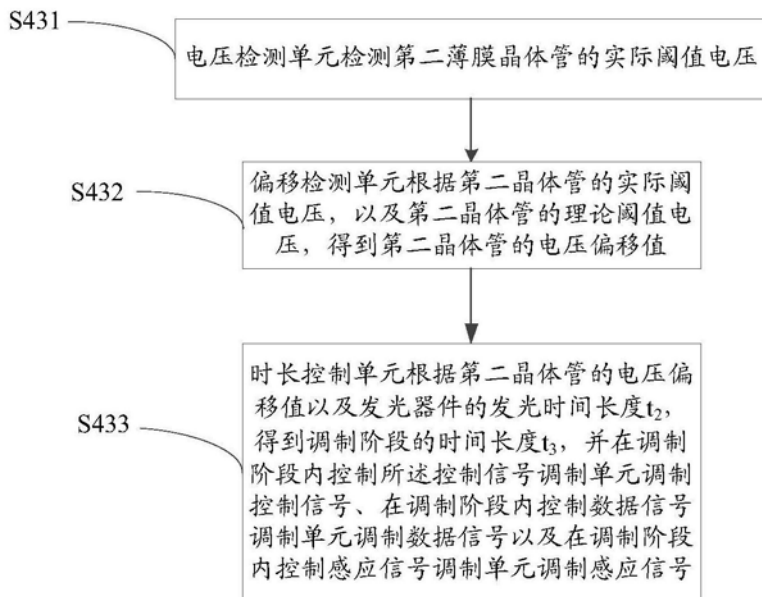


图12

专利名称(译)	一种像素补偿电路及方法、显示驱动装置和显示装置		
公开(公告)号	CN107301840B	公开(公告)日	2020-04-14
申请号	CN201710687511.9	申请日	2017-08-11
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 合肥鑫晟光电科技有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司 合肥鑫晟光电科技有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 合肥鑫晟光电科技有限公司		
[标]发明人	冯雪欢 蔡振飞 李永谦		
发明人	冯雪欢 蔡振飞 李永谦		
IPC分类号	G09G3/3208		
CPC分类号	G09G3/3208		
代理人(译)	周娟		
其他公开文献	CN107301840A		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开一种像素补偿电路及方法、显示驱动装置和显示装置，涉及显示技术领域，以减少阈值电压偏移所导致的显示装置闪屏和发紫的问题。给像素补偿电路包括第一晶体管，其控制端与控制信号调制单元连接，输入端与数据信号调制单元连接，输出端与驱动晶体管的控制端连接，其输出端还通过存储电容与驱动晶体管的输出端连接，驱动晶体管的输入端与电源信号线连接，输出端与发光器件连接；控制信号调制单元和数据信号调制单元在发光阶段结束后调制对应信号，使得第一晶体管此时的栅源电压方向与发光阶段时的栅源电压方向相反。该显示驱动装置包括上述像素补偿电路。本发明提供的像素补偿电路用于OLED显示装置中。

