



(12)发明专利申请

(10)申请公布号 CN 110875335 A

(43)申请公布日 2020.03.10

(21)申请号 201910697762.4

(22)申请日 2019.07.30

(30)优先权数据

10-2018-0094569 2018.08.13 KR

(71)申请人 三星显示有限公司

地址 韩国京畿道龙仁市

(72)发明人 朴俊哲 文然建 金光淑 金兑相

朴根彻 全景辰

(74)专利代理机构 北京钲霖知识产权代理有限公司

公司 11722

代理人 李强 李英艳

(51)Int.Cl.

H01L 27/12(2006.01)

H01L 27/32(2006.01)

H01L 21/77(2017.01)

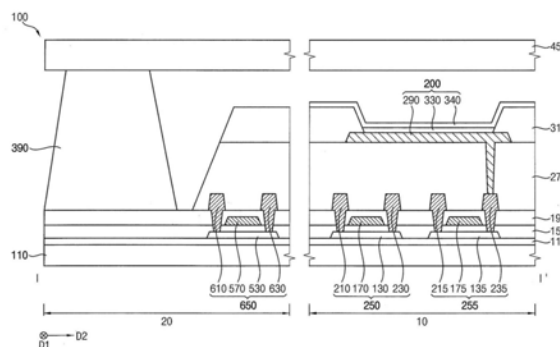
权利要求书1页 说明书19页 附图12页

(54)发明名称

有机发光二极管显示装置

(57)摘要

本公开涉及一种有机发光二极管显示装置，所述有机发光二极管显示装置包括基底、第一氧化物晶体管、第二氧化物晶体管以及子像素结构。所述基底具有包括多个子像素区域的显示区域和位于所述显示区域旁边的外围区域。所述第一氧化物晶体管设置在所述基底上的所述外围区域中，并且包括第一氧化物半导体图案，所述第一氧化物半导体图案包括锡(Sn)。所述第二氧化物晶体管设置在所述基底上的每个所述子像素区域中，并且包括第二氧化物半导体图案。所述子像素结构设置在所述第二氧化物晶体管上。



1. 一种有机发光二极管显示装置,其中,所述有机发光二极管显示装置包括:
基底,所述基底具有包括多个子像素区域的显示区域,所述基底具有位于所述显示区域旁边的外围区域;
第一氧化物晶体管,所述第一氧化物晶体管在所述基底上的所述外围区域中,所述第一氧化物晶体管包括第一氧化物半导体图案,所述第一氧化物半导体图案包括锡;
第二氧化物晶体管,所述第二氧化物晶体管在所述基底上的每个所述子像素区域中,所述第二氧化物晶体管包括第二氧化物半导体图案;以及
子像素结构,所述子像素结构在所述第二氧化物晶体管上。
2. 根据权利要求1所述的有机发光二极管显示装置,其中,所述第二氧化物半导体图案不包括锡。
3. 根据权利要求1所述的有机发光二极管显示装置,其中,所述第一氧化物晶体管 and 所述第二氧化物晶体管位于同一层。
4. 根据权利要求1所述的有机发光二极管显示装置,其中,所述第一氧化物晶体管还包括:
第一栅电极,所述第一栅电极设置在所述第一氧化物半导体图案上;和
第一源电极和第一漏电极,所述第一源电极和第一漏电极设置在所述第一栅电极上。
5. 根据权利要求1所述的有机发光二极管显示装置,其中,所述有机发光二极管显示装置还包括:
栅极驱动器,所述栅极驱动器生成栅极信号,所述栅极驱动器设置在所述基底上的所述外围区域中,所述栅极驱动器包括晶体管,
其中,包括在所述栅极驱动器中的所述晶体管对应于所述第一氧化物晶体管。
6. 根据权利要求1所述的有机发光二极管显示装置,其中,所述有机发光二极管显示装置还包括:
第三氧化物晶体管,所述第三氧化物晶体管设置在所述基底上的每个所述子像素区域中,所述第三氧化物晶体管包括第三氧化物半导体图案,所述第三氧化物半导体图案包括锡,
其中,所述第二氧化物晶体管对应于驱动晶体管,并且所述第三氧化物晶体管对应于开关晶体管。
7. 根据权利要求6所述的有机发光二极管显示装置,其中,所述第一氧化物半导体图案、所述第二氧化物半导体图案以及所述第三氧化物半导体图案位于同一层。
8. 根据权利要求7所述的有机发光二极管显示装置,其中,所述第一氧化物半导体图案和所述第三氧化物半导体图案包括相同的材料。
9. 根据权利要求1所述的有机发光二极管显示装置,其中,所述第一氧化物半导体图案包括氧化锡、氧化铟锡、氧化锌锡、氧化铟锌锡、氧化锡铝锌、氧化铟镓锡以及氧化铟锡镓锌中的至少一种。
10. 根据权利要求1所述的有机发光二极管显示装置,其中,所述第二氧化物半导体图案包括氧化锌、氧化镓、氧化钛、氧化铟、氧化铟镓、氧化铟锌、氧化镓锌、氧化锌镁、氧化锌锆、氧化铟镓锌以及氧化铟镓铅中的至少一种。

有机发光二极管显示装置

技术领域

[0001] 示例实施例一般性地涉及有机发光二极管显示装置和制造有机发光二极管显示装置的方法。更具体地,本发明构思的实施例涉及包括栅极驱动器的有机发光二极管显示装置和制造包括栅极驱动器的有机发光二极管显示装置的方法。

背景技术

[0002] 平板显示(“FPD”)装置广泛用作电子装置中的显示装置,这是因为FPD装置相比于阴极射线管(“CRT”)显示装置是轻质的且薄的。FPD装置的典型示例包括液晶显示(“LCD”)装置和有机发光二极管(“OLED”)显示装置。相比于LCD装置,OLED显示装置可以具有更高的亮度和更广的视角。此外,因为OLED显示装置不需要背光单元,因此可将OLED显示装置制造得更薄。在OLED显示装置中,电子和空穴通过阴极和阳极被注入到有机薄层中,然后在有机薄层中复合以生成激子,从而发射特定波长的光。

[0003] OLED显示装置可以包括显示图像的显示区域和围绕显示区域的外围区域以及设置在外围区域中的栅极驱动器、数据驱动单元和多个布线。在栅极驱动器中可以设有多个晶体管,并且在显示区域中可以设有多个晶体管。由于OLED显示装置变得更大且具有高亮度,因此可以相对地增加包括在栅极驱动器中的晶体管的数量,所述栅极驱动器设置在外围区域(例如,无用空间)中。在此情况下,外围区域的面积可被增加。

发明内容

[0004] 一些示例实施例提供包括栅极驱动器的有机发光二极管(OLED)显示装置,所述OLED显示装置的无用空间可被减小并且所述OLED显示装置的制造成本可被降低。

[0005] 一些示例实施例提供制造包括栅极驱动器的OLED显示装置的方法,所述OLED显示装置的无用空间可被减小并且所述OLED显示装置的制造成本可被降低。

[0006] 根据一些示例实施例,OLED显示装置包括基底、第一氧化物晶体管、第二氧化物晶体管以及子像素结构。所述基底具有包括多个子像素区域的显示区域,所述基底包括位于所述显示区域旁边的外围区域。所述第一氧化物晶体管设置在所述基底上的所述外围区域中,并且包括第一氧化物半导体图案,第一氧化物半导体图案包括锡(Sn)。所述第二氧化物晶体管设置在所述基底上的每个所述子像素区域中,并且包括第二氧化物半导体图案。所述子像素结构设置在所述第二氧化物晶体管上。

[0007] 在示例实施例中,所述第二氧化物半导体图案可不包括Sn。

[0008] 在示例实施例中,所述第一氧化物晶体管和所述第二氧化物晶体管可以位于同一层。

[0009] 在示例实施例中,所述第一氧化物晶体管还可以包括设置在所述第一氧化物半导体图案上的第一栅电极和设置在所述第一栅电极上的第一源电极和第一漏电极。

[0010] 在示例实施例中,所述OLED显示装置还可以包括生成栅极信号的栅极驱动器。所述栅极驱动器可以设置在所述基底上的所述外围区域中,并且可以包括晶体管。包括在所

述栅极驱动器中的所述晶体管可以对应于所述第一氧化物晶体管。

[0011] 在示例实施例中,所述OLED显示装置还可以包括第三氧化物晶体管,所述第三氧化物晶体管设置在所述基底上的每个所述子像素区域中。所述第三氧化物晶体管包括第三氧化物半导体图案,所述第三氧化物半导体图案可以包括Sn。所述第二氧化物晶体管可以对应于驱动晶体管,并且所述第三氧化物晶体管可以对应于开关晶体管。

[0012] 在示例实施例中,所述第一氧化物半导体图案、所述第二氧化物半导体图案以及所述第三氧化物半导体图案可以位于同一层。

[0013] 在示例实施例中,所述第一氧化物半导体图案和所述第三氧化物半导体图案可以包括相同的材料。

[0014] 在示例实施例中,所述第一氧化物半导体图案可以包括氧化锡(SnO)、氧化铟锡(ITO)、氧化锌锡(ZTO)、氧化铟锌锡(IZTO)、氧化锡铝锌(TAZO)、氧化铟镓锡(IGTO)以及氧化铟锡镓锌(ITGZO)中的至少一种。

[0015] 在示例实施例中,所述第二氧化物半导体图案可以包括氧化锌(ZnO)、氧化镓(GaO)、氧化钛(TiO)、氧化铟(InO)、氧化铟镓(IGO)、氧化铟锌(IZO)、氧化镓锌(GZO)、氧化锌镁(ZMO)、氧化锌锆(ZnZrO)、氧化铟镓锌(IGZO)以及氧化铟镓铪(IGHO)中的至少一种。

[0016] 根据一些示例实施例,将制造OLED显示装置的方法提供如下。

[0017] 提供基底,所述基底具有包括多个子像素区域的显示区域和位于所述显示区域旁边的外围区域。将第一初步氧化物半导体层形成在所述基底上。在使用第一蚀刻剂图案化所述第一初步氧化物半导体层之后,将包括Sn的第一氧化物半导体图案形成在所述基底上的所述外围区域中。将第二初步氧化物半导体层形成在所述基底和所述第一氧化物半导体图案上。在使用第二蚀刻剂图案化所述第二初步氧化物半导体层之后,将第二氧化物半导体图案形成在每个所述子像素区域中。将子像素结构形成在所述第二氧化物半导体图案上。

[0018] 在示例实施例中,所述第二氧化物半导体图案可不包括Sn。

[0019] 在示例实施例中,当将所述第二初步氧化物半导体层形成在所述第一氧化物半导体图案上时,所述第二初步氧化物半导体层可以与所述第一氧化物半导体图案直接接触。

[0020] 在示例实施例中,当使用所述第二蚀刻剂图案化所述第二初步氧化物半导体层时,所述第二蚀刻剂可以与所述第一氧化物半导体图案直接接触。

[0021] 在示例实施例中,所述第一蚀刻剂可以不同于所述第二蚀刻剂,并且所述第一氧化物半导体图案可不被所述第二蚀刻剂蚀刻。

[0022] 在示例实施例中,所述第一蚀刻剂可以包括包含氟(F)的化合物。

[0023] 在示例实施例中,所述第二蚀刻剂可以包括磷酸、乙酸和硝酸。

[0024] 在示例实施例中,所述方法还可以包括在每个所述子像素区域中形成包含Sn的第三氧化物半导体图案。

[0025] 在示例实施例中,所述第一氧化物半导体图案、所述第二氧化物半导体图案以及所述第三氧化物半导体图案可以位于同一层。

[0026] 在示例实施例中,可以使用相同的材料同时形成所述第一氧化物半导体图案和所述第三氧化物半导体图案。

[0027] 由于根据示例实施例的OLED显示装置包括具有相对高的电子迁移率的第一氧化

物晶体管,因此栅极驱动器可以包括相对小数量的晶体管。因此,可以减小所述OLED显示装置的无用空间。此外,由于所述栅极驱动器包括相对小数量的晶体管,因此可以降低所述OLED显示装置的制造成本。此外,由于第二氧化物晶体管包括不包含Sn的第二氧化物半导体图案,因此所述第二氧化物晶体管可以具有相对大的驱动范围。

[0028] 在根据示例实施例的制造所述OLED显示装置的方法中,由于在不加入掩模的情况下通过使用第一蚀刻剂和第二蚀刻剂在同一层中制造具有彼此不同的特性的氧化物晶体管,因此可以相对降低所述OLED显示装置的制造成本。

附图说明

[0029] 从以下结合附图的描述中可以更详细地理解示例实施例,在附图中:

[0030] 图1是示出根据示例实施例的有机发光二极管 (OLED) 显示装置的平面图;

[0031] 图2是用于描述电连接到图1的OLED显示装置的外部装置的框图;

[0032] 图3是示出子像素电路和设置在子像素电路上的OLED的电路图,所述子像素电路和OLED设置在图1的子像素区域中;

[0033] 图4是沿着图1的线I-I' 截取的剖视图;

[0034] 图5、图6、图7、图8、图9、图10和图11是示出根据示例实施例的制造OLED显示装置的方法的剖视图;以及

[0035] 图12是示出根据示例实施例的OLED显示装置的平面图。

具体实施方式

[0036] 在下文中,将参照附图详细说明本发明构思的实施例。

[0037] 图1是示出根据示例实施例的有机发光二极管 (OLED) 显示装置的平面图,并且图2是用于描述电连接到图1的OLED显示装置的外部装置的框图。

[0038] 参照图1和图2,有机发光二极管 (OLED) 显示装置100可以具有显示区域10和围绕显示区域10的外围区域20。这里,显示区域10可以包括多个子像素区域30。子像素区域30可以以矩阵形式布置在整个显示区域10中。例如,子像素区域30可以沿着第一方向D1和第二方向D2重复布置。这里,第一方向D1可以平行于OLED显示装置100的上表面,并且第二方向D2可以垂直于第一方向D1。栅极驱动器300可以设置在外围区域20的一侧(例如,显示区域10的左侧)处,并且多个焊盘电极470可以设置在外围区域20的另一侧(例如,显示区域10的底侧)处。可替代地,栅极驱动器300可以设置在显示区域10的右侧或顶侧处。在一些示例实施例中,OLED显示装置100还可以包括数据驱动器、时序控制器和发光驱动器等,并且它们可以设置在外围区域20中。

[0039] 子像素电路(例如,图3的子像素电路SUB-PIXEL CIRCUIT)可以设置在显示区域10中的每个子像素区域30中,并且OLED可以设置在子像素电路上。图像可以通过子像素电路和OLED来显示。

[0040] 第一子像素电路、第二子像素电路和第三子像素电路可以设置在子像素区域30中。例如,第一子像素电路可以耦接到(或连接到)能够发射红色光的第一OLED,并且第二子像素电路可以耦接到能够发射绿色光的第二OLED。第三子像素电路可以耦接到能够发射蓝色光的第三OLED。

[0041] 在示例实施例中,第一OLED可以设置为与第一子像素电路重叠,并且第二OLED可以设置为与第二子像素电路重叠。第三OLED可以设置为与第三子像素电路重叠。可替代地,第一OLED可以设置为与第一子像素电路的一部分和不同于第一子像素电路的子像素电路的一部分重叠,并且第二OLED可以设置为与第二子像素电路的一部分和不同于第二子像素电路的子像素电路的一部分重叠。第三OLED可以设置为与第三子像素电路的一部分和不同于第三子像素电路的子像素电路的一部分重叠。

[0042] 例如,可以使用其中依次布置有相同尺寸的四角形的RGB条纹方法、包括具有相对大的面积的蓝色OLED的s条纹方法、还包括白色OLED的WRGB方法或按照RG-GB图案重复布置的pen-tile方法等来布置第一OLED、第二OLED和第三OLED。

[0043] 此外,至少一个驱动晶体管、至少一个开关晶体管以及至少一个电容器可以设置在每个子像素区域30中。在示例实施例中,一个驱动晶体管(例如,图3的第一晶体管TR1)、五个开关晶体管(例如,图3的第二晶体管TR2至第七晶体管TR7)以及一个电容器(例如,图3的存储电容器CST)可以设置在子像素区域30中的每个中。在示例实施例中,驱动晶体管的沟道基本上可以由氧化物半导体构成,并且开关晶体管的沟道基本上可以由包含锡(Sn)的氧化物半导体构成。可替代地,开关晶体管的沟道基本上可以由不包括Sn的氧化物半导体构成。

[0044] 在示例实施例中,子像素区域30中的每个的形状具有四角形的平面形状,但是本发明构思不限于此。例如,子像素区域30中的每个的形状可以具有三角形的平面形状、菱形的平面形状、多边形的平面形状、圆形的平面形状、跑道的平面形状或椭圆形的平面形状等。

[0045] 外部装置101可以通过柔性印刷电路板(“FPCB”)电连接到OLED显示装置100。例如,FPCB的一侧可以与焊盘电极470直接接触,并且FPCB的另一侧可以与外部装置101直接接触。外部装置101可以将数据信号、栅极信号、发光信号、栅极初始化信号、初始化电压或电源等提供到OLED显示装置100。此外,驱动集成电路可以安装(例如,安置)在FPCB中。在一些示例实施例中,驱动集成电路可以安装在OLED显示装置100中并且与焊盘电极470相邻定位。可替代地,当OLED显示装置100包括弯曲区域时,焊盘电极470和外部装置101可以通过印刷电路板(“PCB”)电连接。

[0046] 栅极驱动器300可以从外部装置101接收栅极信号和栅极初始化信号,并且可以将栅极信号和栅极初始化信号提供到子像素电路。在示例实施例中,栅极驱动器300可以包括多个晶体管(例如,图4的第一氧化物晶体管650),并且每个晶体管的沟道基本上可以由包括Sn的氧化物半导体构成。当栅极驱动器300包括晶体管并且所述晶体管包括包含Sn的氧化物半导体时,栅极驱动器300可以包括具有相对高的电子迁移率的晶体管。在此情况下,栅极驱动器300可以包括相对小数量的晶体管,并且OLED显示装置100可以包括具有相对减小的面积的外围区域20。即,可以减小OLED显示装置100的无用空间。

[0047] 图3是示出子像素电路和设置在子像素电路上的OLED的电路图,子像素电路和OLED设置在图1的子像素区域中。

[0048] 参照图3,子像素电路SUB-PIXEL CIRCUIT(“SPC”)和OLED(例如,对应于图4的子像素结构200)可以设置在OLED显示装置100中的子像素区域30中的每个中,并且OLED可以设置在子像素电路SPC上。一个子像素电路SPC可以包括第一晶体管TR1、第二晶体管TR2、第三

晶体管TR3、第四晶体管TR4、第五晶体管TR5、第六晶体管TR6、第七晶体管TR7、存储电容器CST、高电源ELVDD布线、低电源ELVSS布线、初始化电压VINT布线、数据信号DATA布线、栅极信号GW布线、栅极初始化信号GI布线、发光信号EM布线和二极管初始化信号GB布线等。

[0049] OLED可以基于驱动电流ID发光。OLED可以包括第一端子和第二端子。在示例实施例中，OLED的第二端子接收低电源ELVSS。例如，OLED的第一端子是阳极端子，并且OLED的第二端子是阴极端子。可替代地，OLED的第一端子可以是阴极端子，并且OLED的第二端子可以是阳极端子。在示例实施例中，OLED的阳极端子可以对应于图4的下部电极290，并且OLED的阴极端子可以对应于图4的上部电极340。

[0050] 第一晶体管TR1（例如，图4的第二氧化物晶体管250）可以包括栅极端子、第一端子以及第二端子。在示例实施例中，第一晶体管TR1的第一端子是源极端子，并且第一晶体管TR1的第二端子是漏极端子。可替代地，第一晶体管TR1的第一端子可以是漏极端子，并且第一晶体管TR1的第二端子可以是源极端子。例如，第一晶体管TR1的沟道（例如，图4的第二氧化物半导体图案130）基本上可以由不包括Sn的氧化物半导体构成。

[0051] 驱动电流ID可以由第一晶体管TR1生成。在示例实施例中，第一晶体管TR1在饱和区域中工作。在此情况下，第一晶体管TR1可以基于栅极端子和源极端子的电压差生成驱动电流ID，并且灰度等级(gradation)可以基于由第一晶体管TR1生成的驱动电流ID的量实现。可替代地，第一晶体管TR1在线性区域中工作。在此情况下，灰度等级可以基于在一帧内第一晶体管TR1将驱动电流ID提供到OLED的时间的量来实现。

[0052] 第二晶体管TR2可以包括栅极端子、第一端子以及第二端子。可以将栅极信号GW施加到第二晶体管TR2的栅极端子。第二晶体管TR2的第一端子可以接收数据信号DATA。第二晶体管TR2的第二端子可以连接到第一晶体管TR1的第一端子。例如，可以从图1的栅极驱动器300生成栅极信号GW，并且可以将栅极信号GW通过栅极信号GW布线施加到第二晶体管TR2的栅极端子。在示例实施例中，第二晶体管TR2的第一端子是源极端子，并且第二晶体管TR2的第二端子是漏极端子。此外，第二晶体管TR2的沟道基本上可以由包括Sn的氧化物半导体构成。可替代地，第二晶体管TR2的第一端子可以是漏极端子，并且第二晶体管TR2的第二端子可以是源极端子。

[0053] 当激活栅极信号GW时，第二晶体管TR2可以将数据信号DATA提供到第一晶体管TR1的第一端子。在此情况下，第二晶体管TR2在线性区域中工作。

[0054] 第三晶体管TR3可以包括栅极端子、第一端子以及第二端子。第三晶体管TR3的栅极端子可以接收栅极信号GW。第三晶体管TR3的第一端子可以连接到第一晶体管TR1的栅极端子。第三晶体管TR3的第二端子可以连接到第一晶体管TR1的第二端子。例如，可以从图1的栅极驱动器300生成栅极信号GW，并且可以通过栅极信号GW布线将栅极信号GW施加到第三晶体管TR3的栅极端子。在示例实施例中，第三晶体管TR3的第一端子是源极端子，并且第三晶体管TR3的第二端子是漏极端子。此外，第三晶体管TR3的沟道基本上可以由包含Sn的氧化物半导体构成。可替代地，第三晶体管TR3的第一端子可以是漏极端子，并且第三晶体管TR3的第二端子可以是源极端子。

[0055] 当激活栅极信号GW时，第三晶体管TR3可以将第一晶体管TR1的栅极端子连接到第一晶体管TR1的第二端子。在此情况下，第三晶体管TR3在线性区域中工作。即，当激活栅极信号GW时，第三晶体管TR3可以形成第一晶体管TR1的二极管连接。与第一晶体管TR1的

阈值电压对应的介于第一晶体管TR1的第一端子和第一晶体管TR1的栅极端子之间的电压差可以由于第一晶体管TR1的二极管连接而产生。结果,当激活栅极信号GW时,可以将提供到第一晶体管TR1的第一端子的数据信号DATA和电压差(即,阈值电压)的总和电压施加到第一晶体管TR1的栅极端子。因此,数据信号DATA可以被补偿多达第一晶体管TR1的阈值电压。可以将补偿后的数据信号DATA施加到第一晶体管TR1的栅极端子。由于通过第一晶体管TR1的阈值电压减小了影响,因此可以改善驱动电流ID的均匀性。

[0056] 提供初始化电压VINT的初始化电压VINT布线的输入端子连接到第四晶体管TR4的第一端子和第七晶体管TR7的第一端子,并且初始化电压VINT布线的输出端子连接到第四晶体管TR4的第二端子和存储电容器CST的第一端子。

[0057] 第四晶体管TR4可以包括栅极端子、第一端子以及第二端子。第四晶体管TR4的栅极端子可以接收栅极初始化信号GI。例如,栅极初始化信号GI可以从图1的栅极驱动器300生成,并且可以将栅极初始化信号GI通过栅极初始化信号GI布线施加到第四晶体管TR4的栅极端子。可以将初始化电压VINT施加到第四晶体管TR4的第一端子。第四晶体管TR4的第二端子可以连接到第一晶体管TR1的栅极端子。在示例实施例中,第四晶体管TR4的第一端子是源极端子,并且第四晶体管TR4的第二端子是漏极端子。此外,第四晶体管TR4的沟道基本上可以由包括Sn的氧化物半导体构成。可替代地,第四晶体管TR4的第一端子可以是漏极端子,并且第四晶体管TR4的第二端子可以是源极端子。

[0058] 当激活栅极初始化信号GI时,第四晶体管TR4可以将初始化电压VINT施加到第一晶体管TR1的栅极端子。在此情况下,第四晶体管TR4可以在线性区域中工作。因此,当激活栅极初始化信号GI时,第四晶体管TR4可以将第一晶体管TR1的栅极端子初始化为初始化电压VINT。在示例实施例中,初始化电压VINT的电压电平充分低于在先前帧中由存储电容器CST保持的数据信号DATA的电压电平。初始化电压VINT可以被施加到作为P沟道金属氧化物半导体(“PMOS”)型晶体管的第一晶体管TR1的栅极端子。在一些示例实施例中,初始化电压VINT的电压电平充分高于在先前帧中由存储电容器CST保持的数据信号DATA的电压电平。初始化电压VINT可以被施加到作为N沟道金属氧化物半导体(“NMOS”)型晶体管的第一晶体管TR1的栅极端子。

[0059] 在示例实施例中,栅极初始化信号GI与超前一个水平时间段的栅极信号GW相同。例如,施加到包括在OLED显示装置100中的多个子像素电路SPC之中的位于第(n)行中的子像素电路的栅极初始化信号GI(其中,n是2或更大的整数)可以与施加到多个子像素电路SPC之中的位于第(n-1)行中的子像素电路的栅极信号GW基本上相同。即,可以通过将激活的栅极信号GW施加到在多个子像素电路SPC之中的位于第(n-1)行中的子像素电路来将激活的栅极初始化信号GI施加到在多个子像素电路SPC之中的位于第(n)行中的子像素电路。结果,当将数据信号DATA施加到多个子像素电路SPC之中的位于第(n-1)行中的子像素电路时,可以将多个子像素电路SPC之中的位于第(n)行中的子像素电路中所包括的第一晶体管TR1的栅极端子初始化为初始化电压VINT。

[0060] 第五晶体管TR5可以包括栅极端子、第一端子以及第二端子。发光信号EM可以被施加到第五晶体管TR5的栅极端子。高电源ELVDD可以被施加到第五晶体管TR5的第一端子。第五晶体管TR5的第二端子可以连接到第一晶体管TR1的第一端子。在示例实施例中,第五晶体管TR5的第一端子是源极端子,并且第五晶体管TR5的第二端子是漏极端子。此外,第五晶

晶体管TR5的沟道基本上可以由包括Sn的氧化物半导体构成。在一些示例实施例中,第五晶体管TR5的第一端子可以是漏极端子,并且第五晶体管TR5的第二端子可以是源极端子。

[0061] 当激活发光信号EM时,第五晶体管TR5可以将高电源ELVDD施加到第一晶体管TR1的第一端子。另一方面,当不激活发光信号EM时,第五晶体管TR5不施加高电源ELVDD。在此情况下,第五晶体管TR5可以在线性区域中工作。当激活发光信号EM时,第五晶体管TR5可以将高电源ELVDD施加到第一晶体管TR1的第一端子,使得第一晶体管TR1生成驱动电流ID。此外,当不激活发光信号EM时,第五晶体管TR5不施加高电源ELVDD,使得将施加到第一晶体管TR1的第一端子的数据信号DATA施加到第一晶体管TR1的栅极端子。

[0062] 第六晶体管TR6(例如,图4的第三氧化物晶体管255)可以包括栅极端子、第一端子以及第二端子。发光信号EM可以被施加到第六晶体管TR6的栅极端子。第六晶体管TR6的第一端子可以连接到第一晶体管TR1的第二端子。第六晶体管TR6的第二端子可以连接到OLED的第一端子。在示例实施例中,第六晶体管TR6的第一端子是源极端子,并且第六晶体管TR6的第二端子是漏极端子。此外,第六晶体管TR6的沟道(例如,图4的第三氧化物半导体图案135)基本上可以由包括Sn的氧化物半导体构成。在一些示例实施例中,第六晶体管TR6的第一端子可以是漏极端子,并且第六晶体管TR6的第二端子可以是源极端子。

[0063] 当激活发光信号EM时,第六晶体管TR6可以将由第一晶体管TR1生成的驱动电流ID提供到OLED。在此情况下,第六晶体管TR6可以在线性区域中工作。即,当激活发光信号EM时,第六晶体管TR6可以将由第一晶体管TR1生成的驱动电流ID提供到OLED,使得OLED发光。此外,当不激活发光信号EM时,第六晶体管TR6可以将第一晶体管TR1与OLED电断开,使得施加到第一晶体管TR1的第二端子的补偿后的数据信号DATA施加到第一晶体管TR1的栅极端子。

[0064] 第七晶体管TR7可以包括栅极端子、第一端子以及第二端子。二极管初始化信号GB可以被施加到第七晶体管TR7的栅极端子。初始化电压VINT可以被施加到第七晶体管TR7的第一端子。第七晶体管TR7的第二端子可以连接到OLED的第一端子。在示例实施例中,第七晶体管TR7的第一端子是源极端子,并且第七晶体管TR7的第二端子是漏极端子。此外,第七晶体管TR7的沟道基本上可以由包括Sn的氧化物半导体构成。在一些示例实施例中,第七晶体管TR7的第一端子可以是漏极端子,并且第七晶体管TR7的第二端子可以是源极端子。

[0065] 当激活二极管初始化信号GB时,第七晶体管TR7可以将初始化电压VINT施加到OLED的第一端子。在此情况下,第七晶体管TR7可以在线性区域中工作。即,当激活二极管初始化信号GB时,第七晶体管TR7可以将OLED的第一端子初始化为初始化电压VINT。

[0066] 可替代地,栅极初始化信号GI和二极管初始化信号GB是基本上相同的信号。第一晶体管TR1的栅极端子的初始化操作不会影响OLED的第一端子的初始化操作。即,第一晶体管TR1的栅极端子的初始化操作和OLED的第一端子的初始化操作可以彼此独立。因此,将栅极初始化信号GI用作二极管初始化信号GB,从而提高制造效率。

[0067] 存储电容器CST可以包括第一端子和第二端子,并且可以连接在高电源ELVDD布线和第一晶体管TR1的栅极端子之间。例如,存储电容器CST的第一端子可以连接到第一晶体管TR1的栅极端子,并且存储电容器CST的第二端子可以连接到高电源ELVDD布线。当不激活栅极信号GW时,存储电容器CST可以保持第一晶体管TR1的栅极端子的电压电平。当不激活栅极信号GW时,可以激活发光信号EM(例如,其中不激活栅极信号GW的区间可以包括其中激

活发光信号EM的区间)。当激活发光信号EM时,可以将由第一晶体管TR1生成的驱动电流ID提供到OLED。因此,可以基于由存储电容器CST保持的电压电平将由第一晶体管TR1生成的驱动电流ID提供到OLED。

[0068] 图4是沿着图1的线I-I' 截取的剖视图。

[0069] 参照图4,OLED显示装置100可以包括基底110、缓冲层115、第一氧化物晶体管650、第二氧化物晶体管250、第三氧化物晶体管255、栅极绝缘层150、绝缘中间层190、平坦化层270、子像素结构200、像素限定层310、密封构件390和封装基底450等。第一氧化物晶体管650可以包括第一氧化物半导体图案530、第一栅电极570、第一源电极610以及第一漏电极630,并且第二氧化物晶体管250可以包括第二氧化物半导体图案130、第二栅电极170、第二源电极210以及第二漏电极230。此外,第三氧化物晶体管255可以包括第三氧化物半导体图案135、第三栅电极175、第三源电极215以及第三漏电极235。此外,子像素结构200可以包括下部电极290、发光层330以及上部电极340。由于OLED显示装置100具有显示区域10和外围区域20,因此可以将基底110划分成显示区域10和外围区域20。

[0070] 可以提供包括透明绝缘材料或不透明绝缘材料的基底110。基底110可以包括石英基底、合成石英基底、氟化钙基底、掺氟石英基底、钠钙玻璃基底、无碱玻璃基底和它们的组合等中的至少一种。

[0071] 可替代地,基底110可以包括柔性透明树脂基底(例如,聚酰亚胺基底)。在此情况下,聚酰亚胺基底可以包括第一聚酰亚胺层、屏障膜层和第二聚酰亚胺层等。例如,基底110可以具有其中在刚性玻璃基底上依次堆叠有第一聚酰亚胺层、屏障膜层以及第二聚酰亚胺层的结构。换言之,由于聚酰亚胺基底是相对地薄的且柔性的,因此聚酰亚胺基底可以形成在刚性玻璃基底上以帮助支持上部结构的形成。在制造OLED显示装置100的方法中,在将绝缘层(例如,缓冲层115)设置在聚酰亚胺基底的第二聚酰亚胺层上之后,上部结构(例如,第一氧化物晶体管650、第二氧化物晶体管250、第三氧化物晶体管255和子像素结构200等)可以形成在所述绝缘层上。在将上部结构形成在绝缘层上之后,可以去除其上形成有聚酰亚胺基底的刚性玻璃基底。即,由于聚酰亚胺基底是相对地薄的且柔性的,因此难以将上部结构直接形成在聚酰亚胺基底上。因此,将上部结构形成在聚酰亚胺基底和刚性玻璃基底上,然后在去除刚性玻璃基底之后,聚酰亚胺基底可以用作基底110。

[0072] 缓冲层115可以设置在整個基底110上。缓冲层115可以防止来自基底110的金属原子和/或杂质扩散到第一氧化物晶体管650、第二氧化物晶体管250、第三氧化物晶体管255以及子像素结构200中。此外,当基底110的表面相对地不规则时,缓冲层115可以改善基底110的表面平坦度。根据示例实施例,在基底110上可以设有至少两个缓冲层115,或者可以不设置缓冲层115。例如,缓冲层115可以包括有机材料或无机材料。

[0073] 在外围区域20中,第一氧化物半导体图案530可以设置在缓冲层115上。第一氧化物半导体图案530可以包括包含锡(Sn)的氧化物半导体。换言之,第一氧化物半导体图案530可以包括氧化物半导体层,所述氧化物半导体层包括双组分化合物(AB_x)、三元化合物(AB_xC_y)和四组分化合物($AB_xC_yD_z$)等中的至少一种。这些化合物包含Sn以及铟(In)、锌(Zn)、镓(Ga)、钛(Ti)、铝(Al)、铪(Hf)、锆(Zr)和镁(Mg)等中的至少一种。例如,第一氧化物半导体图案530可以包括氧化锡(SnO)、氧化铟锡(ITO)、氧化锌锡(ZTO)、氧化铟锌锡(IZTO)、氧化锡铝锌(TAZO)、氧化铟镓锡(IGTO)和氧化铟锡镓锌(ITGZO)等中的至少一种。在示例实施

例中,第一氧化物半导体图案530基本上可以由ITGZO构成。

[0074] 在显示区域10(或子像素区域30)中,第二氧化物半导体图案130可以设置在缓冲层115上。第二氧化物半导体图案130可以包括不包含Sn的氧化物半导体。换言之,第二氧化物半导体图案130可以包括氧化物半导体层,所述氧化物半导体层包括 AB_x 、 AB_xC_y 和 $AB_xC_yD_z$ 等中的至少一种。这些化合物包含In、Zn、Ga、Ti、Al、Hf、Zr和Mg等中的至少一种。例如,第二氧化物半导体图案130可以包括氧化锌(ZnO)、氧化镓(GaO)、氧化钛(TiO)、氧化铟(InO)、氧化铟镓(IGO)、氧化铟锌(IZO)、氧化镓锌(GZO)、氧化锌镁(ZMO)、氧化锌锆(ZnZrO)、氧化铟镓锌(IGZO)和氧化铟镓铪(IGHO)等中的至少一种。在示例实施例中,第二氧化物半导体图案130基本上可以由IGZO构成。

[0075] 在显示区域10中,第三氧化物半导体图案135可以设置在缓冲层115上。第三氧化物半导体图案135可以在第二方向D2上与第二氧化物半导体图案130间隔开。第三氧化物半导体图案135可以包括包含Sn的氧化物半导体。换言之,第三氧化物半导体图案135可以包括氧化物半导体层,所述氧化物半导体层包括 AB_x 、 AB_xC_y 和 $AB_xC_yD_z$ 等中的至少一种。这些化合物包含Sn以及In、Zn、Ga、Ti、Al、Hf、Zr和Mg等中的至少一种。例如,第三氧化物半导体图案135可以包括SnO、ITO、ZTO、IZTO、TAZO、IGTO和ITGZO等中的至少一种。在示例实施例中,第三氧化物半导体图案135基本上可以由ITGZO构成。

[0076] 例如,在制造OLED显示装置100的方法中,第一氧化物半导体图案530和第三氧化物半导体图案135可以包括相同的材料,并且可以同时形成。同时,在形成第一氧化物半导体图案530和第三氧化物半导体图案135之后,可以形成第二氧化物半导体图案130。虽然第二氧化物半导体图案130迟于第一氧化物半导体图案530和第三氧化物半导体图案135形成,但是第一氧化物半导体图案530、第二氧化物半导体图案130以及第三氧化物半导体图案135可以设置在缓冲层115上。即,第一氧化物半导体图案530、第二氧化物半导体图案130以及第三氧化物半导体图案135可以位于同一层。

[0077] 栅极绝缘层150可以设置在缓冲层115、第一氧化物半导体图案530、第二氧化物半导体图案130以及第三氧化物半导体图案135上。在外围区域20中,栅极绝缘层150可以在缓冲层115上覆盖第一氧化物半导体图案530,并且可以在缓冲层115上在第二方向D2上延伸。此外,在显示区域10中,栅极绝缘层150可以在缓冲层115上覆盖第二氧化物半导体图案130和第三氧化物半导体图案135,并且可以在缓冲层115上在第二方向D2上延伸。即,栅极绝缘层150可以设置在缓冲层115上。例如,栅极绝缘层150可以在缓冲层115上充分地覆盖第一氧化物半导体图案530、第二氧化物半导体图案130和第三氧化物半导体图案135,并且可以具有基本上平坦的上表面而沒有在第一氧化物半导体图案530、第二氧化物半导体图案130和第三氧化物半导体图案135周围的台阶部。可替代地,栅极绝缘层150可以在缓冲层115上覆盖第一氧化物半导体图案530、第二氧化物半导体图案130和第三氧化物半导体图案135,并且可以设置为沿着第一氧化物半导体图案530、第二氧化物半导体图案130和第三氧化物半导体图案135的轮廓具有基本上均匀的厚度。栅极绝缘层150可以包括硅化合物或金属氧化物等。例如,栅极绝缘层150可以包括氧化硅(SiO_x)、氮化硅(SiN_x)、氮氧化硅(SiO_xN_y)、碳氧化硅(SiO_xC_y)、氮碳化硅(SiC_xN_y)、氧化铝(AlO_x)、氮化铝(AlN_x)、氮化钽(TaO_x)、氧化铪(HfO_x)、氧化锆(ZrO_x)或氧化钛(TiO_x)等。

[0078] 在外围区域20中,第一栅电极570可以设置在栅极绝缘层150上。第一栅电极570可

以设置在栅极绝缘层150的其下设有第一氧化物半导体图案530的部分上。第一栅电极570可以包括金属、金属合金、金属氮化物、导电金属氧化物或透明导电材料等。例如,第一栅电极570可以包括金(Au)、银(Ag)、铝(Al)、钨(W)、铜(Cu)、铂(Pt)、镍(Ni)、钛(Ti)、钯(Pd)、镁(Mg)、钙(Ca)、锂(Li)、铬(Cr)、钽(Ta)、钼(Mo)、钪(Sc)、钕(Nd)、铱(Ir)、铝的合金、氮化铝(AlN_x)、银的合金、氮化钨(WN_x)、铜的合金、钼的合金、氮化钛(TiN_x)、氮化铬(CrN_x)、氮化钽(TaN_x)、氧化钪锶(SrO)、氧化锌(ZnO_x)、氧化铟锡(ITO)、氧化锡(SnO_x)、氧化铟(InO_x)、氧化镓(GaO_x)或氧化铟锌(IZO)等。这些材料可以单独使用或者以它们的适当组合使用。可替代地,第一栅电极570可以具有包括多个层的多层结构。

[0079] 在显示区域10中,第二栅电极170可以设置在栅极绝缘层150上。第二栅电极170可以设置在栅极绝缘层150的其下设有第二氧化物半导体图案130的部分上。第二栅电极170可以包括金属、金属合金、金属氮化物、导电金属氧化物或透明导电材料等。这些材料可以单独使用或者以它们的适当组合使用。可替代地,第二栅电极170可以具有包括多个层的多层结构。

[0080] 在显示区域10中,第三栅电极175可以设置在栅极绝缘层150上,第三栅电极175可以在第二方向D2上与第二栅电极170间隔开。第三栅电极175可以设置在栅极绝缘层150的其下设有第三氧化物半导体图案135的部分上。第三栅电极175可以包括金属、金属合金、金属氮化物、导电金属氧化物或透明导电材料等。这些材料可以单独使用或者以它们的适当组合使用。可替代地,第三栅电极175可以具有包括多个层的多层结构。

[0081] 例如,在制造OLED显示装置100的方法中,第一栅电极570、第二栅电极170以及第三栅电极175可以通过使用相同的材料同时形成在栅极绝缘层150上。换言之,第一栅电极570、第二栅电极170以及第三栅电极175可以位于同一层。

[0082] 绝缘中间层190可以设置在栅极绝缘层150、第一栅电极570、第二栅电极170以及第三栅电极175上。在外围区域20中,绝缘中间层190可以在栅极绝缘层150上覆盖第一栅电极570,并且可以在栅极绝缘层150上在第二方向D2上延伸。此外,在显示区域10中,绝缘中间层190可以在栅极绝缘层150上覆盖第二栅电极170和第三栅电极175,并且可以在栅极绝缘层150上在第二方向D2上延伸。即,绝缘中间层190可以设置在整個栅极绝缘层150上。例如,绝缘中间层190可以在栅极绝缘层150上充分地覆盖第一栅电极570、第二栅电极170和第三栅电极175,并且可以具有基本上平坦的上表面而没有在第一栅电极570、第二栅电极170和第三栅电极175周围的台阶部。可替代地,绝缘中间层190可以在栅极绝缘层150上覆盖第一栅电极570、第二栅电极170和第三栅电极175,并且可以设置为沿着第一栅电极570、第二栅电极170和第三栅电极175的轮廓具有基本上均匀的厚度。绝缘中间层190可以包括硅化合物或金属氧化物等。

[0083] 在外围区域20中,第一源电极610和第一漏电极630可以设置在绝缘中间层190上。第一源电极610可以经由通过去除栅极绝缘层150和绝缘中间层190的第一部分形成的第一接触孔与第一氧化物半导体图案530的源区接触,并且第一漏电极630可以经由通过去除栅极绝缘层150和绝缘中间层190的第二部分形成的第二接触孔与第一氧化物半导体图案530的漏区接触。第一源电极610和第一漏电极630中的每个可以包括金属、金属合金、金属氮化物、导电金属氧化物或透明导电材料等。这些材料可以单独使用或者以它们的适当组合使用。可替代地,第一源电极610和第一漏电极630中的每个可以具有包括多个层的多层结构。

因此,可以设置包括第一氧化物半导体图案530、第一栅电极570、第一源电极610以及第一漏电极630的第一氧化物晶体管650。这里,第一氧化物晶体管650可以用作栅极驱动器300的晶体管,所述栅极驱动器300的晶体管包括包含Sn的第一氧化物半导体图案530。晶体管可以具有相对高的电子迁移率。此外,第一氧化物晶体管650可以用作具有顶栅结构的晶体管。在一些示例实施例中,第一氧化物晶体管650可以与密封构件390重叠。

[0084] 在示例实施例中,OLED显示装置100的栅极驱动器300包括一个晶体管(例如,第一氧化物晶体管650),但是不限于此。例如,栅极驱动器300可以具有包括至少两个晶体管和至少一个电容器的配置。

[0085] 此外,栅极驱动器300的第一氧化物晶体管650具有顶栅结构,但是不限于此。例如,第一氧化物晶体管650可以具有底栅结构或双栅结构。

[0086] 此外,第一氧化物晶体管650的配置包括第一氧化物半导体图案530、第一栅电极570、第一源电极610以及第一漏电极630,但是不限于此。例如,第一氧化物晶体管650可以具有包括第一氧化物半导体图案530、栅极绝缘层150、第一栅电极570、绝缘中间层190、第一源电极610以及第一漏电极630的配置。

[0087] 在显示区域10中,第二源电极210和第二漏电极230可以设置在绝缘中间层190上。第二源电极210可以经由通过去除栅极绝缘层150和绝缘中间层190的第三部分形成的第三接触孔与第二氧化物半导体图案130的源区接触,并且第二漏电极230可以经由通过去除栅极绝缘层150和绝缘中间层190的第四部分形成的第四接触孔与第二氧化物半导体图案130的漏区接触。第二源电极210和第二漏电极230中的每个可以包括金属、金属合金、金属氮化物、导电金属氧化物或透明导电材料等。这些材料可以单独使用或者以它们的适当组合使用。可替代地,第二源电极210和第二漏电极230中的每个可以具有包括多个层的多层结构。因此,可以设置包括第二氧化物半导体图案130、第二栅电极170、第二源电极210以及第二漏电极230的第二氧化物晶体管250。这里,第二氧化物晶体管250可以用作子像素电路SPC的驱动晶体管,所述驱动晶体管包括不包含Sn的第二氧化物半导体图案130。所述晶体管可以具有相对大的驱动范围。此外,第二氧化物晶体管250可以用作具有顶栅结构的晶体管。

[0088] 在示例实施例中,第二氧化物晶体管250具有顶栅结构,但是不限于此。例如,第二氧化物晶体管250可以具有底栅结构或双栅结构。

[0089] 此外,第二氧化物晶体管250的配置包括第二氧化物半导体图案130、第二栅电极170、第二源电极210以及第二漏电极230,但是不限于此。例如,第二氧化物晶体管250可以具有包括第二氧化物半导体图案130、栅极绝缘层150、第二栅电极170、绝缘中间层190、第二源电极210以及第二漏电极230的配置。

[0090] 在显示区域10中,第三源电极215和第三漏电极235可以设置在绝缘中间层190上。第三源电极215可以经由通过去除栅极绝缘层150和绝缘中间层190的第五部分形成的第五接触孔与第三氧化物半导体图案135的源区接触,并且第三漏电极235可以经由通过去除栅极绝缘层150和绝缘中间层190的第六部分形成的第六接触孔与第三氧化物半导体图案135的漏区接触。第三源电极215和第三漏电极235中的每个可以包括金属、金属合金、金属氮化物、导电金属氧化物或透明导电材料等。这些材料可以单独使用或者以它们的适当组合使用。可替代地,第三源电极215和第三漏电极235中的每个可以具有包括多个层的多层结构。因此,可以设置包括第三氧化物半导体图案135、第三栅电极175、第三源电极215以及第三

漏电极235的第三氧化物晶体管255。这里,第三氧化物晶体管255可以用作子像素电路SPC的开关晶体管,所述开关晶体管包括包含Sn的第三氧化物半导体图案135。晶体管可以具有相对高的电子迁移率。此外,第三氧化物晶体管255可以用作具有顶栅结构的晶体管。

[0091] 在示例实施例中,OLED显示装置100具有包括两个晶体管(例如,第二氧化物晶体管250和第三氧化物晶体管255)的配置,但是不限于此。例如,OLED显示装置100可以具有包括至少三个晶体管和至少一个电容器的配置。

[0092] 此外,第三氧化物晶体管255具有顶栅结构,但是不限于此。例如,第三氧化物晶体管255可以具有底栅结构或双栅结构。

[0093] 此外,第三氧化物晶体管255的配置包括第三氧化物半导体图案135、第三栅电极175、第三源电极215以及第三漏电极235,但是不限于此。例如,第三氧化物晶体管255可以具有包括第三氧化物半导体图案135、栅极绝缘层150、第三栅电极175、绝缘中间层190、第三源电极215以及第三漏电极235的配置。

[0094] 平坦化层270可以设置在绝缘中间层190、第一源电极610和第一漏电极630、第二源电极210和第二漏电极230以及第三源电极215和第三漏电极235上。例如,平坦化层270可以设有高的厚度以在绝缘中间层190上充分地覆盖第一源电极610和第一漏电极630、第二源电极210和第二漏电极230以及第三源电极215和第三漏电极235。在此情况下,平坦化层270可以具有基本上平坦的上表面,并且还可以对平坦化层270执行平坦化工艺以实现平坦化层270的平坦上表面。第三漏电极235的上表面的一部分可以经由通过去除平坦化层270的一部分形成的接触孔被暴露。平坦化层270可以包括有机材料或无机材料。在示例实施例中,平坦化层270可以包括有机材料,诸如,聚酰亚胺、环氧基树脂、丙烯酸基树脂、聚酯、光致抗蚀剂、聚丙烯酸基树脂、聚酰亚胺基树脂、聚酰氨基树脂或硅氧烷基树脂等。

[0095] 在显示区域10中,下部电极290可以设置在平坦化层270上。下部电极290可以经由平坦化层270的接触孔与第三漏电极235直接接触,并且可以电连接到第三氧化物晶体管255。下部电极290可以包括金属、金属合金、金属氮化物、导电金属氧化物或透明导电材料等。这些材料可以单独使用或者以它们的适当组合使用。可替代地,下部电极290可以具有包括多个层的多层结构。

[0096] 像素限定层310可以设置在下部电极290的一部分和平坦化层270上。像素限定层310可以覆盖下部电极290的两侧部分,并且可以暴露下部电极290的上表面的一部分。像素限定层310可以包括有机材料或无机材料。在示例实施例中,像素限定层310可以包括有机材料。

[0097] 发光层330可以设置在由像素限定层310暴露的下部电极290上。发光层330可以使用能够根据第一OLED、第二OLED和第三OLED生成不同颜色的光(例如,红色光、蓝色光以及绿色光等)的发光材料中的至少一种形成。可替代地,发光层330可以通过堆叠能够生成诸如红色光、绿色光和蓝色光等的不同颜色的光的多种发光材料来生成白色光。在此情况下,滤色器可以设置在发光层330上(例如,与发光层330重叠)。滤色器可以包括从红色滤色器、绿色滤色器以及蓝色滤色器中选择的至少一个。可替代地,滤色器可以包括黄色滤色器、青色滤色器以及品红色滤色器。滤色器可以包括感光树脂或彩色光致抗蚀剂等。

[0098] 上部电极340可以设置在像素限定层310和发光层330上。上部电极340可以覆盖发光层330和像素限定层310,并且可以完全设置在发光层330和像素限定层310上。在一些示

例实施例中,上部电极340可以设置在外围区域20中。上部电极340可以包括金属、金属合金、金属氮化物、导电金属氧化物或透明导电材料等。这些材料可以单独使用或者以它们的适当组合使用。可替代地,上部电极340可以具有包括多个层的多层结构。因此,可以设置包括下部电极290、发光层330以及上部电极340的子像素结构200。

[0099] 在外围区域20的最外部中,密封构件390可以设置在基底110上。换言之,在外围区域20的最外部中,密封构件390可以设置在基底110和封装基底450之间。密封构件390的上表面可以与封装基底450的下表面直接接触,并且密封构件390的下表面可以与绝缘中间层190的上表面直接接触。可替代地,可不设置其上设有密封构件390的缓冲层115、栅极绝缘层150以及绝缘中间层190,并且密封构件390的下表面可以与基底110的上表面直接接触。密封构件390可以包括玻璃原料等。此外,密封构件390可以另外包括可光固化材料。例如,密封构件390可以包括诸如有机材料和可光固化材料的化合物。此外,在将紫外线、激光束和可见光等中的至少一种照射在化合物中时,可以固化化合物,因此可以获得密封构件390。包括在密封构件390中的可光固化材料可以包括基于环氧丙烯酸酯的树脂、基于聚酯丙烯酸酯的树脂、基于聚氨酯丙烯酸酯的树脂、基于聚丁二烯丙烯酸酯的树脂、基于硅丙烯酸酯的树脂或基于丙烯酸烷基酯的树脂等。

[0100] 例如,可以将激光照射在诸如有机材料和可光固化材料的化合物中。根据激光的光的照射,化合物(例如,密封构件390)的状态可以从固态变为液态。此外,在预定的时间之后,可以将液态的化合物固化为固态。根据化合物的状态变化,化合物可以密封基底110和封装基底450。

[0101] 在示例实施例中,密封构件390具有其中上表面的宽度小于下表面的宽度的梯形形状,但是不限于此。例如,密封构件390可以具有其中上表面的宽度大于下表面的宽度的梯形形状、四角形状或方形形状等。

[0102] 封装基底450可以设置在密封构件390和上部电极340上。封装基底450和基底110可以包括基本上相同的材料。例如,封装基底450可以包括石英基底、合成石英基底、氟化钙基底、掺氟石英基底、钠钙玻璃基底和无碱玻璃基底等中的至少一种。在一些示例实施例中,封装基底450可以包括透明无机材料或柔性塑料。例如,封装基底450可以包括柔性透明树脂基底。在此情况下,为了增加OLED显示装置100的柔性,封装基底450可以具有其中交替堆叠有至少一个无机层和至少一个有机层的堆叠结构。堆叠结构可以包括第一无机层、有机层以及第二无机层。例如,具有柔性的第一无机层可以沿着上部电极340的轮廓设置,并且具有柔性的有机层可以设置在第一无机层上。具有柔性的第二无机层可以设置在有机层上。即,堆叠结构可以对应于与上部电极340直接接触的薄膜封装结构。

[0103] 由于根据示例实施例的OLED显示装置100包括具有相对高的电子迁移率的第一氧化物晶体管650,因此栅极驱动器300可以包括相对小数量的晶体管。因此,可以减小OLED显示装置100的无用空间。此外,由于栅极驱动器300包括相对小数量的晶体管,因此可以减小OLED显示装置100的制造成本。此外,由于第二氧化物晶体管250包括不包含Sn的第二氧化物半导体图案130,因此第二氧化物晶体管250可以具有相对大的驱动范围。

[0104] 图5至图11是示出根据示例实施例的制造OLED显示装置的方法的剖视图。

[0105] 参照图5,可以提供包括透明绝缘材料或不透明绝缘材料的基底110。基底110可以使用石英基底、合成石英基底、氟化钙基底、掺氟石英基底、钠钙玻璃基底、无碱玻璃基底和

它们的组合等中的至少一种形成。

[0106] 可以在整个基底110上形成缓冲层115。缓冲层115可以防止来自基底110的金属原子和/或杂质的扩散。此外,当基底110的表面相对不规则时,缓冲层115可以改善基底110的表面平坦度。根据基底110的类型,可以将至少两个缓冲层115设置在基底110上,或者可以不形成缓冲层115。例如,缓冲层115可以包括有机材料或无机材料。可替代地,基底110可以使用柔性透明树脂基底(例如,聚酰亚胺基底)形成。在此情况下,聚酰亚胺基底可以包括第一聚酰亚胺层、屏障膜层和第二聚酰亚胺层等。例如,基底110可以具有其中在刚性玻璃基底上依次堆叠有第一聚酰亚胺层、屏障膜层以及第二聚酰亚胺层的结构。

[0107] 可以在缓冲层115上形成第一初步氧化物半导体层531。在显示区域10和外围区域20中,第一初步氧化物半导体层531可以形成在整个缓冲层115上。在将第一初步氧化物半导体层531形成在整个缓冲层115上之后,可以选择性地蚀刻第一初步氧化物半导体层531。例如,可以通过第一湿法蚀刻工艺蚀刻第一初步氧化物半导体层531。在第一湿法蚀刻工艺中使用的第一蚀刻剂可以是包括氟(F)的化合物。例如,第一蚀刻剂可以包括氟化钠(NaF)、氟氢化钠(NaHF_2)、氟化铵(NH_4F)、氟化氢铵(NH_4HF_2)、氟硼酸铵(NH_4BF_4)、氟化钾(KF)、氟化氢钾(KHF_2)、氟化铝(AlF_3)、氟硼酸(HBF_4)、氟化锂(LiF)、氟硼酸钾(KBF_4)或氟化钙(CaF_2)等。

[0108] 参照图6,在通过第一湿法蚀刻工艺图案化第一初步氧化物半导体层531之后,在缓冲层115上可以形成在外围区域20中的第一氧化物半导体图案530和在显示区域10中的第三氧化物半导体图案135。第一氧化物半导体图案530和第三氧化物半导体图案135中的每个可以使用包含Sn的氧化物半导体形成。换言之,第一氧化物半导体图案530和第三氧化物半导体图案135中的每个可以包括氧化物半导体层,所述氧化物半导体层包括 AB_x 、 AB_xC_y 和 $\text{AB}_x\text{C}_y\text{D}_z$ 等中的至少一种。这些化合物包含Sn以及In、Zn、Ga、Ti、Al、Hf、Zr和Mg等中的至少一种。例如,第一氧化物半导体图案530和第三氧化物半导体图案135中的每个可以包括SnO、ITO、ZTO、IZTO、TAZO、IGTO和ITGZO等中的至少一种。在示例实施例中,第一氧化物半导体图案530和第三氧化物半导体图案135中的每个基本上可以由ITGZO构成。

[0109] 参照图7,可以在缓冲层115、第一氧化物半导体图案530以及第三氧化物半导体图案135上形成第二初步氧化物半导体层131。在显示区域10和外围区域20中,第二初步氧化物半导体层131可以完全形成在缓冲层115以及第一氧化物半导体图案530和第三氧化物半导体图案135上。这里,当将第二初步氧化物半导体层131形成在缓冲层115以及第一氧化物半导体图案530和第三氧化物半导体图案135上时,第二初步氧化物半导体层131的下表面可以与第一氧化物半导体图案530的上表面和第三氧化物半导体图案135的上表面直接接触。在将第二初步氧化物半导体层131完全形成在缓冲层115以及第一氧化物半导体图案530和第三氧化物半导体图案135上之后,可以部分地蚀刻第二初步氧化物半导体层131。例如,可以通过第二湿法蚀刻工艺蚀刻第二初步氧化物半导体层131。在示例实施例中,在第二湿法蚀刻工艺中可以使用第二蚀刻剂,并且第二蚀刻剂可以不同于第一蚀刻剂。例如,在第二湿法蚀刻工艺中使用的第二蚀刻剂可以包括其中当蚀刻第二初步氧化物半导体层131时不蚀刻第一氧化物半导体图案530和第三氧化物半导体图案135的蚀刻剂。第二蚀刻剂可以是包含磷酸、乙酸和硝酸等的混合溶液。在示例实施例中,第二蚀刻剂基本上可以由磷酸、乙酸和硝酸构成。此外,第二蚀刻剂可以与第一氧化物半导体图案530和第三氧化物半

导体图案135直接接触。由于第一氧化物半导体图案530和第三氧化物半导体图案135中的每个包含Sn,第一氧化物半导体图案530和第三氧化物半导体图案135中的每个可以不与第二蚀刻剂反应。换言之,第一氧化物半导体图案530和第三氧化物半导体图案135中的每个不会被第二蚀刻剂蚀刻。

[0110] 参照图8,在通过第二湿法蚀刻工艺图案化第二初步氧化物半导体层131之后,在显示区域10中,第二氧化物半导体图案130可以形成在缓冲层115上。第二氧化物半导体图案130可以与第三氧化物半导体图案135间隔开。第二氧化物半导体图案130可以使用不包含Sn的氧化物半导体形成。换言之,第二氧化物半导体图案130可以包括氧化物半导体层,所述氧化物半导体层包括 AB_x 、 AB_xC_y 和 $AB_xC_yD_z$ 等中的至少一种。这些化合物包含In、Zn、Ga、Ti、Al、Hf、Zr和Mg等中的至少一种。例如,第二氧化物半导体图案130可以包括ZnO、GaO、TiO、InO、IGO、IZO、GZO、ZMO、ZnZrO、IGZO和IGHO等中的至少一种。在示例实施例中,第二氧化物半导体图案130基本上可以由IGZO构成。

[0111] 在示例实施例中,虽然第一氧化物半导体图案530和第三氧化物半导体图案135以及第二氧化物半导体图案130在不同的工艺步骤中形成,但是第一氧化物半导体图案530、第二氧化物半导体图案130以及第三氧化物半导体图案135可以位于同一层(例如,缓冲层115)上。

[0112] 参照图9,可以在缓冲层115以及第一氧化物半导体图案530、第二氧化物半导体图案130和第三氧化物半导体图案135上形成栅极绝缘层150。在外围区域20中,栅极绝缘层150可以在缓冲层115上覆盖第一氧化物半导体图案530,并且可以在缓冲层115上在第二方向D2上延伸。此外,在显示区域10中,栅极绝缘层150可以在缓冲层115上覆盖第二氧化物半导体图案130和第三氧化物半导体图案135,并且可以在缓冲层115上在第二方向D2上延伸。即,栅极绝缘层150可以形成在整个缓冲层115上。例如,栅极绝缘层150可以在缓冲层115上充分地覆盖第一氧化物半导体图案530、第二氧化物半导体图案130和第三氧化物半导体图案135,并且可以具有基本上平坦的上表面而没有在第一氧化物半导体图案530、第二氧化物半导体图案130和第三氧化物半导体图案135周围的台阶部。可替代地,栅极绝缘层150可以在缓冲层115上覆盖第一氧化物半导体图案530、第二氧化物半导体图案130和第三氧化物半导体图案135,并且可以形成为沿着第一氧化物半导体图案530、第二氧化物半导体图案130和第三氧化物半导体图案135的轮廓具有基本上均匀的厚度。栅极绝缘层150可以使用硅化合物或金属氧化物等形成。例如,栅极绝缘层150可以包括 SiO_x 、 SiN_x 、 SiO_xN_y 、 SiO_xC_y 、 SiC_xN_y 、 AlO_x 、 AlN_x 、 TaO_x 、 HfO_x 、 ZrO_x 或 TiO_x 等。

[0113] 在外围区域20中,第一栅电极570可以形成在栅极绝缘层150上。第一栅电极570可以形成在栅极绝缘层150的其下设有第一氧化物半导体图案530的部分上。第一栅电极570可以使用金属、金属合金、金属氮化物、导电金属氧化物或透明导电材料等形成。例如,第一栅电极570可以包括Au、Ag、Al、W、Cu、Pt、Ni、Ti、Pd、Mg、Ca、Li、Cr、Ta、Mo、Sc、Nd、Ir、铝的合金、 AlN_x 、银的合金、 WN_x 、铜的合金、钼的合金、 TiN_x 、 CrN_x 、 TaN_x 、 SR_0 、 ZnO_x 、 ITO 、 SnO_x 、 InO_x 、 GaO_x 或 IZO 等。这些材料可以单独使用或者以它们的适当组合使用。可替代地,第一栅电极570可以具有包括多个层的多层结构。

[0114] 在显示区域10中,第二栅电极170可以形成在栅极绝缘层150上。第二栅电极170可以形成在栅极绝缘层150的其下设有第二氧化物半导体图案130的部分上。第二栅电极170

可以使用金属、金属合金、金属氮化物、导电金属氧化物或透明导电材料等形成。这些材料可以单独使用或者以它们的适当组合使用。可替代地,第二栅电极170可以具有包括多个层的多层结构。

[0115] 在显示区域10中,第三栅电极175可以形成在栅极绝缘层150上,并且可以在第二方向D2上与第二栅电极170间隔开。第三栅电极175可以形成在栅极绝缘层150的其下设有第三氧化物半导体图案135的部分上。第三栅电极175可以使用金属、金属合金、金属氮化物、导电金属氧化物或透明导电材料等形成。这些材料可以单独使用或者以它们的适当组合使用。可替代地,第三栅电极175可以具有包括多个层的多层结构。

[0116] 例如,在整个栅极绝缘层150上形成第一初步电极层之后,可以通过部分地蚀刻第一初步电极层同时形成第一栅电极570、第二栅电极170以及第三栅电极175。换言之,第一栅电极570、第二栅电极170以及第三栅电极175可以使用相同的材料形成,并且可以位于同一层(例如,栅极绝缘层150)上。

[0117] 可以在栅极绝缘层150、第一栅电极570、第二栅电极170以及第三栅电极175上形成绝缘中间层190。在外围区域20中,绝缘中间层190可以在栅极绝缘层150上覆盖第一栅电极570,并且可以在栅极绝缘层150上在第二方向D2上延伸。此外,在显示区域10中,绝缘中间层190可以在栅极绝缘层150上覆盖第二栅电极170和第三栅电极175,并且可以在栅极绝缘层150上在第二方向D2上延伸。即,绝缘中间层190可以形成在整个栅极绝缘层150上。例如,绝缘中间层190可以在栅极绝缘层150上充分地覆盖第一栅电极570、第二栅电极170和第三栅电极175,并且可以具有基本上平坦的上表面而没有在第一栅电极570、第二栅电极170和第三栅电极175周围的台阶部。可替代地,绝缘中间层190可以在栅极绝缘层150上覆盖第一栅电极570、第二栅电极170和第三栅电极175,并且可以形成为沿着第一栅电极570、第二栅电极170和第三栅电极175的轮廓具有基本上均匀的厚度。绝缘中间层190可以使用硅化合物或金属氧化物等形成。

[0118] 在外围区域20中,可以在绝缘中间层190上形成第一源电极610和第一漏电极630。第一源电极610可以经由通过去除栅极绝缘层150和绝缘中间层190的第一部分形成的第一接触孔与第一氧化物半导体图案530的源区接触,并且第一漏电极630可以经由通过去除栅极绝缘层150和绝缘中间层190的第二部分形成的第二接触孔与第一氧化物半导体图案530的漏区接触。第一源电极610和第一漏电极630中的每个可以使用金属、金属合金、金属氮化物、导电金属氧化物或透明导电材料等形成。这些材料可以单独使用或者以它们的适当组合使用。可替代地,第一源电极610和第一漏电极630中的每个可以具有包括多个层的多层结构。因此,可以形成包括第一氧化物半导体图案530、第一栅电极570、第一源电极610以及第一漏电极630的第一氧化物晶体管650。

[0119] 在显示区域10中,可以在绝缘中间层190上形成第二源电极210和第二漏电极230。第二源电极210可以经由通过去除栅极绝缘层150和绝缘中间层190的第三部分形成的第三接触孔与第二氧化物半导体图案130的源区接触,并且第二漏电极230可以经由通过去除栅极绝缘层150和绝缘中间层190的第四部分形成的第四接触孔与第二氧化物半导体图案130的漏区接触。第二源电极210和第二漏电极230中的每个可以使用金属、金属合金、金属氮化物、导电金属氧化物或透明导电材料等形成。这些材料可以单独使用或者以它们的适当组合使用。可替代地,第二源电极210和第二漏电极230中的每个可以具有包括多个层的多层

结构。因此,可以形成包括第二氧化物半导体图案130、第二栅电极170、第二源电极210以及第二漏电极230的第二氧化物晶体管250。

[0120] 在显示区域10中,可以在绝缘中间层190上形成第三源电极215和第三漏电极235。第三源电极215可以经由通过去除栅极绝缘层150和绝缘中间层190的第五部分形成的第五接触孔与第三氧化物半导体图案135的源区接触,并且第三漏电极235可以经由通过去除栅极绝缘层150和绝缘中间层190的第六部分形成的第六接触孔与第三氧化物半导体图案135的漏区接触。第三源电极215和第三漏电极235中的每个可以使用金属、金属合金、金属氮化物、导电金属氧化物或透明导电材料等形成。这些材料可以单独使用或者以它们的适当组合使用。可替代地,第三源电极215和第三漏电极235中的每个可以具有包括多个层的多层结构。因此,可以形成包括第三氧化物半导体图案135、第三栅电极175、第三源电极215以及第三漏电极235的第三氧化物晶体管255。

[0121] 例如,在整个绝缘中间层190上形成第二初步电极层之后,可以通过部分地蚀刻第二初步电极层同时形成第一源电极610和第一漏电极630、第二源电极210和第二漏电极230以及第三源电极215和第三漏电极235。换言之,第一源电极610和第一漏电极630、第二源电极210和第二漏电极230以及第三源电极215和第三漏电极235可以使用相同的材料形成,并且可以位于同一层(例如,绝缘中间层190)上。

[0122] 参照图10,可以在绝缘中间层190、第一源电极610和第一漏电极630、第二源电极210和第二漏电极230以及第三源电极215和第三漏电极235上形成平坦化层270。例如,平坦化层270可以形成有高的厚度以在绝缘中间层190上充分地覆盖第一源电极610和第一漏电极630、第二源电极210和第二漏电极230以及第三源电极215和第三漏电极235。在此情况下,平坦化层270可以具有基本上平坦的上表面,并且还可以对平坦化层270执行平坦化工艺以实现平坦化层270的平坦上表面。可以经由通过去除平坦化层270的一部分形成的接触孔暴露第三漏电极235的上表面的一部分。平坦化层270可以包括有机材料或无机材料。在示例实施例中,平坦化层270可以使用诸如聚酰亚胺、环氧基树脂、丙烯酸基树脂、聚酯、光致抗蚀剂、聚丙烯酸基树脂、聚酰亚胺基树脂、聚酰氨基树脂或硅氧烷基树脂等的有机材料形成。

[0123] 在显示区域10中,可以在平坦化层270上形成下部电极290。下部电极290可以经由平坦化层270的接触孔与第三漏电极235直接接触。下部电极290可以使用金属、金属合金、金属氮化物、导电金属氧化物或透明导电材料等形成。这些材料可以单独使用或者以它们的适当组合使用。可替代地,下部电极290可以具有包括多个层的多层结构。

[0124] 可以在下部电极290的一部分和平坦化层270上形成像素限定层310。像素限定层310可以覆盖下部电极290的两侧部分,并且可以暴露下部电极290的上表面的一部分。像素限定层310可以包括有机材料或无机材料。在示例实施例中,像素限定层310可以使用有机材料形成。

[0125] 可以在由像素限定层310暴露的下部电极290上形成发光层330。发光层330可以使用能够根据第一OLED、第二OLED和第三OLED生成不同颜色的光(例如,红色光、蓝色光以及绿色光等)的发光材料中的至少一种形成。可替代地,发光层330可以通过堆叠能够生成诸如红色光、绿色光和蓝色光等的不同颜色的光的多种发光材料来生成白色光。在此情况下,可以在发光层330上形成滤色器。滤色器可以包括从红色滤色器、绿色滤色器以及蓝色滤色

器中选择的至少一个。可替代地,滤色器可以包括黄色滤色器、青色滤色器以及品红色滤色器。滤色器可以使用感光树脂或彩色光致抗蚀剂等形式形成。

[0126] 可以在像素限定层310和发光层330上形成上部电极340。上部电极340可以覆盖发光层330和像素限定层310,并且可以完全形成在发光层330和像素限定层310上。在一些示例实施例中,上部电极340可以形成在外围区域20中。上部电极340可以使用金属、金属合金、金属氮化物、导电金属氧化物或透明导电材料等形式形成。这些材料可以单独使用或者以它们的适当组合使用。可替代地,上部电极340可以具有包括多个层的多层结构。因此,可以形成包括下部电极290、发光层330以及上部电极340的子像素结构200。

[0127] 参照图11,在外围区域20的最外部中,可以在基底110上形成密封构件390。密封构件390的下表面可以与绝缘中间层190直接接触。可替代地,可不形成其上设有密封构件390的缓冲层115、栅极绝缘层150以及绝缘中间层190,并且密封构件390的下表面可以与基底110的上表面直接接触。密封构件390可以使用玻璃原料等形式形成。此外,密封构件390可以另外包括可光固化材料。例如,密封构件390可以包括诸如有机材料和可光固化材料的化合物。此外,在将紫外线、激光束和可见光等中的至少一个照射在化合物中之后,可以固化化合物,因此可以获得密封构件390。包括在密封构件390中的可光固化材料可以包括基于环氧丙烯酸酯的树脂、基于聚酯丙烯酸酯的树脂、基于聚氨酯丙烯酸酯的树脂、基于聚丁二烯丙烯酸酯的树脂、基于硅丙烯酸酯的树脂或基于丙烯酸烷基酯的树脂等。

[0128] 可以在密封构件390和上部电极340上形成封装基底450。封装基底450和基底110可以包括基本上相同的材料。例如,封装基底450可以使用石英基底、合成石英基底、氟化钙基底、掺氟石英基底、钠钙玻璃基底和无碱玻璃基底等中的至少一种形成。在一些示例实施例中,封装基底450可以包括透明无机材料或柔性塑料。例如,封装基底450可以包括柔性透明树脂基底。在此情况下,为了增加OLED显示装置的柔性,封装基底450可以具有其中交替堆叠有至少一个无机层和至少一个有机层的堆叠结构。堆叠结构可以包括第一无机层、有机层以及第二无机层。例如,具有柔性的第一无机层可以沿着上部电极340的轮廓形成,并且具有柔性的有机层可以形成在第一无机层上。具有柔性的第二无机层可以形成在有机层上。即,堆叠结构可以对应于与上部电极340直接接触的薄膜封装结构。

[0129] 在形成封装基底450之后,可以将激光照射在封装基底450的上表面的与密封构件390重叠的部分中。根据激光的光的照射,密封构件390的化合物的状态可以从固态变为液态。此外,在预定的时间之后,液态的化合物可以固化为固态。根据化合物的状态变化,化合物可以密封基底110和封装基底450。因此,可以制造图4中所示的OLED显示装置100。

[0130] 在根据示例实施例的制造OLED显示装置的方法中,由于在不加入掩模的情况下通过使用第一蚀刻剂和第二蚀刻剂在同一层中制造具有彼此不同的特性的氧化物晶体管,因此可以相对地降低OLED显示装置的制造成本。

[0131] 图12是示出根据示例实施例的OLED显示装置的平面图。除了第一底部金属图案510和第二底部金属图案540之外,图12中所示的OLED显示装置500可以具有与参照图1至图4描述的OLED显示装置100的配置基本上相同或类似的配置。在图12中,可以不重复与参照图1至图4描述的元件基本上相同或类似的元件的详细描述。

[0132] 参照图12,OLED显示装置500可以包括基底110、第一底部金属图案510、第二底部金属图案540、缓冲层115、第一氧化物晶体管650、第二氧化物晶体管250、第三氧化物晶体

管255、栅极绝缘层150、绝缘中间层190、平坦化层270、子像素结构200、像素限定层310、密封构件390和封装基底450等。第一氧化物晶体管650可以包括第一氧化物半导体图案530、第一栅电极570、第一源电极610以及第一漏电极630,并且第二氧化物晶体管250可以包括第二氧化物半导体图案130、第二栅电极170、第二源电极210以及第二漏电极230。此外,第三氧化物晶体管255可以包括第三氧化物半导体图案135、第三栅电极175、第三源电极215以及第三漏电极235。此外,子像素结构200可以包括下部电极290、发光层330以及上部电极340。由于OLED显示装置500具有显示区域10和外围区域20,因此可以将基底110划分成显示区域10和外围区域20。

[0133] 在外围区域20中,第一底部金属图案510可以设置在基底110和缓冲层115之间。第一底部金属图案510可以位于第一氧化物晶体管650下面。在示例实施例中,第一底部金属图案510可以电连接到第一栅电极570。在此情况下,第一氧化物晶体管650可以用作具有双栅结构的晶体管。因此,第一氧化物晶体管650可以作为通过使用高电流驱动的栅极驱动器300的晶体管工作。

[0134] 在显示区域10中,第二底部金属图案540可以设置在基底110和缓冲层115之间。第二底部金属图案540可以位于第二氧化物晶体管250下面。在示例实施例中,第二底部金属图案540可以电连接到第二源电极210。在此情况下,可以提高第二氧化物晶体管250的输出饱和特性,并且可以确保第二氧化物晶体管250的驱动范围。

[0135] 在一些示例实施例中,OLED显示装置500还可以包括设置在第三氧化物晶体管255下面的第三底部金属图案。在一些示例实施例中,OLED显示装置500还可以包括设置在第一底部金属图案510和第二底部金属图案540下面的绝缘层。

[0136] 本发明构思可以适用于包括有机发光二极管显示装置的各种显示装置。例如,本发明构思可以适用于车辆显示装置、船舶显示装置、飞机显示装置、便携式通信装置、用于显示或用于信息传输的显示装置和医疗显示装置等。

[0137] 上述内容是对示例实施例的说明,而不被解释为对示例实施例的限制。尽管已经描述了一些示例实施例,但是本领域技术人员将易于理解的是,在实质上不脱离本发明构思的新颖性教导和优点的情况下,在示例实施例中可进行很多修改。因此,所有这些修改旨在被包括在本发明构思的范围内。因此,将理解的是,上述内容是对各种示例实施例的说明,而不被解释为限于所公开的具体示例实施例,并且对所公开的示例实施例以及其他示例实施例的修改旨在被包括在本发明构思的范围内。

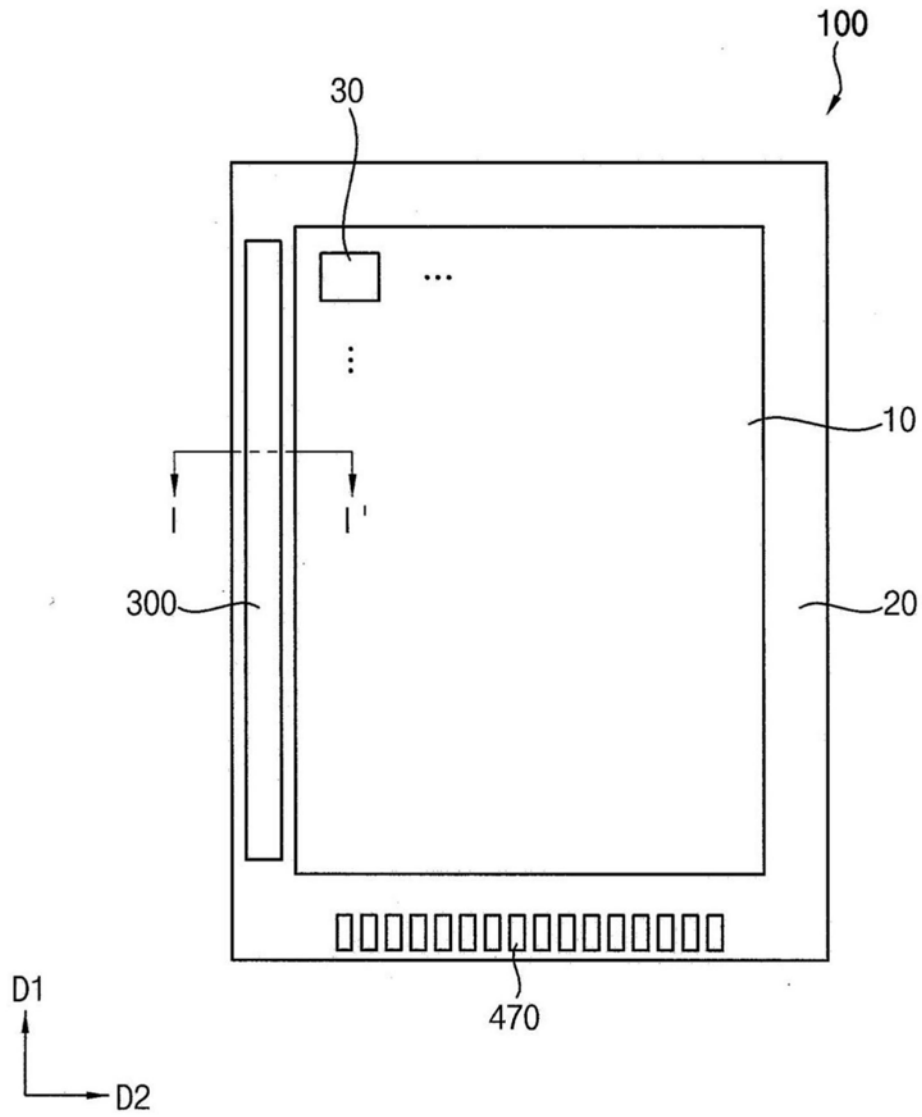


图1

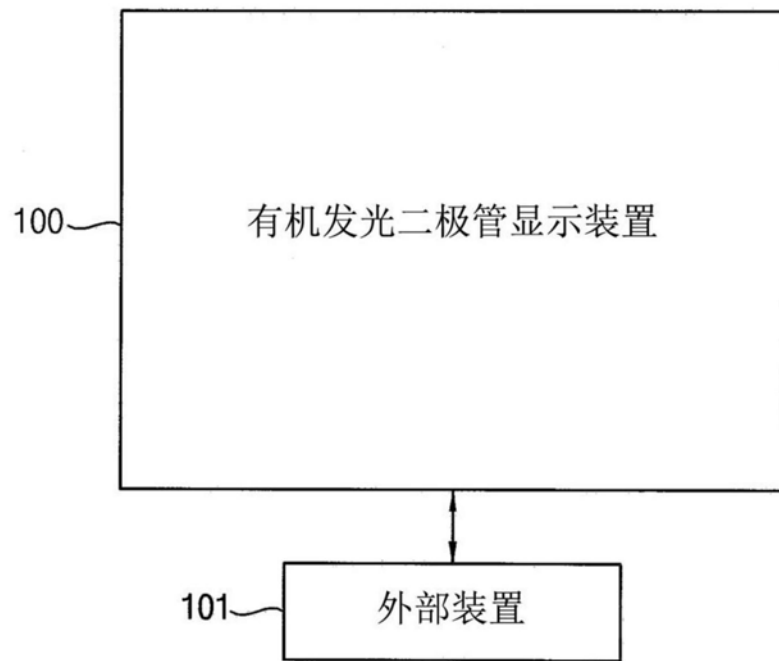


图2

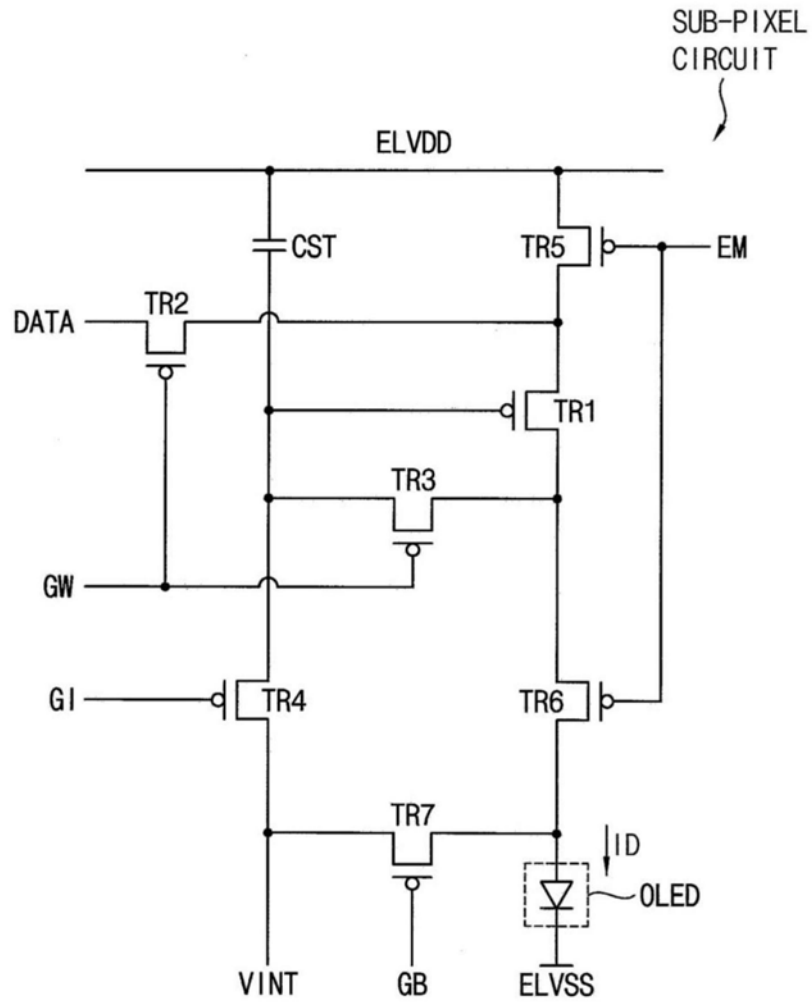


图3

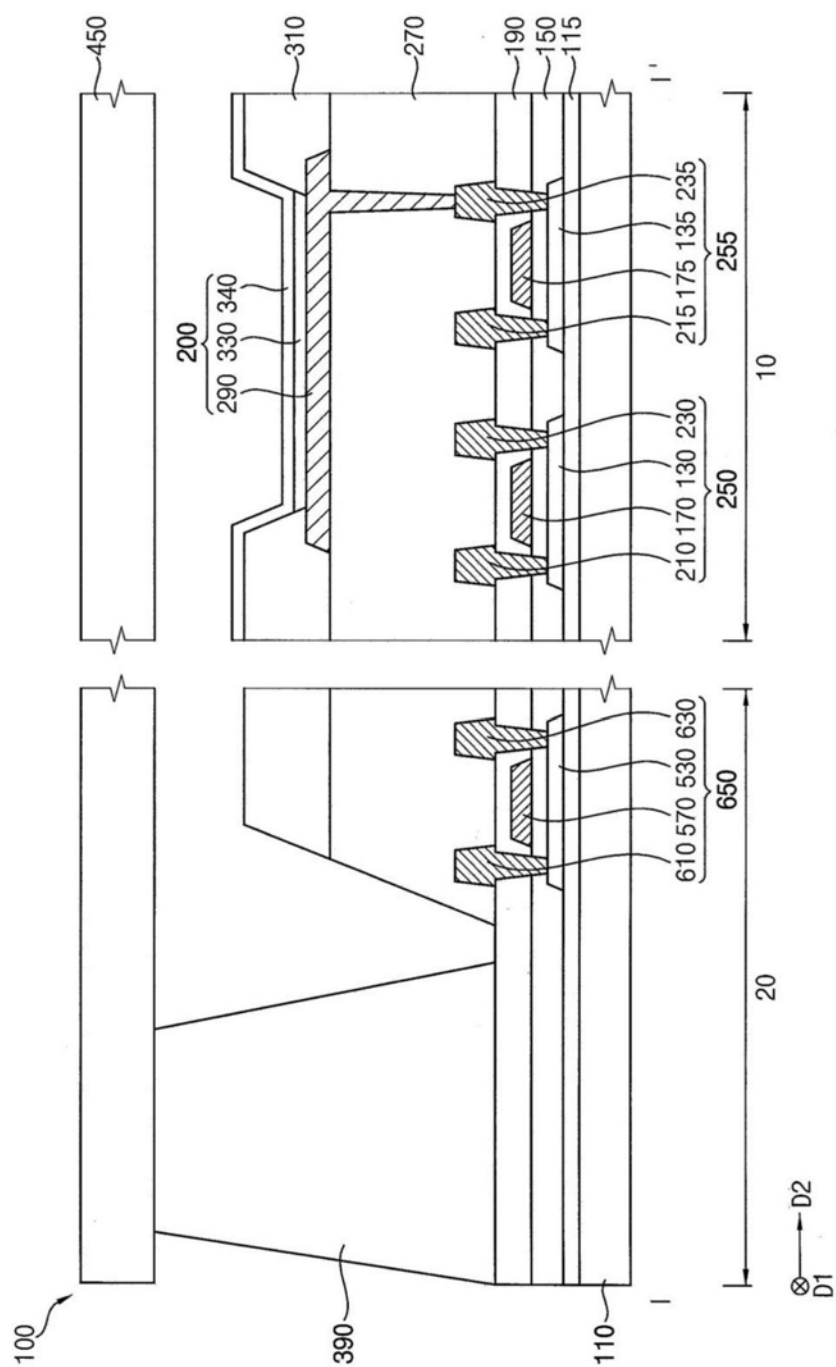


图4

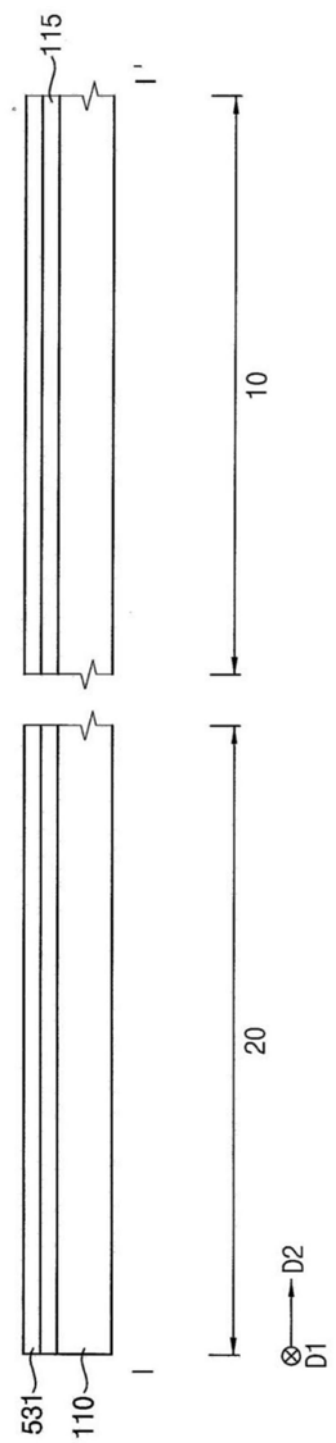


图5

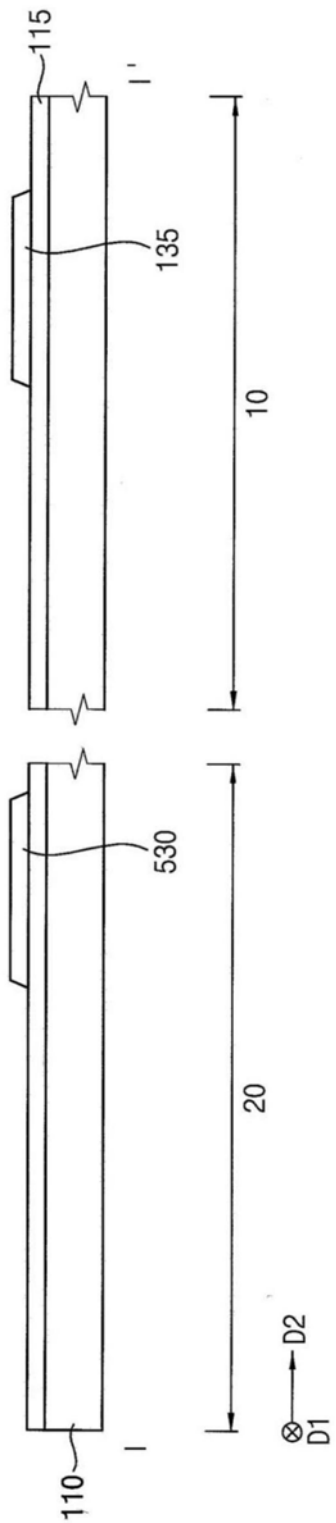


图6

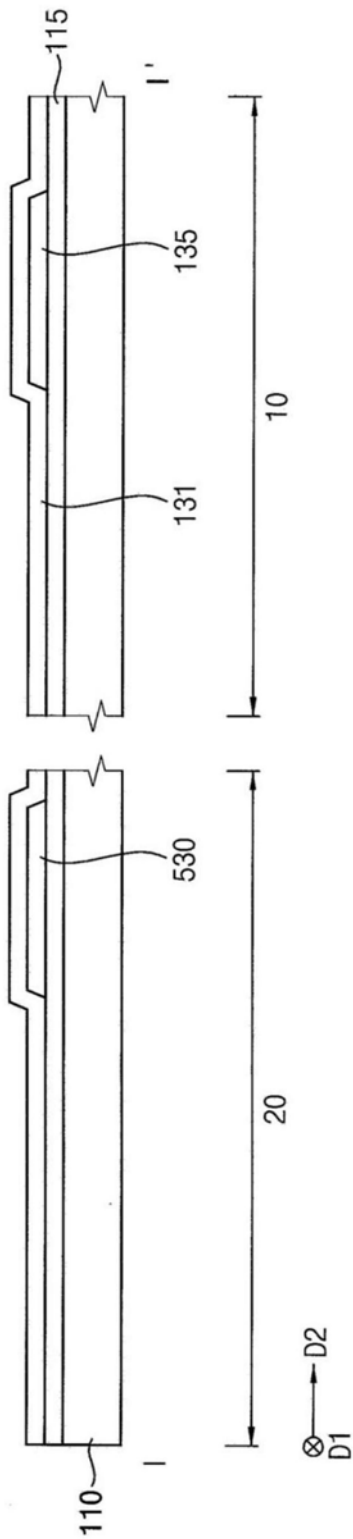


图7

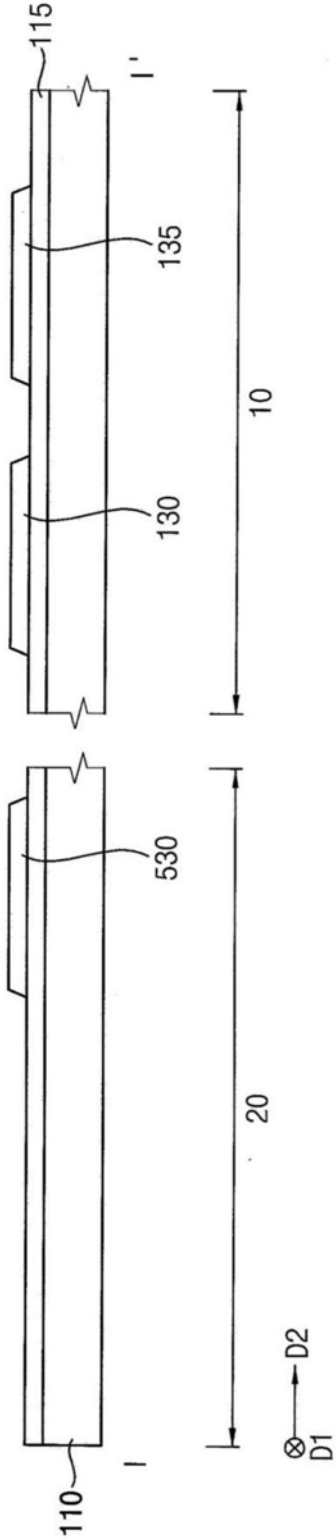


图8

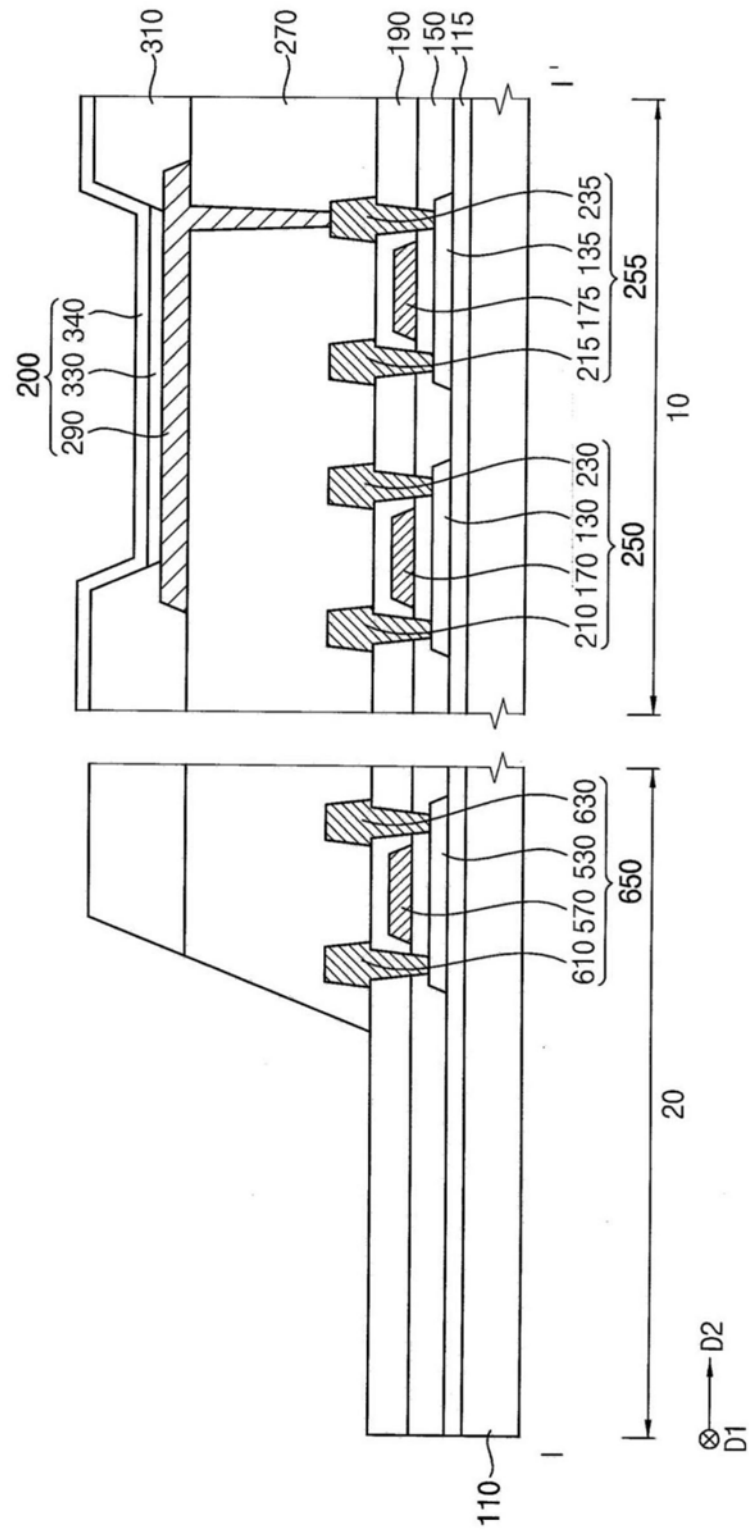


图10

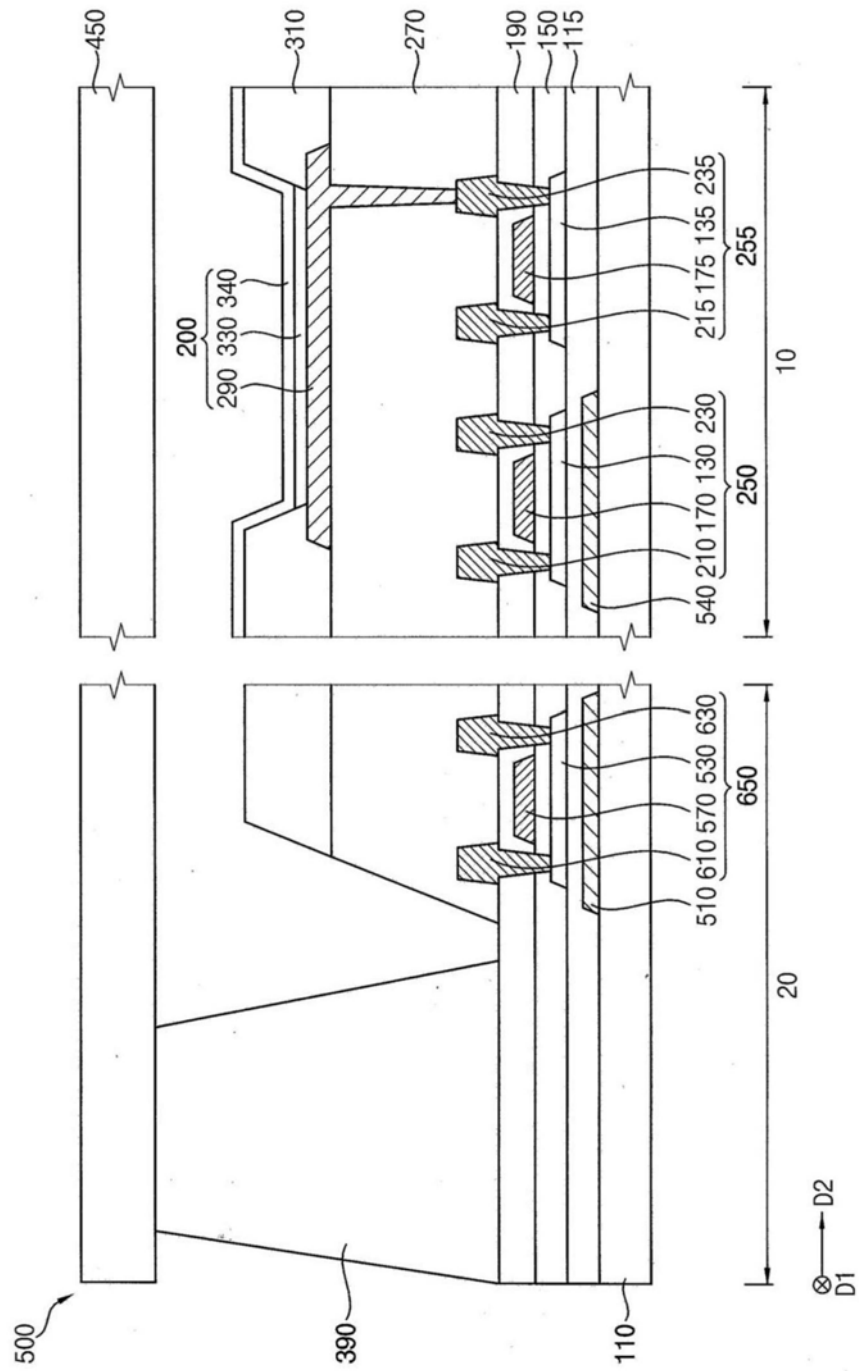


图12

专利名称(译)	有机发光二极管显示装置		
公开(公告)号	CN110875335A	公开(公告)日	2020-03-10
申请号	CN201910697762.4	申请日	2019-07-30
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示有限公司		
当前申请(专利权)人(译)	三星显示有限公司		
[标]发明人	朴峻哲 金光淑 金兑相		
发明人	朴峻哲 文然建 金光淑 金兑相 朴根彻 全景辰		
IPC分类号	H01L27/12 H01L27/32 H01L21/77		
CPC分类号	H01L27/1225 H01L27/1229 H01L27/127 H01L27/3262 H01L2227/323 H01L27/1259 H01L29/78648 H01L29/7869 H01L27/12 H01L51/56 H01L2227/32 H01L2251/306 H01L2251/308		
代理人(译)	李强		
优先权	1020180094569 2018-08-13 KR		
外部链接	Espacenet SIPO		

摘要(译)

本公开涉及一种有机发光二极管显示装置，所述有机发光二极管显示装置包括基底、第一氧化物晶体管、第二氧化物晶体管以及子像素结构。所述基底具有包括多个子像素区域的显示区域和位于所述显示区域旁边的外围区域。所述第一氧化物晶体管设置在所述基底上的所述外围区域中，并且包括第一氧化物半导体图案，所述第一氧化物半导体图案包括锡(Sn)。所述第二氧化物晶体管设置在所述基底上的每个所述子像素区域中，并且包括第二氧化物半导体图案。所述子像素结构设置在所述第二氧化物晶体管上。

