



(12)发明专利申请

(10)申请公布号 CN 110619844 A

(43)申请公布日 2019.12.27

(21)申请号 201911051827.4

(22)申请日 2019.10.30

(71)申请人 京东方科技集团股份有限公司
地址 100015 北京市朝阳区酒仙桥路10号

(72)发明人 白泉 杨盛际 王维海

(74)专利代理机构 北京志霖恒远知识产权代理
事务所(普通合伙) 11435
代理人 郭栋梁

(51)Int.Cl.
G09G 3/3208(2016.01)

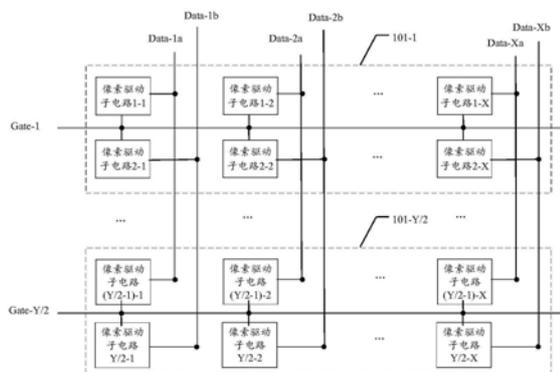
权利要求书1页 说明书5页 附图4页

(54)发明名称

显示驱动电路及其驱动方法、显示设备

(57)摘要

本申请公开了一种显示驱动电路及其驱动方法、显示设备。该显示驱动电路用于驱动阵列排布的电致发光器件,驱动电路包括:至少一个像素驱动子电路,像素驱动子电路用于驱动与其连接的一电致发光器件,一组像素驱动子电路接收一扫描信号,在扫描信号的作用下,该组像素驱动子电路有效,每组像素驱动子电路包括至少两行像素驱动子电路;每组像素驱动子电路中的每个像素驱动子电路分别接收对应的写入信号,任一组像素驱动子电路有效时,将向该组像素驱动子电路同时写入对应的写入信号。



1. 一种显示驱动电路,所述显示驱动电路用于驱动阵列排布的电致发光器件,所述驱动电路包括:至少一个像素驱动子电路,所述像素驱动子电路用于驱动与其连接的一电致发光器件,其特征在于,

一组像素驱动子电路接收一扫描信号,在所述扫描信号的作用下,该组像素驱动子电路有效,每组像素驱动子电路包括至少两行像素驱动子电路;

每组所述像素驱动子电路中的每个像素驱动子电路分别接收对应的写入信号,任一组所述像素驱动子电路有效时,将向该组像素驱动子电路同时写入对应的写入信号。

2. 根据权利要求1所述的显示驱动电路,其特征在于,每组像素驱动子电路包括相邻两行像素驱动子电路。

3. 根据权利要求1或2所述的显示驱动电路,其特征在于,还包括发光控制模块,所述发光控制模块接收发光信号,在所述发光信号的控制下,同时驱动所有所述电致发光器件发光。

4. 根据权利要求3所述的显示驱动电路,其特征在于,所述发光控制模块包括发光晶体管,所述发光晶体管的栅极接收所述发光信号,第一极与第一电源连接,第二极与各所述像素驱动子电路连接。

5. 根据权利要求4所述的显示驱动电路,其特征在于,所述像素驱动子电路包括驱动晶体管、储能电容、写入模块、复位模块,

所述驱动晶体管的栅极与所述写入模块连接,第一极与所述发光晶体管的第二极连接,第二极与所述电致发光器件连接;

所述储能电容的第一极与所述写入模块连接,第二极接地;

所述写入模块接收所述扫描信号和所述写入信号,在所述扫描信号有效时接收所述写入信号;

所述复位模块接收复位信号,在复位信号的作用下释放所述电致发发光器件正极的电

能。

6. 根据权利要求5所述的显示驱动电路,其特征在于,所述写入模块包括写入晶体管,所述写入晶体管的栅极接收所述扫描信号,第一极与接收所述写入信号,第二极与所述储能电容的第一极连接。

7. 根据权利要求5所述的显示驱动电路,其特征在于,所述复位模块包括复位晶体管,所述复位晶体管的栅极接收复位信号,第一极与所述电致发光器件的正极连接,第二极接地。

8. 一种显示设备,其特征在于,所述显示设备包括权利要求1-7任一所述的显示驱动电路。

9. 一种用于权利要求1-7任一所述的显示驱动电路的驱动方法,其特征在于,包括,写入阶段:在扫描信号的作用下,分别驱动各组的像素驱动子电路有效,并向有效的所述像素驱动子电路同时写入对应的写入信号;

发光阶段:在发光信号的作用下,各像素驱动子电路驱动所有的电致发光器件同时发光。

显示驱动电路及其驱动方法、显示设备

技术领域

[0001] 本公开一般涉及显示技术领域(例如,计算机技术领域),尤其涉及显示驱动电路及其驱动方法、显示设备。

背景技术

[0002] 有机电致发光器件OLED由于其轻薄、对比度高、工作温度范围宽等特点在显示领域大量应用。硅基OLED微型显示器指的是在一个尺寸在2寸以下的硅基材料的基底上集成上百万甚至更多的发光像素的显示器件。

[0003] 近年,随着AR/VR等高新科技产物的出现,对于硅基OLED微型显示器的需求不断提高。在AR/VR显示应用中,动态模糊(Motion Blur)问题会严重影响使用体验,AR/VR使用过程中的眩晕感很大一部分都源于动态模糊。所以改善硅基OLED显示器的动态模糊就显得至关重要。

[0004] 改善动态模糊较为常见的方式就是采用“插黑显示”(Black Insertion)的方式,在帧与帧之间插入纯黑画面来改善。实现插黑的一种方式为一整帧画面数据写入完成后,所有像素同时发光,通过控制发光时间实现插黑显示。这种方式下,刷新频率、IC响应时间、Data写入时间等就极大的限制了插黑比的可调范围,容易引起闪烁(Flicker)等不良。而随着OLED显示器的发展刷新频率不断提高,插黑比的可调范围越来越小,成为亟须解决的技术问题。

发明内容

[0005] 本发明人的主要目的在于提供一种显示驱动电路及其驱动方法、显示设备,以实现增加插黑比可调范围的目的,有利于改善动态模糊问题引起的画面质量问题。

[0006] 第一方面提供一种显示驱动电路,显示驱动电路用于驱动阵列排布的电致发光器件,驱动电路包括:至少一个像素驱动子电路,像素驱动子电路用于驱动与其连接的一电致发光器件,

[0007] 一组像素驱动子电路接收一扫描信号,在扫描信号的作用下,该组像素驱动子电路有效,每组像素驱动子电路包括至少两行像素驱动子电路;

[0008] 每组像素驱动子电路中的每个像素驱动子电路分别接收对应的写入信号,任一组像素驱动子电路有效时,将向该组像素驱动子电路同时写入对应的写入信号。

[0009] 较佳地,每组像素驱动子电路包括相邻两行像素驱动子电路。

[0010] 较佳地,还包括发光控制模块,发光控制模块接收发光信号,在发光信号的控制下,同时驱动所有电致发光器件发光。

[0011] 较佳地,发光控制模块包括发光晶体管,发光晶体管的栅极接收发光信号,第一极与第一电源连接,第二极与各像素驱动子电路连接。

[0012] 较佳地,像素驱动子电路包括驱动晶体管、储能电容、写入模块、复位模块,

[0013] 驱动晶体管的栅极与写入模块连接,第一极与发光晶体管的第二极连接,第二极

与电致发光器件连接；

[0014] 储能电容的第一极与写入模块连接，第二极接地；

[0015] 写入模块接收扫描信号和写入信号，在扫描信号有效时接收写入信号；

[0016] 复位模块接收复位信号，在复位信号的作用下释放电致发发光器件正极的电能。

[0017] 较佳地，写入模块包括写入晶体管，写入晶体管的栅极接收扫描信号，第一极与接收写入信号，第二极与储能电容的第一极连接。

[0018] 较佳地，复位模块包括复位晶体管，复位晶体管的栅极接收复位信号，第一极与电致发光器件的正极连接，第二极接地。

[0019] 第二方面、提供一种显示设备，显示设备包括本申请各实施例提供的显示驱动电路。

[0020] 第三方面、提供一种用于本申请各实施例提供的的显示驱动电路的驱动方法，包括，

[0021] 写入阶段：在扫描信号的作用下，分别驱动各组的像素驱动子电路有效，并向有效的像素驱动子电路同时写入对应的写入信号；

[0022] 发光阶段：在发光信号的作用下，各像素驱动子电路驱动所有的电致发光器件同时发光。

[0023] 根据本申请实施例提供的技术方案，通过一个扫描信号驱动组像素驱动子电路有效，每组像素驱动子电路包括至少两行像素驱动子电路；每列像素驱动子电路分别与一写入信号连接，任一组像素驱动子电路有效时，将向该组像素驱动子电路同时发送对应的写入信号，能够解决现有的显示驱动中插黑比的可调范围较小的问题。进一步的，根据本申请的某些实施例，通过外置的发光信号的控制电路对所有像素电路的发光进行全局控制，还能解决现有技术中每个像素驱动子电路都有各自的发光信号的控制电路造成的成本高和电路空中复杂的问题，获得发光信号的全局控制效果。

附图说明

[0024] 通过阅读参照以下附图所作的对非限制性实施例所作的详细描述，本申请的其它特征、目的和优点将会变得更明显：

[0025] 图1示出了现有的显示驱动电路的示例性工作时序图；

[0026] 图2示出了根据本申请实施例的显示驱动电路的示例性结构框图；

[0027] 图3示出了根据本申请实施例的图2的显示驱动电路的示例性工作时序图；

[0028] 图4示出了根据本申请另一实施例的显示驱动电路的示例性结构框图；

[0029] 图5示出了根据本申请图4的像素驱动子电路的示例性结构框图；

[0030] 图6示出了图4的像素驱动子电路的示例性原理图。

具体实施方式

[0031] 下面结合附图和实施例对本申请作进一步的详细说明。可以理解的是，此处所描述的具体实施例仅仅用于解释相关发明，而非对该发明的限定。另外还需要说明的是，为了便于描述，附图中仅示出了与发明相关的部分。

[0032] 除非另外定义，本公开使用的技术术语或者科学术语应当为本发明所属领域内具

有一般技能的人士所理解的通常意义。本公开中使用的“第一”、“第二”以及类似的词语并不表示任何顺序、数量或者重要性,而只是用来区分不同的组成部分。“包括”或者“包含”等类似的词语意指出现该词前面的元件或者物件涵盖出现在该词后面列举的元件或者物件及其等同,而不排除其他元件或者物件。“连接”或者“相连”等类似的词语并非限定于物理的或者机械的连接,而是可以包括电性的连接,不管是直接的还是间接的。“上”、“下”、“左”、“右”等仅用于表示相对位置关系,当被描述对象的绝对位置改变后,则该相对位置关系也可能相应地改变。

[0033] 需要说明的是,在不冲突的情况下,本申请中的实施例及实施例中的特征可以相互组合。下面将参考附图并结合实施例来详细说明本申请。

[0034] 如图1所示,给出现有技术中一个扫描信号控制一行像素驱动子电路的显示驱动的时序图,其中,一帧图像的显示包括数据写入时间段 T_0 和发光时间段 T_1 。当刷新频率一定时,每帧图像显示的时间一定,数据写入时间 T_0 占比很大,显示发光时间 T_1 的范围很窄,从而使得插黑比的可调范围很窄,较低的插黑比容易引起动态模糊等显示不良。其中,插黑比指一帧画面中发光时间占一帧画面显示时间的百分比。

[0035] 请参考图2,一种显示驱动电路,显示驱动电路用于驱动阵列排布的电致发光器件,驱动电路包括:至少一个像素驱动子电路,像素驱动子电路用于驱动与其连接的一电致发光器件,

[0036] 一组像素驱动子电路101接收一扫描信号Gate,在扫描信号Gate的作用下,该组像素驱动子电路101有效,每组像素驱动子电路包括至少两行像素驱动子电路;

[0037] 每组像素驱动子电路中的每个像素驱动子电路分别接收对应的写入信号Data,任一组像素驱动子电路101有效时,将向该组像素驱动子电路同时写入对应的写入信号Data。需要说明的是,像素驱动子电路有效是指该像素驱动子电路处在可接收写入信号的状态,详见附图3和图5的说明。

[0038] 具体地,如图2所示每两行像素驱动子电路为一组,每组像素驱动子电路101分别接收对应的扫描信号,如第一组像素驱动子电路101-1与接收第一扫描信号Gate-1连接,以此类推...最后一组像素驱动子电路101-Y/2与接收最后的扫描信号Gate-Y/2。且每组像素驱动子电路中的每个像素驱动子电路分别接收对应的写入信号,如像素驱动子电路1-1接收写入信号Data-1a,像素驱动子电路2-1接收写入信号Data-1b,像素驱动子电路1-2接收写入信号Data-2a,像素驱动子电路2-2接收写入信号Data-2b,以此类推...最后一列像素驱动子电路1-X、像素驱动子电路2-X分别接收写入信号Data-Xa、写入信号Data-Xb。此时,扫描信号Gate-1有效时,第一组像素驱动子电路101-1同时接收写入信号Data-1a至写入信号Data-Xb,实现了在一个扫描信号有效的时段,写入两行像素驱动子电路的目的。与每个有效扫描信号写入一行像素驱动子电路的显示驱动相比,在相同刷新频率,IC响应时间,Data写入时间的条件下,本申请能够实现一帧图像的写入时间缩短了一半的效果。且所用到的扫描信号也减少了一半,简化了GOA电路的复杂度。

[0039] 需要说明的是,针对图2的显示驱动电路,其中的像素驱动子电路可采用多种结构,这里不做限定。如上仅给出每组像素驱动子电路包括两行的像素驱动子电路的例子,实际应用中可以包括任意行的像素驱动子电路。这里不再一一举例。

[0040] 如图3所示,给出图2的显示驱动电路的示例性工作时序图。如图所示,,一帧图像

的显示包括数据写入时间段 T_0 和发光时间段 T_1 。与图1相比,因图2中一个扫描信号控制两行像素驱动子电路,使得扫描信号个数由 $Gate-Y$ 减少至 $Gate-Y/2$ 。当刷新频率、IC响应时间、Data写入时间相同的条件下,图3中的数据写入时间 T_0' 是图2中的写入时间 T_0 的一半,显示发光时间 T_1' 的范围变宽,从而使得插黑比的可调范围变宽,较高的插黑比有利于改善动态模糊等显示不良。具体地,扫描信号 $Gate-1$ …扫描信号 $Gate-Y/2$ 分别控制对应的像素驱动子电路 $101-1$ …像素驱动子电路 $101-Y/2$ 有效。当像素驱动子电路 $101-1$ 接收到扫描信号 $Gate-1$ 的高电平脉冲信号时,接收对应的写入信号;扫描信号 $Gate-2$ 有效、扫描信号 $Gate-3$ 依次有效,直到像素驱动子电路 $101-Y/2$ 接收到扫描信号 $Gate-Y/2$ 的高电平脉冲信号时,完成一帧的扫描。本实施例中,扫描信号处在高电平时间段时,对应的像素驱动子电路有效。

[0041] 如图4所示,给出另一个显示驱动电路的结构。该显示驱动电路还包括发光控制模块102,发光控制模块102接收发光信号EM,在发光信号EM的控制下,同时驱动所有电致发光器件发光。

[0042] 现有技术中,发光控制模块设置于每个像素驱动子电路中,不仅造成了资源的浪费,增加了电路的复杂度。本申请给出一种整个显示驱动电路共用一个发光控制模块来控制电致发光器件发光的电路结构。

[0043] 该发光控制模块包括发光晶体管 T_1 ,发光晶体管 T_1 的栅极接收发光信号EM,第一极与第一电源VDD连接,第二极与各像素驱动子电路连接。

[0044] 本申请通过外置的发光控制模块对所有像素电路的发光进行全局控制,能解决现有技术中每个像素驱动子电路都设有各自的发光信号的控制电路造成的成本高和电路复杂高的问题,获得发光信号的全局控制效果。

[0045] 请参考图5,像素驱动子电路包括驱动晶体管 M_3 、储能电容 C_1 、写入模块201、复位模块202,

[0046] 驱动晶体管 M_3 的栅极与写入模块201连接,第一极与发光晶体管的第二极连接,第二极与电致发光器件OLED连接;

[0047] 储能电容 C_1 的第一极与写入模块201连接,第二极接地;

[0048] 写入模块接201收扫描信号Gate和写入信号Data,在扫描信号Gate有效时接收写入信号Data;

[0049] 复位模块202接收复位信号Reset,在复位信号Reset的作用下释发电致发发光器件正极的电能。

[0050] 当Gate信号有效时,写入模块201接收写入信号Data,并存储到储能电容 C_1 中,当外部的EM信号有效时,驱动晶体管 M_3 导通驱动电致发光器件OLED发光。并在下一个Gate信号有效之前,通过有效的复位信号释发电致发光器件OLED正极端电能。扫描信号有效是指能够使像素驱动子电路接收写入信号的时间段。具体地,扫描信号可以是高电平脉冲信号也可以是低电平脉冲信号,电平处在高电平或者低电平时间段时该扫描信号有效。详见图6的说明。

[0051] 具体地,如图6所示,写入模块201包括写入晶体管 M_1 ,写入晶体管 M_1 的栅极接收扫描信号Gate,第一极与接收写入信号Data,第二极与储能电容 C_1 的第一极连接。当扫描信号Gate有效时(本实施例中Gate信号为高电平有效),写入晶体管 M_1 导通能够接收写入信号

Data。此时,该像素驱动子电路有效。扫描信号Gate可以是高电平脉冲信号也可以是低电平脉冲信号,根据写入晶体管类型来确定。

[0052] 复位模块包括复位晶体管M4,复位晶体管M4的栅极接收复位信号Reset,第一极与电致发光器件OLED的正极连接,第二极接地。

[0053] 本申请还公开一种显示设备,显示设备包括本申请各实施例所提供的显示驱动电路。

[0054] 另外,本申请还公开一种用于显示驱动电路的驱动方法,包括,

[0055] 写入阶段T0,在扫描信号的作用下,分别驱动各组的像素驱动子电路有效,并向有效的像素驱动子电路同时写入对应的写入信号;

[0056] 发光阶段T1:在发光信号的作用下,各像素驱动子电路驱动所有的电致发光器件同时发光。

[0057] 下面结合图3和图4进行说明。如图4所示的显示驱动电路包括Y行X列的像素驱动子电路,每个像素驱动子电路驱动一一对应的一电致发光器件。每个扫描信号连接两行像素驱动子电路,如扫描信号Gate-1与第一组像素驱动子电路101-1连接,扫描信号Gate-Y/2与最后一组像素驱动子电路101-Y/2连接。当如Gate-1有效时,将写入信号Data-1a至Data-Xb写入至第一组像素驱动子电路101-1;依次类推...逐一将写入信号写入至每组像素驱动子电路,直至扫描信号Gate-Y/2有效时,将写入信号Data-1a至Data-Xb写入到最后一组像素驱动子电路101-Y/2。通过上述过程将一帧的写入信号分别写入到对应的像素驱动子电路,该阶段为图3的T0写入阶段。

[0058] 之后,通过有效发光信号EM,控制各像素驱动子电路同时驱动电致发光器件发光。上述阶段为图3的发光阶段T1。

[0059] 以上描述仅为本申请的较佳实施例以及对所运用技术原理的说明。本领域技术人员应当理解,本申请中所涉及的发明范围,并不限于上述技术特征的特定组合而成的技术方案,同时也应涵盖在不脱离所述发明构思的情况下,由上述技术特征或其等同特征进行任意组合而形成的其它技术方案。例如上述特征与本申请中公开的(但不限于)具有类似功能的技术特征进行互相替换而形成的技术方案。

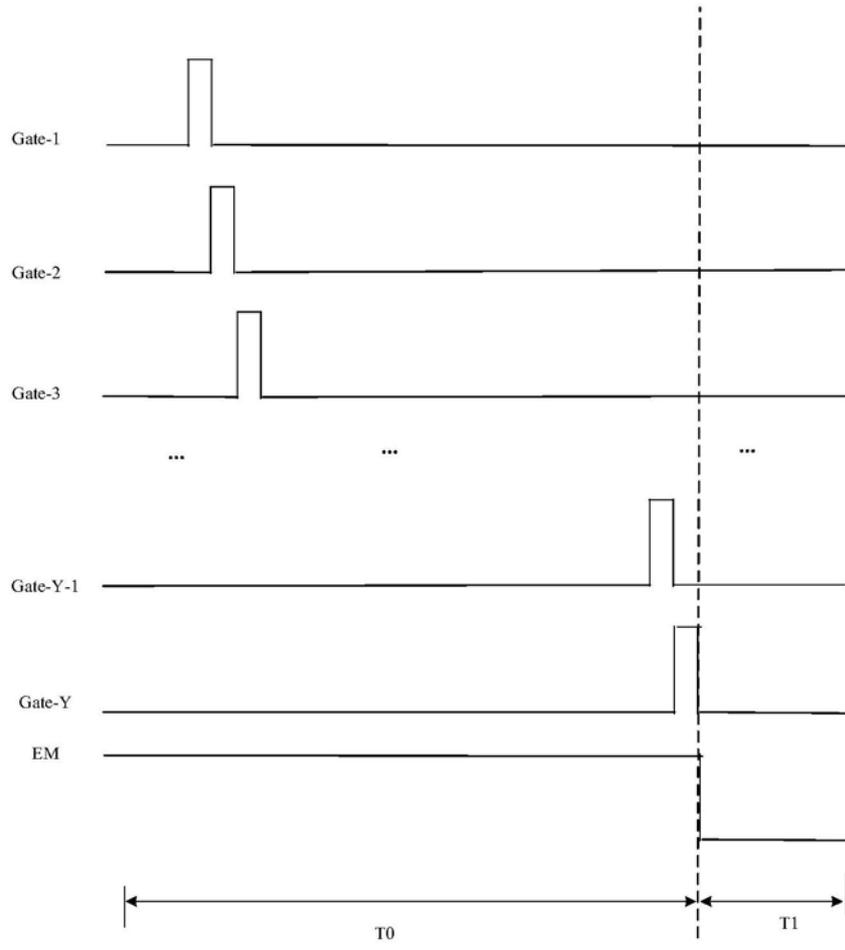


图1

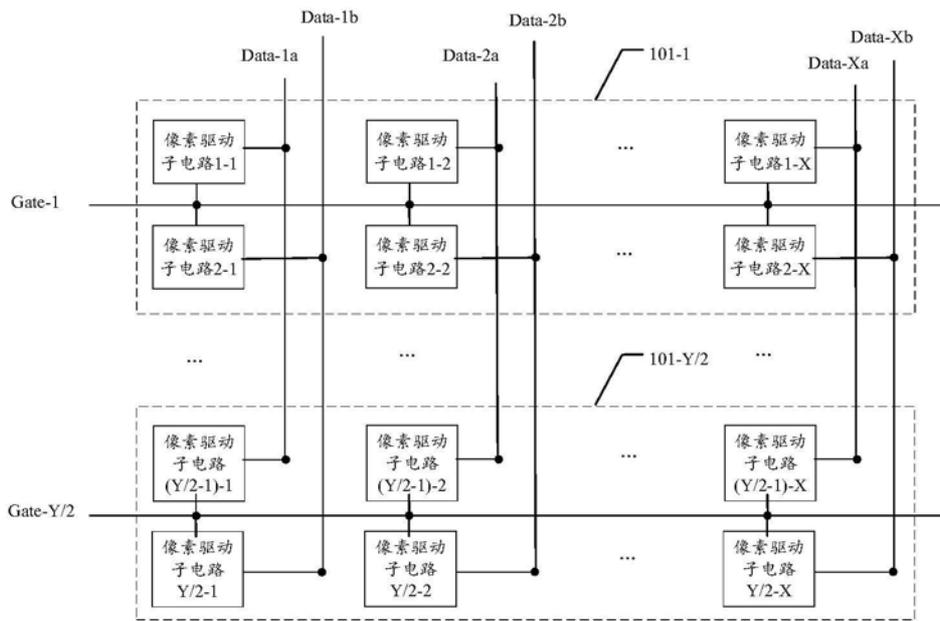


图2

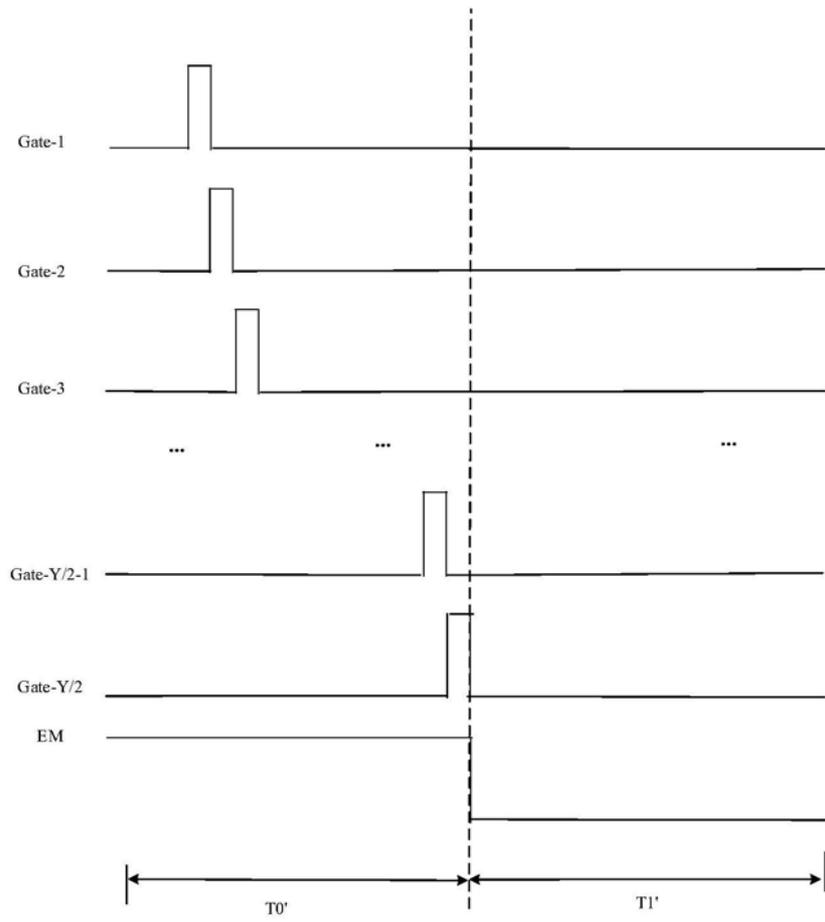


图3

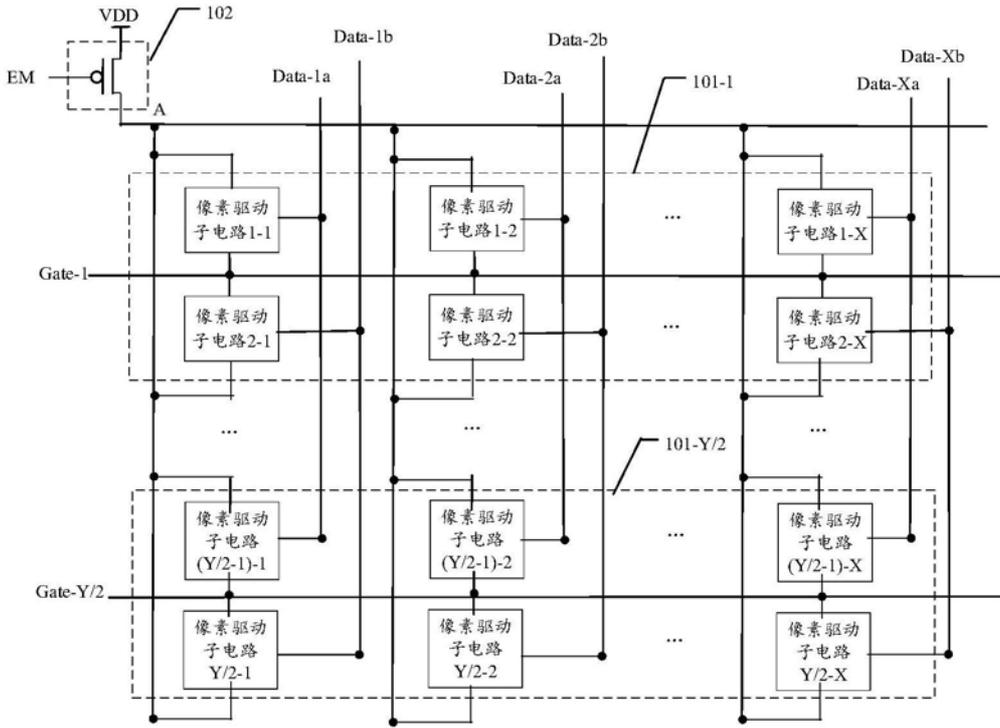


图4

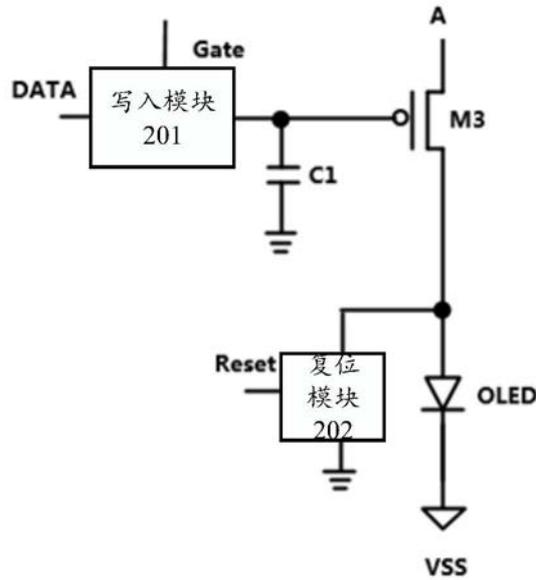


图5

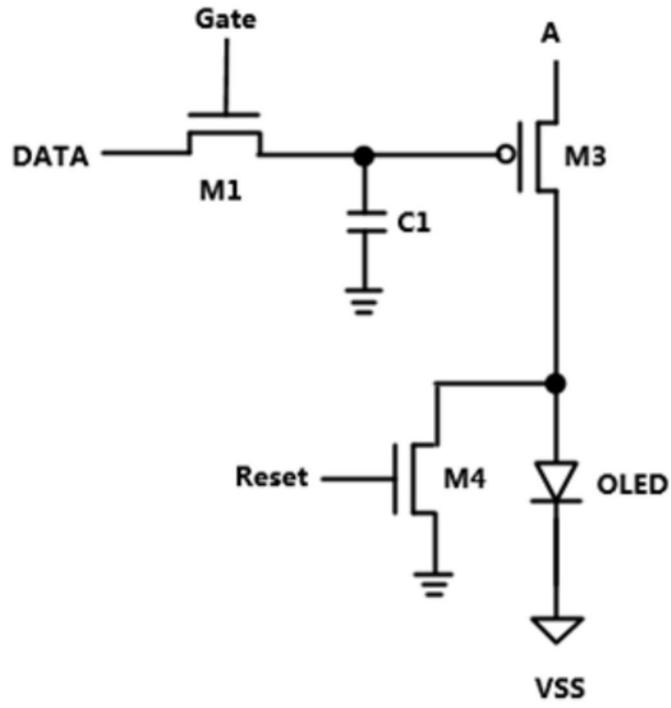


图6

专利名称(译)	显示驱动电路及其驱动方法、显示设备		
公开(公告)号	CN110619844A	公开(公告)日	2019-12-27
申请号	CN2019111051827.4	申请日	2019-10-30
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	杨盛际 王维海		
发明人	白泉 杨盛际 王维海		
IPC分类号	G09G3/3208		
CPC分类号	G09G3/3208		
代理人(译)	郭栋梁		
外部链接	Espacenet SIPO		

摘要(译)

本申请公开了一种显示驱动电路及其驱动方法、显示设备。该显示驱动电路用于驱动阵列排布的电致发光器件，驱动电路包括：至少一个像素驱动子电路，像素驱动子电路用于驱动与其连接的一电致发光器件，一组像素驱动子电路接收一扫描信号，在扫描信号的作用下，该组像素驱动子电路有效，每组像素驱动子电路包括至少两行像素驱动子电路；每组像素驱动子电路中的每个像素驱动子电路分别接收对应的写入信号，任一组像素驱动子电路有效时，将向该组像素驱动子电路同时写入对应的写入信号。

