



(12)发明专利申请

(10)申请公布号 CN 109860259 A

(43)申请公布日 2019.06.07

(21)申请号 201910150785.3

(22)申请日 2019.02.28

(71)申请人 武汉华星光电半导体显示技术有限公司

地址 430079 湖北省武汉市东湖新技术开发区高新大道666号光谷生物创新园C5栋305室

(72)发明人 王威 黄情

(74)专利代理机构 深圳翼盛智成知识产权事务所(普通合伙) 44300

代理人 黄威

(51)Int.Cl.

H01L 27/32(2006.01)

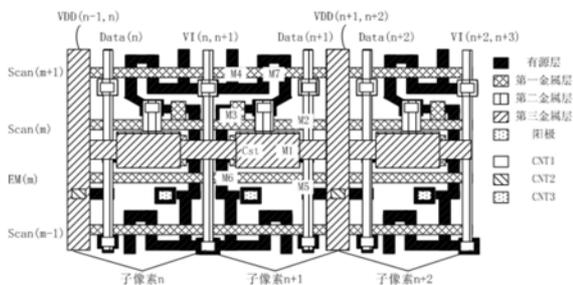
权利要求书1页 说明书6页 附图2页

(54)发明名称

一种OLED阵列基板及OLED显示装置

(57)摘要

本发明揭露一种OLED阵列基板及OLED显示装置, OLED阵列基板的子像素的驱动电路采用镜像对称结构, 复位信号线和电源信号线沿相同方向延伸, 通过共用复位信号线及第一过孔, 共用电源信号线及第二过孔, 可以省去一半左右的电源信号线、复位信号线走线以及过孔, 从而为PPI的提高提供了空间, 利于实现高PPI面板设计。



1. 一种OLED阵列基板,包括多个子像素,每个子像素包含一个驱动电路来控制子像素的发光亮度和时间;其特征在于,所述多个子像素的驱动电路排布成多列,其中相邻的两列子像素的驱动电路采用镜像对称结构。

2. 如权利要求1所述的OLED阵列基板,其特征在于,至少存在相邻的两列子像素中同一行的两个子像素的驱动电路共用一条复位信号线及第一过孔。

3. 如权利要求1所述的OLED阵列基板,其特征在于,至少存在相邻的两列子像素中同一行的两个子像素的驱动电路共用一条电源信号线及第二过孔。

4. 如权利要求1所述的OLED阵列基板,其特征在于,所述OLED阵列基板还包括复位信号线以及电源信号线;所述复位信号线和所述电源信号线沿相同方向延伸。

5. 如权利要求4所述的OLED阵列基板,其特征在于,在相邻的三列子像素中,相邻的两列子像素中同一行的两个子像素的驱动电路共用一条所述复位信号线及第一过孔,相邻的另两列子像素中同一行的两个子像素的驱动电路共用一条所述电源信号线及第二过孔。

6. 如权利要求1所述的OLED阵列基板,其特征在于,每一所述子像素的驱动电路包括多个薄膜晶体管以及至少一个存储电容;所述OLED阵列基板还包括:

第一金属层,所述第一金属层包括扫描驱动线以及所述薄膜晶体管的栅电极;

第二金属层,所述第二金属层包括数据信号线、复位信号线、所述薄膜晶体管的源漏电极以及所述存储电容的下极板;

第三金属层,所述第三金属层包括电源信号线以及所述存储电容的上极板,所述电源信号线和所述存储电容上极板电学连接。

7. 如权利要求6所述的OLED阵列基板,其特征在于,所述第二金属层上的所述复位信号线和所述第三金属层上的所述电源信号线沿相同方向延伸。

8. 如权利要求6所述的OLED阵列基板,其特征在于,所述第三金属层上的所述电源信号线在水平方向上相互电学连接,从而形成网状结构。

9. 如权利要求6所述的OLED阵列基板,其特征在于,所述第一金属层为栅金属层,所述第二金属层为第一源漏金属层,所述第三金属层为第二源漏金属层。

10. 一种OLED显示装置,其特征在于,所述OLED显示装置包括权利要求1-9任意一项所述的OLED阵列基板。

一种OLED阵列基板及OLED显示装置

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种OLED阵列基板及OLED显示装置。

背景技术

[0002] 近年来OLED(Organic Light Emitting Diode,有机发光二极管)显示技术的快速发展,推动曲面和柔性显示产品迅速进入市场,相关领域技术更新也是日新月异。OLED是指利用有机半导体材料和发光材料在电场驱动下,通过载流子注入和复合导致发光的二极管。OLED显示装置由于重量轻、自发光、广视角、驱动电压低、发光效率高、功耗低、响应速度快等优点,应用范围越来越广泛。

[0003] AMOLED(Active-Matrix Organic Light Emitting Diode,有源矩阵有机发光二极管)显示装置是采用电流驱动OLED器件发光形成画面的显示器件。为了获得较优的画面均匀度,需获得较精准的电流控制能力。因此,一般采用外部补偿和内部补偿两种方法来获得上述效果。内部补偿,即针对每个子像素均采用7T1C(7transistor 1capacitance,即七个薄膜晶体管加一个存储电容的结构)或6T1C(6transistor 1capacitance,即六个薄膜晶体管加一个存储电容的结构)或6T2C(6transistor 2capacitance,即六个薄膜晶体管加两个存储电容的结构)等电路结构对驱动开关进行输出电流调控。

[0004] 参考图1A-1B,其中图1A为现有的OLED阵列基板的层状结构示意图,图1B为图1A对应的7T1C电路的像素结构示意图。

[0005] 如图1A所示,所述阵列基板包括基板衬底111,阻挡层(M/B)112,缓冲层(Buffer)113,有源层(Act)114,第一栅绝缘层(GI1)115,第一栅极层(GE1)116,第二栅绝缘层(GI2)117,第二栅极层(GE2)118,第一介电绝缘层(ILD1)119,第二介电绝缘层(ILD2)120,源漏极层(SD)121,平坦层(PLN)122,阳极(ANO)123,OLED124,像素定义层(Pixel Defined Layer,简称PDL)125、光阻层(Photo Spacer,简称PS)126,阴极(Cathode)127、TFE封装层128,偏光层(Polorization,简称POL)129以及外挂触控屏(TP)130。

[0006] 结合图1A-1B可以看出,所述第一栅极层116包括扫描驱动线(Scan line)以及7T1C电路的驱动薄膜晶体管(Driver TFT)M1的栅极(Gate),所述驱动薄膜晶体管M1的栅极同时作为7T1C电路的存储电容Cst的下极板;所述第二栅极层118包括复位信号线(VI line)以及所述存储电容Cst的上极板;所述源漏极层121包括电源信号线(VDD line)以及数据信号线(Data line)。其中,所述第二栅极层118上形成的所述复位信号线与所述源漏极层121上形成的所述电源信号线沿不同方向延伸(即交叉)。

[0007] 现有的OLED阵列基板,由于7T1C、6T1C、6T2C元器件的布局限制了子像素的尺寸进一步缩小,限制了像素密度(Pixels Per Inch,简称PPI)的提升。第一栅极层的驱动薄膜晶体管的栅极同时还要作为存储电容的下极板,不利于更大PPI电路设计。像素结构中,复位信号线与电源信号线交叉,走线(line)和过孔(CNT)数量多、密度大,PPI进一步提升的难度大。

发明内容

[0008] 本发明的目的在于,针对现有技术存在的问题,提供一种OLED阵列基板及OLED显示装置,可以便于更大像素密度电路设计,提高画面显示均匀度,还可以减小走线之间的耦合存储电容,并可以形成较大存储电容。

[0009] 为实现上述目的,本发明提供了一种OLED阵列基板,包括多个子像素,每个子像素包含一个驱动电路来控制子像素的发光亮度和时间,所述的多个子像素的驱动电路排布成多列,其中相邻的两列子像素的驱动电路采用镜像对称结构。

[0010] 为实现上述目的,本发明还提供了一种OLED显示装置,所述OLED显示装置包括本发明所述的OLED阵列基板。

[0011] 本发明的优点在于:本发明OLED阵列基板的子像素的驱动电路,采用镜像对称结构,复位信号线和电源信号线沿相同方向延伸,通过共用复位信号线及第一过孔,共用电源信号线及第二过孔,可以省去一半左右的电源信号线、复位信号线走线以及过孔,从而为PPI的提高提供了空间,利于实现高PPI面板设计。金属走线采用GE1/SD1/SD2三层结构设计,GE1作为驱动薄膜晶体管的栅电极以及扫描驱动线,SD1作为驱动薄膜晶体管的源漏电极、数据信号线、复位信号线以及存储电容的下极板,SD2作为电源信号线以及存储电容上极板,可便于更大PPI电路设计,提高画面显示均匀度。

附图说明

[0012] 为了更清楚地说明本发明实施例中的技术方案,下面将对实施例描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其它的附图。

[0013] 图1A为现有的OLED阵列基板的层状结构示意图;

[0014] 图1B为图1A对应的7T1C电路的像素结构示意图;

[0015] 图2为本发明OLED阵列基板一实施例的像素结构示意图;

[0016] 图3为本发明OLED阵列基板一实施例的层状结构示意图。

具体实施方式

[0017] 下面详细描述本发明的实施方式,所述实施方式的示例在附图中示出,其中自始至终相同或类似的标号表示相同或类似的组件或具有相同或类似功能的组件。下面通过参考附图描述的实施方式是示例性的,仅用于解释本发明,而不能理解为对本发明的限制。此外,本发明在不同例子中重复参考数字和/或参考字母,这种重复是为了简化和清楚的目的,其本身不指示所讨论各种实施方式和/或设置之间的关系。

[0018] 本发明OLED阵列基板,包括多个子像素,每个子像素包含一个驱动电路来控制子像素的发光亮度和时间,所述的多个子像素的驱动电路排布成多列,其中相邻的两列子像素的驱动电路采用镜像(Mirror)对称结构,相对于现有的7T1C布局结构,本发明改进的布局结构可以为PPI的提高提供空间,利于实现高PPI面板设计。

[0019] 优选的,至少存在相邻的两列子像素中同一行的两个子像素的驱动电路共用一条复位信号线及第一过孔(复位过孔),改进的像素结构布局可以省去一半左右的复位信号线

走线以及过孔,从而为PPI的提高提供空间,利于实现高PPI面板设计。例如,第一列子像素与第二列子像素中同一行的两个子像素(即左右相邻的两个子像素)的驱动电路共用复位信号线及复位过孔,第三列子像素与第四列子像素中左右相邻的两个子像素的驱动电路共用复位信号线及复位过孔,但第二列子像素与第三列子像素并不共用复位信号线及复位过孔。

[0020] 优选的,至少存在相邻的两列子像素中同一行的两个子像素的驱动电路共用一条电源信号线及第二过孔(电源过孔),改进的像素结构布局可以省去一半左右的电源信号线走线以及过孔,从而为PPI的提高提供空间,利于实现高PPI面板设计。例如,第二列子像素与第三列子像素中同一行的两个子像素(即左右相邻的两个子像素)的驱动电路共用电源信号线及电源过孔,第四列子像素与第五列子像素中左右相邻的两个子像素的驱动电路共用电源信号线及电源过孔,但第一列子像素与第二列子像素、第三列子像素与第四列子像素并不共用电源信号线及电源过孔。

[0021] 优选的,所述OLED阵列基板还包括复位信号线以及电源信号线,所述复位信号线和所述电源信号线沿相同方向延伸(即平行)。更优选的,在相邻的三列子像素中,相邻的两列子像素中同一行的两个子像素的驱动电路共用一条所述复位信号线及第一过孔,相邻的另两列子像素中同一行的两个子像素的驱动电路共用一条所述电源信号线及第二过孔,改进的像素结构布局可以省去一半左右的复位信号线、电源信号线走线以及相应过孔,从而为PPI的提高提供空间,利于实现高PPI面板设计。

[0022] 所述OLED阵列基板的每一所述子像素包括多个薄膜晶体管(例如,包括驱动薄膜晶体管(Driver TFT)以及开关薄膜晶体管(Switch TFT))以及至少一个存储电容(Cst);所述OLED阵列基板还包括第一金属层、第二金属层以及第三金属层。所述第一金属层包括扫描驱动线(Scan line)以及所述薄膜晶体管的栅电极(Gate);所述第二金属层包括数据信号线(Data line)、复位信号线(VI line,用于复位存储电容和阳极)、所述薄膜晶体管的源漏电极(S/D)以及所述存储电容的下极板;所述第三金属层包括电源信号线(Power (Vdd) Line)以及所述存储电容的上极板,且电源信号线和存储电容上极板电学连接。所述第一金属层可以为栅金属层(GE1),所述第二金属层可以为第一源漏金属层(SD1),所述第三金属层可以为第二源漏金属层(SD2)。采用第二金属层与第三金属层制作存储电容上、下极板,第一金属层上只制作驱动薄膜晶体管的栅电极以及扫描驱动线,可便于更大PPI电路设计。

[0023] 可选的,所述第二金属层上的所述复位信号线和所述第三金属层上的所述电源信号线沿相同方向延伸,以减小走线密度和过孔数量,提高PPI。

[0024] 可选的,所述第三金属层上的所述电源信号线也可以在水平方向上相互电学连接,从而形成网状(Mesh)结构,此种结构设计在不增加光罩的情况下可以降低电源信号线的压降。

[0025] 本发明OLED阵列基板,采用镜像对称结构,复位信号线和电源信号线沿相同方向延伸,通过共用复位信号线及第一过孔,共用电源信号线及第二过孔,可以省去一半左右的电源信号线、复位信号线走线以及过孔,从而为PPI的提高提供了空间,利于实现高PPI面板设计。金属走线采用GE1/SD1/SD2三层结构设计,GE1作为驱动薄膜晶体管的栅电极以及扫描驱动线,SD1作为驱动薄膜晶体管的源漏电极、数据信号线、复位信号线以及存储电容的下极板,SD2作为电源信号线以及存储电容上极板,可便于更大PPI电路设计,提高画面显示

均匀度。

[0026] 参考图2,本发明OLED阵列基板一实施例的像素结构示意图,图中CNT1为有源层与第二金属层(Poly-SD1)的接触孔即第一过孔,CNT2为有源层与第二金属层以及第三金属层(Poly-SD1-SD2)的接触孔即第二过孔,CNT3为第三金属层与阳极金属(SD2-PE)的接触孔即第三过孔。所述OLED阵列基板包括扫描驱动线(图中标记为Scan)、发光信号驱动线(图中标记为EM)与数据信号线(图中标记为Data),由所述扫描驱动线(Scan)、发光信号驱动线(EM)与数据信号线(Data)形成的像素部分以及设置在所述像素部分中的多个子像素。每个子像素包含一个驱动电路来控制子像素的发光亮度和时间,所述的多个子像素的驱动电路排布成多列。本实施例中,所述子像素的驱动电路为7T1C电路,包括7个薄膜晶体管(M1~M7)以及1个存储电容(Cst),其中薄膜晶体管(M1)为驱动薄膜晶体管(Driver TFT)。

[0027] 相邻的两列子像素的驱动电路采用镜像(Mirror)对称结构。如图2中子像素n和子像素n+1的驱动电路呈镜像对称,子像素n+1和子像素n+2的驱动电路呈镜像对称。

[0028] 至少存在相邻的两列子像素中同一行的两个子像素的驱动电路共用一条复位信号线(图中标记为VI)及第一过孔CNT1。如图2中子像素n和子像素n+1中同一行的两个子像素的驱动电路共用复位信号线VI(n,n+1)和第一过孔CNT1。

[0029] 至少存在相邻的两列子像素中同一行的两个子像素的驱动电路共用一条电源信号线(图中标记为VDD)及第二过孔CNT2。如图2中子像素n+1和子像素n+2中同一行的两个子像素的驱动电路共用电源信号线VDD(n+1,n+2)和第二过孔CNT2。

[0030] 也即,在相邻的三列子像素中,相邻的两列子像素中同一行的两个子像素的驱动电路共用一条复位信号线及第一过孔,相邻的另两列子像素中同一行的两个子像素的驱动电路共用一条电源信号线及第二过孔。如图2中相邻的三列子像素(子像素n、子像素n+1和子像素n+2)中,相邻的两列子像素n和子像素n+1中同一行的两个子像素的驱动电路共用复位信号线VI(n,n+1)和第一过孔CNT1,相邻的另两列子像素n+1和子像素n+2中同一行的两个子像素的驱动电路共用电源信号线VDD(n+1,n+2)和第二过孔CNT2。

[0031] 所述OLED阵列基板还包括复位信号线以及电源信号线,所述复位信号线(VI)和所述电源信号线(VDD)沿相同方向延伸(即平行),从而相邻三列所述子像素的前两列所述子像素共用一条复位信号线(VI)及第一过孔CNT1,后两列所述子像素共用一条电源信号线(VDD)及第二过孔CNT2。如图2中子像素n和子像素n+1的共用复位信号线VI(n,n+1)和第一过孔CNT1,子像素n+1和子像素n+2共用电源信号线VDD(n+1,n+2)和第二过孔CNT2。

[0032] 相对于现有的7T1C布局结构,本发明改进的布局结构可以省去一半左右的电源信号线、复位信号线走线以及过孔,从而为PPI的提高提供了空间,利于实现高PPI面板设计。

[0033] 参考图3,本发明OLED阵列基板一实施例的层状结构示意图。本发明阵列基板包括显示区(Active Area)301、扇出区(Fanout)以及弯折区(Pad Bending)(外围电路区,未示于图中),显示区301包括阵列基板的子像素的驱动电路的多个薄膜晶体管(TFT)以及至少一个存储电容(Cst)。具体的,所述阵列基板包括:基板衬底311,依次设于所述基板衬底311上的阻挡层(M/B)312、缓冲层(Buffer)313、有源层(active layer)314、第一栅绝缘层(GI1)315、第一栅金属层(GE1)316、第一钝化层(PV1)317、有机介电绝缘层(OILD)318、第一源漏金属层(SD1)319、第二钝化层(PV2)320、第一平坦层(PLN1)321、第二源漏金属层(SD2)322、第二平坦层(PLN2)323、阳极(ANO)324、像素定义层(PDL)325以及光阻层(PS)326。基板

衬底311可以采用玻璃(Glass)基板或采用无色透明聚酰亚胺(PI)材料制备的有机基板,可以为单层衬底(single)或双层(double)衬底。

[0034] 具体的,所述第一栅金属层316包括所述薄膜晶体管的栅电极(Gate) 3161和扫描驱动线(Scan line) 3162。所述第一钝化层317为无机绝缘层,覆盖所述第一栅金属层316;所述有机介电绝缘层318为有机绝缘层,设于所述第一钝化层317上。也即,所述第一栅金属层316与所述第一源漏金属层319之间包括一层无机绝缘层和一层有机绝缘层,可以减少两层走线之间的耦合效应。

[0035] 具体的,所述第一源漏金属层319包括所述薄膜晶体管的源漏电极(S/D) 3191、数据信号线(Data line) 3192、复位信号线(VI line) 3193以及所述存储电容的下极板3194。所述第二钝化层320为无机绝缘层,覆盖所述第一源漏金属层319;所述第一平坦层321为有机绝缘层,设于所述第二钝化层320上。也即,在第一源漏金属层319上的数据信号线3192上方存在一层无机绝缘层和一层有机绝缘层,可以减小数据信号线与电源信号线的耦合电容。所述存储电容区域可以通过曝光制程减薄所述第一平坦层321的厚度,从而减薄所述存储电容的介电绝缘层的厚度,可以形成较大存储电容,同时可保证其它区域有机绝缘层厚度不受影响。

[0036] 具体的,所述第二源漏金属层322包括电源信号线(Power (Vdd) Line) 3221以及所述存储电容的上极板3222,且电源信号线3221和存储电容的上极板3222电学连接(图中未示出连接关系)。电源信号线3221与复位信号线3193沿相同方向延伸,以减小走线密度和过孔数量,可便于更大PPI电路设计,提高画面显示均匀度。所述第二平坦层323(有机绝缘层)覆盖所述第二源漏金属层322,之后沉积阳极金属(PE)并进行图案化,形成所述阳极324。

[0037] 可选的,所述第二源漏金属层322上的所述电源信号线3221也可以在水平方向上相互电学连接,从而形成网状(Mesh)结构,此种结构设计在不增加光罩的情况下可以降低电源信号线的压降。

[0038] 采用所述第一源漏金属层319与所述第二源漏金属层322分别制作所述存储电容的上、下极板,所述第一栅金属层316上只制作所述薄膜晶体管的栅电极以及扫描驱动线,可便于更大PPI电路设计。同时,两层源漏金属层之间包括一层无机绝缘层和一层有机绝缘层,可以减少两层走线之间的耦合效应。可以采用曝光制程减薄存储电容区域介电绝缘层厚度减薄,达到增大存储电容的目的。

[0039] 优选的,在本实施例中,所述第一平坦层321上与所述存储电容的下极板3194对应的位置设有一沟槽3211,所述存储电容的上极板3222形成在所述沟槽3211内。也即,所述存储电容的介电绝缘层由沟槽3211下方剩余的第一平坦层321和第二钝化层320组成。所述沟槽3211深度可以通过半色调(half-tone)掩膜工艺对第一平坦层321进行部分曝光制程进行调整。从而,所述存储电容的大小可以通过上、下极板重叠区域面积及沟槽3211的深度进行调整。

[0040] 本发明还提供了一种OLED显示装置,所述OLED显示装置包括本发明上述的OLED阵列基板。本发明OLED显示装置,OLED阵列基板采用镜像对称结构,复位信号线和电源信号线沿相同方向延伸,通过共用复位信号线及第一过孔,共用电源信号线及第二过孔,可以省去一半左右的电源信号线、复位信号线走线以及过孔,从而为PPI的提高提供了空间,利于实现高PPI面板设计。OLED阵列基板的金属走线采用GE1/SD1/SD2三层结构设计,GE1作为驱动

薄膜晶体管的栅电极以及扫描驱动线,SD1作为驱动薄膜晶体管的源漏电极、数据信号线、复位信号线以及存储电容的下极板,SD2作为电源信号线以及存储电容上极板,可便于更大PPI电路设计,提高画面显示均匀度。

[0041] 以上所述仅是本发明的优选实施方式,应当指出,对于本技术领域的普通技术人员,在不脱离本发明原理的前提下,还可以做出若干改进和润饰,这些改进和润饰也应视为本发明的保护范围。

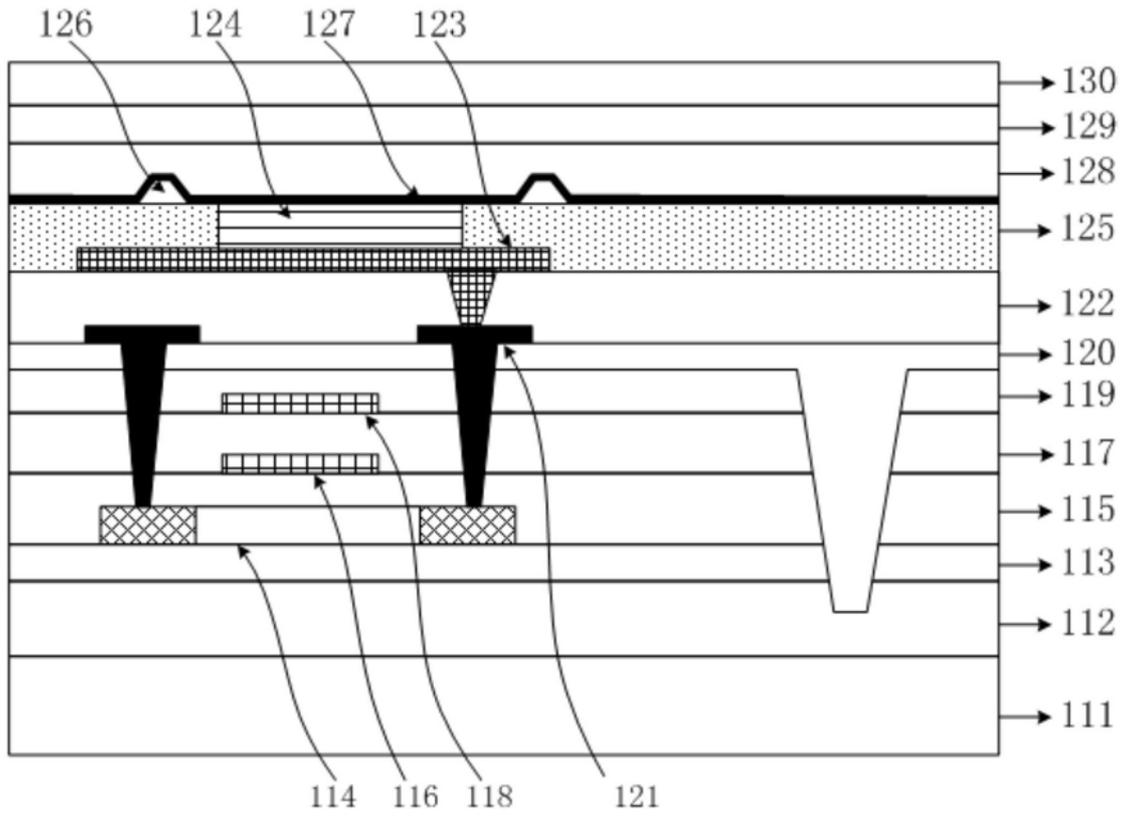


图1A

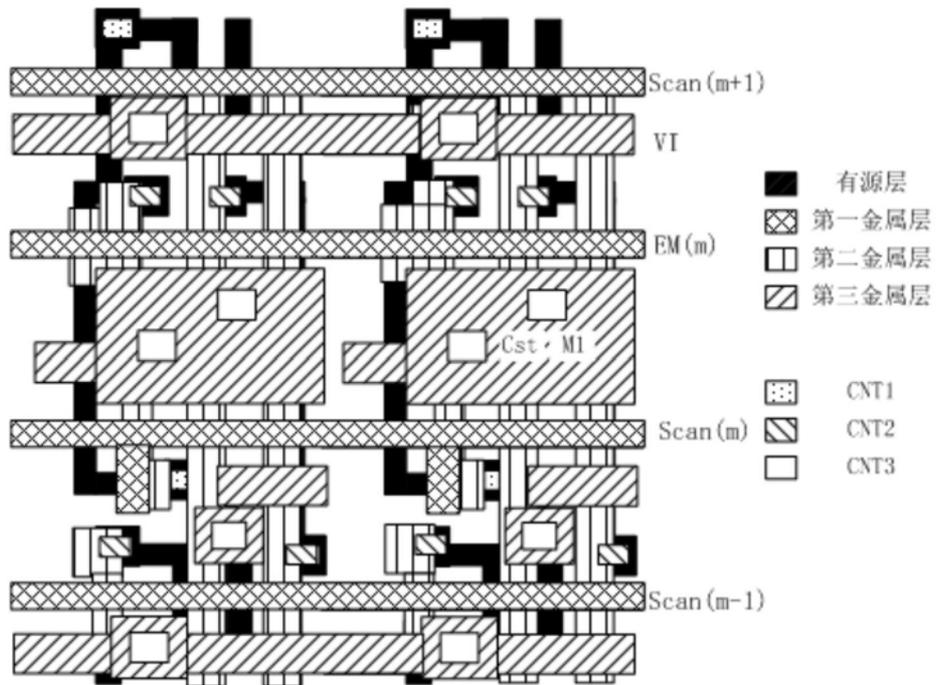


图1B

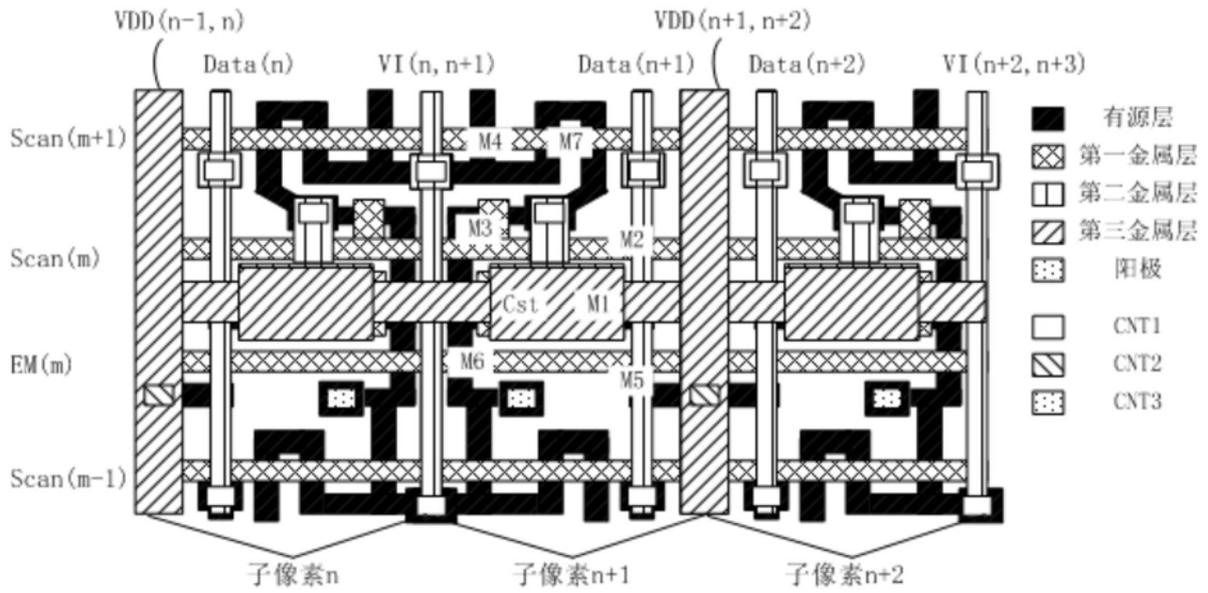


图2

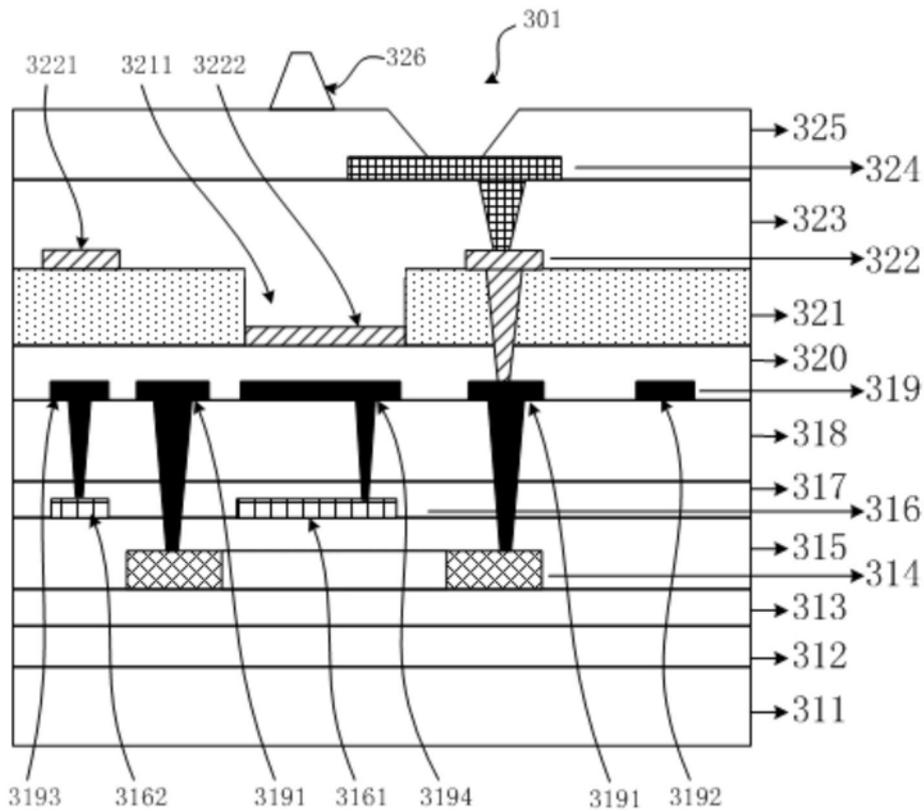


图3

专利名称(译)	一种OLED阵列基板及OLED显示装置		
公开(公告)号	CN109860259A	公开(公告)日	2019-06-07
申请号	CN201910150785.3	申请日	2019-02-28
[标]发明人	王威 黄倩		
发明人	王威 黄倩		
IPC分类号	H01L27/32		
代理人(译)	黄威		
外部链接	Espacenet SIPO		

摘要(译)

本发明揭露一种OLED阵列基板及OLED显示装置，OLED阵列基板的子像素的驱动电路采用镜像对称结构，复位信号线和电源信号线沿相同方向延伸，通过共用复位信号线及第一过孔，共用电源信号线及第二过孔，可以省去一半左右的电源信号线、复位信号线走线以及过孔，从而为PPI的提高提供了空间，利于实现高PPI面板设计。

