



(12)发明专利申请

(10)申请公布号 CN 107611163 A

(43)申请公布日 2018.01.19

(21)申请号 201710859381.2

(22)申请日 2017.09.21

(71)申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

申请人 合肥鑫晟光电科技有限公司

(72)发明人 蔡振飞 焦超 钱国平

(74)专利代理机构 北京银龙知识产权代理有限公司 11243

代理人 黄灿 胡影

(51)Int.Cl.

H01L 27/32(2006.01)

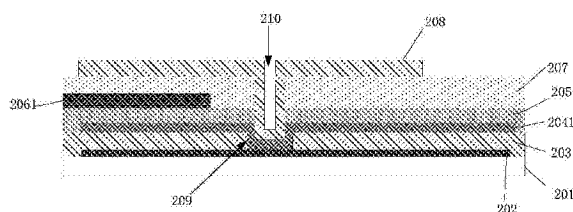
权利要求书2页 说明书10页 附图5页

(54)发明名称

一种OLED显示基板及其制作方法和显示装置

(57)摘要

本发明提供一种OLED显示基板及其制作方法和显示装置,该OLED显示基板包括衬底基板以及依次设置于所述衬底基板上的遮光层图形、第一绝缘层、半导体层图形、第二绝缘层和源漏金属层图形,所述遮光层图形采用导电材料制成,所述半导体层图形通过所述第一绝缘层上的过孔直接与所述遮光层图形连接。本发明能够减少OLED显示基板上的过孔的数量,提高像素开口率。



1. 一种OLED显示基板,其特征在于,包括衬底基板以及依次设置于所述衬底基板上的遮光层图形、第一绝缘层、半导体层图形、第二绝缘层和源漏金属层图形,所述遮光层图形采用导电材料制成,所述半导体层图形通过所述第一绝缘层上的过孔直接与所述遮光层图形连接。

2. 根据权利要求1所述的OLED显示基板,其特征在于,所述遮光层图形包括第一遮光层图形,所述半导体层图形包括第一半导体层图形,所述源漏金属层图形包括第一源漏金属层图形,所述第一绝缘层上的过孔包括第一过孔,所述OLED显示基板还包括:依次设置于所述源漏金属层图形上的第三绝缘层和阳极图形,所述第一遮光层图形、第一绝缘层、第一半导体层图形、第二绝缘层、第一源漏金属层图形、第三绝缘层和阳极图形组成存储电容,所述第一半导体层图形通过所述第一绝缘层上的第一过孔直接与所述第一遮光层图形连接,所述阳极图形通过贯通所述第二绝缘层和第三绝缘层的第二过孔与所述第一半导体层图形连接,所述第二过孔在所述衬底基板上的正投影完全位于所述第一过孔在所述衬底基板上的正投影区域内,所述第一源漏金属层图形作为所述存储电容的第一电极,所述第一遮光层图形、第一半导体层图形和所述阳极图形连接作为所述存储电容的第二电极。

3. 根据权利要求2所述的OLED显示基板,其特征在于,所述第二过孔由所述第二绝缘层上的第三过孔和第三绝缘层上的第四过孔连通形成,所述源漏金属层图形还包括:第二源漏金属层图形,所述第二源漏金属层图形通过所述第二绝缘层上的第三过孔与所述第一半导体层图形连接,所述阳极图形通过所述第四过孔与所述第二源漏金属层图形连接。

4. 根据权利要求3所述的OLED显示基板,其特征在于,所述半导体层图形还包括驱动薄膜晶体管的第一有源层图形,所述源漏金属层图形还包括驱动薄膜晶体管的第一源极图形和第一漏极图形,所述第一漏极图形与所述第二源漏金属层图形连接,所述第一有源层图形与所述第一半导体层图形连接,所述第一有源层图形借由所述第一半导体层图形和所述第二源漏金属层图形与所述第一漏极图形连接。

5. 根据权利要求3所述的OLED显示基板,其特征在于,所述半导体层图形还包括触控薄膜晶体管的第二有源层图形,所述源漏金属层图形还包括触控薄膜晶体管的第二源极图形和第二漏极图形,所述遮光层图形还包括第二遮光层图形,所述第一绝缘层的过孔还包括第五过孔,其中,所述第二遮光层图形与所述触控薄膜晶体管的第二源极图形连接,用于向触控薄膜晶体管输入触控信号,所述第二有源层图形通过所述第一绝缘层上的第五过孔直接与所述第二遮光层图形连接,所述第二源极图形通过贯通所述第二绝缘层的第六过孔与所述第二有源层图形连接,所述第六过孔在所述衬底基板上的正投影位于所述第五过孔在所述衬底基板上的正投影区域内。

6. 根据权利要求5所述的OLED显示基板,其特征在于,所述第二有源层图形与所述第一半导体层图形连接,所述第二漏极图形与所述第二源漏金属层图形连接,所述第二有源层图形借由所述第一半导体层图形和所述第二源漏金属层图形与所述第二漏极图形连接。

7. 一种OLED显示基板的制作方法,其特征在于,包括:

提供一衬底基板;

在所述衬底基板上依次形成遮光层图形、第一绝缘层、半导体层图形、第二绝缘层和源漏金属层图形,所述遮光层图形采用导电材料制成,所述半导体层图形通过所述第一绝缘层上的过孔直接与所述遮光层图形连接。

8. 根据权利要求7所述的OLED显示基板的制作方法,其特征在于,所述遮光层图形包括第一遮光层图形,所述半导体层图形包括第一半导体层图形,所述源漏金属层图形包括第一源漏金属层图形,所述第一绝缘层上的过孔包括第一过孔;所述制作方法还包括:

在所述源漏金属层图形上依次形成第三绝缘层和阳极图形,所述第一遮光层图形、第一绝缘层、第一半导体层图形、第二绝缘层、第一源漏金属层图形、第三绝缘层和阳极图形组成存储电容,所述第一半导体层图形通过所述第一绝缘层上的第一过孔直接与所述第一遮光层图形连接,所述阳极图形通过贯通所述第二绝缘层和第三绝缘层的第二过孔与所述第一半导体层图形连接,所述第二过孔在所述衬底基板上的正投影完全位于所述第一过孔在所述衬底基板上的正投影区域内,所述第一源漏金属层图形作为所述存储电容的第一电极,所述第一遮光层图形、第一半导体层图形和所述阳极图形连接作为所述存储电容的第二电极。

9. 根据权利要求8所述的OLED显示基板的制作方法,其特征在于,所述第二过孔由所述第二绝缘层上的第三过孔和第三绝缘层上的第四过孔连通形成,所述源漏金属层图形还包括:第二源漏金属层图形,所述第二源漏金属层图形通过所述第二绝缘层上的第三过孔与所述第一半导体层图形连接,所述阳极图形通过所述第四过孔与所述第二源漏金属层图形连接。

10. 根据权利要求9所述的OLED显示基板的制作方法,其特征在于,所述半导体层图形还包括驱动薄膜晶体管的第一有源层图形,所述源漏金属层图形还包括驱动薄膜晶体管的第一源极图形和第一漏极图形,所述第一漏极图形与所述第二源漏金属层图形连接,所述第一有源层图形与所述第一半导体层图形连接,所述第一有源层图形借由所述第一半导体层图形和所述第二源漏金属层图形与所述第一漏极图形连接。

11. 根据权利要求9所述的OLED显示基板的制作方法,其特征在于,所述半导体层图形还包括触控薄膜晶体管的第二有源层图形,所述源漏金属层图形还包括触控薄膜晶体管的第二源极图形和第二漏极图形,所述遮光层图形还包括第二遮光层图形,所述第一绝缘层的过孔还包括第五过孔,其中,所述第二遮光层图形与所述触控薄膜晶体管的第二源极图形连接,用于向触控薄膜晶体管输入触控信号,所述第二有源层图形通过所述第一绝缘层上的第五过孔直接与所述第二遮光层图形连接,所述第二源极图形通过贯通所述第二绝缘层的第六过孔与所述第二有源层图形连接,所述第六过孔在所述衬底基板上的正投影位于所述第五过孔在所述衬底基板上的正投影区域内。

12. 根据权利要求11所述的OLED显示基板的制作方法,其特征在于,所述第二有源层图形与所述第一半导体层图形连接,所述第二漏极图形与所述第二源漏金属层图形连接,所述第二有源层图形借由所述第一半导体层图形和所述第二源漏金属层图形与所述第二漏极图形连接。

13. 一种显示装置,其特征在于,包括如权利要求1-6任一项所述的OLED显示基板。

一种OLED显示基板及其制作方法和显示装置

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种OLED(有机电致发光二极管)显示基板及其制作方法和显示装置。

背景技术

[0002] 请参考图1,传统OLED采用2T1C(两个薄膜晶体管和一个电容)的驱动方式,其中一个驱动薄膜晶体管T1,一个开关薄膜晶体管T2和一个存储电容Cst,在扫描线输入有效信号(Switch Scan)时,开关薄膜晶体管T2打开,将数据电压信号data存储到存储电容Cst,存储电容Cst存储的电压信号控制驱动薄膜晶体管T1导通,将输入的数据电压信号data转换OLED发光需要的电流信号来控制OLED显示不同的灰阶。

[0003] 顶栅(Top Gate)技术是一种可降低薄膜晶体管寄生电容的技术,OLED驱动电路中的驱动薄膜晶体管T1和开关薄膜晶体管T2均可以采用Top Gate技术。Top Gate技术中,为了避免薄膜晶体管的有源层(Active)图形被光线干扰,可以在有源层图形和衬底基板之间制作遮光层图形(shield layer)。遮光层图形通常采用金属材料制成,当有源层图形通电后,与遮光层图形之间会产生寄生电容。为解决该问题,可以将有源层图形和遮光层图形连接在一起,从而避免产生寄生电容。

[0004] 请参考图2,现有技术中,有源层图形104需要借由源漏金属层图形106的转接,才能够与遮光层图形102连接,此时,首先要先通过第二绝缘层105上的过孔110将源漏金属层图形106和有源层图形104连接起来,然后在通过贯通第一绝缘层103和第二绝缘层105的过孔109将源漏金属层图形106与遮光层图形102连接,也就是说,现有技术中需要借助两个过孔才可以完成遮光层图形102和有源层图形104的连接,过孔数量多,势必会降低像素开口率。

发明内容

[0005] 有鉴于此,本发明提供一种OLED显示基板及其制作方法和显示装置,用于减少OLED显示基板上的过孔的数量,提高像素开口率。

[0006] 为解决上述技术问题,本发明提供一种OLED显示基板,包括衬底基板以及依次设置于所述衬底基板上的遮光层图形、第一绝缘层、半导体层图形、第二绝缘层和源漏金属层图形,所述遮光层图形采用导电材料制成,所述半导体层图形通过所述第一绝缘层上的过孔直接与所述遮光层图形连接。

[0007] 优选地,所述遮光层图形包括第一遮光层图形,所述半导体层图形包括第一半导体层图形,所述源漏金属层图形包括第一源漏金属层图形,所述第一绝缘层上的过孔包括第一过孔,所述OLED显示基板还包括:依次设置于所述源漏金属层图形上的第三绝缘层和阳极图形,所述第一遮光层图形、第一绝缘层、第一半导体层图形、第二绝缘层、第一源漏金属层图形、第三绝缘层和阳极图形组成存储电容,所述第一半导体层图形通过所述第一绝缘层上的第一过孔直接与所述第一遮光层图形连接,所述阳极图形通过贯通所述第二绝缘

层和第三绝缘层的第二过孔与所述第一半导体层图形连接,所述第二过孔在所述衬底基板上的正投影完全位于所述第一过孔在所述衬底基板上的正投影区域内,所述第一源漏金属层图形作为所述存储电容的第一电极,所述第一遮光层图形、第一半导体层图形和所述阳极图形连接作为所述存储电容的第二电极。

[0008] 优选地,所述第二过孔由所述第二绝缘层上的第三过孔和第三绝缘层上的第四过孔连通形成,所述源漏金属层图形还包括:第二源漏金属层图形,所述第二源漏金属层图形通过所述第二绝缘层上的第三过孔与所述第一半导体层图形连接,所述阳极图形通过所述第四过孔与所述第二源漏金属层图形连接。

[0009] 优选地,所述半导体层图形还包括驱动薄膜晶体管的第一有源层图形,所述源漏金属层图形还包括驱动薄膜晶体管的第一源极图形和第一漏极图形,所述第一漏极图形与所述第二源漏金属层图形连接,所述第一有源层图形与所述第一半导体层图形连接,所述第一有源层图形借由所述第一半导体层图形和所述第二源漏金属层图形与所述第一漏极图形连接。

[0010] 优选地,所述半导体层图形还包括触控薄膜晶体管的第二有源层图形,所述源漏金属层图形还包括触控薄膜晶体管的第二源极图形和第二漏极图形,所述遮光层图形还包括第二遮光层图形,所述第一绝缘层的过孔还包括第五过孔,其中,所述第二遮光层图形与所述触控薄膜晶体管的第二源极图形连接,用于向触控薄膜晶体管输入触控信号,所述第二有源层图形通过所述第一绝缘层上的第五过孔直接与所述第二遮光层图形连接,所述第二源极图形通过贯通所述第二绝缘层的第六过孔与所述第二有源层图形连接,所述第六过孔在所述衬底基板上的正投影位于所述第五过孔在所述衬底基板上的正投影区域内。

[0011] 优选地,所述第二有源层图形与所述第一半导体层图形连接,所述第二漏极图形与所述第二源漏金属层图形连接,所述第二有源层图形借由所述第一半导体层图形和所述第二源漏金属层图形与所述第二漏极图形连接。

[0012] 本发明还提供一种OLED显示基板的制作方法,包括:

[0013] 提供一衬底基板;

[0014] 在所述衬底基板上依次形成遮光层图形、第一绝缘层、半导体层图形、第二绝缘层和源漏金属层图形,所述遮光层图形采用导电材料制成,所述半导体层图形通过所述第一绝缘层上的过孔直接与所述遮光层图形连接。

[0015] 优选地,所述遮光层图形包括第一遮光层图形,所述半导体层图形包括第一半导体层图形,所述源漏金属层图形包括第一源漏金属层图形,所述第一绝缘层上的过孔包括第一过孔;所述制作方法还包括:

[0016] 在所述源漏金属层图形上依次形成第三绝缘层和阳极图形,所述第一遮光层图形、第一绝缘层、第一半导体层图形、第二绝缘层、第一源漏金属层图形、第三绝缘层和阳极图形组成存储电容,所述第一半导体层图形通过所述第一绝缘层上的第一过孔直接与所述第一遮光层图形连接,所述阳极图形通过贯通所述第二绝缘层和第三绝缘层的第二过孔与所述第一半导体层图形连接,所述第二过孔在所述衬底基板上的正投影完全位于所述第一过孔在所述衬底基板上的正投影区域内,所述第一源漏金属层图形作为所述存储电容的第一电极,所述第一遮光层图形、第一半导体层图形和所述阳极图形连接作为所述存储电容的第二电极。

[0017] 优选地,所述第二过孔由所述第二绝缘层上的第三过孔和第三绝缘层上的第四过孔连通形成,所述源漏金属层图形还包括:第二源漏金属层图形,所述第二源漏金属层图形通过所述第二绝缘层上的第三过孔与所述第一半导体层图形连接,所述阳极图形通过所述第四过孔与所述第二源漏金属层图形连接。

[0018] 优选地,所述半导体层图形还包括驱动薄膜晶体管的第一有源层图形,所述源漏金属层图形还包括驱动薄膜晶体管的第一源极图形和第一漏极图形,所述第一漏极图形与所述第二源漏金属层图形连接,所述第一有源层图形与所述第一半导体层图形连接,所述第一有源层图形借由所述第一半导体层图形和所述第二源漏金属层图形与所述第一漏极图形连接。

[0019] 优选地,所述半导体层图形还包括触控薄膜晶体管的第二有源层图形,所述源漏金属层图形还包括触控薄膜晶体管的第二源极图形和第二漏极图形,所述遮光层图形还包括第二遮光层图形,所述第一绝缘层的过孔还包括第五过孔,其中,所述第二遮光层图形与所述触控薄膜晶体管的第二源极图形连接,用于向触控薄膜晶体管输入触控信号,所述第二有源层图形通过所述第一绝缘层上的第五过孔直接与所述第二遮光层图形连接,所述第二源极图形通过贯通所述第二绝缘层的第六过孔与所述第二有源层图形连接,所述第六过孔在所述衬底基板上的正投影位于所述第五过孔在所述衬底基板上的正投影区域内。

[0020] 优选地,所述第二有源层图形与所述第一半导体层图形连接,所述第二漏极图形与所述第二源漏金属层图形连接,所述第二有源层图形借由所述第一半导体层图形和所述第二源漏金属层图形与所述第二漏极图形连接。

[0021] 本发明还提供一种显示装置,包括上述OLED显示基板。

[0022] 本发明的上述技术方案的有益效果如下:

[0023] 遮光层图形和半导体层图形直接连接,因而之间不会产生寄生电容。另外,遮光层图形和半导体层图形直接连接,不需要源漏金属层图形的转接,与现有技术相比,减少了过孔的数量,从而减少了过孔所占面积,提高了像素的开口率。

附图说明

[0024] 图1为一OLED显示基板上的驱动电路的示意图;

[0025] 图2为现有的OLED显示基板的示意图;

[0026] 图3为本发明一实施例的OLED显示基板的示意图;

[0027] 图4为本发明实施例的存储电容的示意图;

[0028] 图5为本发明另一实施例的OLED显示基板的示意图;

[0029] 图6为另一OLED显示基板上的驱动电路的示意图;

[0030] 图7-图13为本发明实施例的OLED显示基板的制作方法示意图;

[0031] 附图标记说明:

[0032] 图2:

[0033] 101 衬底基板; 102 遮光层图形;

[0034] 103 第一绝缘层; 104 有源层图形;

[0035] 105 第二绝缘层; 106 源漏金属层图形;

[0036] 107 第三绝缘层; 108 阳极图形;

- [0037] 109 过孔; 110 过孔;
[0038] 111 过孔;
[0039] 图3-13;
[0040] 201 衬底基板; 202 第一遮光层图形;
[0041] 203 第一绝缘层; 2041 第一半导体层图形;
[0042] 205 第二绝缘层; 2061 第一源漏金属层图形;
[0043] 207 第三绝缘层; 208 阳极图形;
[0044] 209 第一过孔; 210 第二过孔;
[0045] 2062 第二源漏金属层图形。

具体实施方式

[0046] 为使本发明实施例的目的、技术方案和优点更加清楚,下面将结合本发明实施例的附图,对本发明实施例的技术方案进行清楚、完整地描述。显然,所描述的实施例是本发明的一部分实施例,而不是全部的实施例。基于所描述的本发明的实施例,本领域普通技术人员所获得的所有其他实施例,都属于本发明保护的范围。

[0047] 为解决现有的OLED显示基板上的过孔数量多,像素开口率低的问题,本发明实施例提供一种OLED显示基板,包括衬底基板以及依次设置于所述衬底基板上的遮光层图形、第一绝缘层、半导体层图形、第二绝缘层和源漏金属层图形,所述遮光层图形采用导电材料制成,所述半导体层图形通过所述第一绝缘层上的过孔直接与所述遮光层图形连接。

[0048] 本发明实施例中,遮光层图形和半导体层图形直接连接,因而之间不会产生寄生电容。另外,遮光层图形和半导体层图形直接连接,不需要源漏金属层图形的转接,与现有技术相比,减少了过孔的数量,从而减少了过孔所占面积,提高了像素的开口率。

[0049] 本发明实施例中的OLED显示基板包括:驱动电路和由驱动电路驱动的OLED,驱动电路的结构可以参见如1,包括开关薄膜晶体管T2,驱动薄膜晶体管T1和存储电容Cst。

[0050] 本发明实施例中,为了提高存储电容的存储容量,可以将遮光层图形、半导体层图形、源漏金属层图形和阳极图形均作为存储电容的电极板。

[0051] 因而,本发明实施例中,优选地,所述遮光层图形包括第一遮光层图形,所述半导体层图形包括第一半导体层图形,所述源漏金属层图形包括第一源漏金属层图形,所述第一绝缘层上的过孔包括第一过孔,所述OLED显示基板还包括:依次设置于所述源漏金属层图形上的第三绝缘层和阳极图形,所述第一遮光层图形、第一绝缘层、第一半导体层图形、第二绝缘层、第一源漏金属层图形、第三绝缘层和阳极图形组成存储电容,所述第一半导体层图形通过所述第一绝缘层上的第一过孔直接与所述第一遮光层图形连接,所述阳极图形通过贯通所述第二绝缘层和第三绝缘层的第二过孔与所述第一半导体层图形连接,所述第二过孔在所述衬底基板上的正投影完全位于所述第一过孔在所述衬底基板上的正投影区域内,所述第一源漏金属层图形作为所述存储电容的第一电极,所述第一遮光层图形、第一半导体层图形和所述阳极图形连接作为所述存储电容的第二电极。

[0052] 本发明实施例中,存储电容包括叠加设置的第一遮光层图形、第一半导体层图形、第一源漏金属层图形和阳极图形,即包括四层电极板,因而存储电容较大。同时,第一遮光层图形和第一半导体层图形连接,因而之间不会产生寄生电容。此外,用于连接第一遮光层

图形、第一半导体层图形和阳极图形的第一过孔和第二过孔由于位置叠加,因而可看作一个过孔,也就是说,通过一个过孔边便可将第一遮光层图形、第一半导体层图形和阳极图形连接,而,现有技术中,请参考图2,遮光层图形102、有源层图形104和阳极图形108如果需要连接,必须通过两个过孔(其中,过孔110和过孔111可以看作一个过孔)。本发明实施例中,减少了过孔的数量,从而减少了过孔所占面积,提高了像素的开口率。

[0053] 本发明的实施例中,第一绝缘层可以为缓冲层,可以采用二氧化硅(SiO_2)制作而成,当然,也不排除采用其他材料制作。第二绝缘层可以为层间介质层,也可以采用二氧化硅制作而成,当然,也不排除采用其他材料制作。第三绝缘层可以为钝化层,或者为平坦层。

[0054] 请参考图3和图4,本发明实施例提供一种OLED显示基板,包括衬底基板201以及设置于所述衬底基板201上的存储电容,所述存储电容包括层叠设置的第一遮光层图形202、第一绝缘层203、第一半导体层图形2041、第二绝缘层205、第一源漏金属层图形2061、第三绝缘层207和阳极图形208,所述第一遮光层图形202采用导电材料制成,所述第一半导体层图形2041通过所述第一绝缘层203上的第一过孔209直接与所述第一遮光层图形202连接,所述阳极图形208通过贯通所述第二绝缘层205和第三绝缘层207的第二过孔210与所述第一半导体层图形2041连接,所述第二过孔210在所述衬底基板201上的正投影完全位于所述第一过孔209在所述衬底基板201上的正投影区域内(即第一过孔209和第二过孔210位置叠加,可以看作一个过孔),所述第一源漏金属层图形2061作为所述存储电容的第一电极,所述第一遮光层图形202、第一半导体层图形2041和所述阳极图形208连接作为所述存储电容的第二电极。

[0055] 本发明实施例中,存储电容包括叠加设置的第一遮光层图形202、第一半导体层图形2041、第一源漏金属层图形2061和阳极图形208,即包括四层电极板,因而存储电容较大。同时,第一遮光层图形202和第一半导体层图形2041连接,因而之间不会产生寄生电容。此外,用于连接第一遮光层图形202、第一半导体层图形2041和阳极图形208的第一过孔209和第二过孔210由于位置叠加,因而可看作一个过孔,也就是说,通过一个过孔边便可将第一遮光层图形202、第一半导体层图形2041和阳极图形208连接,减少了过孔的数量,从而减少了过孔所占面积,提高了像素的开口率。

[0056] 请参考图5,图5为本发明另一实施例的OLED显示基板的结构示意图,本发明实施例与图3所示的实施例的区别在于,所述源漏金属层图形还包括:第二源漏金属层图形2062,第二源漏金属层图形2062与所述第一源漏金属层图形2061不连接,从图3和图5中可以看出,所述第二过孔210由所述第二绝缘层205上的第三过孔和第三绝缘层207上的第四过孔连通形成,所述第二源漏金属层图形2062通过第三过孔与第一半导体层图形2041连接,所述阳极图形208通过所述第四过孔与第二源漏金属层图形2062连接。

[0057] 本发明实施例中,增加了第二源漏金属层图形2062,可以对第一半导体层图形2041进行保护,避免在形成第二绝缘层205上的第三过孔时,对第一半导体层图形2041造成伤害,此外,还可以使得第二过孔的深度减小,使得连接过孔由深孔变为浅孔,避免阳极图形208在连接过孔处断裂。同时,第二源漏金属层图形2062与第一源漏金属层图形2061同层同材料设置,可以通过一次构图工艺形成,因而可以减少mask(掩膜版)数量,降低工艺成本。

[0058] 本发明实施例中的驱动电路还包括驱动薄膜晶体管,此时,优选地,所述半导体层

图形还包括驱动薄膜晶体管的第一有源层图形,所述源漏金属层图形还包括驱动薄膜晶体管的第一源极图形和第一漏极图形。同时,所述OLED显示基板还可以包括驱动薄膜晶体管的栅极图形。

[0059] 本发明实施例中,所述第一源漏金属层图形2061与所述驱动薄膜晶体管的栅极图形连接,即第一源漏金属层图形2061连接到G点,所述第一半导体层图形2041与所述驱动薄膜晶体管T1的漏极图形连接,即,所述第一半导体层图形2041连接到S点,从而实现存储电容。

[0060] 为了进一步减少OLED显示基板上的过孔的数量,本发明实施例中,优选地,所述第一漏极图形与所述第二源漏金属层图形连接,所述第一有源层图形与所述第一半导体层图形连接,所述第一有源层图形借由所述第一半导体层图形和所述第二源漏金属层图形与所述第一漏极图形连接。从而不必单独设置连接第一有源层图形和第一漏极图形的过孔,减少了过孔的数量。也就是说,本发明实施例中采用一个过孔(参见图3,位置叠加的第一过孔109和第二过孔110)便可完成以下功能:第一,连接了第一半导体层图形和第一遮光层图形,第二,连接了阳极图形和第一半导体层图形,第三,连接了驱动薄膜晶体管的第一有源层图形和第一漏极图形,第四,连接了第一漏极图形和阳极图形。

[0061] 请参考图6,本发明实施例中的驱动电路还可以包括触控薄膜晶体管T3。

[0062] 本发明实施例中,优选地,所述半导体层图形还包括触控薄膜晶体管的第二有源层图形,所述源漏金属层图形还包括触控薄膜晶体管的第二源极图形和第二漏极图形。

[0063] 本发明实施例中,进一步优选地,所述遮光层图形还包括第二遮光层图形,所述第一绝缘层的过孔还包括第五过孔,其中,所述第二遮光层图形与所述触控薄膜晶体管的第二源极图形连接,用于向触控薄膜晶体管输入触控信号,也就是说第二遮光层图形作为触控信号线。所述第二源极图形需要与所述第二遮光层图形连接,所述第二源极图形同时需要与第二有源层图形连接,本发明实施例中,优选地,所述第二有源层图形通过所述第一绝缘层上的第五过孔直接与所述第二遮光层图形连接,所述第二源极图形通过贯通所述第二绝缘层的第六过孔与所述第二有源层图形连接,所述第六过孔在所述衬底基板上的正投影位于所述第五过孔在所述衬底基板上的正投影区域内。第五过孔和第六过孔在位置上叠加,可以看作是一个过孔,即将现有技术中的两个过孔合并成一个,从而减少了过孔的数量,提高了像素的开口率。

[0064] 本发明实施例中,可以理解的是,触控薄膜晶体管T3的第二有源层图形还需要与第二漏极图形连接,本发明实施例中,优选地,触控薄膜晶体管T3的第二有源层图形与第一半导体层图形连接,触控薄膜晶体管T3的第二漏极图形与第二源漏金属层图形连接,所述第二有源层图形借由所述第一半导体层图形和所述第二源漏金属层图形与所述第二漏极图形连接。从而不需要增加过孔触控薄膜晶体管T3的第二有源层图形与第二漏极图形便可连接。也就是说,本发明实施例中采用一个过孔(请参考图3,位置叠加的第一过孔109和第二过孔110)便可完成以下功能:第一,连接了第一半导体层图形和第一遮光层图形,第二,连接了阳极图形和第一半导体层图形,第三,连接了驱动薄膜晶体管的第一有源层图形和第一漏极图形,第四,连接了第一漏极图形和阳极图形,第五,连接了触控薄膜晶体管T3的第二有源层图形和第二漏极图形。

[0065] 本发明的上述实施例中,半导体层图形可以采用金属氧化物材料制成,例如IGZO

等。

[0066] 本发明还提供一种显示装置,包括上述任一实施例中的OLED显示基板。

[0067] 本发明实施例还提供一种OLED显示基板的制作方法,包括:

[0068] 步骤11:提供一衬底基板;

[0069] 步骤12:在所述衬底基板上依次形成遮光层图形、第一绝缘层、半导体层图形、第二绝缘层和源漏金属层图形,所述遮光层图形采用导电材料制成,所述半导体层图形通过所述第一绝缘层上的过孔直接与所述遮光层图形连接。

[0070] 采用本发明实施例的制作方法形成的遮光层图形和半导体层图形直接连接,因而之间不会产生寄生电容。另外,遮光层图形和半导体层图形直接连接,不需要源漏金属层图形的转接,与现有技术相比,减少了过孔的数量,从而减少了过孔所占面积,提高了像素的开口率。

[0071] 本发明的一些实施例中,所述遮光层图形包括第一遮光层图形,所述半导体层图形包括第一半导体层图形,所述源漏金属层图形包括第一源漏金属层图形,所述第一绝缘层上的过孔包括第一过孔;所述制作方法还包括:

[0072] 在所述源漏金属层图形上依次形成第三绝缘层和阳极图形,所述第一遮光层图形、第一绝缘层、第一半导体层图形、第二绝缘层、第一源漏金属层图形、第三绝缘层和阳极图形组成存储电容,所述第一半导体层图形通过所述第一绝缘层上的第一过孔直接与所述第一遮光层图形连接,所述阳极图形通过贯通所述第二绝缘层和第三绝缘层的第二过孔与所述第一半导体层图形连接,所述第二过孔在所述衬底基板上的正投影完全位于所述第一过孔在所述衬底基板上的正投影区域内,所述第一源漏金属层图形作为所述存储电容的第一电极,所述第一遮光层图形、第一半导体层图形和所述阳极图形连接作为所述存储电容的第二电极。

[0073] 本发明实施例中形成的存储电容包括叠加设置的第一遮光层图形、第一半导体层图形、第一源漏金属层图形和阳极图形,即包括四层电极板,因而存储电容较大。同时,第一遮光层图形和第一半导体层图形连接,因而之间不会产生寄生电容。此外,用于连接第一遮光层图形、第一半导体层图形和阳极图形的第一过孔和第二过孔由于位置叠加,因而可看作一个过孔,也就是说,通过一个过孔边便可将第一遮光层图形、第一半导体层图形和阳极图形连接,减少了过孔的数量,从而减少了过孔所占面积,提高了像素的开口率。

[0074] 本发明实施例中,所述第二过孔由所述第二绝缘层上的第三过孔和第三绝缘层上的第四过孔连通形成,所述源漏金属层图形还包括:第二源漏金属层图形,所述第二源漏金属层图形通过所述第二绝缘层上的第三过孔与所述第一半导体层图形连接,所述阳极图形通过所述第四过孔与所述第二源漏金属层图形连接。

[0075] 本发明实施例中制作的OLED显示基板,增加了第二源漏金属层图形,可以对第一半导体层图形进行保护,避免在形成第二绝缘层上的第三过孔时,对第一半导体层图形造成伤害,此外,还可以使得第二过孔的深度减小,使得连接过孔由深孔变为浅孔,避免阳极图形在连接过孔处断裂。同时,第二源漏金属层图形与第一源漏金属层图形通过一次构图工艺形成,因而可以减少mask数量,降低工艺成本。

[0076] 本发明的一些实施例中,优选地,所述半导体层图形还包括驱动薄膜晶体管的第一有源层图形,所述源漏金属层图形还包括驱动薄膜晶体管的第一源极图形和第一漏极图

形,所述第一漏极图形与所述第二源漏金属层图形连接,所述第一有源层图形与所述第一半导体层图形连接,所述第一有源层图形借由所述第一半导体层图形和所述第二源漏金属层图形与所述第一漏极图形连接。本发明实施例中,从而不必单独设置连接第一有源层图形和第一漏极图形的过孔,减少了过孔的数量。

[0077] 本发明的一些实施例中,所述半导体层图形还包括触控薄膜晶体管的第二有源层图形,所述源漏金属层图形还包括触控薄膜晶体管的第二源极图形和第二漏极图形,所述遮光层图形还包括第二遮光层图形,所述第一绝缘层的过孔还包括第五过孔,其中,所述第二遮光层图形与所述触控薄膜晶体管的第二源极图形连接,用于向触控薄膜晶体管输入触控信号,所述第二有源层图形通过所述第一绝缘层上的第五过孔直接与所述第二遮光层图形连接,所述第二源极图形通过贯通所述第二绝缘层的第六过孔与所述第二有源层图形连接,所述第六过孔在所述衬底基板上的正投影位于所述第五过孔在所述衬底基板上的正投影区域内。由于第五过孔和第六过孔在位置上叠加,可以看作是一个过孔,即将现有技术中的两个过孔合并成一个,从而减少了过孔的数量,提高了像素的开口率。

[0078] 本发明的一些实施例中,所述第二有源层图形与所述第一半导体层图形连接,所述第二漏极图形与所述第二源漏金属层图形连接,所述第二有源层图形借由所述第一半导体层图形和所述第二源漏金属层图形与所述第二漏极图形连接。本发明实施例中,不需要增加过孔触控薄膜晶体管的第二有源层图形与第二漏极图形便可连接,即借由所述第一半导体层图形和所述第二源漏金属层图形连接,进一步减少了过孔的数量。

[0079] 在现有的制作OLED显示基板的工艺中,请参考图2,通常是先形成第一绝缘层,然后形成有源层图形,再形成第二绝缘层,然后进行转接过孔109的刻蚀,被刻蚀对象是第二绝缘层和部分第一绝缘层,然后再进行第二绝缘层的刻蚀,该次刻蚀不仅需要刻蚀掉有源层图形上方的第二绝缘层,还需要将转接过孔109内剩余的第一绝缘层刻蚀掉,一次刻蚀要进行两种不同层的刻蚀,并且两种过孔的刻蚀重点的材质不同,工艺难度非常高,不利于大规模的生产。

[0080] 本发明实施例中,在形成第一绝缘层之后,立刻进行第一绝缘层上的过孔的刻蚀,通过该过孔将半导体层图形和遮光层图形直接连接,之后在形成第二绝缘层,进行第二绝缘层上的过孔的刻蚀,很大程度降低了工艺的难度,可以实现大规模生产。

[0081] 请参考图7-图13,图7-图13是本发明一实施例的OLED显示基板的制作方法的流程示意图,该OLED显示基板的制作方法包括:

[0082] 步骤21:请参考图7,提供一衬底基板201,在衬底基板201上形成遮光层图形,所述遮光层图形包括第一遮光层图形202和第二遮光层图形(图未示出);

[0083] 所述衬底基板201可以是玻璃基板。

[0084] 所述第一遮光层图形202和第二遮光层图形可以采用金属材料制成,例如Mo。

[0085] 所述第一遮光层图形202在用于遮光薄膜晶体管的有源层的同时,可作为存储电容的一极板。

[0086] 所述第二遮光层图形作为触控信号线。

[0087] 步骤22:请参考图8,形成第一绝缘层203,并在第一绝缘层203上形成过孔。

[0088] 所述第一绝缘层203可以是缓冲层,可以采用二氧化硅制作而成。所述过孔可以通过光刻和干法刻蚀工艺形成。

[0089] 步骤23:请参考图9,通过一次构图工艺形成半导体层图形,所述半导体层图形包括:第一半导体层图形2041、驱动薄膜晶体管的第一有源层图形(图未示出)和触控薄膜晶体管的第二有源层图形(图未示出),其中,第一半导体层图形2041通过第一绝缘层203上的过孔与第一遮光层图形202连接,第二有源层图形通过第一绝缘层203上的过孔与第二遮光层图形连接,驱动薄膜晶体管的第一有源层图形与第一半导体层图形2041连接,触控薄膜晶体管的第二有源层图形与第一半导体层图形2041连接。

[0090] 所述半导体层图形可以采用金属氧化物制作,例如IGZO。所述半导体层图形的厚度可以约为700Å。所述半导体层图形可以采用光刻和湿法刻蚀工艺形成。

[0091] 步骤24:通过一次构图工艺形成栅绝缘层(图未示出)、驱动包括晶体管的栅极图形(图未示出)和触控薄膜晶体管的栅极图形(图未示出)。

[0092] 步骤25:请参考图10,形成第二绝缘层205,并在所述第二绝缘层205上形成过孔。

[0093] 所述第二绝缘层205可以是层间介质层,可以采用二氧化硅制作而成。所述过孔可以采用光刻和干法刻蚀工艺形成。

[0094] 步骤26:请参考图11,通过一次沟通工艺形成源漏金属层图形,所述源漏金属层图形包括:第一源漏金属层图形2061、第二源漏金属层图形2062、驱动薄膜晶体管的第一源极图形(图未示出)和第一漏极图形(图未示出)、触控薄膜晶体管的第二源极图形(图未示出)和第二漏极图形(图未示出),其中,第二源漏金属层图形2062通过第二绝缘层205上过孔与第一半导体层图形2041连接,驱动薄膜晶体管的第一源极图形通过第二绝缘层205上过孔与驱动薄膜晶体管的第一有源层图形连接,驱动薄膜晶体管的第一漏极图形与第二源漏金属层图形连接,由于驱动薄膜晶体管的第一有源层图形与第一半导体层图形2041连接,第一半导体层图形2041与第二源漏金属层图形连接,因而,驱动薄膜晶体管的第一漏极图形与驱动薄膜晶体管的第一有源层图形连接。触控薄膜晶体管的第二漏极图形与第二源漏金属层图形2062连接,由于触控薄膜晶体管的第二有源层图形与第一半导体层图形2041连接,第一半导体层图形2041与第二源漏金属层图形2062连接,因而,触控薄膜晶体管的第二漏极图形与触控薄膜晶体管的第二有源层图形连接。触控薄膜晶体管的第二源极图形通过所述第二绝缘层的过孔与所述第二有源层图形连接,该过孔与第二有源层图形与第二遮光层图形连接的过孔在位置上叠加。

[0095] 所述源漏金属层图形可以采用光刻和湿法刻蚀工艺形成。

[0096] 步骤27:请参考图12,形成第三绝缘层207,并在第三绝缘层207形成过孔,该过孔与连接第二源漏金属层图形2062和第一半导体层图形2041的过孔在位置上叠加。

[0097] 所述第三绝缘层207可以是钝化层。所述过孔可以采用光刻和干法刻蚀工艺形成。

[0098] 步骤28:请参考图13,形成阳极图形208,所述阳极图形208通过所述第三绝缘层上的过孔与第二源漏金属层图形2062连接。

[0099] 所述阳极图形208可以采用ITO等材料制成。所述阳极图形208可以采用光刻和湿法刻蚀工艺形成。

[0100] 除非另作定义,此处使用的技术术语或者科学术语应当为本发明所属领域内具有一般技能的人士所理解的通常意义。本发明专利申请说明书以及权利要求书中使用的“第一”、“第二”以及类似的词语并不表示任何顺序、数量或者重要性,而只是用来区分不同的组成部分。同样,“一个”或者“一”等类似词语也不表示数量限制,而是表示存在至少一个。

“连接”或者“连接”等类似的词语并非限定于物理的或者机械的连接,而是可以包括电性的连接,不管是直接的还是的。“上”、“下”、“左”、“右”等仅用于表示相对位置关系,当被描述对象的绝对位置改变后,则该相对位置关系也相应地改变。

[0101] 以上所述是本发明的优选实施方式,应当指出,对于本技术领域的普通技术人员来说,在不脱离本发明所述原理的前提下,还可以作出若干改进和润饰,这些改进和润饰也应视为本发明的保护范围。

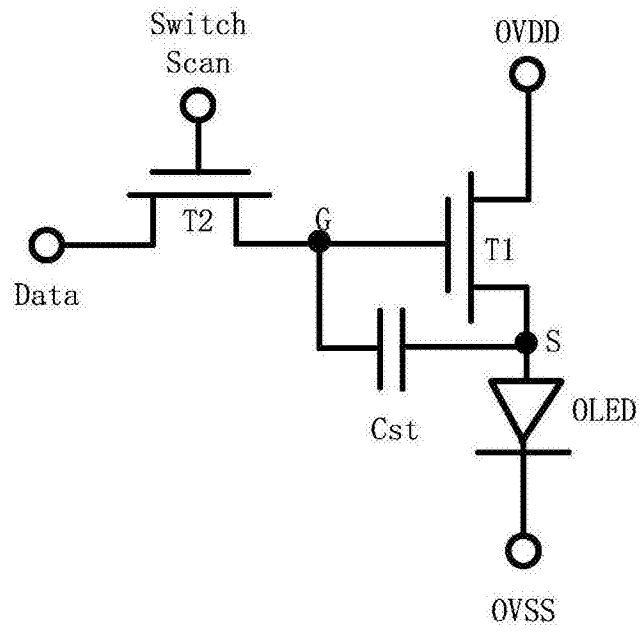


图1

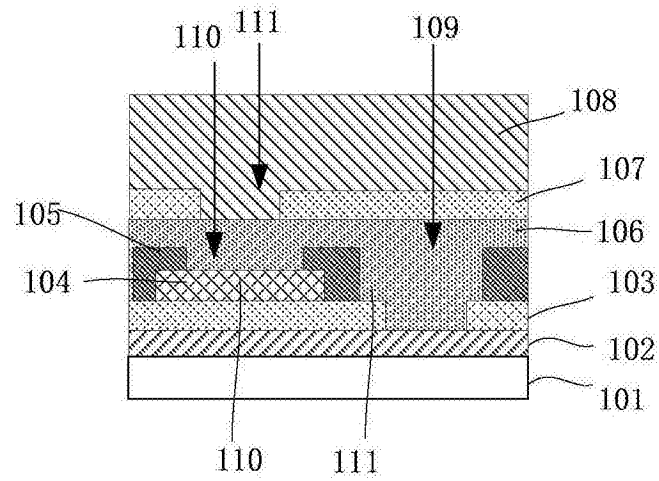


图2

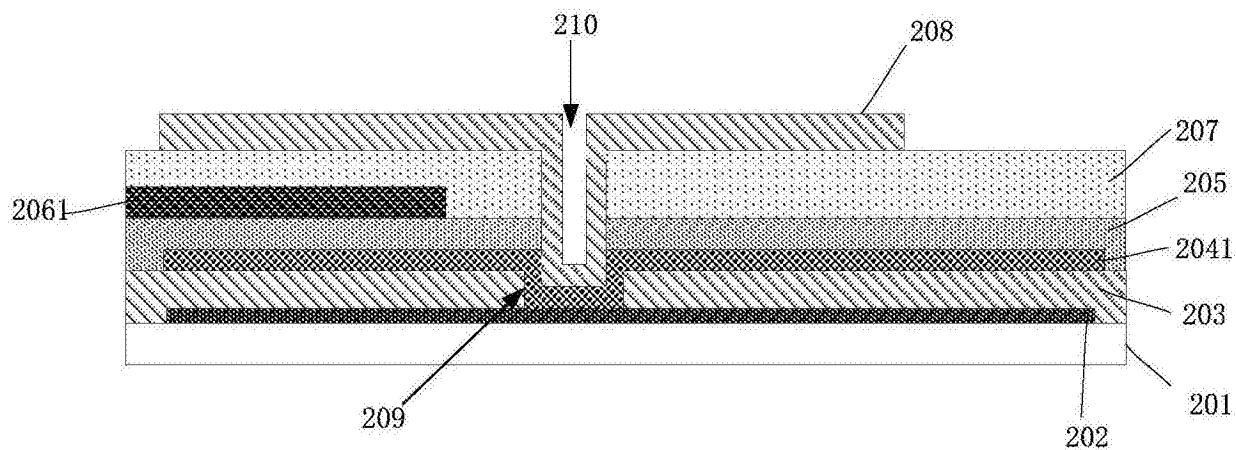


图3

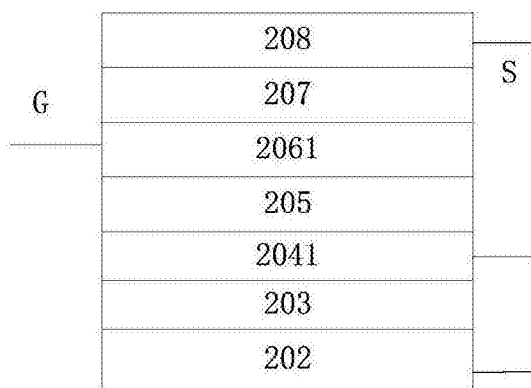


图4

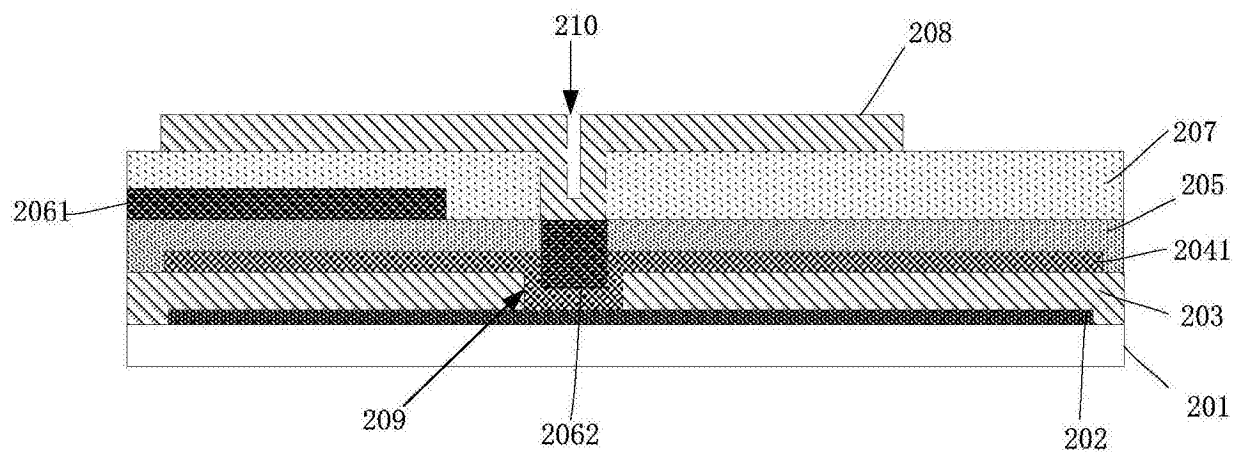


图5

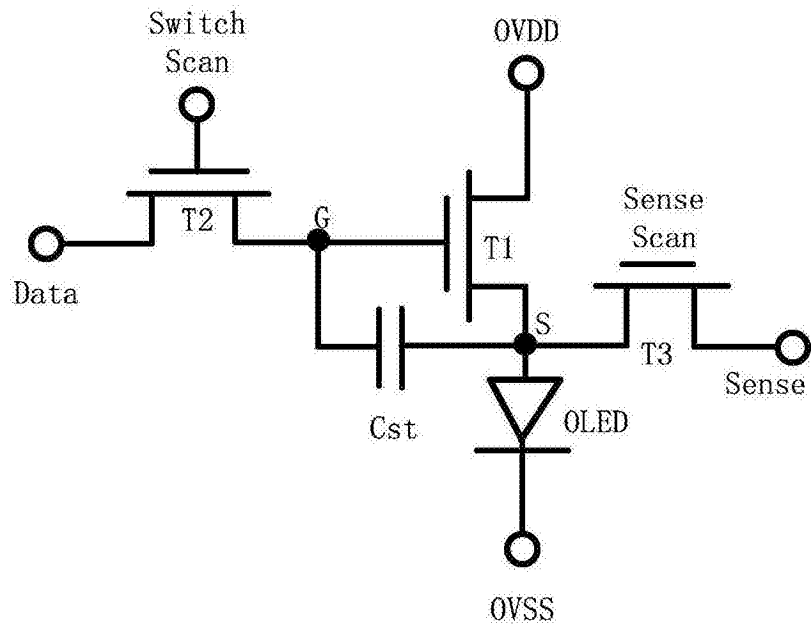


图6

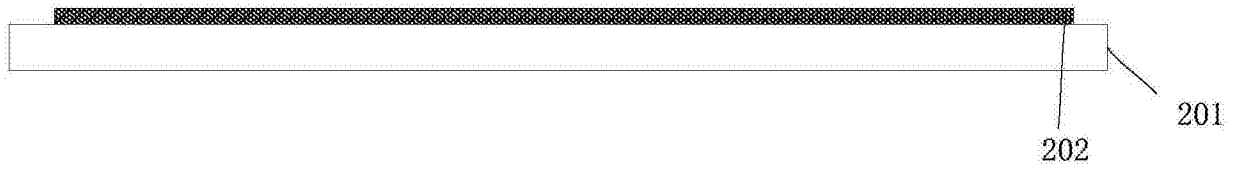


图7

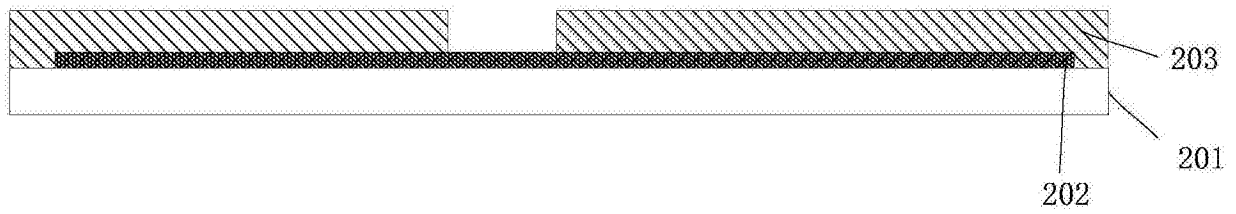


图8

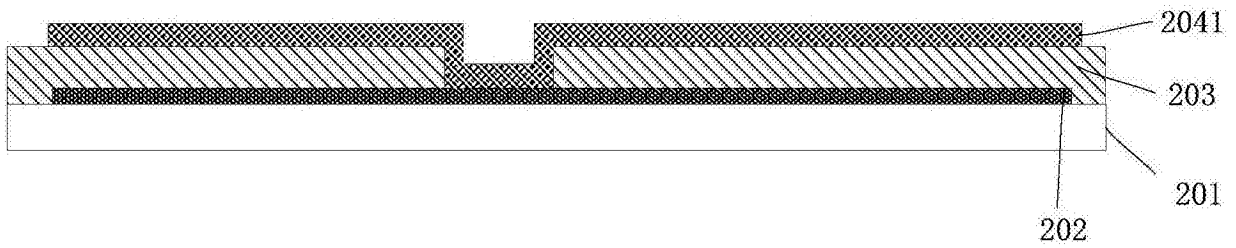


图9

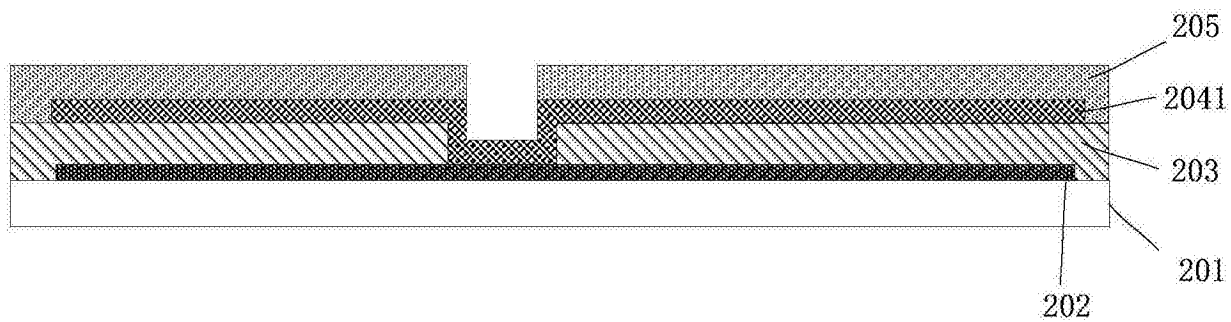


图10

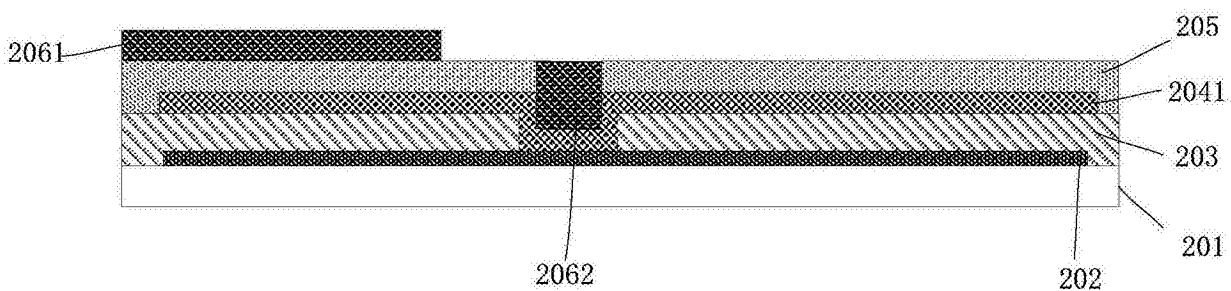


图11

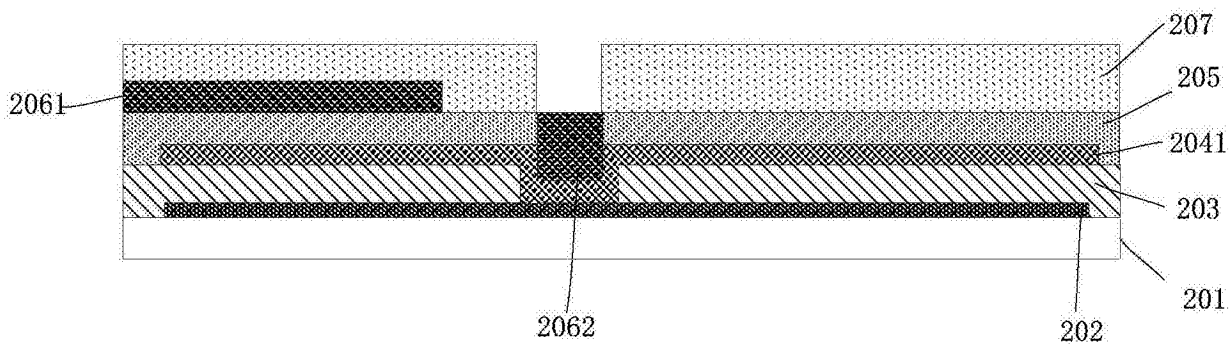


图12

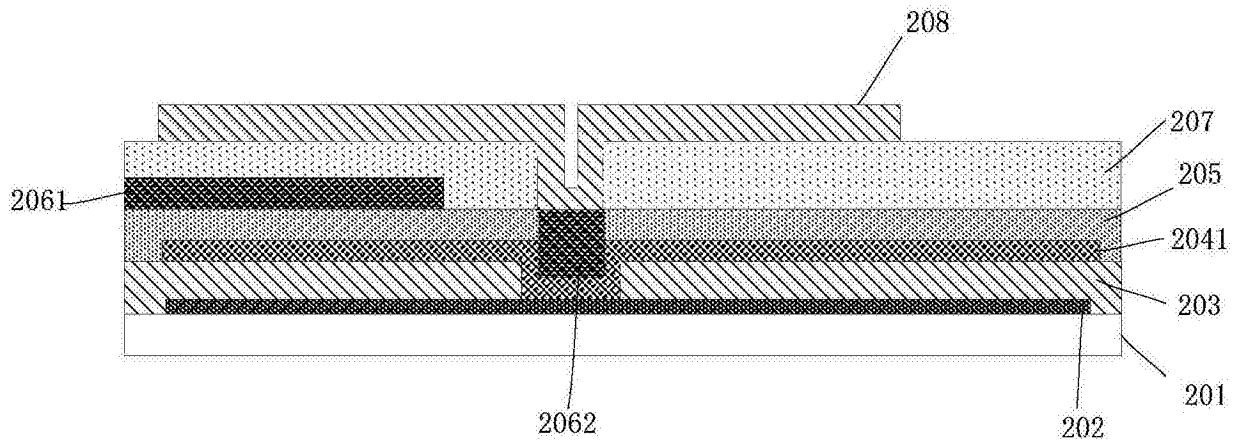


图13

专利名称(译)	一种OLED显示基板及其制作方法和显示装置		
公开(公告)号	CN107611163A	公开(公告)日	2018-01-19
申请号	CN201710859381.2	申请日	2017-09-21
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 合肥鑫晟光电科技有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司 合肥鑫晟光电科技有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 合肥鑫晟光电科技有限公司		
[标]发明人	蔡振飞 焦超 钱国平		
发明人	蔡振飞 焦超 钱国平		
IPC分类号	H01L27/32		
代理人(译)	黄灿 胡影		
其他公开文献	CN107611163B		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种OLED显示基板及其制作方法和显示装置，该OLED显示基板包括衬底基板以及依次设置于所述衬底基板上的遮光层图形、第一绝缘层、半导体层图形、第二绝缘层和源漏金属层图形，所述遮光层图形采用导电材料制成，所述半导体层图形通过所述第一绝缘层上的过孔直接与所述遮光层图形连接。本发明能够减少OLED显示基板上的过孔的数量，提高像素开口率。

