



(12)发明专利申请

(10)申请公布号 CN 107481668 A

(43)申请公布日 2017. 12. 15

(21)申请号 201710781008.X

(22)申请日 2017.09.01

(71)申请人 上海天马有机发光显示技术有限公司

地址 200120 上海市浦东新区龙东大道
6111号1幢509室(72)发明人 席克瑞 崔婷婷 林柏全
欧阳珺婷 周瑞渊(74)专利代理机构 北京品源专利代理有限公司
11332

代理人 孟金喆

(51)Int.Cl.

G09G 3/3208(2016.01)

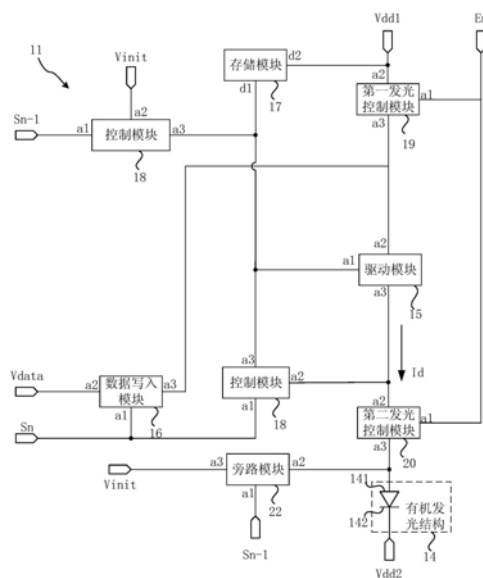
权利要求书2页 说明书9页 附图10页

(54)发明名称

一种显示面板及显示装置

(57)摘要

本发明公开了一种显示面板及显示装置,显示面板中的每个像素电路包括驱动模块、有机发光结构、数据写入模块、存储模块和至少一个控制模块,数据写入模块将数据信号写入驱动模块的控制端;存储模块与驱动模块的控制端电连接,维持驱动模块在发光阶段的控制端的电压;控制模块与驱动模块的控制端电连接,在发光阶段之前将信号写入驱动模块的控制端;控制模块中的控制晶体管的连续栅极结构包括至少一个镂空结构,镂空结构在基板上的垂直投影覆盖部分连续有源层结构在基板上的垂直投影,镂空结构在基板上的投影面积大于对应该镂空结构处的连续有源层结构在基板上的投影面积。通过本发明的技术方案,改善了显示装置存在的显示不均匀的问题。



1. 一种显示面板,其特征在在于,包括:

基板以及位于所述基板上的多个像素电路,每个所述像素电路包括:

驱动模块和有机发光结构,所述驱动模块用于向所述有机发光结构提供驱动电流,所述有机发光结构用于响应所述驱动电流发光;

数据写入模块,所述数据写入模块用于将数据信号写入所述驱动模块的控制端;

存储模块,所述存储模块与所述驱动模块的控制端电连接,用于维持所述驱动模块在发光阶段的控制端的电压;

至少一个控制模块,所述控制模块与所述驱动模块的控制端电连接,用于在所述发光阶段之前将信号写入所述驱动模块的控制端;

其中,所述控制模块包括控制晶体管,所述控制晶体管包括连续有源层结构和连续栅极结构;所述连续栅极结构包括至少一个镂空结构,所述镂空结构在所述基板上的垂直投影覆盖部分所述连续有源层结构在所述基板上的垂直投影,且所述镂空结构在所述基板上的投影面积大于对应该镂空结构处的所述连续有源层结构在所述基板上的投影面积。

2. 根据权利要求1所述的显示面板,其特征在在于,

沿垂直于所述基板的方向,所述连续有源层结构包括与所述连续栅极结构的交叠部分;

至少一个所述交叠部分对应的沟道宽长比与其它所述交叠结构的沟道宽长比不同。

3. 根据权利要求2所述的显示面板,其特征在在于,所述交叠部分对应的沟道的宽度的范围为大于或等于 $2\mu\text{m}$,小于或等于 $10\mu\text{m}$;所述交叠部分对应的沟道的长度的范围为大于或等于 $1.5\mu\text{m}$,小于或等于 $10\mu\text{m}$ 。

4. 根据权利要求2所述的显示面板,其特征在在于,沿所述控制晶体管漏电流的方向,不同所述交叠部分对应的沟道宽长比依次减小或增加。

5. 根据权利要求1所述的显示面板,其特征在在于,不同所述控制晶体管的镂空结构的数目相同或不同。

6. 根据权利要求1所述的显示面板,其特征在在于,所述控制晶体管包括两个或三个所述镂空结构。

7. 根据权利要求1所述的显示面板,其特征在在于,所述镂空结构为通孔结构或凹槽结构。

8. 根据权利要求1所述的显示面板,其特征在在于,一所述控制模块为阈值电压补偿模块,所述控制晶体管为阈值电压补偿晶体管;

所述像素电路还包括第一发光控制模块和第二发光控制模块;

所述数据写入模块的控制端与第一扫描信号输入端电连接,第一端与数据信号输入端电连接,第二端与所述驱动模块的第一端电连接;

所述阈值电压补偿模块控制端与所述第一扫描信号输入端电连接,第一端与所述驱动模块的第二端电连接,第二端与所述驱动模块的控制端电连接;

所述第一发光控制模块的控制端与使能信号输入端电连接,第一端与第一电源信号输入端电连接,第二端与所述驱动模块的第一端电连接;

所述第二发光控制模块的控制端与所述使能信号输入端电连接,第一端与所述驱动模块的第二端电连接,第二端与所述有机发光结构的第一电极电连接;

所述有机发光结构的第二电极与第二电源信号输入端电连接；

所述存储模块的第一端与所述驱动模块的控制端电连接，第二端与所述第一电源信号输入端电连接，用于抓取所述驱动模块的阈值电压，并补偿所述驱动模块的阈值电压，使在所述发光阶段流经所述有机发光结构的所述驱动电流与所述驱动模块的阈值电压无关。

9. 根据权利要求8所述的显示面板，其特征在于，一所述控制模块为初始化模块，所述控制晶体管为初始化晶体管；

所述初始化模块的控制端与第二扫描信号输入端电连接，第一端与参考电压信号输入端电连接，第二端与所述驱动模块的控制端电连接。

10. 根据权利要求9所述的显示面板，其特征在于，所述像素电路还包括：

旁路模块；

所述旁路模块的控制端与所述第二扫描信号输入端电连接，第一端与所述有机发光结构的第一电极电连接，第二端与所述参考电压信号输入端电连接。

11. 根据权利要求9所述的显示面板，其特征在于，所述数据写入模块包括数据写入晶体管，所述驱动模块包括驱动晶体管，所述第一发光控制模块包括第一发光控制晶体管，所述第二发光模块包括第二发光控制晶体管，所述旁路模块包括旁路晶体管，所述存储模块包括存储电容；

所述初始化晶体管的栅极与所述第二扫描信号输入端电连接，第一极与所述参考电压信号输入端电连接，第二极与所述驱动晶体管的栅极电连接；

所述数据写入晶体管的栅极与所述第一扫描信号输入端电连接，第一极与所述数据信号输入端电连接，第二极与所述驱动晶体管的第一极电连接；

所述阈值电压补偿晶体管的栅极与所述第一扫描信号输入端电连接，第一极与所述驱动晶体管的第二极电连接，第二极与所述驱动晶体管的栅极电连接；

所述第一发光控制晶体管的栅极与所述使能信号输入端电连接，第一极与所述第一电源信号输入端电连接，第二极与所述驱动晶体管的第一极电连接；

所述第二发光控制晶体管的栅极与所述使能信号输入端电连接，第一极与所述驱动晶体管的第二极电连接，第二极与所述有机发光结构的第一电极电连接；

所述旁路晶体管的栅极与所述第二扫描信号输入端电连接，第一极与所述有机发光结构的第一电极电连接，第二极与所述参考电压信号输入端电连接；

所述存储电容的第一极与所述驱动晶体管的栅极电连接，第二极与所述第一电源信号输入端电连接。

12. 根据权利要求11所述的显示面板，其特征在于，所述初始化晶体管、所述数据写入晶体管、所述阈值电压补偿晶体管、所述驱动晶体管、所述第一发光控制晶体管、所述第二发光控制晶体管、所述旁路晶体管均为P型晶体管，或均为N型晶体管。

13. 一种显示装置，其特征在于，包括权利要求1-12任一项所述的显示面板。

一种显示面板及显示装置

技术领域

[0001] 本发明实施例涉及显示技术领域,尤其涉及一种显示面板及显示装置。

背景技术

[0002] 有机发光显示装置一般包含有若干个像素,每个像素包括像素驱动电路。现有技术采用的结构最简单的像素电路为2T1C结构,即像素电路中包含两个晶体管和一个存储电容,其中一个晶体管为开关晶体管,另一个晶体管为驱动像素中的有机发光结构发光的驱动晶体管,像素电路中还可以包含有与驱动晶体管的栅极电连接的控制晶体管,控制晶体管可以在发光阶段之前将信号写进驱动晶体管的栅极。控制晶体管均对应一转移特性曲线,转移特性曲线即为控制晶体管的栅极与源极之间的电压和控制晶体管产生的漏电流的关系曲线,当控制晶体管长时间处于偏压状态时,其转移特性曲线会发生漂移。

[0003] 当有机发光显示装置处于不同显示状态时,驱动晶体管的工作状态也不相同,即驱动晶体管对应显示装置不同的显示状态,其栅极电压存在差异,导致与驱动晶体管的栅极电连接的控制晶体管的偏置电压不同,则控制晶体管对应显示装置不同的显示状态的转移特性曲线的漂移程度不同。在发光阶段,与驱动晶体管的栅极电连接的控制晶体管对应显示装置不同的显示状态的漏电流的大小不同,导致有机发光结构的发光亮度存在差异,显示装置存在显示不均匀的问题。

发明内容

[0004] 有鉴于此,本发明提供一种显示面板及显示装置,通过在与驱动模块的栅极电连接的控制晶体管的连续栅极结构上设置至少一个镂空结构,使得一个控制晶体管中形成多个子晶体管,每个子晶体管的源极和漏极之间的电压均小于控制晶体管的源极和漏极之间的电压,降低了控制晶体管的转移特性曲线的漂移程度,降低了控制晶体管对应黑画面和白画面时漏电流的差异,改善了显示装置存在的显示不均匀的问题。

[0005] 第一方面,本发明实施例提供了一种显示面板,包括:

[0006] 基板以及位于所述基板上的多个像素电路,每个所述像素电路包括:

[0007] 驱动模块和有机发光结构,所述驱动模块用于向所述有机发光结构提供驱动电流,所述有机发光结构用于响应所述驱动电流发光;

[0008] 数据写入模块,所述数据写入模块用于将数据信号写入所述驱动模块的控制端;

[0009] 存储模块,所述存储模块与所述驱动模块的控制端电连接,用于维持所述驱动模块在发光阶段的控制端的电压;

[0010] 至少一个控制模块,所述控制模块与所述驱动模块的控制端电连接,用于在所述发光阶段之前将信号写入所述驱动模块的控制端;

[0011] 其中,所述控制模块包括控制晶体管,所述控制晶体管包括连续有源层结构和连续栅极结构;所述连续栅极结构包括至少一个镂空结构,所述镂空结构在所述基板上的垂直投影覆盖部分所述连续有源层结构在所述基板上的垂直投影,且所述镂空结构在所述基

板上的投影面积大于对应该镂空结构处的所述连续有源层结构在所述基板上的投影面积。

[0012] 第二方面,本发明实施例还提供了一种显示装置,包括第一方面所述的显示面板。

[0013] 本发明实施例提供了一种显示面板及显示装置,通过在与驱动模块的栅极电连接的控制晶体管的连续栅极结构上设置至少一个镂空结构,且设置镂空结构在基板上的垂直投影覆盖部分连续有源层结构在基板上的垂直投影,镂空结构在基板上的投影面积大于对应该镂空结构处的连续有源层结构在基板上的投影面积,利用连续栅极结构上的镂空结构使得一个控制晶体管中形成多个子晶体管,控制晶体管的源极和漏极之间的电压施加至控制晶体管中的子晶体管上,每个子晶体管的源极和漏极之间的电压均小于控制晶体管的源极和漏极之间的电压,晶体管的转移特性曲线的漂移程度随晶体管的源极和漏极之间的电压的减小而减弱,也就利用控制晶体管中的子晶体管降低了控制晶体管的转移特性曲线的漂移程度,进而降低了控制晶体管对应显示装置不同显示状态时漏电流的差异,改善了显示装置存在的显示不均匀的问题。

附图说明

[0014] 通过阅读参照以下附图所作的对非限制性实施例所作的详细描述,本申请的其它特征、目的和优点将会变得更明显:

[0015] 图1为本发明实施例提供的一种显示面板的俯视结构示意图;

[0016] 图2为本发明实施例提供的一种像素电路的电路结构示意图;

[0017] 图3为图2对应的一种像素电路的电路结构示意图;

[0018] 图4为图3所示像素电路对应的具体电路结构示意图;

[0019] 图5为本发明实施例提供的一种像素电路的驱动时序图;

[0020] 图6为本发明实施例提供的一种控制晶体管的俯视结构示意图;

[0021] 图7为沿图6中AA'方向的剖面结构示意图;

[0022] 图8为本发明实施例提供的另一种控制晶体管的俯视结构示意图;

[0023] 图9为本发明实施例提供的另一种控制晶体管的俯视结构示意图;

[0024] 图10为本发明实施例提供的另一种控制晶体管的俯视结构示意图;

[0025] 图11为本发明实施例提供的一种显示装置的结构示意图。

具体实施方式

[0026] 下面结合附图和实施例对本发明作进一步的详细说明。可以理解的是,此处所描述的具体实施例仅仅用于解释本发明,而非对本发明的限定。另外还需要说明的是,为了便于描述,附图中仅示出了与本发明相关的部分而非全部结构。贯穿本说明书中,相同或相似的附图标号代表相同或相似的结构、元件或流程。需要说明的是,在不冲突的情况下,本申请中的实施例及实施例中的特征可以相互组合。

[0027] 本发明实施例提供了一种显示面板,包括基板以及位于基板上的多个像素电路,每个像素电路包括驱动模块、数据写入模块、存储模块和至少一个控制模块,驱动模块用于向有机发光结构提供驱动电流,有机发光结构用于响应驱动电流发光,数据写入模块用于将数据信号写入驱动模块的控制端,存储模块与驱动模块的控制端电连接,用于维持驱动模块在发光阶段的控制端的电压,控制模块与驱动模块的控制端电连接,用于在发光阶段

之前将信号写入驱动模块的控制端。

[0028] 其中,控制模块包括控制晶体管,控制晶体管包括连续有源层结构和连续栅极结构;连续栅极结构包括至少一个镂空结构,镂空结构在基板上的垂直投影覆盖部分连续有源层结构在基板上的垂直投影,且镂空结构在基板上的投影面积大于对应该镂空结构处的连续有源层结构在基板上的投影面积。

[0029] 有机发光显示装置的像素电路中与驱动模块的控制端电连接的驱动模块可以在发光阶段之前将信号写进驱动晶体管的控制端,控制模块中的控制晶体管均对应一转移特性曲线,即控制晶体管的栅极与源极之间的电压和控制晶体管产生的漏电流的关系曲线,当控制晶体管长时间处于偏压状态时,其转移特性曲线会发生漂移。

[0030] 当显示装置处于不同显示状态时,驱动模块的工作状态也不相同,即驱动晶体管对应显示装置不同的显示状态,其控制端电压存在差异。例如,当显示装置用于显示黑画面时,驱动模块处于截止状态,当显示装置用于显示白画面时,驱动模块处于导通状态,驱动模块的控制端电压对应黑画面和白画面时存在差异。当显示装置显示的画面既包含有黑画面又包含有白画面时,导致与驱动模块的控制端电连接的控制晶体管的偏置电压不同,即控制晶体管对应黑画面和白画面时的转移特性曲线的漂移程度不同,使得在发光阶段与驱动晶体管的栅极电连接的控制晶体管对应显示装置不同的显示状态的漏电流的大小不同,有机发光结构的发光亮度存在差异,显示装置存在显示不均匀的问题。

[0031] 本发明实施例通过在与驱动模块的栅极电连接的控制晶体管的连续栅极结构上设置至少一个镂空结构,且设置镂空结构在基板上的垂直投影覆盖部分连续有源层结构在基板上的垂直投影,镂空结构在基板上的投影面积大于对应该镂空结构处的连续有源层结构在基板上的投影面积,利用连续栅极结构上的镂空结构使得一个控制晶体管中形成多个子晶体管,控制晶体管的源极和漏极之间的电压施加至控制晶体管中的子晶体管上,每个子晶体管的源极和漏极之间的电压均小于控制晶体管的源极和漏极之间的电压,晶体管的转移特性曲线的漂移程度随晶体管的源极和漏极之间的电压的减小而减弱,也就利用控制晶体管中的子晶体管降低了控制晶体管的转移特性曲线的漂移程度,进而降低了控制晶体管对应显示装置不同显示状态时漏电流的差异,改善了显示装置存在的显示不均匀的问题。

[0032] 以上是本发明的核心思想,下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下,所获得的所有其他实施例,都属于本发明保护的范围。

[0033] 图1为本发明实施例提供的一种显示面板的俯视结构示意图。如图1所示,显示面板包括基板10以及位于基板10上的多个像素电路11,显示面板还可以包括位于基板10上的多条扫描信号线12、多条数据信号线13、栅极驱动模块121、源极驱动模块131、驱动控制模块101和电源供给模块102,像素电路11设置于扫描信号线12与数据信号线13交叉设置形成的空间内,栅极驱动模块121响应驱动控制模块101产生的扫描驱动控制信号,通过扫描信号线12向对应的像素电路11输入扫描信号,像素电路11在与之电连接的扫描信号线12输入的扫描信号的作用下,连通与之对应电连接的数据信号线13,源极驱动电路131响应驱动控制模块101产生的数据驱动控制信号,通过数据信号线13向对应的像素电路11输入数据信号,电源供给模块102向像素电路11提供第一像素电源ELVDD和第二像素电源ELVSS,显示面

板依此实现显示功能。

[0034] 图2为本发明实施例提供的一种像素电路的电路结构示意图。如图2所示,像素电路11包括驱动模块15、数据写入模块16、存储模块17和控制模块18,图2示例性的设置像素电路11包括两个控制模块18,驱动模块15向有机发光结构14提供驱动电流 I_d ,有机发光结构14响应驱动电流 I_d 发光,数据写入模块16可以将数据信号写入驱动模块15的控制端a1,存储模块17与驱动模块15的控制端a1电连接,以维持驱动模块15在发光阶段的控制端a1的电压。

[0035] 可选的,图3为图2对应的一种像素电路的电路结构示意图。结合图2和图3,像素电路11中的一控制模块18可以为阈值电压补偿模块181,像素电路11还可以包括第一发光控制模块19和第二发光控制模块20。

[0036] 数据写入模块16的控制端a1与第一扫描信号输入端 S_n 电连接,第一端a2与数据信号输入端Vdata电连接,第二端a3与驱动模块15的第一端a2电连接,数据写入模块16可以根据第一扫描信号输入端 S_n 输入的扫描信号控制其第一端a2与第二端a3连通,将数据信号输入端Vdata输入的数据信号传输至驱动模块15的控制端a1。

[0037] 驱动模块15可以根据数据写入模块16的连通状态接收数据信号输入端Vdata输入的数据信号,以实现向有机发光结构14提供驱动电流 I_d 。

[0038] 阈值电压补偿模块181的控制端a1与第一扫描信号输入端 S_n 电连接,第一端a2与驱动模块的第二端a3电连接,第二端a3与驱动模块15的控制端a1电连接,阈值电压补偿模块181可以根据第一扫描信号输入端 S_n 输入的扫描信号控制其第一端a2与第二端a3连通,使驱动模块15的控制端a1与第二端a3电连接,即阈值电压补偿模块181的第一端a2与第二端a3导通使得驱动模块15形成类似二极管的连接结构。

[0039] 第一发光控制模块19的控制端a1与使能信号输入端 E_n 电连接,第一端a2与第一电源信号输入端Vdd1电连接,第二端a3与驱动模块15的第一端a2电连接,第二发光控制模块20的控制端a1与使能信号输入端 E_n 电连接,第一端a2与驱动模块15的第二端a3电连接,第二端a3与有机发光结构14的第一电极141电连接。第一发光控制模块19和第二发光控制模块20可以在使能信号输入端 E_n 输入的使能信号的作用下分别控制各自的第一端a2与第二端a3连通,使得第一电源信号输入端Vdd1输入电源信号通过类似二极管连接的驱动模块15以及第二发光控制模块20传输至有机发光结构14的第一电极141。

[0040] 有机发光结构14的第二电极142与第二电源信号输入端Vdd2电连接,存储模块17的第一端d1与驱动模块15的控制端a1电连接,第二端d2与第一电源信号输入端Vdd1电连接。

[0041] 可选的,结合图2和图3,一控制模块18可以是初始化模块182,初始化模块182的控制端a1与第二扫描信号输入端 S_{n-1} 电连接,第一端a2与参考电压信号输入端Vinit电连接,第二端a3与驱动模块15的控制端电连接,初始化模块182可以在第二扫描信号输入端 S_{n-1} 输入的扫描信号的作用下控制其第一端a2与第二端a3连通,使得参考电压信号输入端Vinit输入的参考电压信号传输至驱动模块15的控制端a1,实现对驱动模块15的控制端a1的电位的初始化操作。

[0042] 可选的,如图2所示,显示面板中的像素电路11还可以包括旁路模块22,旁路模块22的控制端a1与第二扫描信号输入端 S_{n-1} 电连接,第一端a2与有机发光结构14的第一电极

141电连接,第二端a3与参考电压信号输入端Vinit电连接。

[0043] 图4为图3所示像素电路对应的具体电路结构示意图。结合图3和图4,一控制晶体管可以为初始化晶体管T1,旁路模块22可以包括旁路晶体管T2,数据写入模块16可以包括数据写入晶体管T3,一控制晶体管可以为阈值电压补偿晶体管T4,第一发光控制模块19可以包括第一发光控制晶体管T5,第二发光控制模块20可以包括第二发光控制晶体管T6,驱动模块15可以包括驱动晶体管T7,存储模块17可以包括存储电容C1。

[0044] 初始化晶体管T1的栅极b1与第二扫描信号输入端Sn-1电连接,第一极b2与参考电压信号输入端Vinit电连接,第二极b3与驱动晶体管T7的栅极b1电连接;旁路晶体管T2的栅极b1与第二扫描信号输入端Sn-1电连接,第一极b2与有机发光结构14的第一电极141电连接,第二极b3与参考电压信号输入端Vinit电连接;数据写入晶体管T3的栅极b1与第一扫描信号输入端Sn电连接,第一极b2与数据信号输入端Vdata电连接,第二极b3与驱动晶体管T7的第一极b2电连接;阈值电压补偿晶体管T4的栅极b1与第一扫描信号输入端Sn电连接,第一极b2与驱动晶体管T7的第二极b3电连接,第二极b3与驱动晶体管T7的栅极b1电连接;第一发光控制晶体管T5的栅极b1与使能信号输入端En电连接,第一极b2与第一电源信号输入端Vdd1电连接,第二极b3与第一个驱动晶体管T71的第一极b2电连接;第二发光控制晶体管T6的栅极b1与使能信号输入端En电连接,第一极b2与驱动晶体管T7的第二极b3电连接,第二极b3与有机发光结构14的第一电极141电连接;存储电容C1的第一极e1与驱动晶体管T7的栅极b1电连接,第二极e2与第一电源信号输入端Vdd1电连接。

[0045] 图5为本发明实施例提供的一种像素电路的驱动时序图。示例性的,可以设置初始化晶体管T1、旁路晶体管T2、数据写入晶体管T3、阈值电压补偿晶体管T4、第一发光控制晶体管T5、第二发光控制晶体管T6和驱动晶体管T7均如图4所示为P型晶体管,也可以设置初始化晶体管、数据写入晶体管、阈值电压补偿晶体管、驱动晶体管、第一发光控制晶体管、第二发光控制晶体管、旁路晶体管均为N型晶体管,本发明实施例对此不作限定,下面结合图3、4和5对显示面板中像素电路11的工作原理进行具体说明:

[0046] 在t1(初始化)时间段,初始化晶体管T1和旁路晶体管T2在第二扫描信号输入端Sn-1输入的低电平的作用下,各自对应的第一极b2与第二极b3之间连通,阈值电压补偿晶体管T4、第一发光控制晶体管T5、第二发光控制晶体管T6和驱动晶体管T7在各自的栅极b1输入的控制信号的作用下,各自对应的第一极b2与第二极b3之间关断。

[0047] 在这种情况下,参考电压信号输入端Vinit输入的参考电压信号通过初始化晶体管T1传输至驱动晶体管T7的栅极b1,驱动晶体管T7被参考电压信号初始化。同样的,参考电压信号输入端Vinit输入的参考电压信号通过旁路晶体管T2传输至有机发光结构14的第一电极141,有机发光结构14被参考电压信号初始化。

[0048] 在t2(数据写入)时间段,初始化晶体管T1和旁路晶体管T2在第二扫描信号输入端Sn-1输入的高电平的作用下,各自对应的第一极b2与第二极b3之间关断,数据写入晶体管T3和阈值电压补偿晶体管T4在第一扫描信号输入端Sn输入的低电平的作用下,各自对应的第一极b2与第二极b3之间连通。

[0049] 在这种情况下,驱动晶体管T7通过阈值电压补偿晶体管T4等效成二极管且正向偏置,与数据写入晶体管T3的第一极b2电连接的数据信号输入端Vdata输入的数据信号的电压减去驱动晶体管T7的阈值电压后获得的补偿电压被施加至驱动晶体管T7的栅极b1,此时

存储电容C1的第一极e1上的电压值等于补偿电压,存储电容C1的第二极e2上的电压值等于第一电源信号输入端Vdd1输入的电源信号的电压值Vdd,存储电容C1的第一极e1与第二极e2之间的电压差对应的电荷存储在存储电容C1中。

[0050] 在t3(发光)时间段,初始化晶体管T1和旁路晶体管T2在第二扫描信号输入端Sn-1输入的高电平的作用下,各自对应的第一极b2与第二极b3之间关断,数据写入晶体管T3和阈值电压补偿晶体管T4在第一扫描信号输入端Sn输入的高电平的作用下,各自对应的第一极b2与第二极b3之间关断,第一发光控制晶体管T5和第二发光控制晶体管T6在使能信号输入端En输入的低电平的作用下,各自对应的第一极b2与第二极b3之间连通。

[0051] 在这种情况下,第一电源信号输入端Vdd1输入的电源信号通过第一发光控制晶体管T5传输至驱动晶体管T7的第一极b2,驱动晶体管T7的栅极b1电压与第一电源信号输入端Vdd1的输入的电源信号的电压值Vdd之间的电压差产生的驱动电流Id经过第二发光控制晶体管T6流向有机发光结构14,有机发光结构14响应驱动电流Id发光。

[0052] 在t3时间段,驱动晶体管T7的栅极b1与源极(第一极b2)之间的电压Vgs通过存储电容C1保持或者基本上保持 $(V_{data}+V_{th})-V_{dd}$,根据驱动晶体管T7的驱动电流Id与栅极b1和源极(第一极b2)之间电压差的对应关系,驱动晶体管T7的驱动电流Id和栅极b1与源极(第一极b2)之间的电压Vgs减去驱动晶体管的阈值电压Vth的平方 $(V_{data}-V_{dd})^2$ 成比例,因此驱动晶体管T7的驱动电流Id与驱动晶体管T7的阈值电压Vth无关,则存储电容C1即存储模块17抓取到了驱动晶体管T7的阈值电压,并补偿了驱动晶体管T7的阈值电压,使得在t3(发光)时间段流经有机发光结构14的驱动电流与驱动晶体管T7的阈值电压无关。

[0053] 另外,在t3时间段,旁路晶体管T2在第二扫描信号输入端Sn-1输入的高电平的作用下其第一极b2与第二极b3之间关断,从第二发光控制晶体管T6传输来的驱动电流Id的一部分作为旁路电流通过旁路晶体管T2实现分流。当显示装置显示黑画面时,即使驱动晶体管T7处于截止状态产生的最小电流流经有机发光结构14,也无法保证显示装置正确显示黑画面。旁路晶体管T2的设置能够使得驱动晶体管T7产生的最小电流的一部分作为旁路电流被分配除了有机发光结构14所在电流路径之外的电流路径,使得显示装置能够更准确地显示黑画面,以改善显示装置的对比度。

[0054] 需要说明的是,上述实施例中提到的高电平与低电平均为相对概念,本发明实施例对高电平与低电平所包含的具体电平值的大小不作限定。另外,本发明实施例对像素电路中晶体管的数量和电容的数量不作限定,可以根据实际生产需求对像素电路中晶体管的数量和电容的数量进行具体的设定。

[0055] 图6为本发明实施例提供的一种控制晶体管的俯视结构示意图。如图6所示,以控制晶体管为初始化晶体管T1为例,控制晶体管(初始化晶体管T1)包括连续有源层结构23和连续栅极结构24,连续栅极结构24包括至少一个镂空结构25,镂空结构25在基板10上的垂直投影覆盖部分连续有源层结构23在基板10上的垂直投影,且镂空结构25在基板10上的投影面积大于对应该镂空结构25处的连续有源层结构23在基板10上的投影面积。

[0056] 可选的,如图6所示,镂空结构25可以为通孔结构251。示例性地设置连续栅极结构24包括两个镂空结构25,即包括两个通孔结构251,且设置通孔结构251在基板10上的垂直投影覆盖对应通孔结构251处的连续有源层结构23在基板10上的垂直投影,且设置通孔结构251在基板10上的投影面积大于对应通孔结构251处的连续有源层结构23在基板10上的

投影面积,这样使得连续栅极结构24存在三部分与连续有源层结构23的交叠部分B、C和D。

[0057] 具体的,镂空结构25的设置,在不改变控制晶体管原始膜层结构的基础上,使得控制晶体管中形成多个子晶体管。结合图6和图4,以控制晶体管为初始化晶体管T1为例,交叠部分B构成初始化晶体管T1中的第一个子晶体管T11,交叠部分C构成初始化晶体管T1中的第二个子晶体管T12,交叠部分D构成初始化晶体管T1中的第三个子晶体管T13。因此,镂空结构25的设置使得控制晶体管的源极和漏极之间的电压施加至控制晶体管中的子晶体管T11、T12和T13上,每个子晶体管的源极和漏极之间的电压均小于控制晶体管的源极和漏极之间的电压,且晶体管的转移特性曲线的漂移程度随晶体管的源极和漏极之间的电压的减小而减弱,利用控制晶体管中的子晶体管降低了控制晶体管的转移特性曲线的漂移程度,进而降低了控制晶体管对应显示装置不同显示状态时漏电流的差异,改善了显示装置存在的显示不均匀的问题。

[0058] 图7为沿图6中AA'方向的剖面结构示意图。连续有源层结构23可以包括掺杂有N型杂质或P型杂质的沟道231以及形成在沟道231两侧并掺杂有更多N型杂质或P型杂质的掺杂单元232。控制晶体管的连续有源层结构23可以采用多晶硅或非晶硅材料制成,则连续有源层结构23中的掺杂单元232可以通过在多晶硅或非晶硅材料掺杂N型杂质或P型杂质形成。

[0059] 具体的,结合图6和图7,图7中最左侧的沟道231左侧的掺杂单元232与金属材料制成的初始化晶体管T1的源极结构282电连接,最右侧沟道231右侧的掺杂单元232与金属材料制成的初始化晶体管T1的漏极结构283电连接,初始化晶体管T1的连续栅极结构24同样可以采用金属材料制成,相邻子晶体管之前的掺杂单元232则实现了初始化晶体管T1中第一个子晶体管T11、第二个子晶体管T12个第三个子晶体管T13之间的电连接。

[0060] 可选的,镂空结构25也可以如图8所示为凹槽结构252,示例性地设置连续栅极结构24包括两个镂空结构25,即包括两个凹槽结构252,且设置凹槽结构252在基板10上的垂直投影覆盖对应凹槽结构252处的连续有源层结构23在基板10上的垂直投影,且设置凹槽结构252在基板10上的投影面积大于对应凹槽结构252处的连续有源层结构23在基板10上的投影面积,这样使得连续栅极结构24存在三部分与连续有源层结构23的交叠部分E、F和G。

[0061] 结合图8和图4,以控制晶体管为初始化晶体管T1为例,交叠部分E构成初始化晶体管T1中的第一个子晶体管T11,交叠部分F构成初始化晶体管T1中的第二个子晶体管T12,交叠部分G构成初始化晶体管T1中的第三个子晶体管T13。同样的,镂空结构25的设置使得控制晶体管中形成多个子晶体管,利用控制晶体管中的子晶体管降低了控制晶体管的转移特性曲线的漂移程度,进而降低了控制晶体管对应显示装置不同显示状态时漏电流的差异,改善了显示装置存在的显示不均匀的问题。

[0062] 图9为本发明实施例提供的另一种控制晶体管的俯视结构示意图。如图9所示,与图8所示控制晶体管的结构类似,同样是通过设置每个控制晶体管(以控制晶体管为初始化晶体管T1为例)的连续栅极结构24包括两个凹槽结构252,在不改变控制晶体管原始膜层结构的基础上,使控制晶体管中包含多个子晶体管,只是与图8所示控制晶体管的连续栅极结构23和连续有源层结构24的形状不同,本发明实施例对控制晶体管中的连续栅极结构23和连续有源层结构24的形状不作限定。

[0063] 可选的,也可以将控制晶体管设置为图10所示结构,一控制晶体管为初始化晶体

管T1为例,即通过在连续栅极结构上设置3个镂空结构25使得控制晶体管形成四个子晶体管T11、T12、T13和T14,本发明实施例对控制晶体管中镂空结构25的个数不作限定。

[0064] 可选的,不同控制晶体管的镂空结构的数目可以相同,如图4所示,可以示例性地设置不同控制晶体管中均包含有三个子晶体管,即初始化晶体管T1中包含有三个子晶体管T11、T12和T13,阈值电压补偿晶体管T4中包含有三个子晶体管T41、T42和T43,可以通过设置不同控制晶体管中的连续栅极结构均包含有两个镂空结构实现。可选的,也可以设置不同控制晶体管的镂空结构的数目不同,即可以设置不同控制晶体管中包含的子晶体管的个数不同,本发明实施例对控制晶体管中镂空结构的个数不作限定。

[0065] 可选的,沿垂直于基板的方向,连续有源层结构包括与连续栅极结构的交叠部分,至少一个交叠部分对应的沟道宽长比与其它交叠结构的沟道宽长比不同。结合图4、图7和图9,以控制晶体管为初始化晶体管T1为例,沿垂直于基板10的方向,连续有源层结构23包括与连续栅极结构24的交叠部分K1、K2和K3,交叠部分K1为初始化晶体管T1中第一个子晶体管T11的沟道231,交叠部分K2为初始化晶体管T1中第二个子晶体管T12的沟道231,交叠部分K3为初始化晶体管T1中第三个子晶体管T13的沟道231,沟道231沿连续有源层结构23的延伸方向的长度为沟道231的长L,沟道231沿连续有源层结构23的延伸方向的垂直方向的长度为沟道231的宽W。可选的,沿控制晶体管漏电流的方向,不同交叠部分对应的沟道宽长比可以依次减小或增加,即沿初始化晶体管T1的漏电流I1的方向,不同交叠部分对应的沟道宽长比可以依次减小或增加。

[0066] 示例性的,可以设置第一个子晶体管T11的沟道宽长比 $\frac{W}{L}$ 大于第二个子晶体管T12的沟道宽长比 $\frac{W}{L}$ 大于第三个子晶体管T13的沟道宽长比 $\frac{W}{L}$,或者设置第一个子晶体管T11的沟道宽长比 $\frac{W}{L}$ 小于第二个子晶体管T12的沟道宽长比 $\frac{W}{L}$ 小于第三个子晶体管T13的沟道宽长比 $\frac{W}{L}$ 。示例性的,可以设置三个子晶体管的沟道宽长比 $\frac{W}{L}$ 的比值等于3:2:1,例如可以设置第一个子晶体管T11的宽长比 $\frac{W}{L}$ 等于第三个子晶体管T13的宽长比 $\frac{W}{L}$ 的3倍,第二个子晶体管T12的宽长比 $\frac{W}{L}$ 等于第三个子晶体管T13的宽长比 $\frac{W}{L}$ 的2倍。

[0067] 如果设置三个子晶体管的沟道宽长 $\frac{W}{L}$ 相同,则每个子晶体管的源极与漏极之间的电压减小为现有技术中控制晶体管的源极与漏极之间的电压的三分之一,而设置三个子晶体管的沟道宽长比 $\frac{W}{L}$ 的比值等于3:2:1,则第三个子晶体管T13的源极与漏极之间的电压减小为现有技术中控制晶体管的源极与漏极之间的电压的六分之一,类似于最小水流原理,设置三个子晶体管的沟道宽长 $\frac{W}{L}$ 不同,能够最大程度上减小控制晶体管中的子晶体管的源极和漏极之间的电压大小,利用控制晶体管中的子晶体管进一步降低了控制晶体管的转移特性曲线的漂移程度,进而降低控制晶体管对应黑画面和白画面时漏电流的差异,改

善显示装置存在的显示不均匀的问题。

[0068] 示例性的,结合图4和图9所示,控制晶体管也可以为阈值电压补偿晶体管T4,类似的,也可以设置阈值电压补偿晶体管T4中的三个子晶体管T41、T42和T43对应的沟道宽长比不同,沿阈值电压补偿晶体管T4漏电流I2的方向,三个子晶体管T41、T42和T43的沟道宽长比依次减小或增加,原理及有益效果这里不再赘述。

[0069] 可选的,交叠部分对应的沟道的宽度的范围可以为大于或等于 $2\mu\text{m}$,小于或等于 $10\mu\text{m}$,交叠部分对应的沟道的长度的范围可以为大于或等于 $1.5\mu\text{m}$,小于或等于 $10\mu\text{m}$ 。出于晶体管的制作工艺以及显示装置空间布局的需求,交叠部分对应的沟道的宽度以及长度的数值不能过大也不能过小。

[0070] 需要说明的是,本发明实施例附图只是示例性的表示各元件以及各膜层的大小,并不代表显示面板中各元件以及各膜层的实际尺寸。

[0071] 本发明实施例通过在与驱动模块的栅极电连接的控制晶体管的连续栅极结构上设置至少一个镂空结构,且设置镂空结构在基板上的垂直投影覆盖部分连续有源层结构在基板上的垂直投影,镂空结构在基板上的投影面积大于对应该镂空结构处的连续有源层结构在基板上的投影面积,利用连续栅极结构上的镂空结构使得一个控制晶体管中形成多个子晶体管,控制晶体管的源极和漏极之间的电压施加至控制晶体管中的子晶体管上,每个子晶体管的源极和漏极之间的电压均小于控制晶体管的源极和漏极之间的电压,晶体管的转移特性曲线的漂移程度随晶体管的源极和漏极之间的电压的减小而减弱,也就利用控制晶体管中的子晶体管降低了控制晶体管的转移特性曲线的漂移程度,进而降低了控制晶体管对应显示装置不同显示状态时漏电流的差异,改善了显示装置存在的显示不均匀的问题。

[0072] 本发明实施例还提供了一种显示装置,图11为本发明实施例提供的一种显示装置的结构示意图。如图11所示,显示装置27包括上述实施例中的显示面板26,因此本发明实施例提供的显示装置27也具备上述实施例所描述的有益效果,此处不再赘述。示例性的,显示装置27可以是手机、电脑或电视等电子显示设备。

[0073] 注意,上述仅为本发明的较佳实施例及所运用技术原理。本领域技术人员会理解,本发明不限于这里的特定实施例,对本领域技术人员来说能够进行各种明显的变化、重新调整和替代而不会脱离本发明的保护范围。因此,虽然通过以上实施例对本发明进行了较为详细的说明,但是本发明不仅仅限于以上实施例,在不脱离本发明构思的情况下,还可以包括更多其他等效实施例,而本发明的范围由所附的权利要求范围决定。

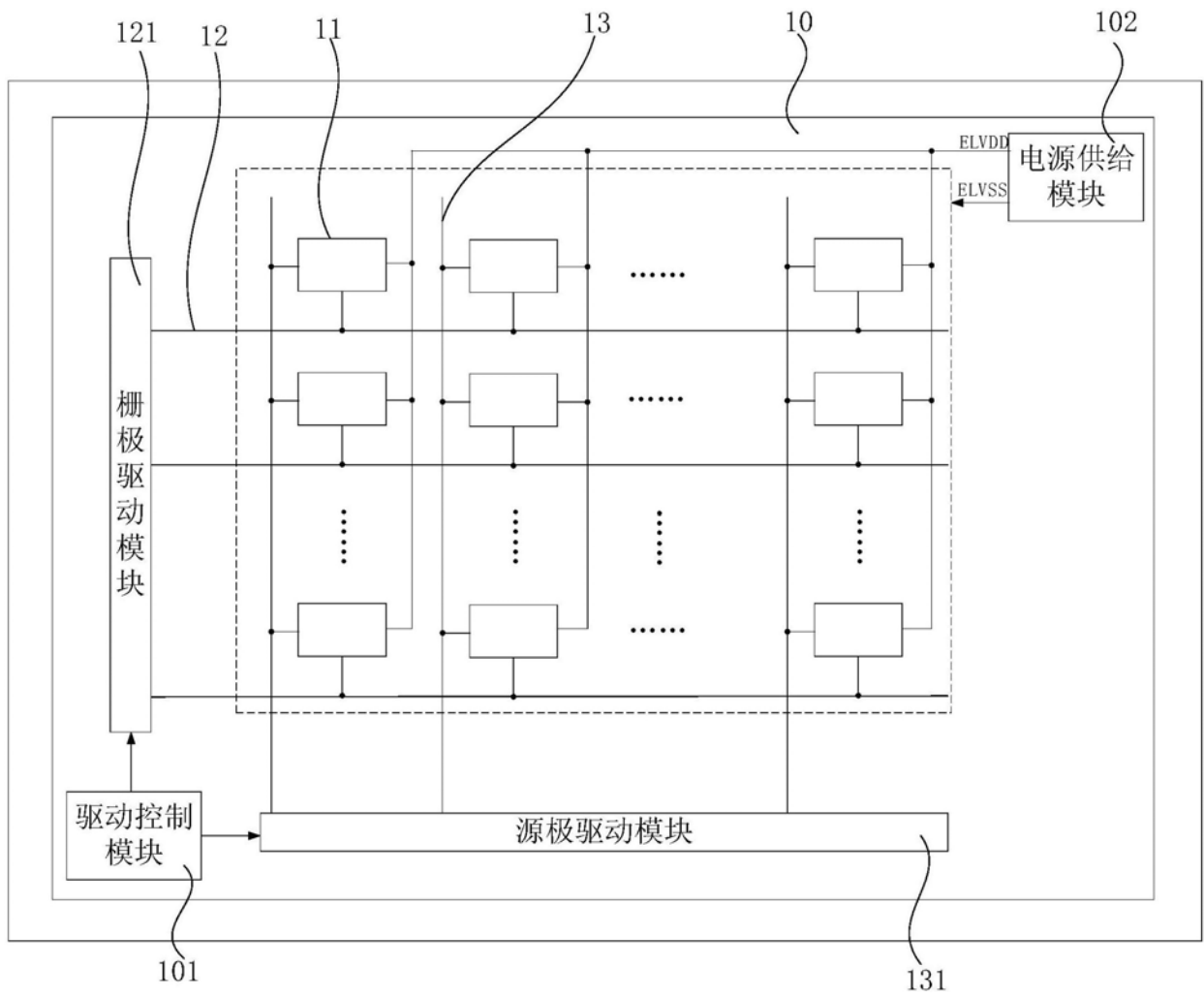


图1

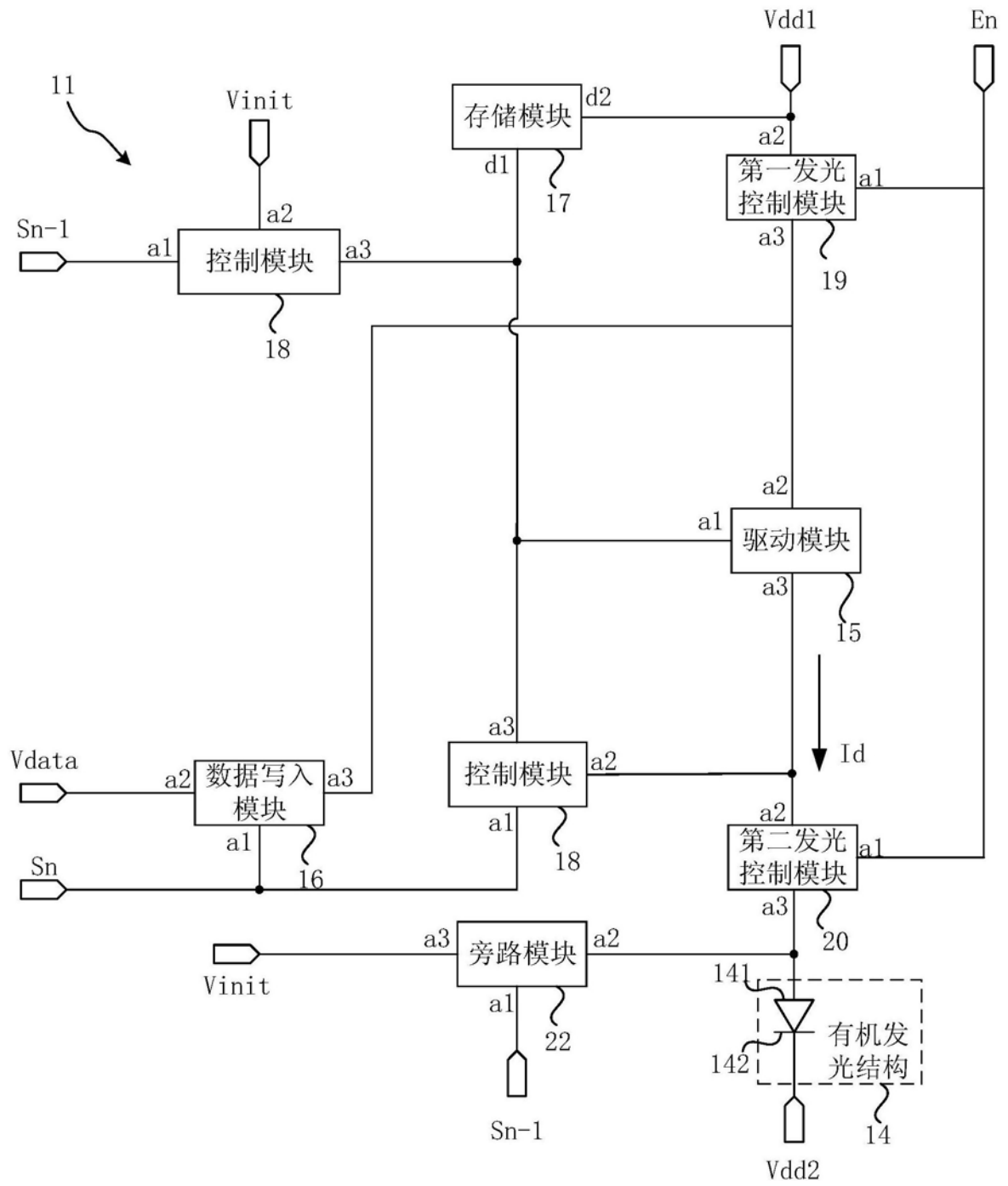


图2

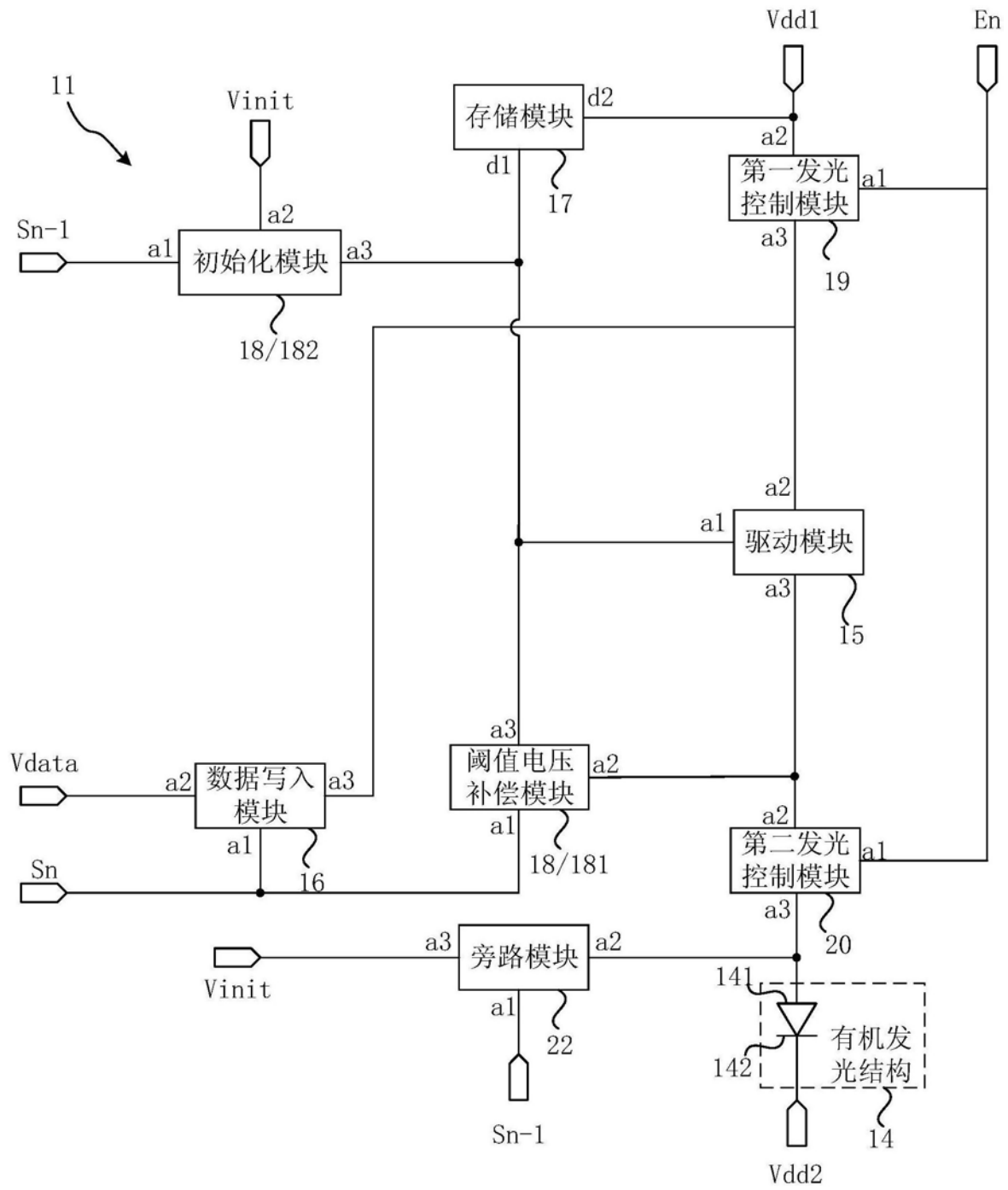


图3

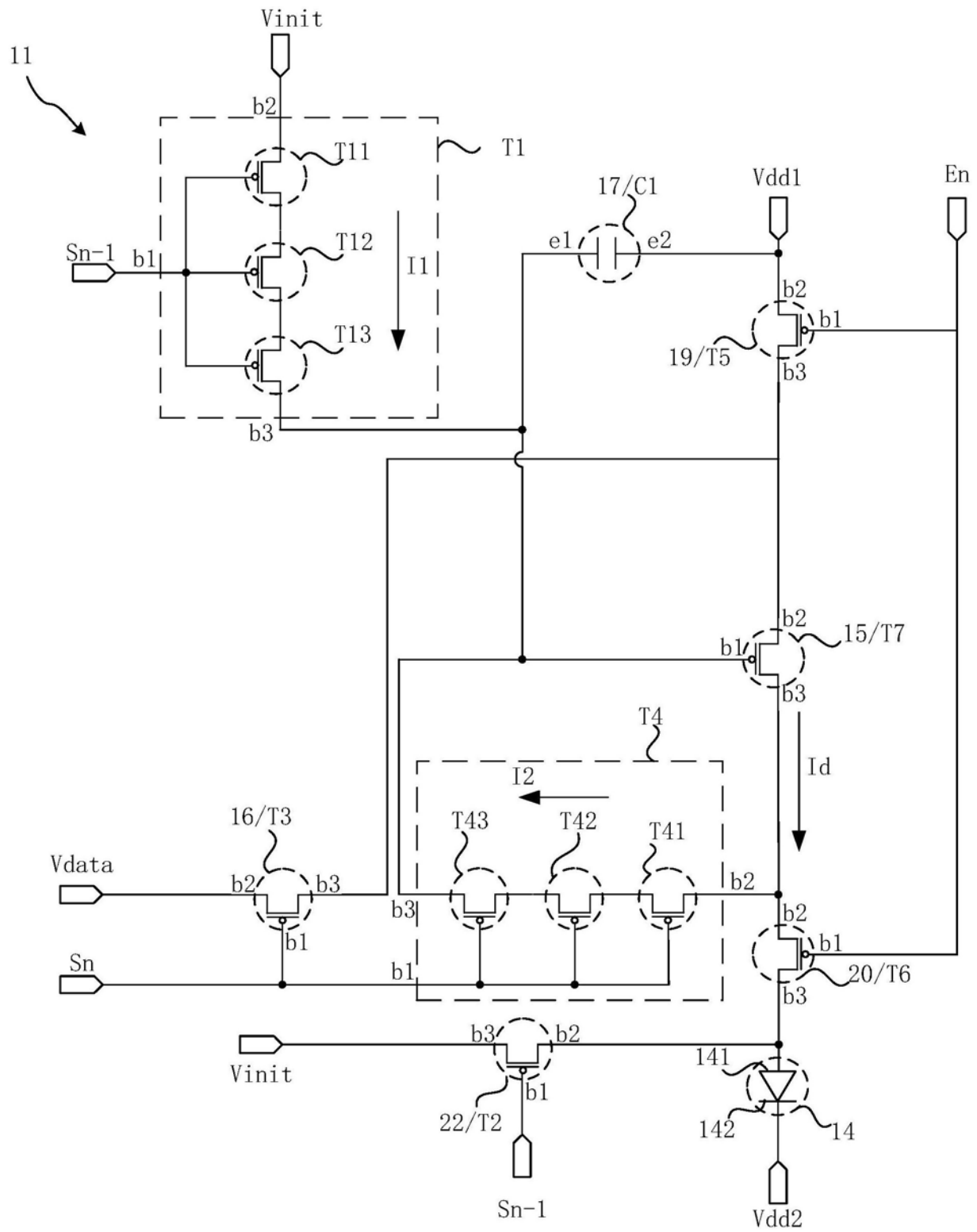


图4

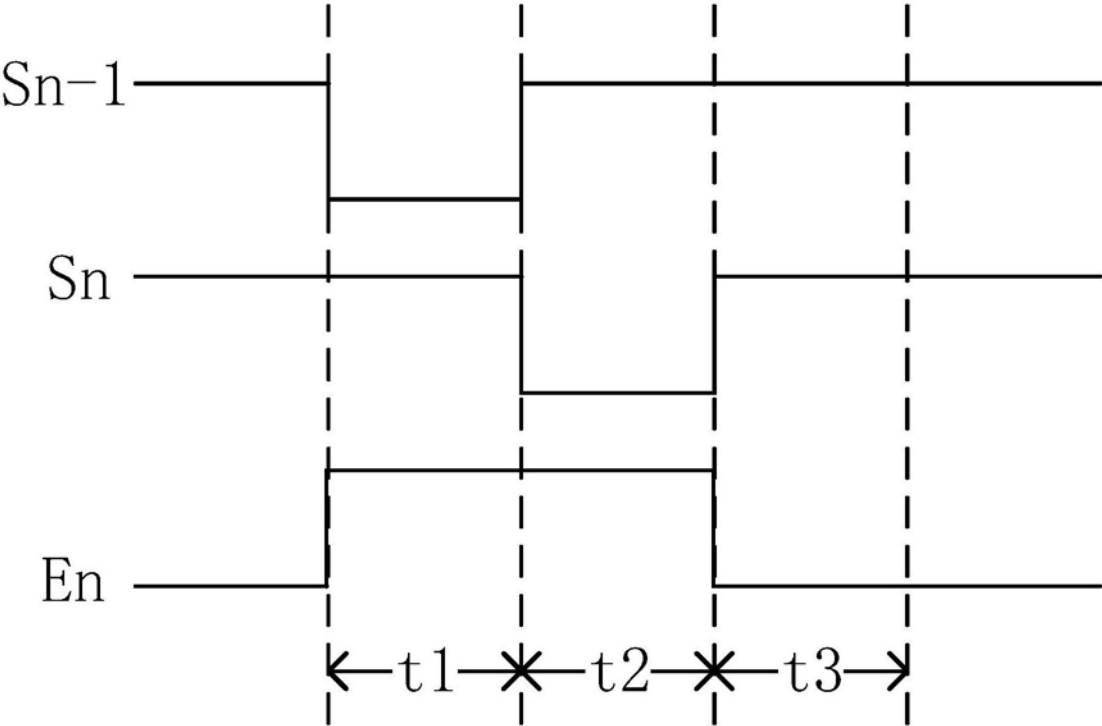


图5

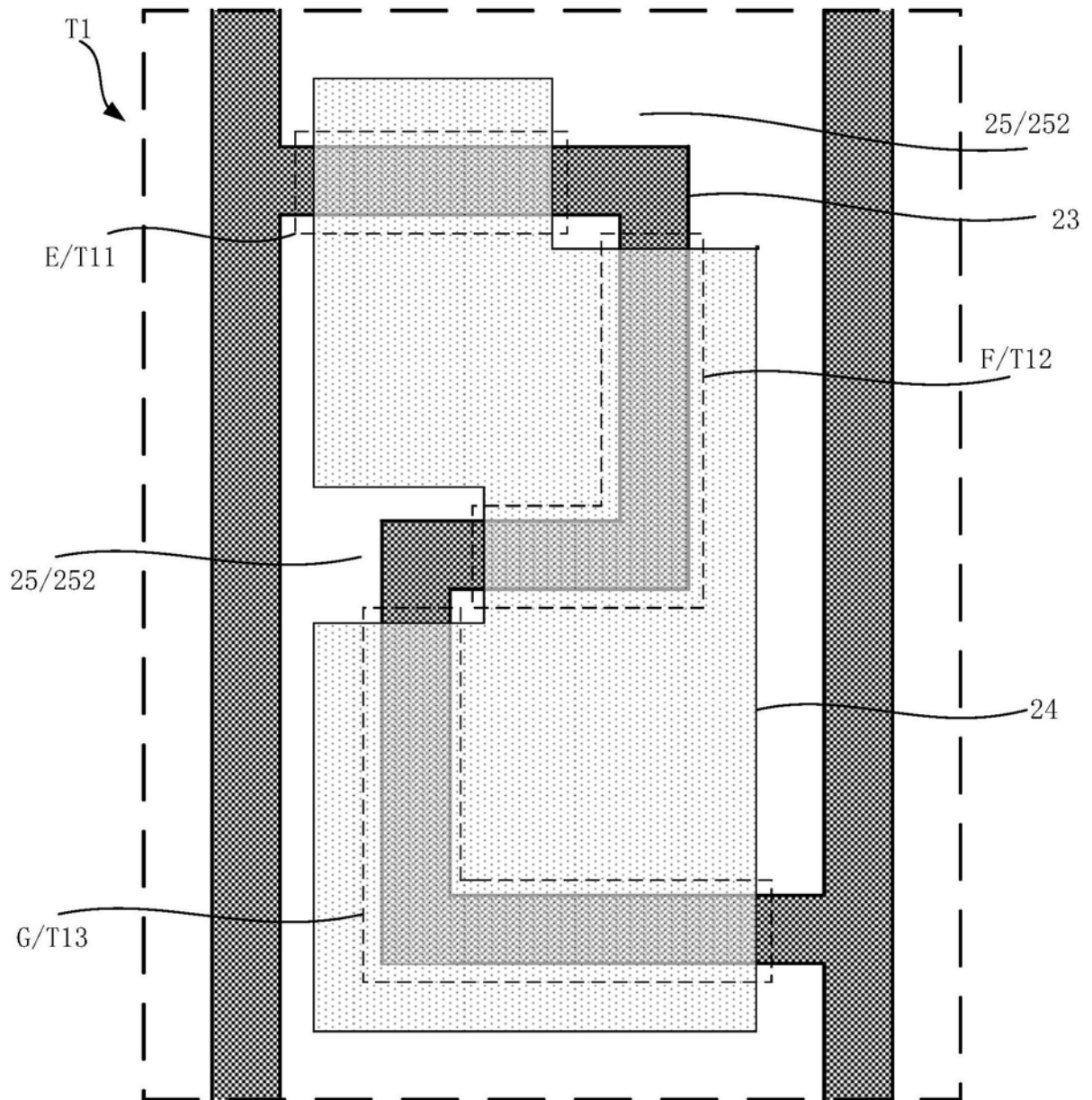


图8

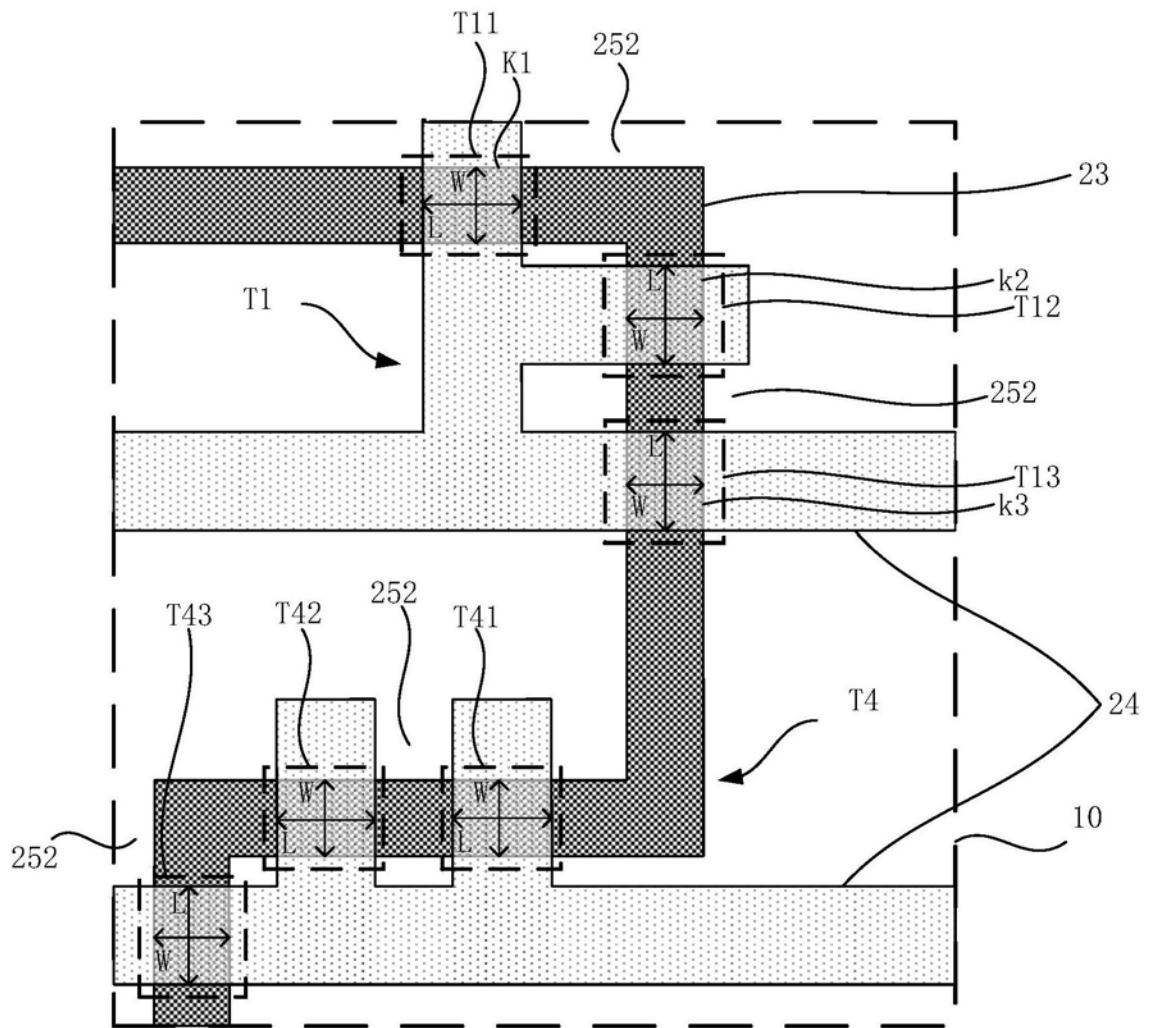


图9

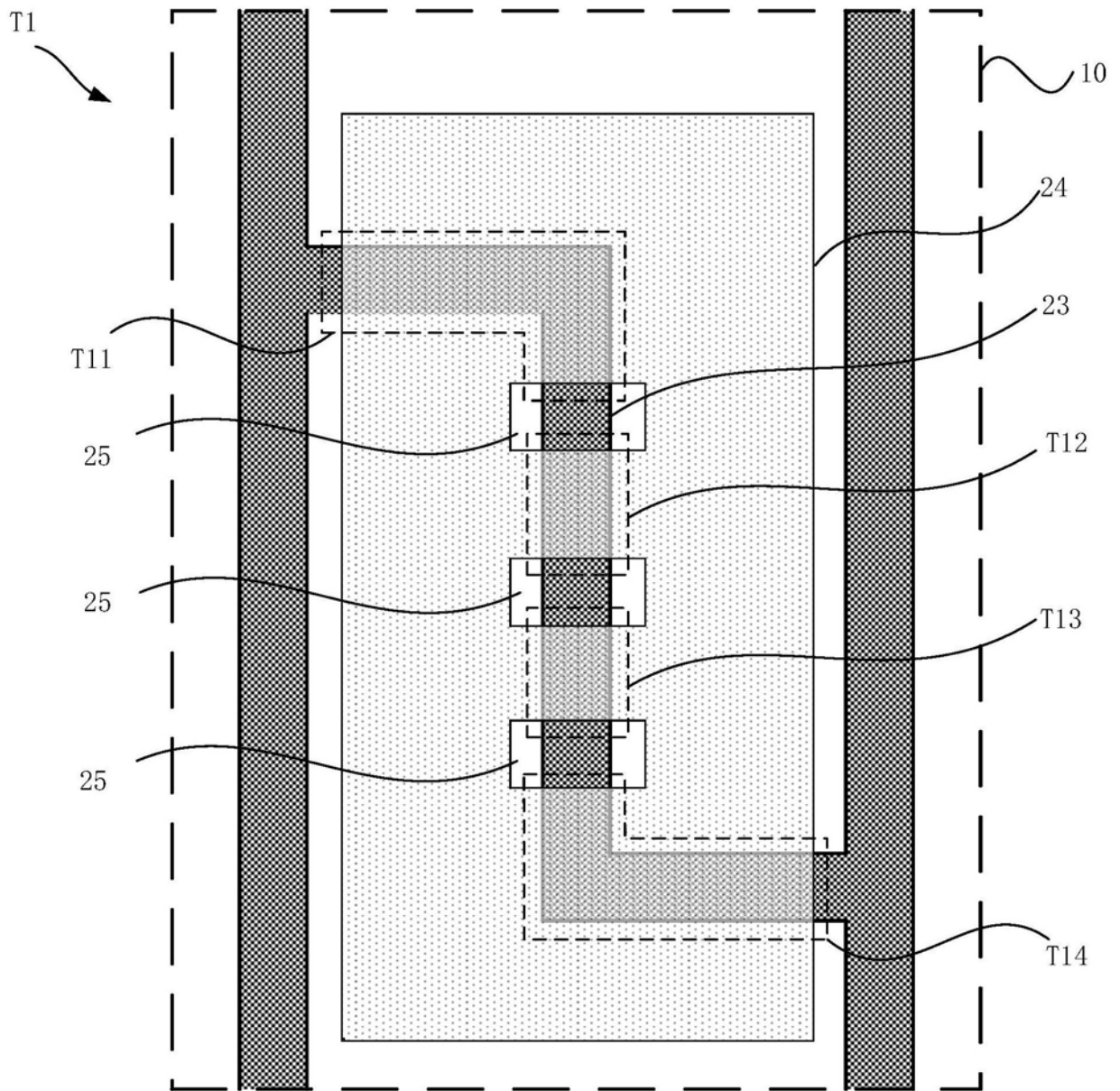


图10

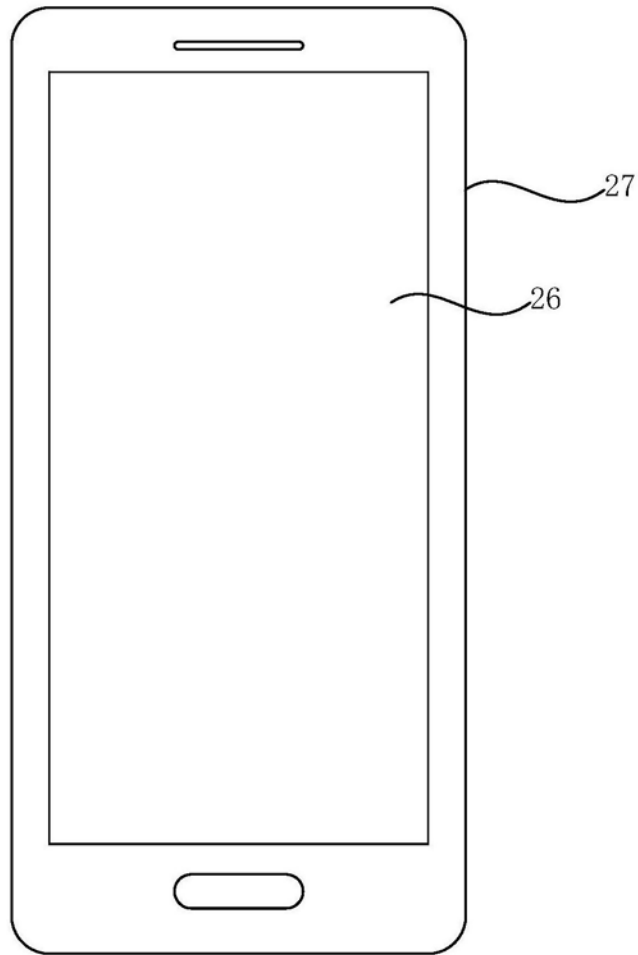


图11

专利名称(译)	一种显示面板及显示装置		
公开(公告)号	CN107481668A	公开(公告)日	2017-12-15
申请号	CN201710781008.X	申请日	2017-09-01
[标]申请(专利权)人(译)	上海天马有机发光显示技术有限公司		
申请(专利权)人(译)	上海天马有机发光显示技术有限公司		
当前申请(专利权)人(译)	上海天马有机发光显示技术有限公司		
[标]发明人	席克瑞 崔婷婷 林柏全 欧阳珺婷 周瑞渊		
发明人	席克瑞 崔婷婷 林柏全 欧阳珺婷 周瑞渊		
IPC分类号	G09G3/3208		
CPC分类号	G09G3/3208 G09G3/3233 G09G2300/0426 G09G2300/0819 G09G2300/0842 G09G2300/0861 G09G2310/0251 G09G2310/0262 G09G2320/043 G09G2320/0214		
其他公开文献	CN107481668B		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种显示面板及显示装置，显示面板中的每个像素电路包括驱动模块、有机发光结构、数据写入模块、存储模块和至少一个控制模块，数据写入模块将数据信号写入驱动模块的控制端；存储模块与驱动模块的控制端电连接，维持驱动模块在发光阶段的控制端的电压；控制模块与驱动模块的控制端电连接，在发光阶段之前将信号写入驱动模块的控制端；控制模块中的控制晶体管的连续栅极结构包括至少一个镂空结构，镂空结构在基板上的垂直投影覆盖部分连续有源层结构在基板上的垂直投影，镂空结构在基板上的投影面积大于对应该镂空结构处的连续有源层结构在基板上的投影面积。通过本发明的技术方案，改善了显示装置存在的显示不均匀的问题。

