



(12)发明专利申请

(10)申请公布号 CN 108538249 A

(43)申请公布日 2018.09.14

(21)申请号 201810654291.4

(22)申请日 2018.06.22

(71)申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

申请人 重庆京东方光电科技有限公司

(72)发明人 孙佳 陆旭 高贤永 曾凡建

(74)专利代理机构 北京律智知识产权代理有限公司 11438

代理人 王辉 阚梓瑄

(51)Int.Cl.

G09G 3/3225(2016.01)

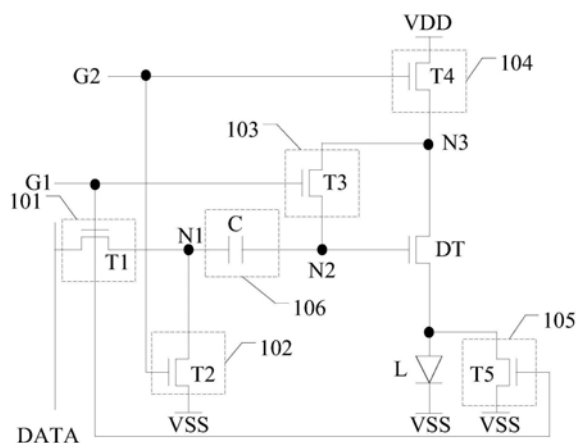
权利要求书2页 说明书9页 附图4页

(54)发明名称

像素驱动电路及方法、显示装置

(57)摘要

本公开涉及显示技术领域,尤其涉及一种像素驱动电路及像素驱动方法、显示装置。该电路包括:第一开关单元、第二开关单元、驱动晶体管、补偿单元、隔离单元、重置单元以及储能单元。本公开可消除驱动晶体管的阈值电压和导线阻抗压降对驱动电流的影响,确保各像素驱动电路输出的驱动电流一致,进而保证各像素显示亮度的均一性,另外,通过对电致发光元件的第一极进行重置,可消除上一帧信号的影响。



1. 一种像素驱动电路,用于驱动电致发光元件,其特征在于,所述像素驱动电路包括:
第一开关单元,用于响应第一扫描信号而导通,将数据信号传输至第一节点;
第二开关单元,用于响应第二扫描信号而导通,将第二电源信号传输至所述第一节点;
驱动晶体管,用于响应第二节点的信号而导通,并在第三节点的信号的作用下输出驱动电流,以驱动所述电致发光元件发光;

补偿单元,用于响应所述第一扫描信号而导通,将所述驱动晶体管的阈值电压写入所述第二节点;

隔离单元,用于响应所述第二扫描信号而导通,将第一电源信号传输至所述第三节点;

重置单元,用于响应所述第一扫描信号而导通,将所述第二电源信号传输至所述电致发光元件的第一极;

储能单元,用于存储所述数据信号和所述驱动晶体管的阈值电压。

2. 根据权利要求1所述的像素驱动电路,其特征在于,所述第一开关单元包括:

第一开关元件,控制端接收所述第一扫描信号,第一端接收所述数据信号,第二端连接所述第一节点。

3. 根据权利要求1所述的像素驱动电路,其特征在于,所述第二开关单元包括:

第二开关元件,控制端接收所述第二扫描信号,第一端连接所述第一节点,第二端接收所述第二电源信号。

4. 根据权利要求1所述的像素驱动电路,其特征在于,所述驱动晶体管的控制端连接所述第二节点,所述驱动晶体管的第一端连接所述第三节点,所述驱动晶体管的第二端连接所述电致发光元件的第一极。

5. 根据权利要求1所述的像素驱动电路,其特征在于,所述补偿单元包括:

第三开关元件,控制端接收所述第一扫描信号,第一端连接所述第三节点,第二端连接所述第二节点。

6. 根据权利要求1所述的像素驱动电路,其特征在于,所述隔离单元包括:

第四开关元件,控制端接收所述第二扫描信号,第一端接收所述第一电源信号,第二端连接所述第三节点。

7. 根据权利要求1所述的像素驱动电路,其特征在于,所述重置单元包括:

第五开关元件,控制端接收所述第一扫描信号,第一端连接所述电致发光元件的第一极,第二端接收所述第二电源信号。

8. 根据权利要求1所述的像素驱动电路,其特征在于,所述储能单元包括:

存储电容,第一端连接所述第一节点,第二端连接所述第二节点。

9. 根据权利要求1所述的像素驱动电路,其特征在于,所述像素驱动电路与第N行以及第N+1行扫描信号线连接;其中,第N行扫描信号线用于输出所述第一扫描信号,第N+1行扫描信号线用于输出所述第二扫描信号;N为正整数。

10. 一种像素驱动方法,用于驱动权利要求1所述的像素驱动电路,其特征在于,所述像素驱动方法包括:

在重置阶段,利用第一扫描信号导通第一开关单元、补偿单元以及重置单元,利用第二扫描信号导通第二开关单元和隔离单元,以使第二电源信号通过所述重置单元对电致发光元件的第一极进行重置,并将数据信号传输至第一节点,将第一电源信号传输至第二节点

以对储能单元进行充电；

在补偿阶段，利用所述第一扫描信号导通所述第一开关单元、所述补偿单元以及所述重置单元，以使所述第二节点的信号通过所述补偿单元、驱动晶体管以及所述重置单元放电至所述驱动晶体管的阈值电压；

在缓冲阶段，利用所述第一扫描信号关断所述第一开关单元、所述补偿单元以及所述重置单元，利用所述第二扫描信号关断所述第二开关单元和所述隔离单元，控制所述第一节点和所述第二节点的信号保持不变；

在发光阶段，通过所述第二扫描信号导通所述第二开关单元和所述隔离单元，将所述第一节点的所述数据信号写入所述第二节点，以使所述第二节点的信号跳变为所述数据信号与所述驱动晶体管的阈值电压之和，以及使所述驱动晶体管在所述第二节点的信号的作用下导通，并在所述第三节点的信号的作用下输出驱动电流。

11. 一种显示装置，其特征在于，包括权利要求1~9中任意一项所述的像素驱动电路。

像素驱动电路及方法、显示装置

技术领域

[0001] 本公开涉及显示技术领域,尤其涉及一种像素驱动电路及像素驱动方法、显示装置。

背景技术

[0002] 有机发光二极管(Organic Light Emitting Diode,OLED)作为一种电流型发光器件,因其所具有的自发光、快速响应、宽视角和可制作在柔性衬底上等特点越来越多地被应用于高性能显示领域当中。OLED显示装置按照驱动方式的不同可分为PMOLED(Passive Matrix Driving OLED,无源矩阵驱动有机发光二极管)和AMOLED(Active Matrix Driving OLED,有源矩阵驱动有机发光二极管)两种。由于AMOLED显示器具有低制造成本、高应答速度、省电、可用于便携式设备的直流驱动、工作温度范围大等优点,AMOLED得到了显示技术开发商日益广泛的关注。

[0003] 在现有的AMOLED显示面板中,每个发光像素都有独立的像素驱动电路为其提供驱动电流。由于各像素驱动电路中的驱动晶体管的工艺差异、以及长时间工作等原因,致使各驱动晶体管的阈值电压出现漂移和不一致的问题,进而导致各像素驱动电路输出的驱动电流不一致,从而导致显示面板中各像素发光不均匀。此外,由于各像素驱动电路与输出电源电压的驱动IC之间的导线的长度不同,因此,导线长度的不同致使的导线阻抗的不同使每一个像素驱动电路得到的电源电压不同,从而使在相同数据信号电压输入下,不同的像素有不同的电流、亮度输出,导致显示面板中各像素发光不均匀。

[0004] 因此,需要提供一种能够克服由驱动晶体管的阈值电压和导线阻抗导致的显示亮度不均匀的像素驱动电路。

[0005] 需要说明的是,在上述背景技术部分公开的信息仅用于加强对本公开的背景的理解,因此可以包括不构成对本领域普通技术人员已知的现有技术的信息。

发明内容

[0006] 本公开的目的在于提供一种像素驱动电路及像素驱动方法、显示装置,进而至少在一定程度上克服由驱动晶体管的阈值电压和导线阻抗等导致的显示亮度不均匀的问题。

[0007] 根据本公开的一个方面,提供一种像素驱动电路,用于驱动电致发光元件,所述像素驱动电路包括:

[0008] 第一开关单元,用于响应第一扫描信号而导通,将数据信号传输至第一节点;

[0009] 第二开关单元,用于响应第二扫描信号而导通,将第二电源信号传输至所述第一节点;

[0010] 驱动晶体管,用于响应第二节点的信号而导通,并在第三节点的信号的作用下输出驱动电流,以驱动所述电致发光元件发光;

[0011] 补偿单元,用于响应所述第一扫描信号而导通,将所述驱动晶体管的阈值电压写入所述第二节点;

- [0012] 隔离单元,用于响应所述第二扫描信号而导通,将第一电源信号传输至所述第三节点;
- [0013] 重置单元,用于响应所述第一扫描信号而导通,将所述第二电源信号传输至所述电致发光元件的第一极;
- [0014] 储能单元,用于存储所述数据信号和所述驱动晶体管的阈值电压。
- [0015] 在本公开的一种示例性实施例中,
- [0016] 所述第一开关单元包括:
- [0017] 第一开关元件,控制端接收所述第一扫描信号,第一端接收所述数据信号,第二端连接所述第一节点。
- [0018] 在本公开的一种示例性实施例中,
- [0019] 所述第二开关单元包括:
- [0020] 第二开关元件,控制端接收所述第二扫描信号,第一端连接所述第一节点,第二端接收所述第二电源信号。
- [0021] 在本公开的一种示例性实施例中,
- [0022] 所述驱动晶体管,控制端连接所述第二节点,第一端连接所述第三节点,第二端连接所述电致发光元件的第一极。
- [0023] 在本公开的一种示例性实施例中,
- [0024] 所述补偿单元包括:
- [0025] 第三开关元件,控制端接收所述第一扫描信号,第一端连接所述第三节点,第二端连接所述第二节点。
- [0026] 在本公开的一种示例性实施例中,
- [0027] 所述隔离单元包括:
- [0028] 第四开关元件,控制端接收所述第二扫描信号,第一端接收所述第一电源信号,第二端连接所述第三节点。
- [0029] 在本公开的一种示例性实施例中,
- [0030] 所述重置单元包括:
- [0031] 第五开关元件,控制端接收所述第一扫描信号,第一端连接所述电致发光元件的第一极,第二端接收所述第二电源信号。
- [0032] 在本公开的一种示例性实施例中,
- [0033] 所述储能单元包括:
- [0034] 存储电容,第一端连接所述第一节点,第二端连接所述第二节点。
- [0035] 在本公开的一种示例性实施例中,所述像素驱动电路与第N行以及第N+1行扫描信号线连接;其中,第N行扫描信号线用于输出所述第一扫描信号,第N+1行扫描信号线用于输出所述第二扫描信号;N为正整数。
- [0036] 根据本公开的一个方面,提供一种像素驱动方法,用于驱动上述任意一项所述的像素驱动电路,所述像素驱动方法包括:
- [0037] 在重置阶段,利用第一扫描信号导通第一开关单元、补偿单元以及重置单元,利用第二扫描信号导通第二开关单元和隔离单元,以使第二电源信号通过所述重置单元对电致发光元件的第一极进行重置,并将数据信号传输至第一节点,将第一电源信号传输至第二

节点以对储能单元进行充电；

[0038] 在补偿阶段，利用所述第一扫描信号导通所述第一开关单元、所述补偿单元以及所述重置单元，以使所述第二节点的信号通过所述补偿单元、驱动晶体管以及所述重置单元放电至所述驱动晶体管的阈值电压；

[0039] 在缓冲阶段，利用所述第一扫描信号关断所述第一开关单元、所述补偿单元以及所述重置单元，利用所述第二扫描信号关断所述第二开关单元和所述隔离单元，控制所述第一节点和所述第二节点的信号保持不变；

[0040] 在发光阶段，通过所述第二扫描信号导通所述第二开关单元和所述隔离单元，将所述第一节点的所述数据信号写入所述第二节点，以使所述第二节点的信号跳变为所述数据信号与所述驱动晶体管的阈值电压之和，以及使所述驱动晶体管在所述第二节点的信号的作用下导通，并在所述第三节点的信号的作用下输出驱动电流。

[0041] 根据本公开的一个方面，提供一种显示装置，包括上述任意一项所述的像素驱动电路。

[0042] 本公开一种示例性实施例提供的一种像素驱动电路及像素驱动方法、显示装置，该像素驱动电路包括第一开关单元、第二开关单元、驱动晶体管、补偿单元、隔离单元、重置单元以及储能单元。在该像素驱动电路工作的过程中，一方面，在补偿阶段，通过导通补偿单元和重置单元，以使第二节点的信号通过补偿单元、驱动晶体管和重置单元放电至驱动晶体管的阈值电压，即将驱动晶体管的阈值电压写入第二节点，以对驱动晶体管的阈值电压进行补偿，消除驱动晶体管的阈值电压对驱动电流的影响，确保各像素驱动电路输出的驱动电流一致，进而保证各像素显示亮度的均一性；另一方面，由于像素驱动电路输出的驱动电流与第一电源信号无关，因此消除导线阻抗压降对各像素显示亮度的影响，确保各像素驱动电路输出的驱动电流一致，保证各像素显示亮度的均一性；又一方面，在重置阶段，通过导通重置单元使第二电源信号通过重置单元传输至电致发光元件的第一极，以对电致发光元件的第一极进行重置，以消除上一帧信号的影响；再一方面，由于仅在发光阶段驱动电致发光元件发光，在其他阶段电致发光元件不发光，因此，增加了像素的对比度，同时由于像素驱动电路的时序图简单，因此抗干扰能力强；再一方面，由于在重置阶段，通过导通隔离单元和补偿单元，将第一电源信号传输至第二节点以对储能单元进行充电，即通过第一电源信号对储能单元进行充电，极大的缩短了充电时间，提高了充电效率。

[0043] 需要说明的是，在上述背景技术部分公开的信息仅用于加强对本公开的背景的理解，因此可以包括不构成对本领域普通技术人员已知的现有技术的信息。

附图说明

[0044] 通过参照附图来详细描述其示例性实施例，本公开的上述和其它特征及优点将变得更加明显。显而易见地，下面描述中的附图仅仅是本公开的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。在附图中：

[0045] 图1为本公开一种像素驱动电路的示意图；

[0046] 图2为本公开一示例性实施例中提供的像素驱动电路的工作时序图；

[0047] 图3为本公开一示例性实施例中提供的像素驱动电路在重置阶段的等效电路图；

- [0048] 图4为本公开一示例性实施例中提供的像素驱动电路在补偿阶段的等效电路图；
[0049] 图5为本公开一示例性实施例中提供的像素驱动电路在缓冲阶段的等效电路图；
[0050] 图6为本公开一示例性实施例中提供的像素驱动电路在发光阶段的等效电路图。

具体实施方式

[0051] 现在将参考附图更全面地描述示例实施例。然而，示例实施例能够以多种形式实施，且不应被理解为限于在此阐述的实施例；相反，提供这些实施例使得本公开将全面和完整，并将示例实施例的构思全面地传达给本领域的技术人员。所描述的特征、结构或特性可以以任何合适的方式结合在一个或更多实施例中。在下面的描述中，提供许多具体细节从而给出对本公开的实施例的充分理解。然而，本领域技术人员将意识到，可以实践本公开的技术方案而没有所述特定细节中的一个或更多，或者可以采用其它的方法、组元、材料、装置、步骤等。在其它情况下，不详细示出或描述公知技术方案以避免模糊本公开的各方面。

[0052] 此外，附图仅为本公开的示意性图解，并非一定是按照比例绘制。图中相同的附图标记标识相同或相似的部分，因而将省略对它们的重复描述。

[0053] 本示例实施方式中提供了一种像素驱动电路，用于驱动电致发光元件，参照图1所示，该像素驱动电路可以包括：第一开关单元101、第二开关单元102、驱动晶体管DT、补偿单元103、隔离单元104、重置单元105和储能单元106，其中：第一开关单元101，可以用于响应第一扫描信号G1而导通，将数据信号DATA传输至第一节点N1。第二开关单元102，可以用于响应第二扫描信号G2而导通，将第二电源信号VSS传输至所述第一节点N1。驱动晶体管DT，可以用于响应第二节点N2的信号而导通，并在第三节点N3的信号的作用下输出驱动电流，以驱动所述电致发光元件L发光。补偿单元103，可以用于响应所述第一扫描信号G1而导通，将所述驱动晶体管DT的阈值电压VTH写入所述第二节点N2。隔离单元104，可以用于响应所述第二扫描信号G2而导通，将第一电源信号VDD传输至所述第三节点N3。重置单元105，可以用于响应所述第一扫描信号G1而导通，将所述第二电源信号VSS传输至所述电致发光元件L的第一极。储能单元106，可以用于存储所述数据信号DATA和所述驱动晶体管DT的阈值电压VTH。

[0054] 在该像素驱动电路工作的过程中，一方面，在补偿阶段，通过导通补偿单元103和重置单元105，以使第二节点N2的信号通过补偿单元103、驱动晶体管DT和重置单元105放电至驱动晶体管DT的阈值电压VTH，即将驱动晶体管DT的阈值电压VTH写入第二节点N2，以对驱动晶体管DT的阈值电压VTH进行补偿，消除驱动晶体管DT的阈值电压VTH对驱动电流的影响，确保各像素驱动电路输出的驱动电流一致，进而保证各像素显示亮度的均一性；另一方面，由于像素驱动电路输出的驱动电流与第一电源信号VDD无关，因此消除导线阻抗压降对各像素显示亮度的影响，确保各像素驱动电路输出的驱动电流一致，保证各像素显示亮度的均一性；又一方面，在重置阶段，通过导通重置单元105使第二电源信号VSS通过重置单元105传输至电致发光元件L的第一极，以对电致发光元件L的第一极进行重置，以消除上一帧信号的影响；再一方面，由于仅在发光阶段驱动电致发光元件L发光，在其他阶段电致发光元件L不发光，因此，增加了像素的对比度，同时由于像素驱动电路的时序图简单，因此抗干扰能力强；再一方面，由于在重置阶段，通过导通隔离单元104和补偿单元103，将第一电源信号VDD传输至第二节点N2以对储能单元106进行充电，即通过第一电源信号VDD对储能单

元106进行充电,极大的缩短了充电时间,提高了充电效率。

[0055] 下面,如图1所示,以第一开关单元101包括第一开关元件T1,第二开关单元102包括第二开关元件T2,补偿单元103包括第三开关元件T3,隔离单元104包括第四开关元件T4,重置单元105包括第五开关元件T5,储能单元106包括存储电容C,且第一开关元件至第五开关元件(T1~T5)和驱动晶体管DT均包括有控制端、第一端和第二端为例上述像素驱动电路的具体结构和连接方式进行说明。

[0056] 第一开关元件T1的控制端接收所述第一扫描信号G1,第一开关元件T1的第一端接收所述数据信号DATA,第一开关元件T1的第二端连接所述第一节点N1。第二开关元件T2的控制端接收所述第二扫描信号G2,第二开关元件T2的第一端连接所述第一节点N1,第二开关元件T2的第二端接收所述第二电源信号VSS。驱动晶体管DT的控制端连接所述第二节点N2,驱动晶体管DT的第一端连接所述第三节点N3,驱动晶体管DT的第二端连接所述电致发光元件L的第一极。第三开关元件T3的控制端接收所述第一扫描信号G1,第三开关元件T3的第一端连接所述第三节点N3,第三开关元件T3的第二端连接所述第二节点N2。第四开关元件T4的控制端接收所述第二扫描信号G2,第四开关元件T4的第一端接收所述第一电源信号VDD,第四开关元件T4的第二端连接所述第三节点N3。第五开关元件T5的控制端接收所述第一扫描信号G1,第五开关元件T5的第一端连接所述电致发光元件L的第一极,第五开关元件T5的第二端接收所述第二电源信号VSS。存储电容C的第一端连接所述第一节点N1,存储电容C的第二端连接所述第二节点N2。

[0057] 在本示例性实施例中,第一开关元件至第五开关元件(T1~T5)均可以分别对应第一开关晶体管至第五开关晶体管。各开关晶体管均分别具有控制端、第一端和第二端。各开关晶体管的控制端可以为栅极、各开关晶体管的第一端可以为源极、各开关晶体管的第二端可以为漏极;或者,各开关晶体管的控制端可以为栅极、各开关晶体管的第一端可以为漏极、各开关晶体管的第一端可以为源极。例如,在开关晶体管为N型薄膜晶体管时,即在上述开关元件均为N型薄膜晶体管(即第一开关元件至第五开关元件(T1~T5)均N型薄膜晶体管)时,所述开关元件的第一端为漏极,所述开关元件的第二端为源极,所述开关元件的控制端为栅极。再例如,在开关晶体管为P型薄膜晶体管时,即在上述开关元件均为P型薄膜晶体管(即第一开关元件至第五开关元件(T1~T5)均P型薄膜晶体管)时,所述开关元件的第一端为源极,所述开关元件的第二端为漏极,所述开关元件的控制端为栅极。所述薄膜晶体管可以为非晶硅薄膜晶体管、多晶硅薄膜晶体管以及非晶-氧化铟镓锌薄膜晶体管中的一种。

[0058] 此外,各开关晶体管可以为增强型晶体管或者耗尽型晶体管,本示例性实施例对此不作特殊限定。需要说明的是,由于开关晶体管的源极和漏极对称,因此,开关晶体管的源极、漏极可以互换。

[0059] 所述驱动晶体管DT具有控制端、第一端以及第二端。例如,驱动晶体管DT的控制端可以为栅极,驱动晶体管DT的第一端可以为源极、驱动晶体管DT的第二端可以为漏极。再例如,驱动晶体管DT的控制端可以为栅极,驱动晶体管DT的第一端可以为漏极,驱动晶体管DT的第二端可以为源极。此外,驱动晶体管DT可以为增强型驱动晶体管或耗尽型驱动晶体管,本示例性实施例对此不作特殊限定。

[0060] 所述存储电容C的类型可以根据具体的电路进行选择。例如,可以为MOS电容、金属

电容或双多晶电容等,本示例性实施例对此不作特殊限定。

[0061] 所述电致发光元件L为电流驱动型电致发光元件,由流经驱动晶体管DT的电流控制其进行发光,例如,OLED,但本示例性实施例中的电致发光元件L不限于此。此外,电致发光元件L具有第一极和第二极。电致发光元件L的第一极可以为阳极,电致发光元件L的第二极可以为阴极;或者,电致发光元件L的第一极可以为阴极,电致发光元件L的第二极可以为阳极。

[0062] 在阵列排布的多个像素驱动电路中,为了复用各像素驱动电路中的第一扫描信号G1和第二扫描信号G2,以简化阵列排布的多个像素驱动电路的电路结构以及实现逐行扫描。所述像素驱动电路与第N行以及第N+1行扫描信号线连接;其中,第N行扫描信号线用于输出所述第一扫描信号G1,第N+1行扫描信号线用于输出所述第二扫描信号G2;N为正整数。具体的,像素驱动电路中的第一开关单元101、补偿单元103、重置单元105连接第N行扫描信号线,第二开关单元102和隔离单元104连接第N+1行扫描信号线。

[0063] 在本公开的示例性实施例中,还提供了一种像素驱动方法,用于驱动如图1所示的像素驱动电路。该像素驱动方法可以包括:

[0064] 在重置阶段,利用第一扫描信号导通第一开关单元、补偿单元以及重置单元,利用第二扫描信号导通第二开关单元和隔离单元,以使第二电源信号通过所述重置单元对电致发光元件的第一极进行重置,并将数据信号传输至第一节点,将第一电源信号传输至第二节点以对储能单元进行充电;

[0065] 在补偿阶段,利用所述第一扫描信号导通所述第一开关单元、所述补偿单元以及所述重置单元,以使所述第二节点的信号通过所述补偿单元、驱动晶体管以及所述重置单元放电至所述驱动晶体管的阈值电压;

[0066] 在缓冲阶段,利用所述第一扫描信号关断所述第一开关单元、所述补偿单元以及所述重置单元,利用所述第二扫描信号关断所述第二开关单元和所述隔离单元,控制所述第一节点和所述第二节点的信号保持不变;

[0067] 在发光阶段,通过所述第二扫描信号导通所述第二开关单元和所述隔离单元,将所述第一节点的所述数据信号写入所述第二节点,以使所述第二节点的信号跳变为所述数据信号与所述驱动晶体管的阈值电压之和,以及使所述驱动晶体管在所述第二节点的信号的作用下导通,并在所述第三节点的信号的作用下输出驱动电流。

[0068] 下面,结合图2所示的像素驱动电路的工作时序图对图1中的像素驱动电路的工作过程加以详细的说明。以所述第一开关单元101包括第一开关元件T1,所述第二开关单元102包括第二开关元件T2,所述补偿单元103包括第三开关元件T3,所述隔离单元104包括第四开关元件T4,所述重置单元105包括第五开关元件T5,所述储能单元106包括存储电容C,且开关元件均为N型薄膜晶体管,即第一开关元件至第五开关元件(T1~T5)均为N型薄膜晶体管为例。由于开关元件均为N型薄膜晶体管,因此,所述开关元件的第一端为漏极,所述开关元件的第二端为源极,且开关元件的导通信号均为高电平信号,开关元件的关断信号均为低电平信号,即第一开关单元101、第二开关单元102、补偿单元103、隔离单元104、重置单元105的导通信号均为高电平信号,第一开关单元101、第二开关单元102、补偿单元103、隔离单元104、重置单元105的关断信号均为低电平信号。第一电源信号VDD为高电平,第二电源信号VSS为低电平,需要说明的是,此时第二电源信号VSS的电位为0电位。

[0069] 在重置阶段(即 t_1 时间段),利用第一扫描信号G1导通第一开关单元101、补偿单元103以及重置单元105,利用第二扫描信号G2导通第二开关单元102和隔离单元104,以使第二电源信号VSS通过所述重置单元105对电致发光元件L的第一极进行重置,并将数据信号DATA传输至第一节点N1,将第一电源信号VDD传输至第二节点N2以对储能单元106进行充电。在本示例性实施例中,第一扫描信号G1和第二扫描信号G2均为高电平信号,如图3所示,第一开关单元101、补偿单元103、重置单元105、第二开关单元102、隔离单元104均导通。第一电源信号VDD通过隔离单元104和补偿单元103传输至第二节点N2,以对储能单元106进行充电,即通过第一电源信号VDD对储能单元106进行充电,极大的缩短了充电时间,提高了充电效率。此时第二节点N2的信号为第一电源信号VDD。数据信号DATA通过第一开关单元101传输至第一节点N1,以对储能单元106进行充电,此时第一节点N1的信号为数据信号DATA。第二电源信号VSS通过重置单元105传输至电致发光元件L的第一极,以对电致发光元件L的第一极进行重置,以消除上一帧信号的影响。

[0070] 在补偿阶段(即 t_2 时间段),利用所述第一扫描信号G1导通所述第一开关单元101、所述补偿单元103以及所述重置单元105,以使所述第二节点N2的信号通过所述补偿单元103、驱动晶体管DT以及所述重置单元105放电至所述驱动晶体管DT的阈值电压 V_{TH} 。在本示例性实施例中,第一扫描信号G1为高电平信号,第二扫描信号G2为低电平信号,如图4所示,第一开关单元101、补偿单元103以及重置单元105均导通,第二开关单元102和隔离单元104均关断。第二节点N2的信号通过补偿单元103、驱动晶体管DT和重置单元105放电至驱动晶体管DT的阈值电压 V_{TH} ,即第二节点N2的信号从第一电源信号VDD放电至驱动晶体管DT的阈值电压 V_{TH} 。此时,由于第一开关单元101导通,因此第一节点N1信号仍为数据信号DATA。

[0071] 在缓冲阶段(即 t_3 时间段),利用所述第一扫描信号G1关断所述第一开关单元101、所述补偿单元103以及所述重置单元105,利用所述第二扫描信号G2关断所述第二开关单元102和所述隔离单元104,控制所述第一节点N1和所述第二节点N2的信号保持不变。在本示例性实施例中,第一扫描信号G1和第二扫描信号G2均为低电平,如图5所示,所述第一开关单元101、第二开关单元102、补偿单元103、隔离单元104、重置单元105均关断。此时第一节点N1的信号仍保持为数据信号DATA,第二节点N2的信号仍保持为驱动晶体管DT的阈值电压 V_{TH} 。

[0072] 在发光阶段(即 t_4 时间段),通过所述第二扫描信号G2导通所述第二开关单元102和所述隔离单元104,将所述第一节点N1的所述数据信号DATA写入所述第二节点N2,以使所述第二节点N2的信号跳变为所述数据信号DATA与所述驱动晶体管DT的阈值电压 V_{TH} 之和,以及使所述驱动晶体管DT在所述第二节点N2的信号的作用下导通,并在所述第三节点N3的信号的作用下输出驱动电流。在本示例性实施例中,第一扫描信号G1为低电平,第二扫描信号G2为高电平。如图6所示,第二开关单元102和隔离单元104均导通,第一开关单元101、重置单元105以及补偿单元103均关断。第一电源信号VDD通过隔离单元104传输至第三节点N3,第二电源信号VSS通过第二开关单元102传输至第一节点N1,即第一节点N1的信号从数据信号DATA突变为第二电源信号VSS,即第一节点N1的信号从数据信号DATA突变为0电位,第一节点N1的信号的变化量为 $|DATA|$ 。由于储能单元106中的存储电容C的自举作用,在第一节点N1的信号发生突变时,第二节点N2的信号也同时发生突变,因此,此时第二节点N2的信号突变为 $|DATA|+V_{TH}$ 。在此情况下,驱动晶体管DT在第二节点N2的信号(即 $|DATA|+V_{TH}$)

的作用下导通,并在第三节点N3的信号(即第一电源信号VDD)的作用下输出驱动电流,以驱动电致发光元件发光。此时,电致发光元件L的第一极的电压变为电致发光元件L的导通电压VL。

[0073] 在此基础上,根据驱动晶体管DT的驱动电流的计算公式:

$$[0074] \quad I_{on} = K \times (V_{gs} - V_{TH})^2 = K \times (V_g - V_s - V_{TH})^2$$

$$[0075] \quad = K \times (|DATA| + V_{TH} - V_L - V_{TH})^2$$

$$[0076] \quad = K \times (|DATA| - V_L)^2$$

[0077] 其中, V_{gs} 为驱动晶体管DT的栅极和源极之间的电压差、 V_g 为驱动晶体管DT的栅极电压、 V_s 为驱动晶体管DT的源极电压、 V_{TH} 为驱动晶体管DT的阈值电压。

[0078] 由此可知,驱动电流与驱动晶体管DT的阈值电压 V_{TH} 和第一电源信号VDD的电压均无关。因此,在补偿阶段(即 t_2 时间段),通过导通补偿单元103和重置单元105,以使第二节点N2的信号通过补偿单元103、驱动晶体管DT和重置单元105放电至驱动晶体管DT的阈值电压 V_{TH} ,即将驱动晶体管DT的阈值电压 V_{TH} 写入第二节点N2,以对驱动晶体管DT的阈值电压 V_{TH} 进行补偿,消除驱动晶体管DT的阈值电压 V_{TH} 对驱动电流的影响,确保各像素驱动电路输出的驱动电流一致,进而保证各像素显示亮度的均一性;另外,也消除了导线阻抗压降对各像素显示亮度的影响,确保各像素驱动电路输出的驱动电流一致,保证各像素显示亮度的均一性;此外,由于仅在发光阶段(即 t_4 时间段)驱动电致发光元件L发光,在其他阶段电致发光元件L不发光,因此,增加了像素的对比度,同时由于像素驱动电路的时序图简单,因此抗干扰能力强。

[0079] 需要说明的是:在上述具体的实施例中,所有开关元件均为N型薄膜晶体管;但本领域技术人员容易根据本公开所提供的像素驱动电路得到所有开关元件均为P型薄膜晶体管的像素驱动电路。在本公开的一种示例性实施方式中,所有开关元件可以均为P型薄膜晶体管,由于所有开关元件均为P型薄膜晶体管,因此,所述开关元件的第一端为源极,所述开关元件的第二端为漏极。所有所述开关元件的导通信号均为低电平信号。采用全P型薄膜晶体管具有以下优点:例如对噪声抑制力强;例如由于是低电平导通,而充电管理中低电平容易实现;例如P型薄膜晶体管制程简单,相对价格较低;例如P型薄膜晶体管的稳定性更好等等。当然,本公开所提供的像素驱动电路也可以改为CMOS(Complementary Metal Oxide Semiconductor,互补金属氧化物半导体)电路等,并不局限于本实施例中所提供的像素驱动电路,这里不再赘述。

[0080] 本示例实施方式还提供一种显示装置,包括上述的像素驱动电路。该显示装置包括:多条扫描线,用于提供扫描信号;多条数据线,用于提供数据信号;多个像素驱动电路,电连接于上述的扫描线和数据线;其中至少之一的像素驱动电路包括本示例实施方式中的上述任一像素驱动电路。其中,所述显示装置例如可以包括手机、平板电脑、电视机、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。由于在补偿阶段,通过导通补偿单元和重置单元,以使第二节点N2的信号通过补偿单元、驱动晶体管和重置单元放电至驱动晶体管的阈值电压,即将驱动晶体管的阈值电压写入第二节点,以对驱动晶体管的阈值电压进行补偿,消除驱动晶体管的阈值电压对驱动电流的影响,确保各像素驱动电路输出的驱动电流一致,进而保证各像素显示亮度的均一性;另外,由于像素驱动电路输出的驱动电流与第一电源信号无关,因此消除导线阻抗压降对各像素显示亮度的影响,确保各像素

驱动电路输出的驱动电流一致,保证各像素显示亮度的均一性;再另外,在重置阶段,通过导通重置单元使第二电源信号通过重置单元传输至电致发光元件的第一极,以对电致发光元件的第一极进行重置,以消除上一帧信号的影响;此外,由于仅在发光阶段驱动电致发光元件发光,在其他阶段电致发光元件不发光,因此,增加了像素的对比度,同时由于像素驱动电路的时序图简单,因此抗干扰能力强;再另外,由于在重置阶段,通过导通隔离单元和补偿单元,将第一电源信号传输至第二节点以对储能单元进行充电,即通过第一电源信号对储能单元进行充电,极大的缩短了充电时间,提高了充电效率。

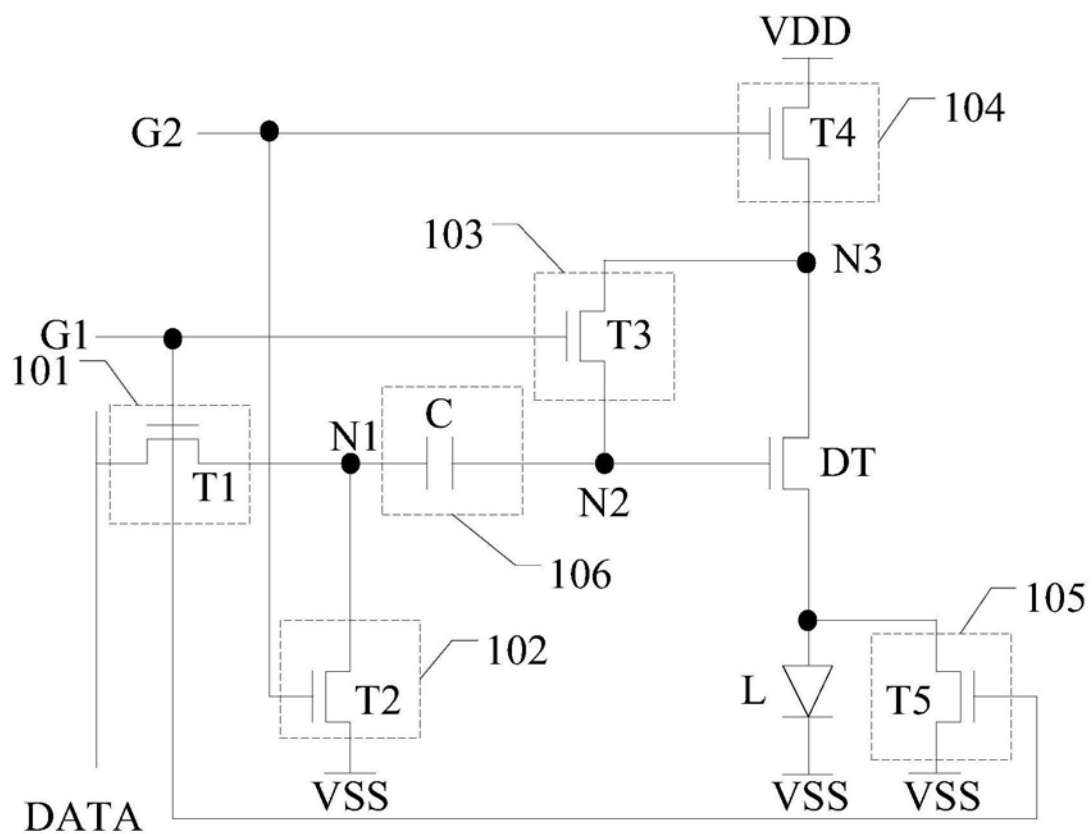


图1

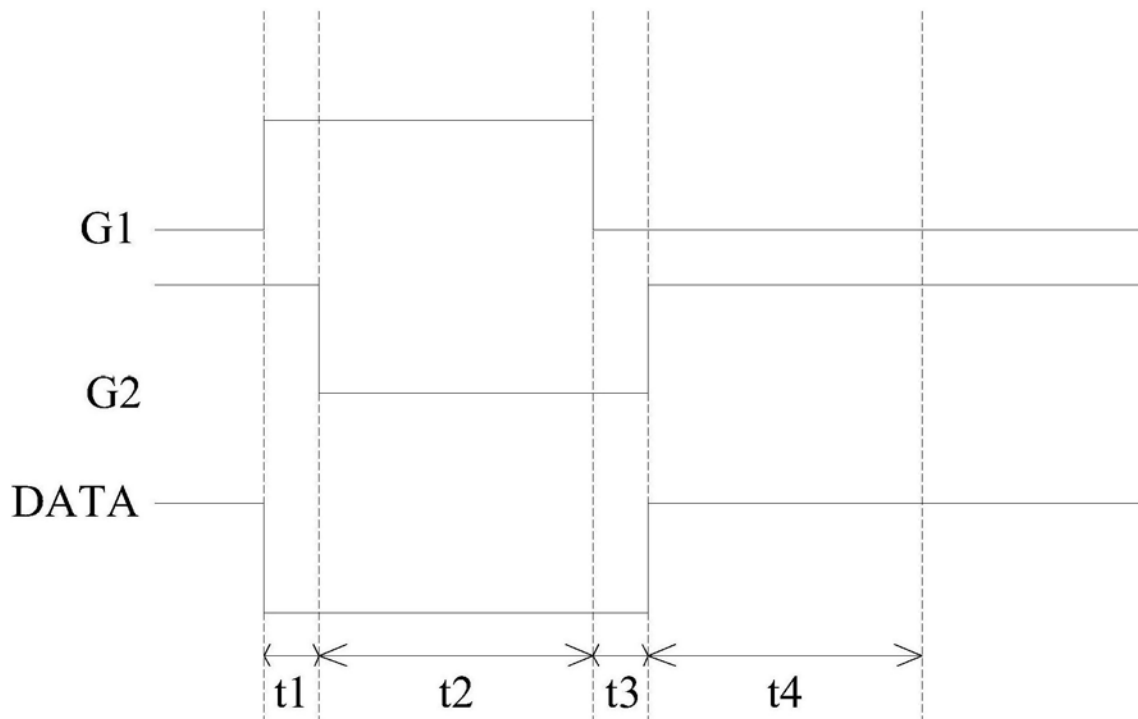


图2

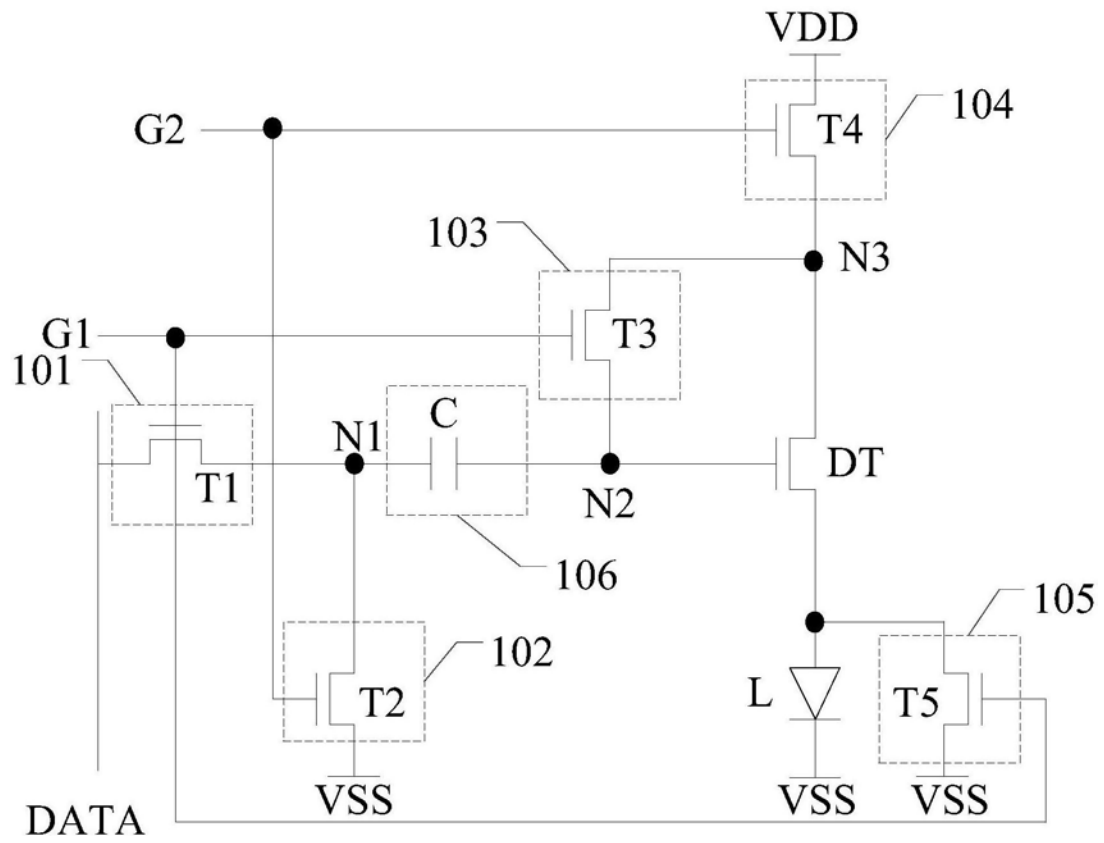


图3

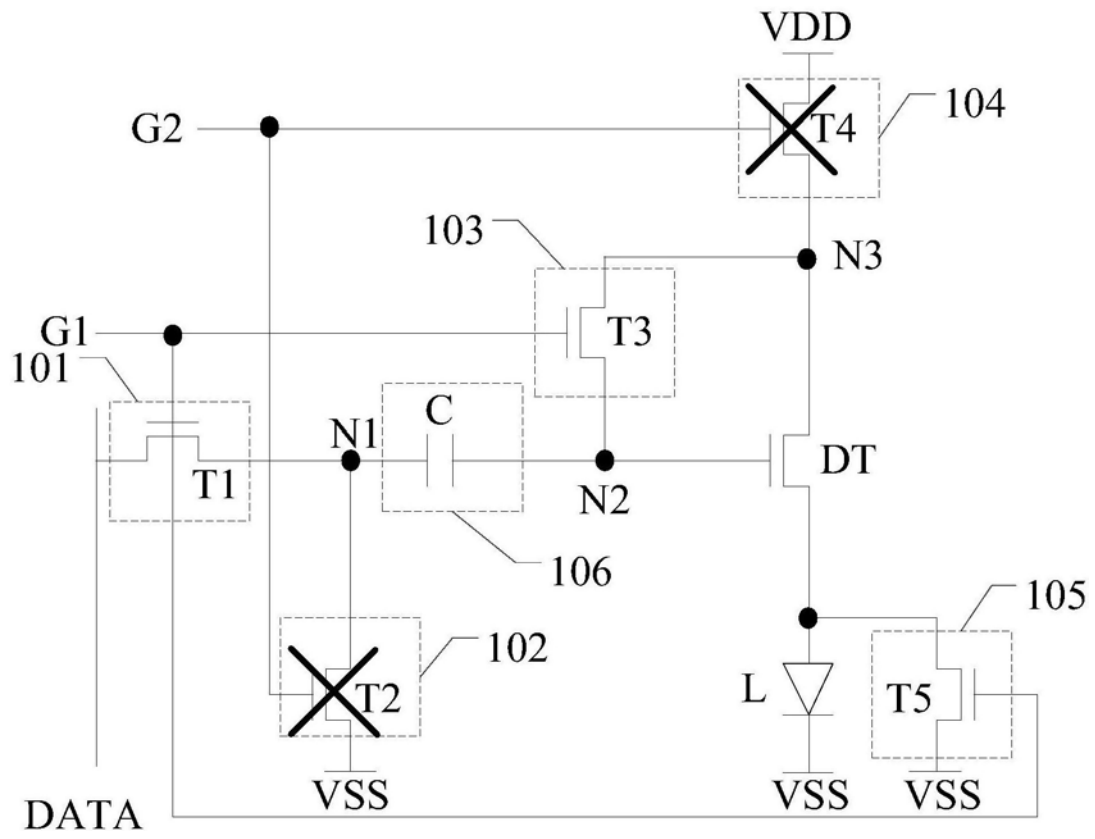


图4

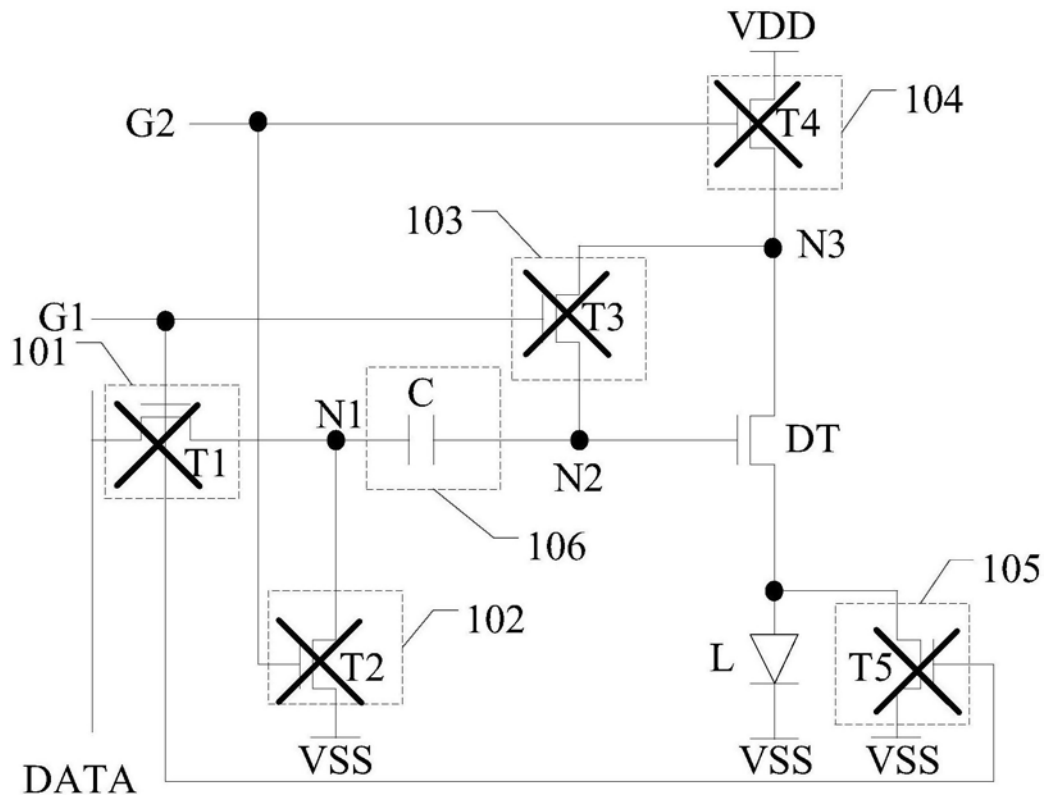


图5

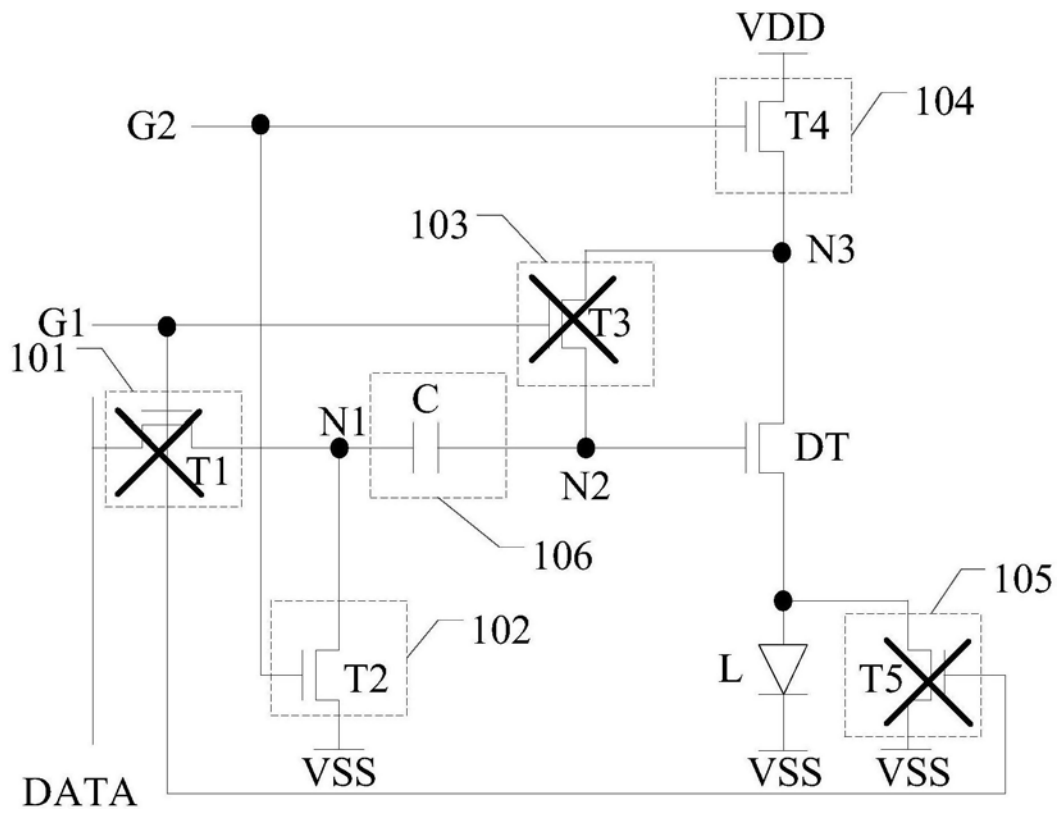


图6

专利名称(译)	像素驱动电路及方法、显示装置		
公开(公告)号	CN108538249A	公开(公告)日	2018-09-14
申请号	CN201810654291.4	申请日	2018-06-22
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 重庆京东方光电科技有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司 重庆京东方光电科技有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 重庆京东方光电科技有限公司		
[标]发明人	孙佳 陆旭 高贤永 曾凡建		
发明人	孙佳 陆旭 高贤永 曾凡建		
IPC分类号	G09G3/3225		
CPC分类号	G09G3/3225		
代理人(译)	王辉		
外部链接	Espacenet SIPO		

摘要(译)

本公开涉及显示技术领域，尤其涉及一种像素驱动电路及像素驱动方法、显示装置。该电路包括：第一开关单元、第二开关单元、驱动晶体管、补偿单元、隔离单元、重置单元以及储能单元。本公开可消除驱动晶体管的阈值电压和导线阻抗压降对驱动电流的影响，确保各像素驱动电路输出的驱动电流一致，进而保证各像素显示亮度的均一性，另外，通过对电致发光元件的第一极进行重置，可消除上一帧信号的影响。

