



(12)发明专利

(10)授权公告号 CN 107871471 B

(45)授权公告日 2020.04.10

(21)申请号 201711306005.7

审查员 李小艳

(22)申请日 2017.12.08

(65)同一申请的已公布的文献号

申请公布号 CN 107871471 A

(43)申请公布日 2018.04.03

(73)专利权人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

专利权人 北京京东方显示技术有限公司

(72)发明人 王峥

(74)专利代理机构 北京安信方达知识产权代理有限公司 11262

代理人 胡艳华 李丹

(51)Int.Cl.

G09G 3/3208(2016.01)

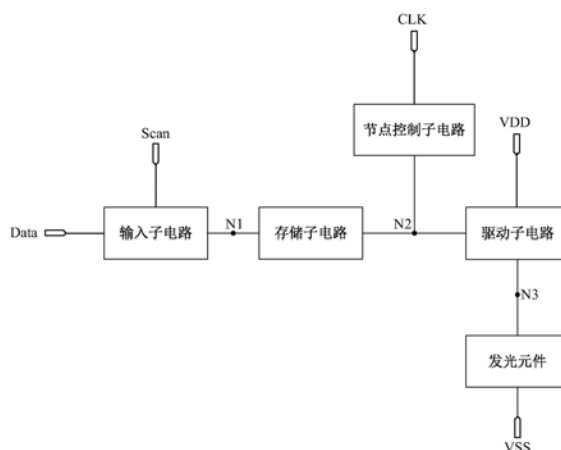
权利要求书2页 说明书12页 附图14页

(54)发明名称

一种像素驱动电路及其驱动方法、显示装置

(57)摘要

本发明实施例提供一种像素驱动电路及其驱动方法、显示装置,该像素驱动电路包括:输入子电路,与数据信号端、扫描信号端和第一节点连接;存储子电路,与第一节点和第二节点连接;节点控制子电路,与时钟信号端和第二节点连接,用于根据时钟信号端的信号控制第二节点的电压;驱动子电路,与第二节点、第三节点和第一电源端连接;发光元件,发光元件的第一极与第三节点连接,第二极与第二电源端连接。本发明实施例提供的技术方案通过设置存储子电路和节点控制子电路能够实现驱动晶体管内部的电学参数漂移和电流效率恢复,还提高了有机发光二极管的亮度和寿命。



1. 一种像素驱动电路,其特征在于,包括:

输入子电路,与数据信号端、扫描信号端和第一节点连接;

存储子电路,与第一节点和第二节点连接;

节点控制子电路,与时钟信号端和第二节点连接,用于根据时钟信号端的信号控制第二节点的电压,使得在发光阶段,当时钟信号端的信号为高电平时,第二节点的电压大于第一电源端的第一电压与驱动子电路的阈值电压之和,当时钟信号端的信号为低电平时,第二节点的电压小于第一电源端的第一电压;

驱动子电路,与第二节点、第三节点和第一电源端连接,用于在第二节点的电压大于第一电源端的第一电压与驱动子电路的阈值电压之和时,输出驱动电流,在第二节点的电压小于第一电源端的第一电压时,处于反向偏置状态;

发光元件,所述发光元件的第一极与第三节点连接,第二极与第二电源端连接。

2. 根据权利要求1所述的像素驱动电路,其特征在于,还包括:补偿子电路;

所述补偿子电路与第一控制端、第二节点和第三节点连接,用于在第一控制端的控制下,向第二节点提供第三节点的电压。

3. 根据权利要求1所述的像素驱动电路,其特征在于,还包括:开关控制子电路;

所述开关控制子电路与第二控制端、第三节点和发光元件连接,用于在第二控制端的控制下,控制第三节点和发光元件的第一极之间导通。

4. 根据权利要求1所述的像素驱动电路,其特征在于,输入子电路包括:第一开关晶体管;

所述第一开关晶体管的控制极与扫描信号端连接,第一极与数据信号端连接,第二极与第一节点连接。

5. 根据权利要求1所述的像素驱动电路,其特征在于,所述存储子电路包括:第一电容;

所述第一电容的第一端与第一节点连接,第二端与第二节点连接。

6. 根据权利要求1所述的像素驱动电路,其特征在于,所述节点控制子电路包括:第二电容;

所述第二电容的第一端与时钟信号端连接,第二端与第二节点连接。

7. 根据权利要求1所述的像素驱动电路,其特征在于,所述驱动子电路包括:驱动晶体管;

所述驱动晶体管的控制极与第二节点连接,第一极与第一电源端连接,第二极与第三节点连接。

8. 根据权利要求2所述的像素驱动电路,其特征在于,所述补偿子电路包括:第二开关晶体管;

所述第二开关晶体管的控制极与第一控制端连接,第一极与第二节点连接,第二极与第三节点连接。

9. 根据权利要求3所述的像素驱动电路,其特征在于,所述开关控制子电路包括:第三开关晶体管;

所述第三开关晶体管的控制极与第二控制端连接,第一极与第三节点连接,第二极与发光元件的第一极连接。

10. 根据权利要求1-9任一所述的像素驱动电路,其特征在于,所述像素驱动电路还包

括补偿子电路和开关控制子电路,所述输入子电路包括:第一开关晶体管;存储子电路包括:第一电容;驱动子电路包括:驱动晶体管;节点控制子电路包括:第二电容;补偿子电路包括:第二开关晶体管;开关控制子电路包括:第三开关晶体管;

所述第一开关晶体管的控制极与扫描信号端连接,第一极与数据信号端连接,第二极与第一电容的第一端连接;

所述第二开关晶体管的控制极与第一控制端连接,第一极与第一电容的第二端连接,第二极与第三开关晶体管的第一极连接;

所述第三开关晶体管的控制极与第二控制端连接,第二极与发光元件的第一极连接;

所述驱动晶体管的控制极与第一电容的第二端连接,第一极与第一电源端连接,第二极与第三开关晶体管的第一极连接;

所述第二电容的第一端与时钟信号端连接,第二端与第一电容的第二端连接。

11. 一种显示装置,其特征在于,包括:如权利要求1-10任一所述的像素驱动电路。

12. 一种像素驱动电路的驱动方法,其特征在于,应用在权利要求1-10任一所述的像素驱动电路中,包括:

在写入阶段,在扫描信号端的信号的控制下,将数据信号端的电压写入至存储子电路的第一端;

在发光阶段,在时钟信号端的信号的控制下,使得第二节点的电压大于第一电源端的第一电压与驱动子电路的阈值电压之和,或者小于第一电源端的第一电压,并根据第二节点的信号,控制驱动子电路;

所述在时钟信号端的信号的控制下,使得第二节点的电压大于第一电源端的第一电压与驱动子电路的阈值电压之和,或者小于第一电源端的第一电压包括:时钟信号端的信号为高电平时,使得第二节点的电压大于第一电源端的第一电压与驱动子电路的阈值电压之和,时钟信号端的信号为低电平时,使得第二节点的电压小于第一电源端的第一电压;

所述根据第二节点的信号,控制驱动子电路包括:在第二节点的电压大于第一电源端的第一电压与驱动子电路的阈值电压之和时,驱动子电路输出驱动电流,在第二节点的电压小于第一电源端的第一电压时,驱动子电路处于反向偏置状态。

13. 根据权利要求12所述的方法,其特征在于,所述方法还包括:在补偿阶段,在第一控制端的信号的控制下,将驱动子电路的阈值电压与所述第一电源端提供的第二电压之和写入至存储子电路的第二端。

14. 根据权利要求12或13所述的方法,其特征在于,所述方法还包括:在发光阶段,在第二控制端的信号的控制下,使得驱动晶体管的第二极与发光器件的第一极之间导通。

一种像素驱动电路及其驱动方法、显示装置

技术领域

[0001] 本发明实施例涉及显示技术领域，具体涉及一种像素驱动电路及其驱动方法、显示装置。

背景技术

[0002] 有机发光二极管 (Organic Light-Emitting Diode, 简称OLED) 是当前平板显示器研究领域的热点之一，与液晶显示器 (Liquid Crystal Display, 简称LCD) 相比，OLED显示器具有低能耗、生产成本低、自发光、宽视角及响应速度快等优点，目前，在手机、平板电脑、数码相机等显示领域，OLED显示器已经开始取代传统的LCD显示器。

[0003] 与LCD利用稳定的电压控制亮度不同，OLED属于电流驱动，需要稳定的电流来控制器发光。一般OLED显示器通过每个像素中的像素驱动电路中的驱动晶体管向OLED输出电流，以驱动OLED发光。

[0004] 经发明人研究发现，驱动晶体管驱动OLED发光的时间段较长，导致驱动晶体管长时间处于正向偏置的状态，不仅造成驱动晶体管的电学参数漂移和电流效率下降，而且影响了OLED的亮度和寿命。

发明内容

[0005] 为了解决上述技术问题，本发明实施例提供了一种像素驱动电路及其驱动方法、显示装置，不仅能够实现驱动晶体管电学参数漂移和电流效率恢复，而且能够提高OLED的亮度和寿命。

[0006] 在一个方面，本发明实施例提供了一种像素驱动电路，包括：

[0007] 输入子电路，与数据信号端、扫描信号端和第一节点连接；

[0008] 存储子电路，与第一节点和第二节点连接；

[0009] 节点控制子电路，与时钟信号端和第二节点连接，用于根据时钟信号端的信号控制第二节点的电压；

[0010] 驱动子电路，与第二节点、第三节点和第一电源端连接；

[0011] 发光元件，所述发光元件的第一极与第三节点连接，第二极与第二电源端连接。

[0012] 可选地，还包括：补偿子电路；

[0013] 所述补偿子电路与第一控制端、第二节点和第三节点连接，用于在第一控制端的控制下，向第二节点提供第三节点的电压。

[0014] 可选地，还包括：开关控制子电路；

[0015] 所述开关控制子电路与第二控制端、第三节点和发光元件连接，用于在第二控制端的控制下，控制第三节点和发光元件的第一极之间导通。

[0016] 可选地，输入子电路包括：第一开关晶体管；

[0017] 所述第一开关晶体管的控制极与扫描信号端连接，第一极与数据信号端连接，第二极与第一节点连接。

- [0018] 可选地,所述存储子电路包括:第一电容;
- [0019] 所述第一电容的第一端与第一节点连接,第二端与第二节点连接。
- [0020] 可选地,所述节点控制子电路包括:第二电容;
- [0021] 所述第二电容的第一端与时钟信号端连接,第二端与第二节点连接。
- [0022] 可选地,所述驱动子电路包括:驱动晶体管;
- [0023] 所述驱动晶体管的控制极与第二节点连接,第一极与第一电源端连接,第二极与第三节点连接。
- [0024] 可选地,所述补偿子电路包括:第二开关晶体管;
- [0025] 所述第二开关晶体管的控制极与第一控制端连接,第一极与第二节点连接,第二极与第三节点连接。
- [0026] 可选地,所述开关控制子电路包括:第三开关晶体管;
- [0027] 所述第三开关晶体管的控制极与第二控制端连接,第一极与第三节点连接,第二极与发光元件的第一极连接。
- [0028] 可选地,所述像素驱动电路还包括补偿子电路和开关控制子电路,所述输入子电路包括:第一开关晶体管;存储子电路包括:第一电容;驱动子电路包括:驱动晶体管;节点控制子电路包括:第二电容;补偿子电路包括:第二开关晶体管;开关控制子电路包括:第三开关晶体管;
- [0029] 所述第一开关晶体管的控制极与扫描信号端连接,第一极与数据信号端连接,第二极与第一电容的第一端连接;
- [0030] 所述第二开关晶体管的控制极与第一控制端连接,第一极与第一电容的第二端连接,第二极与第三开关晶体管的第一极连接;
- [0031] 所述第三开关晶体管的控制极与第二控制端连接,第二极与发光元件的第一极连接;
- [0032] 所述驱动晶体管的控制极与第一电容的第二端连接,第一极与第一电源端连接,第二极与第三开关晶体管的第一极连接;
- [0033] 所述第二电容的第一端与时钟信号端连接,第二端与第一电容的第二端连接。
- [0034] 另一方面,本发明实施例还提供一种显示装置,包括:上述像素驱动电路。
- [0035] 另一方面,本发明实施例一种像素驱动电路的驱动方法,应用在上述像素驱动电路中,包括:
- [0036] 在写入阶段,在扫描信号端的信号的控制下,将数据信号端的电压写入至存储子电路的第一端;
- [0037] 在发光阶段,在时钟信号端的信号的控制下,使得第二节点的电压大于第一电源端的第一电压与驱动子电路的阈值电压之和,或者小于第一电源端的第一电压,并根据第二节点的信号,控制驱动子电路。
- [0038] 可选地,所述在时钟信号端的信号的控制下,使得第二节点的电压大于第一电源端的第一电压与驱动子电路的阈值电压之和,或者小于第一电源端的第一电压包括:时钟信号端的信号为高电平时,使得第二节点的电压大于第一电源端的第一电压与驱动子电路的阈值电压之和,时钟信号端的信号为低电平时,使得第二节点的电压小于第一电源端的第一电压;

[0039] 所述根据第二节点的信号,控制驱动子电路包括:

[0040] 在第二节点的电压大于第一电源端的第一电压与驱动子电路的阈值电压之和时,驱动子电路输出驱动电流,在第二节点的电压小于第一电源端的第一电压时,驱动子电路处于反向偏置状态。

[0041] 可选地,所述方法还包括:在补偿阶段,在第一控制端的信号的控制下,将驱动子电路的阈值电压与所述第一电源端提供的第二电压之和写入至存储子电路的第二端。

[0042] 可选地,所述方法还包括:在发光阶段,在第二控制端的信号的控制下,使得驱动晶体管的第二极与所述发光器件的第一极之间导通。

[0043] 本发明实施例提供一种像素驱动电路及其驱动方法、显示装置,该像素驱动电路包括:输入子电路,与数据信号端、扫描信号端和第一节点连接;存储子电路,与第一节点和第二节点连接;节点控制子电路,与时钟信号端和第二节点连接,用于根据时钟信号端的信号控制第二节点的电压;驱动子电路,与第二节点、第三节点和第一电源端连接;发光元件,发光元件的第一极与第三节点连接,第二极与第二电源端连接。本发明实施例提供的技术方案通过设置存储子电路和节点控制子电路能够实现驱动晶体管内部的电学参数漂移和电流效率恢复,还提高了有机发光二极管的亮度和寿命。

[0044] 当然,实施本发明的任一产品或方法并不一定需要同时达到以上所述的所有优点。本发明的其它特征和优点将在随后的说明书实施例中阐述,并且,部分地从说明书实施例中变得显而易见,或者通过实施本发明而了解。本发明实施例的目的和其他优点可通过在说明书、权利要求书以及附图中所特别指出的结构来实现和获得。

附图说明

[0045] 附图用来提供对本发明技术方案的进一步理解,并且构成说明书的一部分,与本发明的实施例一起用于解释本发明的技术方案,并不构成对本发明技术方案的限制。

[0046] 图1为本发明实施例提供的像素驱动电路的一个结构示意图;

[0047] 图2为本发明实施例提供的像素驱动电路的另一结构示意图;

[0048] 图3为本发明实施例提供的输入子电路的结构示意图;

[0049] 图4为本发明实施例提供的存储子电路的结构示意图;

[0050] 图5为本发明实施例提供的节点控制子电路的结构示意图;

[0051] 图6为本发明实施例提供的驱动子电路的结构示意图;

[0052] 图7为本发明实施例提供的补偿子电路的结构示意图;

[0053] 图8为本发明实施例提供的开关控制子电路的结构示意图;

[0054] 图9为本发明实施例提供的像素驱动电路的一个等效电路图;

[0055] 图10为本发明实施例提供的像素驱动电路的另一等效电路图;

[0056] 图11为本发明实施例提供的像素驱动电路的又一等效电路图;

[0057] 图12为本发明实施例提供的像素驱动电路的工作时序图;

[0058] 图13为像素驱动电路在补偿阶段的工作状态图;

[0059] 图14为像素驱动电路在写入阶段的工作状态图;

[0060] 图15为像素驱动电路在发光阶段的工作状态图一;

[0061] 图16为像素驱动电路在发光阶段的工作状态图二;

- [0062] 图17为本发明实施例提供的像素驱动电路的驱动方法的一个流程图；
- [0063] 图18为本发明实施例提供的像素驱动电路的驱动方法的另一流程图。
- [0064] 附图标记说明：
- [0065] Data:数据信号端；
- [0066] Scan:扫描信号端；
- [0067] CLK:时钟信号端；
- [0068] G1:第一控制端；
- [0069] G2:第二控制端；
- [0070] VDD:第一电源端；
- [0071] VSS:第二电源端；
- [0072] C1:第一电容；
- [0073] C2:第二电容；
- [0074] N1:第一节点；
- [0075] N2:第二节点；
- [0076] N3:第三节点；
- [0077] M1~M3:开关晶体管；
- [0078] DTFT:驱动晶体管。

具体实施方式

[0079] 为使本发明的目的、技术方案和优点更加清楚明白，下文中将结合附图对本发明的实施例进行详细说明。需要说明的是，在不冲突的情况下，本申请中的实施例及实施例中的特征可以相互任意组合。

[0080] 除非另外定义，本发明实施例公开使用的技术术语或者科学术语应当为本发明所属领域内具有一般技能的人士所理解的通常意义。本发明实施例中使用的“第一”、“第二”以及类似的词语并不表示任何顺序、数量或者重要性，而只是用来区分不同的组成部分。“包括”或者“包含”等类似的词语一直出该词前面的元件或误检涵盖出现在该词后面列举的元件或者物件及其等同，而不排除其他元件或者误检。“连接”或者“相连”等类似的词语并非限定于物理的或者机械的连接，而是可以包括电性的连接，不管是直接的还是间接的。“上”、“下”、“左”、“右”等仅用于表示相对位置关系，当被描述的对象的位置改变后，则该相对位置关系也可能相应地改变。

[0081] 本领域技术人员可以理解，本申请所有实施例中采用的开关晶体管和驱动晶体管均可以为薄膜晶体管或场效应管或其他特性相同的器件。优选地，本发明实施例中使用的薄膜晶体管可以是氧化物半导体晶体管。由于这里采用的开关晶体管的源极、漏极是对称的，所以其源极、漏极可以互换。在本发明实施例中，控制极为栅极，为区分开关晶体管除栅极之外的两极，将其中一个电极称为第一极，另一电极称为第二极，第一极可以为源极或者漏极，第二极可以为漏极或源极。

[0082] 经发明人研究发现，现有的像素驱动电路中的驱动晶体管在驱动OLED发光显示时，驱动晶体管处于正向偏置的状态，其中，驱动晶体管的栅源电压差较大时，驱动晶体管会俘获电子，不仅使得驱动晶体管的阈值电压增大，寿命下降，而且还造成流过OLED的电流

减小,OLED的亮度和寿命下降。

[0083] 为了解决驱动晶体管电学参数漂移和电流效率下降、以及OLED亮度和寿命下降的技术问题,本发明实施例提供了一种像素驱动电路及其驱动方法、显示装置。

[0084] 实施例一

[0085] 图1为本发明实施例提供的像素驱动电路的一个结构示意图,如图1所示,本发明实施例提供的像素驱动电路,包括:输入子电路、存储子电路、节点控制子电路、驱动子电路和发光元件。

[0086] 在本实施例中,输入子电路,与数据信号端Data、扫描信号端Scan和第一节点N1连接,用于在扫描信号端Scan的控制下,向第一节点N1提供数据信号端Data的信号。

[0087] 存储子电路,与第一节点N1和第二节点N2连接,用于保持第一节点N1和第二节点N2之间的电压差。

[0088] 节点控制子电路,与时钟信号端CLK和第二节点N2连接,用于在时钟信号端CLK的控制下,控制第二节点N2的电压。

[0089] 具体的,节点控制子电路具体用于在时钟信号端CLK的信号为高电平时,拉高第二节点N2的电压;在时钟信号端CLK的信号为低电平时,拉低第二节点N2的电压。

[0090] 驱动子电路,与第二节点N2、第三节点N3和第一电源端VDD连接,用于在第二节点N2和第一电源端VDD的控制下,输出驱动电流或者反向偏置。

[0091] 发光元件的第一极与第三节点N3连接,第二极与第二电源端VSS连接。

[0092] 可选地,发光元件可以为有机发光二极管OLED,第一极指的是阳极,第二极指的是阴极。

[0093] 需要说明的是,第二电源端VSS的电压持续为低电平,扫描信号端Scan,具体为扫描线,数据信号端Data,具体为数据线。

[0094] 本发明实施例提供的像素驱动电路包括:输入子电路,与数据信号端、扫描信号端和第一节点连接;存储子电路,与第一节点和第二节点连接;节点控制子电路,与时钟信号端和第二节点连接,用于根据时钟信号端的信号控制第二节点的电压;驱动子电路,与第二节点、第三节点和第一电源端连接;发光元件的第一极与第三节点连接,第二极与第二电源端连接。本发明实施例提供的技术方案通过设置存储子电路、节点控制子电路能够实现驱动晶体管内部的电学参数漂移和电流效率恢复,还提高了有机发光二极管的亮度和寿命。

[0095] 可选地,图2为本发明实施例提供的像素驱动电路的另一结构示意图,如图2所示,本发明实施例提供的像素驱动电路还包括:补偿子电路。

[0096] 补偿子电路与第一控制端G1、第二节点N2和第三节点N3连接,用于在第一控制端G1的控制下,向第二节点N2提供第三节点N3的电压。

[0097] 具体的,补偿子电路还用于在第一控制端G1的控制下,断开第二节点N2和第三节点N3。

[0098] 可选地,本发明实施例提供的像素驱动电路还包括:开关控制子电路。

[0099] 开关控制子电路与第二控制端G2、第三节点N3和发光元件连接,用于在第二控制端G2的控制下,控制第三节点N3和发光元件的第一极之间导通。

[0100] 具体的,开关控制子电路还用于在第二控制端G2的控制下,控制第三节点N3和发光元件的第一极之间断开。

[0101] 图3为本发明实施例提供的输入子电路的结构示意图,如图3所示,输入子电路包括:第一开关晶体管M1;第一开关晶体管M1的控制极与扫描信号端Scan连接,第一极与数据信号端Data连接,第二极与第一节点N1连接。

[0102] 需要说明的是,图3具体示出了输入子电路的示例性结构,本领域技术人员容易理解的是,该子电路的实现方式并不限于此,只要能够实现其功能即可。

[0103] 图4为本发明实施例提供的存储子电路的结构示意图,如图4所示,存储子电路包括:第一电容C1;第一电容C1的一端与第一节点N1连接,另一端与第二节点N2连接。

[0104] 需要说明的是,图4具体示出了存储子电路的示例性结构,本领域技术人员容易理解的是,该子电路的实现方式并不限于此,只要能够实现其功能即可。

[0105] 图5为本发明实施例提供的节点控制子电路的结构示意图,如图5所示,节点控制子电路包括:第二电容C2;第二电容C2的一端与时钟信号端CLK连接,另一端与第二节点N2连接。

[0106] 需要说明的是,图5具体示出了节点控制子电路的示例性结构,本领域技术人员容易理解的是,该子电路的实现方式并不限于此,只要能够实现其功能即可。

[0107] 图6为本发明实施例提供的驱动子电路的结构示意图,如图6所示,驱动子电路包括:驱动晶体管DTFT;驱动晶体管DTFT的控制极与第二节点N2连接,第一极与第一电源端VDD连接,第二极与第三节点N3连接。

[0108] 需要说明的是,图6具体示出了驱动子电路的示例性结构,本领域技术人员容易理解的是,该子电路的实现方式并不限于此,只要能够实现其功能即可。

[0109] 图7为本发明实施例提供的补偿子电路的结构示意图,如图7所示,补偿子电路包括:第二开关晶体管M2;第二开关晶体管M2的控制极与第一控制端G1连接,第一极与第二节点N2连接,第二极与第三节点N3连接。

[0110] 需要说明的是,图7具体示出了补偿子电路的示例性结构,本领域技术人员容易理解的是,该子电路的实现方式并不限于此,只要能够实现其功能即可。

[0111] 图8为本发明实施例提供的开关控制子电路的结构示意图,如图8所示,开关控制子电路包括:第三开关晶体管M3,第三开关晶体管M3的控制极与第二控制端G2连接,第一极与第三节点N3连接,第二极与发光元件的第一极连接。

[0112] 需要说明的是,图8具体示出了开关控制子电路的示例性结构,本领域技术人员容易理解的是,该子电路的实现方式并不限于此,只要能够实现其功能即可。

[0113] 图9为本发明实施例提供的像素驱动电路的一个等效电路图,如图9所示,像素驱动电路包括:输入子电路、存储子电路、驱动子电路和节点控制子电路,其中,输入子电路包括:第一开关晶体管M1;存储子电路包括:第一电容C1;驱动子电路包括:驱动晶体管DTFT;节点控制子电路包括:第二电容C2。

[0114] 具体的,第一开关晶体管M1的控制极与扫描信号端Scan连接,第一极与数据信号端Data连接,第二极与第一电容C1的第一端连接;驱动晶体管DTFT的控制极与第一电容C1的第二端连接,第一极与第一电源端VDD连接,第二极与有机发光二极管OLED的第一极连接;第二电容C2的第一端与时钟信号端CLK连接,第二端与第一电容C1的第二端连接。

[0115] 图10为本发明实施例提供的像素驱动电路的另一等效电路图,如图10所示,像素驱动电路包括:输入子电路、存储子电路、驱动子电路、节点控制子电路和补偿子电路,其

中,输入子电路包括:第一开关晶体管M1;存储子电路包括:第一电容C1;驱动子电路包括:驱动晶体管DTFT;节点控制子电路包括:第二电容C2,补偿子电路包括:第二开关晶体管M2。

[0116] 具体的,第一开关晶体管M1的控制极与扫描信号端Scan连接,第一极与数据信号端Data连接,第二极与第一电容C1的第一端连接;第二开关晶体管M2的控制极与第一控制端G1连接,第一极与第一电容C1的第二端连接,第二极与有机发光二极管OLED的第一极连接,驱动晶体管DTFT的控制极与第一电容C1的第二端连接,第一极与第一电源端VDD连接,第二极与有机发光二极管OLED的第一极连接;第二电容C2的第一端与时钟信号端CLK连接,第二端与第一电容C1的第二端连接。

[0117] 图11为本发明实施例提供的像素驱动电路的又一等效电路图,如图11所示,像素驱动电路包括:输入子电路、存储子电路、驱动子电路、节点控制子电路、补偿子电路和开关控制子电路,输入子电路包括:第一开关晶体管M1;存储子电路包括:第一电容C1;驱动子电路包括:驱动晶体管DTFT;节点控制子电路包括:第二电容C2;补偿子电路包括:第二开关晶体管M2;开关控制子电路包括:第三开关晶体管M3。

[0118] 具体的,第一开关晶体管M1的控制极与扫描信号端Scan连接,第一极与数据信号端Data连接,第二极与第一电容C1的第一端连接;第二开关晶体管M2的控制极与第一控制端G1连接,第一极与第一电容C1的第二端连接,第二极与第三开关晶体管M3的第一极连接;第三开关晶体管M3的控制极与第二控制端G2连接,第二极与有机发光二极管OLED的第一极连接;驱动晶体管DTFT的控制极与第一电容C1的第二端连接,第一极与第一电源端VDD连接,第二极与第三开关晶体管M3的第一极连接;第二电容C2的第一端与时钟信号端CLK连接,第二端与第一电容C1的第二端连接。

[0119] 在本实施例中,开关晶体管M1~M3均可以为N型薄膜晶体管或P型薄膜晶体管,可以统一工艺流程,能够减少工艺制程,有助于提高产品的良率。此外,考虑到低温多晶硅薄膜晶体管的漏电流较小,因此,本发明实施例优选所有晶体管为低温多晶硅薄膜晶体管,薄膜晶体管具体可以选择底栅结构的薄膜晶体管或者顶栅结构的薄膜晶体管,只要能够实现开关功能即可。

[0120] 需要说明的是,第一电容C1和第二电容C2可以是由像素电极与公共电极构成的液晶电容,也可以是由像素电极与公共电极构成的液晶电容以及存储电容构成的等效电容,本发明对此不作限定。

[0121] 下面通过像素驱动电路的工作过程进一步说明本发明实施例的技术方案。

[0122] 以本发明实施例提供的像素驱动电路中的开关晶体管M1~M3均为N型薄膜晶体管为例,图12为本发明实施例提供的像素驱动电路的工作时序图;图13为像素驱动电路在补偿阶段的工作状态图,图14为像素驱动电路在写入阶段的工作状态图,图15为像素驱动电路在发光阶段的工作状态图一,图16为像素驱动电路在发光阶段的工作状态图二;如图11~16所示,本发明实施例中涉及的像素驱动电路包括:3个开关晶体管(M1~M3),1个驱动晶体管(DTFT)、2个电容单元(C1和C2),5个信号输入端(Data、Scan、G1、G2和CLK)、2个电源端(VDD和VSS)。

[0123] 需要说明的是,第一电源端VDD在第一阶段和第二阶段提供低电平信号,电压为第二电压 V_{d2} ,在第三阶段提供高电平信号,电压为第一电压 V_{d1} ,并满足 $V_{d2}+V_{th}+V_{data}<V_{d1}<V_{d2}+V_{data}+V_c$,其中, V_{th} 为驱动晶体管DTFT的阈值电压, V_{data} 为数据信号端Data的信号的电

压, V_c 为时钟信号端CLK的信号为高电平时的电压, 本发明实施例中通过设置合适的 V_{d1} 、 V_{d2} 或者 V_c , 使得满足 $V_{d2} + V_{th} + V_{data} < V_{d1} < V_{d2} + V_{data} + V_c$ 。第二电源端VSS持续提供低电平信号。

[0124] 具体的:

[0125] 第一阶段T1, 即补偿阶段, 如图13所示, 第二控制端G2的信号为低电平, 第三开关晶体管M3关断, 第三节点N3与有机发光二极管OLED断开, 第一控制端G1的信号为高电平, 第二开关晶体管M2开启, 第一电源端VDD的信号为低电平, 时钟信号端CLK的信号为高电平, 第二节点N2的电压与第一电源端VDD的信号提供的第二电压之差大于驱动晶体管DTFT的阈值电压 V_{th} , 此时, 驱动晶体管DTFT导通, 第一电源端VDD的低电平信号拉低第三节点N3的电压, 由于第二节点N2与第三节点N3之间导通, 因此, 第二节点N2的电压也降低, 直至第二节点N2的电压 $V_2 = V_{d2} + V_{th}$, 此时, 驱动晶体管DTFT截止, 其中, V_{d2} 为第一电源端VDD的第二电压, 第一电容C1存储第二节点N2的电压 $V_2 = V_{d2} + V_{th}$ 。

[0126] 本阶段中, 输入端中的第一控制端G1和时钟信号端CLK的信号为高电平, 数据信号端Data、扫描信号端Scan和第二控制端G2为低电平, 第一电源端VDD的信号和第二电源端VSS的信号为低电平。

[0127] 第二阶段T2, 即写入阶段, 如图14所示, 第一控制端G1的信号为低电平, 第二开关晶体管M2断开, 第二控制端G2的信号为低电平, 第三开关晶体管M3断开, 第三节点N3与有机发光二极管OLED断开, 扫描信号端Scan的信号为高电平, 第一开关晶体管M1开启, 向第一节点N1提供数据信号端Data的信号, 第一节点N1的电压 $V_1 = V_{data}$, 第一电容C1会产生自举效应以维持第一电容C1两端电压差不变, 则第一电容C1的第二端的电压, 即第二节点N2的电压跳变为 $V_2 = V_{d2} + V_{th} + V_{data}$, 由于第二节点N2的电压 V_2 与第一电源端VDD的信号提供的第二电压 V_{d2} 之差大于驱动晶体管DTFT的阈值电压 V_{th} , 因此, 驱动晶体管DTFT开启, 但由于第三节点N3与有机发光二极管OLED断开, 因此, 有机发光二极管OLED不发光。

[0128] 本阶段中, 输入端中的扫描信号端Scan和数据信号端Data的信号为高电平, 第一控制端G1、第二控制端G2和时钟信号端CLK的信号为低电平, 第一电源端VDD的信号和第二电源端VSS的信号为低电平。

[0129] 第三阶段, 即发光阶段, 包括第一子阶段T3和第二子阶段T4。

[0130] 具体的:

[0131] 第一子阶段T3, 如图15所示, 第二控制端G2的信号为高电平, 第三开关晶体管M3开启, 第三节点N3与有机发光二极管OLED连通, 时钟信号端CLK的信号为高电平, 第二电容C2会产生自举效应以维持第二电容C2两端电压不变, 第二电容C2的第二端的电压, 即第二节点N2的电压跳变为 $V_2 = V_{d2} + V_{th} + V_{data} + V_c$, 其中, V_c 为时钟信号端CLK信号为高电平时的电压, 在该阶段中, 第一电源端VDD的信号为高电平, 且电压为第一电压 V_{d1} , 由于 V_{d1} 满足 $V_{d1} < V_{d2} + V_{data} + V_c$, 因此, 第二节点N2的电压 V_2 与第一电源端VDD的第一电压 V_{d1} 之差大于阈值电压 V_{th} , 此时, 驱动晶体管DTFT导通, 第一电源端VDD向第三节点N3输出驱动电流, 有机发光二极管OLED发光。

[0132] 本阶段中, 输入端中的时钟信号端CLK和第二控制端G2的信号为高电平, 扫描信号端Scan、数据信号端Data和第一控制端G1为低电平, 第一电源端VDD的信号为高电平, 第二电源端VSS的信号为低电平。

[0133] 在该阶段, 第二节点N2的电压 $V_2 = V_{d2} + V_{th} + V_{data} + V_c$, 与阈值电压、时钟信号端的电

压、数据信号端在写入阶段的信号有关,根据驱动晶体管得到饱和时的电流公式可以得到流经有机发光二极管OLED的驱动电流 I_{OLED} 满足

$$[0134] \quad I_{OLED} = K (V_{GS} - V_{th})^2$$

$$[0135] \quad = K (V_2 - V_{d1} - V_{th})^2$$

$$[0136] \quad = K (V_{d2} + V_{th} + V_{data} + V_c - V_{d1} - V_{th})^2$$

$$[0137] \quad = K (V_{d2} + V_{data} + V_c - V_{d1})^2$$

[0138] 其中,K为与驱动晶体管DTFT的工艺参数和几何尺寸有关的固定常数, V_{GS} 为驱动晶体管DTFT的栅源电压差, V_{th} 为驱动晶体管DTFT的阈值电压。

[0139] 由上述电流公式的推导结果可以看出,在第一子阶段,驱动晶体管DTFT输出的驱动电流已经不受驱动晶体管DTFT的阈值电压,只与第一电源端的信号、数据信号端上的信号和时钟信号端的高电平有关,从而消除了驱动晶体管DTFT的阈值电压对驱动电流的影响,进而确保了显示装置的显示亮度均匀,提高了整个显示装置的显示效果。

[0140] 第二子阶段T4,如图16所示,第二控制端G2的信号为高电平,第三开关晶体管M3开启,第三节点N3与有机发光二极管OLED连通,时钟信号端CLK的信号为低电平,拉低第二节点N2的电压,此时,第二节点N2的电压 $V_2 = V_{d2} + V_{th} + V_{data}$,在该阶段中,第一电源端VDD的信号为高电平,且电压为第一电压 V_{d1} ,由于 V_{d1} 满足 $V_{d1} > V_{d2} + V_{th} + V_{data}$,因此,第一电源端VDD的第一电压 V_{d1} 大于第二节点N2的电压,此时,驱动晶体管DTFT反向偏置,第一电源端VDD不再向第三节点N3输出驱动电流,有机发光二极管OLED不发光。

[0141] 本阶段中,输入端中的第二控制端G2的信号为高电平,第一控制端G1、时钟信号端CLK、数据信号端Data和扫描信号端Scan的信号为低电平,第一电源端VDD的信号为高电平,第二电源端VSS的信号为低电平。

[0142] 需要说明的是,正向偏置指的是驱动晶体管DTFT的栅源电压差大于驱动晶体管DTFT的阈值电压,驱动晶体管DTFT开启,输出驱动电流,反向偏置指的是驱动晶体管DTFT的栅源电压差小于0,此时,驱动晶体管DTFT关断,并恢复在驱动晶体管DTFT输出驱动电流使俘获的部分电子。

[0143] 具体的,在第一子阶段T3,驱动晶体管DTFT正向偏置,有机发光二极管OLED正常发光,第二子阶段T4,驱动晶体管DTFT反向偏置,有机发光二极管OLED不发光,恢复了在驱动晶体管DTFT在正向偏置时俘获的部分电子,实现了驱动晶体管内部的电学参数漂移和电流效率恢复,还提高了有机发光二极管的亮度和寿命。

[0144] 需要说明的是,在发光阶段,随着时钟信号端CLK的信号的变化,不断的重复第一子阶段T3和第二子阶段T4,直至像素驱动电路不工作。

[0145] 在发光阶段,随着时钟信号端CLK的信号的变化,驱动晶体管DTFT一半时间在正向偏置下,一半时间在反向偏置下,由于时钟信号端CLK的信号的变化时微秒量级的,因此,人眼并不会察觉到闪烁的现象。

[0146] 需要说明的是,本发明实施例是以开关晶体管M1~M3均为N型薄膜晶体管为例,开关晶体管M1~M3还可以为P型薄膜晶体管,此时,开启开关晶体管M1~M3的条件即为输入低电平信号。

[0147] 本发明实施例提供的像素驱动电路通过时钟信号端的信号的变化,使得驱动子电路在发光阶段一半时间正向偏置,一半时间反向偏置,恢复了在驱动晶体管在正向偏置时

俘获的部分电子,实现了驱动晶体管内部的电学参数漂移和电流效率恢复,还提高了有机发光二极管的亮度和寿命。

[0148] 实施例二

[0149] 基于上述实施例的发明构思,本发明实施例还提供一种像素驱动电路的驱动方法,应用在实施例一提供的像素驱动电路中,图17为本发明实施例提供的像素驱动电路的驱动方法的一个流程图,其中,像素驱动电路包括:数据信号端Data、扫描信号端Scan、第一控制端G1、第二控制端G2、时钟信号端CLK、第一电源端VDD、第二电源端VSS、输入子电路、存储子电路、节点控制子电路、驱动子电路、补偿子电路和开关控制子电路,如图17所示,本发明实施例提供的像素驱动电路的驱动方法,具体包括以下步骤:

[0150] 步骤100、在写入阶段,在扫描信号端的信号的控制下,将数据信号端的电压写入至存储子电路的第一端。

[0151] 具体的,扫描信号端的信号为脉冲信号,在步骤100中,在扫描信号端的控制下,输入子电路拉高了第一节点的电压。

[0152] 需要说明的是,在写入阶段,扫描信号端Scan和数据信号端Data的信号为高电平,第一控制端G1、第二控制端G2、时钟信号端CLK、第一电源端VDD和第二电源端VSS的信号为低电平。

[0153] 步骤200、在发光阶段,在时钟信号端的信号的控制下,使得第二节点的电压大于第一电源端的第一电压与驱动子电路的阈值电压之和,或者小于第一电源端的第一电压,并根据第二节点的信号,控制驱动子电路。

[0154] 需要说明的是,在发光阶段,第二控制端G2和第一电源端VDD的信号为高电平,扫描信号端Scan、数据信号端Data、第一控制端G1、第二电源端VSS的信号为低电平,时钟信号端CLK的信号为周期性信号。

[0155] 具体的,当时钟信号端CLK的信号为高电平时,第二节点的电压大于第一电源端VDD的第一电压与驱动子电路的阈值电压之和,当时钟信号端CLK的信号为低电平时,第二节点的电压小于第一电源端VDD的第一电压。根据第二节点的信号,控制驱动子电路包括:

[0156] 具体的,在第二节点的电压大于第一电源端的第一电压与驱动子电路的阈值电压之和时,驱动子电路输出驱动电流,在第二节点的电压小于第一电源端的第一电压时,驱动子电路处于反向偏置状态。

[0157] 需要说明的是,反向偏置指的是驱动晶体管DTFT的栅源电压差小于0,此时,驱动晶体管DTFT关断,并恢复在驱动晶体管DTFT输出驱动电流使俘获的部分电子。

[0158] 具体的,在发光阶段中,驱动晶体管DTFT一半时间正向偏置,有机发光二极管OLED正常发光,驱动晶体管DTFT一半时间反向偏置,有机发光二极管OLED不发光,恢复了在驱动晶体管DTFT在正向偏置时俘获的部分电子,实现了驱动晶体管内部的电学参数漂移和电流效率恢复,还提高了有机发光二极管的亮度和寿命。

[0159] 本发明实施例提供的像素驱动电路的驱动方法包括:在写入阶段,在扫描信号端的信号的控制下,将数据信号端的电压写入至存储子电路的第一端;在发光阶段,在时钟信号端的信号的控制下,使得第二节点的电压大于第一电源端的第一电压与驱动子电路的阈值电压之和,或者小于第一电源端的第一电压,并根据第二节点的信号,控制驱动子电路。本发明实施例提供的技术方案时钟信号端的信号控制第二节点的电压能够实现驱动晶

体管内部的电学参数漂移和电流效率恢复,还提高了有机发光二极管的亮度和寿命。

[0160] 可选地,图18为本发明实施例提供的像素驱动电路的驱动方法的另一流程图,如图18所示,本发明实施例提供的像素驱动电路的驱动方法还包括:步骤300、在补偿阶段,在第一控制端的信号的控制下,将驱动子电路的阈值电压与第一电源端提供的第二电压之和写入至存储子电路的第二端。

[0161] 需要说明的是,在补偿阶段,第一控制端和时钟信号端的信号为高电平,第二控制端、扫描信号端、数据信号端、第一电源端和第二电源端均为低电平。

[0162] 可选地,本发明实施例提供的像素驱动电路的驱动方法还包括:在发光阶段,在第二控制端的信号的控制下,使得驱动晶体管的第二极与发光器件的第一极之间导通。

[0163] 在发光阶段,随着时钟信号端CLK的信号的变化,驱动晶体管DTFT一半时间在正向偏置下,一半时间在反向偏置下,由于时钟信号端CLK的信号的变化时微秒量级的,因此,人眼并不会察觉到闪烁的现象。

[0164] 本发明实施例提供的像素驱动电路的驱动方法通过时钟信号端的信号的变化,使得驱动子电路在发光阶段一半时间正向偏置,一半时间反向偏置,恢复了在驱动晶体管在正向偏置时俘获的部分电子,实现了驱动晶体管内部的电学参数漂移和电流效率恢复,还提高了有机发光二极管的亮度和寿命。

[0165] 实施例三

[0166] 基于上述实施例的发明构思,本发明实施例还提供了一种显示装置,包括像素驱动电路。

[0167] 其中,像素驱动电路为实施例一提供的像素驱动电路,其实现原理和实现效果类似,在此不再赘述。

[0168] 显示装置可以包括显示基板,像素驱动电路可以设置于显示基板上。优选地,该显示装置可以为:OLED面板、手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。

[0169] 本发明实施例提供的显示装置的显示基板优选采用低温多晶硅技术(Low Temperature Poly-silicon,简称LTPS)制程下,这种多个晶体管和多个电容的设计,不会影响到模组的开口率。

[0170] 需要说明的是本发明实施例提供的显示装置的显示基板也可采用非晶硅工艺。需指出的是,本发明实施例所提供的像素驱动电路可采用非晶硅、多晶硅、氧化物等工艺的薄膜晶体管。

[0171] 本发明实施例所述的像素驱动电路采用的薄膜晶体管的类型可以根据实际需要更换。而且,尽管上述实施例中以有源矩阵有机发光二极管为例进行了说明,然而本发明不限于使用有源矩阵有机发光二极管的显示基板,也可以应用于使用其他各种发光二极管的显示基板。

[0172] 有以下几点需要说明:

[0173] 本发明实施例附图只涉及本发明实施例涉及到的结构,其他结构可参考通常设计。

[0174] 在不冲突的情况下,本发明的实施例即实施例中的特征可以相互组合以得到新的实施例。

[0175] 虽然本发明所揭露的实施方式如上,但所述的内容仅为便于理解本发明而采用的实施方式,并非用以限定本发明。任何本发明所属领域内的技术人员,在不脱离本发明所揭露的精神和范围的前提下,可以在实施的形式及细节上进行任何的修改与变化,但本发明的专利保护范围,仍须以所附的权利要求书所界定的范围为准。

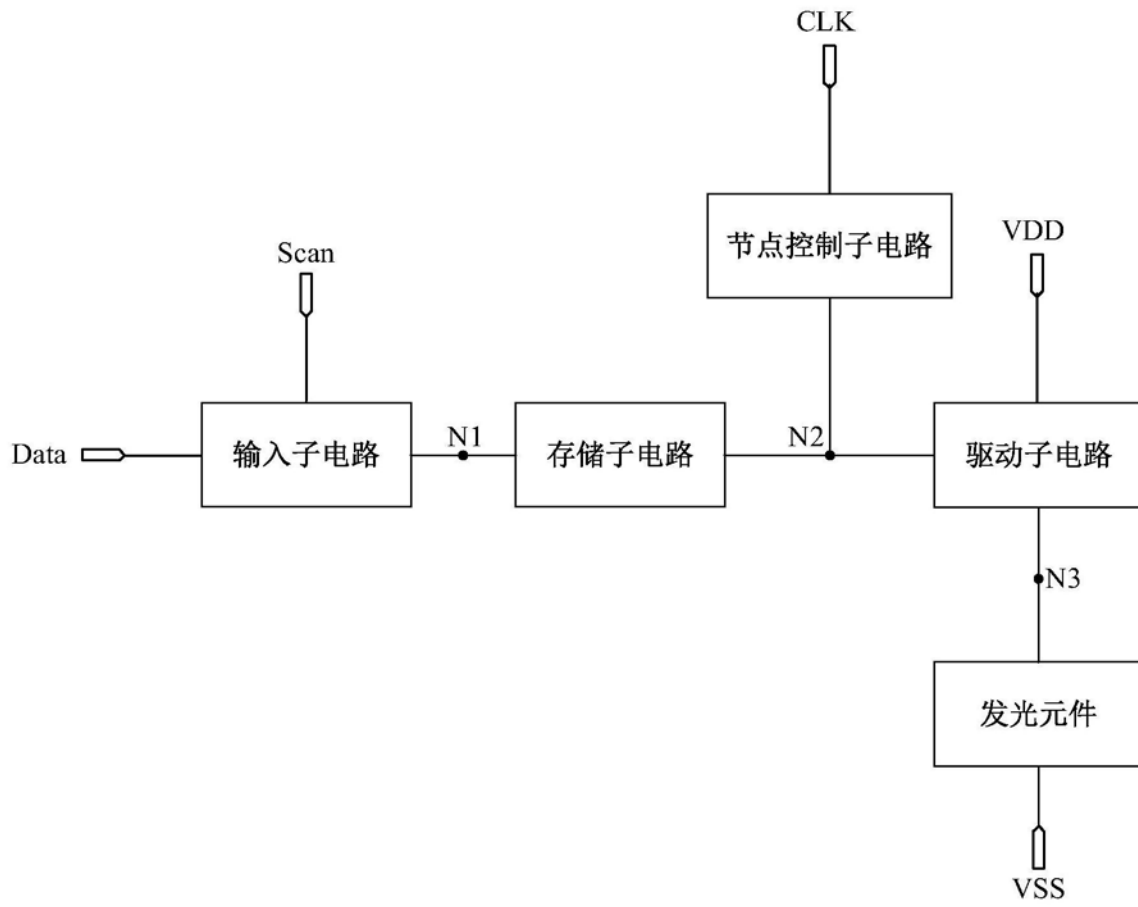


图1

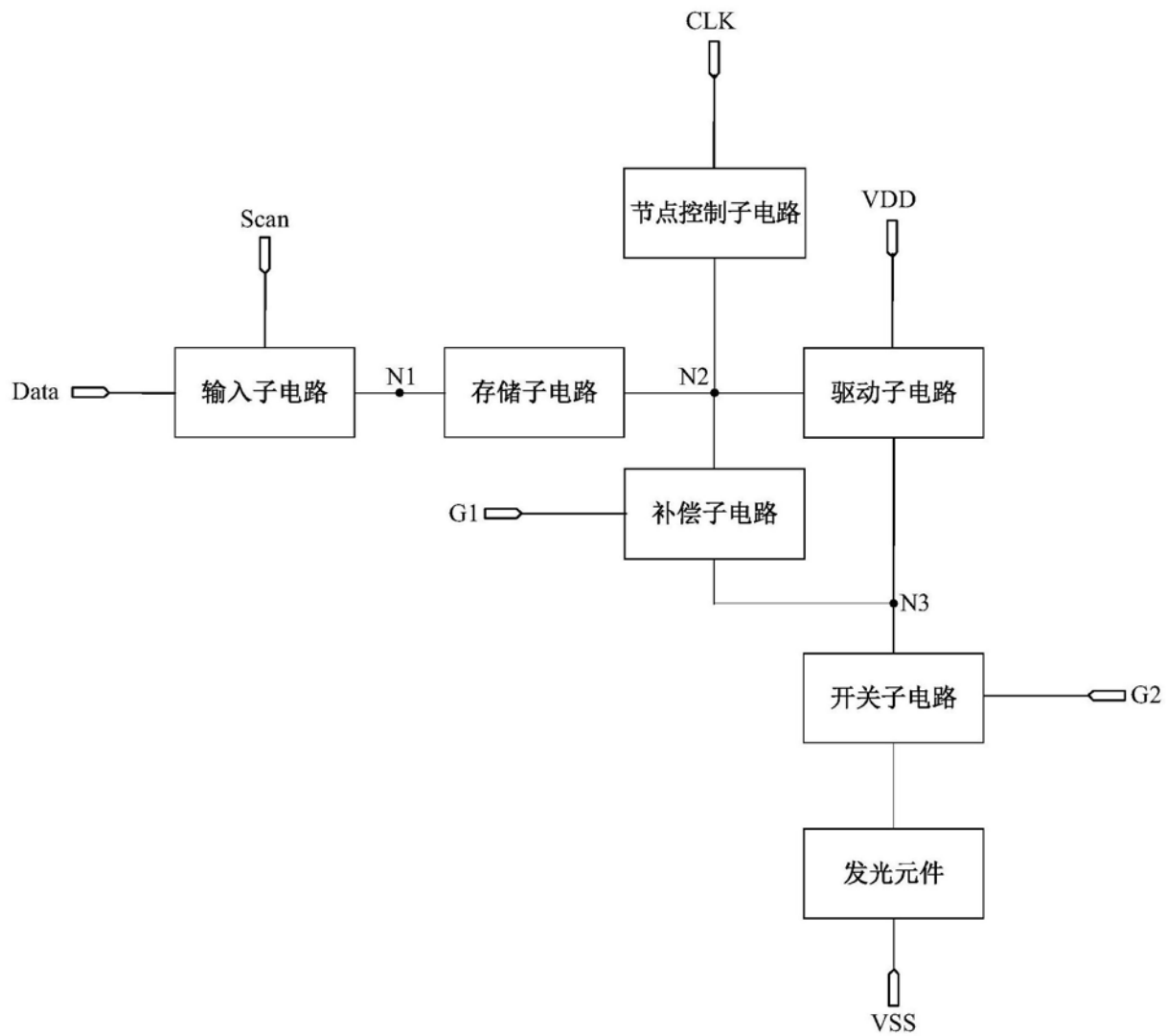


图2

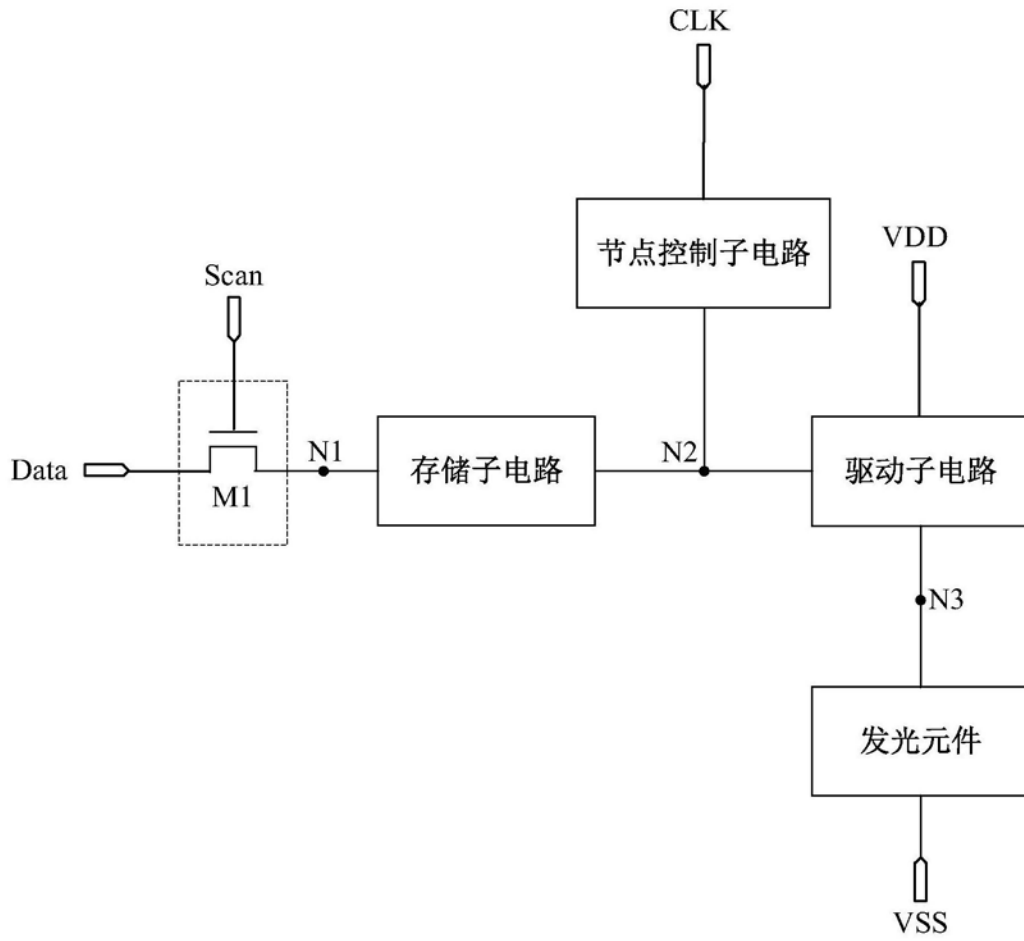


图3

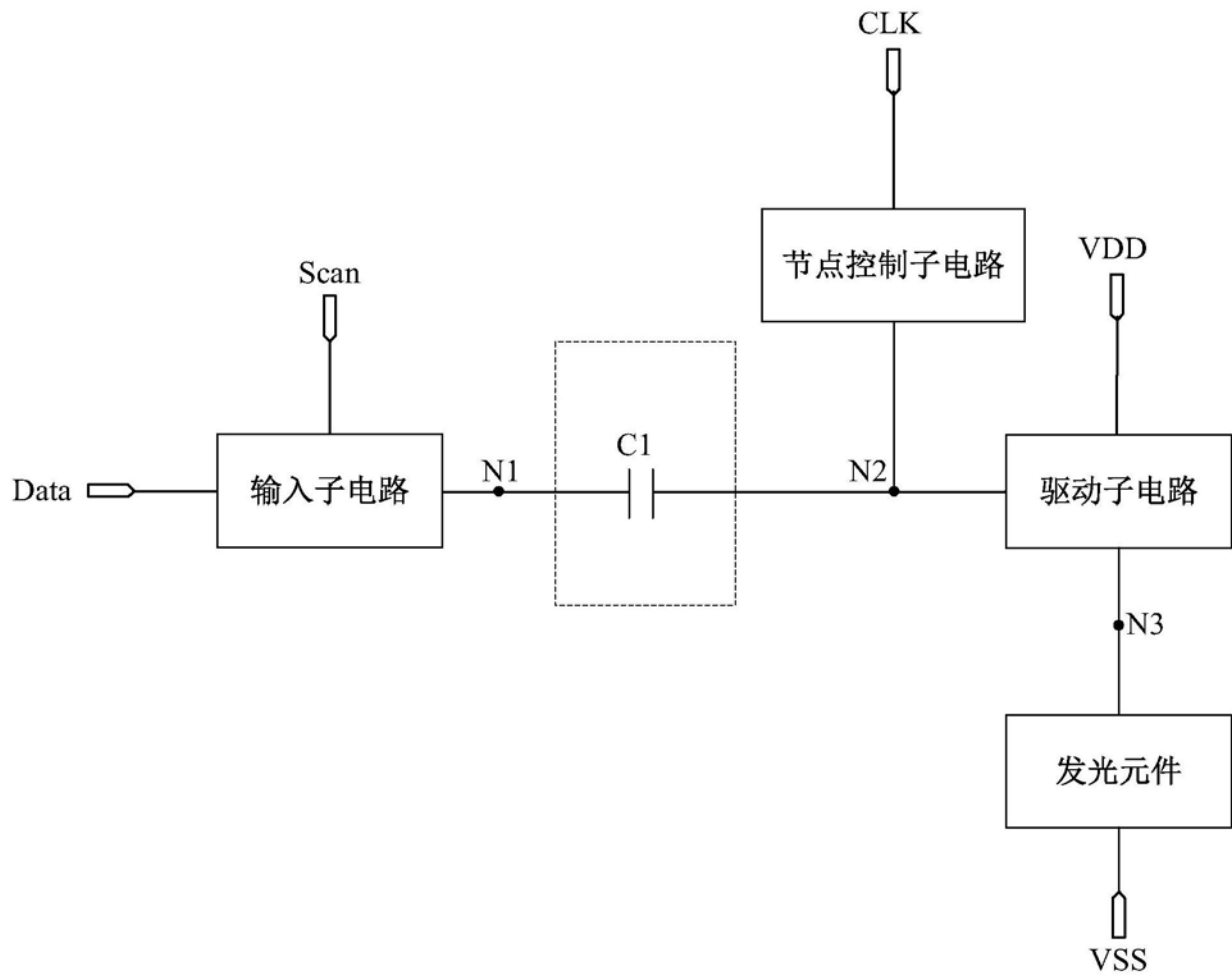


图4

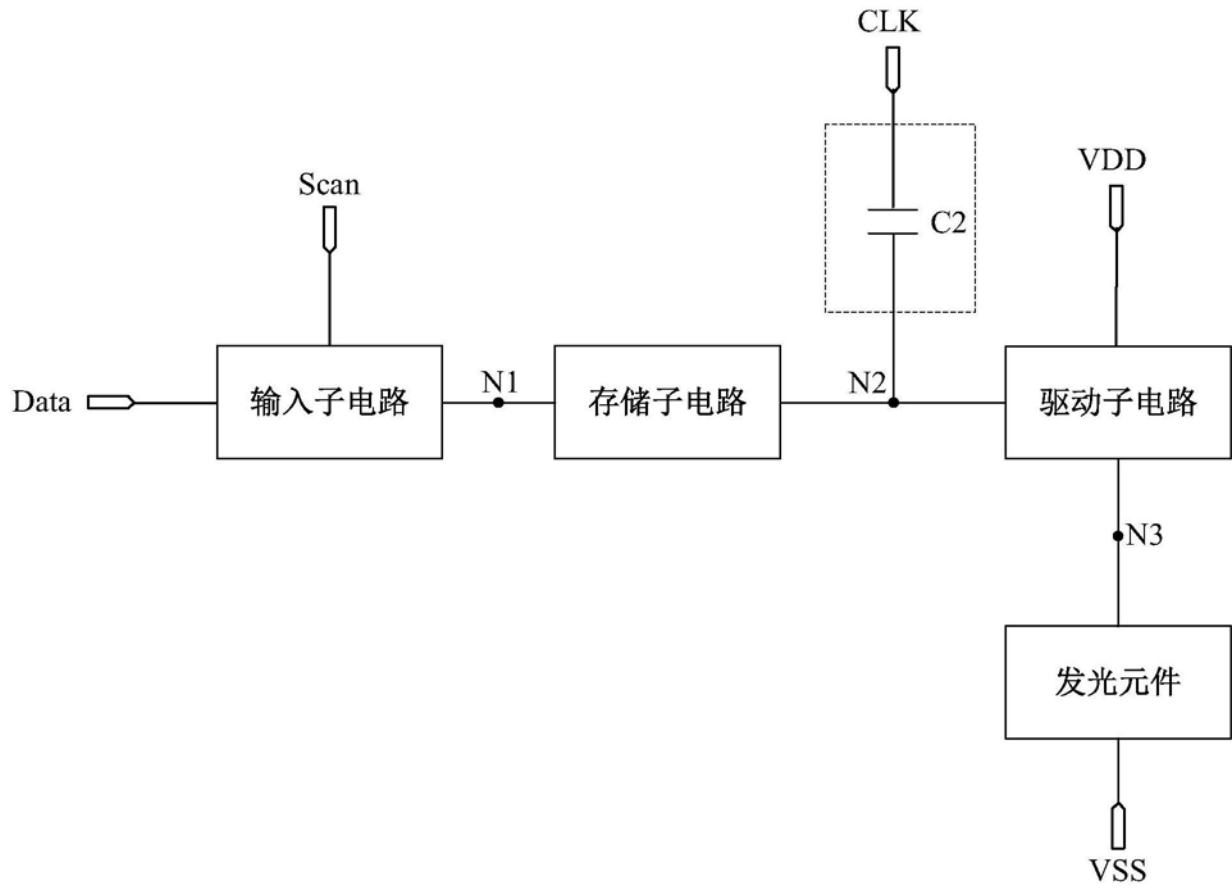


图5

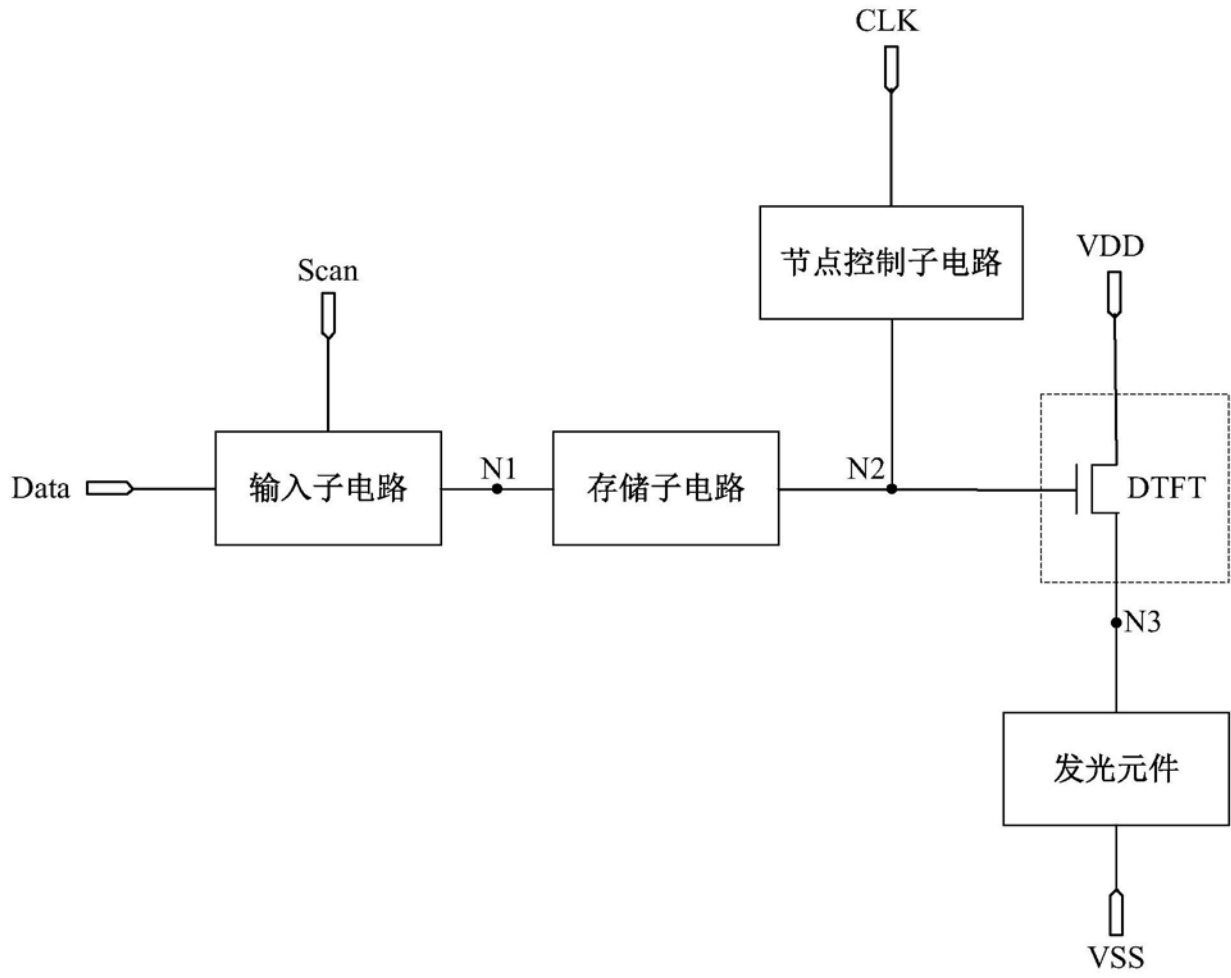


图6

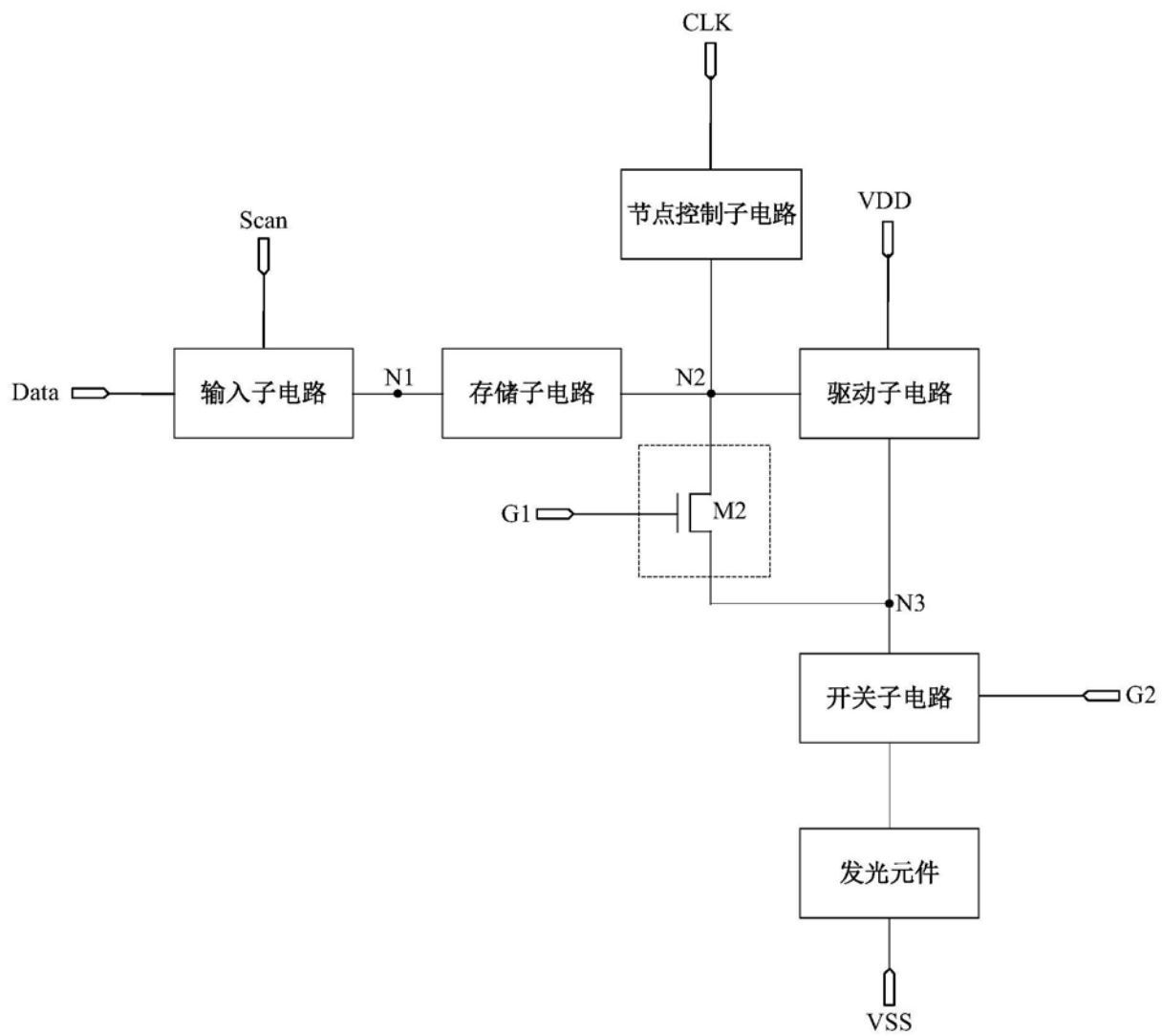


图7

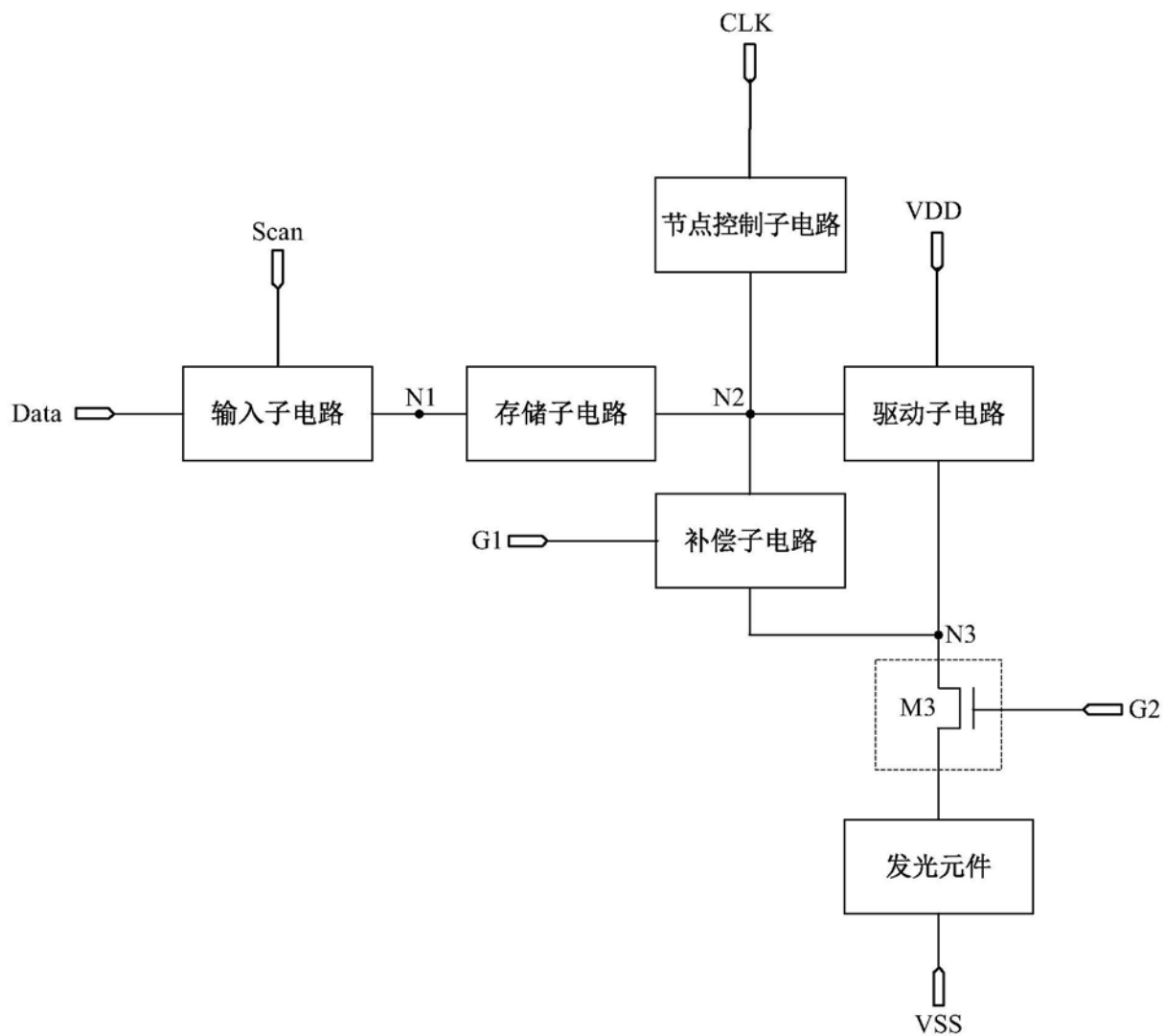


图8

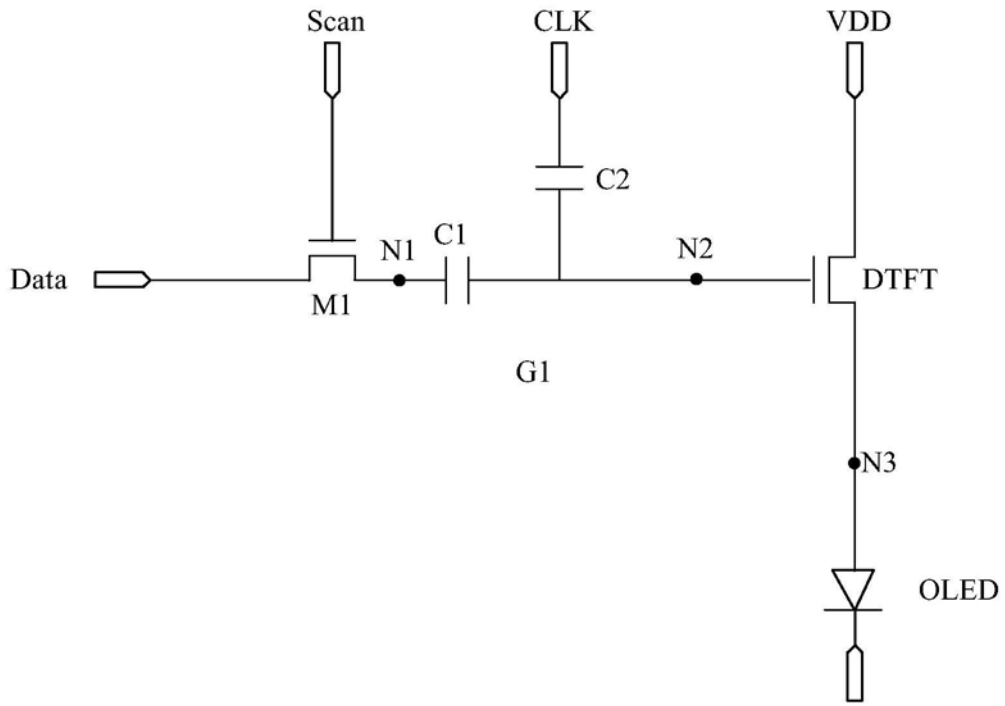


图9

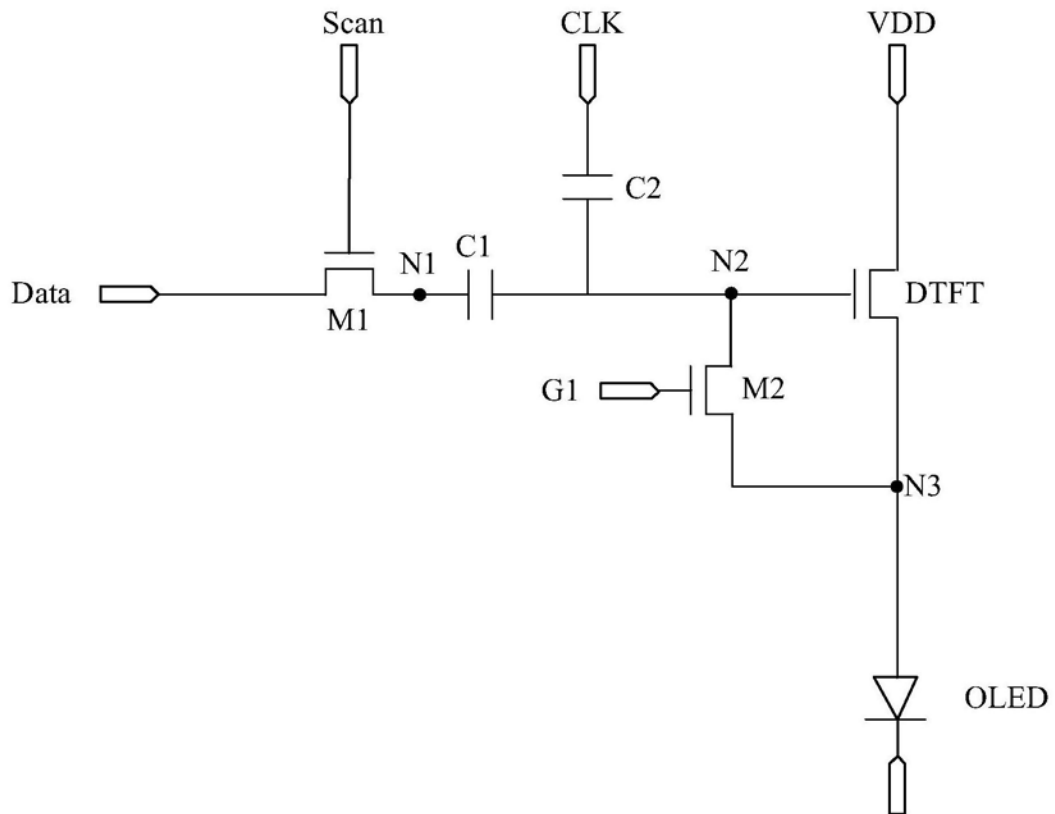


图10

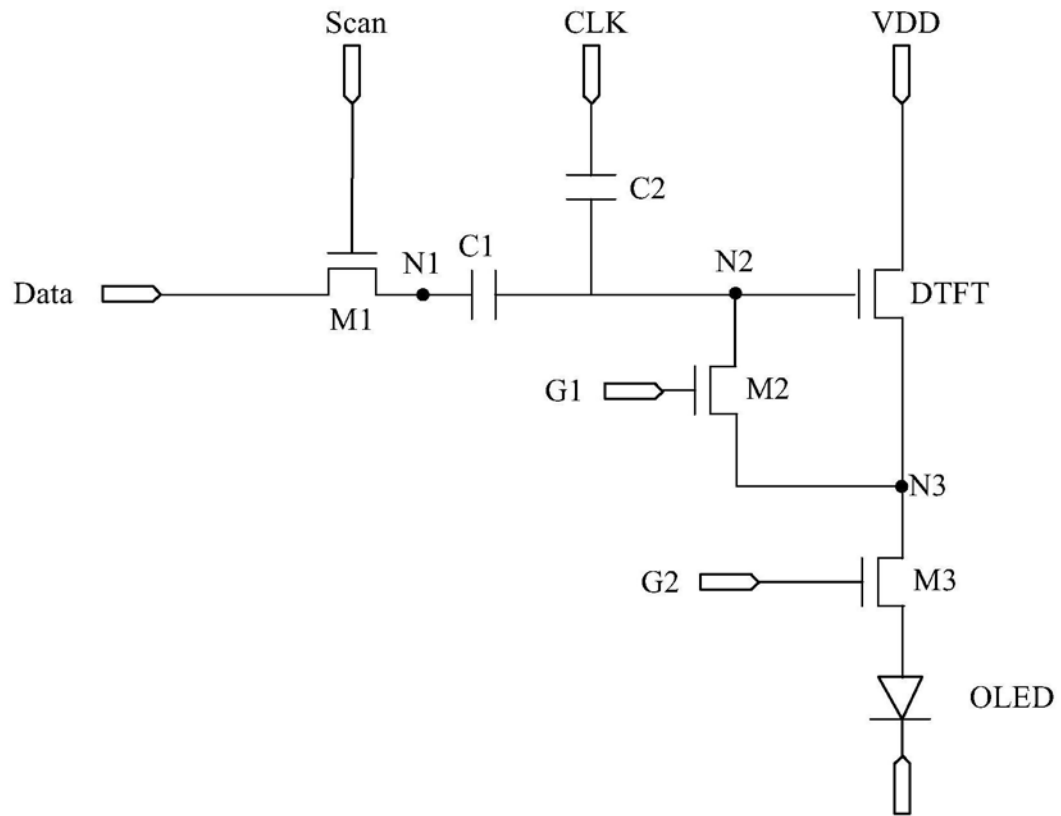


图11

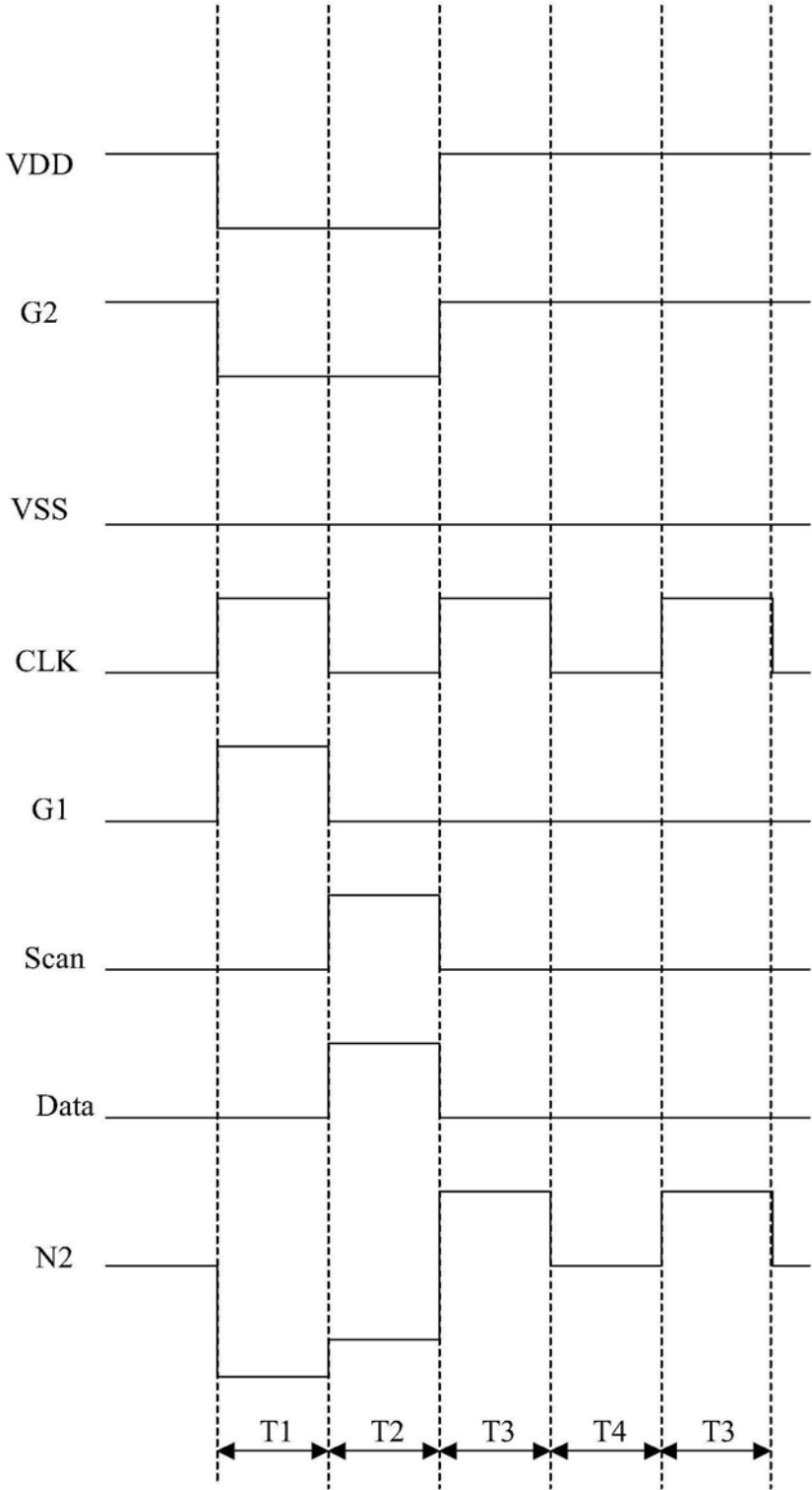


图12

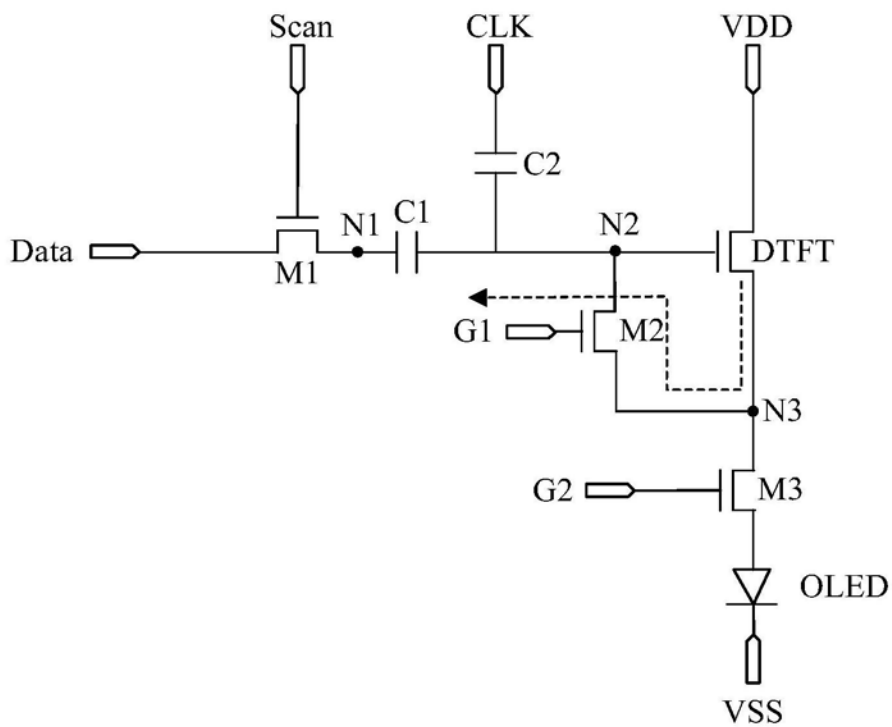


图13

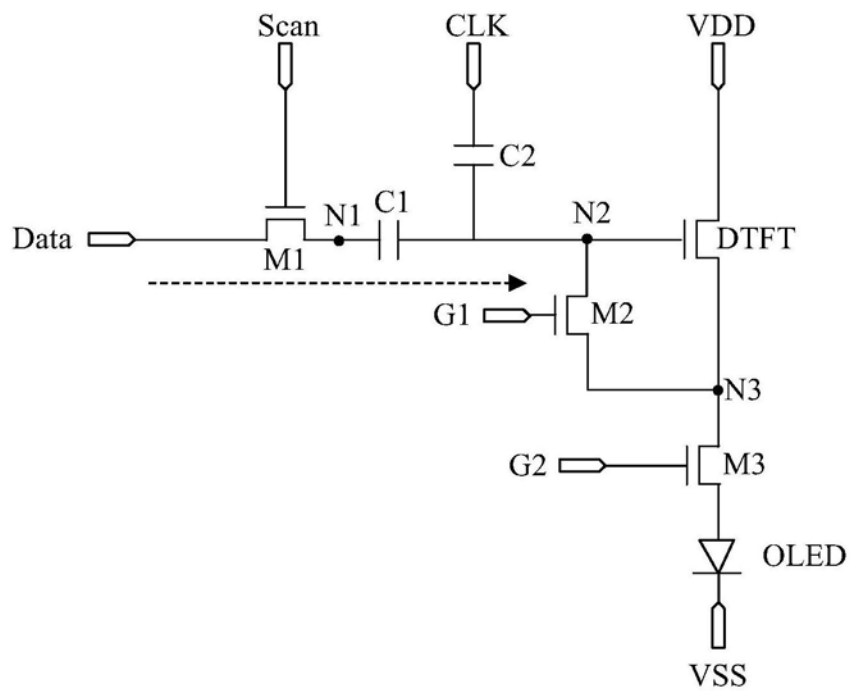


图14

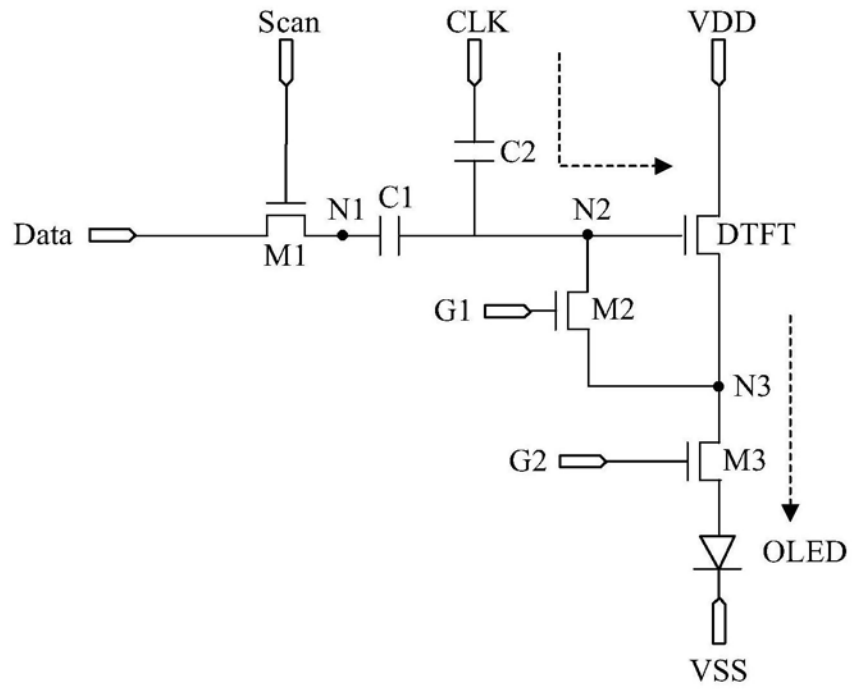


图15

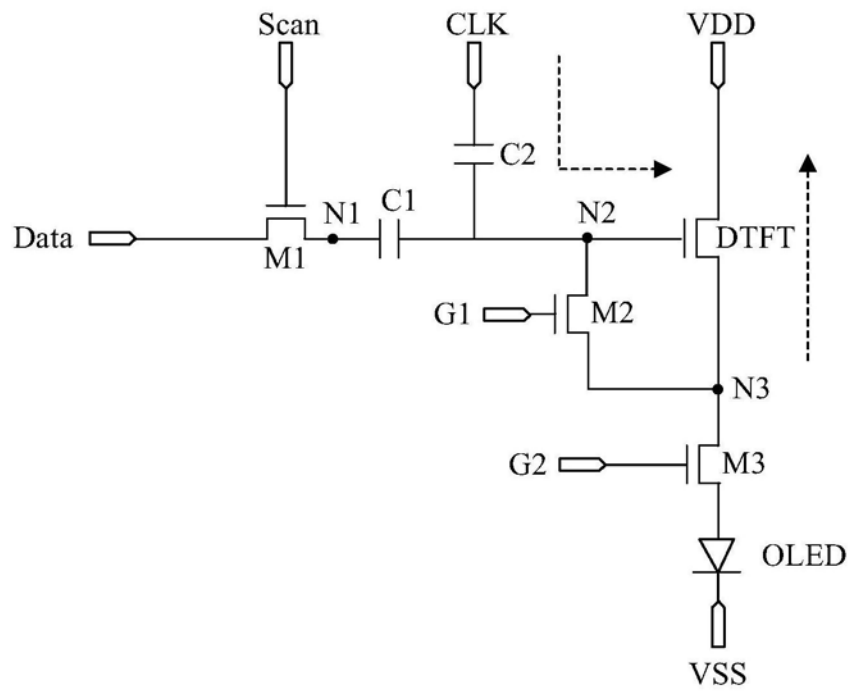


图16

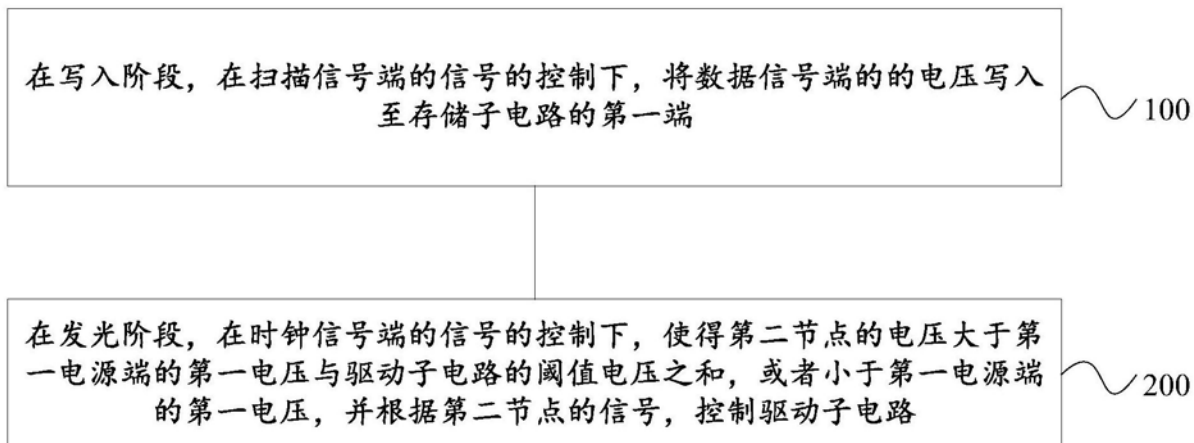


图17

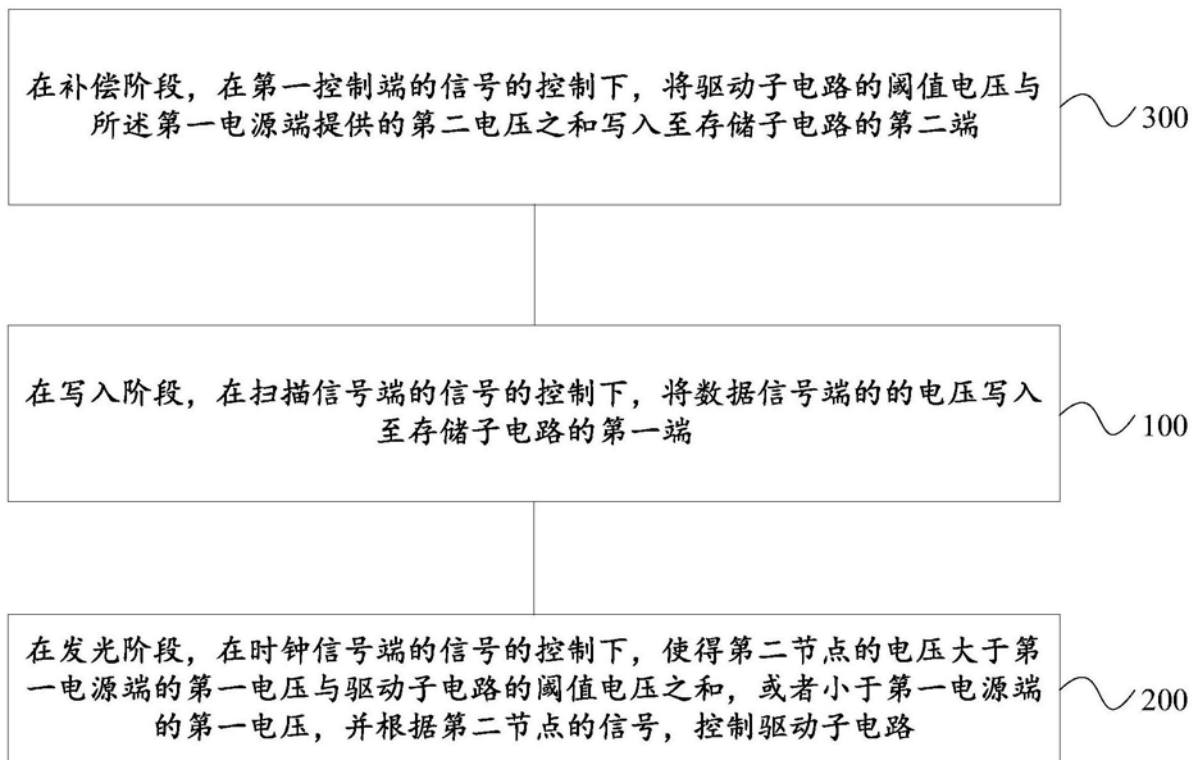


图18

专利名称(译)	一种像素驱动电路及其驱动方法、显示装置		
公开(公告)号	CN107871471B	公开(公告)日	2020-04-10
申请号	CN201711306005.7	申请日	2017-12-08
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 北京京东方显示技术有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司 北京京东方显示技术有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 北京京东方显示技术有限公司		
[标]发明人	王峥		
发明人	王峥		
IPC分类号	G09G3/3208		
CPC分类号	G09G3/3208 G09G3/3233 G09G2300/0814 G09G2300/0819 G09G2320/0233 G09G2320/045 G09G3/3266 G09G3/3291 G09G2300/0426 G09G2310/08 H01L27/3276		
代理人(译)	胡艳华 李丹		
审查员(译)	李小艳		
其他公开文献	CN107871471A		
外部链接	Espacenet SIPO		

摘要(译)

本发明实施例提供一种像素驱动电路及其驱动方法、显示装置，该像素驱动电路包括：输入子电路，与数据信号端、扫描信号端和第一节点连接；存储子电路，与第一节点和第二节点连接；节点控制子电路，与时钟信号端和第二节点连接，用于根据时钟信号端的信号控制第二节点的电压；驱动子电路，与第二节点、第三节点和第一电源端连接；发光元件，发光元件的第一极与第三节点连接，第二极与第二电源端连接。本发明实施例提供的技术方案通过设置存储子电路和节点控制子电路能够实现驱动晶体管内部的电学参数漂移和电流效率恢复，还提高了有机发光二极管的亮度和寿命。

