



(12)发明专利申请

(10)申请公布号 CN 107564472 A

(43)申请公布日 2018.01.09

(21)申请号 201710523828.9

(22)申请日 2017.06.30

(30)优先权数据

10-2016-0082656 2016.06.30 KR

(71)申请人 三星显示有限公司

地址 韩国京畿道

(72)发明人 金成焕 朴竣贤 申暲周

(74)专利代理机构 北京德琦知识产权代理有限公司 11018

代理人 宋颖娉 康泉

(51)Int.Cl.

G09G 3/3225(2016.01)

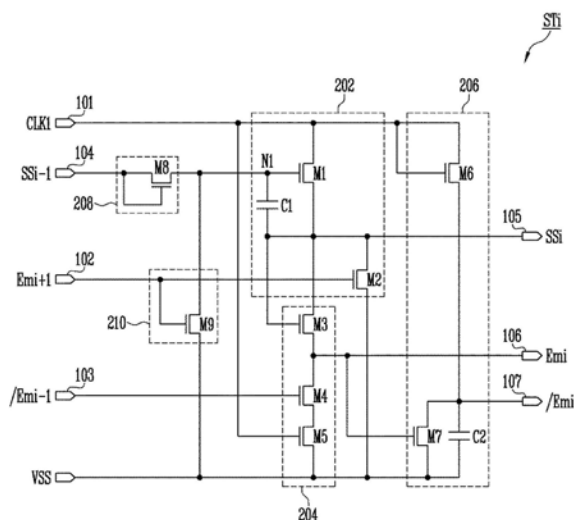
权利要求书3页 说明书10页 附图5页

(54)发明名称

级和使用级的有机发光显示设备

(57)摘要

本发明提供一种级和使用级的有机发光显示设备。级包括第一输出单元、第二输出单元和第三输出单元以及第一信号处理单元和第二信号处理单元。第一输出单元基于给第一输入端和第二输入端的信号以及第一节点的电压而将扫描信号供应至第一输出端。第二输出单元连接至第一电源,并基于给第一输入端、第一输出端和第三输入端的信号而将发射控制信号供应至第二输出端。第三输出单元连接至第一电源,并基于给第一输入端和第二输出端的信号而将反相发射控制信号供应至第三输出端。第一信号处理单元基于给第四输入端的信号而控制第一节点电压。第二信号处理单元基于给第二输入端的信号而控制第一节点电压。



1. 一种级,包括:

第一输出单元,基于供应至第一输入端的信号、供应至第二输入端的信号和第一节点的电压,将扫描信号供应至第一输出端;

第二输出单元,连接至第一电源,以基于供应至所述第一输入端、所述第一输出端和第三输入端的信号而将发射控制信号供应至第二输出端;

第三输出单元,连接至所述第一电源,以基于供应至所述第一输入端和所述第二输出端的信号而将反相发射控制信号供应至第三输出端;

第一信号处理单元,基于供应至第四输入端的信号而控制所述第一节点的电压;以及

第二信号处理单元,基于供应至所述第二输入端的信号而控制所述第一节点的电压。

2. 根据权利要求1所述的级,其中所述第一电源具有栅极截止电压。

3. 根据权利要求1所述的级,其中:

所述第一输入端用于接收第一时钟信号,并且

所述发射控制信号具有所述第一时钟信号的一个或多个周期的宽度。

4. 根据权利要求3所述的级,其中所述扫描信号具有比所述第一时钟信号的一个周期小的宽度并且具有栅极导通电压。

5. 根据权利要求1所述的级,其中:

所述反相发射控制信号具有所述发射控制信号的反相形式,并且

在所述发射控制信号具有栅极截止电压时,所述反相发射控制信号具有栅极导通电压。

6. 根据权利要求1所述的级,其中:

所述第二输入端用于接收下一个级的发射控制信号,

所述第三输入端用于接收发射起始信号或前一个级的反相发射控制信号,并且

所述第四输入端用于接收扫描起始信号或前一个级的扫描信号。

7. 根据权利要求1所述的级,其中所述第一输出单元包括:

第一晶体管,连接在所述第一输入端和所述第一输出端之间,所述第一晶体管包括连接至所述第一节点的栅电极;

第二晶体管,连接在所述第一输出端和所述第一电源之间,所述第二晶体管包括连接至所述第二输入端的栅电极;以及

第一电容器,连接在所述第一节点和所述第一输出端之间。

8. 根据权利要求1所述的级,其中所述第二输出单元包括:

第三晶体管,连接在所述第一输出端和所述第二输出端之间,所述第三晶体管包括连接至所述第一输出端的栅电极;以及

第四晶体管和第五晶体管,串联连接在所述第二输出端和所述第一电源之间,

所述第四晶体管的栅电极连接至所述第三输入端,并且

所述第五晶体管的栅电极连接至所述第一输入端。

9. 根据权利要求1所述的级,其中所述第三输出单元包括:

第六晶体管,连接在所述第一输入端和所述第三输出端之间,所述第六晶体管包括连接至所述第一输入端的栅电极;

第七晶体管,连接在所述第三输出端和所述第一电源之间,所述第七晶体管包括连接

至所述第二输出端的栅电极;以及

第二电容器,连接在所述第三输出端和所述第一电源之间。

10.根据权利要求1所述的级,其中:

所述第一信号处理单元包括连接在所述第四输入端和所述第一节点之间的第八晶体管,并且

所述第八晶体管包括连接至所述第四输入端的栅电极。

11.根据权利要求1所述的级,其中:

所述第二信号处理单元包括连接在所述第一节点和所述第一电源之间的第九晶体管,并且

所述第九晶体管包括连接至所述第二输入端的栅电极。

12.根据权利要求1所述的级,其中:

所述第一输出单元、所述第二输出单元、所述第三输出单元、所述第一信号处理单元和所述第二信号处理单元中的每一个包括至少一个N沟道金属氧化物半导体晶体管。

13.一种有机发光显示设备,包括:

与扫描线、数据线和发射控制线连接的多个像素;

数据驱动器,将数据信号供应至所述数据线;以及

栅极驱动器,包括多个级,将扫描信号供应至所述扫描线并将发射控制信号供应至所述发射控制线,其中所述多个级中的每一个包括:

第一输出单元,基于供应至第一输入端的信号、供应至第二输入端的信号和第一节点的电压而将扫描信号供应至第一输出端;

第二输出单元,连接至第一电源,以基于供应至所述第一输入端、所述第一输出端和第三输入端的信号而将发射控制信号供应至第二输出端;

第三输出单元,连接至所述第一电源,以基于供应至所述第一输入端和所述第二输出端的信号而将反相发射控制信号供应至第三输出端;

第一信号处理单元,基于供应至第四输入端的信号而控制所述第一节点的电压;以及

第二信号处理单元,基于供应至所述第二输入端的信号而控制所述第一节点的电压,并且其中所述第一电源具有栅极截止电压。

14.根据权利要求13所述的有机发光显示设备,其中:

第一时钟信号被供应至在一条或多条奇数编号水平线中的级的第一输入端,并且

第二时钟信号被供应至在一条或多条偶数编号水平线中的级的第一输入端。

15.根据权利要求14所述的有机发光显示设备,其中所述第一时钟信号和所述第二时钟信号具有相同的周期以及反相相位。

16.根据权利要求13所述的有机发光显示设备,其中:

所述第二输入端用于接收下一个级的发射控制信号;

所述第三输入端用于接收发射起始信号或前一个级的反相发射控制信号,并且

所述第四输入端用于接收扫描起始信号或前一个级的扫描信号。

17.根据权利要求13所述的有机发光显示设备,其中所述第一输出单元包括:

第一晶体管,连接在所述第一输入端和所述第一输出端之间,所述第一晶体管包括连接至所述第一节点的栅电极;

第二晶体管,连接在所述第一输出端和所述第一电源之间,所述第二晶体管包括连接至所述第二输入端的栅电极;以及

第一电容器,连接在所述第一节点和所述第一输出端之间。

18. 根据权利要求13所述的有机发光显示设备,其中所述第二输出单元包括:

第三晶体管,连接在所述第一输出端和所述第二输出端之间,所述第三晶体管包括连接至所述第一输出端的栅电极;以及

第四晶体管和第五晶体管,串联连接在所述第二输出端和所述第一电源之间,

所述第四晶体管的栅电极连接至所述第三输入端,并且

所述第五晶体管的栅电极连接至所述第一输入端。

19. 根据权利要求13所述的有机发光显示设备,其中所述第三输出单元包括:

第六晶体管,连接在所述第一输入端和所述第三输出端之间,所述第六晶体管包括连接至所述第一输入端的栅电极;

第七晶体管,连接在所述第三输出端和所述第一电源之间,所述第七晶体管包括连接至所述第二输出端的栅电极;以及

第二电容器,连接在所述第三输出端和所述第一电源之间。

20. 根据权利要求13所述的有机发光显示设备,其中:

所述第一信号处理单元包括连接在所述第四输入端和所述第一节点之间的第八晶体管,所述第八晶体管包括连接至所述第四输入端的栅电极,并且

所述第二信号处理单元包括连接在所述第一节点和所述第一电源之间的第九晶体管,所述第九晶体管包括连接至所述第二输入端的栅电极。

级和使用级的有机发光显示设备

[0001] 相互申请的交叉引用

[0002] 2016年6月30日递交且名称为“Stage and Organic Light Emitting Display Device Using the Same (级和使用级的有机发光显示设备)”的第10-2016-0082656号韩国专利申请通过引用整体合并于此。

技术领域

[0003] 这里描述的一个或多个实施例涉及级以及使用级的有机发光显示设备。

背景技术

[0004] 已开发出多种显示器。示例包括液晶显示器和有机发光显示器。有机发光显示器基于从每个像素中的有机发光二极管发射的光而产生图像。光基于二极管的有源层中电子和空穴的复合而产生。这种显示器具有高响应速度和低功耗。

[0005] 在操作时，数据驱动器供应数据信号至数据线，扫描驱动器供应扫描信号至扫描线，发射驱动器供应发射控制信号至发射控制线。数据线、扫描线和发射控制线连接至像素。

[0006] 在扫描信号被供应至扫描线时，像素被选择。然后，所选择的像素从数据线接收数据信号。从像素发射的光具有基于数据信号的亮度。像素的发射时间通过来自发射驱动器的发射控制信号来控制。

[0007] 扫描线和发射控制线可以通过不同级来驱动。结果，死区增大。例如，用于驱动扫描线的级和用于驱动发射控制线的级被安装在面板上。这可能增大死区。此外，用于驱动扫描线和发射控制线的级包括多个晶体管和多个电容器。这增加电路复杂性和功耗。此外，用于驱动扫描线和发射控制线的级由多条信号线驱动，这进一步增大死区和功耗。

发明内容

[0008] 根据一个或多个实施例，一种级可以包括：第一输出单元，基于供应至第一输入端的信号、供应至第二输入端的信号和第一节点的电压而将扫描信号供应至第一输出端；第二输出单元，连接至第一电源，以基于供应至第一输入端、第一输出端和第三输入端的信号而将发射控制信号供应至第二输出端；第三输出单元，连接至第一电源，以基于供应至第一输入端和第二输出端的信号而将反相发射控制信号供应至第三输出端；第一信号处理单元，基于供应至第四输入端的信号而控制第一节点的电压；以及第二信号处理单元，基于供应至第二输入端的信号而控制第一节点的电压。第一电源可以被设置为具有栅极截止电压。

[0009] 第一输入端可以接收第一时钟信号，并且发射控制信号可以具有第一时钟信号的一个或多个周期的宽度。扫描信号可以具有比第一时钟信号的一个周期小的宽度并且具有栅极导通电压。反相发射控制信号可以具有发射控制信号的反相形式。在发射控制信号具有栅极截止电压时，反相发射控制信号可以具有栅极导通电压。

[0010] 第二输入端可以接收下一个级的发射控制信号,第三输入端可以接收发射起始信号或前一个级的反相发射控制信号,并且第四输入端可以接收扫描起始信号或前一个级的扫描信号。

[0011] 第一输出单元可以包括:连接在第一输入端和第一输出端之间的第一晶体管,第一晶体管包括连接至第一节点的栅电极;连接在第一输出端和第一电源之间的第二晶体管,第二晶体管包括连接至第二输入端的栅电极;以及连接在第一节点和第一输出端之间的第一电容器。

[0012] 第二输出单元可以包括:连接在第一输出端和第二输出端之间的第三晶体管,第三晶体管包括连接至第一输出端的栅电极;以及串联连接在第二输出端和第一电源之间的第四晶体管和第五晶体管,第四晶体管的栅电极连接至第三输入端,并且第五晶体管的栅电极连接至第一输入端。

[0013] 第三输出单元可以包括:连接在第一输入端和第三输出端之间的第六晶体管,第六晶体管包括连接至第一输入端的栅电极;连接在第三输出端和第一电源之间的第七晶体管,第七晶体管包括连接至第二输出端的栅电极;以及连接在第三输出端和第一电源之间的第二电容器。

[0014] 第一信号处理单元可以包括连接在第四输入端和第一节点之间的第八晶体管,并且第八晶体管可以包括连接至第四输入端的栅电极。第二信号处理单元可以包括连接在第一节点和第一电源之间的第九晶体管,并且第九晶体管可以包括连接至第二输入端的栅电极。第一输出单元、第二输出单元、第三输出单元、第一信号处理单元和第二信号处理单元中的每一个可以包括至少一个NMOS晶体管。

[0015] 根据一个或多个其他实施例,一种有机发光显示设备包括:与扫描线、数据线和发射控制线连接的多个像素;用于供应数据信号至数据线的数据驱动器;以及包括多个级的栅极驱动器,用于供应扫描信号至扫描线,并供应发射控制信号至发射控制线。级中的每一个包括:第一输出单元,基于供应至第一输入端的信号、供应至第二输入端的信号和第一节点的电压而将扫描信号供应至第一输出端;第二输出单元,连接至第一电源,以基于供应至第一输入端、第一输出端和第三输入端的信号而将发射控制信号供应至第二输出端;第三输出单元,连接至第一电源,以基于供应至第一输入端和第二输出端的信号而将反相发射控制信号供应至第三输出端;第一信号处理单元,基于供应至第四输入端的信号而控制第一节点的电压;以及第二信号处理单元,基于供应至第二输入端的信号而控制第一节点的电压,并且其中第一电源具有栅极截止电压。

[0016] 第一时钟信号可以被供应至一条或多条奇数编号水平线中的级的第一输入端,并且第二时钟信号可以被供应至一条或多条偶数编号水平线中的级的第一输入端。第一时钟信号和第二时钟信号可以具有相同的周期以及反相相位。

[0017] 第二输入端可以接收下一个级的发射控制信号,第三输入端可以接收发射起始信号或前一个级的反相发射控制信号,并且第四输入端可以接收扫描起始信号或前一个级的扫描信号。

[0018] 第一输出单元可以包括:连接在第一输入端和第一输出端之间的第一晶体管,第一晶体管包括连接至第一节点的栅电极;连接在第一输出端和第一电源之间的第二晶体管,第二晶体管包括连接至第二输入端的栅电极;以及连接在第一节点和第一输出端之间

的第一电容器。

[0019] 第二输出单元可以包括:连接在第一输出端和第二输出端之间的第三晶体管,第三晶体管包括连接至第一输出端的栅电极;以及串联连接在第二输出端和第一电源之间的第四晶体管和第五晶体管,第四晶体管的栅电极连接至第三输入端,并且第五晶体管的栅电极连接至第一输入端。

[0020] 第三输出单元可以包括:连接在第一输入端和第三输出端之间的第六晶体管,第六晶体管包括连接至第一输入端的栅电极;连接在第三输出端和第一电源之间的第七晶体管,第七晶体管包括连接至第二输出端的栅电极;以及连接在第三输出端和第一电源之间的第二电容器。

[0021] 第一信号处理单元可以包括连接在第四输入端和第一节点之间的第八晶体管,第八晶体管包括连接至第四输入端的栅电极,并且第二信号处理单元可以包括连接在第一节点和第一电源之间的第九晶体管,第九晶体管包括连接至第二输入端的栅电极。

附图说明

[0022] 通过结合附图对示例性实施例进行详细描述,特征将对本领域技术人员来说变得明显,附图中:

[0023] 图1示出有机发光显示设备的实施例;

[0024] 图2示出像素的实施例;

[0025] 图3示出栅极驱动器的实施例;

[0026] 图4示出级的实施例;

[0027] 图5示出级的另一个实施例;以及

[0028] 图6示出与用于驱动级的方法的实施例相对应的波形。

具体实施方式

[0029] 结合附图描述示例实施例;然而,它们可以以不同的形式体现,并且不应当被理解为仅于这里所记载的实施例。相反,提供这些实施例的目的在于使该公开内容全面完整,并且向本领域技术人员充分地传达示例性实施方式。实施例(或其部分)可以被组合以形成另外的实施例。

[0030] 在附图中,为了图示的清晰,层和区域的大小可能被放大。还可以理解,在提及一层或元件位于另一层或基板“上”时,该层或元件可以直接位于其他层或基板上,或者也可以存在中间层。进一步,应当理解,在提及层位于另一层“下”时,该层可以直接位于另一层下,也可以存在一个或多个中间层。此外,可以理解,当提及一层位于两层“之间”时,该层可以是这两个层之间仅有的层,或者也可以存在一个或多个中间层。相同的附图标记始终指代相同的元件。

[0031] 在提及一元件“连接”或“耦接”至另一元件时,其可以直接连接或耦接至另一元件,或者也可以有一个或多个中间元件介于该元件与另一元件之间,从而间接连接或耦接至另一元件。此外,在提及一元件“包括”一部件时,这表明该元件可以进一步包括另一部件,而不是排除另一部件,除非存在不同的公开。

[0032] 图1示出有机发光显示设备的实施例,其包括栅极驱动器10、数据驱动器20、像素

单元40和时序控制器50。时序控制器50基于来自外部源的同步信号产生数据驱动控制信号DCS和栅极驱动控制信号GCS。由时序控制器50产生的数据驱动控制信号DCS被供应至数据驱动器20。由时序控制器50产生的栅极驱动控制信号GCS被供应至栅极驱动器10。

[0033] 数据驱动控制信号DCS包括源起始信号和时钟信号。源起始信号控制数据的采样起始时间。时钟信号控制采样操作。

[0034] 栅极驱动控制信号GCS包括扫描起始信号、发射起始信号和时钟信号。扫描起始信号控制扫描信号的第一时序。发射起始信号控制发射控制信号的第一时序。时钟信号可以被用于使扫描起始信号和发射起始信号反相。

[0035] 栅极驱动器10从时序控制器50接收栅极驱动控制信号GCS。接收栅极驱动控制信号GCS的栅极驱动器10供应扫描信号至扫描线S1至Sn,并且供应发射控制信号至发射控制线E1至En。

[0036] 例如,栅极驱动器10可以将扫描信号顺序供应至扫描线S1至Sn。在扫描信号被顺序供应至扫描线S1至Sn时,像素30以水平线为单位被选择。进一步,栅极驱动器10可以将发射控制信号顺序供应至发射控制线E1至En。在发射控制信号被顺序供应至发射控制线E1至En时,像素30以水平线为单位不发光。例如,接收发射控制信号的特定像素30在发射控制信号的供应时段期间被设置为非发射状态,并且在其他时段期间被设置为发射状态。

[0037] 发射控制信号被设置为具有栅极截止电压(例如,低电压)以使像素30中的晶体管截止。扫描信号被设置为具有栅极导通电压(例如,高电压),以使像素30中的晶体管导通。

[0038] 栅极驱动器10包括多个级。每个级可以连接至扫描线S1至Sn中的一条和发射控制线E1至En中的一条。

[0039] 数据驱动器20从时序控制器50接收数据驱动控制信号DCS。数据驱动器20基于数据驱动控制信号DCS供应数据信号至数据线D1至Dm。供应至数据线D1至Dm的数据信号被供应至由扫描信号选择的像素30。数据驱动器20可以与扫描信号同步地将数据信号供应至数据线D1至Dm。

[0040] 像素单元40包括连接至扫描线S1至Sn、数据线D1至Dm和发射控制线E1至En的像素30。像素单元40可以从外部源接收第一驱动电源ELVDD和第二驱动电源ELVSS。

[0041] 像素30中的每一个包括驱动晶体管和有机发光二极管。驱动晶体管基于数据信号,控制经由有机发光二极管从第一驱动电源ELVDD流至第二驱动电源ELVSS的电流。在图1中,示出了n条扫描线S1至Sn和n条发射控制线E1至En。在一个实施例中,基于像素30的电路结构,一条或多条虚拟扫描线和虚拟发射控制线可以被另外形成在像素单元40中。

[0042] 图2示出像素的实施例,其可以表示图1中的像素30。为了说明的目的,图2中的像素与第n扫描线Sn和第m数据线Dm连接。

[0043] 参见图2,像素30可以包括有机发光二极管OLED、第一晶体管T1(驱动晶体管)、第二晶体管T2、第三晶体管T3和存储电容器Cst。有机发光二极管OLED具有连接至第一晶体管T1的第二电极的阳极电极和连接至第二驱动电源ELVSS的阴极电极。有机发光二极管OLED可以基于来自第一晶体管T1的电流产生具有预定亮度的光。

[0044] 第一晶体管T1具有经由第三晶体管T3连接至第一驱动电源ELVDD的第一电极、连接至有机发光二极管OLED的阳极电极的第二电极和连接至第十节点N10的栅电极。第一晶体管T1基于第十节点N10的电压控制经由第三晶体管T3和有机发光二极管OLED从第一驱动

电源ELVDD流至第二驱动电源ELVSS的电流流量。

[0045] 第二晶体管T2包括连接至数据线Dm的第一电极、连接至第十节点N10的第二电极和连接至扫描线Sn的栅电极。在扫描信号被供应至扫描线Sn时,第二晶体管T2导通以将通过数据线Dm供应的数据信号供应至第十节点N10。

[0046] 第三晶体管T3包括连接至第一驱动电源ELVDD的第一电极、连接至第一晶体管T1的第一电极的第二电极和连接至发射控制线En的栅电极。第三晶体管T3在发射控制信号被供应至发射控制线En时截止,而在发射控制信号未被供应时导通。

[0047] 在第三晶体管T3截止时,第一晶体管T1和第一驱动电源ELVDD被电阻断。因此,像素30被设置为非发射状态。在第三晶体管T3导通时,第一晶体管T1和第一驱动电源ELVDD被电连接。因此,像素30被设置为发射状态。

[0048] 存储电容器Cst连接在第十节点N10和有机发光二极管OLED的阳极电极之间。存储电容器Cst存储第十节点N10的电压。

[0049] 在另一个实施例中,像素30可以具有不同的结构和操作。例如,像素30可以以具有不同数量的晶体管和/或电容器和/或基于可由发射控制信号控制的发射时段而操作的不同电路形式来实施。

[0050] 图3示出图1中栅极驱动器10的实施例。参见图3,栅极驱动器10包括k个级ST1至STk,其中k是自然数。级ST1至STk中的每一个基于第一时钟信号CLK1或第二时钟信号CLK2产生扫描信号SSi和发射控制信号Emi。

[0051] 栅极驱动器10从时序控制器50接收扫描起始信号SSP和发射起始信号ESP。扫描起始信号SSP控制扫描信号的第一时序。发射起始信号ESP控制发射控制信号的第一时序。扫描起始信号SSP和发射起始信号ESP可以被供应至第一级ST1。

[0052] 级ST1至STk中的每一个连接至任意一条扫描线和任意一条发射控制线。第i级STi(i是小于k的自然数)中产生的扫描信号SSi和发射控制信号Emi可以被供应至不同水平线中的扫描线和发射控制线。例如,第i扫描信号SSi可以被供应至第i扫描线Si,并且第i发射控制信号Emi可以被供应至第i+2发射控制线Ei+2。例如,基于像素30的电路结构,第i扫描信号SSi和第i发射控制信号Emi可以被供应至不同水平线中的扫描线和发射控制线。

[0053] 奇数(或偶数)编号的级ST1、ST3……接收第一时钟信号CLK1。偶数(或奇数)编号的级ST2、ST4……接收第二时钟信号CLK2。第一时钟信号CLK1和第二时钟信号CLK2可以被设置为具有相同的周期以及反相相位。

[0054] 图4示出图3中级的实施例。为了说明的目的,第i级STi被示出,并且假定第i级是接收第一时钟信号CLK1的奇数编号的级。

[0055] 参见图4,第i级STi包括第一输入端101、第二输入端102、第三输入端103、第四输入端104、第一输出端105、第二输出端106和第三输出端107。第一输入端101接收第一时钟信号CLK1。第二时钟信号CLK2被供应至第i+1级STi+1的第一输入端101。

[0056] 第二输入端102接收下一个级STi+1的发射控制信号Emi+1。

[0057] 第三输入端103接收前一个级STi-1的反相发射控制信号/Emi-1。在第i级STi被设置为第一级时,发射起始信号ESP被供应至第三输入端103。发射起始信号ESP可以被设置为具有例如第一时钟信号CLK1的一个或多个周期的宽度。然后,与发射起始信号ESP对应的发射控制信号也可以被设置为具有例如第一时钟信号CLK1的一个或多个周期的宽度。

[0058] 第四输入端104从级STi-1接收扫描信号SSi-1。在第i级STi是第一级时,扫描起始信号SSP被供应至第四输入端104。扫描起始信号SSP可以具有比第一时钟信号CLK1的一个周期小的宽度。然后,与扫描起始信号SSP对应的扫描信号也可以具有比第一时钟信号的一个周期小的宽度。

[0059] 第一输出端105输出扫描信号SSi。供应至第一输出端105的扫描信号SSi被供应至与第一输出端105电连接的扫描线。输出至第一输出端105的扫描信号SSi被供应至下一个级STi+1的第四输入端104。

[0060] 第二输出端106输出发射控制信号Emi。供应至第二输出端106的发射控制信号Emi被供应至与第二输出端106电连接的发射控制线。输出至第二输出端106的发射控制信号Emi被供应至前一个级STi-1的第二输入端102。

[0061] 第三输出端107输出反相发射控制信号/Emi。反相发射控制信号/Emi可以与通过使发射控制信号Emi反相而获取的信号相对应。输出至第三输出端107的反相发射控制信号/Emi被供应至下一个级STi+1的第三输入端103。级STi接收可以具有例如栅极截止电压(例如,低电压)的第一电源VSS。

[0062] 图5示出级的另一个实施例,其例如可以是图4中的级STi的更详细版本。参见图5,级STi包括第一输出单元202、第二输出单元204、第三输出单元206、第一信号处理单元208和第二信号处理单元210。第一输出单元202、第二输出单元204、第三输出单元206、第一信号处理单元208和第二信号处理单元210中的每一个可以基于由NMOS晶体管T1到T3形成的像素30而由NMOS晶体管形成。

[0063] 第一输出单元202基于供应至第一输入端101和第二输入端102的信号以及第一节点N1的电压将扫描信号SSi供应至第一输出端105。第一输出单元202包括第一晶体管M1、第二晶体管M2和第一电容器C1。

[0064] 第一晶体管M1连接在第一输入端101和第一输出端105之间。第一晶体管M1的栅电极连接至第一节点N1。第一晶体管M1基于第一节点N1的电压而导通或截止。

[0065] 第二晶体管M2连接在第一输出端105和第一电源VSS之间。第二晶体管M2的栅电极连接至第二输入端102。第二晶体管M2在第i+1发射控制信号Emi+1被供应至第二输入端102时截止,并且在其它情况下导通。

[0066] 第一电容器C1连接在第一节点N1和第一输出端105之间。第一电容器C1存储第一节点N1的电压,并且用作基于第一输出端105的电压而使第一节点N1的电压升高的升压电容器。第一节点N1的电压基于第一输出端105的电压而升高。因此,第一晶体管M1稳定地维持在导通状态。

[0067] 第二输出单元204连接至第一电源VSS,并且基于供应至第一输入端101、第三输入端103和第一输出端105的信号将发射控制信号Emi供应至第二输出端106。第二输出单元204包括第三晶体管M3、第四晶体管M4和第五晶体管M5。

[0068] 第三晶体管M3连接在第一输出端105和第二输出端106之间。第三晶体管M3的栅电极连接至第一输出端105。第三晶体管M3以二极管形式连接,并将第一输出端105的电压供应至第二输出端106。

[0069] 第四晶体管M4和第五晶体管M5串联连接在第二输出端106和第一电源VSS之间。第四晶体管M4的栅电极连接至第三输入端103。第四晶体管M4在第i-1反相发射控制信号/

Emi-1被供应至第三输入端103时导通,并且在其它情况下截止。

[0070] 第五晶体管M5具有连接至第一输入端101的栅电极。第五晶体管M5在第一时钟信号CLK1被供应至第一输入端101时导通,并且在其它情况下截止。

[0071] 第三输出单元206连接至第一电源VSS,并且基于供应至第一输入端101和第二输出端106的信号将反相发射控制信号/Emi供应至第三输出端107。第三输出单元206包括第六晶体管M6、第七晶体管M7和第二电容器C2。

[0072] 第六晶体管M6连接在第一输入端101和第三输出端107之间。第六晶体管M6的栅电极连接至第一输入端101。第六晶体管M6以二极管形式连接,并将第一输入端101的电压供应至第三输出端107。

[0073] 第七晶体管M7连接在第三输出端107和第一电源VSS之间。第七晶体管M7具有连接至第二输出端106的栅电极。第七晶体管M7基于第二输出端106的电压而导通或截止。

[0074] 第二电容器C2连接在第三输出端107和第一电源VSS之间。

[0075] 第一信号处理单元208基于供应至第四输入端104的信号来控制第一节点N1的电压。第一信号处理单元208包括第八晶体管M8。

[0076] 第八晶体管M8连接在第四输入端104和第一节点N1之间。第八晶体管M8具有连接至第四输入端104的栅电极。第八晶体管M8以二极管形式连接,并将第四输入端104的电压供应至第一节点N1。

[0077] 第二信号处理单元210基于供应至第二输入端102的信号来控制第一节点N1的电压。第二信号处理单元210包括第九晶体管M9。

[0078] 第九晶体管M9连接在第一节点N1和第一电源VSS之间。第九晶体管M9具有连接至第二输入端102的栅电极。第九晶体管M9在第i+1发射控制信号Emi+1被供应至第二输入端102时截止,并且在其它情况下导通。

[0079] 其余的级可以用与第i级STi相同的电路实施。

[0080] 图6示出了与用于驱动例如图5所示的级的方法的实施例相对应的波形。参见图6,第一时钟信号CLK1和第二时钟信号CLK2可以被设置为具有相同的周期以及反相相位。在第一时钟信号CLK1(或第二时钟信号CLK2)被供应至第一输入端101时,第一输入端101可以被设置有栅极导通电压。在第一时钟信号CLK1(或第二时钟信号CLK2)被供应至第一输入端101时,第一输入端101可以被设置有栅极截止电压,例如第一电源VSS的电压。

[0081] 在第i+1发射控制信号Emi+1被供应至第二输入端102时,第二输入端102被设置有栅极截止电压,并且在其它情况下被设置有栅极导通电压。

[0082] 在第i-1反相发射控制信号/Emi-1被供应至第三输入端103时,第三输入端被设置有栅极导通电压,并且在其它情况下被设置有栅极截止电压。

[0083] 在第i-1扫描信号SSi-1被供应至第四输入端104时,第四输入端被设置有栅极导通电压,并且在其它情况下被设置为具有栅极截止电压。

[0084] 在操作时,首先,在第一时间t1,第i-1反相发射控制信号/Emi-1被供应至第三输入端103。在第i级STi被设置为第一级时,发射起始信号ESP被供应至第三输入端103。在第i-1反相发射控制信号/Emi-1被供应至第三输入端103时,第四晶体管M4导通。第四晶体管M4在第一时间t1与第四时间t4之间的时段期间维持导通状态,在此期间,第i-1反相发射控制信号/Emi-1被供应。在第四晶体管M4导通时,第五晶体管M5和第二输出端106电连接。因

为第五晶体管M5被设置为截止状态,所以第二输出端106维持前一个时段的电压。

[0085] 在第二时间 t_2 ,第一时钟信号CLK1被供应至第一输入端101。在第一时钟信号CLK1被供应至第一输入端101时,第五晶体管M5和第六晶体管M6导通。

[0086] 在第五晶体管M5导通时,第一电源VSS的电压被供应至第二输出端106。供应至第二输出端106的第一电源VSS的电压被供应至特定发射控制线作为发射控制信号Emi。在第一电源VSS的电压被供应至第二输出端106时,第七晶体管M7截止。

[0087] 在第六晶体管M6导通时,第一时钟信号CLK1被供应至第三输出端107。第三输出端107输出高电压,例如反相发射控制信号/Emi。供应至第三输出端107的第一时钟信号CLK1的电压被存储在第二电容器C2中。

[0088] 在第三时间 t_3 ,停止向第一输入端101供应第一时钟信号CLK1。在第一时钟信号CLK1被停止时,第五晶体管M5和第六晶体管M6截止。

[0089] 在第五晶体管M5截止时,第四晶体管M4和第一电源VSS的电连接被阻断。第二输出端106维持前一个时段的电压。

[0090] 第二输出端106与发射控制线电连接。发射控制线以水平方向形成在像素单元40中,并包括寄生电容器。因此,在第三时间 t_3 ,第一输出端106通过发射控制线的寄生电容器维持前一个时段的电压(例如,第一电源VSS的电压)。

[0091] 在第六晶体管M6截止时,第一输入端101和第三输出端107的电连接被阻断。第三输出端107通过第二电容器C2维持前一个时段的电压。第三输出端107输出反相发射控制信号/Emi的电压。

[0092] 在第三时间 t_3 ,第 $i+1$ 发射控制信号Emi+1被供应至第二输入端102。在第 $i+1$ 发射控制信号Emi+1被供应至第二输入端102时,第二晶体管M2截止。然后,第一输出端105和第一电源VSS之间的电连接被阻断。

[0093] 在第四时间 t_4 ,第 $i-1$ 扫描信号SSi-1被供应至第四输入端104,并且第 $i-1$ 反相发射控制信号/Emi-1被停止供应至第三输入端103。在第 $i-1$ 反相发射控制信号/Emi-1的供应被停止时,第四晶体管M4截止。在第 $i-1$ 扫描信号SSi-1被供应至第四输入端104时,第八晶体管M8导通。

[0094] 在第八晶体管M8导通时,第 $i-1$ 扫描信号SSi-1的电压(例如,高电压)被供应至第一节点N1。在高电压被供应至第一节点N1时,第一晶体管M1导通。由于第一时钟信号CLK1不被供应至第一输入端101,所以第一输出端105维持前一个时段的电压。供应至第一节点N1的高电压被存储在第一电容器C1中。因此,第一晶体管M1维持在导通状态。

[0095] 在第五时间 t_5 ,第一时钟信号CLK1被供应至第一输入端101。在第一时钟信号CLK1被供应至第一输入端101时,第五晶体管M5和第六晶体管M6导通。然后,第一晶体管M1通过第四时间 t_4 充入第一电容器C1中的电压而维持导通状态。

[0096] 因为第一晶体管M1被设置为导通状态,所以被供应至第一输入端101的第一时钟信号CLK1被供应至第一输出端105。供应至第一输出端105的第一时钟信号CLK1被供应至作为扫描线SSi与第一输出端105连接的扫描线。在第一时钟信号CLK1被供应至第一输出端105时,第一节点N1的电压通过第一电容器C1的升压而升高。因此,第一晶体管M1稳定地维持在导通状态。

[0097] 在第一时钟信号CLK1被供应至第一输入端105时,第三晶体管M3导通。在第三晶体

管M3导通时,第一时钟信号CLK1的电压被供应至第二输出端106。然后,发射控制信号Emi被停止供应至第二输出端106。进一步,在第一时钟信号CLK1的电压被供应至第二输出端106时,第七晶体管M7导通。

[0098] 在第七晶体管M7导通时,第一电源VSS的电压被供应至第三输出端107。然后,反相发射控制信号/Emi被停止供应至第三输出端107。进一步,通过第六晶体管M6的导通而供应至第三输出端107的第一时钟信号CLK1经由第七晶体管M7而供应至第一电源VSS。最终,第三输出端107稳定地维持第一电源VSS的电压。

[0099] 第一时钟信号CLK1经由以二极管形式连接的第六晶体管M6供应至第三输出端107。然后,第一电源VSS经由被设定为导通状态的第七晶体管M7而供应至第三输出端107。即使第六晶体管M6和第七晶体管M7的W/L被设置为类似,第三输出端107也被设置为具有第一电源VSS的电压。

[0100] 在第六时间t6,第i+1发射控制信号Emi+1的供应被停止。在停止向第二输入端102供应第i+1发射控制信号Emi+1时,第二晶体管M2和第九晶体管M9导通。在第二晶体管M2导通时,第一电源VSS的电压被供应至第一输出端105,并且停止向第一输出端105供应扫描信号SSi。

[0101] 在第九晶体管M9导通时,第一电源VSS的电压被供应至第一节点N1。在第一电源VSS的电压被供应至第一节点N1时,第一晶体管M1被设置为截止状态。然后,第一电容器C1存储第一节点N1的电压。

[0102] 级ST1至STk可以根据上述过程输出扫描信号SSi和发射控制信号Emi。例如,第i+1级STi可以输出扫描信号SSi+1和发射控制信号Emi+1,同时基于第二时钟信号CLK2重复上述过程。

[0103] 此外,级ST1至STk可以基于发射起始信号ESP的宽度控制发射控制信号的宽度。在这种情况下,第i-1反相发射控制信号/Emi-1可以是例如发射起始信号ESP。

[0104] 在发射起始信号ESP的宽度增加时,时间t1至时间t4之间的宽度增加。然后,发射控制信号Emi的宽度基于发射起始信号ESP而增加。例如,在级ST1至STk中,发射控制信号的宽度基于发射起始信号ESP的宽度被控制。因此,可以基于发射起始信号ESP的宽度自由控制像素30的发射时间。

[0105] 本文描述的方法、过程和/或操作可以通过由计算机、处理器、控制器或其他信号处理设备执行的代码或指令来执行。计算机、处理器、控制器或其他信号处理设备可以是本文所描述的那些或除了本文描述的元件之外的一个。因为形成方法(或计算机、处理器、控制器或其他信号处理设备的操作)的基础的算法被详细描述,所以用于实施方法实施例的操作的代码或指令可以将计算机、处理器、控制器或其他信号处理设备转换成用于执行本文中的方法的专用处理器。

[0106] 所公开实施例的处理器、驱动器、控制器和其他处理特征可以以例如可包括硬件、软件或两者的逻辑来实现。在至少部分以硬件实现时,处理器、驱动器、控制器和其他处理特征可以是例如各种集成电路中的任何一种,包括但不限于专用集成电路、现场可编程门阵列、逻辑门的组合、片上系统、微处理器或其他类型的处理或控制电路。

[0107] 在至少部分以软件实现时,处理器、驱动器、控制器和其他处理特征可以包括例如用于存储例如由计算机、处理器、微处理器、控制器或其他信号处理设备等执行的代码或指

令的存储器或其他存储设备。计算机、处理器、微处理器、控制器或其他信号处理设备可以是本文所描述的那些或除了本文描述的元件之外的一个。因为形成方法(或计算机、处理器、微处理器、控制器或其他信号处理设备的操作)的基础的算法被详细描述,所以用于实施方法实施例的操作的代码或指令可以将计算机、处理器、控制器或其他信号处理设备转换成用于执行本文中的方法的专用处理器。

[0108] 这里已经公开了示例实施例,并且尽管采用了特定术语,但是应以广义和描述的意义使用并解释它们,而并不用于限定的目的。在某些情况下,对本申请递交时的本领域普通技术人员来说显而易见的是,除非有其他指示,否则结合特定实施例描述的特征、特性和/或元素可以单独使用,或者与结合其它实施例所描述的特征、特性和/或元素合并使用。因此,本领域技术人员会理解,可以在不超出所附权利要求记载的本发明的精神和范围的情况下,进行形式上和细节上的各种改变。

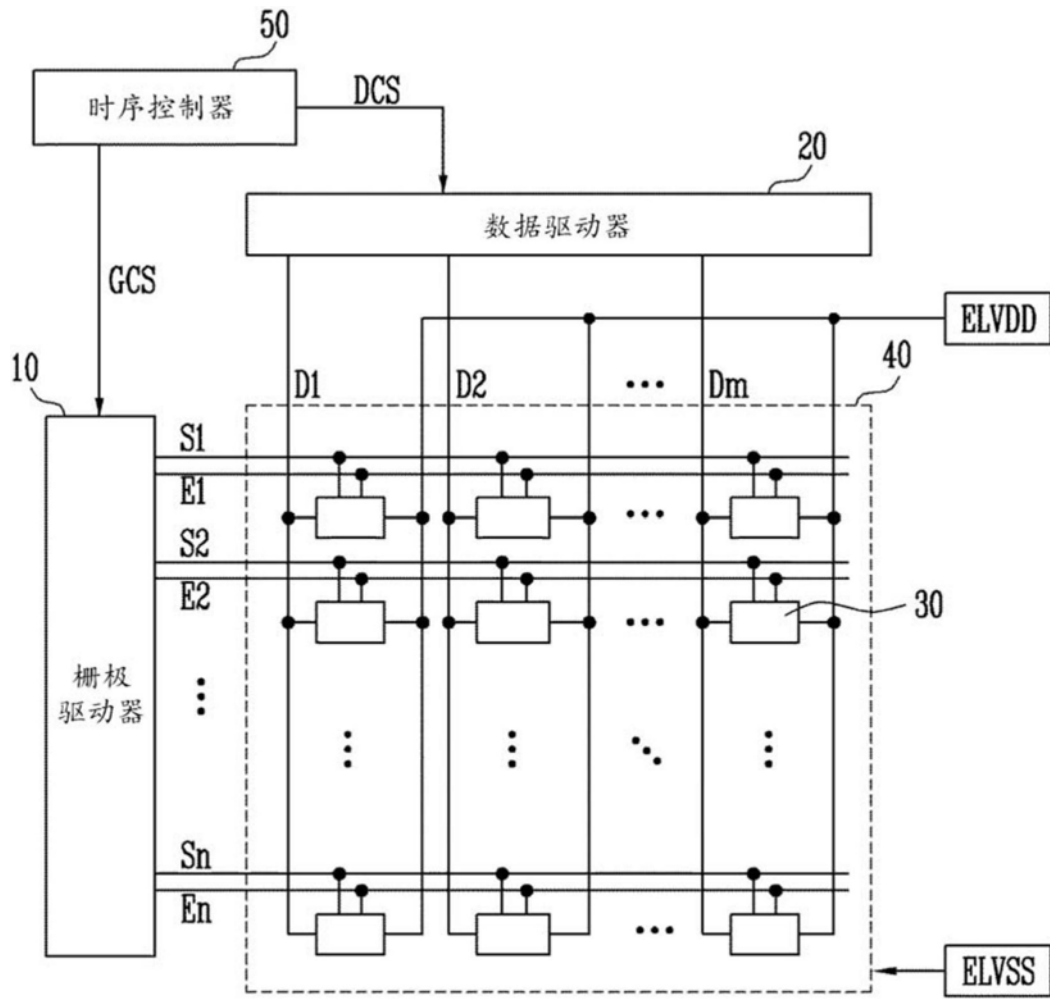


图1

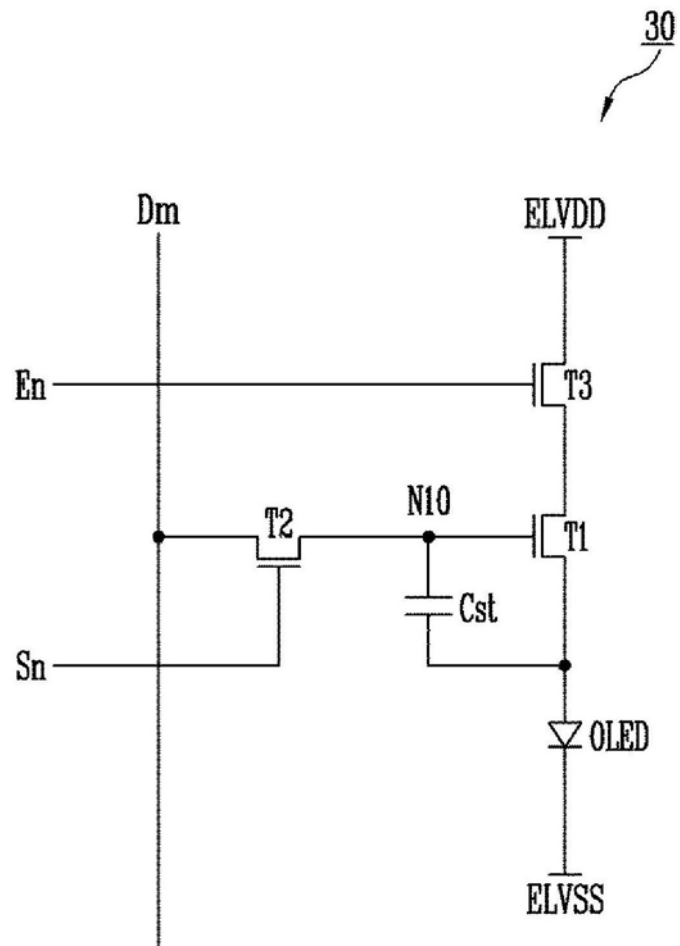


图2

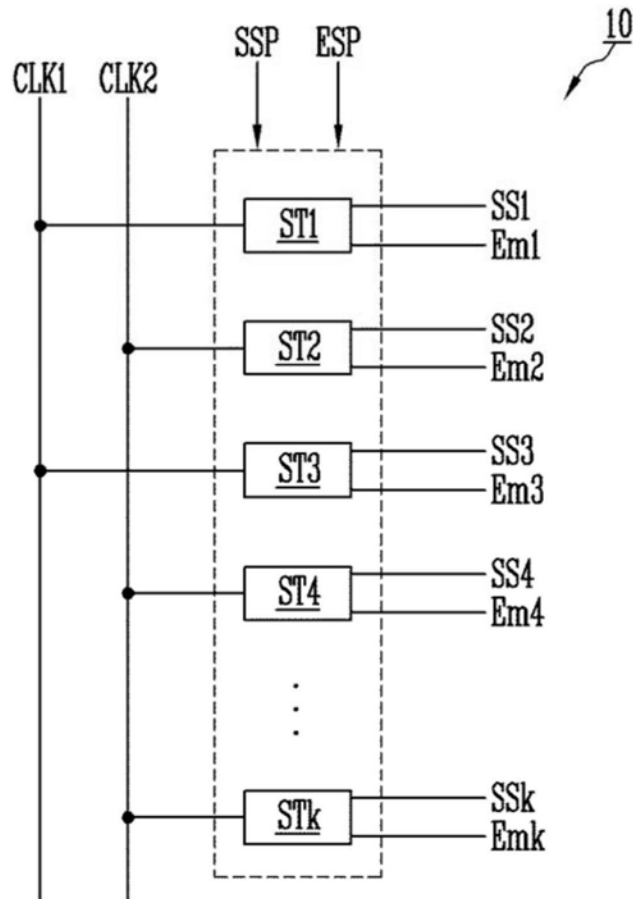


图3

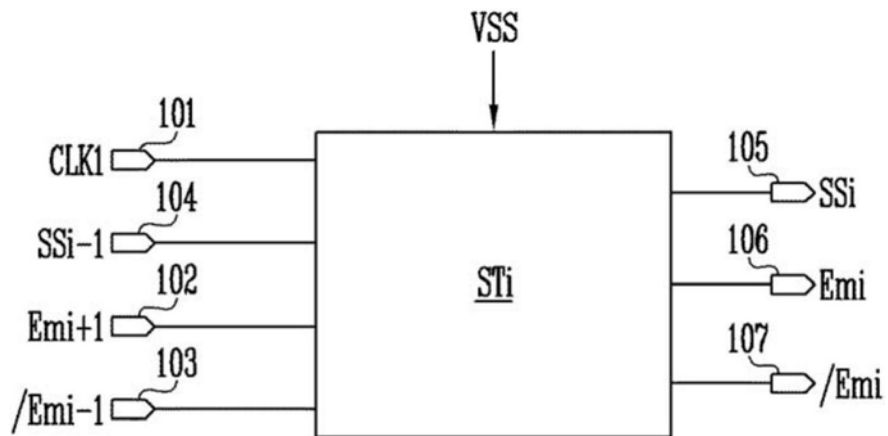


图4

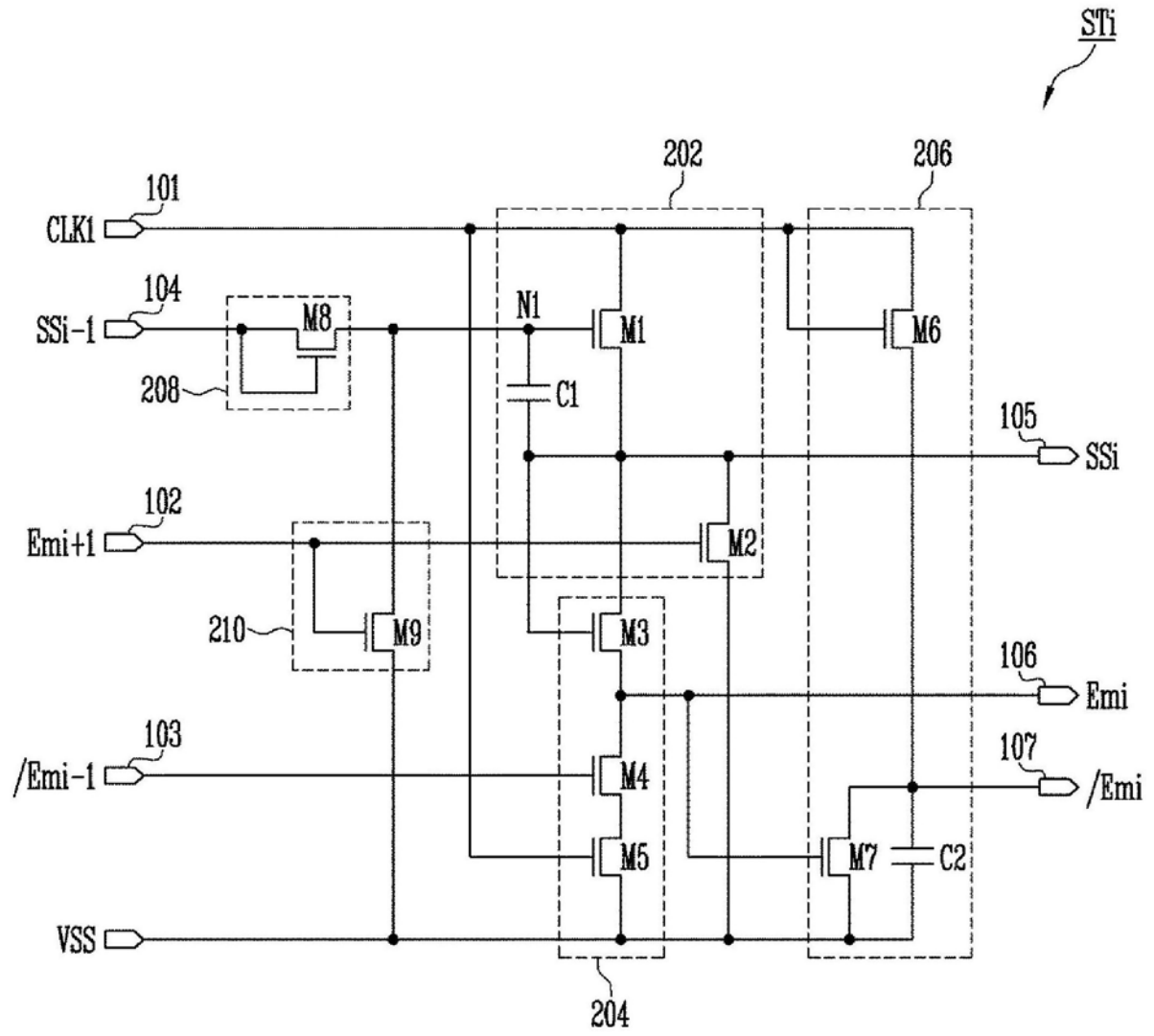


图5

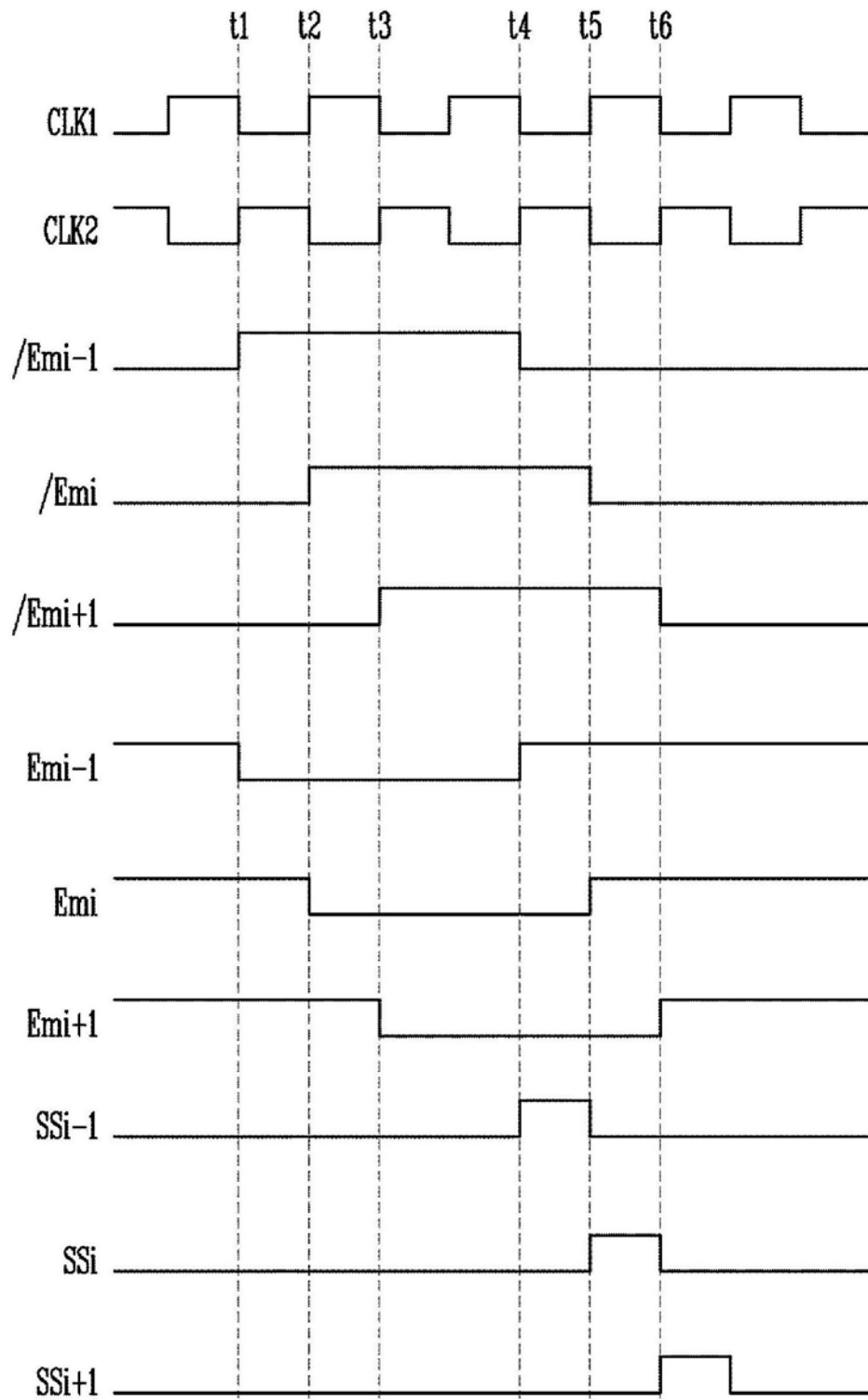


图6

专利名称(译)	级和使用级的有机发光显示设备		
公开(公告)号	CN107564472A	公开(公告)日	2018-01-09
申请号	CN2017110523828.9	申请日	2017-06-30
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示有限公司		
当前申请(专利权)人(译)	三星显示有限公司		
[标]发明人	金成焕 朴竣贤 申曠周		
发明人	金成焕 朴竣贤 申曠周		
IPC分类号	G09G3/3225		
CPC分类号	G09G3/3266 G09G2310/0286		
优先权	1020160082656 2016-06-30 KR		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种级和使用级的有机发光显示设备。级包括第一输出单元、第二输出单元和第三输出单元以及第一信号处理单元和第二信号处理单元。第一输出单元基于给第一输入端和第二输入端的信号以及第一节点的电压而将扫描信号供应至第一输出端。第二输出单元连接至第一电源，并基于给第一输入端、第一输出端和第三输入端的信号而将发射控制信号供应至第二输出端。第三输出单元连接至第一电源，并基于给第一输入端和第二输出端的信号而将反相发射控制信号供应至第三输出端。第一信号处理单元基于给第四输入端的信号而控制第一节点电压。第二信号处理单元基于给第二输入端的信号而控制第一节点电压。

