



(45)授权公告日 2018.06.22

权利要求书2页 说明书6页 附图2页

[illegible]

1. 一种像素电路,包括发光器件和用于驱动发光器件发光的驱动单元,其特征在于,还包括短路控制单元以及发光控制单元;其中短路控制单元连接在发光器件和发光控制单元之间,用于获取发光器件的输入端信号,并根据发光器件的输入端信号输出短路控制信号;发光控制单元与短路控制单元连接,并串联设置在驱动单元和发光器件之间,用于根据短路控制信号,控制驱动单元和发光器件的连接支路的导通和断开;

所述短路控制单元包括串联连接的短路保护部和预充部;

在发光器件工作阶段,当所述发光器件的输入端信号低于阈值时,所述短路保护部控制所述发光控制单元断开;

在发光器件非工作阶段,所述预充部控制所述发光控制单元导通。

2. 根据权利要求1所述的像素电路,其特征在于,所述发光器件的输入端连接发光控制单元的输出端、短路控制单元的输入端,所述发光器件的输出端连接第二电源端;

所述驱动单元的输入端连接第一电源端,所述驱动单元的输出端连接发光控制单元的输入端;

所述短路控制单元的输出端连接发光控制单元的控制端。

3. 根据权利要求1所述的像素电路,其特征在于,所述短路保护部包括第四晶体管和第五晶体管;所述第四晶体管的控制极连接第一控制线,所述第四晶体管的第一极连接第五晶体管的第二极和预充部,所述第四晶体管的第二极连接第二控制线,所述第五晶体管的控制极连接发光控制单元和发光器件,所述第五晶体管的第一极连接第三控制线。

4. 根据权利要求1所述的像素电路,其特征在于,所述预充部包括第六晶体管、第七晶体管、第八晶体管、第二电容;

所述第二电容的第一端连接发光控制单元、第六晶体管的第一极,所述第二电容的第二端连接第八晶体管的第二极、第七晶体管的第一极;

所述第八晶体管的控制极连接第八控制线,所述第八晶体管的第一极连接短路保护部;

所述第七晶体管的控制极连接第五控制线,第七晶体管的第二极连接第七控制线;

所述第六晶体管的控制极连接第四控制线,第六晶体管的第二极连接第六控制线。

5. 根据权利要求3所述的像素电路,其特征在于,所述第四晶体管与第五晶体管的宽长比相同,阈值电压相同。

6. 根据权利要求1所述的像素电路,其特征在于,所述发光控制单元包括第三晶体管,所述第三晶体管的控制极连接短路控制单元;所述第三晶体管的第一极连接驱动单元,所述第三晶体管的第二极连接发光器件。

7. 根据权利要求1所述的像素电路,其特征在于,所述驱动单元包括第一晶体管、第二晶体管、第一电容;

所述第一晶体管的控制极连接栅线,所述第一晶体管的第一极连接数据线,所述第一晶体管的第二极连接第一电容的第一端和第二晶体管的控制极;

所述第二晶体管的第一极连接第一电源端和第一电容的第二端,所述第二晶体管的第二极连接发光控制单元。

8. 一种显示装置,其特征在于,包括权利要求1-7任一项所述的像素电路。

9. 一种像素驱动方法,其特征在于,采用上述权利要求1所述的像素电路,所述像素驱

动方法包括：

在发光器件工作阶段，驱动单元驱动发光器件发光；

短路控制单元获取发光器件的输入端信号，并根据发光器件的输入端信号输出短路控制信号，发光控制单元根据短路控制信号，控制驱动单元和发光器件的连接支路的导通和断开。

10. 根据权利要求9所述的像素驱动方法，其特征在于，所述像素驱动方法还包括：

在发光器件非工作阶段，预充部控制发光控制单元导通。

一种像素电路、像素驱动方法、显示装置

技术领域

[0001] 本发明属于显示技术领域,具体涉及一种像素电路、像素驱动方法、显示装置。

背景技术

[0002] 有源矩阵有机发光二极管面板(Active Matrix Organic Light Emitting Diode,简称:AMOLED)的应用越来越广泛。AMOLED 的像素显示器件为有机发光二极管(Organic Light-Emitting Diode,简称OLED),AMOLED能够发光是通过驱动薄膜晶体管在饱和状态下产生驱动电流,该驱动电流驱动OLED发光。

[0003] 发明人发现现有技术中至少存在如下问题:在OLED像素电路中,由于阴阳极之间的各膜层较薄,易发生阴阳极短路。而且制作过程中工艺复杂,一旦膜层有异物或挖孔、爬坡等工艺没有控制好,会造成此处发光膜层较薄,导致OLED阴阳极之间电阻较小,致使发生短路。如果一个像素阴阳极发生短路,这个像素不会发光,此处出现黑点。同时,会有一个大电流流过该像素,影响周边的像素发光。因此,阴阳极短路会严重影响显示质量。为保证显示质量,需要将这一坏像素去掉,以抑制阴阳极短路产生的大电流。传统方式采用将坏点像素找到,然后采用激光烧蚀将此像素破坏掉,过程复杂。

发明内容

[0004] 本发明针对现有的OLED像素阴阳极发生短路会影响周边的像素致使影响显示质量的问题,提供一种像素电路、像素驱动方法、显示装置。

[0005] 解决本发明技术问题所采用的技术方案是:

[0006] 一种像素电路,包括发光器件和用于驱动发光器件发光的驱动单元,还包括短路控制单元以及发光控制单元;其中短路控制单元连接在发光器件和发光控制单元之间,用于获取发光器件的输入端信号,并根据发光器件的输入端信号输出短路控制信号;发光控制单元与短路控制单元连接,并串联设置在驱动单元和发光器件之间,用于根据短路控制信号,控制驱动单元和发光器件的连接支路的导通和断开。

[0007] 优选的是,所述发光器件的输入端连接发光控制单元的输出端、短路控制单元的输入端,所述发光器件的输出端连接第二电源端;

[0008] 所述驱动单元的输入端连接第一电源端,所述驱动单元的输出端连接发光控制单元的输入端;

[0009] 所述短路控制单元的输出端连接发光控制单元的控制端。

[0010] 优选的是,所述短路控制单元包括串联连接的短路保护部和预充部;

[0011] 在发光器件工作阶段,当所述发光器件的输入端信号低于阈值时,所述短路保护部控制所述发光控制单元断开;

[0012] 在发光器件非工作阶段,所述预充部控制所述发光控制单元导通。

[0013] 优选的是,所述短路保护部包括第四晶体管和第五晶体管;所述第四晶体管的控制极连接第一控制线,所述第四晶体管的第一极连接第五晶体管的第二极和预充部,所述

第四晶体管的第二极连接第二控制线,所述第五晶体管的控制极连接发光控制单元和发光器件,所述第五晶体管的第一极连接第三控制线。

[0014] 优选的是,所述预充部包括第六晶体管、第七晶体管、第八晶体管、第二电容;

[0015] 所述第二电容的第一端连接发光控制单元、第六晶体管的第一极,所述第二电容的第二端连接第八晶体管的第二极、第七晶体管的第一极;

[0016] 所述第八晶体管的控制极连接第八控制线,所述第八晶体管的第一极连接短路保护部;

[0017] 所述第七晶体管的控制极连接第五控制线,第七晶体管的第二极连接第七控制线;

[0018] 所述第六晶体管的控制极连接第四控制线,第六晶体管的第二极连接第六控制线。

[0019] 优选的是,所述第四晶体管与第五晶体管的宽长比相同,阈值电压相同。

[0020] 优选的是,所述发光控制单元包括第三晶体管,所述第三晶体管的控制极连接短路控制单元;所述第三晶体管的第一极连接驱动单元,所述第三晶体管的第二极连接发光器件。

[0021] 优选的是,所述驱动单元包括第一晶体管、第二晶体管、第一电容;

[0022] 所述第一晶体管的控制极连接栅线,所述第一晶体管的第一极连接数据线,所述第一晶体管的第二极连接第一电容的第一端和第二晶体管的控制极;

[0023] 所述第二晶体管的第一极连接第一电源端和第一电容的第二端,所述第二晶体管的第二极连接发光控制单元。

[0024] 本发明还提供一种显示装置,包括上述的像素电路。

[0025] 本发明还提供一种像素驱动方法,采用上述的像素电路,所述像素驱动方法包括:

[0026] 在发光器件工作阶段,驱动单元驱动发光器件发光;

[0027] 短路控制单元获取发光器件的输入端信号,并根据发光器件的输入端信号输出短路控制信号,发光控制单元根据短路控制信号,控制驱动单元和发光器件的连接支路的导通和断开。

[0028] 优选的是,短路控制单元包括串联连接的短路保护部和预充部,所述像素驱动方法还包括:

[0029] 在发光器件非工作阶段,预充部控制发光控制单元导通。

[0030] 本发明的像素电路中包括发光器件,驱动单元,短路控制单元,以及发光控制单元,其中,短路控制单元连接在发光器件和发光控制单元之间,用于获取发光器件的输入端信号,并根据发光器件的输入端信号输出短路控制信号;发光控制单元与短路控制单元连接,并串联设置在驱动单元和发光器件之间,用于根据短路控制信号,控制驱动单元和发光器件的连接支路的导通和断开。相比激光烧蚀方法,本发明的像素电路简单易控,无需再增加激光烧蚀设备。

附图说明

[0031] 图1为本发明的实施例1的像素电路的结构示意图;

[0032] 图2、图3为本发明的实施例2的像素电路的结构示意图;

[0033] 图4为本发明的实施例2的像素电路的时序图;

[0034] 其中,附图标记为:1、发光器件;2、驱动单元;3、短路控制单元;31、短路保护部;32、预充部;4、发光控制单元;C1、第一电容;C2、第二电容;P1、第一节点;Q1、第一晶体管;Q2、第二晶体管;Q3、第三晶体管;Q4、第四晶体管;Q5、第五晶体管;Q6、第六晶体管;Q7、第七晶体管;Q8、第八晶体管;S1、第一控制线;S2、第二控制线;S3、第三控制线;S4、第四控制线;S5、第五控制线;S6、第六控制线;S7、第七控制线;S8、第八控制线;VDD、第一电源端;VSS、第二电源端。

具体实施方式

[0035] 为使本领域技术人员更好地理解本发明的技术方案,下面结合附图和具体实施方式对本发明作进一步详细描述。

[0036] 实施例1:

[0037] 本实施例提供一种像素电路,如图1所示,包括发光器件1 和用于驱动发光器件发光的驱动单元2,还包括短路控制单元3,以及发光控制单元4;其中,短路控制单元3连接在发光控制单元 4与发光器件1之间,用于获取发光器件1的输入端信号,并根据发光器件1的输入端信号输出短路控制信号;发光控制单元4与短路控制单元3连接,并串联设置在驱动单元2和发光器件1之间,用于根据短路控制信号,控制驱动单元2和发光器件1的连接支路的导通和断开。具体的,发光器件1的输入端连接发光控制单元4的输出端、短路控制单元3的输入端,发光器件1的输出端连接第二电源端VSS;所述驱动单元2的输入端连接第一电源端VDD,所述驱动单元2的输出端连接发光控制单元4的输入端;所述短路控制单元3的输出端连接发光控制单元4的控制端。

[0038] 本实施例的像素电路中发光器件1作为一个兆欧级的电路串联在像素电路中,如果发生短路,发光器件1电阻降低甚至降至0,发光器件的输入端信号即阳极电位下降,接近第二电源端VSS电压,那么短路控制单元3控制这一发光电路中串联的发光控制单元4开关断开,进行短路保护。相比激光烧蚀方法,本发明的像素电路简单易控,无需再增加激光烧蚀设备。

[0039] 实施例2:

[0040] 本实施例提供一种像素电路,如图2所示,包括发光器件1,驱动单元2,短路控制单元3,以及发光控制单元4;其中,短路控制单元3包括串联连接的短路保护部31和预充部32。具体的,发光器件1连接发光控制单元4、短路控制单元3和第二电源端 VSS;所述驱动单元2连接第一电源端VDD和发光控制单元4,用于驱动发光器件1发光;所述短路控制单元3连接发光器件1 和发光控制单元4;所述发光控制单元4连接发光器件1、驱动单元2和短路控制单元3。其中,在发光器件1工作阶段,当所述发光器件1的阳极电位低于阈值时,所述短路保护部31控制所述发光控制单元4断开;在发光器件非工作阶段,所述预充部32控制所述发光控制单元4导通。

[0041] 在本实施例中,第一电源端VDD用于提供工作电压,第二电源端VSS用于提供参考电压。其中,通常,第一电源端VDD 的电平较高,即其可作为阳极,第二电源端VSS的电平较低,即其可作为阴极。

[0042] 需要说明的是,本实施例中的发光器件1可以是现有技术中包括LED (Light

Emitting Diode,发光二极管)或OLED(Organic Light Emitting Diode,有机发光二极管)在内的电流驱动的,在本实施例中是以OLED为例进行的说明。

[0043] 如图3所示,作为本实施例中的一种优选实施方案,驱动单元2包括第一晶体管Q1、第二晶体管Q2、第一电容C1;

[0044] 所述第一晶体管Q1的控制极连接栅线,所述第一晶体管Q1 的第一极连接数据线,所述第一晶体管Q1的第二极连接第一电容 C1的第一端和第二晶体管Q2的控制极;

[0045] 所述第二晶体管Q2的第一极连接第一电源端和第一电容C1 的第二端,所述第二晶体管Q2的第二极连接发光控制单元4。

[0046] 本实施例中,所述第一晶体管Q1、第二晶体管Q2均为P型晶体管。

[0047] 其中,第一晶体管Q1为开关管,第二晶体管Q2为驱动管,第一晶体管Q1的开关由Gate端施加的信号控制。

[0048] 作为本实施例中的一种优选实施方案,发光控制单元4包括第三晶体管Q3,所述第三晶体管Q3的控制极连接短路控制单元3;所述第三晶体管Q3的第一极连接驱动单元2,所述第三晶体管Q3的第二极连接发光器件1。

[0049] 也就是说,第三晶体管Q3的控制极由短路控制单元3的输出控制,从而控制OLED发光回路的导通和断开。

[0050] 作为本实施例中的一种优选实施方案,预充部32包括第六晶体管Q6、第七晶体管Q7、第八晶体管Q8、第二电容C2;

[0051] 所述第二电容C2的第一端连接发光控制单元4、第六晶体管 Q6的第一极,所述第二电容C2的第二端连接第八晶体管Q8的第二极、第七晶体管Q7的第一极;

[0052] 所述第八晶体管Q8的控制极连接第八控制线S8,所述第八晶体管Q8的第一极连接短路保护部31;

[0053] 所述第七晶体管Q7的控制极连接第五控制线S5,第七晶体管Q7的第二极连接第七控制线S7;

[0054] 所述第六晶体管Q6的控制极连接第四控制线S4,第六晶体管Q6的第二极连接第六控制线S6。

[0055] 作为本实施例的一种实施方案,所述第六晶体管Q6、第七晶体管Q7、第八晶体管Q8均为N型晶体管,第三晶体管Q3为P 型晶体管。

[0056] 这样将一帧分为A和B两个阶段,如图4所示,A阶段为发光器件1的非工作阶段,B为发光器件1的工作阶段。

[0057] 在发光器件1非工作阶段A,即开关信号端Gate有效信号到来之前,第八控制信号S8输入一无效电平信号,第一晶体管Q1、第二晶体管Q2、第八晶体管Q8均截止第四控制信号S4和第五控制信号S5输入一有效电平信号,使得Q6和Q7导通,第六控制信号S6和第七控制信号S7传输至电容两端,此时对第二电容C2 充电, $V_{S6}-V_{\text{阳极}1} < -V_{th3}$,从而第六控制信号S6的电平值将第三晶体管Q3导通,其中 $V_{\text{阳极}1}$ 为非工作阶段发光单元的输入端信号即阳极信号, V_{th3} 为第三晶体管Q3的阈值电压。

[0058] 也就是说,通过在发光器件非工作阶段导通第三晶体管Q3,保证在发光器件初始工作阶段,其输入信号支路是导通的,使得发光信号能顺利传输至发光器件,防止短路保护部31的误判。

[0059] 本实施例中所述第六晶体管Q6、第七晶体管Q7、第八晶体管Q8、第三晶体管Q3也可以选择其他类型晶体管。

[0060] 作为本实施例中的一种优选实施方案,短路保护部31包括第四晶体管Q4和第五晶体管Q5;所述第四晶体管Q4的控制极连接第一控制线S1,所述第四晶体管Q4的第一极连接第五晶体管Q5的第二极和预充部32,所述第四晶体管Q4的第二极连接第二控制线S2,所述第五晶体管Q5的控制极连接发光控制单元4 和发光器件1,所述第五晶体管Q5的第一极连接第三控制线S3。

[0061] 优选的是,所述第四晶体管Q4与第五晶体管Q5的宽长比相同,阈值电压相同。

[0062] 这样在发光器件1工作阶段B, Gate有效信号到来,发光信号经过第三晶体管Q3传输至发光器件,发光器件进行工作。

[0063] 作为本实施例中的第一种可选实施方案:

[0064] 第三晶体管Q3为P型晶体管,第四晶体管Q4和第五晶体管 Q5均为N型晶体管,第一晶体管Q1、第二晶体管Q2、第四晶体管Q4、第五晶体管Q5、第八晶体管Q8均导通;第六晶体管Q6、第七晶体管Q7截止。

[0065] 由于第四晶体管Q4和第五晶体管Q5的宽长比相同,阈值电压 V_{th} 相同。第四晶体管Q4的控制极由第一控制线S1的 V_{S1} 控制,第四晶体管Q4的第二极由第二控制线S2的 V_{S2} 控制,第五晶体管Q5的第一极由第三控制线S3的 V_{S3} 控制,第五晶体管Q5的控制极由OLED的阳极电压 $V_{阳极}$ 控制。

[0066] 将第二控制线S2接地, V_{S1} 设定值使得第四晶体管Q4和第五晶体管Q5工作在饱和区,需第四晶体管Q4和第五晶体管Q5 的栅极与源极电压大于 V_{th} ,栅极与漏极电压小于 V_{th} , $V_{S1}-V_{S2} \leq V_{th4}$, $V_{S1}-V_{P1} \geq V_{th4}$, $V_{阳极}-V_{P1} \leq V_{th5}$, $V_{阳极}-V_{S3} \geq V_{th5}$, $V_{阳极}$ 为此时发光器件的输入端信号即阳极电位, V_{th4} V_{th5} 分别为第四晶体管 Q4和第五晶体管Q5的阈值电压。

[0067] 流过Q4和Q5的电流相同,因此:

$$[0068] \quad 1/2\mu(W/L)_4(V_{S1}-V_{P1}-V_{th4})^2 = 1/2\mu(W/L)_5(V_{阳极}-V_{S3}-V_{th5})^2$$

[0069] 其中,由于 $(W/L)_4 = (W/L)_5$ 为第四晶体管和第五晶体管的宽长比,

[0070] 所以, $V_{S1}-V_{P1} = V_{阳极}-V_{S3}$

[0071] 因此, $V_{阳极} = V_{S1}-V_{P1}+V_{S3}$,即 $V_{阳极}$ 降低, V_{P1} 升高。

[0072] 根据电容的自举作用, $V_{gate3} = V_{S6}-V_{S7}+V_{P1}$,

$$[0073] \quad V_{gate3} = V_{S6}-V_{S7}+V_{P1} = V_{S6}-V_{S7}+V_{S1}-V_{阳极}+V_{S3}$$

[0074] 若发光器件1正常工作, $V_{gate3} = V_{S6}-V_{S7}+V_{S1}-V_{阳极2}+V_{S3}$,

[0075] $V_{阳极2}$ 为发光器件正常工作的阳极电压值即为一高电平信号,则 $V_{gate3}-V_{阳极2} = V_{S6}-V_{S7}+V_{S1}-2V_{阳极2}+V_{S3}$ 为低电平信号,

[0076] $V_{gate3}-V_{阳极2} < -V_{th3}$,此时,第三晶体管Q3导通。

[0077] 若发光器件1发生短路, $V_{gate3} = V_{S6}-V_{S7}+V_{S1}-V_{阳极3}+V_{S3}$,

[0078] $V_{阳极3}$ 为发光器件短路的阳极电压值即为一低电平信号,接近VSS,则 $V_{gate3}-V_{阳极3} = V_{S6}-V_{S7}+V_{S1}-2V_{阳极3}+V_{S3}$ 为高电平信号, $V_{gate3}-V_{阳极3} > -V_{th3}$,此时第三晶体管Q3截止。

[0079] 作为本实施例中的其他可选实施方案,第三晶体管Q3、第四晶体管Q4和第五晶体管Q5也可以是其他类型晶体管。

[0080] 相比激光烧蚀方法,本实施例的像素电路简单易控,无需再增加激光烧蚀设备。

[0081] 需要说明的是,本实施例中第一晶体管Q1、第二晶体管Q2、第三晶体管Q3、第四晶体管Q4、第五晶体管Q5第六晶体管Q6、第七晶体管Q7、第八晶体管Q8分别独立选自多晶硅薄膜晶体管、非晶硅薄膜晶体管、氧化物薄膜晶体管以及有机薄膜晶体管中的一种。每个晶体管包括栅极、源极、漏极共三个极,其中栅极为控制极;源极和漏极通常是通过电流方向限定的,而在结构上二者并无区别。因此本实施例中第一极、第二极分别指晶体管的源极和漏极,并不限定其中哪个为源极,哪个为漏极,只要它们分别连接至所需位置即可。

[0082] 实施例3:

[0083] 本实施例提供一种像素驱动方法,采用上述的像素电路,本实施例的像素电路时序如图4所示,所述像素驱动方法包括:

[0084] 在发光器件工作阶段,驱动单元驱动发光器件发光;短路控制单元获取发光器件的输入端信号,并根据发光器件的输入端信号输出短路控制信号,发光控制单元根据短路控制信号,控制驱动单元和发光器件的连接支路的导通和断开。

[0085] 相比激光烧蚀方法,本实施例的方法简单易行,无需再增加激光烧蚀设备。

[0086] 进一步,短路控制单元包括串联连接的短路保护部和预充部,所述像素驱动方法还包括:

[0087] 在发光器件非工作阶段,预充部控制发光控制单元导通。

[0088] 实施例4:

[0089] 本实施例提供了一种显示装置,其包括上述任意一种像素电路。所述显示装置可以为:电子纸、OLED面板、手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。

[0090] 可以理解的是,以上实施方式仅仅是为了说明本发明的原理而采用的示例性实施方式,然而本发明并不局限于此。对于本领域内的普通技术人员而言,在不脱离本发明的精神和实质的情况下,可以做出各种变型和改进,这些变型和改进也视为本发明的保护范围。

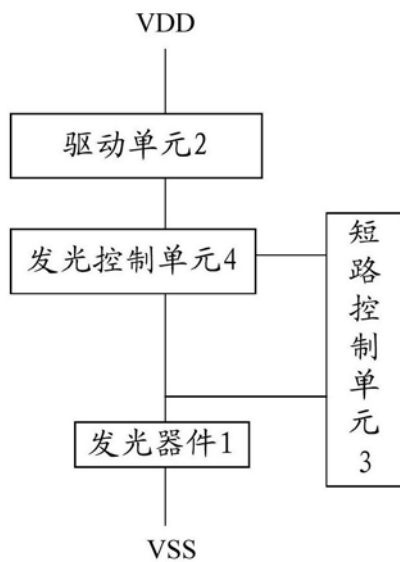


图1

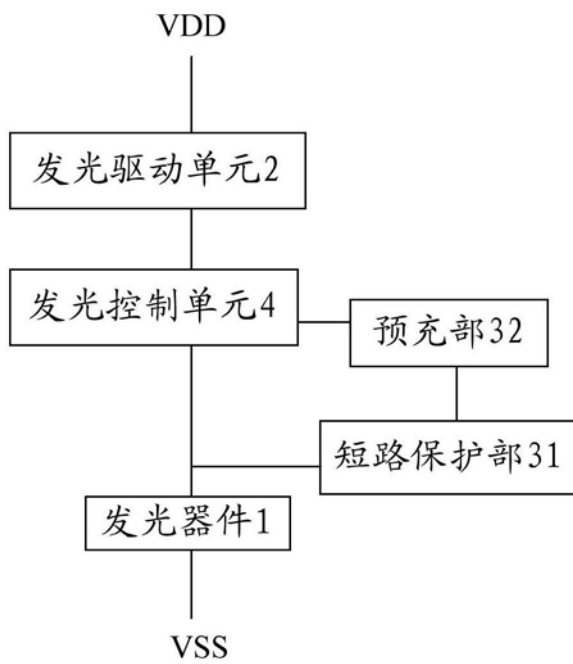


图2

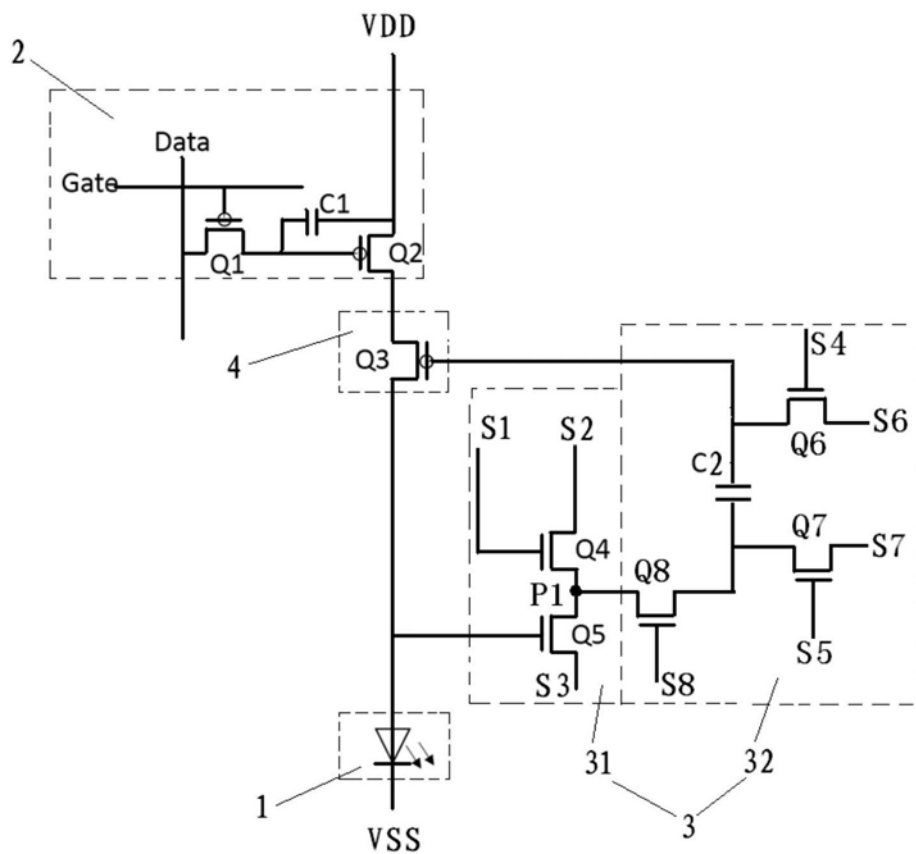


图3

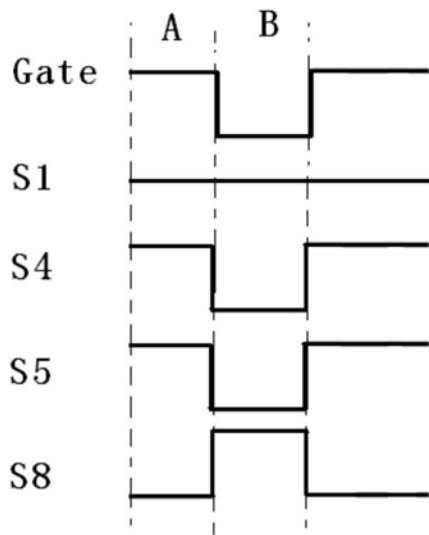


图4

专利名称(译)	一种像素电路、像素驱动方法、显示装置		
公开(公告)号	CN106531080B	公开(公告)日	2018-06-22
申请号	CN201611247392.7	申请日	2016-12-29
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	岳晗 付杰 杨盛际 王磊 卢鹏程 刘冬妮 肖丽 陈小川		
发明人	岳晗 付杰 杨盛际 王磊 卢鹏程 刘冬妮 肖丽 陈小川		
IPC分类号	G09G3/3225		
CPC分类号	G09G3/3225 G09G3/006 G09G3/3233 G09G2330/04 G09G2330/10 G09G2330/12		
代理人(译)	柴亮 张天舒		
其他公开文献	CN106531080A		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种像素电路、像素驱动方法、显示装置，属于显示技术领域，其可解决现有的OLED像素阴阳极发生短路会影响周边的像素致使影响显示质量的问题。本发明的像素电路中短路控制单元连接在发光器件和发光控制单元之间，用于获取发光器件的输入端信号，并根据发光器件的输入端信号输出短路控制信号；发光控制单元与短路控制单元连接，并串联设置在驱动单元和发光器件之间，用于根据短路控制信号，控制驱动单元和发光器件的连接支路的导通和断开。相比激光烧蚀方法，本发明的像素电路简单易控，无需再增加激光烧蚀设备。

