



(12)发明专利申请

(10)申请公布号 CN 105895019 A

(43)申请公布日 2016.08.24

(21)申请号 201510885834.X

(22)申请日 2015.12.04

(30)优先权数据

10-2015-0023004 2015.02.16 KR

(71)申请人 三星显示有限公司

地址 韩国京畿道

(72)发明人 李在植 朴晋佑

(74)专利代理机构 北京德琦知识产权代理有限公司 11018

代理人 严芬 康泉

(51)Int.Cl.

G09G 3/3225(2016.01)

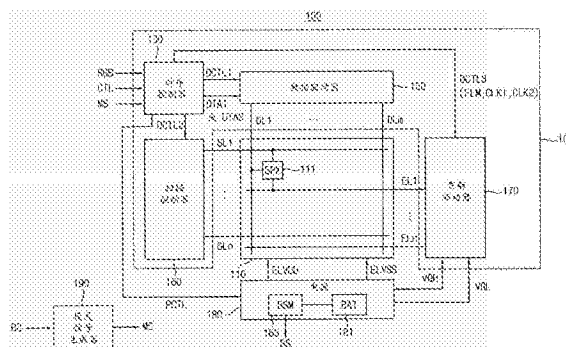
权利要求书2页 说明书19页 附图24页

(54)发明名称

有机发光二极管显示设备

(57)摘要

一种有机发光二极管(OLED)显示设备包括:包括多个像素行的显示面板;驱动电路,被配置为:在正常模式下将第一显示数据提供到多个像素行;响应于模式信号,在调暗模式下将包括黑色数据的第二显示数据提供到多个像素行;将显示面板在调暗模式下的第二亮度减小到比显示面板在正常模式下的第一亮度低的水平;以及被配置为将低电源电压和高电源电压施加到显示面板的电源,电源提供该模式信号。



1. 一种有机发光二极管显示设备,包括:
包括多个像素行的显示面板;
驱动电路,被配置为:
在正常模式下将第一显示数据提供到所述多个像素行;
响应于模式信号,在调暗模式下将包括黑色数据的第二显示数据提供到所述多个像素行;并且

将所述显示面板在所述调暗模式下的第二亮度减小到比所述显示面板在所述正常模式下的第一亮度低的水平;以及

被配置为将低电源电压和高电源电压施加到所述显示面板的电源,所述电源提供所述模式信号。

2. 根据权利要求 1 所述的有机发光二极管显示设备,其中所述多个像素行包括相对于彼此交替布置的多个奇数像素行和多个偶数像素行,

其中所述多个奇数像素行中的每个包括相对于彼此交替布置的多个第一像素和多个第二像素,

其中所述多个偶数像素行中的每个包括相对于彼此交替布置的多个第三像素和多个第四像素,并且

其中每个第一像素包括被配置为发射第一颜色光的第一子像素和被配置为发射第二颜色光的第二子像素,每个第二像素包括被配置为发射第三颜色光的第三子像素和所述第二子像素,每个第三像素包括所述第三子像素和所述第二子像素,并且每个第四像素包括所述第一子像素和所述第二子像素。

3. 根据权利要求 2 所述的有机发光二极管显示设备,其中所述驱动电路被配置为在所述调暗模式下将所述黑色数据提供到所述第二像素和所述第四像素的所述第二子像素。

4. 根据权利要求 2 所述的有机发光二极管显示设备,其中所述驱动电路在所述调暗模式下被配置为:

在第 k 帧周期期间将所述黑色数据提供到所述第二像素和所述第四像素的所述第二子像素;并且

在第 $(k+1)$ 帧周期期间将所述黑色数据提供到所述第一像素和所述第三像素的所述第二子像素,

其中 k 为大于 0 的整数。

5. 根据权利要求 2 所述的有机发光二极管显示设备,其中所述驱动电路在所述调暗模式下被配置为:

在第 k 帧周期期间将所述黑色数据提供到所述第二像素和所述第三像素的所述第二子像素;并且

在第 $(k+1)$ 帧周期期间将所述黑色数据提供到所述第一像素和所述第四像素的所述第二子像素,

其中 k 为大于 0 的整数。

6. 根据权利要求 2 所述的有机发光二极管显示设备,其中所述驱动电路在所述调暗模式下被配置为:

在第 k 帧周期期间将所述黑色数据提供到所述偶数像素行中的所述像素;并且

在第 $(k+1)$ 帧周期期间将所述黑色数据提供到所述奇数像素行中的所述像素，其中 k 为大于 0 的整数。

7. 根据权利要求 2 所述的有机发光二极管显示设备，其中所述驱动电路在所述调暗模式下被配置为：

在第 k 帧周期期间将所述黑色数据提供到所述第二像素和所述第四像素；并且
在第 $(k+1)$ 帧周期期间将所述黑色数据提供到所述第一像素和所述第三像素，
其中 k 为大于 0 的整数。

8. 根据权利要求 2 所述的有机发光二极管显示设备，其中所述第一颜色光为红色光，所述第二颜色光为绿色光，并且所述第三颜色光为蓝色光。

9. 根据权利要求 1 所述的有机发光二极管显示设备，其中所述多个像素行包括相对于彼此交替布置的多个奇数像素行和多个偶数像素行，

其中所述多个奇数像素行中的每个包括相对于彼此交替布置的第一像素和第二像素，
其中所述多个偶数像素行中的每个包括相对于彼此交替布置的第三像素和第四像素，
并且

其中所述第一像素至所述第四像素中的每个包括被配置为发射第一颜色光的第一子像素、被配置为发射第二颜色光的第二子像素、以及被配置为发射第三颜色光的第三子像素。

10. 根据权利要求 9 所述的有机发光二极管显示设备，其中所述驱动电路在所述调暗模式下被配置为：

在第 k 帧周期期间将所述黑色数据提供到所述第一像素和所述第三像素的相同子像素；并且

在第 $(k+1)$ 帧周期期间将所述黑色数据提供到所述第二像素和所述第四像素的相同子像素，

其中 k 为大于 0 的整数。

有机发光二极管显示设备

技术领域

[0001] 本发明的一个或多个示例实施例的方面涉及显示设备。

背景技术

[0002] 已经开发了相比其它显示设备具有相对减小的重量和体积的各种平板显示设备。平板显示设备包括液晶显示 (LCD) 设备、场发射显示 (FED) 设备、等离子体显示面板 (PDP)、有机发光显示 (OLED) 设备等。因为 OLED 设备使用基于电子和空穴的复合而发光的有机发光二极管来显示图像, 所以当与其它平板显示设备相比时, OLED 设备可以具有诸如相对快的响应速度和低功耗的特性。

[0003] 在此背景技术部分中公开的上述信息仅用于增强对发明背景的理解, 因此它可能包含不构成现有技术的信息。

发明内容

[0004] 本发明一个或多个示例实施例的方面涉及有机发光二极管 (OLED) 显示设备和包括有机发光二极管 (OLED) 显示设备的显示系统。

[0005] 根据本发明的一些示例实施例, OLED 显示设备可以能够防止或降低图像质量劣化同时还降低功耗。

[0006] 根据本发明的一些示例实施例, 显示系统可以包括能够防止或降低图像质量劣化同时还降低功耗的 OLED 显示设备。

[0007] 根据本发明的一些示例实施例, 一种有机发光二极管 (OLED) 显示设备包括: 包括多个像素行的显示面板; 驱动电路, 被配置为: 在正常模式下将第一显示数据提供到多个像素行; 响应于模式信号, 在调暗模式下将包括黑色数据的第二显示数据提供到多个像素行; 并且将显示面板在调暗模式下的第二亮度减小到比显示面板在正常模式下的第一亮度低的水平; 以及被配置为将低电源电压和高电源电压施加到显示面板的电源, 电源提供该模式信号。

[0008] 多个像素行可以包括相对于彼此交替布置的多个奇数像素行和多个偶数像素行, 其中多个奇数像素行中的每个可以包括相对于彼此交替布置的多个第一像素和多个第二像素, 其中多个偶数像素行中的每个可以包括相对于彼此交替布置的多个第三像素和多个第四像素, 并且其中每个第一像素可以包括被配置为发射第一颜色光的第一子像素和被配置为发射第二颜色光的第二子像素, 每个第二像素可以包括被配置为发射第三颜色光的第三子像素和第二子像素, 每个第三像素可以包括第三子像素和第二子像素, 并且每个第四像素可以包括第一子像素和第二子像素。

[0009] 驱动电路可以被配置为在调暗模式下将黑色数据提供到第二像素和第四像素的第二子像素。

[0010] 驱动电路在调暗模式下可以被配置为: 在第 k 帧周期 (k 为大于 0 的整数) 期间将黑色数据提供到第二像素和第四像素的第二子像素; 并且在第 $(k+1)$ 帧周期期间将黑色数

据提供到第一像素和第三像素的第二子像素。

[0011] 驱动电路在调暗模式下可以被配置为:在第 k 帧周期 (k 为大于 0 的整数) 期间将黑色数据提供到第二像素和第三像素的第二子像素;并且在第 $(k+1)$ 帧周期期间将黑色数据提供到第一像素和第四像素的第二子像素。

[0012] 驱动电路在调暗模式下可以被配置为:在第 k 帧周期 (k 为大于 0 的整数) 期间将黑色数据提供到偶数像素行中的像素;并且在第 $(k+1)$ 帧周期期间将黑色数据提供到奇数像素行中的像素。

[0013] 驱动电路在调暗模式下可以被配置为:在第 k 帧周期 (k 为大于 0 的整数) 期间将黑色数据提供到第二像素和第四像素;并且在第 $(k+1)$ 帧周期期间将黑色数据提供到第一像素和第三像素。

[0014] 第一颜色光可以为红色光,第二颜色光可以为绿色光,并且第三颜色光可以为蓝色光。

[0015] 多个像素行可以包括相对于彼此交替布置的多个奇数像素行和多个偶数像素行,其中多个奇数像素行中的每个可以包括相对于彼此交替布置的第一像素和第二像素,其中多个偶数像素行中的每个可以包括相对于彼此交替布置的第三像素和第四像素,并且其中第一像素至第四像素中的每个可以包括被配置为发射第一颜色光的第一子像素、被配置为发射第二颜色光的第二子像素、以及被配置为发射第三颜色光的第三子像素。

[0016] 驱动电路在调暗模式下可以被配置为:在第 k 帧周期 (k 为大于 0 的整数) 期间将黑色数据提供到第一像素和第三像素的相同子像素;并且在第 $(k+1)$ 帧周期期间将黑色数据提供到第二像素和第四像素的相同子像素。

[0017] 相同子像素可以是第一子像素至第三子像素中的一个。

[0018] 驱动电路在调暗模式下可以被配置为:在第 k 帧周期 (k 为大于 0 的整数) 期间将黑色数据提供到第一像素和第四像素的相同子像素;并且在第 $(k+1)$ 帧周期期间将黑色数据提供到第二像素和第三像素的相同子像素。

[0019] 相同子像素可以是第一子像素至第三子像素中的一个。

[0020] 驱动电路在调暗模式下可以被配置为:在第 k 帧周期 (k 为大于 0 的整数) 期间将黑色数据提供到第一像素和第四像素;并且在第 $(k+1)$ 帧周期期间将黑色数据提供到第二像素和第三像素。

[0021] 第一颜色光可以是红色光,第二颜色光可以是绿色光,并且第三颜色光可以是蓝色光。

[0022] 驱动电路可包括:扫描驱动器,被配置为通过多条扫描线将扫描信号提供到子像素;数据驱动器,被配置为通过多条数据线将与第一显示数据或第二显示数据对应的数据电压提供到子像素;发射驱动器,被配置为通过多条发射控制线将发射控制信号提供到子像素,以在调暗模式下调整每个子像素的非发射时间;时序控制器,被配置为控制扫描驱动器、数据驱动器、发射驱动器和电源,并且时序控制器可以被配置为响应于模式信号处理输入图像数据以生成第一显示数据或第二显示数据。

[0023] 子像素中的每个可以包括:开关晶体管,包括被联接到数据线中的每条的第一端子、被联接到扫描线中的每条的栅极端子、和被联接到第一节点的第二端子;存储电容器,在高电源电压与第一节点之间;驱动晶体管,包括被联接到高电源电压的第一端子、被联接

到第一节点的栅极端子、和第二端子；发射晶体管，包括被联接到驱动晶体管的第二端子的第一端子、被配置为接收发射控制信号的栅极端子、和第二端子；以及 OLED，在发射晶体管的第二端子和低电源电压之间。

[0024] 时序控制器可以包括：信号生成器，被配置为响应于控制信号和模式信号，来生成控制数据驱动器的第一驱动控制信号、控制扫描驱动器的第二驱动控制信号、控制发射驱动器的第三驱动控制信号、和控制电源的电力控制信号；以及数据转换器，被配置为响应于模式信号将输入图像数据转换为第一显示数据或第二显示数据。

[0025] 数据转换器可以包括：第一处理逻辑，被配置为在正常模式下处理输入图像数据以将第一显示数据提供到数据驱动器；第二处理逻辑，被配置为在调暗模式下处理输入图像数据以将第二显示数据提供到数据驱动器；以及开关电路，被配置为响应于模式信号确定输入图像数据到第一处理逻辑和第二处理逻辑中的一个的路径。

[0026] 根据本发明的一些实施例，一种显示系统包括：应用处理器，被配置为生成图像数据和控制信号；和有机发光二极管 (OLED) 显示设备，被配置为响应于控制信号显示图像数据，其中 OLED 显示设备包括：包括多个像素行的显示面板；驱动电路，被配置为：在正常模式下将第一显示数据提供到多个像素行；响应于模式信号，在调暗模式下将包括黑色数据的第二显示数据提供到多个像素行；并且将显示面板在调暗模式下的第二亮度减小到比显示面板在正常模式下的第一亮度低的水平；以及电源，包括被配置为将电源电压提供到 OLED 显示设备的电池、和被配置为检测电池的电力、的电池感测模块，模式信号基于电池感测信号，电池感测模块基于电池的电力生成电池感测信号。

[0027] 因此，OLED 显示设备和显示系统可以基于电池感测信号在正常模式或其中显示面板的亮度被降低的调暗模式下操作。OLED 显示设备和显示系统可以在正常模式下将图像数据转换为不包括黑色数据的第一显示数据，以在显示面板中显示第一显示数据，并且在调暗模式下将图像数据转换成包括黑色数据的第二显示数据，以在显示面板中显示第二显示数据，同时在调暗模式下减少非发射周期以防止条纹图案。

附图说明

[0028] 从结合附图的下列详细描述中，本发明的示例实施例将被更清楚地理解。

[0029] 图 1 是示出根据本发明一些示例实施例的有机发光二极管 (OLED) 显示设备的框图。

[0030] 图 2 是示出图 1 的 OLED 显示设备中的子像素的示例的电路图。

[0031] 图 3 示出图 1 的 OLED 显示设备中的显示面板的示例。

[0032] 图 4 是示出图 1 的 OLED 显示设备中的时序控制器的框图。

[0033] 图 5 是示出图 4 的时序控制器中的数据转换器的示例的框图。

[0034] 图 6 示出根据本发明一些示例实施例的、图 5 的数据转换器在正常模式下提供给数据驱动器的第一显示数据的示例。

[0035] 图 7 示出根据本发明一些示例实施例的、图 5 的数据转换器在调暗模式下提供给数据驱动器的第二显示数据的示例。

[0036] 图 8 和图 9 示出根据本发明一些示例实施例的、图 5 的数据转换器在调暗模式下在连续两帧期间提供给数据驱动器的第二显示数据的示例。

[0037] 图 10 和图 11 示出根据本发明一些示例实施例的、图 5 的数据转换器在调暗模式下在连续两帧期间提供给数据驱动器的第二显示数据的示例。

[0038] 图 12 和图 13 示出根据本发明一些示例实施例的、图 5 的数据转换器在调暗模式下在连续两帧期间提供给数据驱动器的第二显示数据的示例。

[0039] 图 14 和图 15 示出根据本发明一些示例实施例的、图 5 的数据转换器在调暗模式下在连续两帧期间提供给数据驱动器的第二显示数据的示例。

[0040] 图 16 示出图 1 的 OLED 显示设备中的显示面板的另一示例。

[0041] 图 17 是示出图 4 的时序控制器中的数据转换器的另一示例的框图。

[0042] 图 18 示出根据本发明一些示例实施例的、图 17 的数据转换器在正常模式下提供给数据驱动器的第一显示数据的示例。

[0043] 图 19 和图 20、图 21 和图 22、图 23 和图 24、图 25 和图 26、图 27 和图 28 以及图 29 和图 30 分别示出根据本发明一些示例实施例的、图 17 的数据转换器在调暗模式下在连续两帧期间提供给数据驱动器的第二显示数据的示例。

[0044] 图 31 和图 32 示出根据本发明一些示例实施例的、图 17 的数据转换器在调暗模式下在连续两帧期间提供给数据驱动器的第二显示数据的示例。

[0045] 图 33 是示出图 1 的 OLED 显示设备中所示的发射驱动器的框图。

[0046] 图 34 是示出根据本发明一些示例实施例的、图 33 中的发射驱动器的级的电路图。

[0047] 图 35 是用于解释根据本发明一些示例实施例的、当在调暗模式下没有使用黑色数据时图 34 中的第一级的操作的时序图。

[0048] 图 36 是用于解释根据本发明一些示例实施例的、当在调暗模式下使用了黑色数据时图 34 中的第一级的操作的时序图。

[0049] 图 37 是示出根据本发明一些示例实施例的、操作 OLED 显示设备的方法的流程图。

[0050] 图 38 是示出在图 37 的操作 OLED 显示设备的方法中的第一模式的操作的流程图。

[0051] 图 39 是示出在图 37 的操作 OLED 显示设备的方法中的第二模式的操作的流程图。

[0052] 图 40 是示出根据本发明一些示例实施例的显示系统的框图。

[0053] 图 41 是示出根据本发明一些示例实施例的包括 OLED 显示设备的电子设备的框图。

具体实施例

[0054] 在下文中参考附图更充分地描述示例实施例。然而，本发明可以以许多不同的形式体现，并且不应被解释为限于本文所提出的示例实施例。

[0055] 将理解，当元件或层被称为在另一元件或层“上”、“连接到”或“联接到”另一元件或层时，它可以直接在另一元件或层上、直接连接到或直接联接到另一元件或层，或者可以存在中间元件或层。相比之下，当元件被称为“直接在”另一元件或层“上”、“直接连接到”或“直接联接到”另一元件或层时，不存在中间元件或层。相同或相似的附图标记始终指代相同或相似的元件。如本文所用，术语“和 / 或”包括一个或多个相关联列出项的任意和所有组合。

[0056] 将理解，尽管术语第一、第二、第三等可以在本文中用来描述各种元件、组件、区域、层、图案和 / 或部分，但是这些元件、组件、区域、层、图案和 / 或部分不应该受这些术语

限制。

[0057] 本文使用的术语仅用于描述特定的示例实施例，而并不旨在限制发明。如本文所用，单数形式“一”和“该”旨在也包括复数形式，除非上下文另外清楚地指出。将进一步理解，术语“包括”在此申请文件中使用时表明存在所陈述的特征、整数、步骤、操作、元件和 / 或组件，但不排除存在或添加一个或多个其它特征、整数、步骤、操作、元件、组件和 / 或它们的组。

[0058] 示例实施例在本文中参考作为本发明的例示性理想化的示例实施例（和中间结构）的示例性图示的剖视示意图来描述。这样，作为例如制造技术和 / 或公差的结果，可以预期与图示形状的变化。因此，示例实施例不应该被解释为限于本文所示的区域的特定形状，而是包括例如由于制造产生的形状的偏差。图中所示的区域在本质上是示意性的，并且它们的形状并不旨在示出设备的区域的实际形状，也不旨在限制本发明的范围。

[0059] 除非另有定义，本文使用的所有术语（包括技术和科学术语）具有与本发明所属领域的普通技术人员所通常理解的含义相同的含义。将进一步理解，诸如那些在常用字典中定义的术语应该被解释为具有与它们在相关领域的上下文中的含义一致的含义，并且将不以理想化或过于正式的意义来解释，除非在本文中明确地如此定义。

[0060] 根据本文所描述的本发明实施例的电子或电气设备和 / 或任何其他相关设备或组件可以利用任何合适的硬件、固件（例如专用集成电路）、软件、或者软件、固件和硬件的组合来实现。例如，这些设备的各种组件可以被形成在一个集成电路（IC）芯片上或单独的 IC 芯片上。此外，这些设备的各种组件可以在柔性印刷电路膜、带载封装（TCP）、印刷电路板（PCB）上实现，或者被形成在一个基板上。此外，这些设备的各种组件可以是在一个或多个计算设备中的一个或多个处理器上运行的进程或线程，该进程或线程运行计算机程序指令并与其他系统组件交互以执行本文中描述的各种功能。计算机程序指令被存储在可利用诸如例如随机存取存储器（RAM）的标准存储器设备在计算设备中实现的存储器中。计算机程序指令还可以被存储在其他的非临时性计算机可读介质，诸如例如 CD-ROM、闪存驱动器等中。此外，本领域技术人员应认识到，各种计算设备的功能可以被组合或集成到单个计算设备中，或者特定计算设备的功能可以跨一个或多个其他计算设备分布，而不脱离本发明示例性实施例的精神和范围。

[0061] 在下文中参考附图更充分地描述示例实施例。相同或相似的附图标记始终指代相同或相似的元件。

[0062] 图 1 是示出根据本发明一些示例实施例的有机发光二极管（OLED）显示设备的框图。

[0063] 参考图 1，OLED 显示设备 100 可以包括驱动电路 105、显示面板 110 和电源 180。

[0064] 驱动电路 105 可包括时序控制器 130、数据驱动器 150、扫描驱动器 160 和发射驱动器 170。根据本发明的一些实施例，OLED 显示设备 100 可进一步包括模式信号生成器 190。时序控制器 130、数据驱动器 150、扫描驱动器 160 和发射驱动器 170 可以通过片上柔性印刷电路（COF）、片上玻璃（COG）、柔性印刷电路（FPC）等被联接到显示面板 110。

[0065] 显示面板 110 可以通过多条扫描线 SL1 至 SLn（n 是大于 1 的整数）被联接到驱动电路 105 的扫描驱动器 160，可以通过多条数据线 DL1 至 DLm（m 是大于 1 的整数）被联接到数据驱动器 150，并且可以通过多条发射控制线 EL1 至 ELn 被联接到驱动电路 105 的发

射驱动器 170。显示面板 110 可以包括多个子像素 111, 并且每个子像素 111 被布置在扫描线 SL1 至 SLn 中的每条、数据线 DL1 至 DLm 中的每条和发射控制线 EL1 至 ELn 中的每条的交叉点处。

[0066] 电源 180 可向显示面板 110 提供高电源电压 ELVDD 和低电源电压 ELVSS。电源 180 可以向发射驱动器 170 提供第一电压 VGL 和第二电压 VGH。

[0067] 扫描驱动器 160 可以基于第二驱动控制信号 DCTL2 通过多条扫描线 SL1 至 SLn 向子像素 111 中的每个施加扫描信号。

[0068] 数据驱动器 150 可以基于第一驱动控制信号 DCTL1 通过多条数据线 DL1 至 DLm 向子像素 111 中的每个施加数据电压。数据驱动器 150 可以在正常模式下基于不包括黑色数据的第一显示数据 DTA1 向子像素 111 中的每个施加数据电压, 并可以在调暗模式下基于包括黑色数据的第二显示数据 DTA2 向子像素 111 中的每个施加数据电压。

[0069] 发射驱动器 170 可以基于第三驱动控制信号 DCTL3 通过多条发射控制线 EL1 至 ELn 向子像素 111 中的每个施加发射控制信号。显示面板 110 的亮度可以基于发射控制信号来调整。

[0070] 电源 180 可以向显示面板 110 提供高电源电压 ELVDD 和低电源电压 ELVSS, 并且可以响应于电力控制信号 PCTL 向发射驱动器 170 提供第一电压 VGL 和第二电压 VGH。在实施例中, 电源 180 可包括可再充电电池 181 和电池感测模块 183。电池感测模块 183 可感测可再充电电池 181 的剩余电力, 以输出电池感测信号 BS。

[0071] 时序控制器 130 可接收输入图像数据 RGB、控制信号 CTL 和模式信号 MS, 并可以生成第一驱动控制信号 DCTL1 至第三驱动控制信号 DCTL3 和电力控制信号 PCTL。时序控制器 130 可向数据驱动器 150 提供第一驱动控制信号 DCTL1, 向扫描驱动器 160 提供第二驱动控制信号 DCTL2, 向发射驱动器 170 提供第三驱动控制信号 DCTL3, 以及向电源 180 提供电力控制信号 PCTL。第三驱动控制信号 DCTL3 可以包括启动信号 FLM(帧线标志 (frame line mark))、第一时钟信号 CLK1 和第二时钟信号 CLK2。

[0072] 时序控制器 130 可以响应于模式信号 MS 将输入图像数据 RGB 转换为第一显示数据 DTA1 或第二显示数据 DTA2。当模式信号 MS 指示正常模式时, 时序控制器 130 可以将输入图像数据 RGB 转换为第一显示数据 DTA1 以提供到数据驱动器 150。当模式信号 MS 指示调暗模式时, 时序控制器 130 可以将输入图像数据 RGB 转换为第二显示数据 DTA2 以提供到数据驱动器 150。

[0073] 模式信号生成器 190 可以响应于表示可再充电电池 181 的剩余电力的电池感测信号 BS, 来生成确定显示面板 110 的模式模式信号 MS。模式信号生成器 190 可以被包括在电源 180 中。

[0074] 图 2 是示出图 1 的 OLED 显示设备中的子像素的示例的电路图。

[0075] 参考图 2, 显示面板 110 的每个子像素 111 可以包括开关晶体管 T1、存储电容器 CST、驱动晶体管 T2、发射晶体管 T3 和 OLED。

[0076] 开关晶体管 T1 可以包括具有被联接到数据线 DL1 以接收数据电压 SDT 的第一端子、被联接到扫描线 SL1 以接收扫描信号 SCN 的栅极端子、以及被联接到第一节点 N1 的第二端子的 p 沟道金属氧化物半导体 (PMOS) 晶体管。驱动晶体管 T2 可包括具有被联接到高电源电压 ELVDD 的第一端子、被联接到第一节点 N1 的栅极端子、以及被联接到低电源电压

ELVSS 的第二端子的 PMOS 晶体管。存储电容器 CST 可以具有被联接到高电源电压 ELVDD 的第一端子、和被联接到第一节点 N1 的第二端子。发射晶体管 T3 可以包括具有被联接到驱动晶体管 T2 的第二端子的第一端子、被联接到 OLED 的第二端子、以及被联接到发射控制线 EL1 以接收发射控制信号 EC1 的栅极端子的 PMOS 晶体管。有机发光二极管 OLED 可以具有被联接到发射晶体管 T3 的第二端子的阳电极、以及被联接到低电源电压 ELVSS 的阴电极。

[0077] 开关晶体管 T1 响应于扫描信号 SCN 将数据电压 SDT 传送到存储电容器 CST, 并且有机发光二极管 OLED 可以响应于被存储在存储电容器 CST 中的数据电压 SDT 发光, 以显示图像。

[0078] 在示例实施例中, 显示面板 110 的子像素 111 可以以数字驱动方法驱动。在像素的数字驱动方法中, 驱动晶体管 T2 作为线性区域中的开关被操作。因此, 驱动晶体管 T2 表示 (或者可以以) 导通状态和截止状态中的一种 (操作)。

[0079] 为了导通或截止驱动晶体管 T2, 使用具有包括导通电平和截止电平的两个电平的数据电压 SDT。在数字驱动方法中, 像素表示导通状态和截止状态中的一种, 使得单个帧可以被划分成多个子场来表示各种灰度。像素在每个子场期间的导通状态和截止状态被组合, 使得可以表示像素的各个灰度级。

[0080] 发射晶体管 T3 响应于发射控制信号 EC1 被导通或截止, 以向有机发光二极管 OLED 提供电流或拦截来自有机发光二极管 OLED 的电流。当从有机发光二极管 OLED 拦截电流时, 有机发光二极管 OLED 不发光。因此, 发射晶体管 T3 响应于发射控制信号 EC1 被导通或截止, 以调节显示面板 110 的亮度。当显示面板 110 响应于模式信号 MS 处于调暗模式下时, 显示面板 110 的功耗可以通过调整发射控制信号 EC1 的激活间隔以降低显示面板 110 的亮度来降低。

[0081] 图 3 示出图 1 的 OLED 显示设备中的显示面板的示例。

[0082] 参考图 3, 显示面板 110a 可以包括相对于彼此交替布置的多个奇数像素行 PRO 和多个偶数像素行 PRE。奇数像素行 PRO 中的每个可以包括相对于彼此交替布置的第一像素 PX11 和第二像素 PX12。偶数像素行中的每个可以包括相对于彼此交替布置的第三像素 PX13 和第四像素 PX14。

[0083] 每个第一像素 PX11 包括发射第一颜色光的第一子像素 SP11 和发射第二颜色光的第二子像素 SP12, 每个第二像素 PX12 包括发射第三颜色光的第三子像素 SP13 和发射第二颜色光的第二子像素 SP12, 每个第三像素 PX13 包括第三子像素和第二子像素, 并且每个第四像素 PX14 包括第一子像素和第二子像素。在实施例中, 第一颜色光可以是红色光, 第二颜色光可以是绿色光, 并且第三颜色光可以是蓝色光。也就是说, 图 3 的显示面板 110a 可以是五格型 (pentile) 配置。

[0084] 图 4 是示出图 1 的 OLED 显示设备中的时序控制器的框图。

[0085] 参考图 4, 时序控制器 130 可以包括信号生成器 131 和数据转换器 140。

[0086] 信号生成器 131 可以响应于控制信号 CTL 和模式信号 MS, 来生成控制数据驱动器 150 的第一驱动控制信号 DCTL1、控制扫描驱动器 160 的第二驱动控制信号 DCTL2、控制发射驱动器 170 的第三驱动控制信号 DCTL3、和控制电源 180 的电力控制信号 PCTL。数据转换器 140 基于模式信号 MS, 可将输入图像数据 RGB 转换为不包括黑色数据的第一显示数据 DTA1, 或者可将输入图像数据 RGB 转换为包括黑色数据的第二显示数据 DTA2。数据转换器

140 可以向数据驱动器 150 提供第一显示数据 DTA1 或包括黑色数据的第二显示数据 DTA2。

[0087] 图 5 是示出图 4 的时序控制器中的数据转换器的示例的框图。

[0088] 当显示面板 110 是如图 3 所示的五格型配置时,图 5 的数据转换器 140a 可以被用在图 4 的数据转换器 140 中。

[0089] 参考图 5,数据转换器 140a 可包括开关电路 145a、第一处理逻辑 141a 和第二处理逻辑 143a。开关电路 145a 可以响应于模式信号 MS 确定输入图像数据 RGB 到第一处理逻辑 141a 和第二处理逻辑 143a 中的一个的路径。开关电路 145a 可以包括响应于模式信号 MS 进行切换的开关 SW11。

[0090] 当模式信号 MS 指示正常模式时,开关 SW11 将输入图像数据 RGB 传送到第一处理逻辑 141a,并且第一处理逻辑 141a 处理输入图像数据 RGB,以向数据驱动器 150 提供不包括黑色数据并符合五格型配置的第一显示数据 DTAP1。当模式信号 MS 指示调暗模式时,开关 SW11 将输入图像数据 RGB 传送到第二处理逻辑 143a,并且第二处理逻辑 143a 处理输入图像数据 RGB,以向数据驱动器 150 提供包括黑色数据并符合五格型配置的第二显示数据 DTAP2。

[0091] 图 6 示出根据本发明一些示例实施例的、图 5 的数据转换器在正常模式下提供给数据驱动器的第一显示数据的示例。

[0092] 参考图 3、图 5 和图 6,数据转换器 140a 的第一处理逻辑 141a 处理输入图像数据 RGB,以向数据驱动器 150 提供不包括黑色数据的第一显示数据 DTAP1,使得具有图 3 中五格型配置的显示面板 110a 的子像素 SP11 至 SP13 中的每个发光,并且数据驱动器 150 向显示面板 110a 的子像素 SP11 至 SP13 中的每个施加与第一显示数据 DTAP1 对应的数据电压。

[0093] 图 7 示出根据示例实施例的、图 5 的数据转换器在调暗模式下提供给数据驱动器的第二显示数据的示例。

[0094] 参考图 3、图 5 和图 7,数据转换器 140a 的第二处理逻辑 143a 处理输入图像数据 RGB,以向数据驱动器 150 提供包括黑色数据的第二显示数据 DTAP2,使得具有图 3 中五格型配置的显示面板 110a 的子像素 SP11 至 SP13 中的一些不发光,并且数据驱动器 150 向显示面板 110a 的子像素 SP11 至 SP13 中的每个施加与第二显示数据 DTAP2 对应的数据电压。在调暗模式下,数据转换器 140a 的第二处理逻辑 143a 处理输入图像数据 RGB 并转换输入图像数据 RGB,以提供第二显示数据 DTAP2,使得第二像素 PX12 和第四像素 PX14 的第二子像素 SP12 包括黑色数据。如上所述,第二子像素 SP12 发射绿色光,并且第二子像素 SP12 被包括在具有五格型配置的显示面板中的每个像素中。因此,当图 7 的第二显示数据 DTAP2 被施加到显示面板 110a 时,可视度不会被极大地影响。

[0095] 图 8 和图 9 示出根据示例实施例的、图 5 的数据转换器在调暗模式下在连续两帧期间提供给数据驱动器的第二显示数据的示例。

[0096] 参考图 3、图 5、图 8 和图 9,在调暗模式下,数据转换器 140a 的第二处理逻辑 143a 处理输入图像数据 RGB,以在第 k 帧周期(k 为大于 1 的整数)期间向数据驱动器 150 提供包括黑色数据的第二显示数据 DTAP21_0,并在第 (k+1) 帧周期期间向数据驱动器 150 提供包括黑色数据的第二显示数据 DTAP21_E,使得具有图 3 中五格型配置的显示面板 110a 的子像素 SP11 至 SP13 中的一些不发光。在调暗模式下,数据转换器 140a 的第二处理逻辑 143a 处理输入图像数据 RGB 并转换输入图像数据 RGB,以在第 k 帧周期期间向数据驱动器 150 提

供第二显示数据 DTAP21_0,使得第二像素 PX12 和第四像素 PX14 的第二子像素 SP12 包括黑色数据,并在第 (k+1) 帧周期期间向数据驱动器 150 提供第二显示数据 DTAP21_E,使得第一像素 PX11 和第三像素 PX13 的第二子像素 SP12 包括黑色数据。如上所述,第二子像素 SP12 发射绿色光,并且第二子像素 SP12 被包括在具有五格型配置的显示面板中的每个像素中。因此,当图 8 的第二显示数据 DTAP21_0 和图 9 的 DTAP21_E 被施加到显示面板 110a 时,可视度不会由于帧之间的斩波(chopping)现象被极大地影响。

[0097] 图 10 和图 11 示出根据示例实施例的、图 5 的数据转换器在调暗模式下在连续两帧期间提供给数据驱动器的第二显示数据的示例。

[0098] 参考图 3、图 5、图 10 和图 11,在调暗模式下,数据转换器 140a 的第二处理逻辑 143a 处理输入图像数据 RGB,以在第 k 帧周期期间向数据驱动器 150 提供包括黑色数据的第二显示数据 DTAP22_0,并在第 (k+1) 帧周期期间向数据驱动器 150 提供包括黑色数据的第二显示数据 DTAP22_E,使得具有图 3 中五格型配置的显示面板 110a 的子像素 SP11 至 SP13 中的一些不发光。

[0099] 在调暗模式下,数据转换器 140a 的第二处理逻辑 143a 处理输入图像数据 RGB 并转换输入图像数据 RGB,以在第 k 帧周期期间向数据驱动器 150 提供第二显示数据 DTAP22_0,使得第二像素 PX12 和第三像素 PX13 的第二子像素 SP12 包括黑色数据,并在第 (k+1) 帧周期期间向数据驱动器 150 提供第二显示数据 DTAP22_E,使得第一像素 PX11 和第四像素 PX14 的第二子像素 SP12 包括黑色数据。

[0100] 如上所述,第二子像素 SP12 发射绿色光,并且第二子像素 SP12 被包括在具有五格型配置的显示面板中的每个像素中。因此,当图 10 的第二显示数据 DTAP22_0 和图 11 的 DTAP22_E 被施加到显示面板 110a 时,可视度不会由于帧之间的斩波现象被极大地影响。

[0101] 图 12 和图 13 示出根据示例实施例的、图 5 的数据转换器在调暗模式下在连续两帧期间提供给数据驱动器的第二显示数据的示例。

[0102] 参考图 3、图 5、图 12 和图 13,在调暗模式下,数据转换器 140a 的第二处理逻辑 143a 处理输入图像数据 RGB,以在第 k 帧周期期间向数据驱动器 150 提供包括黑色数据的第二显示数据 DTAP23_0,并在第 (k+1) 帧周期期间向数据驱动器 150 提供包括黑色数据的第二显示数据 DTAP23_E,使得具有图 3 中五格型配置的显示面板 110a 的子像素 SP11 至 SP13 中的一些不发光。

[0103] 在调暗模式下,数据转换器 140a 的第二处理逻辑 143a 处理输入图像数据 RGB 并转换输入图像数据 RGB,以在第 k 帧周期期间向数据驱动器 150 提供第二显示数据 DTAP23_0,使得偶数像素行中的所有像素包括黑色数据,并在第 (k+1) 帧周期期间向数据驱动器 150 提供第二显示数据 DTAP23_E,使得奇数像素行中的所有像素包括黑色数据。

[0104] 如上所述,第二子像素 SP12 发射绿色光,并且第二子像素 SP12 被包括在具有五格型配置的显示面板中的每个像素中。因此,当图 12 的第二显示数据 DTAP23_0 和图 13 的 DTAP23_E 被施加到显示面板 110a 时,可视度不会由于帧之间的时空抖动现象被极大地影响。

[0105] 图 14 和图 15 示出根据示例实施例的、图 5 的数据转换器在调暗模式下在连续两帧期间提供给数据驱动器的第二显示数据的示例。

[0106] 参考图 3、图 5、图 14 和图 15,在调暗模式下,数据转换器 140a 的第二处理逻辑

143a 处理输入图像数据 RGB, 以在第 k 帧周期期间向数据驱动器 150 提供包括黑色数据的第二显示数据 DTAP24_0, 并在第 (k+1) 帧周期期间向数据驱动器 150 提供包括黑色数据的第二显示数据 DTAP24_E, 使得具有图 3 中五格型配置的显示面板 110a 的子像素 SP11 至 SP13 中的一些不发光。

[0107] 在调暗模式下, 数据转换器 140a 的第二处理逻辑 143a 处理输入图像数据 RGB 并转换输入图像数据 RGB, 以在第 k 帧周期期间向数据驱动器 150 提供第二显示数据 DTAP24_0, 使得第二像素 PX12 和第四像素 PX14 包括黑色数据, 并在第 (k+1) 帧周期期间向数据驱动器 150 提供第二显示数据 DTAP24_E, 使得第一像素 PX11 和第三像素 PX13 包括黑色数据。

[0108] 如上所述, 第二子像素 SP12 发射绿色光, 并且第二子像素 SP12 被包括在具有五格型配置的显示面板中的每个像素中。因此, 当图 14 的第二显示数据 DTAP24_0 和图 15 的 DTAP24_E 被施加到显示面板 110a 时, 可视度不会由于帧之间的时空抖动现象被极大地影响。

[0109] 在图 6 至图 15 中, R 表示红色光, G 表示绿色光, B 表示蓝色光, 并且 BL 表示黑色数据。

[0110] 图 16 示出图 1 的 OLED 显示设备中的显示面板的另一示例。

[0111] 参考图 16, 显示面板 110b 可以包括相对于彼此交替布置的多个奇数像素行 PRO 和多个偶数像素行 PRE。奇数像素行 PRO 中的每个可以包括相对于彼此交替布置的第一像素 PX21 和第二像素 PX22。偶数像素行中的每个可以包括相对于彼此交替布置的第三像素 PX23 和第四像素 PX24。

[0112] 第一像素 PX21 至第四像素 PX24 中的每个包括发射第一颜色光的第一子像素 SP21、发射第二颜色光的第二子像素 SP22、以及发射第三颜色光的第三子像素 SP23。在实施例中, 第一颜色光可以是红色光, 第二颜色光可以是绿色光, 并且第三颜色光可以是蓝色光。也就是说, 图 16 的显示面板 110b 可以是真实条纹配置。

[0113] 图 17 是示出图 4 的时序控制器中的数据转换器的另一示例的框图。

[0114] 当显示面板 110 是如图 16 所示的真实条纹配置时, 图 17 的数据转换器 140b 可以被用在图 4 的数据转换器 140 中。

[0115] 参考图 17, 数据转换器 140b 可包括开关电路 145b、第一处理逻辑 141b 和第二处理逻辑 143b。开关电路 145b 可以响应于模式信号 MS 确定输入图像数据 RGB 到第一处理逻辑 141b 和第二处理逻辑 143b 中的一个的路径。开关电路 145b 可以包括响应于模式信号 MS 进行切换的开关 SW22。

[0116] 当模式信号 MS 指示正常模式时, 开关 SW22 将输入图像数据 RGB 传送到第一处理逻辑 141b, 并且第一处理逻辑 141b 处理输入图像数据 RGB, 以向数据驱动器 150 提供不包括黑色数据并符合真实条纹配置的第一显示数据 DTAS1。当模式信号 MS 指示调暗模式时, 开关 SW22 将输入图像数据 RGB 传送到第二处理逻辑 143b, 并且第二处理逻辑 143b 处理输入图像数据 RGB, 以向数据驱动器 150 提供包括黑色数据并符合真实条纹配置的第二显示数据 DTAS2。

[0117] 图 18 示出根据示例实施例的、图 17 的数据转换器在正常模式下提供给数据驱动器的第一显示数据的示例。

[0118] 参考图 16 至图 18, 数据转换器 140b 的第一处理逻辑 141b 处理输入图像数据 RGB,

以向数据驱动器 150 提供不包括黑色数据的第一显示数据 DTAS1,使得具有图 16 中真实条纹配置的显示面板 110b 的子像素 SP21 至 SP23 中的每个发光,并且数据驱动器 150 向显示面板 110b 的子像素 SP21 至 SP23 中的每个施加与第一显示数据 DTAS1 对应的数据电压。

[0119] 图 19 和图 20、图 21 和图 22、图 23 和图 24、图 25 和图 26、图 27 和图 28 以及图 29 和图 30 分别示出根据示例实施例的、图 17 的数据转换器在调暗模式下在连续两帧期间提供给数据驱动器的第二显示数据的示例。

[0120] 参考图 16、图 17 和图 19 至图 30,在调暗模式下,数据转换器 140b 的第二处理逻辑 143b 处理输入图像数据 RGB,以在第 k 帧周期期间向数据驱动器 150 提供各自包括黑色数据的第二显示数据 DTAS21_0、DTAS22_0、DTAS23_0、DTAS24_0、DTAS25_0 和 DTAS26_0 中的一个,并在第 (k+1) 帧周期期间向数据驱动器 150 提供各自包括黑色数据的第二显示数据 DTAS21_E、DTAS22_E、DTAS23_E、DTAS24_E、DTAS25_E 和 DTAS26_E 中的对应一个,使得具有图 16 中真实条纹配置的显示面板 110b 的子像素 SP21 至 SP23 中的一些不发光。

[0121] 在调暗模式下,数据转换器 140b 的第二处理逻辑 143b 处理输入图像数据 RGB 并转换输入图像数据 RGB,以在第 k 帧周期期间向数据驱动器 150 提供第二显示数据 DTAS21_0、DTAS22_0、DTAS23_0、DTAS24_0、DTAS25_0 和 DTAS26_0 中的一个,使得第一像素 PX21 和第三像素 PX23 的子像素 SP21 至 SP23 中的一个相同的子像素或者第一像素 PX21 和第四像素 PX24 的子像素 SP21 至 SP23 中的一个相同的子像素包括黑色数据,并在第 (k+1) 帧周期期间向数据驱动器 150 提供第二显示数据 DTAS21_E、DTAS22_E、DTAS23_E、DTAS24_E、DTAS25_E 和 DTAS26_E 中的对应一个,使得第二像素 PX22 和第四像素 PX24 的子像素 SP21 至 SP23 中的一个相同的子像素或者第二像素 PX22 和第三像素 PX23 的子像素 SP21 至 SP23 中的一个相同的子像素包括黑色数据。当图 19 至图 30 的第二显示数据 DTAS21_0 至 DTAS26_0 和 DTAS21_E 至 DTAS26_E 被施加到显示面板 110b 时,可视度不会由于帧之间的斩波现象被极大地影响。

[0122] 一个相同的子像素可以是发射第三颜色光的第三子像素 SP23、发射第二颜色光的第二子像素 SP22 和发射第一颜色光的第一子像素 SP21 中的一个。

[0123] 参考图 19 和图 20,在调暗模式下,数据转换器 140b 的第二处理逻辑 143b 处理输入图像数据 RGB 并转换输入图像数据 RGB,以在第 k 帧周期期间向数据驱动器 150 提供第二显示数据 DTAS21_0,使得第一像素 PX21 和第三像素 PX23 的第三子像素 SP23 包括黑色数据,并在第 (k+1) 帧周期期间向数据驱动器 150 提供第二显示数据 DTAS21_E,使得第二像素 PX22 和第四像素 PX24 的第三子像素 SP23 包括黑色数据。

[0124] 参考图 21 和图 22,在调暗模式下,数据转换器 140b 的第二处理逻辑 143b 处理输入图像数据 RGB 并转换输入图像数据 RGB,以在第 k 帧周期期间向数据驱动器 150 提供第二显示数据 DTAS22_0,使得第一像素 PX21 和第四像素 PX24 的第三子像素 SP23 包括黑色数据,并在第 (k+1) 帧周期期间向数据驱动器 150 提供第二显示数据 DTAS22_E,使得第二像素 PX22 和第三像素 PX23 的第三子像素 SP23 包括黑色数据。

[0125] 参考图 23 和图 24,在调暗模式下,数据转换器 140b 的第二处理逻辑 143b 处理输入图像数据 RGB 并转换输入图像数据 RGB,以在第 k 帧周期期间向数据驱动器 150 提供第二显示数据 DTAS23_0,使得第一像素 PX21 和第三像素 PX23 的第二子像素 SP22 包括黑色数据,并在第 (k+1) 帧周期期间向数据驱动器 150 提供第二显示数据 DTAS23_E,使得第二像素

PX22 和第四像素 PX24 的第二子像素 SP22 包括黑色数据。

[0126] 参考图 25 和图 26,在调暗模式下,数据转换器 140b 的第二处理逻辑 143b 处理输入图像数据 RGB 并转换输入图像数据 RGB,以在第 k 帧周期期间向数据驱动器 150 提供第二显示数据 DTAS24_0,使得第一像素 PX21 和第四像素 PX24 的第二子像素 SP22 包括黑色数据,并在第 (k+1) 帧周期期间向数据驱动器 150 提供第二显示数据 DTAS24_E,使得第二像素 PX22 和第三像素 PX23 的第二子像素 SP22 包括黑色数据。

[0127] 参考图 27 和图 28,在调暗模式下,数据转换器 140b 的第二处理逻辑 143b 处理输入图像数据 RGB 并转换输入图像数据 RGB,以在第 k 帧周期期间向数据驱动器 150 提供第二显示数据 DTAS25_0,使得第一像素 PX21 和第三像素 PX23 的第一子像素 SP21 包括黑色数据,并在第 (k+1) 帧周期期间向数据驱动器 150 提供第二显示数据 DTAS25_E,使得第二像素 PX22 和第四像素 PX24 的第一子像素 SP21 包括黑色数据。

[0128] 参考图 29 和图 30,在调暗模式下,数据转换器 140b 的第二处理逻辑 143b 处理输入图像数据 RGB 并转换输入图像数据 RGB,以在第 k 帧周期期间向数据驱动器 150 提供第二显示数据 DTAS26_0,使得第一像素 PX21 和第四像素 PX24 的第一子像素 SP21 包括黑色数据,并在第 (k+1) 帧周期期间向数据驱动器 150 提供第二显示数据 DTAS26_E,使得第二像素 PX22 和第三像素 PX23 的第一子像素 SP21 包括黑色数据。

[0129] 图 31 和图 32 示出根据示例实施例的、图 17 的数据转换器在调暗模式下在连续两帧期间提供给数据驱动器的第二显示数据的示例。

[0130] 参考图 16、图 17、图 31 和图 32,在调暗模式下,数据转换器 140b 的第二处理逻辑 143b 处理输入图像数据 RGB,以在第 k 帧周期期间向数据驱动器 150 提供包括黑色数据的第二显示数据 DTAS27_0,并在第 (k+1) 帧周期期间向数据驱动器 150 提供包括黑色数据的第二显示数据 DTAS27_E,使得具有图 16 中真实条纹配置的显示面板 110b 的子像素 SP21 至 SP23 中的一些不发光。

[0131] 在调暗模式下,数据转换器 140b 的第二处理逻辑 143b 处理输入图像数据 RGB 并转换输入图像数据 RGB,以在第 k 帧周期期间向数据驱动器 150 提供第二显示数据 DTAS27_0,使得第一像素 PX21 和第四像素 PX24 包括黑色数据,并在第 (k+1) 帧周期期间向数据驱动器 150 提供第二显示数据 DTAS27_E,使得第二像素 PX22 和第三像素 PX23 包括黑色数据。

[0132] 当图 31 的第二显示数据 DTAS27_0 和图 32 的第二显示数据 DTAS27_E 被施加到显示面板 110b 时,可视度不会由于帧之间的时空抖动现象被极大地影响。

[0133] 在图 18 至图 32 中,R 表示红色光,G 表示绿色光,B 表示蓝色光,并且 BL 表示黑色数据。

[0134] 图 33 是示出图 1 的 OLED 显示设备中所示的发射驱动器的框图。

[0135] 参考图 33,发射驱动器 170 可以包括彼此相继连接以顺序输出发射控制信号 EC1 至 ECn 的多个级 STAGE1 至 STAGEN。

[0136] 级 STAGE1 至 STAGEN 被分别连接到发射控制线 EL1 至 ELn,并顺序输出发射控制信号 EC1 至 ECn。在预定周期期间,发射控制信号 EC1 至 ECn 彼此重叠。

[0137] 级 STAGE1 至 STAGEN 中的每个接收第一电压 VGL 和具有比第一电压 VGL 的电压电平更高的电压电平的电压 VGH。此外,级 STAGE1 至 STAGEN 中的每个接收第一时钟信号 CLK1 和第二时钟信号 CLK2。在下文中,通过发射控制线 EL1 至 ELn 输出的发射控制信号

EC1 至 ECn 被称为第一发射控制信号至第 n 发射控制信号。

[0138] 在级 STAGE1 至 STAGEN 中, 第一级 STAGE1 响应于启动信号 FLM 被驱动。详细地说, 第一级 STAGE1 响应于启动信号 FLM、第一时钟信号 CLK1 和第二时钟信号 CLK2 接收第一电压 VGL 和第二电压 VGH 并生成第一发射控制信号 EC1。第一发射控制信号 EC1 通过第一发射控制线 EL1 被施加到像素行中的像素。

[0139] 级 STAGE2 至 STAGEN 彼此相继连接并被顺序驱动。详细地说, 本级被连接到前一级的输出端, 并接收从前一级输出的发射控制信号。本级响应于从前一级提供的发射控制信号被驱动。

[0140] 例如, 第二级 STAGE2 可以接收从第一级 STAGE1 输出的第一发射控制信号 EC1, 并响应于第一发射控制信号 EC1 被驱动。第二级 STAGE2 响应于第一发射控制信号 EC1、第一时钟信号 CLK1 和第二时钟信号 CLK2 接收第一电压 VGL 和第二电压 VGH 并生成第二发射控制信号 EC2。第二发射控制信号 EC2 通过第二发射控制线 EL2 被施加到像素行中的像素。其他级 STAGE3 至 STAGEN 以与第二级 STAGE2 相同的方式被驱动, 因此其一些细节将不再重复。

[0141] 图 34 是示出根据示例实施例的图 33 中的发射驱动器的级的电路图。

[0142] 图 34 示出第一级 STAGE1 和第二级 STAGE2 的电路图, 但是级 STAGE1 至 STAGEN 具有相同的电路配置和功能。因此, 在下文中将详细描述第一级 STAGE1 的电路配置和操作, 并且其他级 STAGE2 至 STAGEN 的电路配置和操作的其它方面将不再重复, 以避免冗余。

[0143] 参考图 34, 级 STAGE1 至 STAGEN 中的每个可以包括第一信号处理器 171、第二信号处理器 172 和第三信号处理器 173。

[0144] 级 STAGE1 至 STAGEN 中的每个的第一信号处理器 171 被施加有第一子控制信号和第二子控制信号。级 STAGE2 至 STAGEN 中的每个的第一信号处理器 171 接收从前一级输出的发射控制信号作为第一子控制信号。第一级 STAGE1 的第一信号处理器 171 接收启动信号 FLM 作为第一子控制信号。此外, 奇数级 STAGE1、STAGE3、……、和 STAGEN-1 中的每个的第一信号处理器 171 接收第一时钟信号 CLK1 作为第二子控制信号。偶数级 STAGE2、STAGE4、……、和 STAGEN 中的每个的第一信号处理器 171 接收第二时钟信号 CLK2 作为第二子控制信号。

[0145] 因此, 第一信号处理器 171 响应于第一子控制信号和第二子控制信号, 来接收第一电压 VGL 并生成第一信号 CS1 和第二信号 CS2。第一信号 CS1 和第二信号 CS2 被施加到第二信号处理器 172。第一级 STAGE1 的第一信号处理器 171 响应于启动信号 FLM 和第一时钟信号 CLK1, 来接收第一电压 VGL 并生成第一信号 CS1 和第二信号 CS2。第一信号处理器 171 将第一信号 CS1 和第二信号 CS2 施加到第二信号处理器 172。第一信号处理器 171 可以包括第一晶体管 M1、第二晶体管 M2 和第三晶体管 M3。第一晶体管 M1、第二晶体管 M2 和第三晶体管 M3 可以是 p 沟道金属氧化物半导体 (PMOS) 晶体管。

[0146] 第一晶体管 M1 具有被施加有启动信号 FLM 的源极端子、被施加有第一时钟信号 CLK1 的栅极端子、以及连接到第二晶体管 M2 的栅极端子的漏极端子。第二晶体管 M2 具有被连接到第一晶体管 M1 的漏极端子的栅极端子、被连接到第三晶体管 M3 的源极端子的源极端子、以及被施加有第一时钟信号 CLK1 的漏极端子。第三晶体管 M3 具有被施加有第一时钟信号 CLK1 并被连接到第二晶体管 M2 的漏极端子的栅极端子、被连接到第二晶体管 M2

的源极端子的源极端子、以及被施加有第一电压 VGL 的漏极端子。

[0147] 第一信号 CS1 从彼此连接的第二晶体管 M2 和第三晶体管 M3 的源极端子输出。第二信号 CS2 从第一晶体管 M1 的漏极端子输出。

[0148] 级 STAGE1 至 STAGEn 中的每个的第二信号处理器 172 被施加有第三子控制信号。奇数级 STAGE1、STAGE3、……、和 STAGEn-1 中的每个的第二信号处理器 172 接收第二时钟信号 CLK2 作为第三子控制信号。偶数级 STAGE2、STAGE4、……、和 STAGEn 中的每个的第二信号处理器 172 接收第一时钟信号 CLK1 作为第三子控制信号。第二信号处理器 172 响应于第三子控制信号、第一信号 CS1 和第二信号 CS2, 来接收第二电压 VGH 并生成第三信号 CS3 和第四信号 CS4。第三信号 CS3 和第四信号 CS4 被施加到第三信号处理器 173。

[0149] 第一级 STAGE1 的第二信号处理器 172 响应于来自第一信号处理器 171 的第一信号 CS1 和第二信号 CS2、以及第二时钟信号 CLK2, 来接收第二电压 VGH 并生成第三信号 CS3 和第四信号 CS4。第二信号处理器 172 将第三信号 CS3 和第四信号 CS4 施加到第三信号处理器 173。第二信号处理器 172 可以包括第四晶体管 M4、第五晶体管 M5、第六晶体管 M6 和第七晶体管 M7、以及第一电容器 C1 和第二电容器 C2。第四晶体管 M4 至第七晶体管 M7 可以是 PMOS 晶体管。

[0150] 第四晶体管 M4 具有被施加有第二时钟信号 CLK2 的栅极端子、被连接到第一节点 N1 和第二晶体管 M2 的栅极端子的漏极端子、以及被连接到第五晶体管 M5 的漏极端子的源极端子。第一电容器 C1 具有被施加有第二时钟信号 CLK2 的第一电极、以及被连接到第四晶体管 M4 的漏极端子和第一节点 N1 的第二电极。第五晶体管 M5 具有被连接到第三晶体管 M3 的源极端子和第二节点 N2 的栅极端子、被施加有第二电压 VGH 的源极端子、以及被连接到第四晶体管 M4 的源极端子的漏极端子。第六晶体管 M6 具有被连接到第二节点 N2 的栅极端子、被连接到第七晶体管 M7 的漏极端子的源极端子、以及被施加有第二时钟信号 CLK2 的漏极端子。第二电容器 C2 具有被连接到第六晶体管 M6 的栅极端子的第一电极、以及被连接到第六晶体管 M6 的源极端子的第二电极。第七晶体管 M7 具有被施加有第二时钟信号 CLK2 的栅极端子、被连接到第三节点 N3 的源极端子、以及被连接到第六晶体管 M6 的源极端子的漏极端子。

[0151] 第三信号 CS3 被施加到第三节点 N3, 并且第四信号 CS4 被施加到第一节点 N1。第一级 STAGE1 的第三信号处理器 173 响应于从第二信号处理器 172 提供的第三信号 CS3 和第四信号 CS4, 接收第一电压 VGL 和第二电压 VGH 并生成第一发射控制信号 EC1。第一发射控制信号 EC1 通过第一发射控制线 EL1 被施加到像素。第一发射控制信号 EC1 被施加到第二级 STAGE2 的第一信号处理器 171。

[0152] 第三信号处理器 173 包括第八晶体管 M8、第九晶体管 M9 和第十晶体管 M10 以及第三电容器 C3。第八晶体管 M8、第九晶体管 M9 和第十晶体管 M10 是 PMOS 晶体管。

[0153] 第八晶体管 M8 具有被连接到第一节点 N1 的栅极端子、被施加有第二电压 VGH 的源极端子、以及被连接到第三节点 N3 的漏极端子。第三电容器 C3 具有被施加有第二电压 VGH 的第一电极、和被连接到第三节点 N3 的第二电极。第九晶体管 M9 具有被连接到第三节点 N3 的栅极端子、被施加有第二电压 VGH 的源极端子、以及被连接到第一发射控制线 EL1 的漏极端子。第十晶体管 M10 具有被连接到第一节点 N1 的栅极端子、被连接到第一发射控制线 EL1 的源极端子、以及被施加有第一电压 VGL 的漏极端子。第九晶体管 M9 的漏极端子

和第十晶体管 M10 的源极端子被连接到第二级 STAGE2 的第一信号处理器 171 的第一晶体管 M1 的源极端子。

[0154] 图 35 是用于解释当在调暗模式下没有使用黑色数据时图 34 中的第一级的操作的时序图。

[0155] 参考图 35, 第一时钟信号 CLK1 和第二时钟信号 CLK2 具有相同的频率。也就是说, 第一时钟信号 CLK1 和第二时钟信号 CLK2 具有相同的第一周期 P1。第二时钟信号 CLK2 通过将第一时钟信号 CLK1 偏移第一时钟信号 CLK1 的第一周期 P1 的一半而得到。第一时钟信号 CLK1 和第二时钟信号 CLK2 之间的偏移周期被称为第一持续时间 1H。

[0156] 启动信号 FLM 仅被施加到第一级 STAGE1, 并且启动信号 FLM 的高电平持续时间被称为第二持续时间 INT11。第二持续时间 INT11 是第一时钟信号 CLK1 和第二时钟信号 CLK2 的第一周期 P1 的两倍。也就是说, 第二持续时间 INT11 是第一持续时间 1H 的四倍。

[0157] 当第一时钟信号 CLK1 从高电平变为低电平时, 启动信号 FLM 从低电平变为高电平。如上所述, 启动信号 FLM 在从低电平变为高电平之后在第二持续时间 INT11 期间维持高电平。也就是说, 当第一时钟信号 CLK1 从高电平变为低电平时启动信号 FLM 被激活, 并且启动信号 FLM 的激活状态在第二持续时间 INT11 期间被维持。

[0158] 在下文中, 每个信号的高电平被称为第一电平, 并且每个信号的低于高电平的低电平被称为第二电平。此外, 第一电压 VGL 具有第二电平, 并且第二电压 VGH 具有第一电平。

[0159] 启动信号 FLM 和第一时钟信号 CLK1 在第一时间点 t11 具有第二电平, 并且第二时钟信号 CLK2 在第一时间点 t11 具有第一电平。具有第二电平的第一时钟信号 CLK1 被施加到第一晶体管 M1 的栅极端子和第三晶体管 M3 的栅极端子。因此, 第一晶体管 M1 和第三晶体管 M3 被导通。

[0160] 具有第二电平的启动信号 FLM 通过导通的第一晶体管 M1 被施加到第二晶体管 M2 的栅极端子和第一节点 N1。因此, 第二晶体管 M2 被导通, 并且第一节点 N1 处的电压具有第二电平。具有第二电平的第一时钟信号 CLK1 以及第一电压 VGL 分别通过导通的第二晶体管 M2 和导通的第三晶体管 M3 被施加到第二节点 N2。因此, 第二节点 N2 处的电压具有第二电平。

[0161] 具有第一电平的第二时钟信号 CLK2 被施加到第四晶体管 M4 和第七晶体管 M7。因此, 第四晶体管 M4 和第七晶体管 M7 被截止。因为第一节点 N1 处的电压具有第二电平, 第八晶体管 M8 被导通。第二电压 VGH 通过导通的第八晶体管 M8 被施加到第三节点 N3。

[0162] 因此, 第三节点 N3 处的电压具有第一电平。第三电容器 C3 被充有第二电压 VGH。换句话说, 第三电容器 C3 被充有具有第一电平的电压。因为第三节点 N3 处的电压具有第一电平, 第九晶体管 M9 被截止。因为第一节点 N1 处的电压具有第二电平, 第十晶体管 M10 被导通。由于导通的第十晶体管 M10, 第一电压 VGL 被施加到第一发射控制线 EL1。因此, 第一发射控制信号 EC1 具有第二电平。

[0163] 在第二时间点 t12, 启动信号 FLM 具有第二电平, 并且第一时钟信号 CLK1 和第二时钟信号 CLK2 具有第一电平。第一晶体管 M1 和第三晶体管 M3 通过具有第一电平的第一时钟信号 CLK1 被截止。因为第一节点 N1 处的电压被维持在第二电平, 第二晶体管 M2 被导通。具有第一电平的第一时钟信号 CLK1 通过导通的第二晶体管 M2 被施加到第二节点 N2。

[0164] 因此, 第二节点 N2 处的电压具有第一电平。第一节点 N1 处的电压具有第二电平,

因而第八晶体管 M8 和第十晶体管 M10 被导通。第二电压 VGH 通过导通的第八晶体管 M8 被施加到第三节点 N3, 使得第三节点 N3 处的电压被维持在第二电平。因为第三节点 N3 处的电压具有第二电平并且第一节点 N1 处的电压具有第一电平, 第九晶体管 M9 被截止, 并且第十晶体管 M10 被导通。因此, 第一发射控制信号 EC1 被维持在第二电平。

[0165] 在第三时间点 t13, 第二时钟信号 CLK2 从第二电平变为第一电平, 然后从第二电平再次变为第二电平。因此, 由于第一电容器 C1 的耦合, 第一节点 N1 处的电势通过第二时钟信号 CLK2 的电势的变化而自举升压 (boot-strap)。

[0166] 也就是说, 由于第一电容器 C1 的耦合, 在第二时间点 t12 具有第二电平的电压的第一节点 N1 在第二时钟信号 CLK2 的第二电平周期中具有比第二电平低的第三电平的电压。随着被施加到 PMOS 晶体管的电压的电平变低, 传统 PMOS 晶体管具有良好的驱动特性。因为第一节点 N1 处的电压在第二时钟信号 CLK2 的第二电平周期中具有比第二电平低的第三电平, 第八晶体管 M8 和第十晶体管 M10 的驱动特性可以得到提高。第一发射控制信号 EC1 被维持在第二电平。

[0167] 在第四时间点 t14, 启动信号 FLM 和第二时钟信号 CLK2 具有第一电平, 并且第一时钟信号 CLK1 具有第二电平。第一晶体管 M1 通过具有第二电平的第一时钟信号 CLK1 被导通, 并且具有第一电平的启动信号 FLM 被施加到第一节点 N1。第一节点 N1 处的电压具有第一电平, 因而第二晶体管 M2 和第十晶体管 M10 被截止。

[0168] 第三晶体管 M3 响应于具有第二电平的第一时钟信号 CLK1 被导通, 并且第一电压 VGL 被施加到第二节点 N2。因此, 第二节点 N2 处的电压具有第二电平。第七晶体管 M7 响应于具有第一电平的第二时钟信号 CLK2 被截止。因为第一节点 N1 处的电压具有第一电平, 第八晶体管 M8 被截止。第三节点 N3 处的电压通过第三电容器 C3 被维持在第二电平。第三节点 N3 处的电压被维持在第二电平, 因而第九晶体管 M9 被截止。因此, 第一发射控制信号 EC1 被维持在第二电平。

[0169] 在第五时间点 t15, 启动信号 FLM 和第一时钟信号 CLK1 具有第一电平, 并且第二时钟信号 CLK2 具有第二电平。第一晶体管 M1 和第三晶体管 M3 通过具有第一电平的第一时钟信号 CLK1 被截止。因为第一节点 N1 处的电压被维持在第二电平, 第二晶体管 M2、第八晶体管 M8 和第十晶体管 M10 被截止。第四晶体管 M4 和第七晶体管 M7 响应于具有第二电平的第二时钟信号 CLK2 被导通。此外, 第二节点 N2 处的电压具有第二电平, 使得第五晶体管 M5 和第六晶体管 M6 被导通。

[0170] 如上面所述的自举升压, 由于第二电容器 C2 的耦合, 第二节点 N2 的电势通过第二时钟信号 CLK2 的电势的变化而自举升压。也就是说, 第二节点 N2 处的电压在第二时钟信号 CLK2 的第二电平周期中具有比第二电平低的第三电平。

[0171] 具有第二电平的第二时钟信号 CLK2 通过导通的第六晶体管 M6 和第七晶体管 M7 被施加到第三节点 N3。因此, 第三节点 N3 处的电压在第五时间点 t15 具有第二电平。因为第三节点 N3 处的电压具有第二电平, 第九晶体管 M9 被导通。因为第九晶体管 M9 被导通并且第十晶体管 M10 被截止, 第一发射控制信号 EC1 被维持在第二电平。

[0172] 在第六时间点 t16, 启动信号 FLM 和第一时钟信号 CLK1 具有第二电平, 并且第二时钟信号 CLK2 具有第一电平。根据在第一时间点 t11 的操作, 第一发射控制信号 EC1 在第六时间点 t16 具有第二电平。其中第一发射控制信号 EC1 具有第一电平的持续时间被称为第

三持续时间 INT12。第三持续时间 INT12 是第一持续时间 1H 的三倍。第一发射控制信号 EC1 通过第一发射控制线 EL1 被提供到第二级 STAGE2 和像素。

[0173] 第二级 STAGE2 响应于第一发射控制信号 EC1、第一时钟信号 CLK1 和第二时钟信号 CLK2 生成第二发射控制信号 EC2。第二发射控制信号 EC2 在相对于第一发射控制信号 EC1 偏移第一持续时间 1H 之后被输出。换句话说,从级 STAGE1 至 STAGEN 输出的发射控制信号 EC1 至 ECn 被顺序偏移第一持续时间 1H。

[0174] 从本级输出的发射控制信号通过将从前一级输出的发射控制信号偏移第一持续时间 1H 来获得。在具有第一电平的发射控制信号 EC1 至 ECn 中的每个期间,对应像素行中的像素不发光。

[0175] 当 OLED 显示设备 100 通过如参考图 35 所述增加非发射周期来降低显示面板 110 的亮度而执行调暗操作时,响应于数据电压的变化的诸如条纹图案的缺陷可能会出现在显示面板 110 中。

[0176] 图 36 是用于解释根据示例实施例的、当在调暗模式下使用黑色数据时图 34 中的第一级的操作的时序图。

[0177] 图 36 中从第一时间点 t21 到第五时间点 t25 的操作与图 35 中从第一时间点 t11 到第五时间点 t15 的操作基本相同。

[0178] 在图 36 中,启动信号 FLM 的高电平持续时间被称为第二持续时间 INT21。第二持续时间 INT21 与第一时钟信号 CLK1 和第二时钟信号 CLK2 的第一周期 P1 相同。启动信号 FLM 在从低电平变为高电平之后在第二持续时间 INT21 期间维持高电平。也就是说,启动信号 FLM 在第一时钟信号 CLK1 从高电平变为低电平时被激活,并且启动信号 FLM 的激活状态在第二持续时间 INT21 期间被维持。

[0179] 在第六时间点 t26,启动信号 FLM 和第一时钟信号 CLK1 具有第二电平,并且第二时钟信号 CLK2 具有第一电平。第一发射控制信号 EC1 在第六时间点 t26 具有第二电平。其中第一发射控制信号 EC1 具有第一电平的持续时间被称为第三持续时间 INT22。第三持续时间 INT22 是第一持续时间 1H 的一倍半。第一发射控制信号 EC1 通过第一发射控制线 EL1 被提供到第二级 STAGE2 和像素。

[0180] 第二级 STAGE2 响应于第一发射控制信号 EC1、第一时钟信号 CLK1 和第二时钟信号 CLK2 生成第二发射控制信号 EC2。第二发射控制信号 EC2 在相对于第一发射控制信号 EC1 偏移第一持续时间 1H 之后被输出。换句话说,从级 STAGE1 至 STAGEN 输出的发射控制信号 EC1 至 ECn 被顺序偏移第一持续时间 1H。从本级输出的发射控制信号通过将从前一级输出的发射控制信号偏移第一持续时间 1H 来获得。在具有第一电平的发射控制信号 EC1 至 ECn 中的每个期间,对应像素行中的像素不发光。

[0181] 当 OLED 显示设备 100 通过如参考图 36 所述向显示面板 110 提供包括黑色数据的数据电压来降低显示面板 110 的亮度而执行调暗操作时,与图 35 的情况相比,可以防止在显示面板 110 中出现响应于数据电压的变化的诸如条纹图案的缺陷,并且显示面板 110 的亮度不被降低。

[0182] 图 37 是示出根据示例实施例的操作 OLED 显示设备的方法的流程图。

[0183] 图 38 是示出在图 37 的操作 OLED 显示设备的方法中的第一模式的操作的流程图。

[0184] 图 39 是示出在图 37 的操作 OLED 显示设备的方法中的第二模式的操作的流程图。

[0185] 在图 37 至图 39 中,假设显示面板 110 是五格型配置。

[0186] 参考图 1 至图 15 和图 37 至图 39,时序控制器 130 接收输入图像数据 RGB(S110)。电源 180 中的电池感测模块 183 确定电池 181 的剩余电力是否大于基准值,以向模式信号生成器 190 提供表示电池 181 的剩余电力是否大于基准值的电池感测信号 BS(S120)。

[0187] 当电池感测信号 BS 表示电池 181 的剩余电力大于基准值时,时序控制器 130 将输入图像数据 RGB 转换为不包括黑色数据的第一显示数据 DTA1,以在第一模式(例如正常模式)下向数据驱动器 150 提供第一显示数据 DTA1(S130)。当电池感测信号 BS 表示电池 181 的剩余电力不大于基准值时,时序控制器 130 将输入图像数据 RGB 转换成包括黑色数据的第二显示数据 DTA2,以在第二模式(例如调暗模式)下向数据驱动器 150 提供第二显示数据 DTA2(S140)。

[0188] 在正常模式下,时序控制器 130 的数据转换器 140 转换符合五格型配置的第一显示数据 DTA1,以将第一显示数据 DTA1 提供到数据驱动器 150(S131)。数据驱动器 150 将与第一显示数据 DTA1 对应的数据电压施加到显示面板中的像素行,使得与输入图像数据 RGB 对应的图像在正常模式下被显示在显示面板 110 上(S133)。

[0189] 在调暗模式下,时序控制器 130 的数据转换器 140 转换包括黑色数据并符合五格型配置的第二显示数据 DTA2,以将第二显示数据 DTA2 提供到数据驱动器 150(S141)。发射驱动器 170 降低子像素的非发射时间间隔,并且数据驱动器 150 将与第二显示数据 DTA2 对应的数据电压施加到显示面板中的像素行,使得显示面板 110 的亮度被降低(S143)。

[0190] 图 40 是示出根据示例实施例的显示系统的框图。

[0191] 参考图 40,显示系统 800 可以包括应用处理器 810 和 OLED 显示设备 820。OLED 显示设备 820 可以包括驱动电路 830、显示面板 840 和电源 850。电源 850 可包括可再充电电池 851 和电池感测模块 853。电源 850 可以将电力 PWR 提供到显示面板 840。电池感测模块 853 可感测可再充电电池 851 的剩余电力,以将电池感测信号 BS 输出到驱动电路 830。

[0192] 显示系统 800 可以是便携式设备,诸如笔记本电脑、蜂窝电话、智能电话、个人计算机(PC)、个人数字助理(PDA)、便携式多媒体播放器(PMP)、MP3 播放器、导航系统等。

[0193] 应用处理器 810 将输入图像数据 RGB、控制信号 CTL 和主时钟信号 MCLK 提供到 OLED 显示设备 820。

[0194] 驱动电路 830、显示面板 840 和电源 850 分别与驱动电路 105、显示面板 110 和电源 180 基本相同。因此,显示系统 800 基于电池感测信号 BS 在正常模式或其中驱动电路 830 降低显示面板 840 的亮度的调暗模式下操作。显示系统 800 在正常模式下将输入图像数据 RGB 转换为不包括黑色数据的第一显示数据 DTA1 以在显示面板 840 中显示第一显示数据 DTA1,并在调暗模式下将输入图像数据 RGB 转换为包括黑色数据的第二显示数据 DTA2 以在显示面板 840 中显示第二显示数据 DTA2,同时在调暗模式下减少非发射周期,以防止条纹图案。

[0195] 图 41 是示出根据示例实施例的包括 OLED 显示设备的电子设备的框图。

[0196] 参考图 41,电子设备 1000 包括处理器 1010、存储器设备 1020、贮存设备 1030、输入/输出(I/O)设备 1040、电源 1050 和 OLED 显示设备 1060。电源 1050 可包括可再充电电池 1051 和电池感测模块 1053。电源 1050 可以提供电子设备 1000 的操作的电力。电池感测模块 1053 可以感测可再充电电池 1051 的剩余电力,以将电池感测信号 BS 输出到 OLED

显示设备 1060。电子设备 1000 可以进一步包括用于与视频卡、声卡、存储器卡、通用串行总线 (USB) 设备和其他电子系统等通信的多个端口。

[0197] 处理器 1010 可以执行各种计算功能或任务。处理器 1010 可以是例如微处理器、中央处理单元 (CPU) 等。处理器 1010 可以经由地址总线、控制总线、数据总线等被连接到其它组件。另外,处理器 1010 可以被联接到诸如外围组件互连 (PCI) 总线的扩展总线。

[0198] 存储器设备 1020 可存储用于电子设备 1000 的操作的数据。例如,存储器设备 1020 可包括至少一个非易失性存储器设备,诸如可擦除可编程只读存储器 (EPROM) 设备、电可擦除可编程只读存储器 (EEPROM) 设备、快闪存储器设备、相变随机存取存储器 (PRAM) 设备、电阻随机存取存储器 (RRAM) 设备、纳米浮栅存储器 (NFGM) 设备、聚合物随机存取存储器 (PoRAM) 设备、磁随机存取存储器 (MRAM) 设备、铁电随机存取存储器 (FRAM) 设备等,和 / 或至少一个易失性存储器设备,诸如动态随机存取存储器 (DRAM) 设备、静态随机存取存储器 (SRAM) 设备、移动动态随机存取存储器 (移动 DRAM) 设备等。

[0199] 贮存设备 1030 可以是例如固态驱动器 (SSD) 设备、硬盘驱动器 (HDD) 设备、CD-ROM 设备等。I/O 设备 1040 可以是例如输入设备,诸如键盘、小键盘、鼠标、触摸屏等,和 / 或输出设备,诸如打印机、扬声器等。电源 1050 可供应用于电子设备 1000 的操作的电力。OLED 显示设备 1060 可以经由总线或其它通信链路与其他组件通信。

[0200] OLED 显示设备 1060 可以采用图 1 的 OLED 显示设备 100。因此, OLED 显示设备 1060 基于电池感测信号 BS 在正常模式或其中显示面板的亮度被降低的调暗模式下操作。OLED 显示设备 1060 在正常模式下将图像数据转换为不包括黑色数据的第一显示数据,以在显示面板中显示第一显示数据,并在调暗模式下将图像数据转换为包括黑色数据的第二显示数据,以在显示面板中显示第二显示数据,同时在调暗模式下减少非发射周期以防止条纹图案。

[0201] 本实施例可以被应用于具有有机发光显示设备 1060 的任何电子设备 1000。例如,本实施例可以被应用到电子设备 1000,诸如电视、计算机监视器、膝上型计算机、数字照相机、蜂窝电话、智能电话、个人数字助理 (PDA)、便携式多媒体播放器 (PMP)、MP3 播放器、导航系统、视频电话等。

[0202] 本发明可以被应用到包括显示立体图像的显示设备的任何显示设备或任何电子设备。例如,本发明可被应用到电视、计算机监视器、膝上型计算机、数字照相机、蜂窝电话、智能电话、个人数字助理 (PDA)、便携式多媒体播放器 (PMP)、MP3 播放器、导航系统、视频电话等。

[0203] 以上是示例实施例的例示,而不应被解释为其限制。尽管已经描述了一些示例实施例,本领域技术人员将容易理解,可以在示例实施例中进行许多修改,而实质上不脱离本发明的新颖性教导和方面。因此,所有这些修改都意在包括在权利要求及其等同方案所限定的本发明的范围内。因此,应理解,前述是各种示例实施例的例示,而不应被解释为限于所公开的具体示例实施例,并且对所公开的示例实施例的修改以及其它示例实施例都意在包括在所附权利要求及其等同方案的范围内。

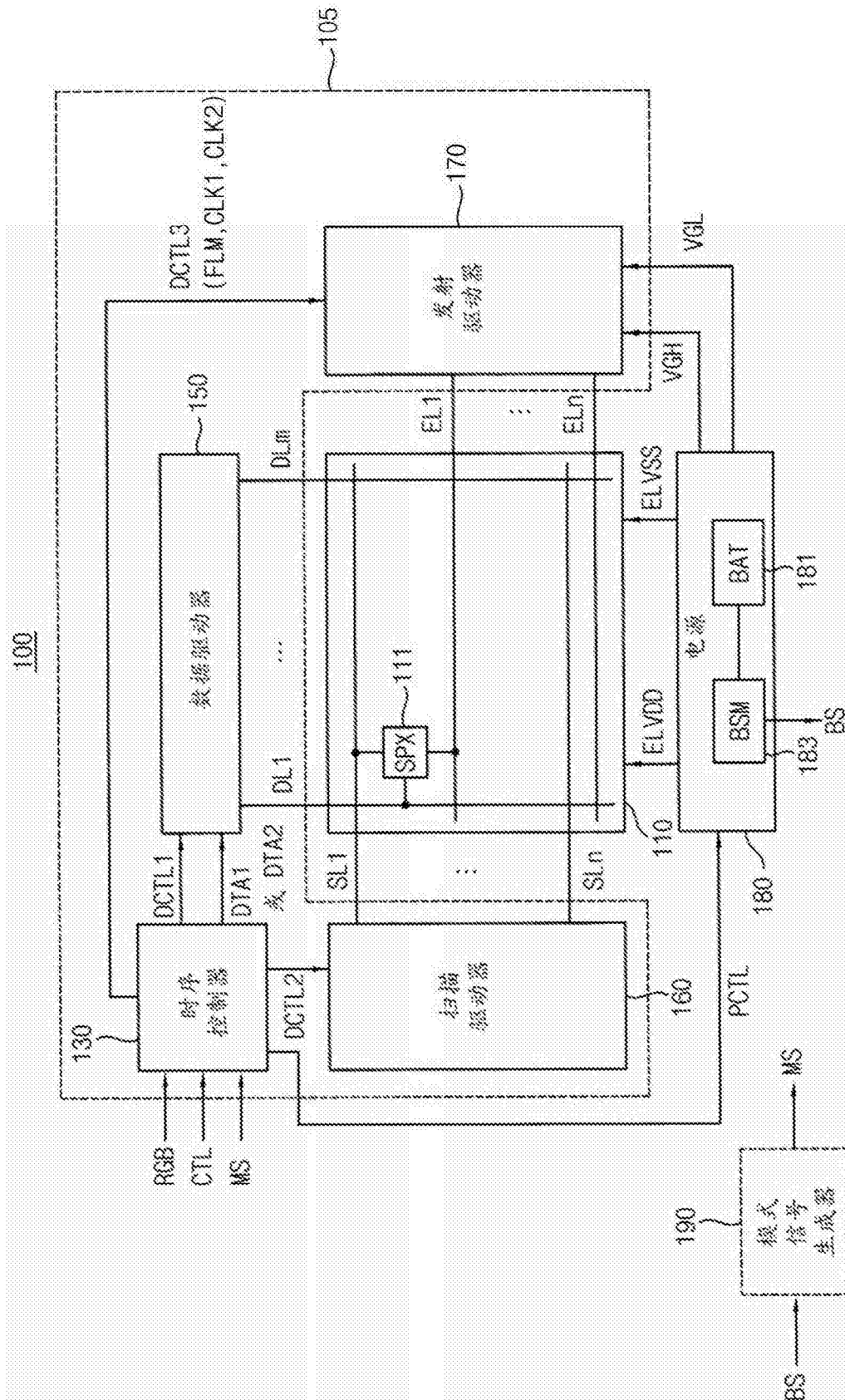


图 1

111

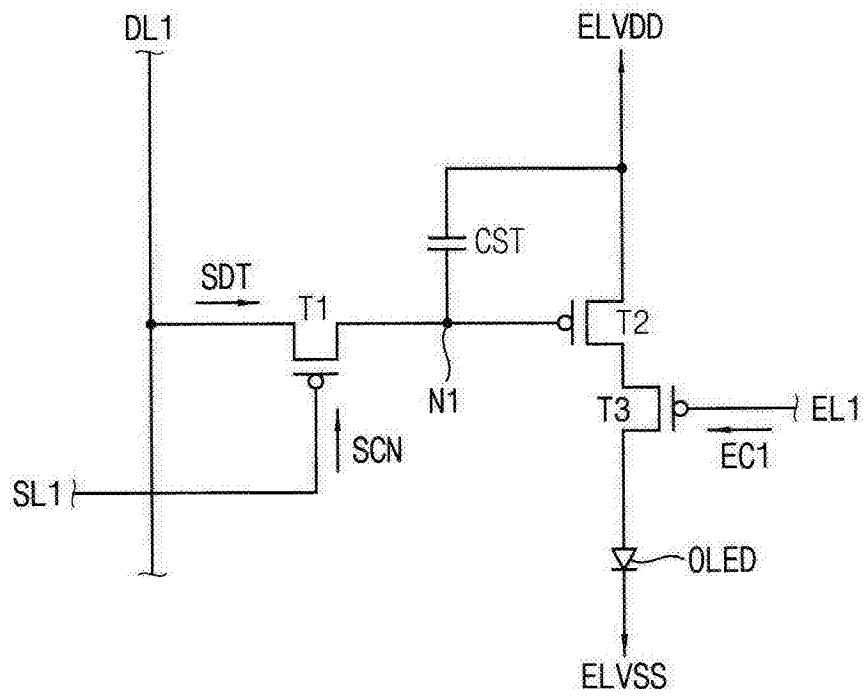


图 2

110a

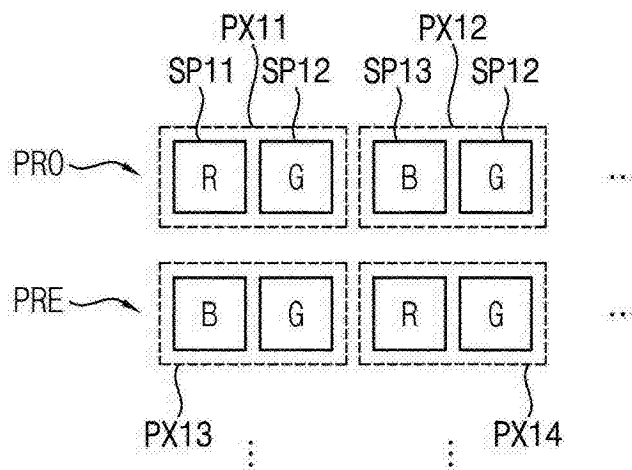


图 3

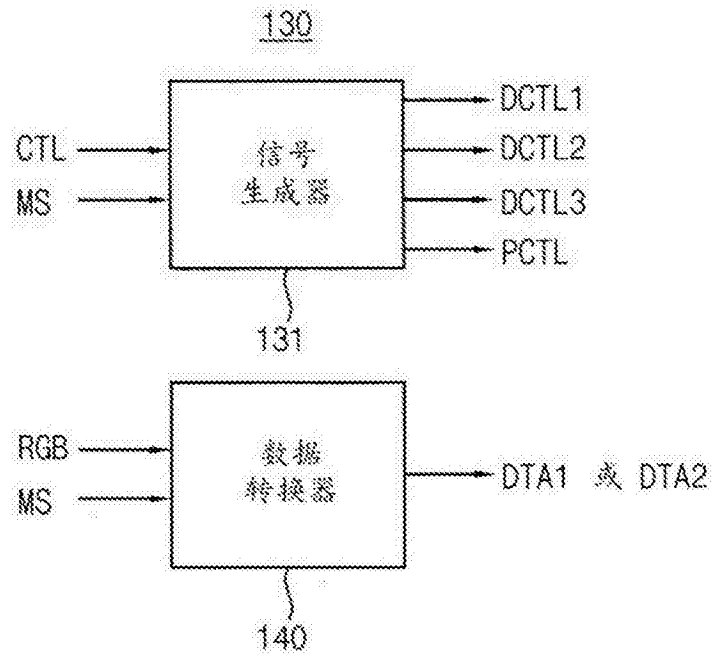


图 4

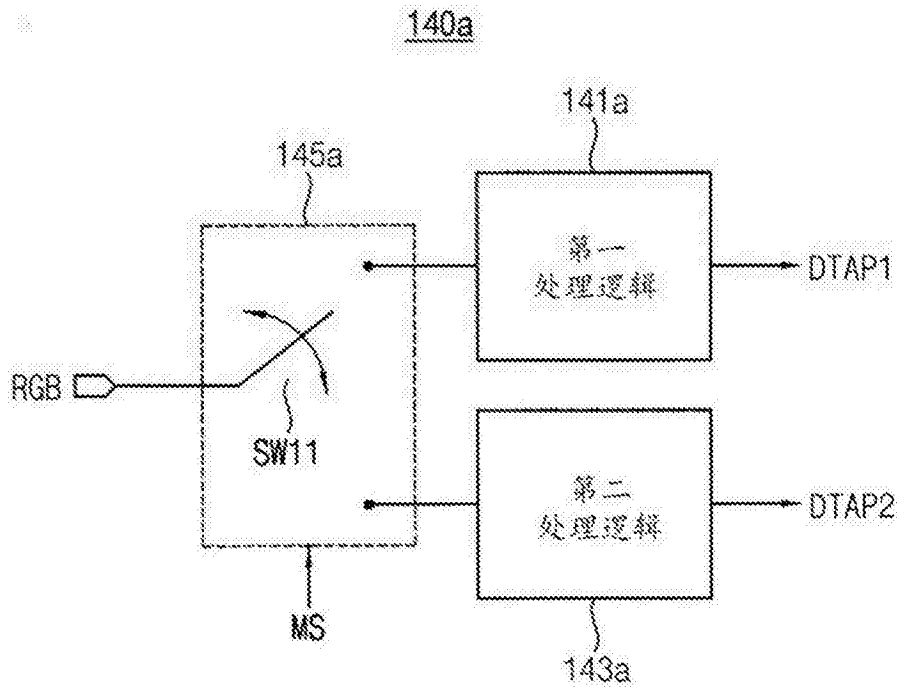


图 5

DTAP1

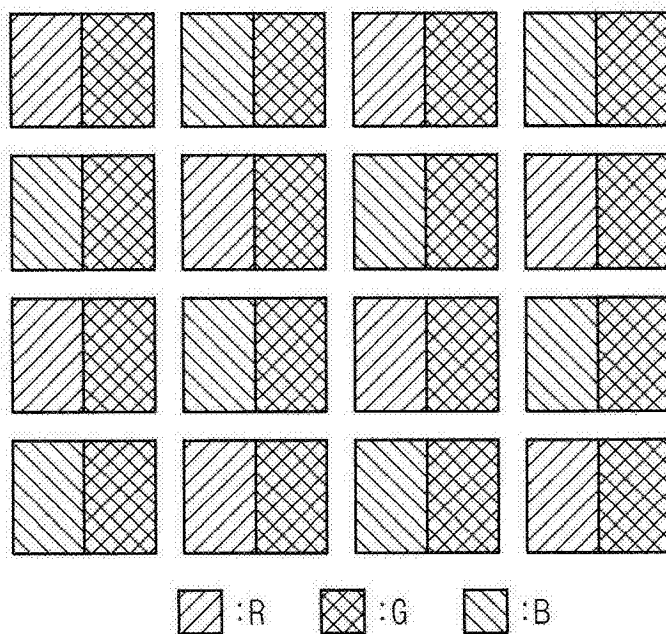


图 6

DTAP2

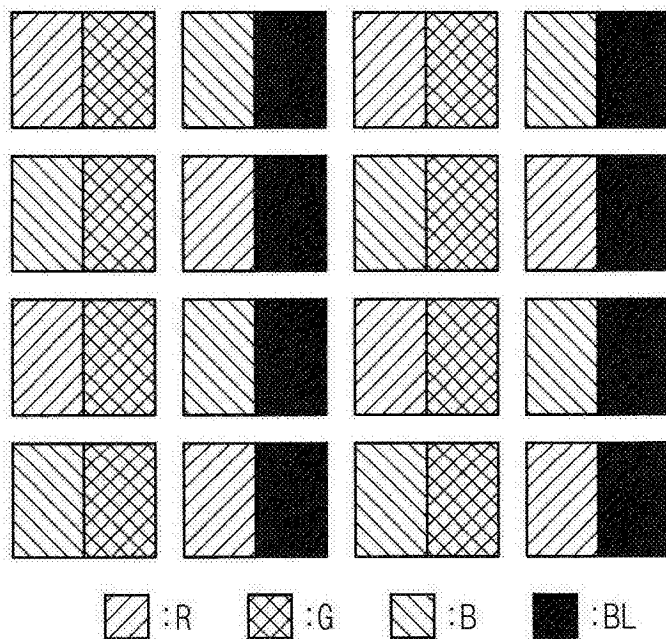


图 7

DTAP21_0

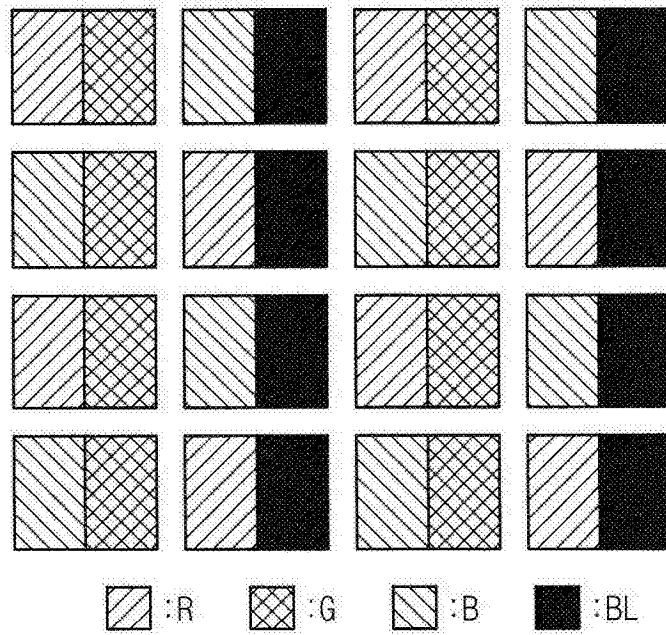


图 8

DTAP21_E

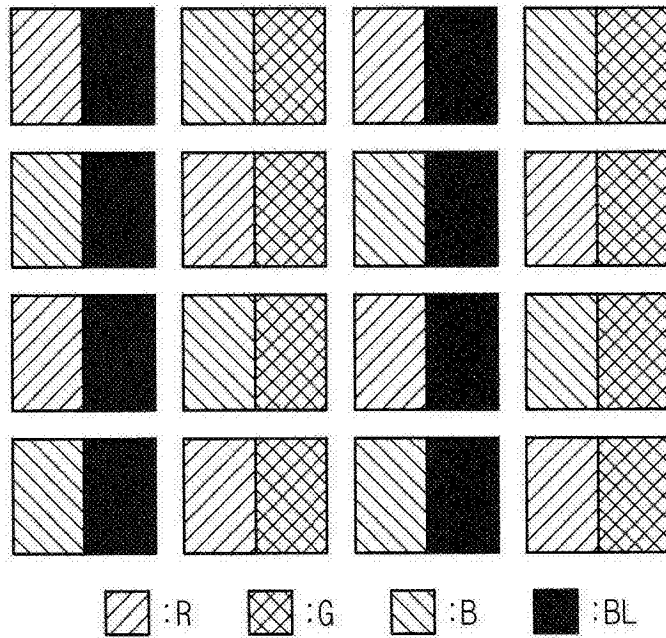


图 9

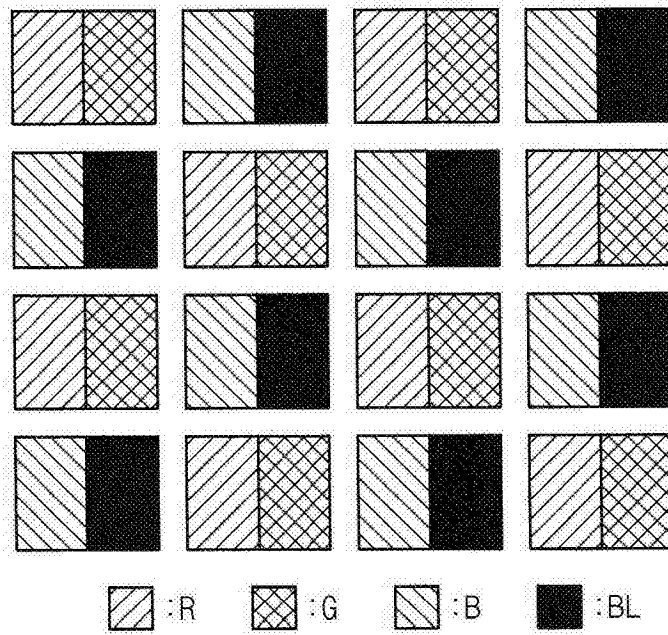
DTAP22_0

图 10

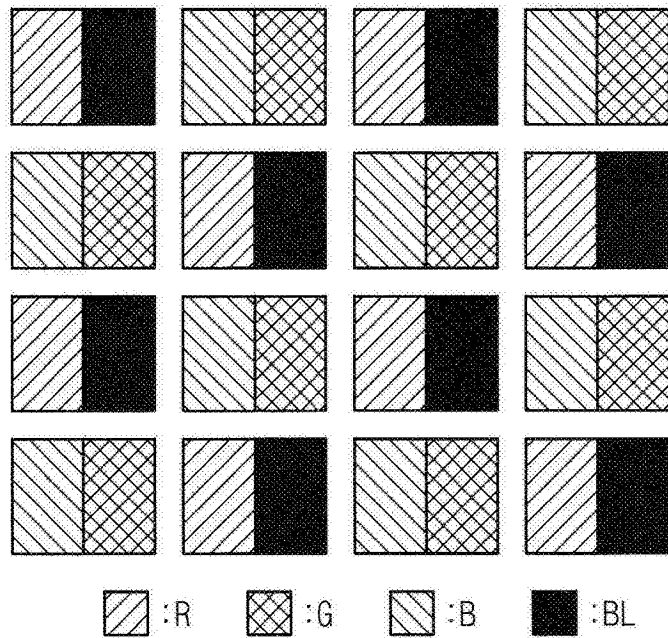
DTAP22_E

图 11

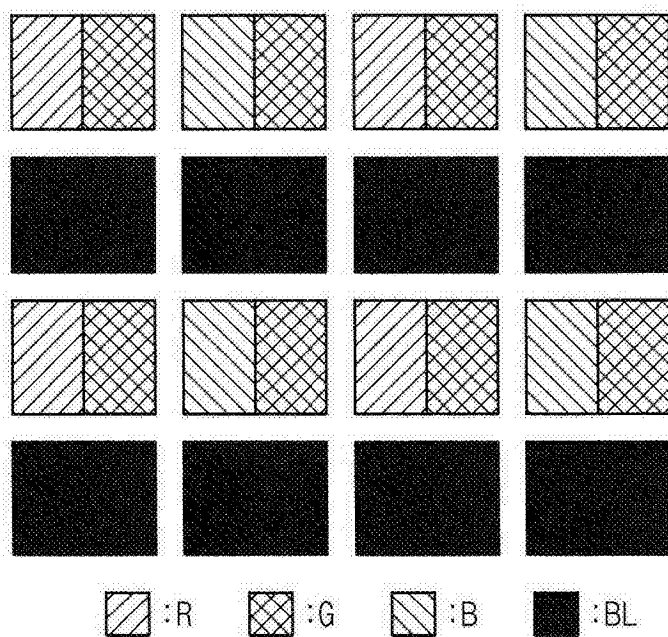
DTAP23_0

图 12

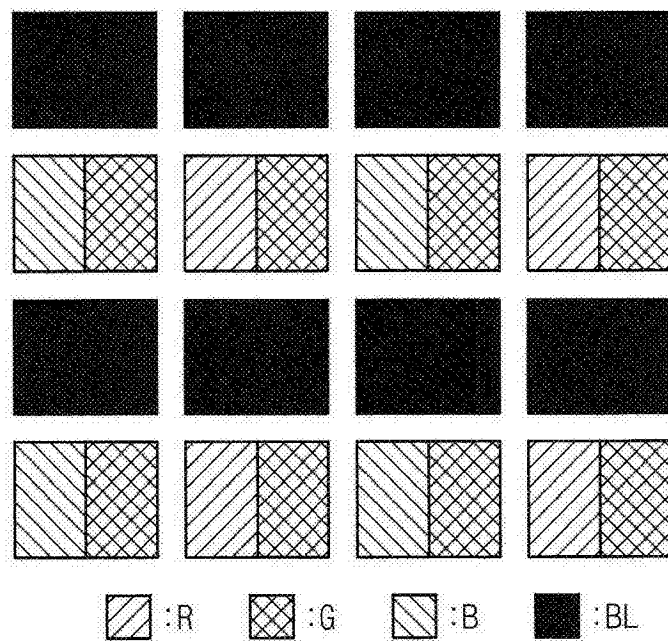
DTAP23_E

图 13

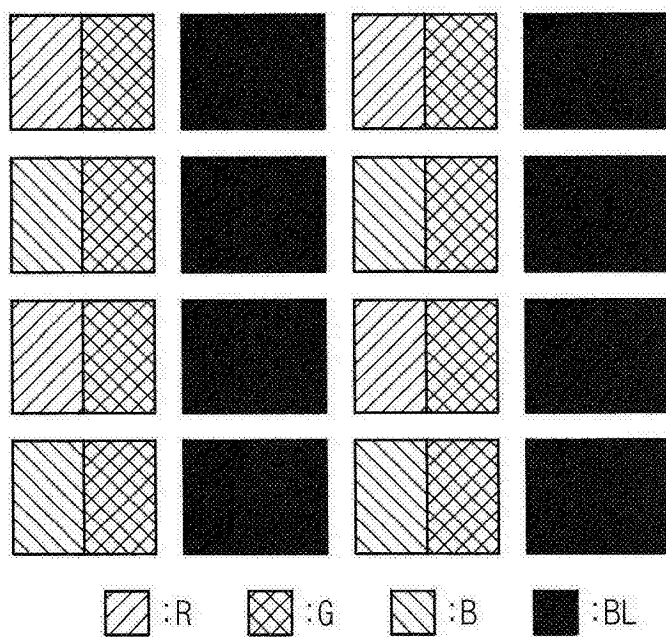
DTAP24_0

图 14

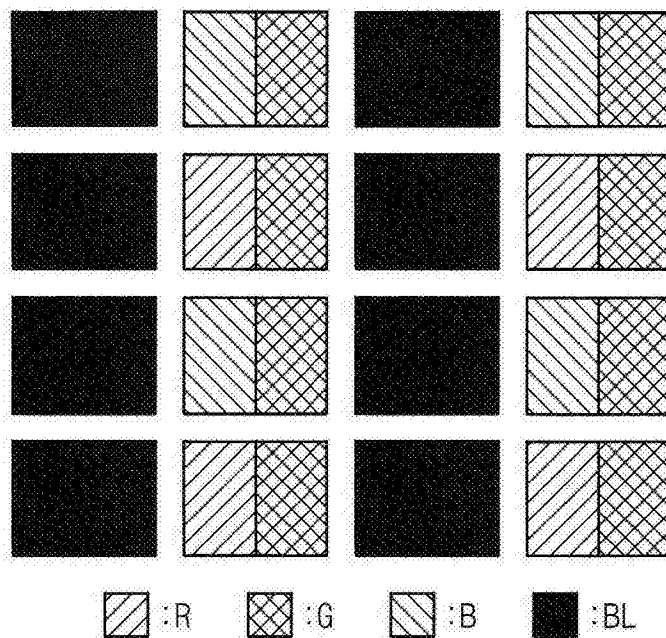
DTAP24_E

图 15

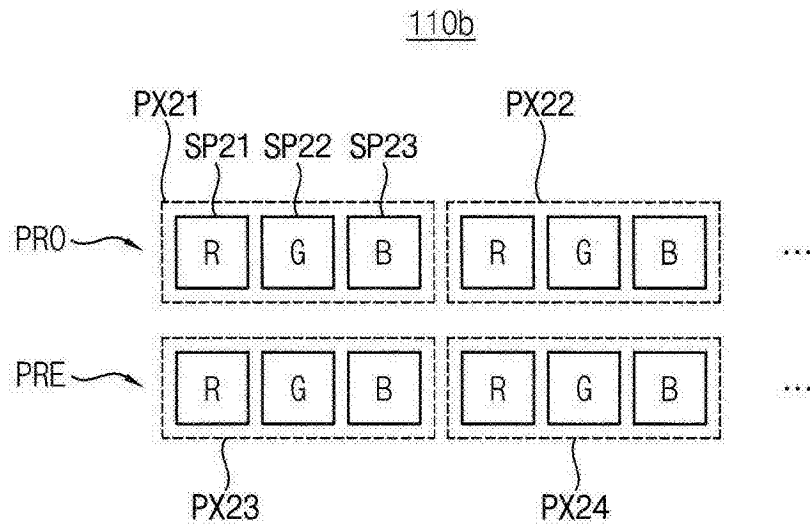


图 16

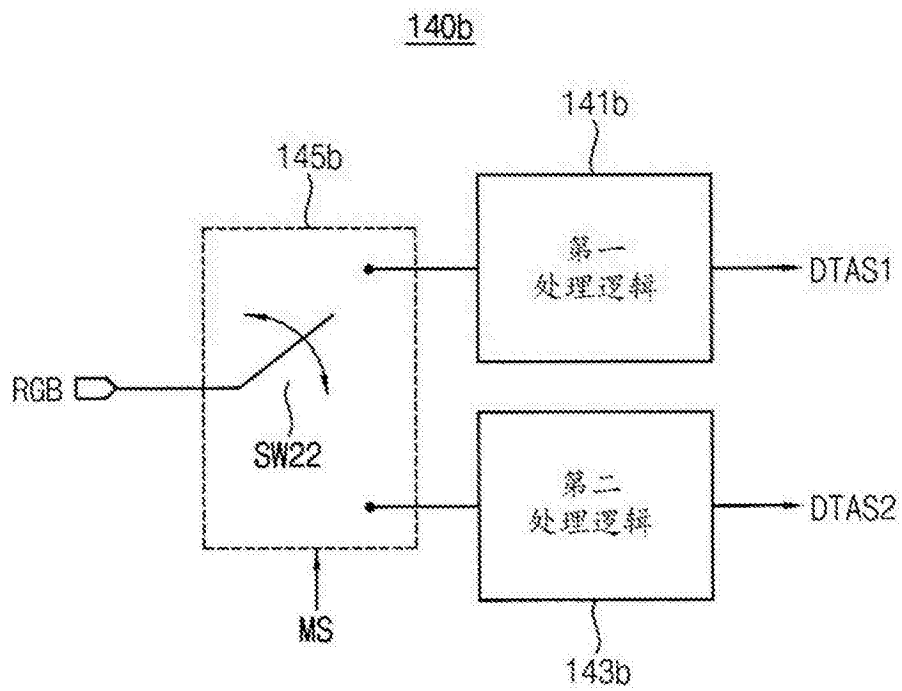


图 17

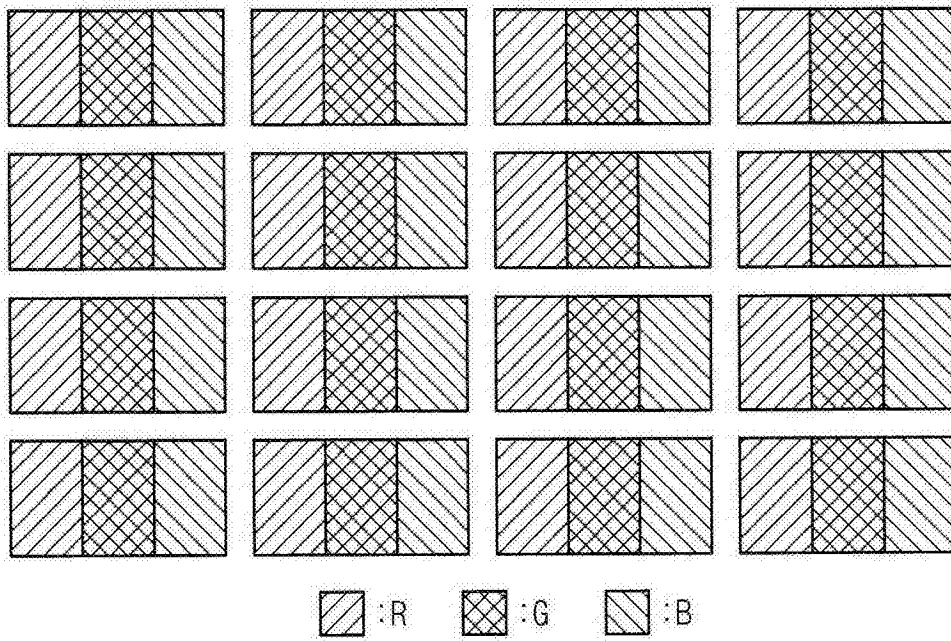
DTAS1

图 18

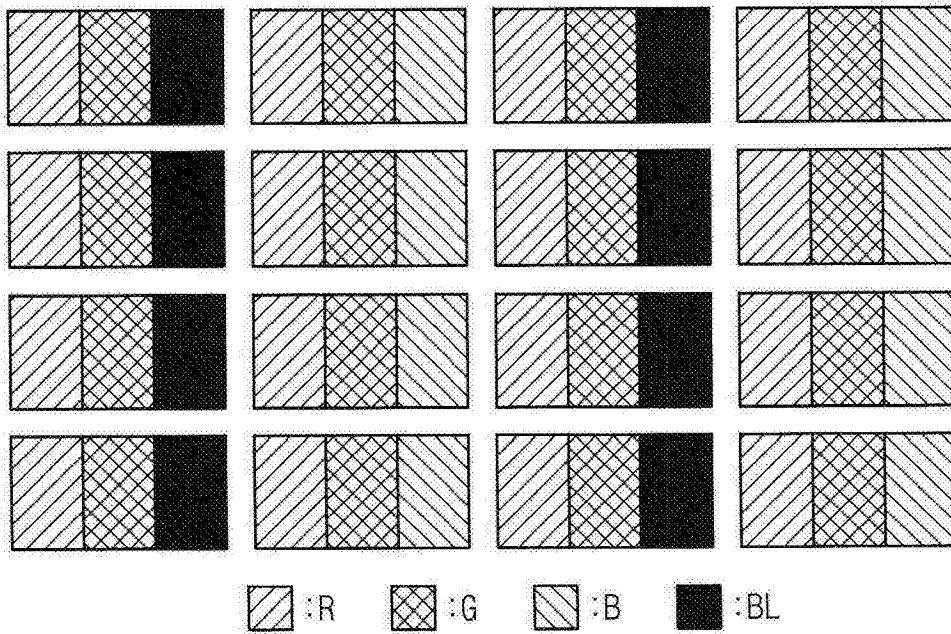
DTAS21_0

图 19

DTAS21_E

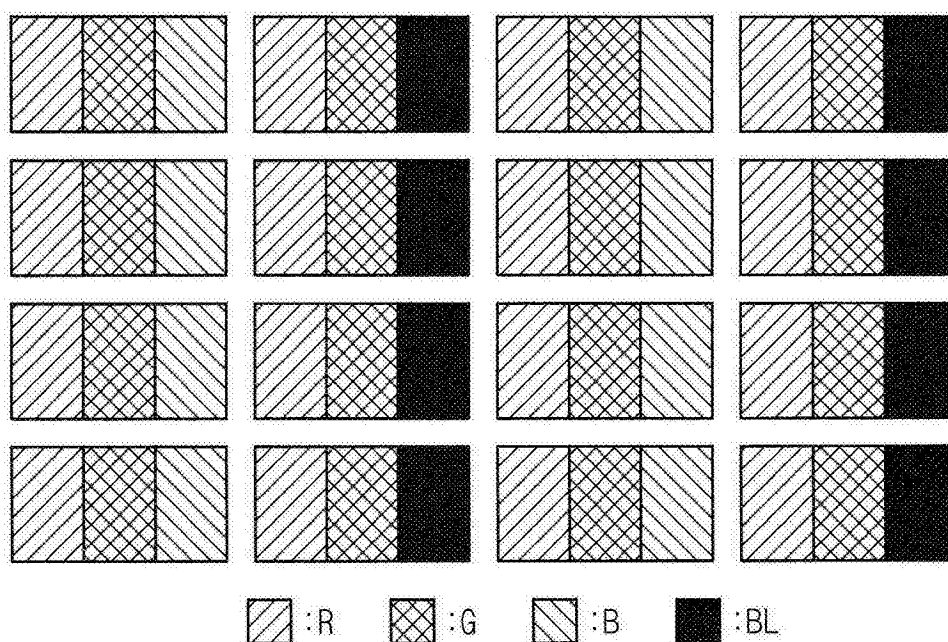


图 20

DTAS22_0

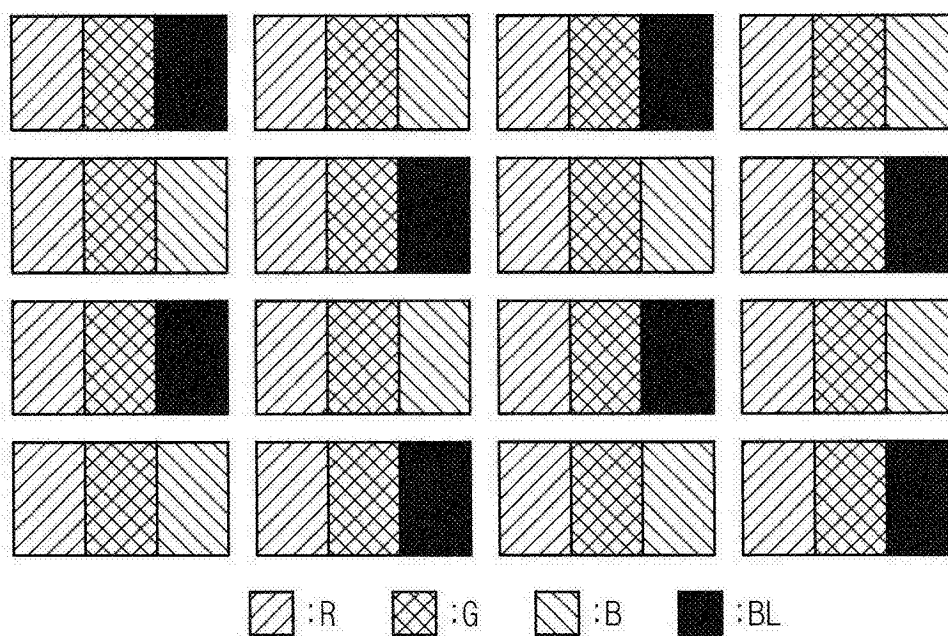


图 21

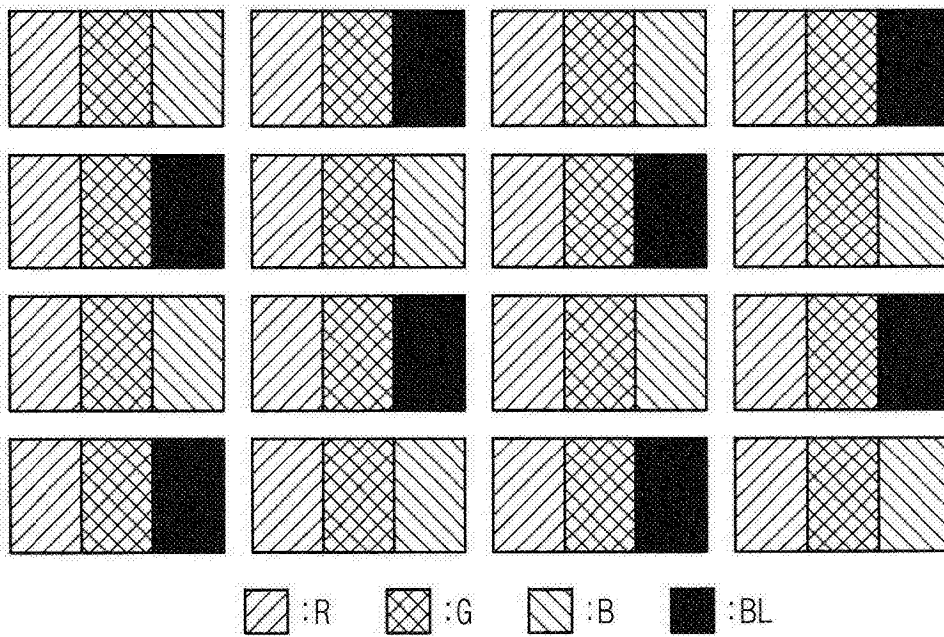
DTAS22_E

图 22

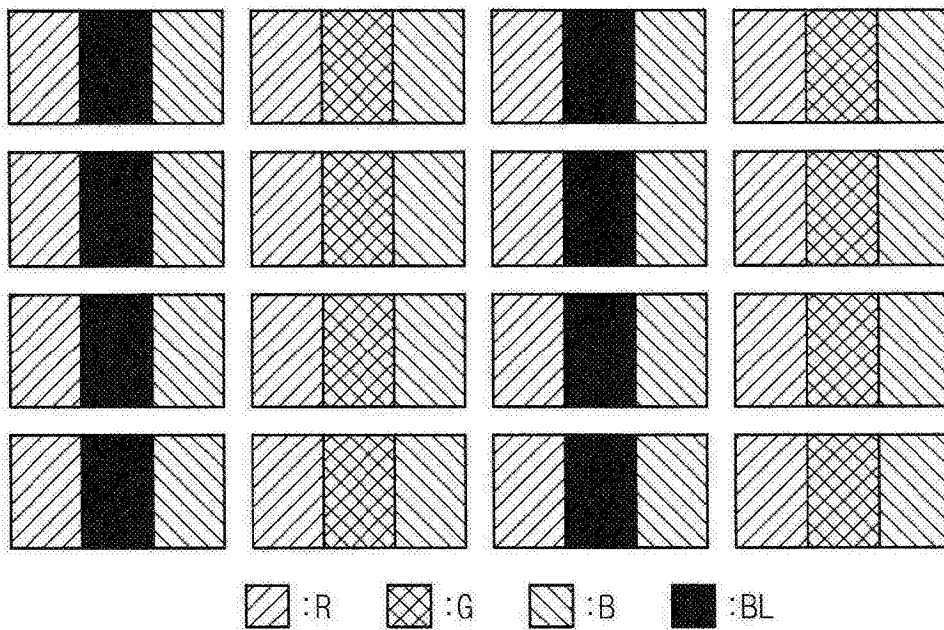
DTAS23_0

图 23

DTAS23_E

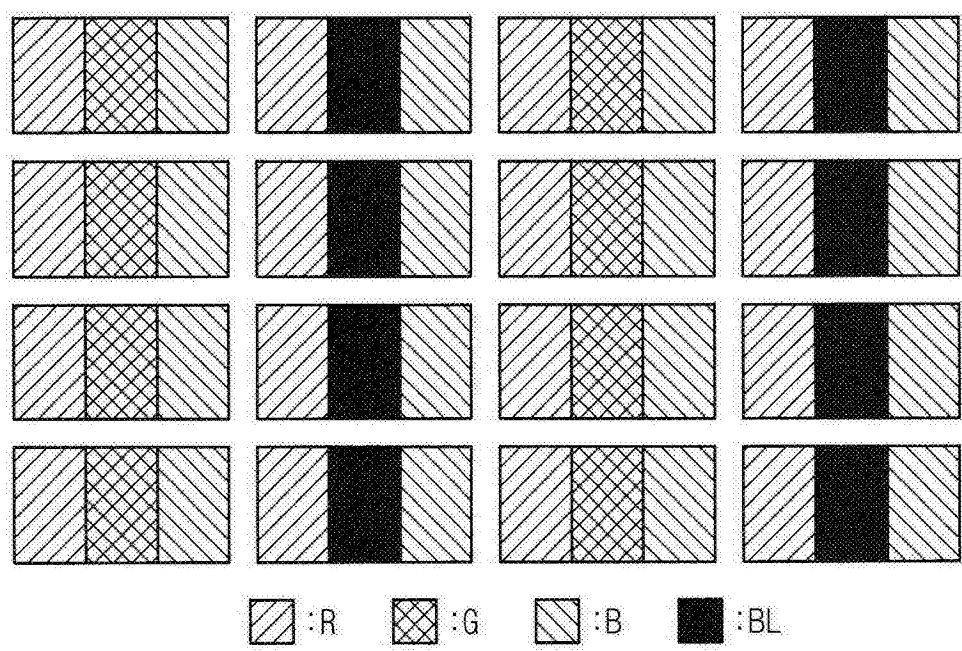


图 24

DTAS24_0

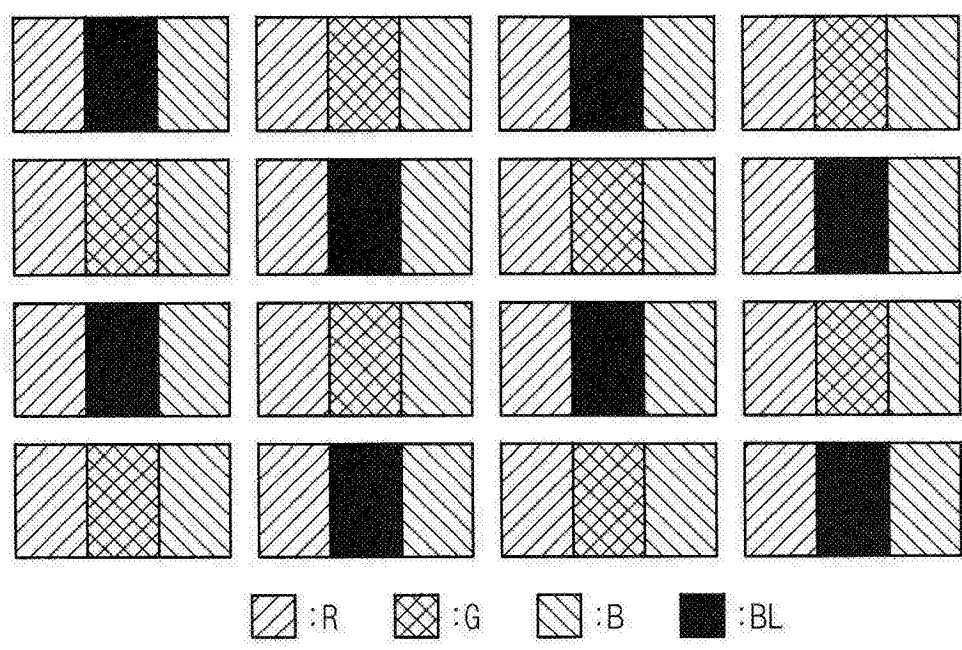


图 25

DTAS24_E

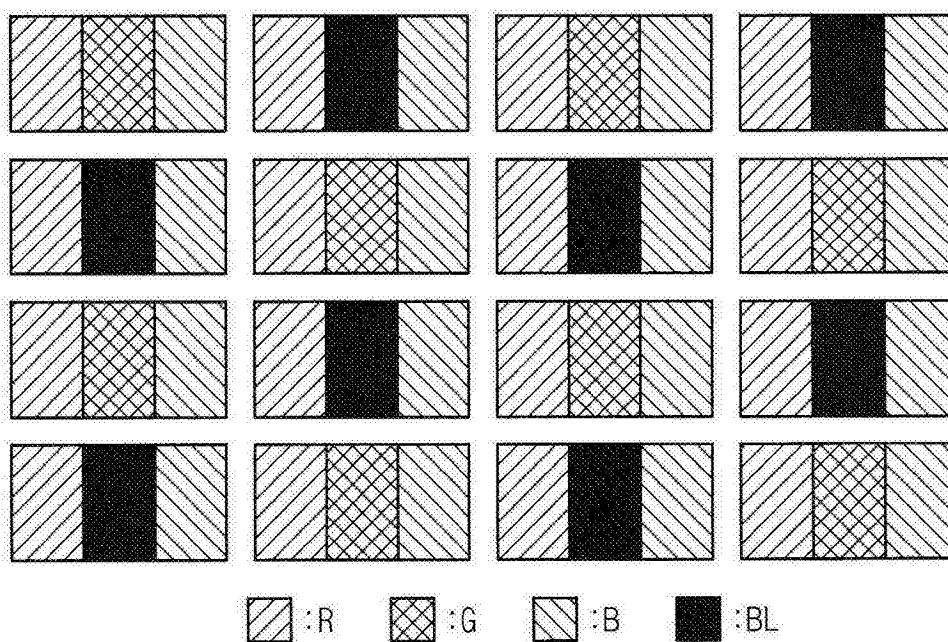


图 26

DTAS25_0

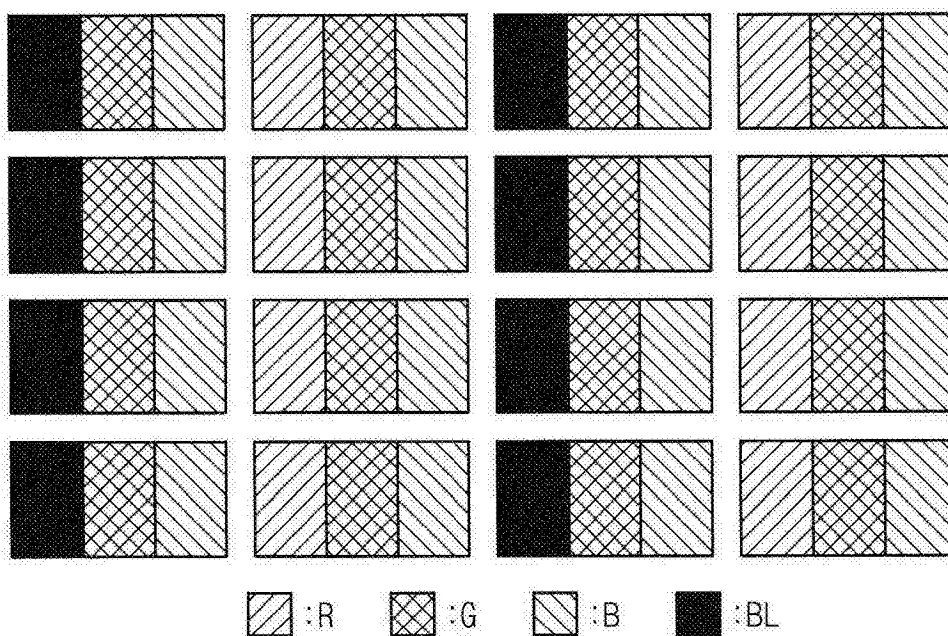


图 27

DTAS25_E

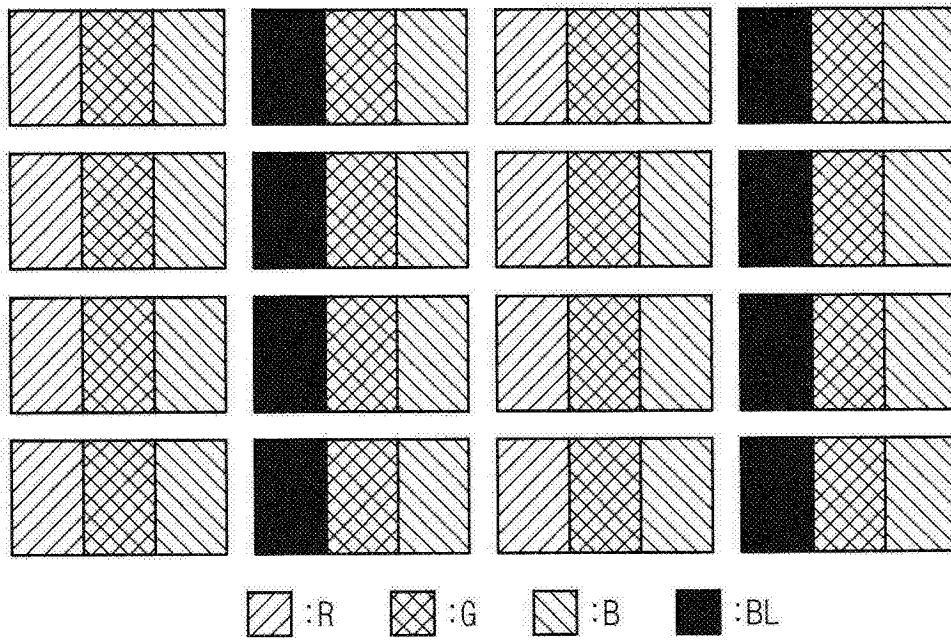


图 28

DTAS26_0

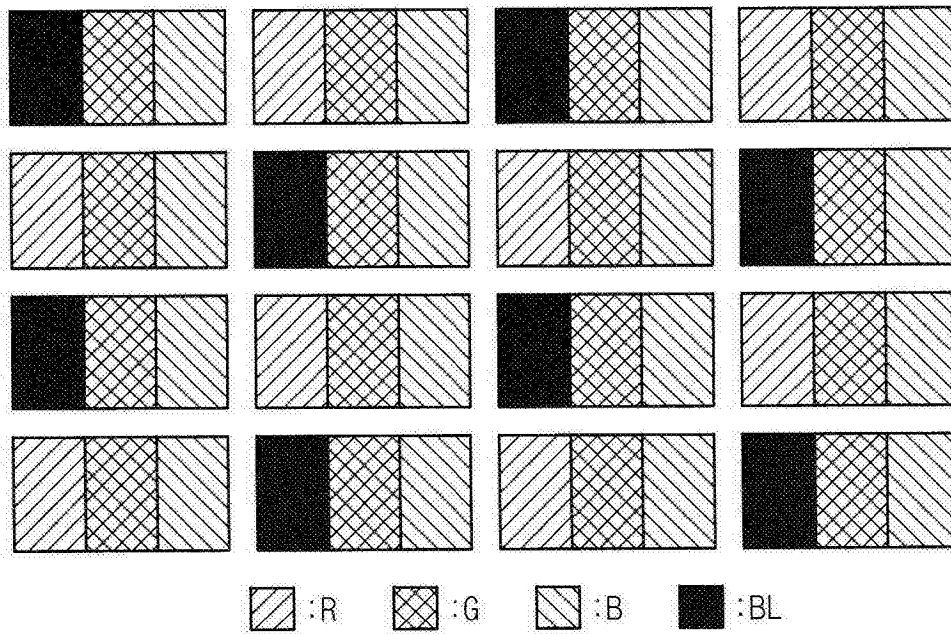


图 29

DTAS26_E

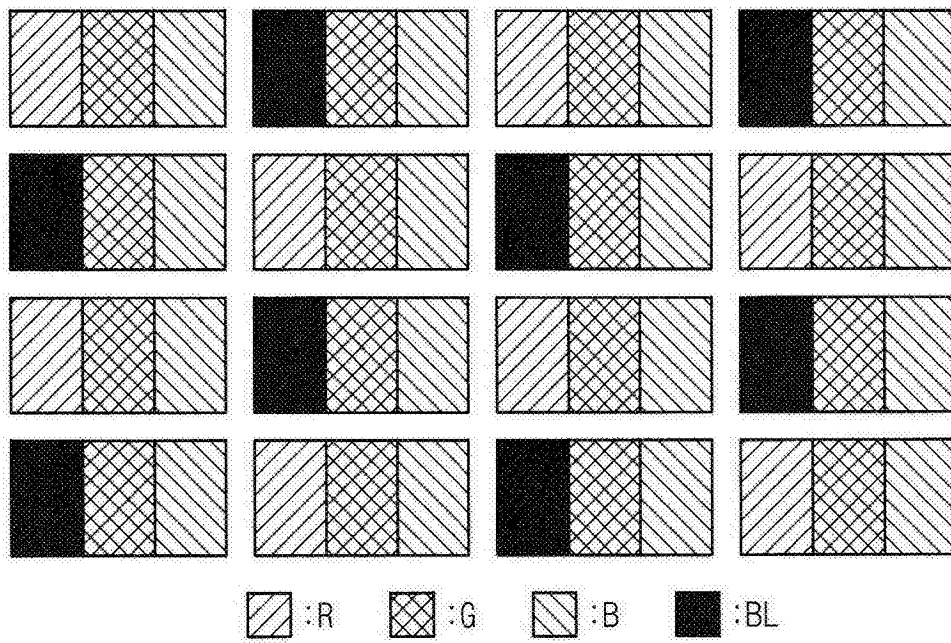


图 30

DTAS27_0

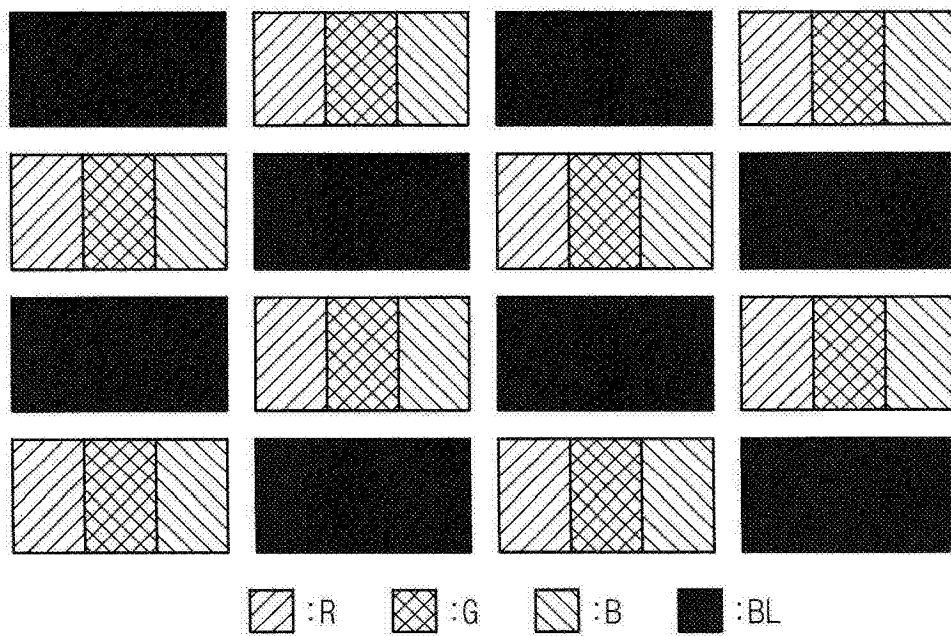


图 31

DTAS27_E

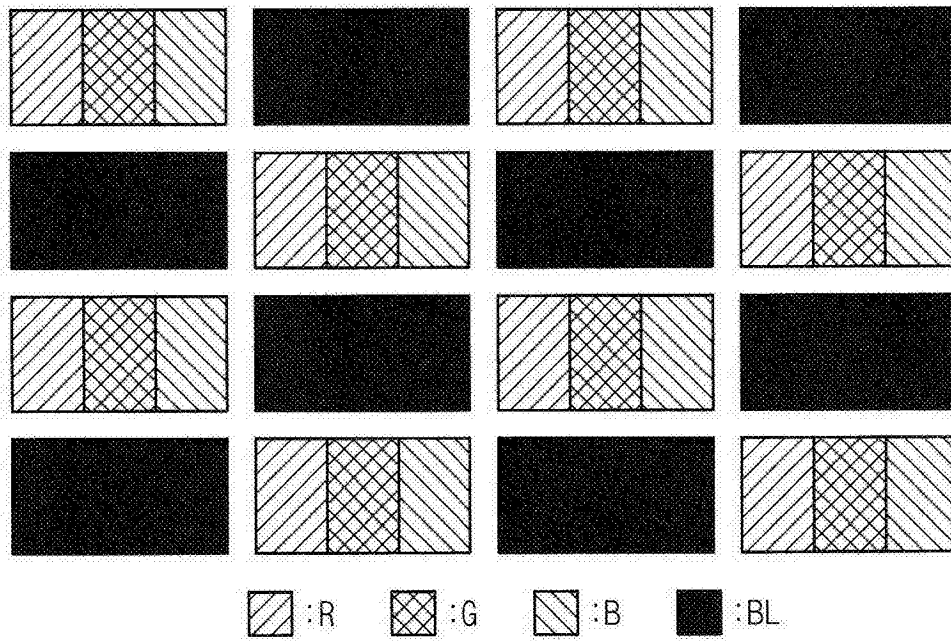


图 32

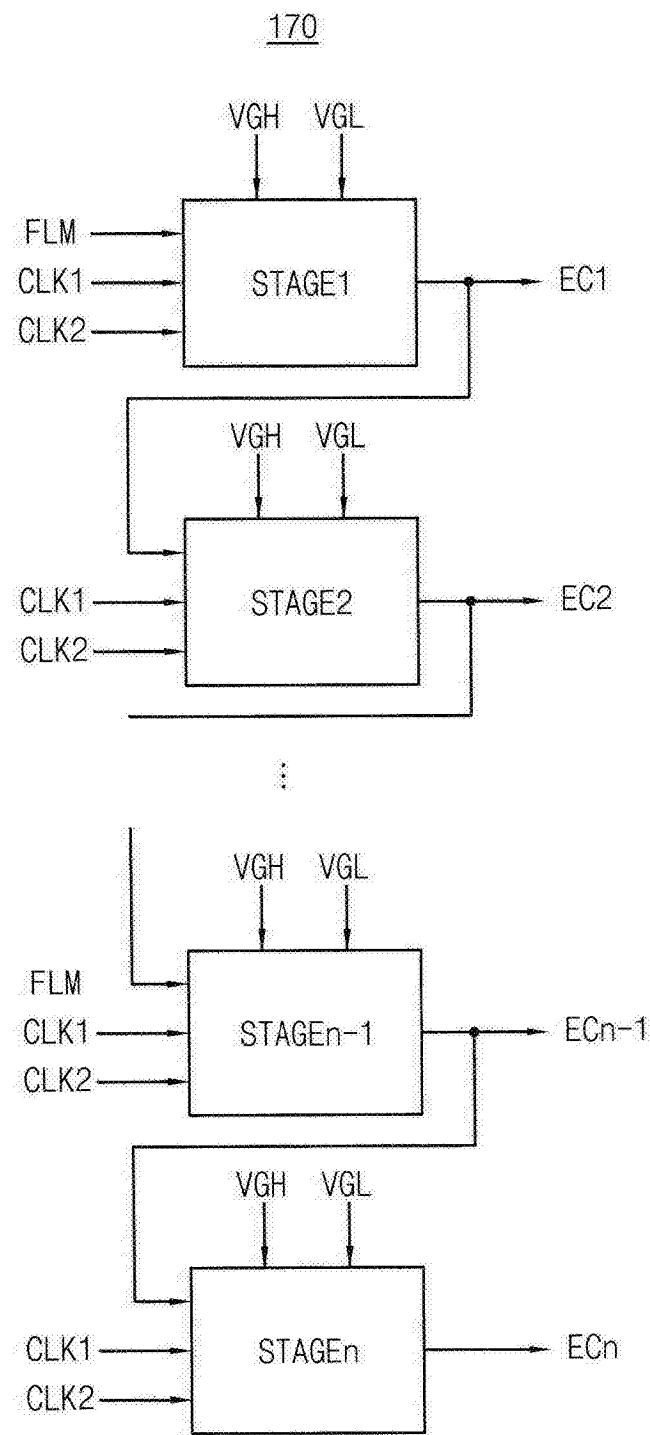


图 33

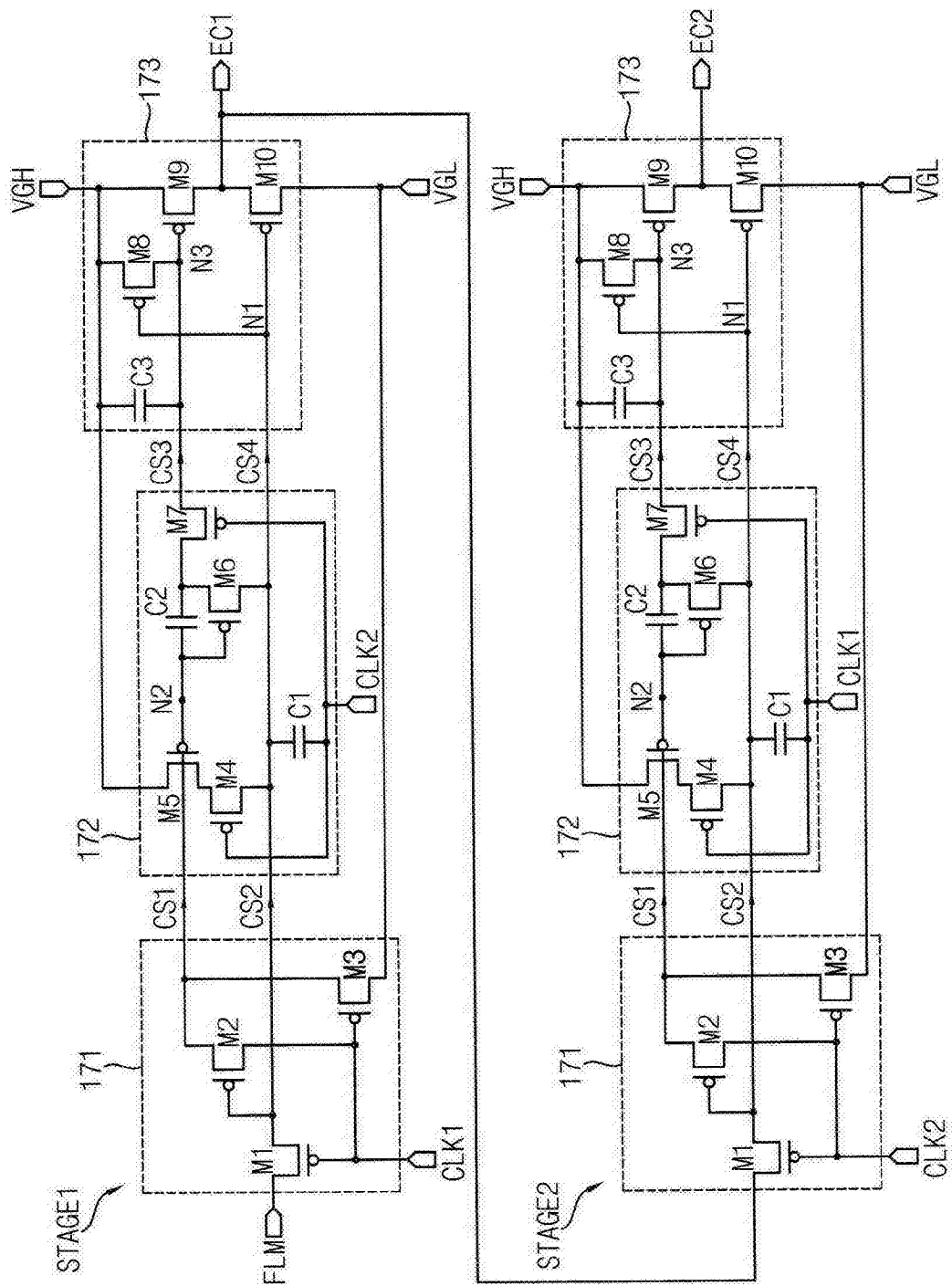


图 34

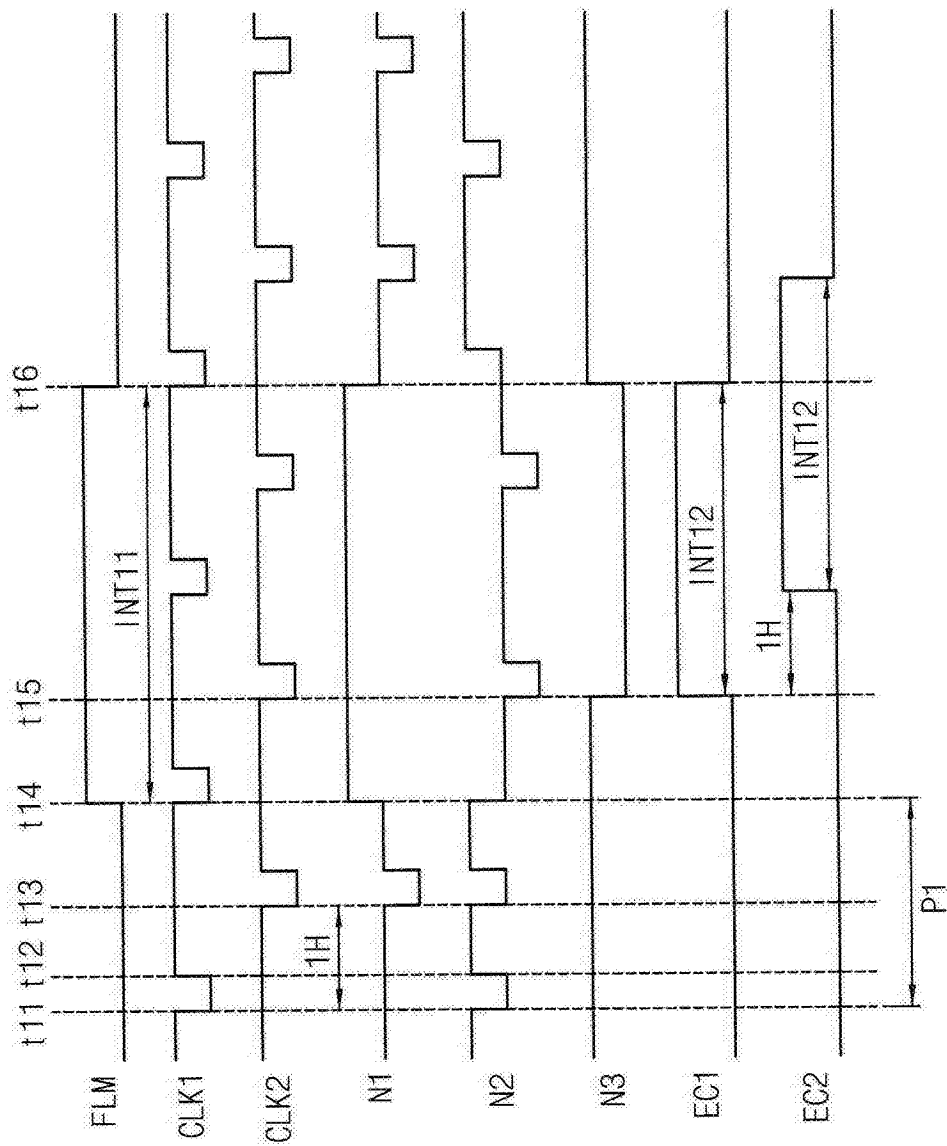


图 35

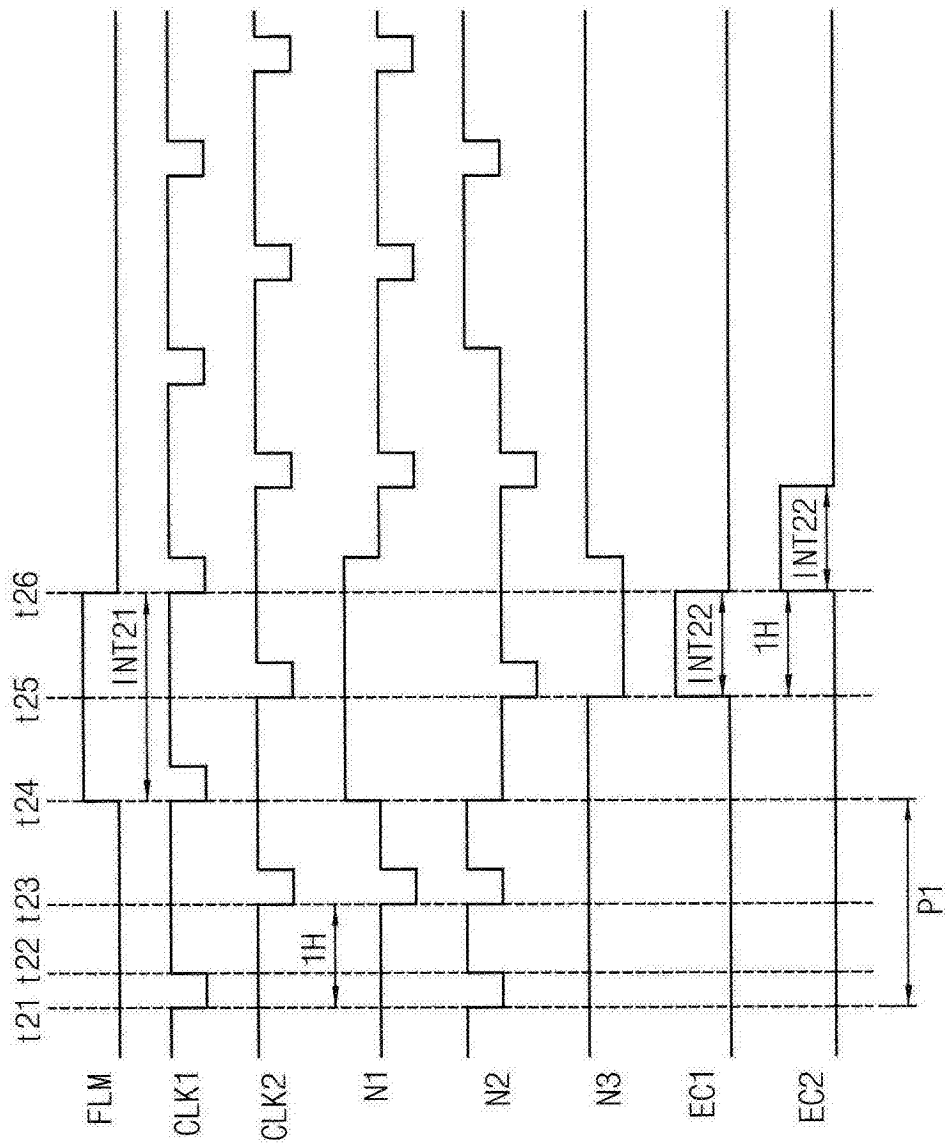


图 36

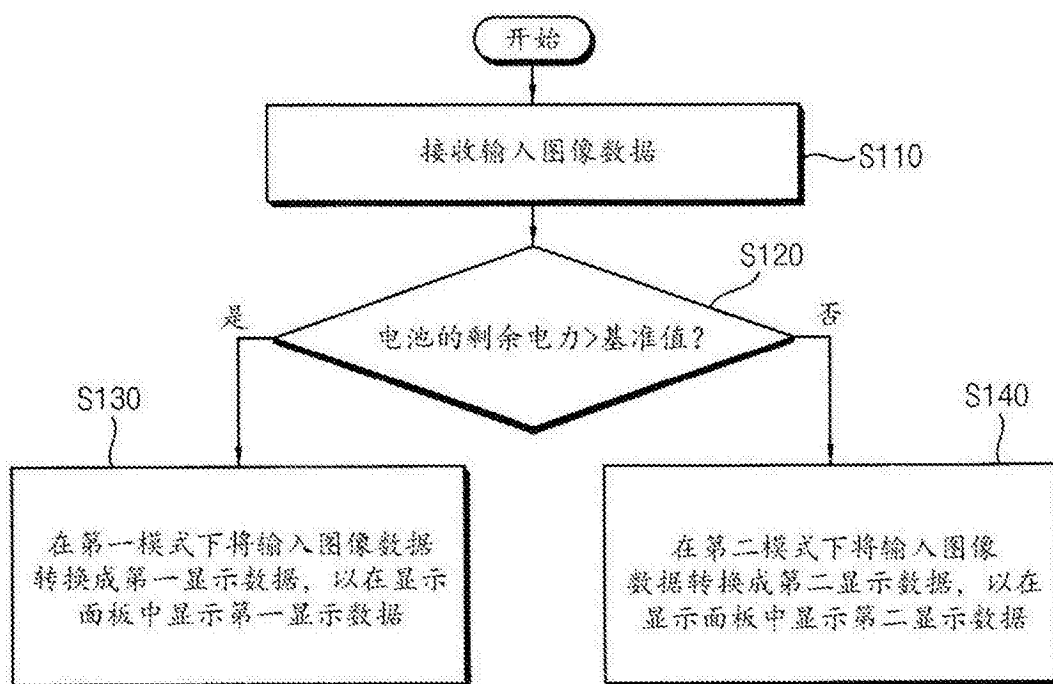


图 37

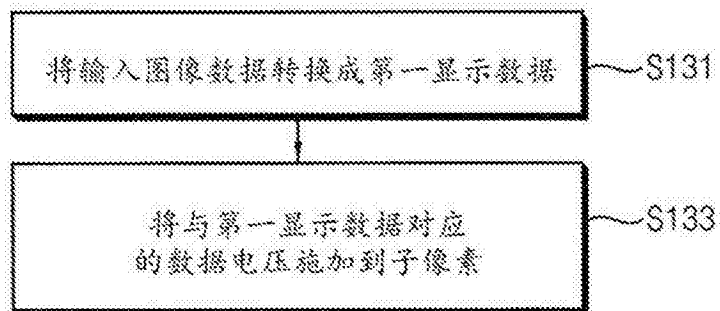
S130

图 38

S140

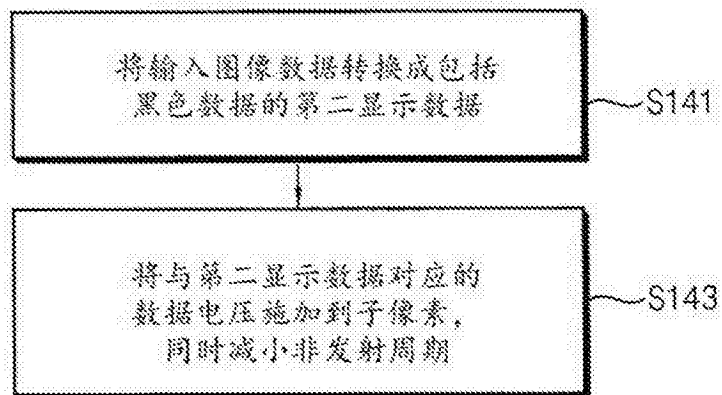


图 39

800

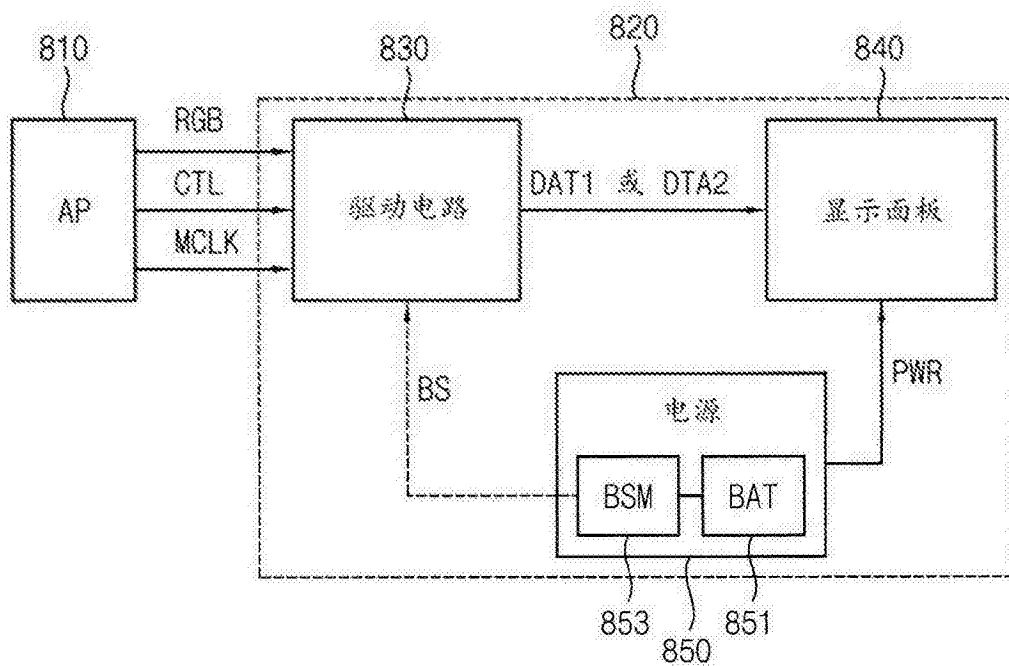


图 40

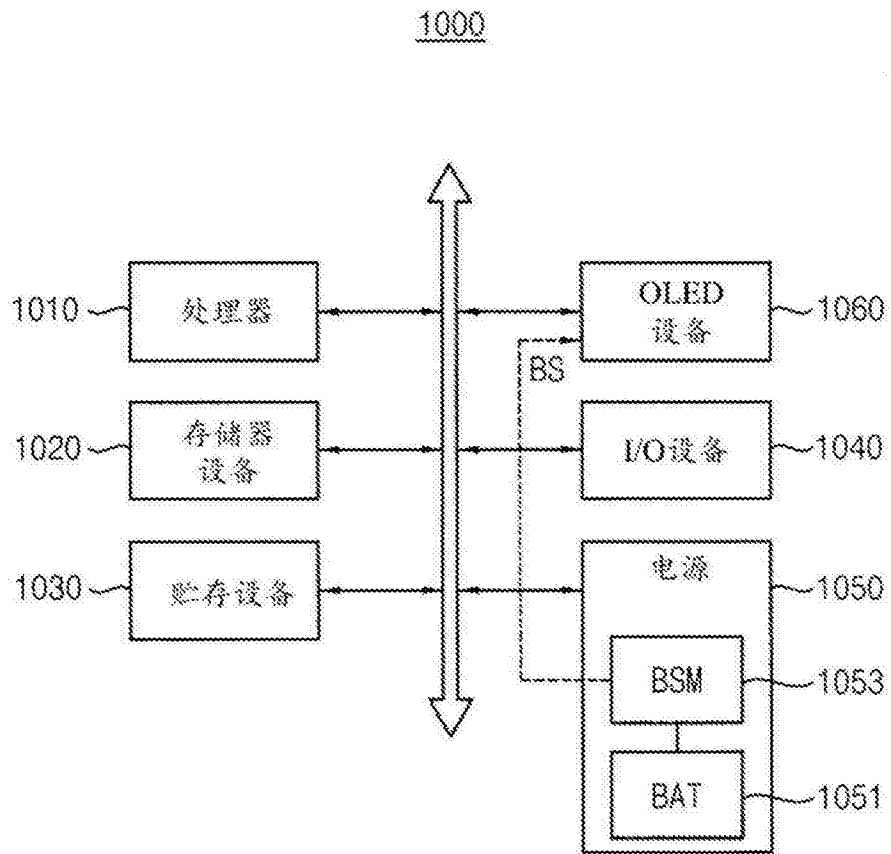


图 41

专利名称(译)	有机发光二极管显示设备		
公开(公告)号	CN105895019A	公开(公告)日	2016-08-24
申请号	CN201510885834.X	申请日	2015-12-04
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示有限公司		
当前申请(专利权)人(译)	三星显示有限公司		
[标]发明人	李在植 朴晋佑		
发明人	李在植 朴晋佑		
IPC分类号	G09G3/3225		
CPC分类号	G09G3/3291 G09G2300/0452 G09G2310/0224 G09G2320/0626 G09G2330/021 G09G2340/0407 G09G2370/08 G09G3/3225 G09G3/2003 G09G3/3258 G09G2310/0262 G09G2310/0278 G09G2310/08 G09G2320/0242 G09G2330/023 G09G2330/028		
代理人(译)	严芬		
优先权	1020150023004 2015-02-16 KR		
外部链接	Espacenet SIPO		

摘要(译)

一种有机发光二极管(OLED)显示设备包括：包括多个像素行的显示面板；驱动电路，被配置为：在正常模式下将第一显示数据提供到多个像素行；响应于模式信号，在调暗模式下将包括黑色数据的第二显示数据提供到多个像素行；将显示面板在调暗模式下的第二亮度减小到比显示面板在正常模式下的第一亮度低的水平；以及被配置为将低电源电压和高电源电压施加到显示面板的电源，电源提供该模式信号。

