



(12)发明专利

(10)授权公告号 CN 105741782 B

(45)授权公告日 2019.07.16

(21)申请号 201510982942.9

(22)申请日 2015.12.24

(65)同一申请的已公布的文献号

申请公布号 CN 105741782 A

(43)申请公布日 2016.07.06

(30)优先权数据

10-2014-0191076 2014.12.26 KR

(73)专利权人 乐金显示有限公司

地址 韩国首尔

(72)发明人 李哲源 金承泰

(74)专利代理机构 北京律诚同业知识产权代理

有限公司 11006

代理人 徐金国

(51)Int.Cl.

G09G 3/3258(2016.01)

G09G 3/3291(2016.01)

(56)对比文件

CN 103177685 A, 2013.06.26,

CN 104094341 A, 2014.10.08,

审查员 张婕

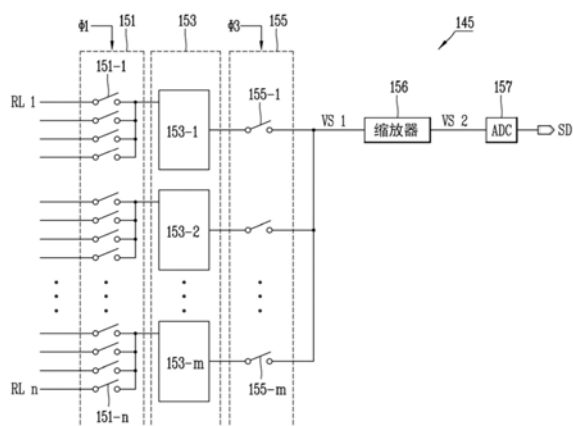
权利要求书2页 说明书8页 附图5页

(54)发明名称

感测电路及具有该感测电路的有机发光二极管显示装置

(57)摘要

本发明提供一种感测电路及具有该感测电路的有机发光二极管(OLED)显示装置,该感测电路能通过减小设置于每个数据驱动器的感测电路的尺寸来简化数据驱动器的配置。该感测电路包括N个采样保持电路、缩放器和模拟-数字转换器。



1. 一种感测电路,包括:

多个采样保持电路,所述多个采样保持电路布置在显示面板的每个像素上,以感测由于控制在有机发光元件中流动的电流的驱动晶体管的劣化而导致的阈值电压的变化,以获取感测电压,并且输出来自通过多条基准线依序输入的多个感测电压的多个采样电压;

多个开关模块,所述多个开关模块具有分别连接至所述多个采样保持电路的多个开关,以从输入的多个采样电压中选定和输出一个;

单一缩放器,所述单一缩放器连接至所述开关模块,以输出来自从所述开关模块选定和输出的一个采样电压的缩放电压;以及

模拟-数字转换器,所述模拟-数字转换器转换所述缩放电压,以输出感测数据,

其中所述多个开关以与所述多个采样保持电路相同的数目设置在所述多个采样保持电路与所述单一缩放器之间,并且依序地导通以将采样电压输出至所述单一缩放器,

其中所述多个采样保持电路中的每个采样保持电路具有第一电容器,所述第一电容器公共地连接至所述多条基准线中的预定数目的基准线,

其中所述单一缩放器包括:运算放大器,所述运算放大器包括通过所述开关模块公共地连接至所述多个采样保持电路的一个第一输入端、连接至第二基准电压的第二输入端、和输出端;和第二电容器,所述第二电容器连接在所述运算放大器的所述第一输入端与所述输出端之间,

其中所述第二电容器充电的电压是基于所述第一电容器与所述第二电容器之间的电容比和通过从所述感测电压中减去第一参考电压而获得的电压,

其中所述缩放电压具有从所述第二基准电压减去所述第二电容器中充电的电压而得到的幅度,并且

其中所述第二电容器的电容大于所述第一电容器的电容。

2. 如权利要求1所述的感测电路,其中所述多个采样保持电路中的每个采样保持电路进一步包括:

第一开关,所述第一开关设置在所述第一电容器与第一基准电压之间;以及

第二开关,所述第二开关设置在所述第一电容器与第二基准电压之间,

其中所述第一开关和所述第二开关依据第一开关信号和第二开关信号以交替的方式导通,以便从所述感测电压输出所述采样电压。

3. 如权利要求1所述的感测电路,进一步包括设置在所述多条基准线与所述多个采样保持电路之间的多个开关。

4. 如权利要求3所述的感测电路,其中所述多个开关响应于第一开关信号而导通以输出所述感测电压至所述多个采样保持电路。

5. 如权利要求1所述的感测电路,其中所述单一缩放器的所述开关响应于第一开关信号而导通以初始化所述第二电容器。

6. 如权利要求1所述的感测电路,其中所述单一缩放器操作为电流积分器。

7. 如权利要求1所述的感测电路,其中所述多个开关响应于第三开关信号而依序导通以输出所述采样电压至所述缩放器。

8. 一种有机发光二极管显示装置,包括:

显示面板,所述显示面板提供有多个像素和分别连接至所述多个像素的多条基准线,

每个像素具有有机发光二极管；

数据驱动器，每个数据驱动器设置有感测电路以输出来自通过所述多条基准线施加的感测电压的感测数据；和

时序控制器，所述时序控制器根据所述感测数据产生来自图像数据的补偿图像数据，并通过所述数据驱动器将所述补偿图像数据输出至所述显示面板，

其中所述感测电路包括：

多个采样保持电路，所述多个采样保持电路布置在所述显示面板的每个像素上，以感测由于控制在有机发光元件中流动的电流的驱动晶体管的劣化而导致的阈值电压的变化，以获取感测电压，并且输出来自通过所述多条基准线依序输入的多个感测电压的多个采样电压；

多个开关模块，所述多个开关模块具有分别连接至所述多个采样保持电路的多个开关，以从输入的多个采样电压中选定和输出一个；

单一缩放器，所述单一缩放器连接至所述开关模块，以输出来自从所述开关模块选定和输出的一个采样电压的缩放电压；以及

模拟-数字转换器，所述模拟-数字转换器转换所述缩放电压，以输出感测数据，

其中所述多个开关以与所述多个采样保持电路相同的数目设置在所述多个采样保持电路与所述单一缩放器之间，并且依序地导通以将采样电压输出至所述单一缩放器，

其中所述多个采样保持电路中的每个采样保持电路具有第一电容器，所述第一电容器公共地连接至所述多条基准线中的预定数目的基准线，

其中所述单一缩放器包括：运算放大器，所述运算放大器包括通过所述开关模块公共地连接至所述多个采样保持电路的一个第一输入端、连接至第二基准电压的第二输入端、和输出端；和第二电容器，所述第二电容器连接在所述运算放大器的所述第一输入端与所述输出端之间，

其中所述第二电容器充电的电压是基于所述第一电容器与所述第二电容器之间的电容比和通过从所述感测电压中减去第一参考电压而获得的电压，

其中所述缩放电压具有从所述第二基准电压减去所述第二电容器中充电的电压而得到的幅度，并且

其中所述第二电容器的电容大于所述第一电容器的电容。

感测电路及具有该感测电路的有机发光二极管显示装置

技术领域

[0001] 本说明书涉及一种感测电路,更特定而言,涉及一种能够通过减小设置于每个数据驱动器的感测电路的尺寸来简化数据驱动器的配置的感测电路及具有该感测电路的有机发光二极管(OLED)显示装置。

背景技术

[0002] 有机发光二极管(OLED)显示装置由于使用自发光二极管(由二极管自己发光)而具有响应速度快、发光效率高、亮度高和视角大的优点。OLED显示装置以这样的方式配置,即每个都包括作为这种自发光二极管的OLED的像素被布置在显示面板上,并且根据数据信号的灰度级来控制由栅极信号选定的像素的亮度,从而显示图像。

[0003] 图1是典型的OLED显示装置的一个像素的等效电路图。

[0004] 如图1中所示,OLED显示装置的每个像素P包括OLED、相互交叉的数据线DL和感测线SL、栅线GL、第一开关薄膜晶体管(TFT)ST1、第二开关TFT ST2、驱动TFT DT和存储电容器Cst。

[0005] 第一开关TFT ST1响应于从栅线GL输入的栅极信号而导通,并且允许电流在源极与漏极之间流动(传导电流)。第一开关TFT ST1在其导通周期中将通过数据线DL输入的数据信号施加到驱动TFT DT和存储电容器Cst。第二开关TFT ST2响应于从感测线SL输入的感测信号而导通,并且将通过基准线RL供给的基准电压Vref施加至OLED的阳极。驱动TFT DT在其导通周期中控制从电源电压EVDD流到OLED的电流。存储电容器Cst在一帧期间均匀地维持驱动TFT DT的栅极电势。OLED连接在驱动TFT DT与接地电压EVSS之间。

[0006] 前述OLED显示装置的像素P以以下方式显示图像,即OLED在一帧时段内持续发光并因此驱动TFT DT保持在导通状态。这导致驱动TFT DT的劣化。为了解决这个问题,在现有技术的OLED显示装置中,已经提出了感测阈值电压Vth的变化和OLED的特性的变化并补偿这些变化的方法。

[0007] 图2是示出现有技术的OLED显示装置的一部分的图。

[0008] 如图2中所示,现有技术的OLED显示装置包括显示面板10和感测单元。

[0009] 图1中描述的像素P以矩阵形式布置在显示面板10上。

[0010] 感测单元包括采样保持部20、缩放部30、放大器40和模拟-数字转换器50。

[0011] 采样保持部20连接至多条基准线RL,即每个像素P的第二开关TFT ST2。采样保持部20临时储存通过多条基准线RL供给的感测电压,通过多条基准线RL供给基准电压Vref,并感测特性变化,比如显示面板10的阈值电压的变化。一个采样保持部20连接至预定数目的基准线RL以临时储存感测电压。多个第一开关SW1被设置在采样保持部20与基准线RL之间以控制从基准线RL施加至采样保持部20的感测电压的供给。采样保持部20包括第二开关SW2、第三开关SW3和第一电容器C1,并根据第二开关SW2和第三开关SW3的开关操作在第一电容器C1中存储电压。

[0012] 缩放部30被布置成以一对一的方式与采样保持部20对应。缩放部30以缩放感测电

压的方式调整从采样保持部20供给的感测电压的电平。缩放部30包括第四开关SW4、第五开关SW5和第二电容器C2。

[0013] 被缩放部30调整电平(或缩放)的感测电压经由放大器40被施加至ADC50。ADC 50通过电平调整的感测电压的模拟-数字转换而输出感测数据SD。

[0014] 感测单元设置在多个数据驱动器的每个数据驱动器处,每个数据驱动器具有连接至显示面板10的驱动集成电路(DIC)的形式。

[0015] 因此,现有技术的OLED显示装置的一个数据驱动器包括设置有多个采样保持部20和多个缩放部30的感测单元,这增加了数据驱动器的尺寸。

[0016] 此外,在现有技术的OLED显示装置中,多个第六开关SW6设置在多个缩放部30与放大器40之间。多个第六开关SW6依序地执行开关操作,以将缩放的电压传输至ADC 50。在此情形中,响应于多个第六开关SW6的开关操作而产生寄生电容,从而导致缩放电压的误差。当缩放部30的数目增加,即第六开关SW6的数目增加时,产生更多的误差。这导致降低感测单元的操作可靠性。

发明内容

[0017] 因此,详细描述的一方面是提供能够增强操作可靠性且具有减小的尺寸的感测电路以及具有该感测电路的有机发光二极管(OLED)显示装置。

[0018] 为了获得这些及其他优点并且根据本说明书的目的,如本文中具体和概括地描述的,提供一种包括N个采样保持电路、缩放器和模拟-数字转换器的感测电路。

[0019] N个采样保持电路可输出来自通过多条基准线依序输入的多个感测电压的多个采样电压。

[0020] 缩放器可公共地连接至N个采样保持电路,并输出来自N个采样保持电路输出的多个采样电压的多个缩放电压。

[0021] 模拟-数字转换器可通过执行从缩放器输出的多个缩放电压的模拟-数字转换而输出多个感测数据。

[0022] 为了实现这些及其他优点并根据本说明书的目的,如本文中具体和概括地描述的,提供一种包括显示面板、数据驱动器和时序控制器的有机发光二极管(OLED)显示装置。

[0023] 所述显示面板可包括多个像素和连接至所述多个像素的每个像素的多条基准线,每个像素具有有机发光二极管(OLED)。

[0024] 所述数据驱动器可包括感测电路以由通过所述多条基准线输入的感测电压输出感测数据。

[0025] 时序控制器可根据从感测电路输出的感测数据产生来自图像数据的补偿图像数据,并通过所述数据驱动器将所述补偿图像数据输出至显示面板。

[0026] 根据本发明的感测电路可提供与多个采样保持电路对应的单个缩放器,从而减小感测电路及具有所述感测电路的每个数据驱动器的尺寸。

[0027] 缩放器能利用OPAMP而被配置为电流积分器,以便相比于现有技术的感测单元,凭借OPAMP来最小化由于第二开关模块的开关操作而产生的寄生电容的影响。因此,能防止由于所述寄生电容而导致的从缩放器输出的缩放电压的误差的产生,从而可导致输出更加精确的感测数据。

[0028] 因此,根据本发明的OLED显示装置能根据阈值电压的变化通过经由感测电路而接收感测数据来精确地补偿施加至每个像素的驱动晶体管的数据信号,从而可提高显示质量。

[0029] 本申请的进一步的应用范围将从以下给出的详细描述而变得更加显而易见。然而,应理解的是,虽然详细描述和具体实例表示本发明的优选实施方式,但这些详细描述和具体实例仅意在说明,因为对于本领域的技术人员而言,本发明的精神和范围内的各种修改和变化将从详细描述而显而易见。

附图说明

[0030] 给本发明提供进一步理解并并入本申请文件组成本申请文件一部分的附图图解了示例性实施方式并与说明书一起用于解释本发明的原理。

[0031] 在附图中:

[0032] 图1是典型OLED显示装置的一个像素的等效电路图;

[0033] 图2是示出现有技术的OLED显示装置的一部分的图;

[0034] 图3是根据本发明的一个示例性实施方式的OLED显示装置的配置图;

[0035] 图4是示出图3中示出的数据驱动器的感测单元的详细配置的图;

[0036] 图5是示出图4中示出的采样保持模块的一个采样保持电路的图;

[0037] 图6是详细示出图4中示出的采样保持模块与缩放器之间的连接的图;和

[0038] 图7是示出根据本发明的一个示例性实施方式的根据感测单元的操作的输出电压的图。

具体实施方式

[0039] 现在将参照附图给出根据本发明的感测电路和具有该感测电路的OLED显示装置的详细说明。

[0040] 图3是根据本发明的一个示例性实施方式的OLED显示装置的配置图。

[0041] 如图3中所示,根据该示例性实施方式的OLED显示装置100可包括显示面板110、栅极驱动器120、数据驱动器140和时序控制器130。

[0042] 显示面板110可包括相互交叉的多条数据线DL和多条感测线SL、多条栅线GL、和分别在交叉点上以矩阵结构布置的像素P。

[0043] 每个像素P可包括OLED、第一开关TFT ST1、第二开关TFT ST2、驱动TFT DT和存储电容器Cst。

[0044] OLED可连接在驱动TFT DT与接地电压EVSS之间,并且通过在驱动电压EVDD与接地电压EVSS之间流动的电流发光。第一开关TFT ST1可响应于通过栅线GL输入的栅极信号而导通,并将通过数据线DL输入的数据信号传输至驱动TFT DT和存储电容器Cst。第二TFT ST2可响应于通过感测线SL输入的感测信号而导通,并将通过基准线RL供给的基准电压Vref施加至OLED的阳极电极。驱动TFT DT可连接在驱动电压EVDD与OLED之间,并且可根据施加在驱动电压EVDD与栅极之间的电压而调整流动到OLED的电流的量。存储电容器Cst可连接在第一开关TFT ST1与驱动TFT DT之间。

[0045] 栅极驱动器120可根据从时序控制器130施加的栅极控制信号GCS而产生栅极信

号。栅极信号可被施加至显示面板110的多条栅线GL。栅极驱动器120可以面板内栅极(GIP)的方式形成在显示面板110上。

[0046] 数据驱动器140可根据从时序控制器130施加的数据控制信号DCS而将图像数据,例如补偿图像数据RGB'转换成模拟型数据信号。数据驱动器140可通过显示面板110的多条数据线DL输出数据信号。

[0047] 数据驱动器140也可通过经由多条基准线RL感测像素P的驱动TFT DT的阈值电压 V_{th} 、迁移率及类似参数的特性变化来产生感测数据SD,并将产生的感测数据SD输出到时序控制器130。

[0048] 为此,数据驱动器140可包括数据输出单元141和感测单元145。

[0049] 数据输出单元141可将从时序控制器130提供的补偿图像数据RGB'输出至显示面板110的多条数据线DL。

[0050] 感测电路145可通过基准线RL感测像素P的驱动TFT DT的阈值电压 V_{th} 、迁移率及类似特性的变化,并基于所感测的特性变化产生感测数据SD以用于输出。

[0051] 数据驱动器140可被配置成多个驱动集成电路的形式,每个驱动集成电路可被连接至多条数据线DL的预定数目的数据线。

[0052] 时序控制器130可由从外部系统(未示出)输入的控制信号产生栅极控制信号GCS和数据控制信号DCS。控制信号的实例可包括垂直同步信号Vsync、水平同步信号Hsync、点钟信号DCLK、数据使能信号DE及类似信号。栅极控制信号GCS可被输出到栅极驱动器120,数据控制信号DCS可被输出到数据驱动器140。

[0053] 时序控制器130也可通过转换从外部系统输入的图像信号RGB而产生适于显示面板110的图像数据。时序控制器130可通过根据从数据驱动器140提供的感测数据SD补偿图像数据来产生补偿图像数据RGB'。补偿图像数据RGB'可与数据控制信号DCS一起被输出至数据驱动器140。补偿图像数据RGB'能补偿显示面板110的每个像素P的驱动TFT DT的特性变化。

[0054] 图4是示出图3中示出的数据驱动器的感测单元的详细配置的图。

[0055] 如图3和图4中所示,根据该示例性实施方式的感测单元145可由通过多条基准线RL施加的电压,例如通过感测像素P的阈值电压 V_{th} 获得的感测电压,产生感测数据SD,并输出所产生的感测数据SD。

[0056] 感测单元145可包括第一开关模块151、采样保持模块153、第二开关模块155、缩放器156和模拟-数字转换器157。感测单元145可设置在多个数据驱动器140的每个数据驱动器处。

[0057] 第一开关模块151可设置在多条基准线RL1至RLn与采样保持模块153之间。第一开关模块151可包括分别与多条基准线RL1至RLn对应的多个开关151_1至151_n。

[0058] 第一开关模块151的多个开关151_1至151_n可根据从时序控制器130施加的开关信号,例如第一开关信号 ϕ_1 来依序执行开关操作。第一开关模块151可通过开关操作而输出来自多条基准线RL1至RLn的感测电压。

[0059] 同时,多个数据驱动器140的每个数据驱动器可连接至显示面板110的多条数据线DL1至DLn和多条基准线RL1至RLn中的约768条数据线和基准线。因此,第一开关模块151可包括分别与该768条基准线对应的开关151_1至151_mn。

[0060] 采样保持模块153可临时存储通过第一开关模块151输入的感测电压并输出所临时存储的感测电压。采样保持模块153可包括多个采样保持电路153_1至153_m。

[0061] 多个采样保持电路153_1至153_m中的每个采样保持电路可分别与第一开关模块151的多个开关151_1至151_n连接。在此情形中,多个采样保持电路153_1至153_m中的每个采样保持电路可与第一开关模块151的四个开关连接。由于第一开关模块151包括768个开关151_1至151_n,所以采样保持模块153可包括192个采样保持电路153_1至153_m。

[0062] 图5是示出图4中示出的采样保持模块中的一个采样保持电路的图。

[0063] 如图4和图5中所示,采样保持电路153_1可与第一开关模块151的四个开关151_1至151_4连接。采样保持电路153_1可包括第一电容器C1、第一开关SW1和第二开关SW2。

[0064] 第一开关SW1可连接在第一基准电压Vref1与第一电容器C1之间,第二开关SW2可连接在第二基准电压Vref2与第一电容器C1之间。第一开关SW1可根据伴随第一开关模块151的开关151_1至151_4的第一开关信号 $\phi 1$ 而执行开关操作。第二开关SW2可根据第二开关信号 $\phi 2$ 而执行开关操作。这里,第一基准电压Vref1可比第二基准电压Vref2大。

[0065] 采样保持电路153_1可由通过第一开关模块151输入的感测电压输出采样电压VS1。而且,采样电压VS1可比感测电压大。

[0066] 以下,将详细描述采样保持电路153_1的操作。为了解释,将示例性地描述当第一开关模块151的第一开关151_1导通并输出感测电压VS0时采样保持电路153_1的操作。

[0067] 首先,在第一开关模块151的第一开关151_1和采样保持电路153_1的第一开关SW1和第二开关SW2全部关断的状态中,第一开关模块151的第一开关151_1可响应于第一开关信号 $\phi 1$ 而导通。此外,采样保持电路153_1的第一开关SW1也可响应于第一开关信号 $\phi 1$ 而导通。

[0068] 在此情形中,采样保持电路153_1的第一电容器C1可被充电预定电压。例如,第一电容器C1可被充电第一电压VS0-Vref1,所述第一电压VS0-Vref1具有与从感测电压VS0减去第一基准电压Vref1一样大的电平。

[0069] 在采样保持电路153_1的第一电容器C1中充电第一电压VS0-Vref1的充电状态中,第一开关模块151的第一开关151_1和采样保持电路153_1的第一开关SW1可被关断。并且,采样保持电路153_1的第二开关SW2可响应于第二开关信号 $\phi 2$ 而导通。

[0070] 采样保持电路153_1的第一电容器C1可保持充电电压,即第一电压VS0-Vref1。采样保持电路153_1的输出节点的电压可以是第二电压VS0-Vref1+Vref2,所述第二电压VS0-Vref1+Vref2具有与第一电压VS0-Vref1加第二基准电压Vref2一样大的电平。

[0071] 之后,当采样保持电路153_1的第二开关SW2响应于第二开关信号 $\phi 2$ 而关断时,采样保持电路153_1的输出节点电压,即第二电压VS0-Vref1+Vref2可被输出为采样电压VS1。

[0072] 以此方式,根据该示例性实施方式的采样保持电路153_1可被充电从基准线RL通过第一开关模块151施加的感测电压VS0,然后将充电的感测电压VS0输出为采样电压VS1。这里,采样电压VS1可比感测电压VS0小。

[0073] 在此期间,图5中所示的采样保持电路153_1可通过第一开关模块151的四个开关151_1至151_4而被连接至四条基准线RL1至RL4。第一开关模块151的四个开关151_1至151_4可响应于第一开关信号 $\phi 1$ 而依序执行开关操作,以致四个感测电压能被输出到采样保持电路153_1。因此,采样保持电路153_1可通过重复执行前述操作而依序输出四个采样电压

VS1。第一开关模块151的四个开关151_1至151_4可同时执行开关操作,以使得四个感测电压能被输入到采样保持电路153_1。

[0074] 返回参照图4,感测单元145的第二开关模块155可位于采样保持模块153与缩放器156之间。第二开关模块155可包括分别与采样保持模块153的多个采样保持电路153_1至153_m相对应的多个开关155_1至155_m。

[0075] 第二开关模块155的多个开关155_1至155_m可响应于从时序控制器130输入的开关信号,例如第三开关信号 ϕ_3 而依序执行开关操作。第二开关模块155的开关操作可允许分别从采样保持模块153的多个采样保持电路153_1至153_m输出的采样电压VS1被依序输出到缩放器156。

[0076] 同时,先前的描述已经给出采样保持模块153具有192个采样保持电路153_1至153_m。因此,第二开关模块155可包括192个开关155_1至155_m。

[0077] 缩放器156可公共地连接至第二开关模块155的多个开关155_1至155_m。缩放器156可通过缩放经由第二开关模块155依序输入的采样电压VS1来输出缩放电压VS2。缩放电压VS2可比采样电压VS1小。

[0078] 图6是详细示出图4中示出的采样保持模块与缩放器之间的连接的图。

[0079] 如图4至图6中所示,如之前提到的,采样保持模块153可包括多个采样保持电路153_1至153_m,且采样保持电路153_1至153_m中的每个采样保持电路可包括第一电容器C1、第一开关SW1和第二开关SW2。

[0080] 分别对应于采样保持电路153_1至153_m的第二开关模块155的多个开关155_1至155_m可被布置在采样保持模块153与缩放器156之间。

[0081] 缩放器156可缩放并输出通过第二开关模块155从采样保持模块153依序输出的采样电压VS1。缩放器156可通过降低采样电压VS1的电平输出缩放电压VS2,以用于产生属于模拟-数字转换器(ADC)157可处理范围的电压,这将稍后进行解释。缩放器156可包括运算放大器(OPAMP)OP1、第二电容器C2和第三开关SW3。

[0082] OPAMP OP1可提供有第一输入端(-)、第二输入端(+)和输出端。第二基准电压Vref2可输入到OPAMP OP1的第二输入端(+)。可通过OPAMP OP1的输出端输出缩放电压VS2。输入到OPAMP OP1的第二输入端(+)的第二基准电压Vref2可与之前描述的在采样保持电路153_1至153_m中的第二基准电压Vref2相同或不同。

[0083] 第二电容器C2和第三开关SW3可连接在OPAMP OP1的第一输入端(-)与输出端之间。第三开关SW3可响应于第一开关信号 ϕ_1 执行开关操作。这里,第二电容器C2与第三开关SW3可并联连接。

[0084] 以下,将详细描述缩放器156的操作。为了解释,将描述多个采样保持电路153_1至153_m中的一个,即第一采样保持电路153_1的操作和缩放器156的操作。

[0085] 首先,第一采样保持电路153_1的第一开关SW1可响应于第一开关信号 ϕ_1 而导通,以使得第一电容器C1中能被充电第一电压VS0-Vref1。在此情形中,缩放器156的第三开关SW3也可响应于第一开关信号 ϕ_1 而导通。第二电容器C2可通过导通的第三开关SW3而放电,以便被初始化。此外,第二开关模块155内的寄生电容可通过导通的第三开关SW3而初始化。

[0086] 然后,第一采样保持电路153_1的第一开关SW1和缩放器156的第三开关SW3可响应于第一开关信号 ϕ_1 而关断,并且第一采样保持电路153_1的第二开关SW2可响应于第二开

关信号 $\phi 2$ 而导通。在此情形中,采样保持电路153_1的第一电容器C1可保持充电电压,即第一电压 $VS0-V_{ref1}$,并且第一采样保持电路153_1的输出节点的电压可以是第二电压 $VS0-V_{ref1}+V_{ref2}$,所述第二电压 $VS0-V_{ref1}+V_{ref2}$ 具有与第一电压 $VS0-V_{ref1}$ 加上第二基准电压 V_{ref2} 一样大的电平。

[0087] 接着,采样保持电路153_1的第二开关SW2可响应于第二开关信号 $\phi 2$ 而关断,并且第二开关模块155的第一开关155_1可响应于第三开关信号 $\phi 3$ 而导通。因此,第一采样保持电路153_1可将采样保持电路153_1的输出节点的电压,即第二电压 $VS0-V_{ref1}+V_{ref2}$ 作为采样电压VS1而输出至缩放器156。

[0088] 缩放器156的第二电容器C2可通过采样电压VS1被充电预定电压。例如,缩放器156的第二电容器C2可被充电与第一采样保持电路153_1的第一电容器C1与缩放器156的第二电容器C2的电容比对应的电压。

[0089] 同时,为了提高缩放器156的缩放性能,即降低采样电压V1的电平的性能,第二电容器C2应当形成为具有比第一采样保持电路153_1的第一电容器C1更大的电容。根据电容差,第二电容器C2充电的电压可比采样电压VS1小。

[0090] 例如,第二电容器C2可根据以下[等式1]充电。

[0091] [等式1]

[0092] $VC2=C1/C2*VC1$

[0093] 其中VC1表示采样保持电路的第一电容器充电的第一电压。

[0094] 然后,缩放器156的OPAMP OP1可由第二电容器C2充电的电压输出缩放电压VS2。这里,OPAMP OP1可操作为电流积分器。因此,从OPAMP OP1输出的缩放电压VS2可具有与第二基准电压 V_{ref2} 减去第二电容器C2充电的电压一样大的电平。

[0095] 同时,图6中示出的缩放器156可通过第二开关模块155的多个开关155_1至155_m而连接至多个采样保持电路153_1至153_m。因此,缩放器156可重复执行与采样保持电路153_1至153_m的数目相同的次数的之前提到的操作,以便依序输出与从多个采样保持电路153_1至153_m输出的采样电压VS1的数目相同的多个采样电压,即多个缩放电压VS2。

[0096] 返回参照图4,ADC 157可连接到缩放器156的后端。ADC 157可通过执行从缩放器156输出的经缩放的缩放电压VS2的模拟-数字转换来输出感测数据SD。

[0097] 如图3中所示,感测数据SD可被输出到时序控制器130。时序控制器130可通过根据感测数据SD补偿图像数据来产生补偿图像数据RGB'。

[0098] 如之前提到的,根据该示例性实施方式的感测单元145可设置有与采样保持模块153的多个采样保持电路153_1至153_m中的每个采样保持电路对应的单个缩放器156,并因此采样/保持并缩放通过多条基准线RL供给的感测电压以输出多个缩放电压VS2。

[0099] 与现有技术的感测单元相比,根据该示例性实施方式的感测单元145能被提供有显著减少数目的缩放器156,这可允许减小缩放单元145的尺寸,并由此减小包括感测单元145的数据驱动器140的尺寸。

[0100] 而且,由于感测单元145被提供有单一缩放器156,因此缩放器156的内部电容器,即第二电容器C2的电容能进一步增大,由此增强缩放器156的缩放性能。

[0101] 利用OPAMP OP1,缩放器156能被配置为电流积分器,以便与现有技术的感测单元相比,因OPAMP OP1而最小化由于第二开关模块155的开关操作而产生的寄生电容的影响。

这样,能够防止由于寄生电容而产生从缩放器156输出的缩放电压VS2的误差,这可导致输出更加精确的感测数据SD。

[0102] 因此,在根据本发明的OLED显示装置中,能够通过减小感测单元145的尺寸而减小数据驱动器140的尺寸,且通过从感测单元145输出精确的感测数据SD能够提高时序控制器130中产生的补偿图像数据RGB'的精确度。而且,补偿图像数据RGB'能被用于补偿显示面板的每个像素P的特性变化,这可防止显示面板110的显示质量降低。

[0103] 图7是示出依据根据本发明的一个示例性实施方式的感测单元的操作的输出电压的图。

[0104] 如图4至图7所示,当在时间t0第一开关模块151的多个开关151_1至151_n导通时,初始感测电压VS0可通过多条基准线RL输入至采样保持模块153。

[0105] 之后,当在时间t1第一开关模块151关断并且采样保持模块153的多个采样保持电路153_1至153_m中的每个采样保持电路中设置的第二开关SW2关断时,采样保持模块153可依次输出多个采样电压VS1。在此情形中,采样电压VS1可以通过使电压(VS0-Vref1)加上第二基准电压Vref2获得的电压(即VS0-Vref1+Vref2),所述电压(VS0-Vref1)是通过使初始感测电压VS0减去第一基准电压Vref1而获得。

[0106] 然后,当在时间t2采样保持模块153的多个采样保持电路153_1至153_m中的每个采样保持电路的第二开关SW2关断并且第二开关模块155的多个开关155_1至155_m导通时,缩放器156可依次输出多个缩放电压VS2。在此情形中,缩放电压VS2可以通过使第二基准电压Vref2减去第二电容器C2充电的电压而获得的电压。

[0107] 当第二开关模块155的多个开关155_1至155_m关断时,缩放器156可输出缩放电压VS2至ADC 157。

[0108] 在不背离这些特征的特性的情况下,这些特征可以数种形式实施,还应理解的是,除另有指明外,以上描述的实施方式并不受以上描述的任何细节的限制,而是应当被解释为完全落在所附权利要求书中限定的范围内。

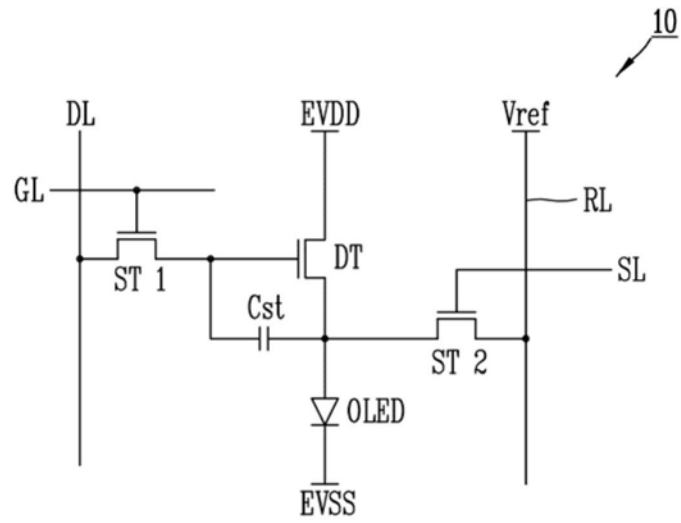


图1

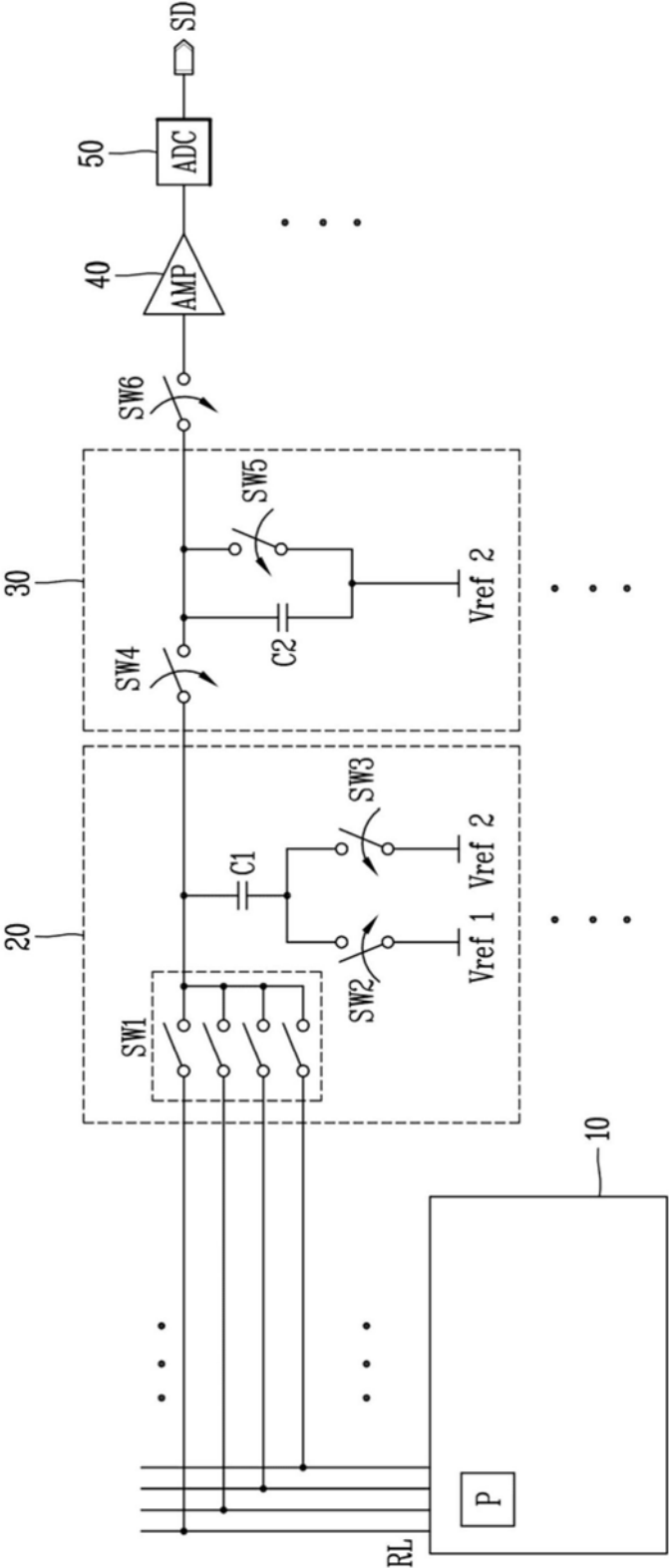


图2

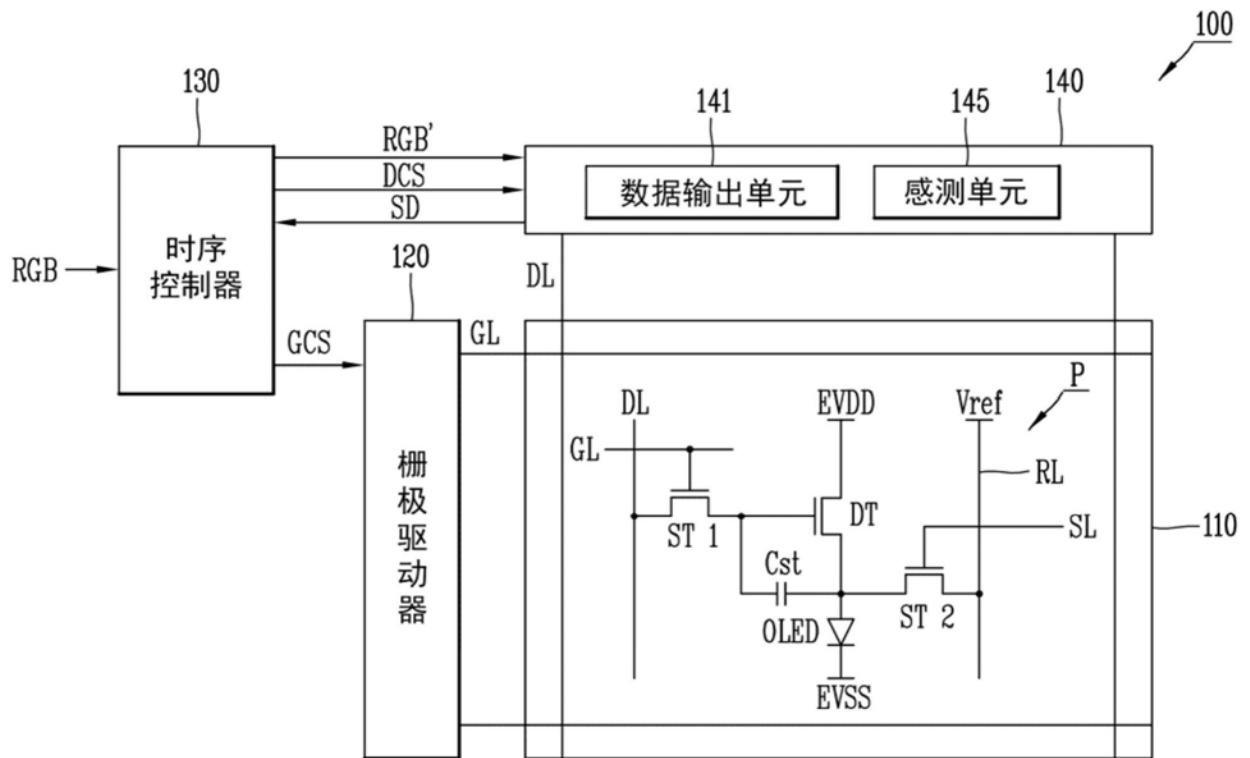


图3

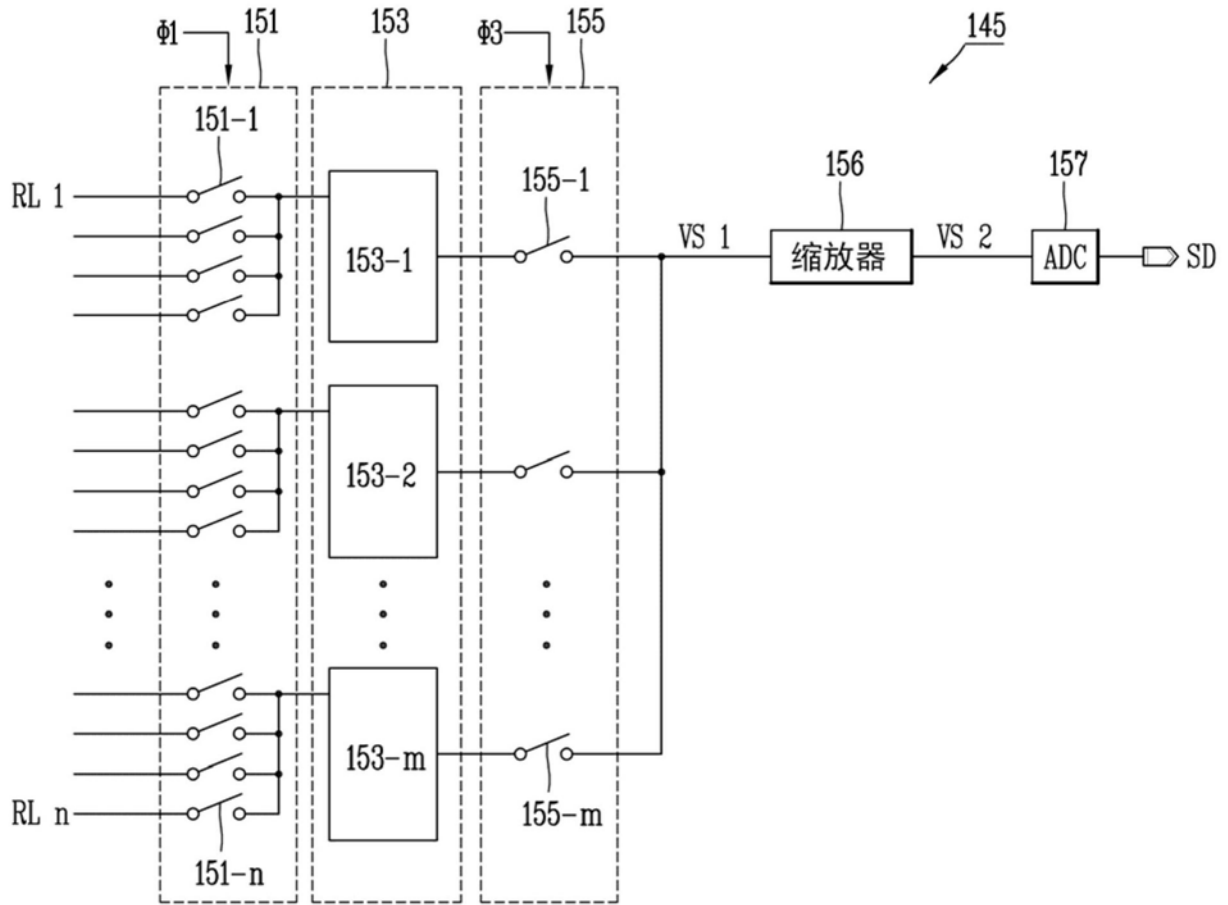


图4

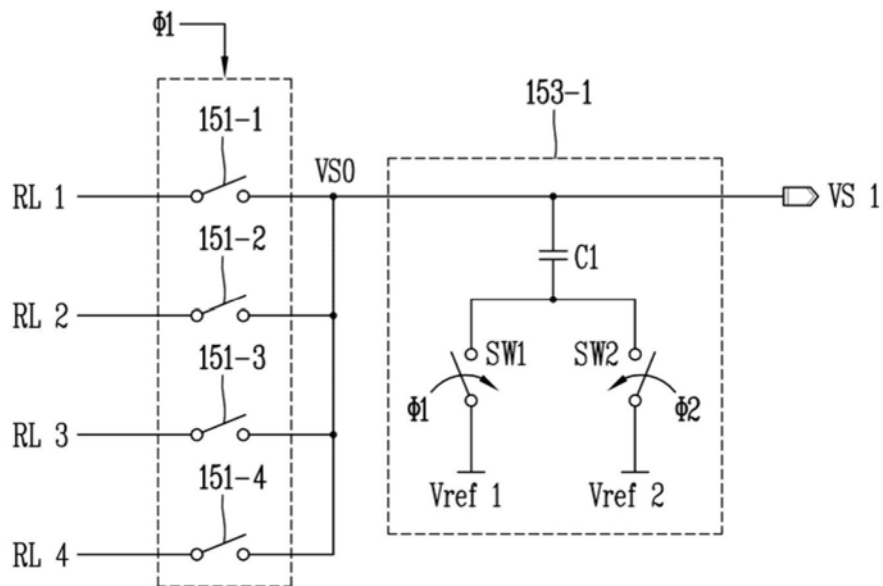


图5

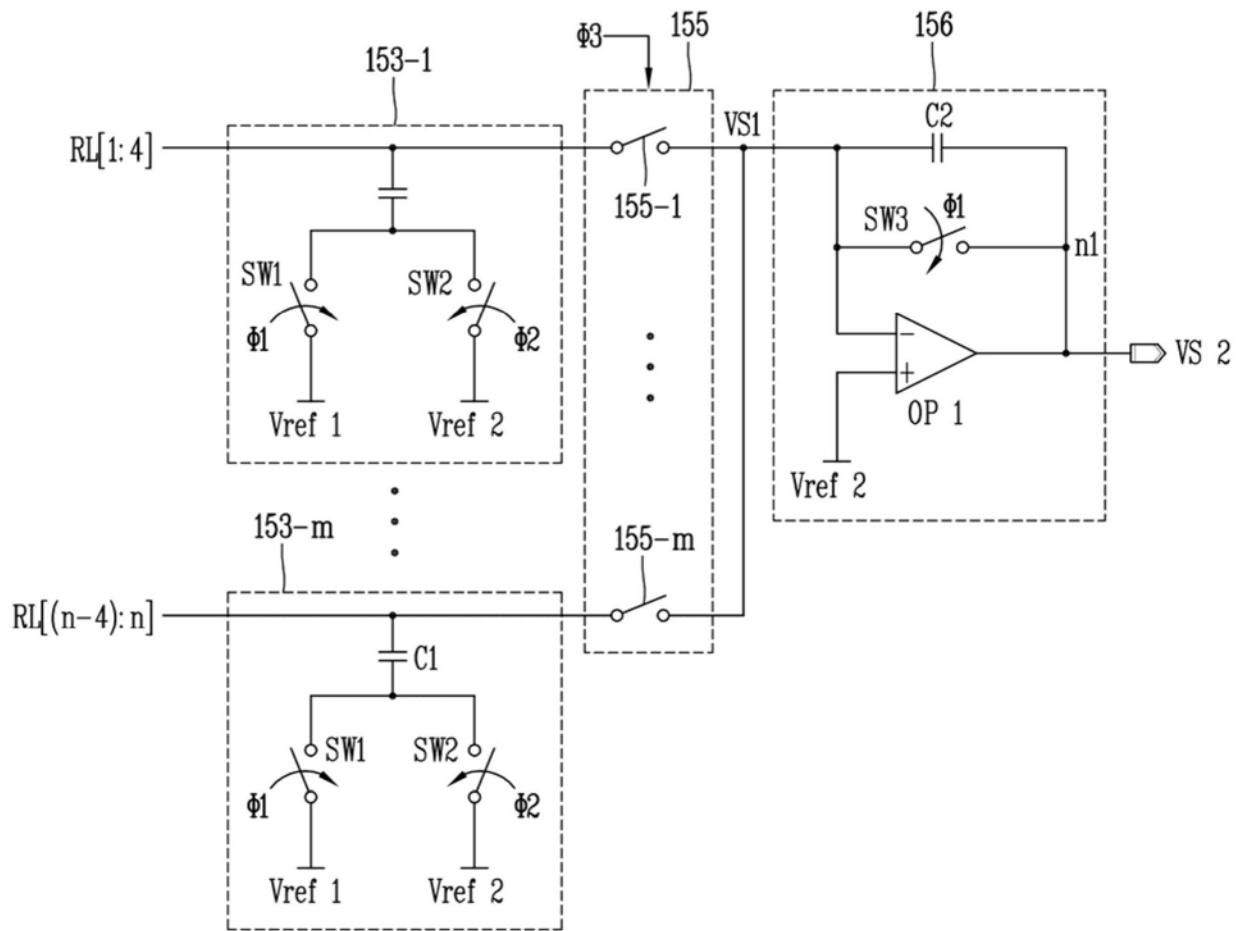


图6

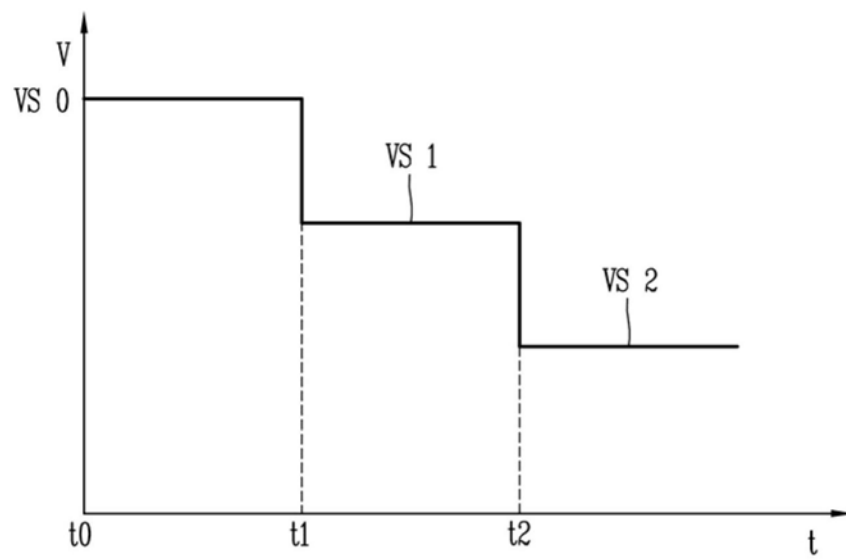


图7

专利名称(译)	感测电路及具有该感测电路的有机发光二极管显示装置		
公开(公告)号	CN105741782B	公开(公告)日	2019-07-16
申请号	CN201510982942.9	申请日	2015-12-24
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	李哲源 金承泰		
发明人	李哲源 金承泰		
IPC分类号	G09G3/3258 G09G3/3291		
CPC分类号	G09G3/3258 G09G3/3233 G09G3/3291 G09G2300/0842 G09G2300/0866 G09G2310/08 G09G2320/0295 G09G2320/043		
代理人(译)	徐金国		
审查员(译)	张婕		
优先权	1020140191076 2014-12-26 KR		
其他公开文献	CN105741782A		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种感测电路及具有该感测电路的有机发光二极管(OLED)显示装置，该感测电路能通过减小设置于每个数据驱动器的感测电路的尺寸来简化数据驱动器的配置。该感测电路包括N个采样保持电路、缩放器和模拟-数字转换器。

