



(12) 发明专利申请

(10) 申请公布号 CN 105612620 A

(43) 申请公布日 2016. 05. 25

(21) 申请号 201580001899. 1

(51) Int. Cl.

(22) 申请日 2015. 02. 25

H01L 27/32(2006. 01)

H01L 51/56(2006. 01)

(30) 优先权数据

10-2014-0083731 2014. 07. 04 KR

61/944, 499 2014. 02. 25 US

61/944, 464 2014. 02. 25 US

14/231, 586 2014. 03. 31 US

(85) PCT国际申请进入国家阶段日

2016. 03. 16

(86) PCT国际申请的申请数据

PCT/KR2015/001836 2015. 02. 25

(87) PCT国际申请的公布数据

W02015/130082 KO 2015. 09. 03

(71) 申请人 乐金显示有限公司

地址 韩国首尔

(72) 发明人 金兑桓 赵南旭 金炯洙 李在冕

(74) 专利代理机构 北京律诚同业知识产权代理

有限公司 11006

代理人 徐金国

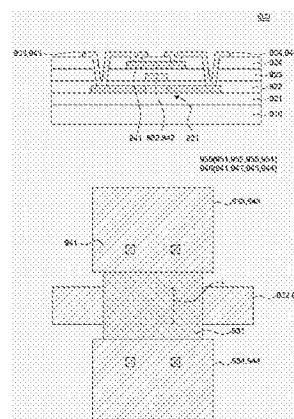
权利要求书1页 说明书19页 附图21页

(54) 发明名称

显示器底板及其制造方法

(57) 摘要

提供了一种有机发光显示器。所述有机发光显示器包括多类型薄膜晶体管 (TFT) 和有机发光二极管。所述多类型 TFT 具有低温多晶硅 (LTPS) TFT 和设置在所述 LTPS TFT 上的氧化物半导体 TFT (氧化物 TFT)。所述有机发光二极管电连接至所述多类型 TFT。所述 LTPS TFT 和所述氧化物 TFT 连接至同一栅极线。



1. 一种有机发光显示器,包括:

多类型薄膜晶体管(TFT),所述多类型TFT具有低温多晶硅(LTPS)TFT和设置在所述LTPS TFT上的氧化物半导体TFT(氧化物TFT);和

电连接至所述多类型TFT的有机发光二极管,

其中所述LTPS TFT和所述氧化物TFT连接至同一栅极线。

2. 根据权利要求1所述的有机发光显示器,其中所述LTPS TFT的栅极电极配置成充当所述氧化物TFT的栅极电极。

3. 根据权利要求2所述的有机发光显示器,其中所述LTPS TFT的源极电极配置成充当所述氧化物TFT的源极电极,并且

所述LTPS TFT的漏极电极配置成充当所述氧化物TFT的漏极电极。

4. 根据权利要求3所述的有机发光显示器,其中所述LTPS TFT的所述栅极电极设置在所述LTPS TFT的有源层上,

所述氧化物TFT的有源层设置在所述LTPS TFT的所述栅极电极上,并且

所述LTPS TFT的所述源极电极和所述漏极电极与所述LTPS TFT的所述有源层和所述氧化物TFT的所述有源层接触。

5. 根据权利要求1所述的有机发光显示器,其中所述LTPS TFT的有源层与所述氧化物TFT的有源层重叠。

6. 根据权利要求5所述的有机发光显示器,其中所述LTPS TFT和所述LTPS TFT设置成使得所述氧化物TFT的沟道区域和所述LTPS TFT的沟道区域彼此重叠。

7. 根据权利要求6所述的有机发光显示器,其中所述氧化物TFT的所述有源层和栅极电极彼此重叠的区域的面积与所述LTPS TFT的所述有源层和栅极电极彼此重叠的区域的面积不同,并且

所述氧化物TFT的所述有源层和所述栅极电极彼此重叠的区域的长度与所述LTPS TFT的所述有源层和所述栅极电极彼此重叠的区域的长度不同。

8. 根据权利要求1所述的有机发光显示器,其中所述氧化物TFT是n型TFT,并且所述LTPS TFT是p型TFT。

9. 根据权利要求1所述的有机发光显示器,其中所述多类型TFT配置成作为驱动TFT来操作。

10. 根据权利要求1所述的有机发光显示器,其中所述LTPS TFT的栅极电极配置成遮蔽所述氧化物TFT的有源层的至少沟道区域。

11. 根据权利要求1所述的有机发光显示器,进一步包括设置在所述氧化物TFT的有源层下方的氢阻挡层,以便阻挡氢。

显示器底板及其制造方法

技术领域

[0001] 本公开内容涉及一种用于显示装置的薄膜晶体管(TFT)底板,尤其涉及一种使显示器在功率方面更有效操作的TFT底板以及制造这种TFT底板的方法。

背景技术

[0002] 平板显示器(FPD)应用于诸如移动电话、平板电脑、笔记本电脑以及电视和监视器之类的各种电子装置中。FPD的例子包括液晶显示器(LCD)、等离子显示面板(PDP)、有机发光二极管(OLED)显示器以及电泳显示器(EPD)。

[0003] 一般来说,FPD中的像素布置成矩阵形式,并且当像素被薄膜晶体管(TFT)阵列(也被称为TFT底板)电学激活时产生光(发光)。由于TFT底板起控制流到每个单独像素的电流的一系列开关的作用,所以TFT底板在FPD中扮演重要的角色。到目前为止开发出的TFT底板能分为两种主要类型:使用具有非晶硅(a-Si)有源层的TFT的一种类型、以及使用具有多晶硅(poly-Si)有源层的TFT的另一种类型。

[0004] 具有a-Si有源层的TFT一般具有比具有poly-Si有源层的TFT低的载流子迁移率(μ)。因而,采用a-Si TFT的TFT底板很难实现用于显示器的高速驱动电路(例如,像素电路、栅极驱动集成电路、数据驱动集成电路)。

[0005] 在通过使用激光束对非晶硅层进行热处理的情况下,非晶硅层可变为多晶硅有源层。基于该工艺的材料一般称为低温多晶硅(LTPS)。一般来说,LTPS TFT的载流子迁移率(μ)比a-Si TFT高100倍之多($>100\text{cm}^2/\text{V}\cdot\text{s}$)。尽管LTPS TFT显著高的载流子迁移率,但因为底板的LTPS TFT由于晶界(grain boundary)的缘故而在它们的阈值电压(V_{th})之中具有变化,所以仍存在不利方面。TFT底板中采用的TFT之间的这种非均匀的阈值电压可能导致被称为“mura”的显示非均匀性。由于该原因,由LTPS TFT实现的显示驱动电路通常需要复杂的补偿电路,这进而又导致了问题,因为其增加了显示器的制造时间和成本。

[0006] 对于柔性显示器,底板的a-Si TFT或LTPS TFT需要在低温下形成,以防止薄的塑料或玻璃基板劣化。然而,因为在制造工艺期间降低温度劣化了TFT的性能,所以在将上述TFT应用于柔性显示器时存在限制。

[0007] 由于硅基TFT的上述问题,已提出了其他类型的底板技术,该其他类型的底板技术采用具有由金属氧化物材料形成的有源层的TFT。特别是,由于与a-Si TFT的迁移率和工艺温度相比,氧化物TFT具有高迁移率($>10\text{cm}^2/\text{V}\cdot\text{s}$)和低工艺温度($<250^\circ\text{C}$),所以氧化物TFT被认为是硅基TFT的替代物。较低的漏电流以及对任何玻璃尺寸的可扩展性(scalability)使得氧化物TFT成为以低成本实现显示器的高性能TFT底板的有前景的候选者。

[0008] 采用氧化物TFT的TFT底板的稳定和高产率的生产需要TFT设计、介电和钝化材料、氧化物膜沉积均匀性、退火条件等的优化。此外,为了牢牢地控制这种TFT的包括它们的阈值电压在内的操作特性,制造工艺变化需要被最小化。例如,采用蚀刻阻止层型氧化物TFT能够提高可靠性,但这种设计会遭受高寄生电容的困扰并且使得制造工艺复杂化。此外,蚀刻阻止层型限制了TFT沟道能够有多短,由此影响了显示器底板的整体尺寸或显示器的像

素中的开口率。这样,很难设计出用于显示器的驱动电路。

发明内容

[0009] 鉴于上述问题,本公开内容中的实施方式的发明人认识到在仅使用一种TFT作为其组成TFT的常规TFT底板中具有限制。近年来,随着FPD广泛应用于需要多功能像素驱动方法的装置,需要提供一种融合了诸如氧化物TFT和LTPS TFT之类的各种类型TFT的优点的TFT底板。特别是,当对TFT底板应用位于基板上的各种类型的TFT时,能够提供具有高分辨率和低功耗的显示器。

[0010] 为了解决上述问题,根据本公开内容一实施方式的有机发光显示装置包括:多类型薄膜晶体管(TFT),所述多类型TFT具有低温多晶硅(LTPS)TFT和设置在所述LTPS TFT上的氧化物半导体TFT(氧化物TFT);和电连接至所述多类型TFT的有机发光二极管,其中所述LTPS TFT和所述氧化物TFT连接至同一栅极线。

[0011] 根据本公开内容的另一方面,所述LTPS TFT的栅极电极可配置成充当所述氧化物TFT的栅极电极。

[0012] 根据本公开内容的再一方面,所述LTPS TFT的源极电极可配置成充当所述氧化物TFT的源极电极,并且所述LTPS TFT的漏极电极可配置成充当所述氧化物TFT的漏极电极。

[0013] 根据本公开内容的再一方面,所述LTPS TFT的所述栅极电极可设置在所述LTPS TFT的有源层上,所述氧化物TFT的有源层可设置在所述LTPS TFT的所述栅极电极上,并且所述LTPS TFT的所述源极电极和所述漏极电极可与所述LTPS TFT的所述有源层和所述氧化物TFT的所述有源层接触。

[0014] 根据本公开内容的再一方面,所述LTPS TFT的有源层可与所述氧化物TFT的有源层重叠。

[0015] 根据本公开内容的再一方面,所述LTPS TFT和所述氧化物TFT可设置成使得所述氧化物TFT的沟道区域和所述LTPS TFT的沟道区域彼此重叠。

[0016] 根据本公开内容的再一方面,所述氧化物TFT的所述有源层和栅极电极彼此重叠的区域的面积可与所述LTPS TFT的所述有源层和栅极电极彼此重叠的区域的面积不同,并且所述氧化物TFT的所述有源层和所述栅极电极彼此重叠的区域的长度可与所述LTPS TFT的所述有源层和所述栅极电极彼此重叠的区域的长度不同。

[0017] 根据本公开内容的再一方面,所述氧化物TFT可以是n型TFT,并且所述LTPS TFT可以是p型TFT。

[0018] 根据本公开内容的再一方面,所述多类型TFT可配置成作为驱动TFT来操作。

[0019] 根据本公开内容的再一方面,所述LTPS TFT的栅极电极可配置成遮蔽所述氧化物TFT的有源层的至少沟道区域。

[0020] 根据本公开内容的再一方面,所述有机发光显示器可进一步包括设置在所述氧化物TFT的有源层下方的氢阻挡层,以便阻挡氢。

[0021] 应当注意,本公开内容中描述的实施方式并不旨在受前面背景技术和简要概述中提到的任何表述或暗含原理约束或限制。还应当理解到,随后的详细描述实质上仅仅是示例性的,并不旨在限制这些实施方式或其应用和用途。下文中,将参照附图详细描述示例性实施方式。

附图说明

- [0022] 图1是图解具有有源区域和非显示区域的显示器的示意图；
- [0023] 图2是图解在有源区域中具有由氧化物TFT形成的像素电路以及在非显示区域中具有由LTPS TFT形成的驱动电路的显示器的示意图；
- [0024] 图3A、3B和3C分别是根据本公开内容的其他实施方式的每个像素的电路图；
- [0025] 图4A是图解图3A-3C的像素电路的操作的时序图；
- [0026] 图4B是解释图3A-3C的像素电路的操作的详细示意图；
- [0027] 图5A是示例性驱动电路的示意性电路图；
- [0028] 图5B是示例性像素电路的示意性电路图；
- [0029] 图5C是图解图5B中描述的像素电路的示例性操作的时序图；
- [0030] 图5D图解了去除反相电路,由此减小TFT底板的非显示区域中驱动电路的尺寸；
- [0031] 图6A和6B是示例性像素电路的示意性电路图以及图解它们的操作的时序图；
- [0032] 图7是示例性像素电路的示意性电路图以及显示该像素电路的特性的一组图表；
- [0033] 图8是示例性反相电路的示意性电路图；
- [0034] 图9是示例性薄膜晶体管结构的示意图；
- [0035] 图10是用于图解根据本公开内容一实施方式的包括多类型薄膜晶体管的OLED装置的示意性电路图；
- [0036] 图11是用于图解根据本公开内容另一实施方式的多类型薄膜晶体管的示意性平面图；
- [0037] 图12是用于图解根据本公开内容另一实施方式的包括多类型薄膜晶体管的OLED装置的示意性电路图；
- [0038] 图13是描述本公开内容的显示器的示例性显示模式的示图；
- [0039] 图14是图解本公开内容中描述的显示器在正常操作模式中的示例性操作的时序图；
- [0040] 图15是图解本公开内容中描述的显示器在低刷新率模式中的示例性操作的时序图；
- [0041] 图16是示例性反相电路的示意性电路图。

具体实施方式

[0042] 将从随后参照附图的描述更清晰地理解出本公开内容中描述的各特征和优点。附图仅是说明性的,并且为了易于解释,附图可能未按比例画出。此外,在整个用于描述各实施方式的附图中,具有相同或相似功能的组件可由同一参考标记或数字表示。相同或相似组件的描述可能被省略。

[0043] 将理解到,当作为层、区域或基板的元件被称为位于另一元件“上”或“上方”时,该元件能够直接位于其他元件上或者也可存在中间元件。与此相对,当一元件被称为“直接”位于另一元件“上”或“上方”时,不存在中间元件。还将理解到,当一元件被称为“连接”或“耦接”至另一元件时,该元件能够直接连接或耦接至其他元件或者可存在中间元件。与此相对,当一元件被称为“直接连接”或“直接耦接”至另一元件时,不存在中间元件。此外,将

理解到,当一元件被称为与另一元件“重叠”时,一个元件的至少一部分能够位于其他元件上方或下方。此外,尽管使用数字术语(例如,第一、第二、第三等)命名元件中的一些元件,但应当理解,这种命名仅用于从一组类似的元件中指定出一个元件,而并不是以任何特定顺序限制所述元件。这样,在不背离示例性实施方式的范围的情况下,被命名为第一元件的元件可能称为第二元件或第三元件。

[0044] 本公开内容的各示例性实施方式的各个特征能够彼此部分地或完全地结合或组合,并且如本领域技术人员充分理解的,能够在技术上实现各种互操作或驱动,并且各个示例性实施方式可彼此独立地执行或者可通过关联关系一起执行。下文中,将参照附图详细描述本公开内容的各实施方式。

[0045] 示例性显示器

[0046] 尽管像素电路和驱动方法的灵巧配置可解决一些缺陷,但其可能未满足持续增长的现代显示器的要求。

[0047] LTPS TFT的多晶硅有源层给予了比氧化物TFT大的载流子迁移率。较高迁移率意味着同样性能的TFT能够被做得较小。LTPS TFT的制造工艺完美地适用于共平面结构的TFT,共平面结构的TFT提供了比氧化物TFT中通常使用的蚀刻阻止结构低的非必要电容。然而,由于LTPS TFT的高关断电流的缘故,完全由LTPS TFT制成的TFT底板遭受到功耗增加的困扰,并且由于底板的TFT之间的初始阈值电压变化,还表现出显示质量问题。另一方面,氧化物TFT的优点是其具有比LTPS TFT更可靠的初始阈值电压,并且其能够增加TFT底板的尺寸。氧化物TFT不仅具有使TFT底板在显示器的正常操作中更具功效的低关断电流,而且还能够以低刷新率驱动电路,从而甚至更大地节省显示器的功率。在TFT底板上更大面积的可扩展性再加上简单且低成本的制造工艺,使得对于TFT底板的一部分来说,氧化物TFT是比LTPS TFT更好的选择。

[0048] 在本公开内容中,氧化物TFT的半导体可由各种金属氧化物制成。氧化物半导体层的组成材料的例子包括:诸如氧化铟-锡-镓-锌(In-Sn-Ga-Zn-O)基材料的四元金属氧化物;诸如氧化铟-镓-锌(In-Ga-Zn-O)基材料、氧化铟-锡-锌(In-Sn-Zn-O)基材料、氧化铟-铝-锌(In-Al-Zn-O)基材料、氧化铟-铪-锌(In-Hf-Zn-O)基材料、氧化锡-镓-锌(Sn-Ga-Zn-O)基材料、氧化铝-镓-锌(Al-Ga-Zn-O)基材料和氧化锡-铝-锌(Sn-Al-Zn-O)基材料的三元金属氧化物;诸如氧化铟-锌(In-Zn-O)基材料、氧化锡-锌(Sn-Zn-O)基材料、氧化铝-锌(Al-Zn-O)基材料、氧化锌-镁(Zn-Mg-O)基材料、氧化锡-镁(Sn-Mg-O)基材料、氧化铟-镁(In-Mg-O)基材料、氧化铟-镓(In-Ga-O)基材料的二元金属氧化物;以及氧化铟(In-O)基材料;氧化锡(Sn-O)基材料和氧化锌(Zn-O)基材料。各个氧化物半导体材料中包含的元素的组成比率没有特别限制,并且可以以各种组成比率进行调整。

[0049] 在本公开内容的各实施方式中,用于显示器的TFT底板由至少两种不同类型的TFT实现。就是说,在单个基板上形成至少两种不同类型的TFT,以实现用于操作显示器的电路。例如,位于TFT基板的非显示区域中的驱动电路中的一个或多个可由特定类型的TFT(例如,LTPS TFT)实现,而位于TFT基板的有源区域(即,显示区域)中的像素电路由另一类型的TFT(例如,氧化物TFT)实现。此外,位于有源区域中的像素电路和/或被制造在TFT基板的非显示区域中的任何其他电路可由至少两种不同类型的TFT实现。例如,像素电路中包括的至少一个TFT(例如,驱动TFT)可以是第一类型的TFT(例如,LTPS TFT),而像素电路中包括的至

少一个其他TFT(例如,开关TFT)由第二类型的TFT(例如,氧化物TFT)形成。应当理解,被制造在TFT基板的非显示区域中的电路也可包括至少两种不同类型的TFT。像素电路部分以及非显示区域中的电路部分中采用的TFT的类型可根据显示器100的要求而变化。

[0050] 示例性薄膜晶体管底板

[0051] 图1图解了根据本公开内容一实施方式的示例性平板显示器(FPD)100。显示器100可由自发光有机发光二极管(OLED)或液晶(LC)材料实现。尽管参照OLED显示器描述了本公开内容的实施方式,但应当理解,本公开内容的实施方式也可应用于LCD显示器。

[0052] 显示器100可界定出有源区域(即,显示区域)和非有源区域(即,非显示区域)。在显示区域中,多个显示像素布置成矩阵。每一个显示像素与像素电路相关联,所述像素电路由一个或多个电容器、以及配置成从驱动电路接收各种信号的薄膜晶体管(TFT)实现。用于实现像素电路的TFT可形成在各种基板,诸如玻璃基板、塑料基板或其他合适的基板上,这些基板可称为TFT基板或TFT底板110。

[0053] 在操作显示器100时,各种电路和组件可一起操作,以给显示区域中的像素电路提供信号和/或电压。在操作显示器100时可能需要的电路和组件并没有限制,其包括系统(SYS)、时序控制器(TC)、数据驱动器(DD)、栅极驱动器(GD)等。在操作显示器时必需的电路和组件可根据显示器100的类型(例如,OLED,LCD等)而变化。

[0054] 这些组件中的一些组件可集成为一封装。例如,时序控制器TC和数据驱动器DD可集成为单个封装,其可统称为显示驱动器集成电路(显示D-1C)。显示D-1C可使用玻上芯片(COG)技术、经由载带封装(TCP)或覆晶薄膜(COF)技术安装至TFT基板110的非显示区域中的接口(未示出)。

[0055] 显示D-1C可包括在操作显示器100时用于不同功能的各种其他电路。例如,显示D-1C可包括存储电路,诸如易失性和非易失性存储器电路、固态驱动器(solid state drive)、硬盘、以及其他存储器和存储电路。显示D-1C还可包括处理器,诸如微处理器或其他处理器中的处理电路。可包括在显示驱动器1C中的集成电路的例子包括微处理器、数字信号处理器、电力管理单元、基带处理器、微控制器、专用集成单路、用于操纵音频和/或视频信息的电路、以及其他控制电路。

[0056] 一些驱动电路可形成在单独的基板上并连接至TFT基板110,以给显示像素传输信号。在本公开内容的实施方式中,用于给像素电路提供信号和/或电压的各种驱动电路中的至少一个驱动电路由形成在TFT基板110的非有源区域(即,非显示区域)中的一个或多个TFT实现。举例来说,如图1中所示,一个或多个栅极驱动器GD可使用面板内栅极(G1P)技术形成在TFT基板110的非显示区域中。TFT基板110上的栅极驱动器GD的数量没有特别限制。例如,一个或多个栅极驱动器可设置在TFT基板110的非显示区域中。

[0057] 尽管数据驱动器DD可集成在通过使用COG、TCP或COF安装至TFT的显示D-1C中,但在一些实施方式中,数据驱动器DD或数据驱动器DD的至少一部分可由以与栅极驱动器GD类似的方式(即,G1P技术)被制造在TFT底板110的非显示区域中的TFT实现。例如,数据驱动器DD可包括可直接实现在TFT底板110上的源极驱动1C、缓冲器和多路复用器中的一个或多个。

[0058] 这样,应当理解,位于TFT基板110的非显示区域中的可由TFT制造的电路没有特别限制。用于操作显示器100的任何电路可被制造在TFT基板110的非显示区域中,只要它们能

够由TFT基板110上的TFT实现即可。根据显示器100的类型及其驱动方法,可在操作显示器100时使用额外的电路,诸如发光驱动器ED、反相器、多路复用器、解复用器等,这些电路可由被制造在TFT基板110的非显示区域中的TFT实现。

[0059] 系统

[0060] 系统SYS可配置成经由图形控制器的发送器将垂直同步信号、水平同步信号、时钟信号、以及图像数据提供给适当的电路。例如,来自系统SYS的垂直/水平同步信号和时钟信号被提供给时序控制器TC。来自系统SYS的图像数据也被提供给时序控制器TC。

[0061] 时序控制器

[0062] 时序控制器TC从接口电路(未示出)接收水平同步信号、垂直同步信号、数据使能信号、时钟信号和图像数据。垂直同步信号表示显示一帧图像所需的时间。水平同步信号表示显示图像的一个水平行,即一个像素行所需的时间。因而,水平同步信号包括数量上与一个像素行中包括的像素数量相等的脉冲。数据使能信号表示有效图像数据所处的时段。

[0063] 时序控制器给栅极驱动器GD提供栅极控制信号GCS并给数据驱动器DD提供数据控制信号DCS。

[0064] 施加至栅极驱动器GD的栅极控制信号GCS可包括栅极起始脉冲信号GSP、栅极移位时钟信号GSC、栅极输出使能信号GOE等。栅极起始脉冲信号GSP是用于控制栅极驱动器GD的第一个栅极信号的时序的信号,栅极移位时钟信号GSC是用于按顺序移位并输出栅极起始脉冲信号GSP的信号,栅极输出使能信号GOE是用于控制栅极驱动器GD的输出时序的信号。

[0065] 时序控制器TC重新排列图像数据,以使从接口提供的具有预定比特的图像数据可被提供给数据驱动器DD。例如,时序控制器TC可给数据驱动器DD提供与要在显示器100上显示的文本、图形、视频或其他图像对应的数字数据。数据驱动器DD可将从时序控制器TC接收的数据转换为用于控制显示像素的信号。

[0066] 提供至数据驱动器DD的数据控制信号DCS可包括源极采样时钟信号SSC、源极输出使能信号SOE、源极起始脉冲信号SSP等。源极采样时钟信号SSC用作通过数据驱动器DD锁存图像数据的采样时钟和用于确定数据驱动器DD的驱动频率。源极输出使能信号SOE用于将源极采样时钟信号SSC锁存的图像数据传输至适当的像素。源极起始脉冲信号SSP是表示在一个水平周期之内开始锁存或采样图像数据的信号。当显示器是LCD显示器时,数据控制信号DCS还可包括极性反转信号,所述极性反转信号用于反转来自数据驱动器DD的数据电压Vdata的极性。

[0067] 此外,可在运行用于操作显示器100的各种软件时使用时序控制器TC。例如,时序控制器可配置成执行与显示器100上的图像(例如,文本、图片、视频等)显示相关的代码,时序控制器TC可配置成运行测试软件(例如,在制造过程中使用的代码,用于支持显示器100与测试设备之间的互动),时序控制器TC可配置成能够运行使时序控制器TC调整操作设置的代码(例如,在诸如非易失性存储器之类的控制电路中的控制器中存储校准数据或其他设置),等等。

[0068] 如将在下面更详细描述,时序控制器TC还可配置成调整显示区域100的至少一部分的帧速率。在这点上,时序控制器TC可给耦接至数据驱动器DD和/或栅极驱动器GD的开关电路提供低刷新率信号LRR,以能够调整提供至显示区域中的像素电路的信号(例如,扫描信号、发光信号、数据信号)的频率。

[0069] 在一些实施方式中,可通过系统SYS控制LRR信号的输出。系统SYS可配置成分析图像数据并针对适当的驱动电路控制LRR信号的状态。在一些情形中,提供至系统SYS的图像数据可包括在产生LRR信号时能够被系统SYS使用的各种数据。可提供至系统SYS的信息的非限制性例子包括:表示图像数据类型的信息、表示要被施加调整的帧速率的图像内容的尺寸和位置的信息、以及表示适当的帧速率的信息。

[0070] 可通过各种其他方式触发低刷新率信号LRR从时序控制器TC的输出。例如,如果显示器100用在提供能够以低帧速率显示图像内容的特定模式(例如,在屏幕上显示时间的模式、显示静态用户界面的模式等)的装置中,则在装置进入这种模式时,可将低刷新率信号LRR设为高状态。同样,从这种低帧速率模式退出时可将低刷新率信号LRR设定为返回低状态。可通过系统SYS或时序控制器TC中执行的软件控制低帧速率模式的触发。还可通过经由触摸界面和/或物理按钮发送的用户指令来触发。

[0071] 数据驱动器

[0072] 如所述的,数据驱动器DD从时序控制器TC接收数字图像数据。数据驱动器DD可配置成响应于来自时序控制器TC的数据控制信号DCS,将数字图像数据转换为伽马校正电压,以产生数据电压Vdata。然后,数据驱动器DD可与来自栅极驱动器GD的栅极控制信号GCS同步地将数据电压Vdata提供至显示器100的数据线DL。如将在下面更详细描述,在一些实施方式中,数据驱动器DD可配置成响应于来自时序控制器TC的低刷新率信号LRR,以限制的帧速率输出数据电压Vdata。

[0073] 栅极驱动器

[0074] 栅极驱动器GD响应于从时序控制器TC输入的栅极控制信号GCS控制像素中TFT的导通/关断,并且使得从数据驱动器DD施加的数据电压Vdata施加至适当的像素电路。为此,栅极驱动器GD按顺序输出栅极信号(例如,扫描信号、发光信号)并将栅极信号按顺序施加至栅极线GL。当栅极信号被提供在一栅极线GL上时,数据电压Vdata可被施加至与该特定栅极线GL连接的像素电路的子像素R、G和B(或W、R、G和B)。如在将下面更详细描述,在一些实施方式中,栅极驱动器GD可配置成响应于从时序控制器TC接收低刷新率信号LRR,暂停在某些栅极线上发送栅极信号。

[0075] 像素

[0076] 示例性显示器100的数据线DL和栅极线GL在有源区域中彼此交叉,并且在数据线DL和栅极线GL的交叉部分处可形成每个像素电路。像素可由液晶显示(LCD)组件、有机发光二极管(OLED)组件或其他合适的显示像素结构形成。这样,实现像素电路的TFT和电容器的构造可根据显示组件的类型以及用于激活像素的驱动方法而变化。

[0077] 每个像素可包括用于显示红色的红色子像素R、用于显示绿色的绿色子像素G、以及用于显示蓝色的蓝色子像素B。应当注意,有源区域中子像素的布置没有特别限制。此外,在一些实施方式中,显示器100中的至少一些像素可采用白色像素或白色子像素,如图1中所示。

[0078] 假设图1中的显示器100是OLED显示器,显示器100的每个像素可包括:至少一个开关TFT、驱动TFT、有机发光二极管、以及至少一个电容器。每个像素可通过开关TFT连接至数据线DL和栅极线GL,使得每个像素通过数据线DL从数据驱动器DD接收数据电压Vdata并通过栅极线GL从栅极驱动器GD接收栅极信号。在一些实施方式中,显示器100可包括发光驱动

器ED(其可以是栅极驱动器GD的一部分),发光驱动器ED给每个像素提供发光信号EM。每个像素根据流到有机发光二极管的电流而发光,流到有机发光二极管的电流是由开关TFT和驱动TFT控制的。显示器100可实现为底部发光结构、顶部发光结构或双侧发光(即,顶部和底部)结构。

[0079] OLED像素的均匀驱动是不容易的。难以均匀驱动显示器中的OLED像素主要在于以下几点:(1)OLED依赖于电流发光、(2)较大的TFT尺寸具有高的栅极-漏极电容(C_{gd})和栅极-源极电容(C_{gs})、以及(3)像素电路中TFT的阈值电压和迁移率变化。此外,TFT的尺寸和载流子迁移率一般是成比例的,但TFT的数量及其尺寸受像素区域的尺寸限制。因此,TFT的迁移率可能受TFT底板上供像素电路和/或驱动电路之用的空间限制。通过仅使用单一类型TFT的TFT底板解决这些问题是极其困难的。

[0080] 基于LTPS TFT的驱动电路和基于氧化物TFT的像素电路

[0081] 图2是根据一实施方式的在同一TFT底板110上采用两种不同类型的TFT的示例性显示器的示意图。在该例子中,像素电路由氧化物TFT实现,而形成在非显示区域中的驱动电路(即,栅极驱动器GD)由LTPS TFT实现。如所述的,诸如缓冲器、(解)多路复用器、源极驱动器、开关电路之类的其他驱动电路可在TFT底板110的非显示区域中由LTPS TFT实现。

[0082] 因此,在TFT底板的设计中可融合氧化物TFT和LTPS TFT二者的优点。如上所述,由于晶粒尺寸和晶界变化的缘故,LTPS TFT的初始 V_{th} 和迁移率发生变化。与此相对,氧化物TFT的初始 V_{th} 在TFT底板110内可以是大致均匀的。因此,通过由氧化物TFT实现像素电路可获得驱动TFT和/或开关TFT的均匀 V_{th} 。这样,甚至在大尺寸的TFT底板中,由氧化物TFT实现的像素电路会明显少地遭受到在基于LTPS TFT的底板中表现出的像素与像素之间阈值电压变化的困扰。

[0083] 通过由LTPS TFT实现的栅极驱动器GD,可以以比驱动电路由氧化物TFT实现的情形更高的时钟速率给像素电路提供信号。TFT底板的留作驱动电路之用的区域可以足够小,以在驱动电路的LTPS TFT之间获得充分均匀的阈值电压。

[0084] TFT基板内空间的有效利用是使用氧化物TFT实现的像素电路和LTPS TFT实现的驱动电路的TFT底板110赋予的再一个优点。尽管单个氧化物TFT的尺寸可能比LTPS TFT的尺寸大,但在有源区域中氧化物TFT的均匀阈值电压消除了对复杂补偿电路的需求,而在LTPS TFT实现的像素电路中通常需要复杂的补偿电路。

[0085] 因为可消除这种补偿电路,所以可简化像素电路的设计并且可减小像素的尺寸。此外,由于氧化物TFT的低漏电流特性,可减小在每个像素中需要形成的电容器的尺寸。TFT总数和电容器尺寸的减小可减小像素电路的整体尺寸。因此,因为可在有限的空间内提供高分辨率显示器,所以这可有利地用于现代显示器,诸如超高清显示器。

[0086] 因为减小了电容器的复杂度和尺寸,所以可增加像素内光透射区域的尺寸,光透射区域的尺寸对于透明显示器来说是非常关键的。由于TFT总数和电容器尺寸的减小意味着在像素内存在较少的外部光反射部分,所以由于这种TFT底板设计,可提高显示质量。

[0087] TFT底板110的非显示区域通常被覆盖在显示器100周围的遮蔽物(例如边框)下方。理想的是使TFT底板110的非显示区域最小化。可通过使栅极驱动器GD中的电路复杂度(例如,晶体管总数)最小化来将非显示区域的尺寸最小化。如上面简要描述的,LTPS TFT的迁移率(μ)比氧化物TFT的迁移率高几倍。这样,甚至当LTPS TFT被制造为比氧化物TFT小几

倍时, LTPS TFT性能仍比氧化物TFT好。因而, LTPS TFT的相对小尺寸在TFT底板110的非显示区域中提供了密集的驱动电路, 由此减小了显示器100的需要被边框覆盖的部分。此外, 因为LTPS TFT具有低的导通电阻(on-resistance), 所以与整个TFT底板由氧化物TFT形成的情形相比, 可以实现更高功效的操作。

[0088] 在制造LTPS TFT时, 可执行多晶硅半导体层的氢化。然而, 氧化物半导体层, 例如氧化In-Ga-Zn半导体层可能受氢不利影响。在形成TFT底板之后TFT特性的变化可能导致各种问题。尽管如此, 本实施方式的TFT底板设计将具有LTPS TFT的TFT基板区域与具有氧化物TFT的区域分开, 由此消除对厚重的屏障层的需求, 并简化在同一基板上制造两种类型的TFT的工艺。

[0089] 像素电路中的氧化物TFT和LTPS TFT

[0090] 在一个实施方式中, 通过由各种类型的TFT实现像素电路来获得显示器更详细的优化。就是说, 基于其功能、操作条件和像素电路内的各种其他要求来仔细选择像素电路内单个TFT的类型。

[0091] 图3A-3C图解了采用多种类型TFT的OLED显示器的示例性像素电路的构造。图4A和4B图解了图3A-3C的像素电路的示例性操作。在该例子中, 显示器100的每个像素包括OLED以及像素电路300A, 每个像素电路300A分别包括驱动TFT DT、第一到第三开关TFT S1到S3、以及第一和第二电容器CS1和CS2。在本公开内容中该布置称为4T2C像素电路。

[0092] 示例性像素电路300A在按照提供至像素电路300A的多个栅极信号划分的多个时段, 即初始化时段t1、采样时段t2、编程时段t3以及发光时段t4中进行操作。

[0093] 第一开关TFT S1基于第一扫描信号SCAN1的状态导通或关断。第一开关TFT S1的导通使得数据线DL连接至第一节点N1, 第一节点N1连接至驱动TFT DT的栅极。在初始化时段t1和采样时段t2期间, 高电平的第一扫描信号SCAN1被提供至第一开关TFT S1, 以导通第一开关TFT S1。在编程时段t3期间第一开关TFT S1也被提供高电平的第一扫描信号SCAN1。在初始化时段t1和采样时段t2期间, 数据线DL供给基准电压Vref, 基准电压Vref经由第一开关TFT S1被提供给第一节点N1。在编程时段t3期间, 数据线DL提供数据电压Vdata, 使得开关TFT S1将数据电压Vdata供给至第一节点N1。

[0094] 第二开关TFT S2基于第二扫描信号SCAN2的状态导通或关断。在初始化时段t1期间, 第二开关TFT S2导通, 使得初始化电压Vinit被提供至第二节点N2, 第二节点N2连接至驱动TFT DT的源极。

[0095] 第三开关TFT S3基于发光信号EM的状态导通或关断。第三开关TFT S3可配置成在采样时段t2和发光时段t4期间将来自Vdd供给线的电压Vdd提供至驱动TFT DT的漏极。

[0096] OLED具有接收高电位驱动电压Vdd的一端和接收低电位驱动电压Vss的另一端。OLED通过在两端之间流动的电流而发光。驱动TFT DT与OLED一起串联连接在Vdd供给线与Vss供给线之间。驱动TFT DT根据驱动TFT DT的栅极与源极之间的电压差控制OLED中流动的电流。在发光时段t4中, 驱动TFT DT将驱动电流Ioled供给至OLED。

[0097] 在该示例性像素电路中, 第一电容器CS1连接在第一节点N1与第二节点N2之间。第一电容器CS1在采样时段t2中存储驱动TFT DT的阈值电压(Vth)。第二电容器CS2连接在Vdd供给线与第二节点N2之间。第二电容器CS2串联至第一电容器CS1, 由此减小第一电容器CS1的电容比。像素电路内第一电容器CS1的电容比减小使得在编程时段t3期间施加至第一节

点N1的数据电压Vdata得到更有效的利用。对于同一数据电压Vdata,第二电容器CS2提高了OLED的亮度。

[0098] 如图3B中所示,第二电容器CS2可连接在Vinit供给线与第二节点N2之间。可选择地,如图3C中所示,第二电容器CS2可连接在Vss供给线与第二节点N2之间。图4A-4B中所示的示例性操作可应用于图3A-3C中所示的所有示例性像素电路。

[0099] 第一开关TFT S1和第二开关TFT S2在初始化时段t1中导通。然后,基准电压Vref经由第一开关TFT S1被供给至第一节点N1。初始化电压Vinit被供给至第二节点N2。结果,像素被初始化。

[0100] 随后,在采样时段t2中,第一开关TFT S1和第三开关TFT S3导通。第一节点N1保持基准电压Vref。在驱动TFT DT中,在其漏极由于高电平电压VDD而浮置的状态下,电流流向源极。当驱动TFT DT的源极电压等于“ $V_{ref}-V_{th}$ ”时,驱动TFT DT关断。在此,“ V_{th} ”表示驱动TFT DT的阈值电压。

[0101] 在编程时段t3中,第一开关TFT S1导通,并且数据电压Vdata经由第一开关TFT S1被供给至第一节点N1。结果,由于像素电路内的耦合现象,第二节点N2的电压变为“ $V_{ref}-V_{th}+C'(V_{data}-V_{ref})$ ”,这是由第一电容器CS1和第二电容器CS2的串联连接导致的电压分布引起的。在此,“C”表示“ $CS1/(CS1+CS2+C'_{oled})$ ”。“ C'_{oled} ”表示OLED的电容。

[0102] 在发光时段t4中,第三开关TFT S3导通。然后,高电平电压VDD经由第三开关TFT S3被施加至驱动TFT DT的漏极。结果,驱动TFT DT供给驱动电流。在该构造中,从驱动TFT DT供给至OLED的驱动电流可由下面的方程式表示: $1/2 \times K(V_{data}-V_{ref}-C'(V_{data}-V_{ref}))^2$ 。在此,“K”表示根据驱动TFT DT的迁移率和驱动TFT DT的寄生电容确定的常数。

[0103] 从上面的方程式可以看出,图3A、图3B和3C的示例性像素电路中采用的第三开关TFT S3通过来自Vdd供给线的电压Vdd抑制驱动TFT DT在编程时段t3期间导通。此外,像素电路采用电容器CS1和电容器CS2来满足能够为像素电路提供理想的电压保持率(例如,电压保持率>99%)的电容大小。该构造可减小从第一开关TFT S1泄露的电流,使得驱动TFT DT栅极处的电压得到保持。驱动TFT DT的栅极处稳定的电压使得在编程时段t3期间的数据电压Vdata得到更有效的利用。

[0104] 这样,OLED的驱动电流不受驱动TFT DT的阈值电压和高电平电压Vdd的影响。上面描述的像素电路的构造补偿了像素中驱动TFT之间的 V_{th} 差异以及高电平电压Vdd的压降。因而,减小了不希望的显示非均匀性。此外,通过调整在发光时段t4的起始点处从低状态转变为高状态的发光信号EM的上升时间,可补偿驱动TFT DT的迁移率偏差。

[0105] 尽管基板上的所有TFT共同地操作来控制OLED的光发射,但每一个TFT如上所述起不同的作用。这样,即使在像素电路内,实现像素电路的TFT彼此之间具有不同的操作条件和要求。而且,包含显示器的装置可能具有各种要求,诸如最低视觉质量(例如,亮度、均匀性)、功率效率、更高的像素密度、非显示/有源区域的尺寸等。根据装置,一些要求可能比其他要求更重要。即使添加本公开内容的示例性像素电路300A、300B和300C中的第三开关TFT S3以及串联分布的电容器CS1/CS2,通过使用单一类型TFT的TFT底板来满足前述要求中的一个以上要求仍是困难的任务。

[0106] 例如,专门采用氧化物TFT的TFT底板可在图3A-3C的像素电路中提供最小的漏电流。然而,由于电流持续流动较长的时间导致的偏压应力,在氧化物TFT中经常发生 V_{th} 的永

久性偏移。在上述的示例性4T2C像素电路的操作中,基于发光信号EM操作的第三开关TFT S3比像素电路的其他TFT处于“开启”状态的时间更长。在这种操作条件下,第三开关TFT S3的稳定性会立刻劣化。

[0107] 因此,可由LTPS TFT和氧化物TFT的组合实现像素电路。在一个实施方式中,LTPS TFT用于第三开关TFT S3,而氧化物TFT用于像素电路中的其他TFT。由LTPS TFT制成的第三开关TFT S3在操作过程中较小地遭受由偏压应力导致的 V_{th} 偏移,使得能够更稳定和精确地控制第三开关TFT S3。由于氧化物TFT出色的关断电流特性,连接至电容器CS1和CS2的第一开关TFT S1和第二开关TFT S2可将像素电路中的漏电流最小化,由此在操作像素电路时进一步提高数据电压 V_{data} 的效率。

[0108] 用于去除反相器的EM开关TFT(PMOS LTPS)

[0109] 第三开关TFT S3可以是N型LTPS TFT或P型LTPS TFT。在第三开关TFT S3使用N型LTPS TFT的情形中,栅极驱动器GD需要专门用于给第三开关TFT S3提供低电压发光信号的反相电路。图5A是图解由六个TFT实现的示例性反相电路510的示意图。从图5A可以看出,在TFT底板110的非显示区域中实现驱动电路时TFT的数量增长相当大。这样,当对TFT底板尺寸有要求时,第三开关TFT S3使用N型LTPS TFT可能不是最佳方案。此外,驱动反相电路510需要时钟信号CLK是再一个限制,这可能使显示器100的操作中的各种其他信号的时序要求变得复杂。此外,增加的TFT和时钟信号将导致更多的功耗。

[0110] 因此,在一个实施方式中,如图5B中所示,P型LTPS TFT可用于第三开关TFT S3,而N型氧化物TFT用于第一开关TFT S1、第二开关TFT S2和驱动TFT DT。图5C是操作图5B中所述的示例性像素电路520的时序图。在该设置中,第三开关TFT S3可由高电平发光信号控制,并且第三开关TFT S3配置成在发光信号EM处于低电平状态的发光时段 t_4 期间将来自 V_{dd} 供给线的电压 V_{dd} 提供至驱动TFT DT的漏极。换句话说,不需要将发光信号反相至第三开关TFT S3的栅极。这允许去除反相电路510,由此减小TFT底板110的非显示区域中的驱动电路的尺寸,如图5D中所示。假设如图5A中所示由六个LTPS TFT实现反相电路,则通过去除反相电路510能够空出大约265 μm 的非显示区域。反相电路510的去除还意味着时钟信号的去除,导致简单且更具功效的驱动。

[0111] 像素电路中氧化物TFT和LTPS TFT的其他示例性应用

[0112] 像素电路中LTPS TFT和氧化物TFT的各种其他组合应用是可能的。类似于第三开关TFT S3,比各个电路的其他TFT更可能经历偏压应力的像素电路的一个或多个TFT和/或驱动电路(例如,栅极驱动器GD、多路复用器等)的一个或多个TFT可选择性地由LTPS TFT形成。此外,连接至电容器CS1和/或CS2的开关TFT可选择性地由氧化物TFT形成,以减小漏电流。例如,第一开关TFT S1和第二开关TFT S2可由氧化物TFT形成,而驱动TFT DT和第三开关TFT S3由LTPS TFT形成。此外,电路内需要反相的栅极信号来进行操作的TFT可使用P型LTPS TFT。

[0113] 图6A和6B图解了示例性5T1C像素电路之间的对比,其中一个像素电路完全由N型氧化物TFT实现,另一个像素电路由N型氧化物TFT和P型LTPS TFT的组合实现。参照图6A,在完全由N型氧化物TFT实现的像素电路中,其栅极电极连接至第二扫描线(SCAN2)和发光信号线EM的开关TFT配置成在操作像素电路的大部分时间中处于“开启”。如上所述,这些开关TFT很可能受正的偏压温度应力(bias temperature stress)的影响,导致永久性 V_{th} 偏移。

如图6B中所示,这些TFT可由P型LTPS TFT形成,使得它们能够在操作过程中更好地承受偏压应力。通过在5T1C像素电路中组合使用P型LTPS TFT和N型氧化物TFT,可获得一些额外的优点,其包括更简化的栅极驱动器GD和驱动方法以及更低的漏电流和功耗。

[0114] 用于驱动TFT的LTPS TFT和氧化物TFT的组合

[0115] 在上面所述的例子中,LTPS TFT或氧化物TFT被选择性地用于电路的特定TFT。然而,在一些实施方式中,可共同地使用LTPS TFT和氧化物TFT,以增强电路中TFT的功能性。例如,当氧化物TFT用作像素电路中的驱动TFT时,氧化物TFT的低载流子迁移率(与LTPS TFT相比)成为OLED实现高亮度的瓶颈。另一方面,氧化物TFT的低迁移率使得其便于在OLED的低亮度级别处表现宽范围的灰度级。相比之下,当LTPS TFT用作像素电路中的驱动TFT时,LTPS TFT的高电子迁移率使得其易于实现高亮度。由于高电子迁移率,LTPS TFT对于电压变化更敏感,因而需要精确的电压控制来在高亮度级别处产生灰度级。

[0116] 因此,在一个实施方式中,像素电路中的驱动TFT由如图7中所示并联连接的氧化物TFT和LTPS TFT实现。在图表(A)中,基于LTPS的驱动TFT DT用于表现第一灰度级和第二灰度级所需的电流分别由I1和I2标示。用于自第一灰度级起表现第二灰度级的数据电压Vdata的变化量由 $\Delta V1$ 标示。氧化物TFT的栅极和LTPS TFT的栅极连接至同一栅极线。此外,如图表(B)中所示,该例子中LTPS TFT的 V_{th} 配置成使得LTPS TFT在高亮度级别(即,高 I_{oled})中被激活。因此,LTPS TFT有利地配置成显示高灰度级。在该构造中,如图表(C)中所示,用于在低亮度级别(即,低 I_{oled})表现灰度级差异所需的数据电压Vdata的变化量变大,这使得便于在低亮度级别和高亮度级别以宽范围的灰度级控制像素电路。

[0117] 换句话说,用作驱动薄膜晶体管且并联连接的氧化物TFT和LTPS TFT同时接收驱动电压,因为它们与同一栅极线连接。因此,OLED装置在低亮度范围中表现出氧化物TFT的特性,而在高亮度范围中表现出LTPS TFT的特性,使得OLED装置可呈现整个色调范围。

[0118] P型LTPS TFT和N型氧化物TFT在驱动电路中的组合使用

[0119] 如上所述,实现在TFT底板110的非显示区域上的驱动电路也可由LTPS TFT和氧化物TFT的组合形成。可在驱动电路中使用氧化物TFT和LTPS TFT的组合的一个例子是反相电路(例如,反相电路510)。如前面解释的,通过仅使用一个类型的TFT,需要相当大数量的TFT来实现反相电路。如图8中所示,通过使用N型氧化物TFT和P型LTPS TFT的组合,可仅由两个TFT实现反相电路。

[0120] 当使用反相的发光信号控制像素电路的N型开关TFT(N型氧化物TFT或N型LTPS TFT)时,简化的反相电路810是特别有用的。通过由连接至栅极线($R=14k\Omega$, $C=30pF$)的P型LTPS TFT($W/L=90\mu/6.5\mu+6.5\mu$)和N型氧化物TFT($W/L=450\mu/6.5\mu$)实现的反相电路,可期望实现 $0.68\mu s$ 的 t_R (上升时间)和 $2.4881\mu s$ 的 t_F (下降时间)。

[0121] 在实现于TFT底板110的非显示区域上的驱动电路中使用P型LTPS TFT和N型氧化物TFT的组合的另一个例子是多路复用器,多路复用器连接至数据驱动器DD,用于控制数据电压Vdata。例如,连接至数据驱动器DD的多路复用器可由多个N型氧化物TFT和多个P型LTPS TFT实现,其中一对每一类型的TFT共享栅极线和数据线。N型氧化物TFT和P型LTPS TFT基于来自栅极线的信号的电平交替操作。数据驱动器DD可配置成根据栅极线信号的时序经由数据线DL提供适当的数据电压Vdata,使得适当的一对TFT被供给数据电压Vdata。在该构造中,数据线DL的数量可减少一半。连接至多路复用器的栅极线GL的数量也可减少一

半。

[0122] 氧化物TFT和LTPS TFT的栅极共享

[0123] 当制造彼此靠近的氧化物TFT和LTPS TFT时,可在顶栅LTPS TFT上方形成底栅氧化物TFT,使得该对TFT之间的栅极电极在两个TFT之间共享。图9中图解了使氧化物TFT和LTPS TFT重叠的示例性构造。该结构减小了TFT底板的非显示区域中的多路复用器的尺寸,这可减小显示器的边框尺寸。

[0124] 多类型TFT 900的LTPS TFT 930包括有源层931、栅极电极932、源极电极933和漏极电极934。具体地说,在形成于基板910上的缓冲层921上形成LTPS TFT 930的有源层931,在LTPS TFT 930的有源层931上形成第一绝缘层922,在第一绝缘层922上形成LTPS TFT 930的栅极电极932,在LTPS TFT 930的栅极电极932上形成第二绝缘层923和第三绝缘层924,LTPS TFT 930的源极电极933和漏极电极934经由穿过第一到第三绝缘层922到924形成的各个接触孔与LTPS TFT 930的有源层931接触。因此,LTPS TFT 930是其中自基板910起有源层931、栅极电极932、源极电极933和漏极电极934按该顺序彼此堆叠的共平面薄膜晶体管。第一绝缘层922充当LTPS TFT 930中的栅极绝缘层,第二绝缘层923和第三绝缘层924充当LTPS TFT 930中的层间绝缘层。

[0125] LTPS TFT 930的有源层931可具有与源极电极933接触的源极区域、与漏极电极934接触的漏极区域、以及位于源极区域与漏极区域之间的沟道区域,在沟道区域中形成沟道。在有源层931的源极区域和漏极区域中,可掺杂n型杂质或p型杂质,LTPS TFT 930优选可以是p型薄膜晶体管。

[0126] 多类型TFT 900的氧化物TFT 940包括有源层941、栅极电极942、源极电极943和漏极电极944。具体地说,在形成于基板910上的第一绝缘层922上形成氧化物TFT 940的栅极电极942,在氧化物TFT 940的栅极电极942上形成第二绝缘层923,在第二绝缘层923上形成氧化物TFT 940的有源层941,在氧化物TFT 940的有源层941上形成第三绝缘层924,氧化物TFT 940的源极电极943和漏极电极944经由形成在第三绝缘层924中的各个接触孔与氧化物TFT 940的有源层941接触。因此,氧化物TFT 940是其中自基板910起栅极电极942、有源层941、源极电极943和漏极电极944按该顺序彼此堆叠的底栅薄膜晶体管。氧化物TFT 940可以是n型薄膜晶体管。第二绝缘层923充当氧化物TFT 940中的栅极绝缘层,第三绝缘层924充当氧化物TFT 940中的蚀刻阻止层。因此,优点在于,第二绝缘层923充当LTPS TFT 930中的层间绝缘层,同时其还充当氧化物TFT 940中的栅极绝缘层。

[0127] 氧化物TFT 940的有源层941可由氧化物半体制成。氧化物TFT 940的有源层941可由各种金属氧化物制成,金属氧化物包括:诸如氧化铟-锡-镓-锌(InSnGaZnO)基材料的四元金属氧化物;诸如氧化铟-镓-锌(InGaZnO)基材料、氧化铟-锡-锌(InSnZnO)基材料、氧化铟-铝-锌(InAlZnO)基材料、氧化铟-铪-锌(InHfZnO)基材料、氧化锡-镓-锌(SnGaZnO)基材料、氧化铝-镓-锌(AlGaZnO)基材料和氧化锡-铝-锌(SnAlZnO)基材料的三元金属氧化物;诸如氧化铟-锌(InZnO)基材料、氧化锡-锌(SnZnO)基材料、氧化铝-锌(AlZnO)基材料、氧化锌-镁(ZnMgO)基材料、氧化锡-镁(SnMgO)基材料、氧化铟-镁(InMgO)基材料和氧化铟-镓(InGaO)基材料的二元金属氧化物;以及诸如氧化铟(InO)基材料、氧化锡(SnO)基材料和氧化锌(ZnO)基材料的单金属氧化物。上面列出的氧化物半导体材料中包含的元素之间的组成比率不限于特定值,而是可以进行各种选择。

[0128] 参照图9,LTPS TFT 930和氧化物TFT 940共享栅极线。LTPS TFT 930和氧化物TFT 940共享从同一栅极线分支出的同一栅极电极932和942。就是说,LTPS TFT 930的栅极电极932与氧化物TFT 940的栅极电极942相同。换句话说,LTPS TFT 930的栅极电极932还充当氧化物TFT 940的栅极电极942。

[0129] LTPS TFT 930和氧化物TFT 940共享源极电极933和943以及漏极电极934和944。就是说,LTPS TFT 930的源极电极933与氧化物TFT 940的源极电极943相同,且LTPS TFT 930的漏极电极934与氧化物TFT 940的漏极电极944相同。因此,LTPS TFT 930的源极电极933还充当氧化物TFT 940的源极电极943,且LTPS TFT 930的漏极电极934还充当氧化物TFT 940的漏极电极944。

[0130] 为了使用同一栅极电极形成两个薄膜晶体管,多类型TFT 900通过垂直堆叠共享同一栅极线的LTPS TFT 930和氧化物TFT 940而具有双层结构。就是说,如图9中所示,多类型TFT 900具有氧化物TFT 940和LTPS TFT 930彼此重叠,即氧化物TFT 940设置在LTPS TFT 930上的结构。除了栅极电极932和942以外,LTPS TFT 930和氧化物TFT 940还可共享源极电极933和943以及漏极电极934和944。

[0131] 具体地说,参照图9,在缓冲层921上形成LTPS TFT 930的有源层931,在LTPS TFT 930的有源层931上形成第一绝缘层922,在第一绝缘层922上形成LTPS TFT 930和氧化物TFT 940二者的栅极电极932和942,在LTPS TFT 930和氧化物TFT 940二者的栅极电极932和942上形成第二绝缘层923,在第二绝缘层923上形成氧化物TFT 940的有源层941,在氧化物TFT 940的有源层941上形成第三绝缘层924,在第三绝缘层924上形成LTPS TFT 930和氧化物TFT 940二者的源极电极933和943以及漏极电极934和944。

[0132] 多类型TFT 900的双层结构具有其中氧化物TFT 940的沟道区域和LTPS TFT 930的沟道区域彼此重叠的特点。参照图9,LTPS TFT 930的有源层931、氧化物薄膜晶体管940的有源层941、以及LTPS TFT 930和氧化物TFT 940的栅极电极932和942彼此重叠。薄膜晶体管的沟道区域被定义为有源层和栅极电极彼此重叠的区域。因此,因为LTPS TFT 930的有源层931和氧化物TFT 940的有源层941彼此重叠,并且LTPS TFT 930和氧化物TFT 940的栅极电极932和942设置在LTPS TFT 930的有源层931与氧化物TFT 940的有源层941之间,所以氧化物TFT 940的沟道区域和LTPS TFT 930的沟道区域彼此重叠。此外,氧化物TFT 940的沟道区域的长度 L 可等于LTPS TFT 930的沟道区域的长度 L ,并且在平面上,氧化物TFT 940的沟道区域的面积可等于LTPS TFT 930的沟道区域的面积。

[0133] 根据本公开内容实施方式的多类型TFT 900具有LTPS TFT 930和氧化物TFT 940彼此堆叠的双层结构,使得LTPS TFT 930和氧化物TFT 940共享栅极线,由此使由栅极线以及用于形成薄膜晶体管的沟道区域的栅极电极932和942所占据的面积最小化。

[0134] 在根据本公开内容实施方式的其中LTPS TFT 930和氧化物TFT 940彼此堆叠的多类型TFT 900的双层结构中,LTPS TFT 930可用作p型薄膜晶体管,而氧化物TFT 940可用作n型薄膜晶体管。这是能够实现的,因为一旦通过掺杂p型杂质的掺杂工艺将LTPS TFT 930形成成为p型薄膜晶体管,氧化物TFT 940就可形成成为n型薄膜晶体管,而不需要额外的掺杂工艺。因而,可有利地设计出紧凑的反相器电路,所述反相器电路是n型薄膜晶体管和p型薄膜晶体管的组合。

[0135] 尽管图9中未示出,但氧化物TFT 940的源极电极943和LTPS TFT 930的源极电极

933可经由同一接触孔电连接,并且氧化物TFT 940的漏极电极944和LTPS TFT 930的漏极电极934可经由同一接触孔电连接。

[0136] 在制造TFT时,TFT的有源层通常被一个或多个钝化层(例如,缓冲层、G11、ILD)覆盖。例如,由氮化硅(SiN_x)和/或氧化硅(SiO_2)形成的层间介电(ILD)层可覆盖有源层。在LTPS TFT的制造过程中在将多晶硅半导体氢化时可使用这种钝化层。然而,氢离子易于不利地使氧化物半导体的阈值电压偏移。因此,氧化物TFT 940对于背沟道一侧的氢离子的影响非常敏感,这对于制造显示器来说是特别重要的。

[0137] 由于该原因,尤其是在氧化物TFT 940形成在LTPS TFT 930上的本公开内容的实施方式中,可使用各种构造使到达氧化物半导体层的氢离子最小化。因此,在本公开内容的一些实施方式中,可在LTPS TFT 930的多晶硅半导体下方使用具有较高氢含量的钝化层,并且LTPS TFT 930的栅极金属可配置成遮蔽氧化物半导体层的至少沟道部分。在将多晶硅半导体层氢化时可使用位于多晶硅半导体层下方的具有较高氢含量的钝化层。位于多晶硅半导体上侧的钝化层可由具有较低氢含量的材料,诸如 SiO_2 形成。在此,较低氢含量钝化层的厚度可形成为等于或大于具有较高氢含量的钝化层的厚度。例如,对于2000埃的 SiN_x 层来说,可形成至少2000埃的 SiO_2 层。此外,遮蔽金属可设置成连接至 V_{ref} 或VDD,使得氧化物半导体不受来自其下方的层的移动电荷影响。

[0138] 在一些实施方式中,可在具有较高氢含量的钝化层与氧化物半导体层之间形成能够阻挡氢的一个或多个金属氧化物层(例如, Al_2O_3 、 Ta_xO_y 、其他金属氧化物)。可在多晶硅半导体层的氢化之后形成这些氢阻挡层,并且可在形成氢阻挡层之后形成氧化物半导体层。

[0139] 用于驱动TFT的LTPS TFT和氧化物TFT的组合

[0140] 图10是图解根据本公开内容实施方式的具有多类型薄膜晶体管的OLED装置的示意性电路图。在OLED装置1000的各种电路结构之中,图10显示了其中使用驱动薄膜晶体管1050、开关薄膜晶体管900和存储电容器1060的2T1C结构,但OLED装置1000的电路结构不限于2T1C结构。

[0141] 根据本公开内容实施方式的OLED装置1000包括形成在器件区域(或元件区域)中的多类型TFT 900以及形成在发光区域中的有机发光二极管1070。多类型TFT 900大致与图9中所示的多类型TFT 900相同,因而将不再对相同元件进行描述。

[0142] 参照图10,多类型TFT 900充当OLED装置1000的开关薄膜晶体管。多类型TFT 900的LTPS TFT 930和氧化物TFT 940共享同一扫描线,即栅极线,并且从同一数据线接收数据电压。多类型TFT 900的LTPS TFT 930和氧化物TFT 940均电连接至存储电容器960和驱动薄膜晶体管1050。

[0143] LTPS TFT和氧化物TFT的栅极共享的另一例子

[0144] 图11是图解根据本公开内容另一实施方式的多类型薄膜晶体管的示意性平面图。参照图11,多类型TFT 1100包括LTPS TFT 1130和氧化物TFT 1140。图11中所示的多类型TFT 1100大致与图9中所示的多类型TFT 900相同,不同之处在于:LTPS TFT 1130的源极电极1133与氧化物TFT 1140的源极电极1143分开,LTPS TFT 1130的漏极电极1134与氧化物TFT 1140的漏极电极1144分开,并且LTPS TFT 1130的有源层1131的形状和氧化物TFT 1140的有源层1141的形状不同于图9中所示的相应源层,因而将不再对相同元件进行描述。

[0145] 参照图11,LTPS TFT 1130和氧化物TFT 1140共享栅极线。LTPS TFT 1130和氧化物TFT 1140共享从同一栅极线分支出的同一栅极电极1132和1142。就是说,LTPS TFT 1130的栅极电极1132与氧化物TFT 1140的栅极电极1142相同。换句话说,LTPS TFT 1130的栅极电极1132还充当氧化物TFT 1140的栅极电极1142。

[0146] LTPS TFT 1130的源极电极1133和漏极电极1134分别与氧化物TFT 1140的源极电极1143和漏极电极1144电性分离。因此,多类型TFT 1100的LTPS TFT 1130和氧化物TFT 1140可作为独立的薄膜晶体管工作。

[0147] 参照图11,多类型TFT 1100可通过利用LTPS TFT 1130的有源层1131与氧化物TFT 1140的有源层1141之间的距离形成电容器。因此,可通过调整LTPS TFT 1130的有源层1131与氧化物TFT 1140的有源层1141之间的距离来将OLED装置的电容变为使得OLED装置的 I_{on} 与 I_{off} 的电流比得到满足的程度。尽管在沟道区域中可能稍微发生寄生电容,但这种电容分量可有利地用作电路构造所需的电容。

[0148] 下文中,将参照图12描述根据本公开内容另一实施方式的采用多类型TFT 1100的OLED装置。

[0149] 图12是用于图解根据本公开内容另一实施方式的具有多类型薄膜晶体管的OLED装置的示意性电路图。图12仅显示了OLED装置的各种电路构造之中的开关薄膜晶体管和复位薄膜晶体管。

[0150] 参照图12,多类型TFT 1100的LTPS TFT 1130和氧化物TFT 1140共享栅极线,但它们分别使用分开的源极电极1133和1143以及漏极电极1134和1144。因此,LTPS TFT 1130可作为开关薄膜晶体管来工作,而氧化物TFT 1140可作为复位薄膜晶体管来工作。因此,根据本公开内容另一实施方式的OLED装置可提高像素的开口率并可使器件区域(或元件区域)的面积最小化。

[0151] 在图12中,LTPS TFT 1130作为开关薄膜晶体管来工作,而氧化物TFT 1140作为复位薄膜晶体管来工作,然而,LTPS TFT 1130可作为复位薄膜晶体管来工作,而氧化物TFT 1140可作为开关薄膜晶体管来工作。

[0152] 刷新率可调的驱动方法

[0153] 如上面简要描述的,希望的是基于图像内容调整显示器的帧速率。对于显示器的至少一些部分降低帧速率可导致额外的功率节省,这是移动装置的最关键问题之一。在TFT底板上氧化物TFT和LTPS TFT的组合使用可有利于这种显示器。

[0154] 图13图解了可能由显示器100呈现的示例性屏幕,其中显示区域的一部分以低帧速率进行驱动。在该例子中,显示区域被划分为两部分,参照图13,显示出了下面两个部分:显示变化相对慢的图像内容(例如,当前时间)的低帧速率部分、以及显示变化相对快的图像内容(例如,电影)的快帧速率部分。在该例子中,显示区域的以秒呈现当前时间的第一部分可仅需要以每秒一帧进行刷新。

[0155] 然而,在常规显示器中,驱动电路会以预定频率按顺序给显示区域中的像素电路输出信号(例如,扫描信号、数据电压、发光信号等),使得整个显示器以固定的帧速率(例如,60、120、240Hz等)进行操作。在显示器以每秒60个帧进行操作时,在59个帧中供给至显示区域的第一部分中的像素电路的信号可能是浪费功率的,至少理论上是。

[0156] LRR下的数据驱动器操作

[0157] 因此,在一些实施方式中,根据要在显示器100上呈现的图像内容来控制从驱动电路至少之一提供至像素电路的信号频率。这可以通过给可由低刷新率信号LRR控制的栅极驱动器GD、数据驱动器DD或者栅极驱动器GD和数据驱动器DD二者增加开关电路来实现。

[0158] 在一个实施方式中,数据驱动器DD配置成从时序控制器TC接收低刷新率信号LRR,且控制图像内容的刷新率。例如,当图像内容是变化较快的图像内容(例如,视频)时,时序控制器TC给数据驱动器DD提供处于预定状态(例如,低状态)的低刷新率信号LRR,使得数据驱动器DD以预设正常刷新率处理图像数据。这意味着以正常刷新率输出数据电压Vdata。换句话说,在每一帧周期处理每个帧的图像数据。在这点上,当数据驱动器DD在正常刷新模式中操作时,数据驱动器DD将安装于其中的缓冲器保持在开启状态。

[0159] 另一方面,当图像数据是静止内容(或变化较慢的图像内容)时,时序控制器TC给数据驱动器DD提供预定状态(例如,高状态)的低刷新率信号LRR。在该情形中,数据驱动器DD以比正常刷新率低的刷新率处理图像数据。在低速刷新模式中,仅在预定的帧周期处理一帧的图像数据,使得以低刷新率输出数据电压Vdata。为此,数据驱动器DD可仅在特定帧周期将安装于其中的缓冲器保持在“开启”状态,并且在其余帧周期将缓冲器保持在“关闭”状态。通过关闭数据驱动器DD中的缓冲器,像素电路仅在每一特定帧周期被新的数据电压Vdata更新,这可降低显示器的功耗。

[0160] 图14是图解时序控制器TC、栅极驱动器GD和数据驱动器DD在正常刷新模式中的示例性操作的时序图。在正常刷新模式中,来自时序控制器TC的低刷新率信号LRR保持在低状态,使得耦接至数据驱动器DD的开关电路导通。栅极驱动器GD在每一帧周期按顺序输出栅极信号GS1到GSj,并且数据驱动器DD处理每一帧周期FR1到FR60的图像数据。假设一帧的长度为16.6ms,则从图14可以看出,每秒处理大约60个帧。就是说,数据驱动器DD以60Hz执行刷新操作。

[0161] 图15是用于描述时序控制器TC、栅极驱动器GD和数据驱动器DD在低速刷新模式中的操作的示图。在低速刷新模式中,来自时序控制器TC的低刷新率信号LRR在特定帧周期FR1、FR13、FR25、FR37和FR49保持在低状态,并且在其余周期FR2–FR12、FR14–FR24、FR26–FR36、FR38–FR48以及FR50–FR60保持高状态。因此,耦接至数据驱动器DD的开关电路在第2到第12帧周期FR2到FR12、第14到第24帧周期FR14到FR24、第26到第36帧周期FR26到FR36、第38到第48帧周期FR38到FR48、以及第50到第60帧周期FR50到FR60被低刷新率信号LRR关断。

[0162] 即使栅极驱动器GD在每一帧周期按顺序输出栅极信号GS1到GSj,但只有数据帧D–FR1、D–FR13、D–FR25、D–FR37和D–FR49中的图像数据在60个帧周期之中的相应帧周期FR1、FR13、FR25、FR37和FR49期间被处理。假设一帧的长度为16.6ms,则从图15可以看出,每秒处理大约5个帧。就是说,数据驱动器DD以5Hz执行刷新操作。

[0163] 参照图15,两个特定相邻帧周期之间的其余帧周期被设置成使得与该两个特定相邻帧周期之间的其余帧周期(例如,FR2–FR12)对应的时间(例如183.4ms)大于与该两个特定相邻帧周期中的一个特定帧周期(例如,FR1)对应的时间(例如,16.6ms)。

[0164] 在一些实施方式中,可在单个帧周期期间给耦接至数据驱动器DD的开关电路提供低刷新率信号LRR,使得仅显示器的一部分被新的数据电压Vdata更新。例如,可在栅极驱动器DD在某些栅极线上输出扫描信号的帧周期期间给耦接至数据驱动器DD的开关电路提供低刷新率信号LRR。例如,当栅极线GL10到GL100在选定的帧中输出扫描信号时,可给耦接至

数据驱动器DD的开关电路提供低刷新率信号LRR。在这些选定的帧中,数据驱动器DD不提供新的数据电压Vdata给连接至栅极线GL10到GL100的像素电路。在该构造中,显示区域的一部分(例如,连接至栅极线GL10到GL100的像素)可以以与显示区域的其余部分不同的频率被更新。

[0165] 尽管通过控制数据驱动器一侧上的开关电路可以实现仅显示区域的一部分在低刷新模式中运行,但其可能对时序控制器TC造成严重负载。这样,在一个实施方式中,给耦接至栅极驱动器GD的开关电路提供低刷新率信号LRR。更具体地说,如图16中所示,栅极驱动器GD包括形成移位寄存器的多几个级,并且栅极驱动器GD可耦接至所述多个级中的每个级或者所述多个级中的一些级。

[0166] 开关电路1300由一个或多个TFT实现,这些TFT中的至少一个TFT配置成接收LRR信号,以控制栅极信号向相应像素电路的输出。当低刷新率信号LRR为低时,栅极驱动器GD以预设的正常刷新率操作。就是说,对于每个帧来说,开关电路使来自栅极驱动器GD的栅极信号按顺序提供到所有栅极线[N]上。然而,当低刷新率信号LRR为高时,来自栅极驱动器GD的栅极信号到达一些栅极线或所有栅极线上的频率可受到限制。

[0167] 为了使整个显示区域在低刷新率模式下操作,可调整栅极起始脉冲信号的频率和/或栅极移位时钟GSC的频率,以降低显示器的像素电路被新数据电压Vdata更新的频率。为此,可使用可被低刷新率信号LRR控制的开关电路来使栅极起始脉冲信号在某些帧保持关闭。类似地,可使用可被低刷新率信号LRR控制的开关电路来使栅极移位时钟GSC保持关闭,以在每个移位寄存器的激活之间产生延迟。此外,开关电路可配置成基于低刷新率信号LRR,针对每个级控制栅极输出使能信号GOE。例如,当低刷新率信号LRR为高时,可将栅极输出使能信号GOE设为低,以使像素不被加载数据电压Vdata。

[0168] 不管如何使用开关电路1300实现低刷新率模式,在低刷新率模式下操作的像素电路在一个或多个帧中不被加载新的数据电压Vdata。未被加载数据电压Vdata的像素基于在供给有数据电压Vdata的先前帧中加载的数据电压Vdata而发出亮度。

[0169] 然而,上述通过低刷新率模式操作显示器对于采用单一类型TFT的TFT底板可能是行不通的。例如,像素电路内的驱动TFT DT在数据驱动器DD不处理数据的时段期间必须保持稳定的驱动电压。此外,在开关晶体管关断的同时驱动电压可能由于寄生电容而降低。

[0170] 如上所述,氧化物TFT具有出色的电压保持率。然而,用氧化物TFT感测Vth可能花费相当长的时间(例如,是LTPS TFT的7倍之多)。此外,使用氧化物TFT实现非显示区域中的驱动电路会增加边框尺寸。这样,完全通过使用氧化物TFT实现驱动电路可能在显示器100的正常刷新模式期间不会提供足够的驱动频率。然而,可通过使用由氧化物TFT和LTPS TFT的多类型组合实现的TFT底板来实现如本公开内容中所述的刷新率可调的驱动显示器100。

[0171] 在一实施方式中,在LTPS TFT用于驱动TFT DT的同时,连接至存储电容器的TFT由氧化物TFT形成,以使电容器的漏电流最小化。例如,第一开关TFT S1和第二开关TFT S2可由LTPS TFT形成,以使存储电容器C1和C2的漏电流最小化。此外,为了通过调整刷新率来操作显示器100而导通较长时间段的像素电路和/或驱动电路中的TFT可由LTPS TFT形成。例如,被发光信号EM控制的第三开关晶体管S3可由LTPS TFT形成。此外,LTPS TFT可用于实现耦接至栅极驱动器GD和/或数据驱动器DD的开关电路的TFT。特别是,被施加高状态低刷新率信号LRR的TFT可由LTPS TFT形成(例如,开关电路1300中的TFT T5i)。

[0172] 尽管针对优选的实施方式具体显示并描述了本公开内容,但本领域技术人员将理解,在不背离本公开内容的精神和范围的情况下,可在形式和细节上进行前述的和其他的变化。因此,本公开内容不限于描述和图示出的精确形式和细节,而是落入所附权利要求的范围内。尽管在OLED显示器的背景下描述了低刷新率驱动模式以及适合于这种驱动模式的TFT底板,但应当理解,本公开内容中公开的実施方式的类似TFT底板可用于实现低刷新率模式的液晶显示器(LCD)。

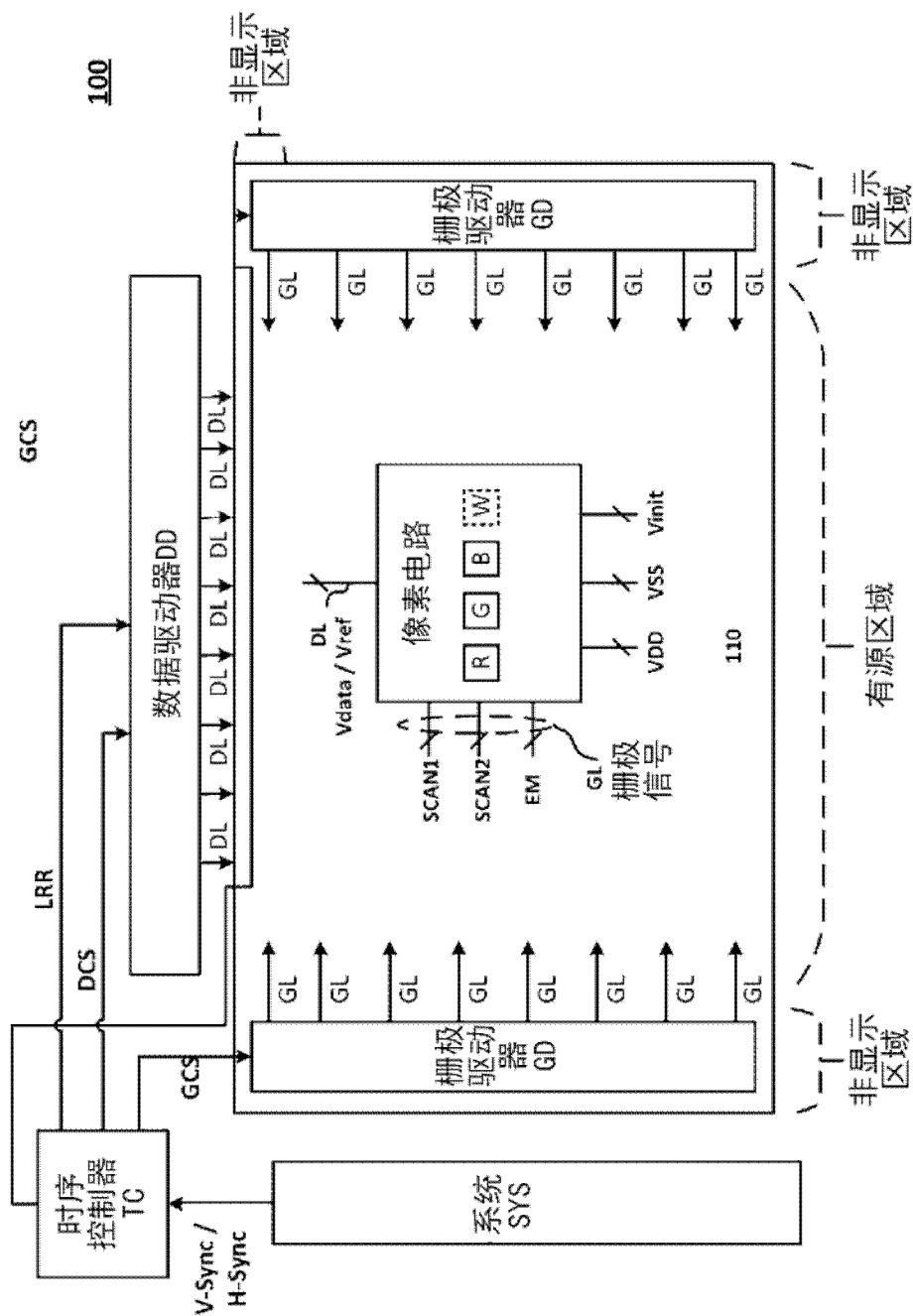


图1

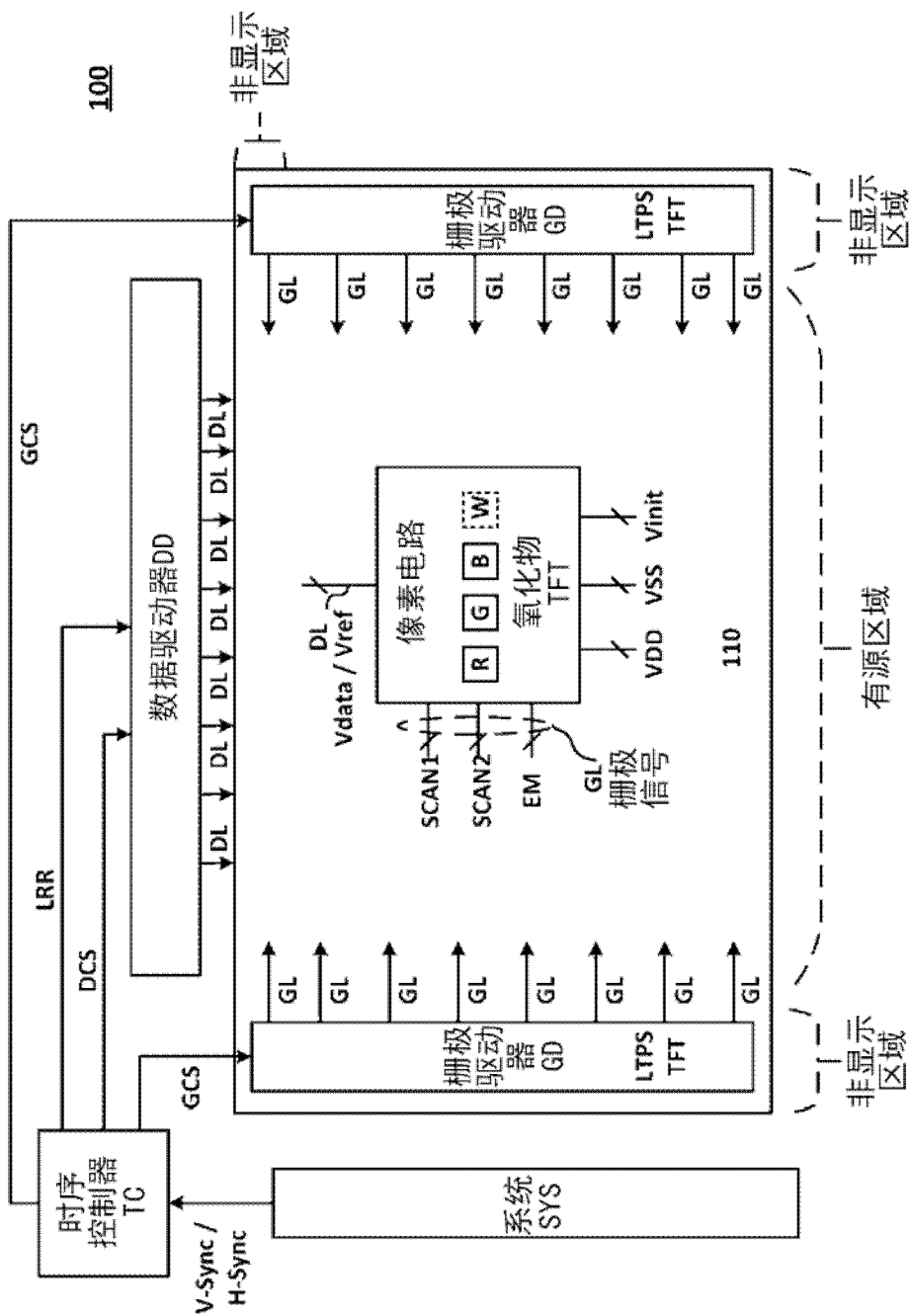


图2

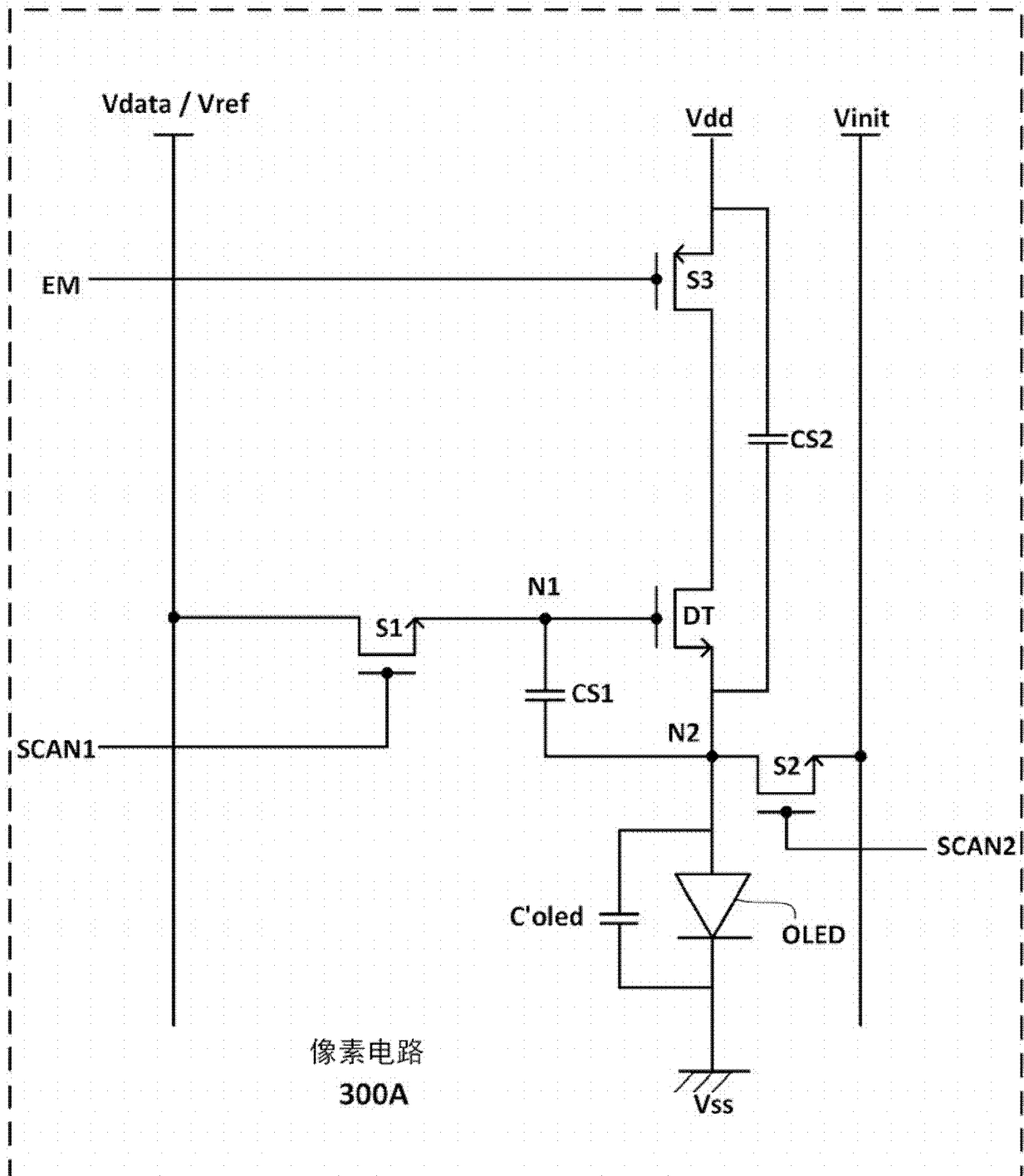


图3a

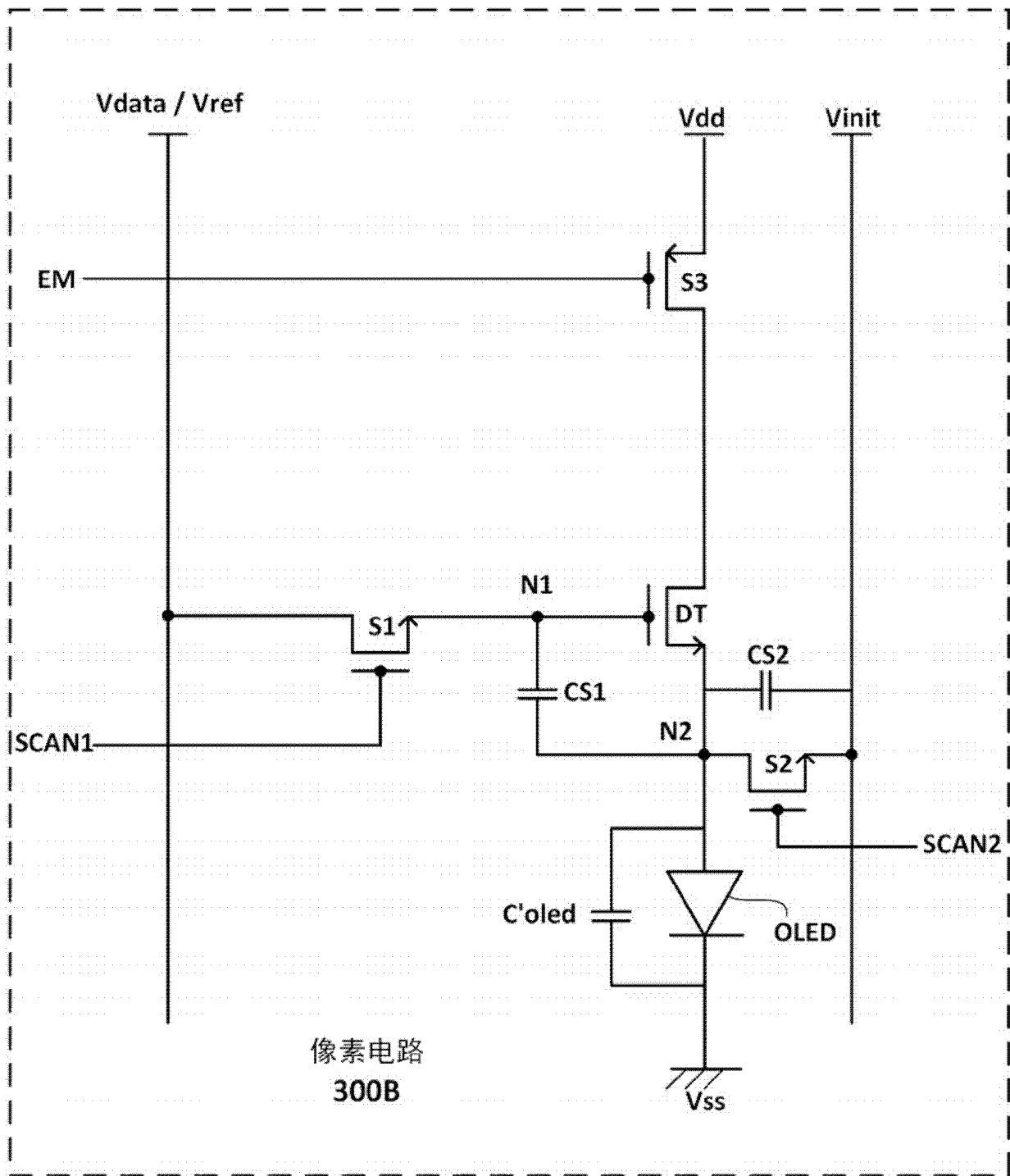


图3b

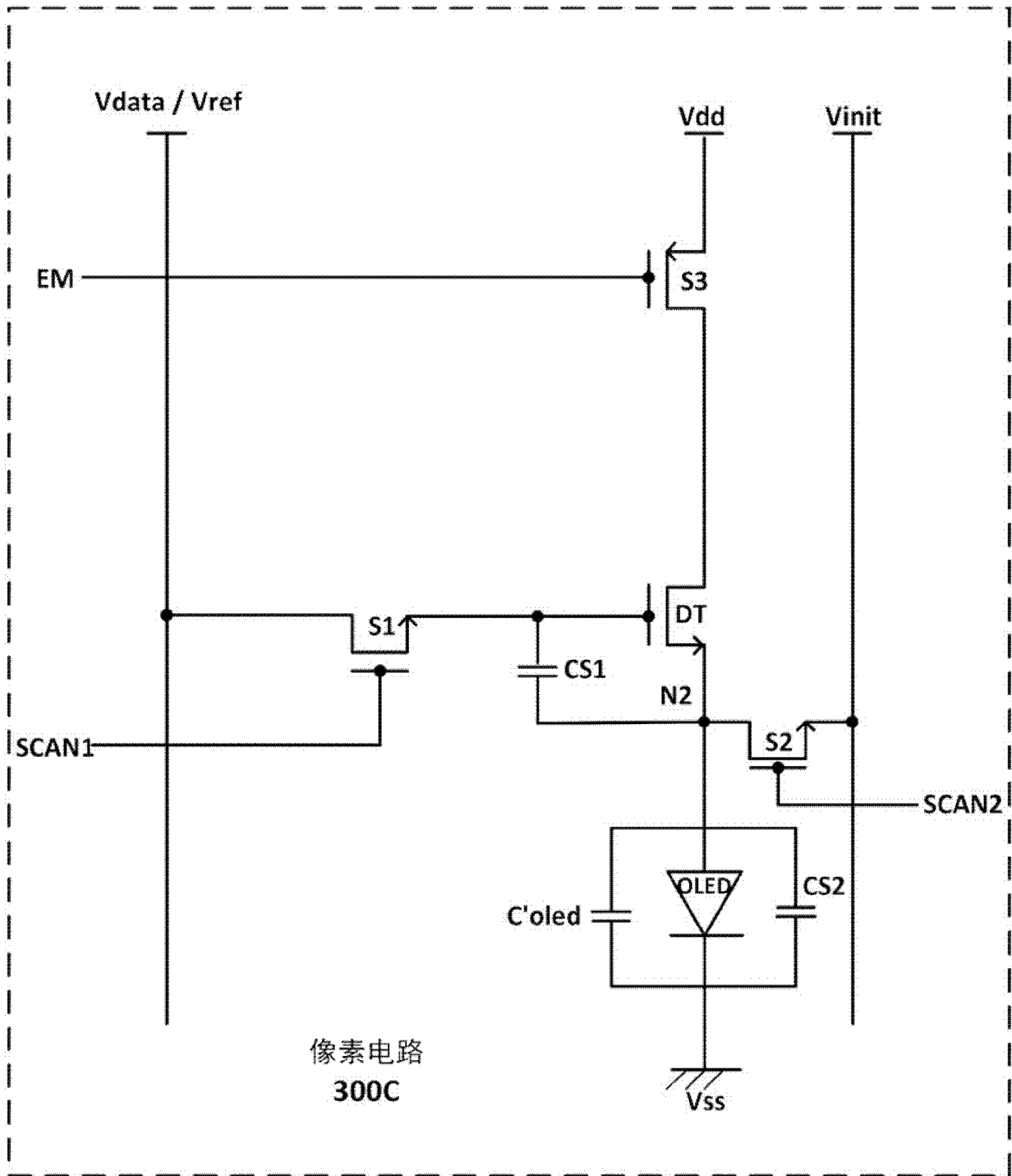


图3c

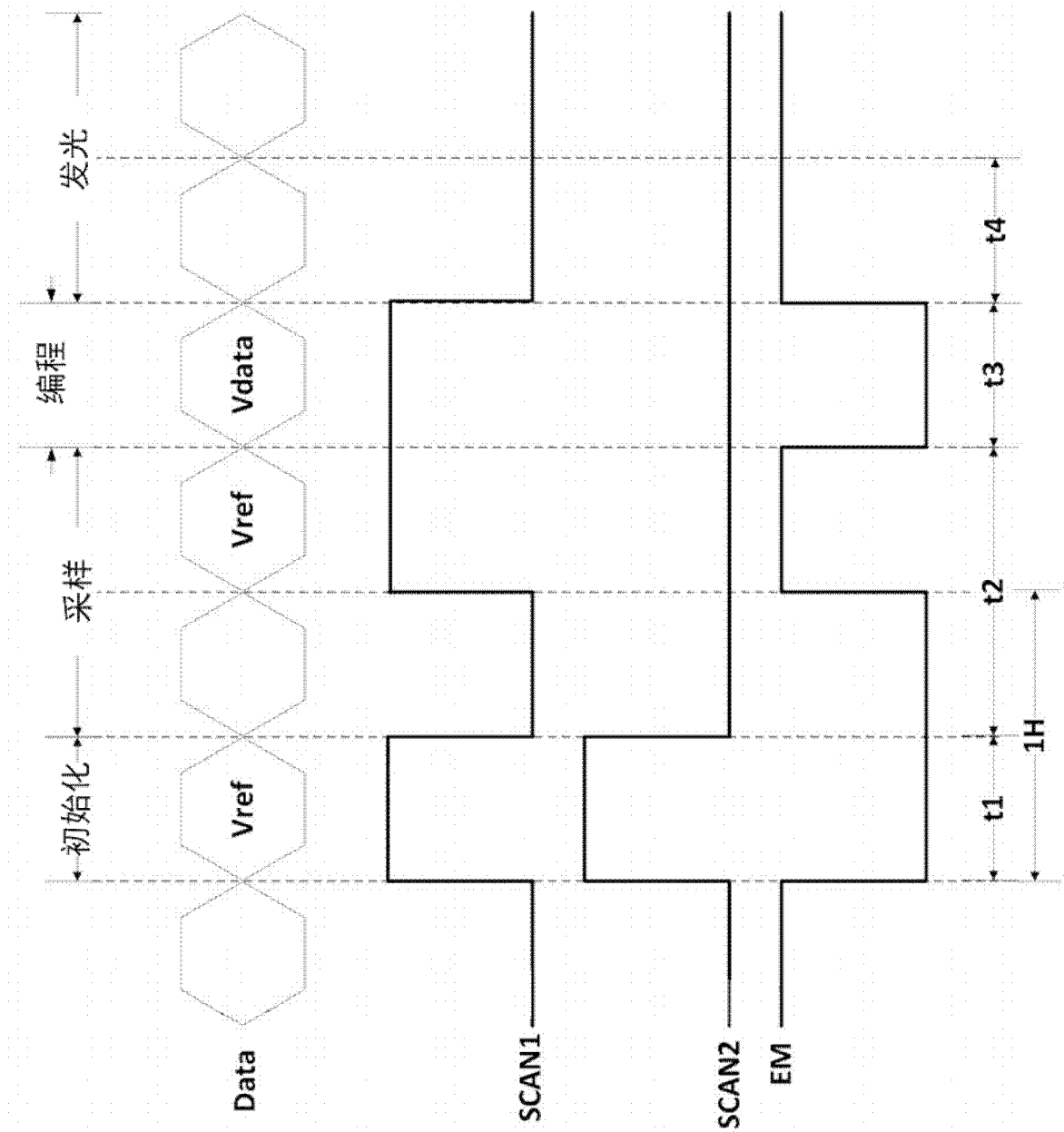


图4a

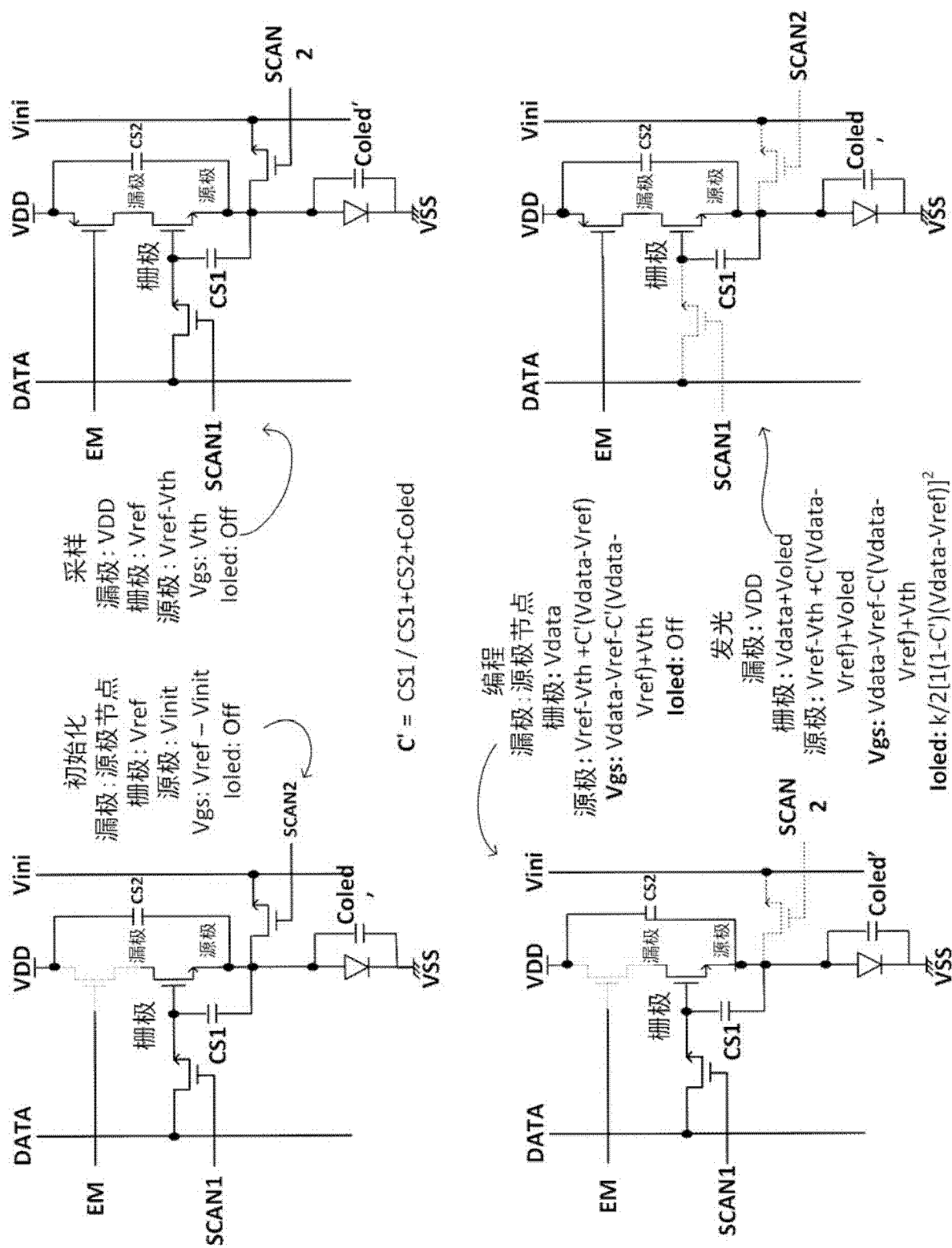


图4b

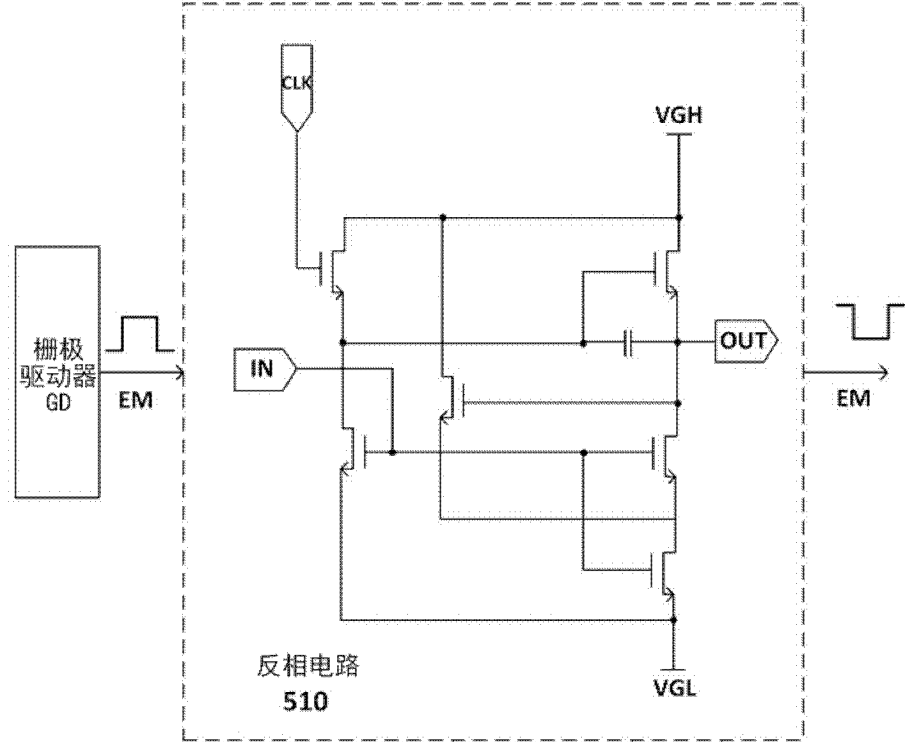


图5a

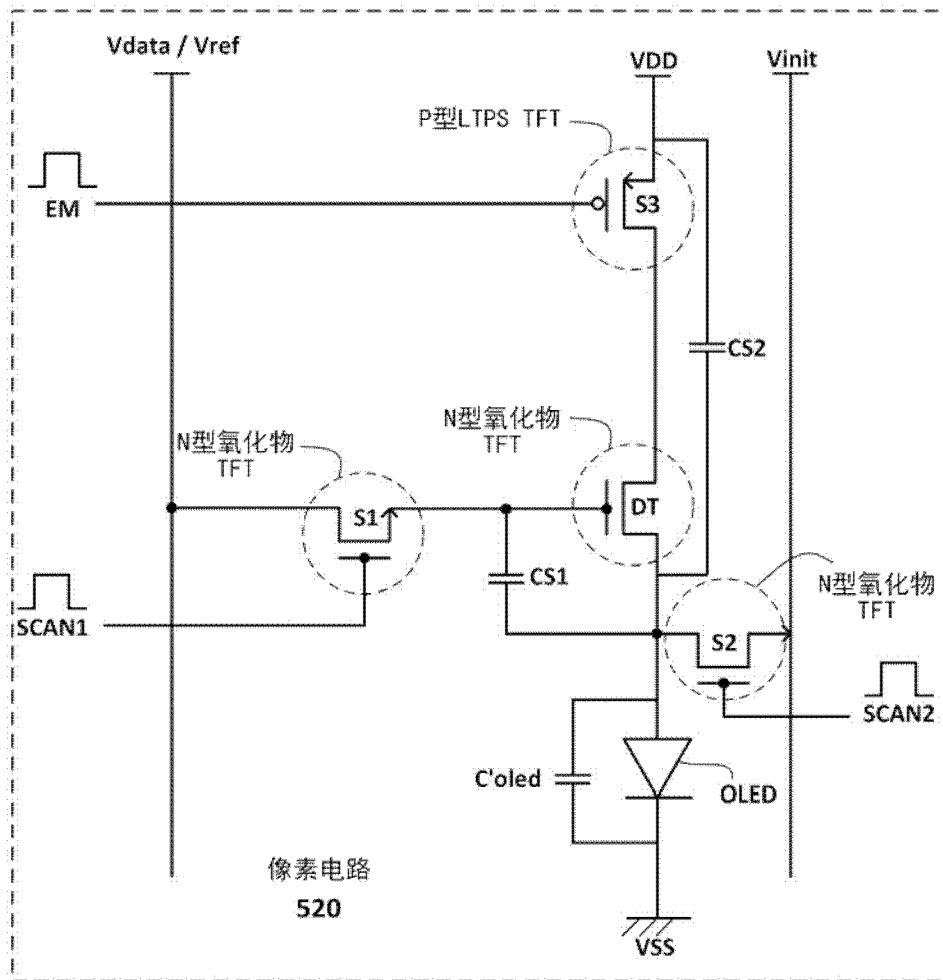


图5b

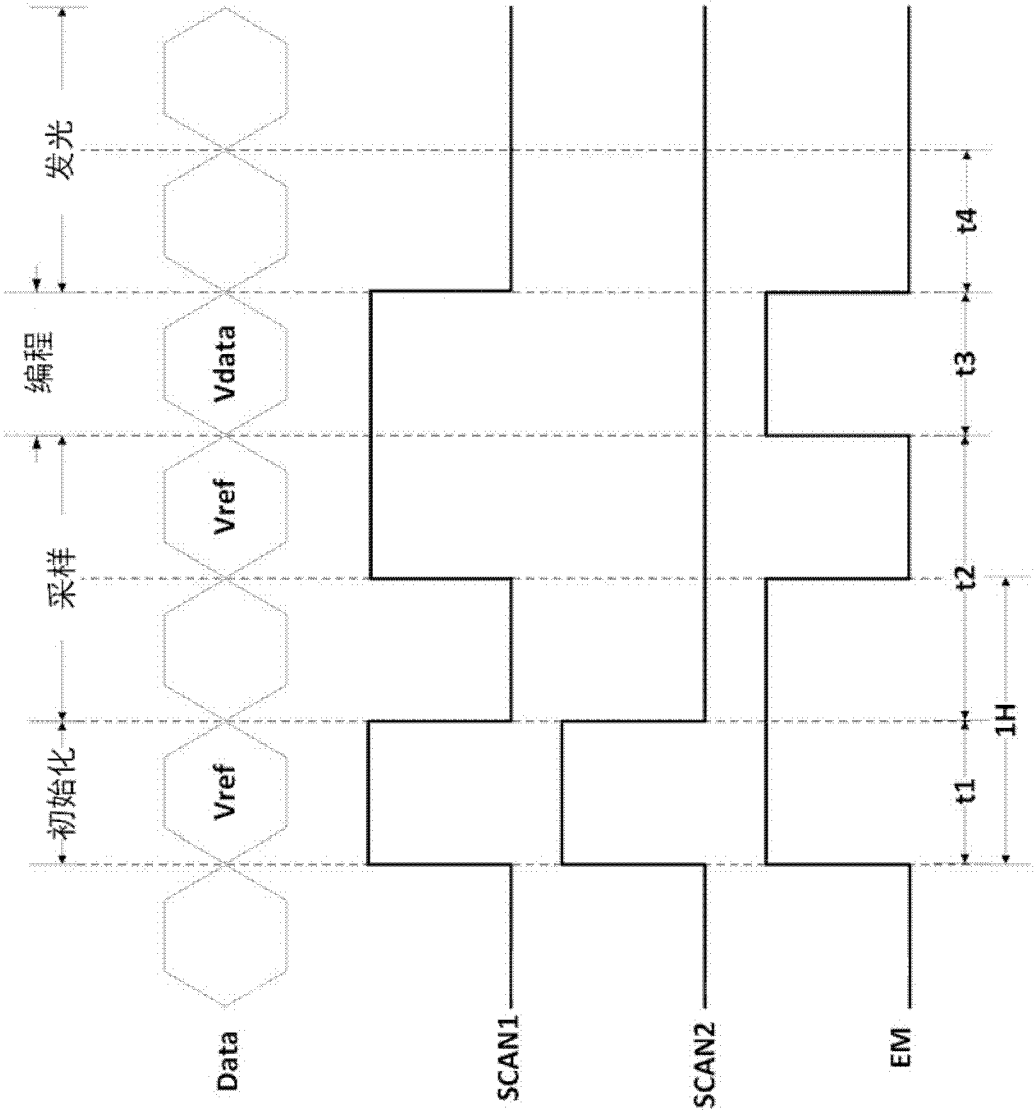
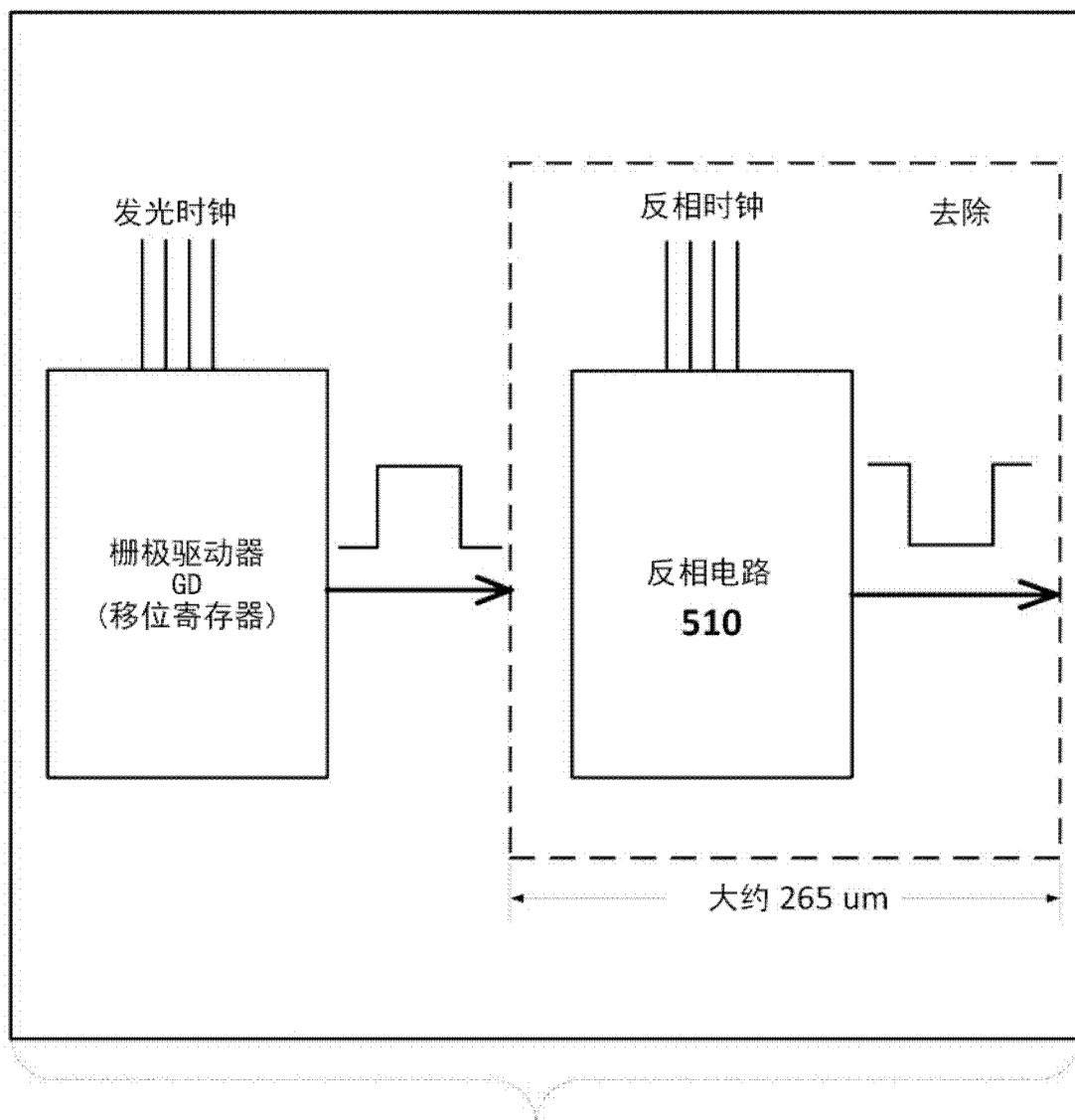


图5c



非显示区域

图5d

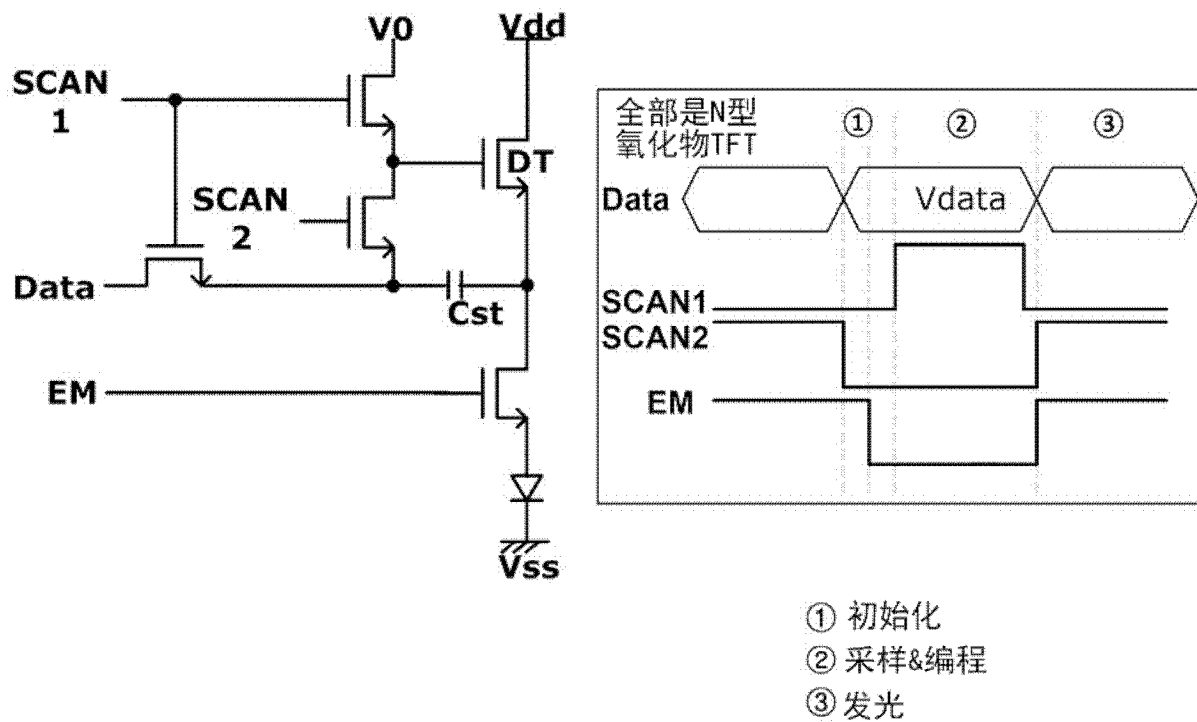


图 6A

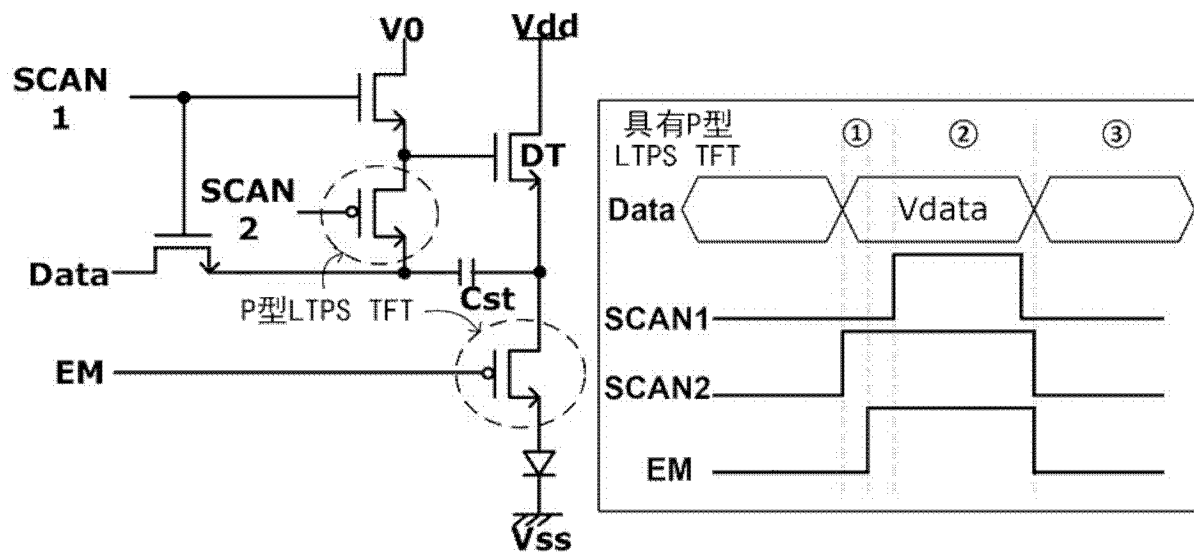


图 6B

图6a

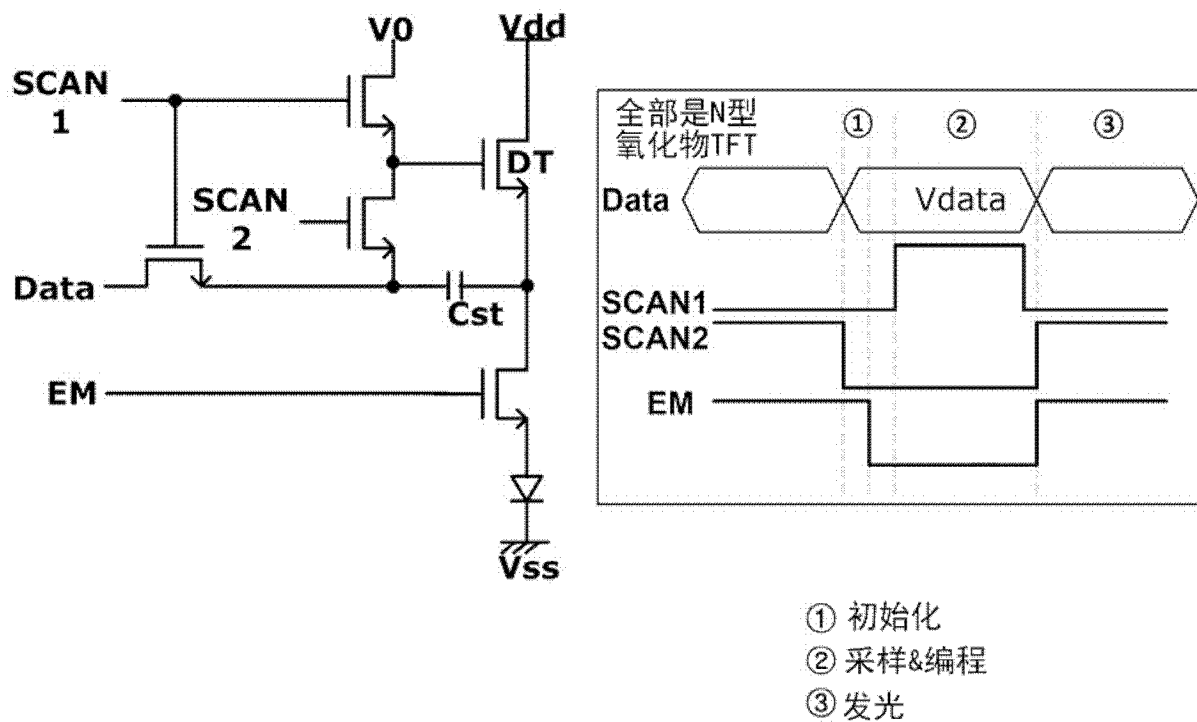


图 6A

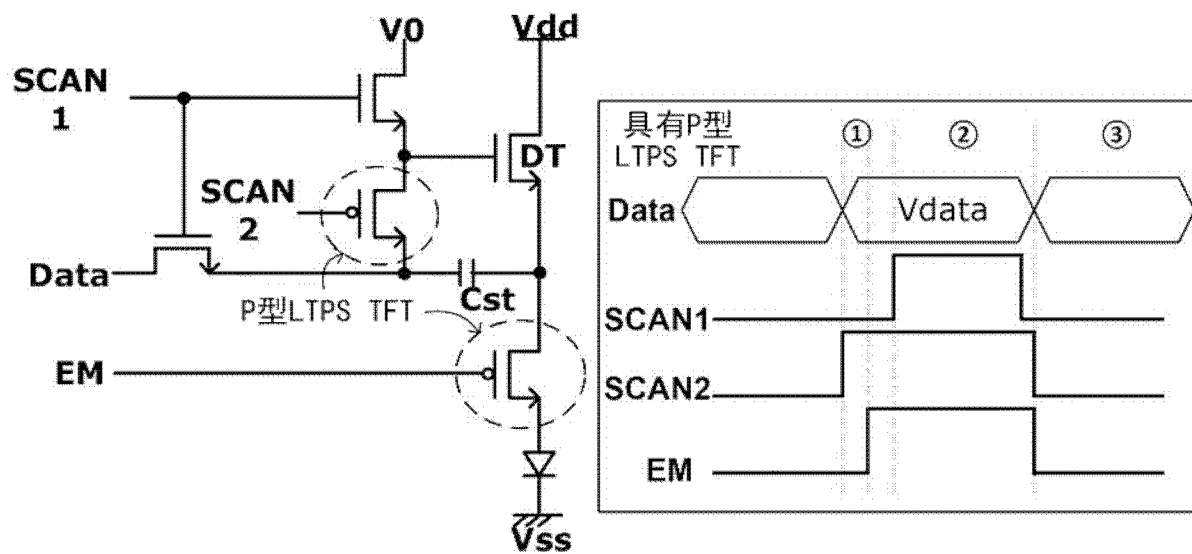


图 6B

图6b

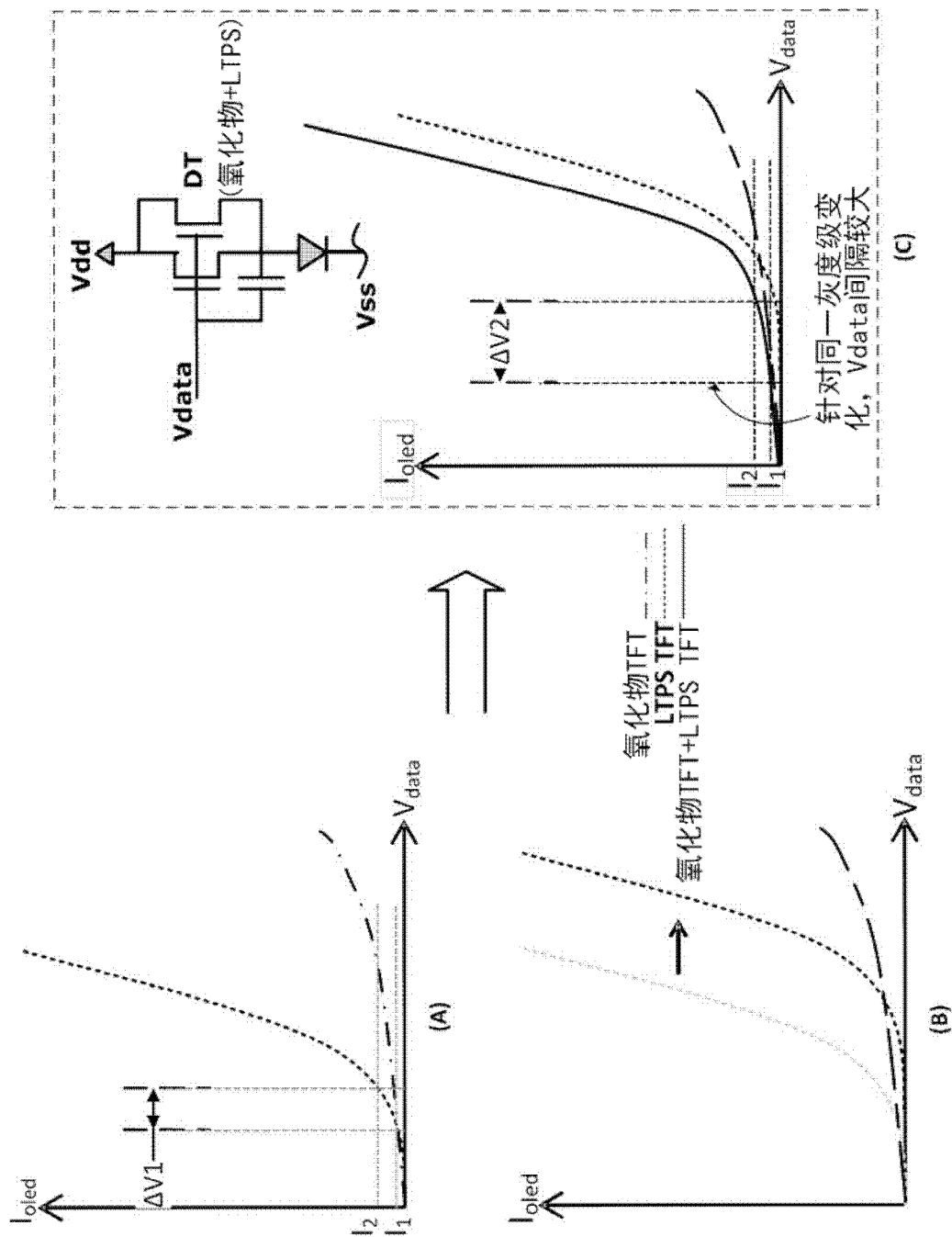


图7

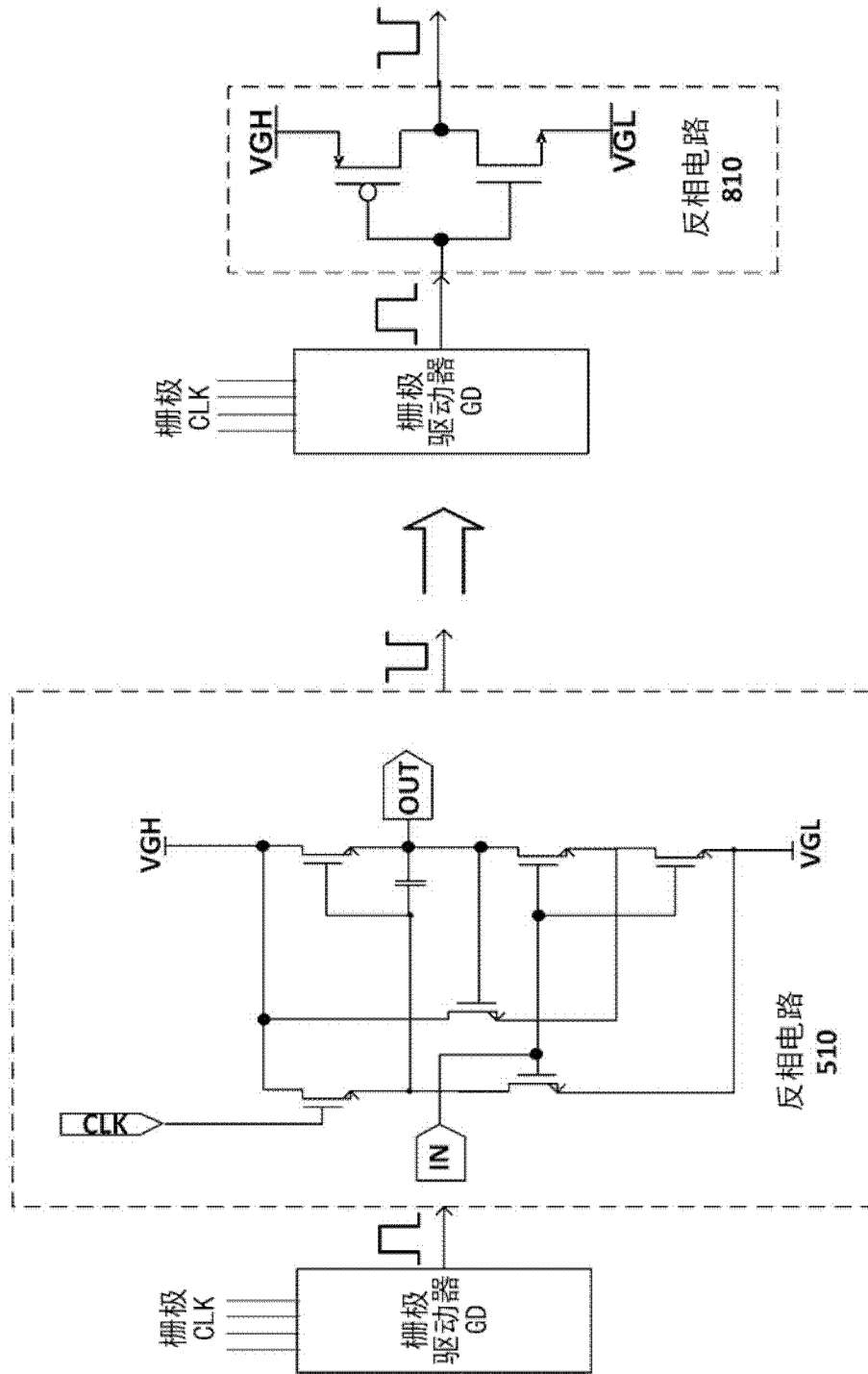


图8

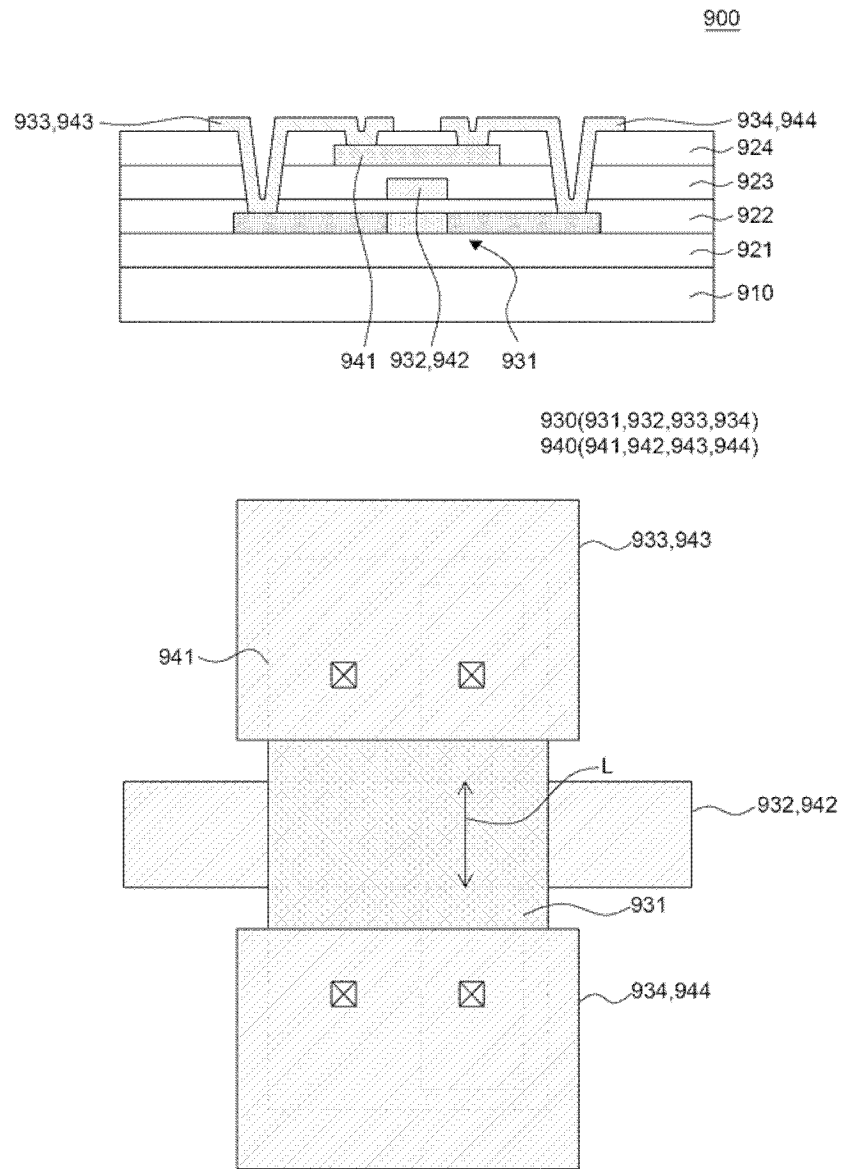


图9

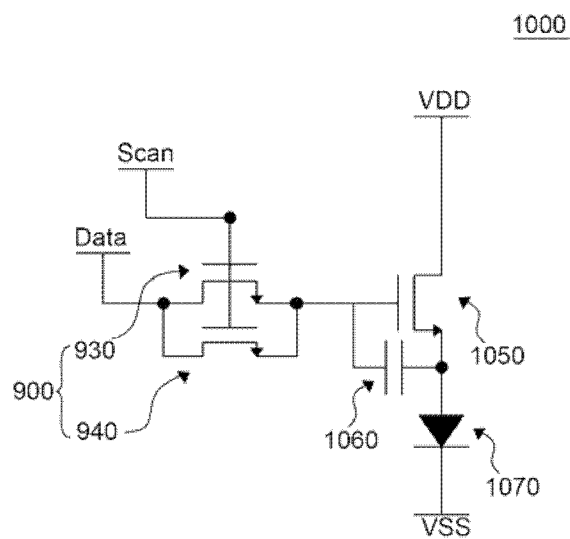


图 10

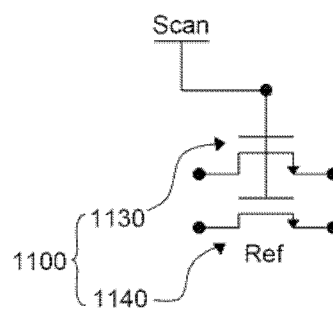
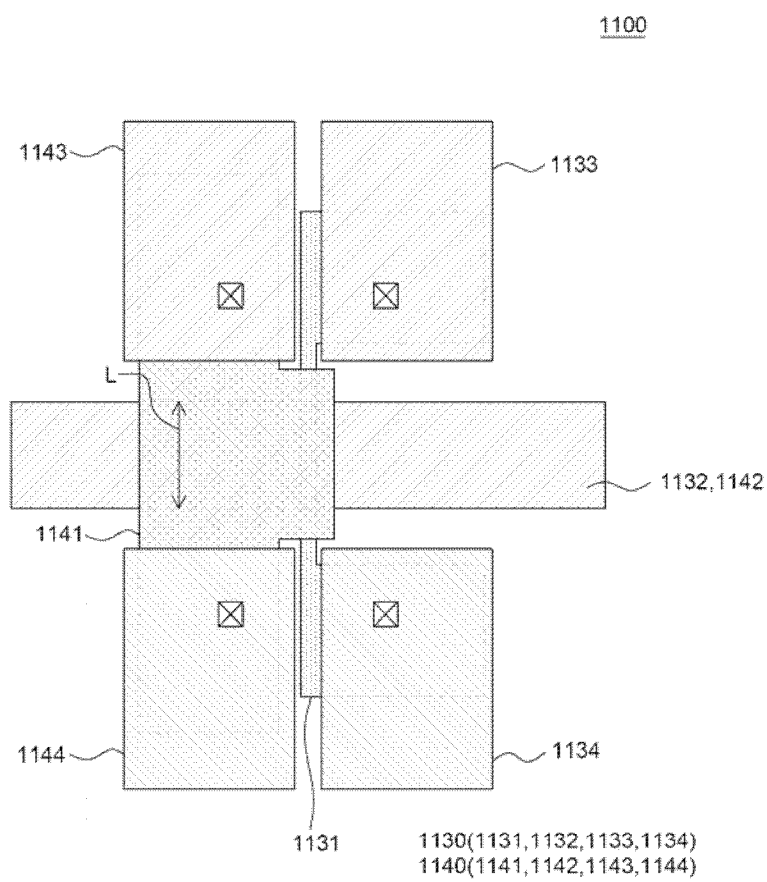


图12

图 11

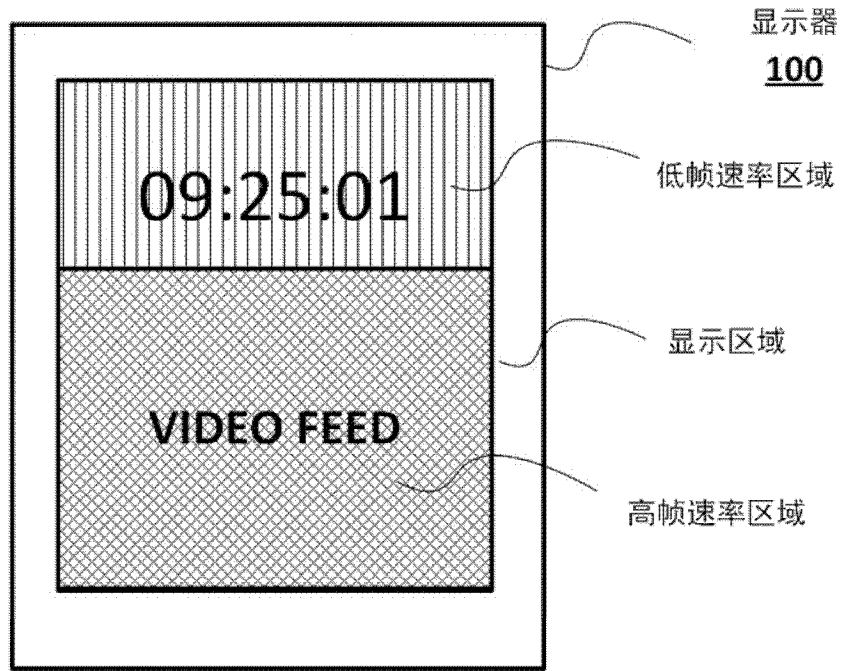


图13

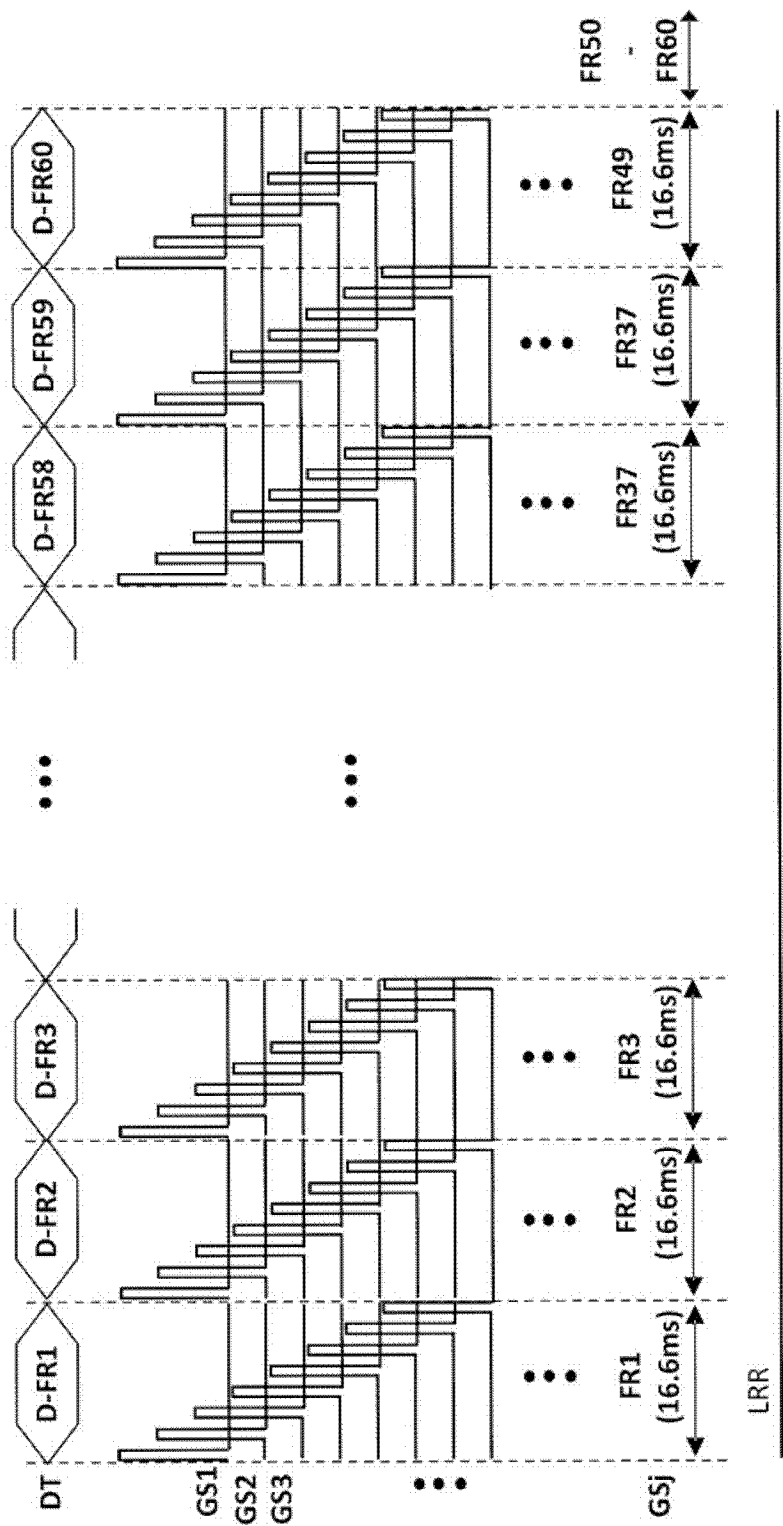


图14

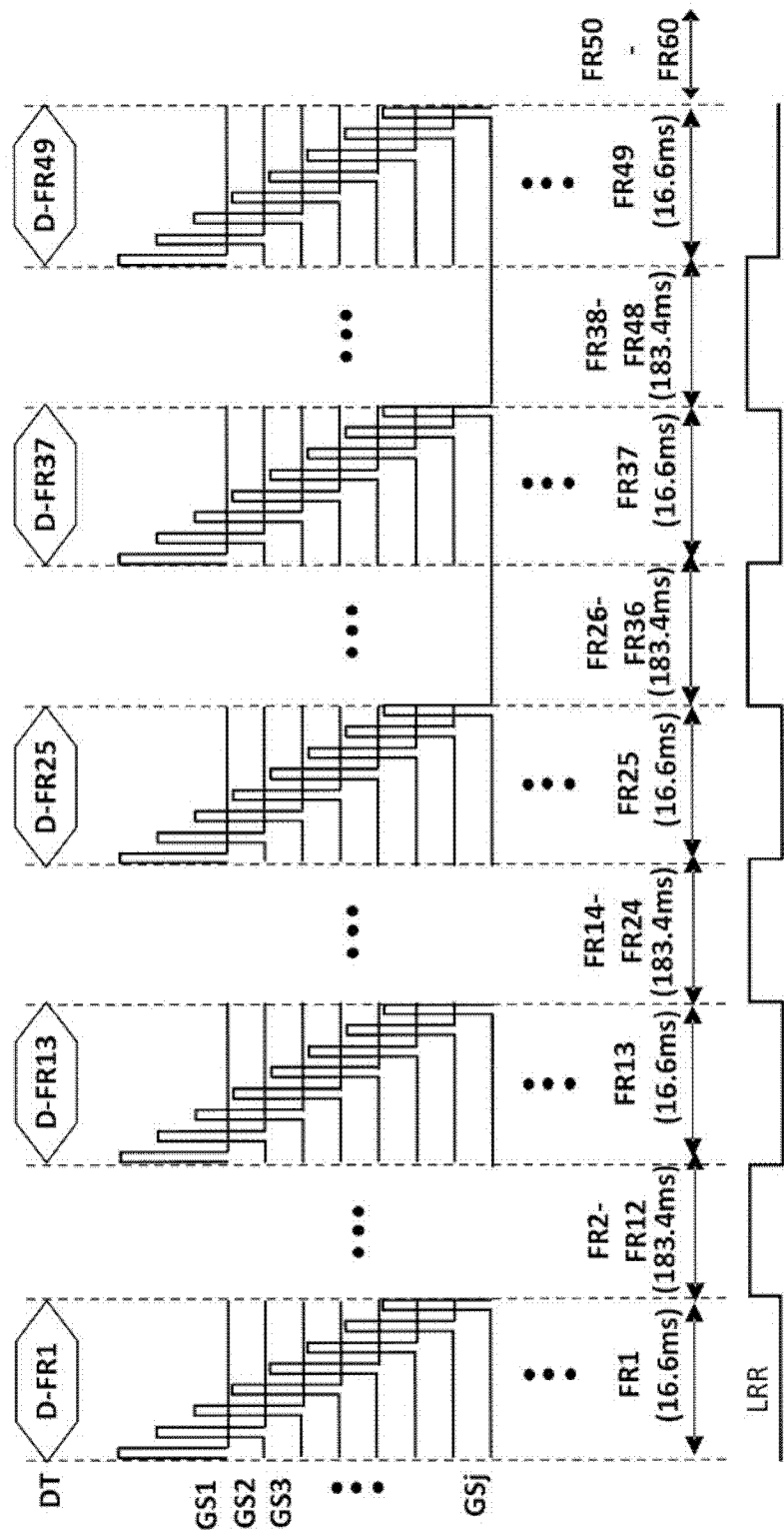


图15

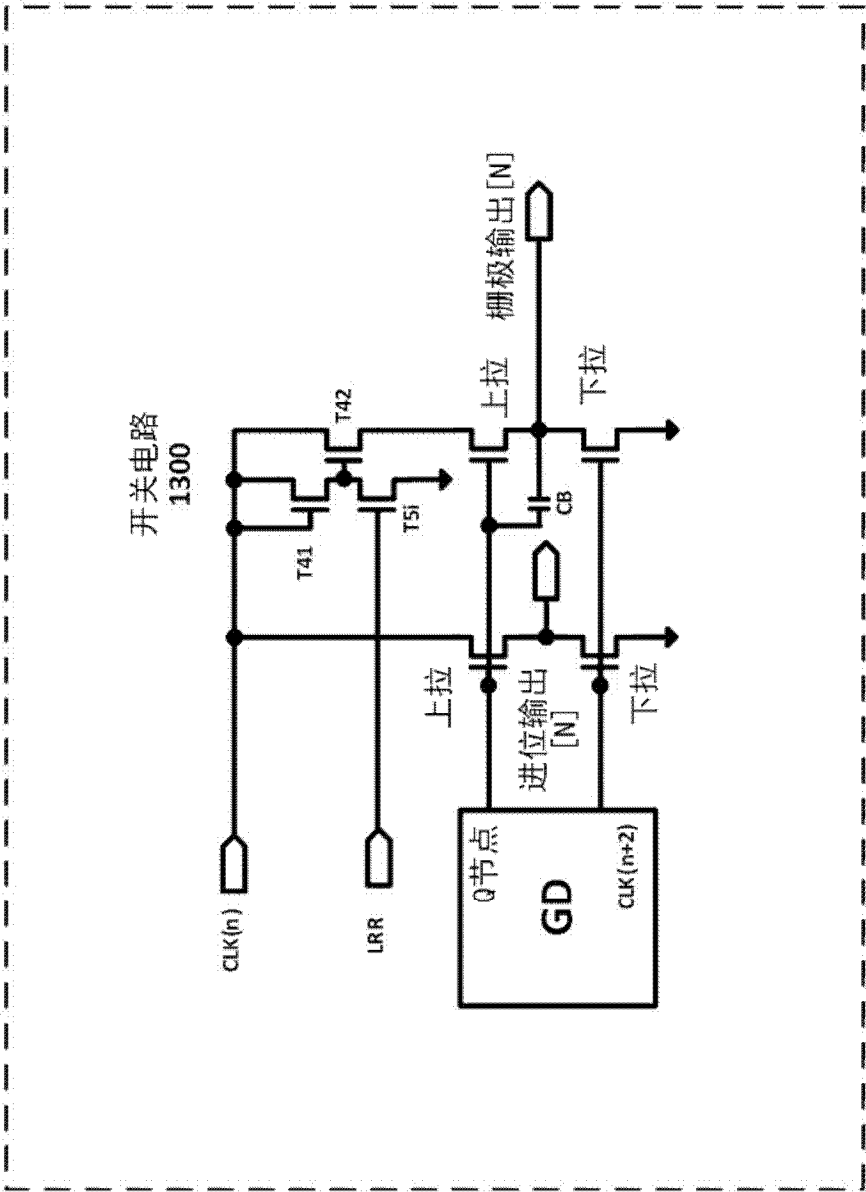


图16

专利名称(译)	显示器底板及其制造方法		
公开(公告)号	CN105612620A	公开(公告)日	2016-05-25
申请号	CN201580001899.1	申请日	2015-02-25
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	金兑桓 赵南旭 金炯洙 李在冕		
发明人	金兑桓 赵南旭 金炯洙 李在冕		
IPC分类号	H01L27/32 H01L51/56		
CPC分类号	H01L27/3276 H01L27/1222 H01L27/1225 H01L27/1251 H01L27/3262 H01L27/3272 H01L29/78675 H01L29/7869 H01L29/78696		
代理人(译)	徐金国		
优先权	1020140083731 2014-07-04 KR 14/231586 2014-03-31 US 61/944499 2014-02-25 US 61/944464 2014-02-25 US		
其他公开文献	CN105612620B		
外部链接	Espacenet SIPO		

摘要(译)

提供了一种有机发光显示器。所述有机发光显示器包括多类型薄膜晶体管(TFT)和有机发光二极管。所述多类型TFT具有低温多晶硅(LTPS)TFT和设置在所述LTPS ? TFT上的氧化物半导体TFT(氧化物TFT)。所述有机发光二极管电连接至所述多类型TFT。所述LTPS ? TFT和所述氧化物TFT连接至同一栅极线。

