



(12) 发明专利申请

(10) 申请公布号 CN 104347028 A

(43) 申请公布日 2015. 02. 11

(21) 申请号 201410061664. 9

(22) 申请日 2014. 02. 24

(30) 优先权数据

10-2013-0091340 2013. 08. 01 KR

(71) 申请人 三星显示有限公司

地址 韩国京畿道

(72) 发明人 李海衍 金容载 郑宝容

(74) 专利代理机构 北京德琦知识产权代理有限公司 11018

代理人 于未茗 康泉

(51) Int. Cl.

G09G 3/32 (2006. 01)

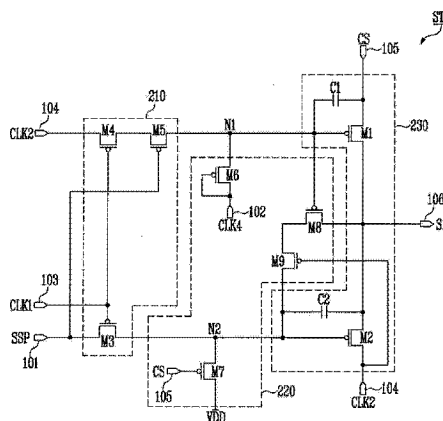
权利要求书3页 说明书10页 附图7页

(54) 发明名称

级和使用级的有机发光显示装置

(57) 摘要

本发明涉及级和使用级的有机发光显示装置。该级包括被配置为根据第一节点和第二节点的电压提供扫描信号到输出端的输出单元；被配置为控制第一节点和第二节点的电压，使得当启动信号或前一级的输出信号被提供到第一输入端时，扫描信号从输出单元被提供的第一驱动器；以及被配置为对应于被提供到第二输入端、第四输入端和第五输入端的信号控制第一节点和第二节点的电压的第二驱动器，其中第二驱动器包括在输出端和第二节点之间串联连接的第八晶体管和第九晶体管，其中第八晶体管的栅电极被连接到第一节点，并且第九晶体管的栅电极被连接到第四输入端。



1. 一种级,包括:

输出单元,所述输出单元被配置为根据第一节点和第二节点的电压提供扫描信号到输出端;

第一驱动器,所述第一驱动器被配置为控制所述第一节点和所述第二节点的电压,使得当启动信号或前一级的输出信号被提供到第一输入端时,所述扫描信号从所述输出单元被提供;和

第二驱动器,所述第二驱动器被配置为对应于被提供到第二输入端、第四输入端和第五输入端的信号控制所述第一节点和所述第二节点的电压,

其中所述第二驱动器包括在所述输出端和所述第二节点之间串联连接的第八晶体管和第九晶体管,并且

其中所述第八晶体管的栅电极被连接到所述第一节点,并且所述第九晶体管的栅电极被连接到所述第四输入端。

2. 根据权利要求1所述的级,其中所述输出单元包括:

在所述第五输入端和所述输出端之间的第一晶体管,所述第一晶体管具有被连接到所述第一节点的栅电极;

在所述输出端和所述第四输入端之间的第二晶体管,所述第二晶体管具有被连接到所述第二节点的栅电极;

在所述第一节点和所述第五输入端之间的第一电容器;和

在所述第二节点和所述输出端之间的第二电容器。

3. 根据权利要求1所述的级,其中所述第二驱动器进一步包括:

在所述第一节点和所述第二输入端之间的第六晶体管,所述第六晶体管具有被连接到所述第二输入端的栅电极;和

在所述第二节点和第一电源之间的第七晶体管,所述第七晶体管具有被连接到所述第五输入端的栅电极。

4. 根据权利要求3所述的级,其中所述第一电源被设置为栅极截止电压。

5. 根据权利要求3所述的级,其中所述第六晶体管和所述第七晶体管中的每一个包括串联连接的多个晶体管。

6. 根据权利要求1所述的级,其中所述第一驱动器包括:

在所述第一输入端和所述第二节点之间的第三晶体管,所述第三晶体管具有被连接到第三输入端的栅电极;

在所述第四输入端和所述第一节点之间的第四晶体管,所述第四晶体管具有被连接到所述第三输入端的栅电极;和

在所述第四晶体管和所述第一节点之间的第五晶体管,所述第五晶体管具有被连接到所述第一输入端的栅电极。

7. 根据权利要求6所述的级,其中所述第三晶体管和所述第四晶体管中的每一个包括串联连接的多个晶体管。

8. 根据权利要求1所述的级,其中所述第一驱动器包括:

在所述第一输入端和所述第二节点之间的第三晶体管,所述第三晶体管具有被连接到第三输入端的栅电极;和

在所述第二输入端和所述第一节点之间的第四晶体管,所述第四晶体管具有被连接到所述第二节点的栅电极。

9. 一种有机发光显示装置,包括:

由扫描线和数据线限定的区域中的像素;

被配置为提供数据信号到所述数据线的数据驱动器;和

包括被分别连接到所述扫描线从而提供扫描信号到所述扫描线的级的扫描驱动器,

其中奇数级被配置为由第一信号和控制信号驱动,并且偶数级被配置为由第二信号和所述控制信号驱动。

10. 根据权利要求 9 所述的有机发光显示装置,其中所述级中的每一个包括:

被配置为接收启动信号或前一级的输出信号的第一输入端;

被配置为接收所述第一信号或所述第二信号的第二输入端、第三输入端和第四输入端;

被配置为接收所述控制信号的第五输入端;和

被配置为输出所述扫描信号中的相应一个的输出端。

11. 根据权利要求 10 所述的有机发光显示装置,其中所述级中的第一级和第二级中的每一个的第一输入端被配置为接收所述启动信号。

12. 根据权利要求 11 所述的有机发光显示装置,其中所述级中的奇数级的第一输入端被配置为接收所述级中的前一奇数级的输出信号,并且

其中所述级中的偶数级的第一输入端被配置为接收所述级中的前一偶数级的输出信号。

13. 根据权利要求 10 所述的有机发光显示装置,其中所述第一信号和所述第二信号中的每一个包括第一时钟信号、第二时钟信号、第三时钟信号和第四时钟信号,并且

其中所述第一至第四时钟信号被逐步提供,使得所述第一至第四时钟信号的电压在低电平不彼此重叠。

14. 根据权利要求 13 所述的有机发光显示装置,其中所述第二信号的第 k 个时钟信号具有在至少一个时段内和所述第一信号的第 k 个时钟信号的低电平电压重叠的低电平电压,其中 k 为 1、2、3 或 4。

15. 根据权利要求 13 所述的有机发光显示装置,其中第 i 级和第 $i+1$ 级的第二输入端、第三输入端和第四输入端被配置为分别接收第四时钟信号、第一时钟信号和第二时钟信号,其中 i 为 1、9 或 9 的倍数,

其中第 $i+2$ 级和第 $i+3$ 级的第二输入端、第三输入端和第四输入端被配置为分别接收第一时钟信号、第二时钟信号和第三时钟信号,

其中第 $i+4$ 级和第 $i+5$ 级的第二输入端、第三输入端和第四输入端被配置为分别接收第二时钟信号、第三时钟信号和第四时钟信号,并且

其中第 $i+6$ 级和第 $i+7$ 级的第二输入端、第三输入端和第四输入端被配置为分别接收第三时钟信号、第四时钟信号和第一时钟信号。

16. 根据权利要求 10 所述的有机发光显示装置,其中每个级包括:

被配置为根据第一节点和第二节点的电压提供所述扫描信号中的相应一个到所述输出端的输出单元;和

被配置为控制所述第一节点和所述第二节点的电压的第一驱动器和第二驱动器。

17. 根据权利要求 16 所述的有机发光显示装置,其中所述输出单元包括:

在所述第五输入端和所述输出端之间的第一晶体管,所述第一晶体管具有被连接到所述第一节点的栅电极;

在所述输出端和所述第四输入端之间的第二晶体管,所述第二晶体管具有被连接到所述第二节点的栅电极;

在所述第一节点和所述第五输入端之间的第一电容器;和

在所述第二节点和所述输出端之间的第二电容器。

18. 根据权利要求 16 所述的有机发光显示装置,其中所述第一驱动器包括:

在所述第一输入端和所述第二节点之间的第三晶体管,所述第三晶体管具有被连接到所述第三输入端的栅电极;

在所述第四输入端和所述第一节点之间的第四晶体管,所述第四晶体管具有被连接到所述第三输入端的栅电极;和

在所述第四晶体管和所述第一节点之间的第五晶体管,所述第五晶体管具有被连接到所述第一输入端的栅电极。

19. 根据权利要求 18 所述的有机发光显示装置,其中被提供到所述第一输入端的所述启动信号或前一级的所述输出信号与被提供到所述第三输入端的时钟信号重叠。

20. 根据权利要求 16 所述的有机发光显示装置,其中所述第一驱动器包括:

在所述第一输入端和所述第二节点之间的第三晶体管,所述第三晶体管具有被连接到所述第三输入端的栅电极;和

在所述第二输入端和所述第一节点之间的第四晶体管,所述第四晶体管具有被连接到所述第二节点的栅电极。

21. 根据权利要求 20 所述的有机发光显示装置,其中被提供到所述第一输入端的所述启动信号或所述前一级的输出信号与被提供到所述第三输入端的时钟信号重叠。

22. 根据权利要求 16 所述的有机发光显示装置,其中所述第二驱动器包括:

在所述第一节点和所述第二输入端之间的第六晶体管,所述第六晶体管具有被连接到所述第二输入端的栅电极;

在所述第二节点和第一电源之间的第七晶体管,所述第七晶体管具有被连接到所述第五输入端的栅电极;和

在所述输出端和所述第二节点之间串联连接的第八晶体管和第九晶体管,

其中所述第八晶体管的栅电极被连接到所述第一节点,并且所述第九晶体管的栅电极被连接到所述第四输入端。

23. 根据权利要求 22 所述的有机发光显示装置,其中所述第一电源被设置为栅极截止电压。

级和使用级的有机发光显示装置

[0001] 相关申请的交叉引用

[0002] 本申请要求 2013 年 8 月 1 日递交到韩国知识产权局的韩国专利申请 No. 10-2013-0091340 的优先权和权益,该申请的全部内容通过引用整体合并于此。

技术领域

[0003] 本发明的实施例涉及级和使用级的有机发光二极管显示装置。

背景技术

[0004] 随着信息技术的发展,对于用作用于传达信息的连接介质的显示装置的需求有所增加。因此,例如液晶显示(LCD)装置、有机发光显示装置和等离子显示面板(PDP)之类的平板显示装置(FPD 装置)的使用日益增加。

[0005] 在这些 FPD 装置中,有机发光显示装置使用通过电子和空穴的复合而发光的有机发光二极管(OLED)显示图像。当与其它类型的 FPD 装置相比时,有机发光显示装置通常具有相对较快的响应速度,并用相对低的功耗驱动。

发明内容

[0006] 本发明的实施例提供了被配置为以各种顺序提供扫描信号的级和使用该级的有机发光显示装置。

[0007] 根据本发明的实施例,一种级包括:被配置为根据第一节点和第二节点的电压提供扫描信号到输出端的输出单元;被配置为控制第一节点和第二节点的电压,使得当启动信号或前一级的输出信号被提供到第一输入端时,扫描信号从输出单元被提供的第一驱动器;以及被配置为对应于被提供到第二输入端、第四输入端和第五输入端的信号控制第一节点和第二节点的电压的第二驱动器,其中第二驱动器包括在输出端和第二节点之间串联连接的第八晶体管和第九晶体管,其中第八晶体管的栅电极被连接到第一节点,并且第九晶体管的栅电极被连接到第四输入端。

[0008] 输出单元可以包括:在第五输入端和输出端之间的第一晶体管,第一晶体管具有被连接到第一节点的栅电极;在输出端和第四输入端之间的第二晶体管,第二晶体管具有被连接到第二节点的栅电极;在第一节点和第五输入端之间的第一电容器;以及在第二节点和输出端之间的第二电容器。

[0009] 第二驱动器可以包括:在第一节点和第二输入端之间的第六晶体管,第六晶体管具有被连接到第二输入端的栅电极;以及在第二节点和第一电源之间的第七晶体管,第七晶体管具有被连接到第五输入端的栅电极。

[0010] 第一电源可以被设置为栅极截止电压。

[0011] 第六晶体管和第七晶体管中的每一个可以包括串联连接的多个晶体管。

[0012] 第一驱动器可以包括:在第一输入端和第二节点之间的第三晶体管,第三晶体管具有被连接到第三输入端的栅电极;在第四输入端和第一节点之间的第四晶体管,第四晶

晶体管具有被连接到第三输入端的栅电极 ; 以及在第四晶体管和第一节点之间的第五晶体管, 第五晶体管具有被连接到第一输入端的栅电极。

[0013] 第三晶体管和第四晶体管中的每一个可以包括串联连接的多个晶体管。

[0014] 第一驱动器可以包括 : 在第一输入端和第二节点之间的第三晶体管, 第三晶体管具有被连接到第三输入端的栅电极 ; 以及在第二输入端和第一节点之间的第四晶体管, 第四晶体管具有被连接到第二节点的栅电极。

[0015] 根据本发明的实施例, 一种有机发光显示装置包括 : 由扫描线和数据线限定的区域中的像素 ; 被配置为提供数据信号到数据线的数据驱动器 ; 以及包括被分别连接到扫描线从而提供扫描信号到扫描线的级的扫描驱动器, 其中奇数级被配置为由第一信号和控制信号驱动, 并且偶数级被配置为由第二信号和控制信号驱动。

[0016] 每个级可以包括 : 被配置为接收启动信号或前一级的输出信号的第一输入端 ; 被配置为接收第一信号或第二信号的第二输入端、第三输入端和第四输入端 ; 被配置为接收控制信号的第五输入端 ; 以及被配置为输出扫描信号中的相应一个的输出端。

[0017] 级中的第一级和第二级的第一输入端可以被配置为接收启动信号。

[0018] 级中的奇数级的第一输入端被配置为接收级中的前一奇数级的输出信号, 级中的偶数级的第一输入端被配置为接收级中的前一偶数级的输出信号。

[0019] 第一信号和第二信号中的每一个包括第一时钟信号、第二时钟信号、第三时钟信号和第四时钟信号, 第一至第四时钟信号可以被逐步提供, 使得第一至第四时钟信号的电压在低电平不彼此重叠。

[0020] 第二信号的第 k (k 为 1、2、3 或 4) 个时钟信号可以具有在至少一个时段内和第一信号的第 k 个时钟信号的低电平电压重叠的低电平电压。

[0021] 第 i (i 为 1、9 或 9 的倍数) 级和第 $i+1$ 级的第二输入端、第三输入端和第四输入端被配置为分别接收第四时钟信号、第一时钟信号和第二时钟信号, 第 $i+2$ 级和第 $i+3$ 级的第二输入端、第三输入端和第四输入端被配置为分别接收第一时钟信号、第二时钟信号和第三时钟信号, 第 $i+4$ 级和第 $i+5$ 级的第二输入端、第三输入端和第四输入端被配置为分别接收第二时钟信号、第三时钟信号和第四时钟信号, 第 $i+6$ 级和第 $i+7$ 级的第二输入端、第三输入端和第四输入端被配置为分别接收第三时钟信号、第四时钟信号和第一时钟信号。

[0022] 每个级可以包括 : 被配置为根据第一节点和第二节点的电压提供扫描信号中的相应一个到输出端的输出单元 ; 以及被配置为控制第一节点和第二节点的电压的第一驱动器和第二驱动器。

[0023] 输出单元可以包括 : 在第五输入端和输出端之间的第一晶体管, 第一晶体管具有被连接到第一节点的栅电极 ; 在输出端和第四输入端之间的第二晶体管, 第二晶体管具有被连接到第二节点的栅电极 ; 在第一节点和第五输入端之间的第一电容器 ; 以及在第二节点和输出端之间的第二电容器。

[0024] 第一驱动器可以包括 : 在第一输入端和第二节点之间的第三晶体管, 第三晶体管具有被连接到第三输入端的栅电极 ; 在第四输入端和第一节点之间的第四晶体管, 第四晶体管具有被连接到第三输入端的栅电极 ; 以及在第四晶体管和第一节点之间的第五晶体管, 第五晶体管具有被连接到第一输入端的栅电极。

[0025] 被提供到第一输入端的启动信号或前一级的输出信号可以和被提供到第三输入

端的时钟信号重叠。

[0026] 第一驱动器可以包括：在第一输入端和第二节点之间的第三晶体管，第三晶体管具有被连接到第三输入端的栅电极；以及在第二输入端和第一节点之间的第四晶体管，第四晶体管具有被连接到第二节点的栅电极。

[0027] 被提供到第一输入端的启动信号或前一级的输出信号可以和被提供到第三输入端的时钟信号重叠。

[0028] 第二驱动器可以包括：在第一节点和第二输入端之间的第六晶体管，第六晶体管具有被连接到第二输入端的栅电极；在第二节点和第一电源之间的第七晶体管，第七晶体管具有被连接到第五输入端的栅电极；以及在输出端和第二节点之间串联连接的第八晶体管和第九晶体管。第八晶体管的栅电极可以被连接到第一节点，第九晶体管的栅电极可以被连接到第四输入端。

[0029] 第一电源可以被设置为栅极截止电压。

附图说明

[0030] 下面将参考附图更充分地描述示例性实施例，然而，示例性实施例可以以不同的形式实现，不应被解释为限于本文所展示的实施例。相反，提供这些实施例是为了使得本公开将充分和完整，并且将向本领域技术人员充分地传达示例性实施例的范围。

[0031] 在附图中，为了例示清楚，尺寸可能被夸大。将理解的是，当一元件被称为在两个元件“之间”时，它可以是这两个元件之间的唯一元件，也可以存在一个或多个中间元件。相同的附图标记始终指代相同的元件。

[0032] 图 1 是示出了根据本发明的实施例的有机发光显示装置的图。

[0033] 图 2 是示出了包括在扫描驱动器中的级的实施例的图。

[0034] 图 3 是示出了图 2 所示的级的实施例的电路图。

[0035] 图 4 是示出了图 3 所示的级的驱动方法的波形图。

[0036] 图 5 是示出了对应于图 4 的驱动方法输出扫描信号的实施例的波形图。

[0037] 图 6 是示出了对应于图 4 的驱动方法输出扫描信号的另一实施例的波形图。

[0038] 图 7 是示出了用于并发(例如同时)提供扫描信号到扫描线的驱动波形的波形图。

[0039] 图 8 是示出了图 2 所示的级的另一实施例的电路图。

[0040] 图 9 是示出了图 2 所示的级的又一实施例的电路图。

具体实施方式

[0041] 在下文中，将参考附图描述根据本发明的某些示例性实施例。这里，当第一元件被描述为被连接到第二元件时，第一元件不仅可以被直接连接到第二元件，还可以经由第三元件被间接连接到第二元件。此外，为了清楚，省略了一些对完整理解本发明不是必需的元件。此外，相同的附图标记始终指代相同的元件。

[0042] 图 1 是示出了根据本发明的实施例的有机发光显示装置的图。

[0043] 参考图 1，根据此实施例的有机发光显示装置包括：包括位于扫描线 S1 至 Sn 和数据线 D1 至 Dm 的相交部分的像素 30 的像素单元 40、被配置为驱动扫描线 S1 至 Sn 的扫描驱动器 10、被配置为驱动数据线 D1 至 Dm 的数据驱动器 20 以及被配置为控制扫描驱动器 10

和数据驱动器 20 的时序控制器 50。

[0044] 扫描驱动器 10 提供扫描信号到扫描线 S1 至 Sn。扫描驱动器 10 可以并发(例如同时)或逐步提供扫描信号到扫描线 S1 至 Sn。扫描驱动器 10 可以在不同的时段提供扫描信号到奇数扫描线(例如, S1, S3, ...) 和偶数扫描线(例如, S2, S4, ...)。为此, 扫描驱动器 10 可以包括被分别连接到扫描线 S1 至 Sn 的级(如例如图 2 所示)。

[0045] 数据驱动器 20 提供数据信号到数据线 D1 至 Dm, 以与扫描信号同步。

[0046] 时序控制器 50 提供用于控制扫描驱动器 10 和数据驱动器 20 的控制信号(未示出)。时序控制器 50 将来自有机发光显示装置的外部的数据(未示出)提供到数据驱动器 20。

[0047] 当扫描信号被提供时, 像素 30 被选中, 以对应于数据信号充入电压。每个所选择的像素 30 在向有机发光二极管(未示出)提供对应于所充的电压的电流时产生具有一亮度(例如预定亮度)的光。

[0048] 图 2 是示出了包括在扫描驱动器中的级的实施例的图。为了例示方便, 图 2 中将示出 8 个级, 虽然级的数目可以根据有机发光显示装置的设计和结构而变化。

[0049] 参考图 2, 根据此实施例的扫描驱动器 10 包括被分别连接到扫描线 S1 至 S8 的级 ST1 至 ST8。级 ST1 至 ST8 的每一个被连接到扫描线 S1 至 S8 中的任意一个。级 ST1 至 ST8 可以用相同的电路来配置。

[0050] 奇数(或偶数)级(例如, ST1, ST3, ...) 由第一信号 CKL1 至 CLK4 和控制信号 CS 驱动, 偶数(或奇数)级(例如, S2, S4, ...) 由第二信号 CLK1' 至 CLK4' 和控制信号 CS 驱动。为此, 级 ST1 至 ST8 的每一个包括第一到第五输入端 101 至 105 和输出端 106。

[0051] 包括在级 ST1 至 ST8 的每一个中的第一输入端 101 接收启动信号 SSP 或前一级的输出信号(例如, 扫描信号)。例如, 第一和第二级 ST1 和 ST2 的第一输入端 101 接收启动信号 SSP。这里, 启动信号 SSP 被提供为和被分别提供到第一和第二级 ST1 和 ST2 的第三输入端 103 的时钟信号重叠。奇数(或偶数)级的第一输入端 101 接收前一个奇数(或偶数)级的扫描信号。

[0052] 第 i (i 为 1、9 或 9 的倍数) 级的第二、第三和第四输入端 102、103 和 104 分别接收第四时钟信号 CLK4、第一时钟信号 CLK1 和第二时钟信号 CLK2。

[0053] 第 i+1 级的第二、第三和第四输入端 102、103 和 104 分别接收第四时钟信号 CLK4'、第一时钟信号 CLK' 和第二时钟信号 CLK2'。

[0054] 第 i+2 级的第二、第三和第四输入端 102、103 和 104 分别接收第一时钟信号 CLK1、第二时钟信号 CLK2 和第三时钟信号 CLK3。

[0055] 第 i+3 级的第二、第三和第四输入端 102、103 和 104 分别接收第一时钟信号 CLK1'、第二时钟信号 CLK2' 和第三时钟信号 CLK3'。

[0056] 第 i+4 级的第二、第三和第四输入端 102、103 和 104 分别接收第二时钟信号 CLK2、第三时钟信号 CLK3 和第四时钟信号 CLK4。

[0057] 第 i+5 级的第二、第三和第四输入端 102、103 和 104 分别接收第二时钟信号 CLK2'、第三时钟信号 CLK3' 和第四时钟信号 CLK4'。

[0058] 第 i+6 级的第二、第三和第四输入端 102、103 和 104 分别接收第三时钟信号 CLK3、第四时钟信号 CLK4 和第一时钟信号 CLK1。

[0059] 第 $i+7$ 级的第二、第三和第四输入端 102、103 和 104 分别接收第三时钟信号 CLK3'、第四时钟信号 CLK4' 和第一时钟信号 CLK1'。

[0060] 包括在第一信号中的第一至第四时钟信号 CLK1 至 CLK4 被逐步提供,以使第一至第四时钟信号 CLK1 至 CLK4 的相位不相互重叠(即,使得第一至第四时钟信号 CLK1 至 CLK4 的低电平不相互重叠)。例如,第一至第四时钟信号 CLK1 至 CLK4 的每一个可以在 2H 的时段内具有低电平。第一至第四时钟信号 CLK1 至 CLK4 可被逐步提供,以使第一至第四时钟信号 CLK1 至 CLK4 的低电平不相互重叠。

[0061] 类似地,包括在第二信号中的第一至第四时钟信号 CLK1' 至 CLK4' 被逐步提供,以使第一至第四时钟信号 CLK1' 至 CLK4' 的相位不相互重叠。例如,第一至第四时钟信号 CLK1' 至 CLK4' 的每一个可以在 2H 的时段内具有低电平。第一至第四时钟信号 CLK1' 至 CLK4' 可被逐步提供,以使第一至第四时钟信号 CLK1' 至 CLK4' 的低电平不相互重叠。包括在第二信号中的第 k (k 为 1、2、3 或 4) 个时钟信号 CLK k ' 可以被提供为使得第 k 个时钟信号 CLK k ' 的低电平在至少一个时段(例如 1H 的时段)内和包括在第一信号中的第 k 个时钟信号 CLK k 的低电平重叠。

[0062] 图 3 是示出了图 2 所示的级的示例性实施例的电路图。为了例示方便,在图 3 中将示出第一级 ST1。

[0063] 参考图 3,根据此实施例的级 ST1 包括第一驱动器 210、第二驱动器 220 和输出单元 230。

[0064] 输出单元 230 对应于第一和第二节点 N1 和 N2 的电压控制被提供到输出端 106 的电压。为此,输出单元 230 包括第一晶体管 M1、第二晶体管 M2、第一电容器 C1 和第二电容器 C2。

[0065] 第一晶体管 M1 位于第五输入端 105 和输出端 106 之间。第一晶体管 M1 的栅电极被连接到第一节点 N1。第一晶体管 M1 对应于第一节点 N1 的电压控制第五输入端 105 和输出端 106 之间的连接。这里,第五输入端 105 是接收控制信号 CS 的端,并在没有提供控制信号 CS 的时段内维持高电压(栅极截止电压)。

[0066] 第二晶体管 M2 位于输出端 106 和第四输入端 104 之间。第二晶体管 M2 的栅电极被连接到第二节点 N2。第二晶体管 M2 对应于第二节点 N2 的电压控制输出端 106 和第四输入端 104 之间的连接。

[0067] 第一电容器 C1 被连接在第一节点 N1 和第五输入端 105 之间。第一电容器 C1 充入与第一晶体管 M1 的导通或截止对应的电压。

[0068] 第二电容器 C2 被连接在第二节点 N2 和输出端 106 之间。第二电容器 C2 充入与第二晶体管 M2 的导通或截止对应的电压。

[0069] 第一驱动器 210 对应于提供到第一、第三和第四输入端 101、103 和 104 的信号控制第一和第二节点 N1 和 N2 的电压。例如,第一驱动器 210 控制第一和第二节点 N1 和 N2 的电压,使得当前一级的输出信号(例如,扫描信号)被输入时可以从输出单元 230 提供扫描信号。

[0070] 为此,第一驱动器 210 包括第三晶体管 M3、第四晶体管 M4 和第五晶体管 M5。

[0071] 第三晶体管 M3 位于第一输入端 101 和第二节点 N2 之间。第三晶体管 M3 的栅电极被连接到第三输入端 103。当第一时钟信号 CLK1 被提供到第三输入端 103 时,第三晶体

管 M3 导通,以允许第一输入端 101 和第二节点 N2 彼此电连接。

[0072] 第四晶体管 M4 位于第四输入端 104 和第五晶体管 M5 (或第一节点 N1) 之间。第四晶体管 M4 的栅电极被连接到第三输入端。当时钟信号 CLK1 被提供到第三输入端 103 时,第四晶体管 M4 导通,以允许第四输入端 104 和第五晶体管 M5 彼此电连接。

[0073] 第五晶体管 M5 位于第四晶体管 M4 和第一节点 N1 之间。第五晶体管 M5 的栅电极被连接到第一输入端 101。第五晶体管 M5 允许当启动信号 SSP 或前一级的输出信号被输入到第一输入端 101 时第四晶体管 M4 和第一节点 N1 彼此电连接。

[0074] 第二驱动器 220 对应于被提供到第二、第四和第五输入端 102、104 和 105 的信号控制第一和第二节点 N1 和 N2 的电压。为此,第二驱动器 220 包括第六晶体管 M6、第七晶体管 M7、第八晶体管 M8 和第九晶体管 M9。

[0075] 第六晶体管 M6 位于第一节点 N1 和第二输入端 102 之间。第六晶体管 M6 的栅电极被连接到第二输入端 102。也就是说,第六晶体管 M6 是二极管连接的。当时钟信号 CLK4 被提供到第二输入端 102 时,第六晶体管 M6 导通。

[0076] 第七晶体管 M7 位于第二节点 N2 和第一电源 VDD 之间。第七晶体管 M7 的栅电极被连接到第五输入端 105。当控制信号 CS 被提供到第五输入端 105 时,第七晶体管 M7 导通,以提供第一电源 VDD 的电压到第二节点 N2。这里,第一电源 VDD 被设置为高电压(例如,栅极截止电压)。

[0077] 第八和第九晶体管 M8 和 M9 被串联连接在输出端 106 和第二节点 N2 之间。第八晶体管 M8 的栅电极被连接到第一节点 N1,第九晶体管 M9 的栅电极被连接到第四输入端 104。第八晶体管 M8 对应于第一节点 N1 的电压控制输出端 106 和第九晶体管 M9 之间的电连接。第九晶体管 M9 对应于提供到第四输入端 104 的时钟信号 CLK2 控制第八晶体管 M8 和第二节点 N2 之间的电连接。

[0078] 图 4 是示出了图 3 所示的级的驱动方法的波形图。

[0079] 参考图 4,时钟信号 CLK1 至 CLK4 被逐步提供,使得时钟信号 CLK1 至 CLK4 的低电平不相互重叠。启动信号 SSP 被提供到第一输入端 101,以与提供到第三输入端 103 的第一时钟信号 CLK1 重叠。

[0080] 如果第一时钟信号 CLK1 被提供到第三输入端 103,则第三和第四晶体管 M3 和 M4 导通。如果启动信号 SSP 被提供到第一输入端 101,则第五晶体管 M5 导通。

[0081] 如果第三晶体管 M3 导通,则第一输入端 101 和第二节点 N2 彼此电连接。在这种情况下,第二节点 N2 由被提供到第一输入端 101 的启动信号 SSP 设置为低电压。如果第二节点 N2 被设置为低电压,则第二晶体管 M2 导通。

[0082] 如果第二晶体管 M2 导通,则输出端 106 和第二输入端 104 彼此电连接。在这种情况下,第四输入端 104 被设置为高电压(例如,第二时钟信号 CLK2 没有被提供),因此,高电压也被输出到输出端 106 (即,扫描信号没有被提供)。

[0083] 同时,如果第四和第五晶体管 M4 和 M5 导通,则第四输入端 104 与第一节点 N1 彼此电连接。在这种情况下,第一节点 N1 接收从第四输入端 104 提供的高电压,因此,第一晶体管 M1 被设置为截止状态。

[0084] 接下来,第二时钟信号 CLK2 被提供到第四输入端 104。在这种情况下,第二晶体管 M2 对应于第二电容器 C2 的电压被设置为导通状态,因而被提供到第四输入端 104 的第二时

钟信号 CLK2 被提供到输出端 106。当第二时钟信号 CLK2 被提供到输出端 106 时,第二节点 N2 的电压通过第二电容器 C2 的连接被降到比第二时钟信号 CLK2 的电压更低的电压,因此,第二晶体管 M2 稳定地维持在导通状态。被提供到输出端 106 的第二时钟信号 CLK2 作为扫描信号被输出到扫描线 S1。

[0085] 同时,如果第二时钟信号 CLK2 被提供到第四输入端 104,则第九晶体管 M9 导通。在这种情况下,第八晶体管 M8 对应于被提供到第一节点 N1 的高电压被设置为截止状态,因而即使第九晶体管 M9 导通,第二节点 N2 也稳定地保持低电压。由于在第二时钟信号 CLK2 被提供到第四输入端 104 的时段内第四晶体管 M4 被设置为截止状态,因此第二时钟信号 CLK2 的电压不被提供到第一节点 N1。在扫描信号被提供到输出端 106 后,第四时钟信号 CLK4 被提供到第二输入端 102。如果第四时钟信号 CLK4 被提供到第二输入端 102,则第六晶体管 M6 导通。如果第六晶体管 M6 导通,则第一节点 N1 通过第四时钟信号 CLK4 被降低电压。如果第一节点 N1 被设置为低电压,则第一晶体管 M1 导通。如果第一晶体管 M1 导通,则来自第五输入端 105 的高电压被提供到输出端 106。

[0086] 接下来,第一时钟信号 CLK1 被提供到第三输入端 103,以使第三晶体管 M3 导通。如果第三晶体管 M3 导通,则第一输入端 101 和第二节点 N2 彼此电连接。在这种情况下,启动信号 SSP 不被提供到第一输入端 101,因而第二节点 N2 被升高到高电压。如果第二节点 N2 被设置为高电压,则第二晶体管 M2 截止。

[0087] 接下来,第二时钟信号 CLK2 被提供到第四输入端 104,使得第九晶体管 M9 导通。在这种情况下,第八晶体管 M8 对应于第一节点 N1 的电压被设置为导通状态,因而输出端 106 和第二节点 N2 对应于第九晶体管 M9 的导通而彼此电连接。在这种情况下,第二节点 N2 接收高电压。

[0088] 根据本发明的实施例,通过重复上述过程,扫描信号被输出到输出端 106。每当在扫描信号没有被输出的时段内第四时钟信号 CLK4 被提供时,第一节点 N1 被设置为低电压,并且使用第二时钟信号 CLK2,第二节点 N2 被设置为高电压。然后,第一和第二节点 N1 和 N2 被设置为一电压(例如,所需电压),以提高可靠性。

[0089] 图 5 是示出了对应于图 4 的驱动方法输出扫描信号的实施例的波形图。

[0090] 参考图 5,包括在第一信号中的时钟信号 CLK1 至 CLK4 在两个水平时段 2H 内被设置为低电平的电压。时钟信号 CLK1 至 CLK4 被顺序提供,使得时钟信号 CLK1 至 CLK4 的低电平的电压不相互重叠。类似地,包括在第二信号中的时钟信号 CLK1' 至 CLK4' 在两个水平时段 2H 内被设置为低电平的电压。时钟信号 CLK1' 至 CLK4' 被顺序提供,使得时钟信号 CLK1' 至 CLK4' 的低电平的电压不相互重叠。包括在第二信号中的第 k 个时钟信号 CLKk' 被设置为使得第 k 个时钟信号 CLKk' 的低电平和包括在第一信号中的第 k 个时钟信号 CLKk 的低电平在一个水平时段 1H 内重叠。

[0091] 启动信号 SSP 被提供为和被提供到第一级 ST1 的第三输入端 103 的第一时钟信号 CLK1 以及被提供到第二级 ST2 的第三输入端的第一时钟信号 CLK1' 重叠。

[0092] 在这种情况下,第一级 ST1 将被提供到第四输入端 104 的第二时钟信号 CLK2 作为扫描信号输出到第一扫描线 S1。第二级 ST2 将被提供到第四输入端 104 的第二时钟信号 CLK2' 作为扫描信号输出到第二扫描线 S2。第三级 ST3 将被提供到第四输入端 104 的第三时钟信号 CLK3 作为扫描信号输出到第三扫描线 S3。第四级 ST4 将被提供到第四输入端 104

的第三时钟信号 CLK3' 作为扫描信号输出到第四扫描线 S4。

[0093] 根据本发明的实施例,在重复上述过程时,扫描信号可被提供到当前扫描线,以在部分时段内和前一扫描信号重叠。此外,包括在第二信号中的时钟信号 CLK1' 至 CLK4' 可被提供为不和包括在第一信号中的时钟信号 CLK1 至 CLK4 重叠。然后,扫描信号被逐步输出,使得当前扫描信号不和前一扫描信号重叠。

[0094] 如上所述,根据本发明的实施例,在控制时钟信号 CLK1 至 CLK4 和 CLK1' 至 CLK4' 的重叠、宽度等时,扫描信号可以以各种方式被输出。

[0095] 图 6 是示出了对应于图 4 的驱动方法输出扫描信号的另一实施例的波形图。

[0096] 参考图 6,包含在第一信号中的时钟信号 CLK1 至 CLK4 在两个水平时段 2H 内被设置为低电平的电压。时钟信号 CLK1 至 CLK4 被逐步提供,使得前一时钟信号的低电平的电压和当前时钟信号的低电平的电压在一个水平时段 1H 内重叠。类似地,包含在第二信号中的时钟信号 CLK1' 至 CLK4' 在两个水平时段 2H 内被设置为低电平的电压。时钟信号 CLK1' 至 CLK4' 被逐步提供,使得前一时钟信号的低电平的电压和当前时钟信号的低电平的电压在一个水平时段 1H 内重叠。包括在第二信号中的第 k 个时钟信号 CLKk' 被设置为使得第 k 个时钟信号 CLKk' 的低电平和包括在第一信号中的第 k 个时钟信号 CLKk 的低电平重叠。

[0097] 然后,第一和第二级 ST1 和 ST2 并发(例如同时)提供扫描信号到第一和第二扫描线 S1 和 S2。类似地,第三和第四级 ST3 和 ST4 并发(例如同时)提供扫描信号到第三和第四扫描线 S3 和 S4。这里,被提供到第三扫描线 S3 的扫描信号在部分时段(1H)内和被提供到第一扫描线 S1 的扫描信号重叠。

[0098] 图 7 是示出了用于并发(例如同时)提供扫描信号到扫描线的驱动波形的波形图。

[0099] 将结合图 3 和图 7 描述该级的工作过程。首先,时钟信号 CLK1 至 CLK4 和 CLK1' 至 CLK4' 被并发(例如同时)提供。然后,第一节点 N1 对应于被提供到第二输入端 102 的时钟信号 CLK4 被设置为低电压。如果第一节点 N1 被设置为低电压,则第一晶体管 M1 导通,使得输出端 106 与第五输入端 105 彼此电连接。

[0100] 接下来,控制信号 CS 被提供到第五输入端 105。如果控制信号 CS 被提供到第五输入端 105,则控制信号 CS 被输出到输出端 106。输出端 106 将控制信号 CS 作为扫描信号提供到扫描线 S1。这里,控制信号 CS 被公共地连接到所有级的第五输入端 105,因此,扫描信号被并发(例如同时)提供到扫描线 S1 至 Sn。

[0101] 同时,当控制信号 CS 被提供到第五输入端 105 时,第一节点 N1 的电压通过第一电容器 C1 的连接而额外地下降。因此,在控制信号 CS 被提供的时段,第一晶体管 M1 稳定地保持导通状态。

[0102] 如果控制信号 CS 被提供到第五输入端 105,则第七晶体管 M7 导通。如果第七晶体管 M7 导通,则第一电源 VDD 的电压被提供到第二节点 N2。如果第一电源 VDD 的电压被提供到第二节点 N2,则第二晶体管 M2 被设置为截止状态。

[0103] 图 8 是示出了图 2 所示的级的另一实施例的电路图。在图 8 中,和图 3 的部件相同的部件由相同的附图标记表示,并且它们的详细描述将被省略。

[0104] 参考图 8,在此实施例中,图 3 所示的第三、第四、第六和第七晶体管 M3、M4、M6 和 M7 的每一个均使用多个晶体管来配置,因此,可以最小化漏电流。

[0105] 更具体地说,第三晶体管 M3 使用在第一输入端 101 和第二节点 N2 之间串联连接

的多个晶体管 M3-1 和 M3-2 来配置。第三晶体管 M3-1 和 M3-2 的栅电极被连接到第三输入端 103。

[0106] 第四晶体管 M4 使用在第四输入端 104 和第五晶体管 M5 之间串联连接的多个晶体管 M4-1 和 M4-2 来配置。第四晶体管 M4-1 和 M4-2 的栅电极被连接到第三输入端 103。

[0107] 第六晶体管 M6 使用在第一节点 N1 和第二输入端 102 之间串联连接的多个晶体管 M6-1 和 M6-2 来配置。第六晶体管 M6-1 和 M6-2 的栅电极被连接到第二输入端 102。

[0108] 第七晶体管 M7 使用在第二节点 N2 和第一电源 VDD 之间串联连接的多个晶体管 M7-1 和 M7-2 来配置。第七晶体管 M7-1 和 M7-2 的栅电极被连接到第五输入端 105。

[0109] 除了第三、第四、第六和第七晶体管 M3、M4、M6 和 M7 的每一个均使用多个晶体管来配置之外,如上所述配置的根据此实施例的级的操作过程和图 3 的级的操作过程相似或基本相同。因此,其详细描述将被省略。

[0110] 图 9 是示出了图 2 所示的级的又一实施例的电路图。在图 9 中,和图 3 的部件相同的部件由相同的附图标记表示,并且它们的详细描述将被省略。

[0111] 参考图 9,根据此实施例的级 ST1 包括第一驱动器 210'、第二驱动器 220 和输出单元 230。当将此实施例与图 3 的实施例进行比较时,第五晶体管 M5 被去除,第四晶体管 M4 的连接结构被改变。

[0112] 包括在第一驱动器 210' 中的第四晶体管 M4' 位于第二输入端 102 和第一节点 N1 之间。第四晶体管 M4' 的栅电极被连接到第二节点 N2。第四晶体管 M4' 对应于第二节点 N2 的电压控制第二输入端 102 和第一节点 N1 之间的电连接。

[0113] 下面将结合图 4 和图 9 描述该级的操作过程。首先,启动信号 SSP 被提供到第一输入端 101,以与被提供到第三输入端 103 的第一时钟信号 CLK1 重叠。

[0114] 如果第一时钟信号 CLK1 被提供到第三输入端 103,则第三晶体管 M3 导通。如果第三晶体管 M3 导通,则第一输入端 101 和第二节点 N2 被彼此电连接。在这种情况下,第二节点 N2 由被提供到第一输入端 101 的启动信号 SSP 设置为低电压。如果第二节点 N2 被设置为低电压,则第二和第四晶体管 M2 和 M4' 导通。

[0115] 如果第二晶体管 M2 导通,则输出端 106 和第四输入端 104 彼此电连接。在这种情况下,第四输入端 104 被设置为高电压,因此,高电压也被输出到输出端 106(也就是扫描信号没有被提供)。

[0116] 如果第四晶体管 M4' 导通,则第四输入端 104 的高电压被提供到第一节点 N1。如果第一节点 N1 被设置为高电压,则第一晶体管 M1 截止。

[0117] 接下来,第二时钟信号 CLK2 被提供到第四输入端 104。被提供到第四输入端 104 的第二时钟信号 CLK2 经由第二晶体管 M2 被提供到输出端 106。被提供到输出端 106 的第二时钟信号 CLK2 作为扫描信号被输出到扫描线 S1。

[0118] 同时,如果第二时钟信号 CLK2 被提供到第四输入端 104,则第九晶体管 M9 导通。在这种情况下,第八晶体管 M8 对应于被提供到第一节点 N1 的高电压被设置为截止状态,因而即使第九晶体管 M9 导通,第二节点 N2 也稳定地保持低电压。

[0119] 在扫描信号被提供到输出端 106 后,第四时钟信号 CLK4 被提供到第二输入端 102。如果第四时钟信号 CLK4 被提供到第二输入端 102,则第六晶体管 M6 导通。如果第六晶体管 M6 导通,则第一节点 N1 通过第四时钟信号 CLK4 被降低到低电压。如果第一节点 N1 被设

置为低电压,则第一晶体管 M1 导通。如果第一晶体管 M1 导通,则来自第五输入端 105 的高电压被提供到输出端 106。

[0120] 接下来,第一时钟信号 CLK1 被提供到第三输入端 103,使得第三晶体管 M3 导通。如果第三晶体管 M3 导通,则第一输入端 101 和第二节点 N2 彼此电连接。在这种情况下,启动信号 SSP 没有被提供到第一输入端 101,因而第二节点 N2 被升高到高电压。如果第二节点 N2 被设置为高电压,则第二和第四晶体管 M2 和 M4' 截止。

[0121] 接下来,第二时钟信号 CLK2 被提供到第四输入端 104,使得第九晶体管 M9 导通。在这种情况下,第八晶体管 M8 对应于第一节点 N1 的电压被设置为导通状态,因而对应于第九晶体管 M9 的导通,输出端 106 和第二节点 N2 彼此电连接。这里,第二节点 N2 接收高电压。

[0122] 根据本发明的实施例,在重复进行上述过程时扫描信号被输出到输出端 106。

[0123] 同时,尽管为了例示方便,关于本发明的示例性实施例已经描述了晶体管被示为 PMOS 晶体管,但本发明并不限于此。换句话说,晶体管可以被形成 NMOS 晶体管。

[0124] 通过总结和回顾,有机发光显示装置包括被配置为提供数据信号到数据线的数据驱动器、被配置为逐步提供扫描信号到扫描线的扫描驱动器、以及被配置为包括被连接到扫描线和数据线的多个像素的像素单元。

[0125] 当扫描信号被提供到扫描线时,包括在像素单元中的像素被选择,以从数据线接收数据信号。接收数据信号的像素产生对应于数据信号的亮度(例如,预定亮度)的光,从而显示图像。

[0126] 有机发光显示装置由包括 3D 驱动方法在内的各种驱动方法驱动。例如,有机发光显示装置可以由其中使用快速响应速度每个佩戴快门眼镜的观察者看到不同图像的双视图方法驱动。因此,要求能够提供扫描信号的扫描驱动器可以适用于各种驱动方法。

[0127] 在根据本发明的实施例的级和使用级的有机发光显示装置中,通过控制时钟信号,扫描信号可以以各种顺序被提供。也就是说,根据本发明的实施例,扫描信号可以被逐步提供,或者可以被提供为在一个时段(例如,在预定时段)和前一扫描信号重叠。此外,扫描信号可以被并发(例如同时)提供。

[0128] 本文中已经公开了示例性实施例,尽管使用了特定的术语,但它们只是以一般和描述性的意思来使用和将被理解,而不是为了限制的目的。在某些情况下,如对递交本申请的领域的普通技术人员将是显而易见的,结合特定实施例描述的特征、特性和/或元件可以单独使用,也可以和结合其它实施例描述的特征、特性和/或元件组合使用,除非另有明确说明。因此,本领域技术人员将理解,可以进行形式和细节上的各种改变,而不脱离如下权利要求及其等同方案中提出的本发明的精神和范围。

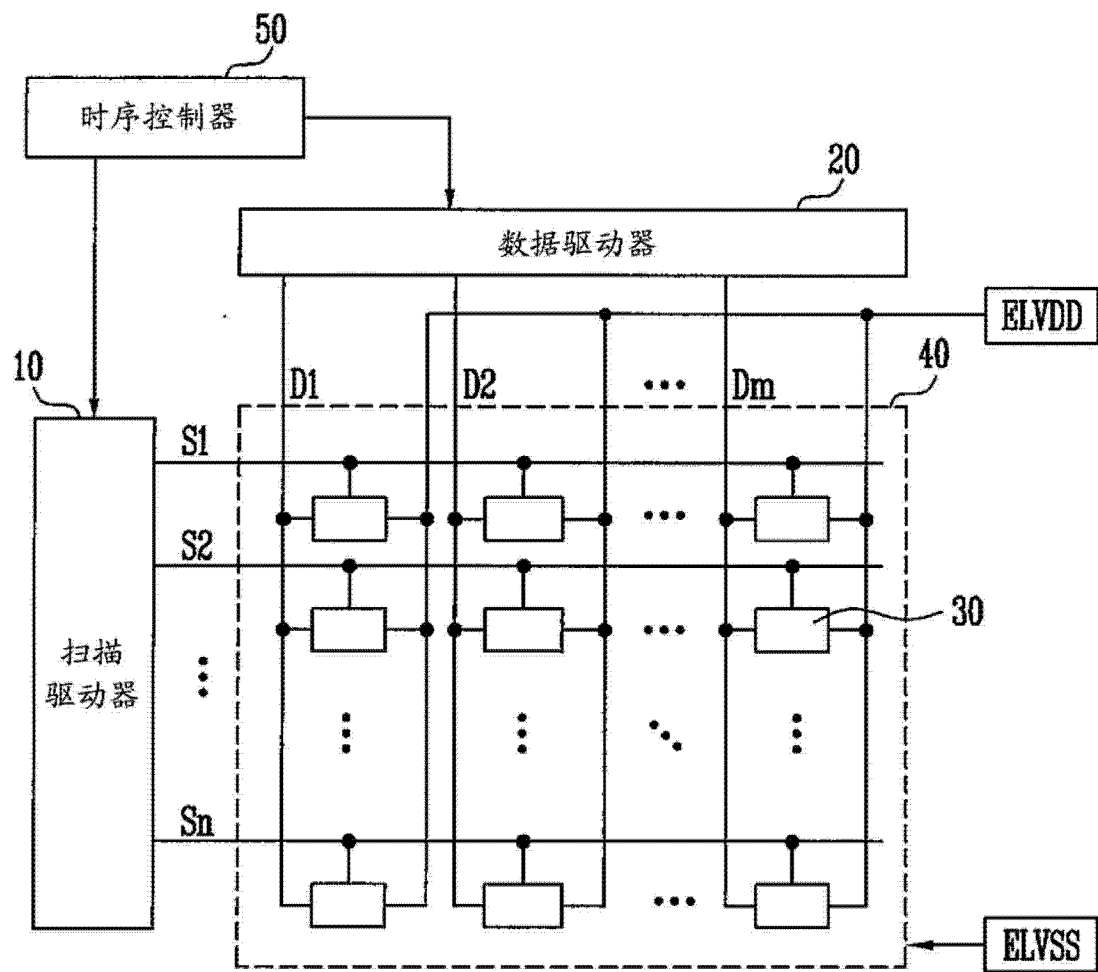


图 1

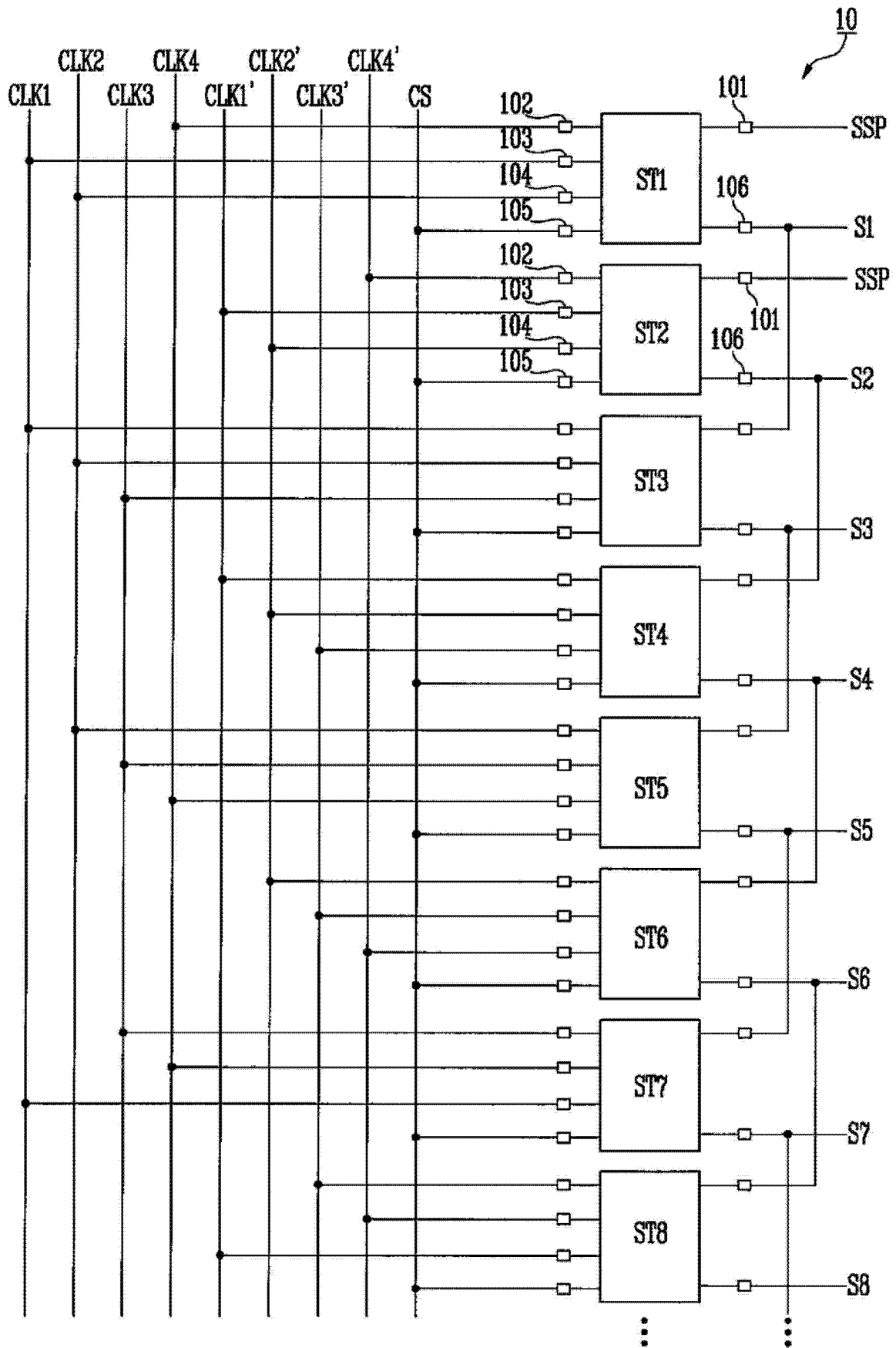


图 2

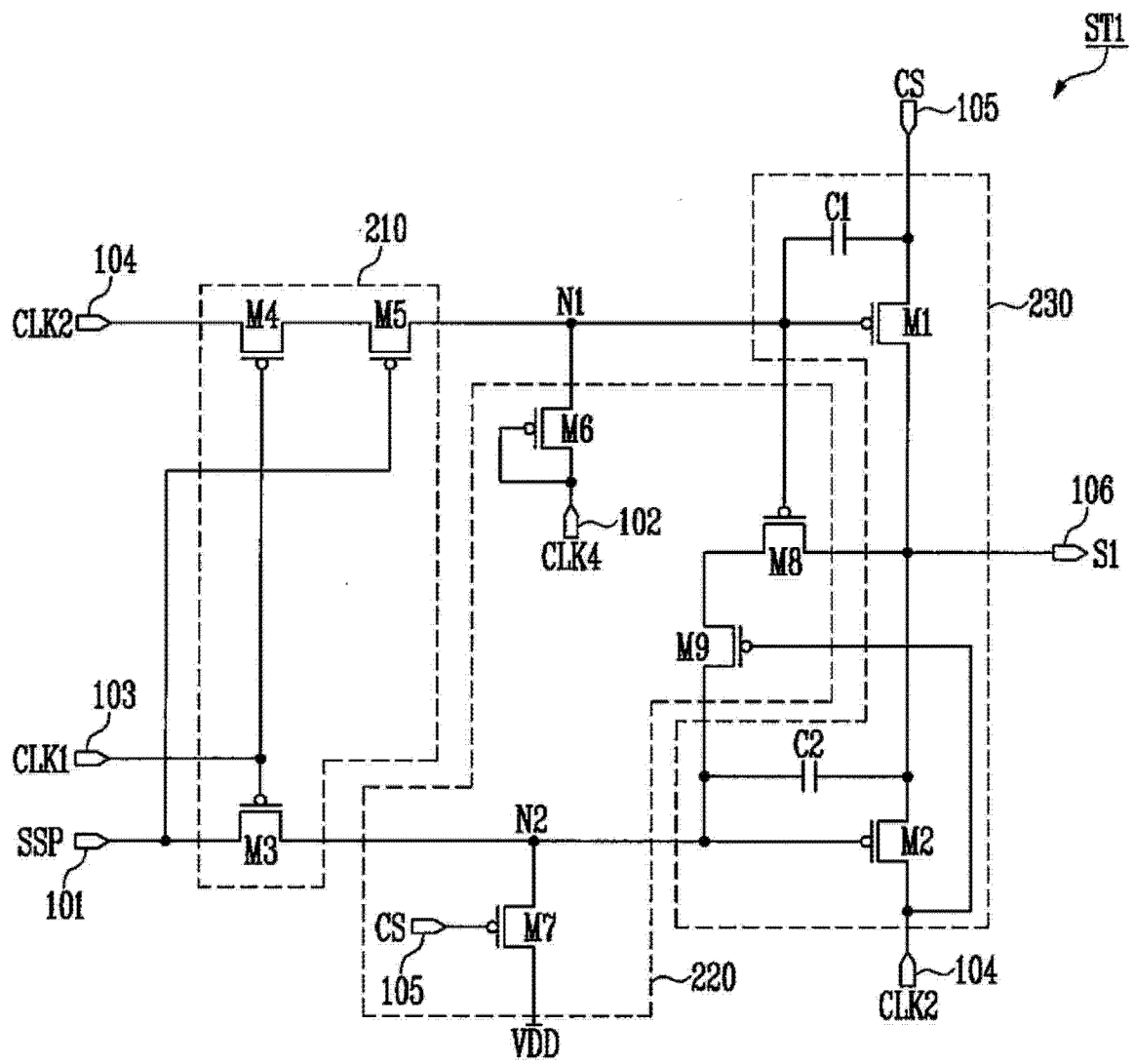


图 3

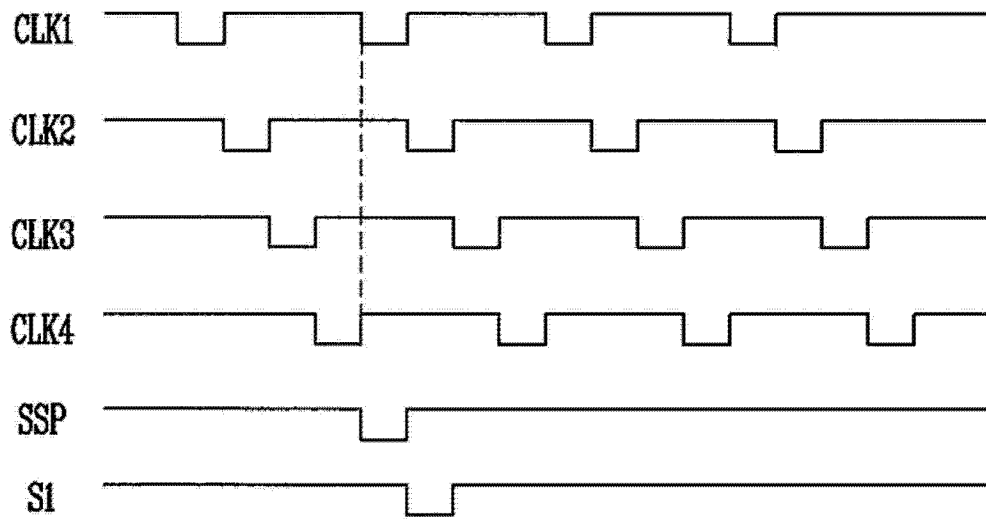


图 4

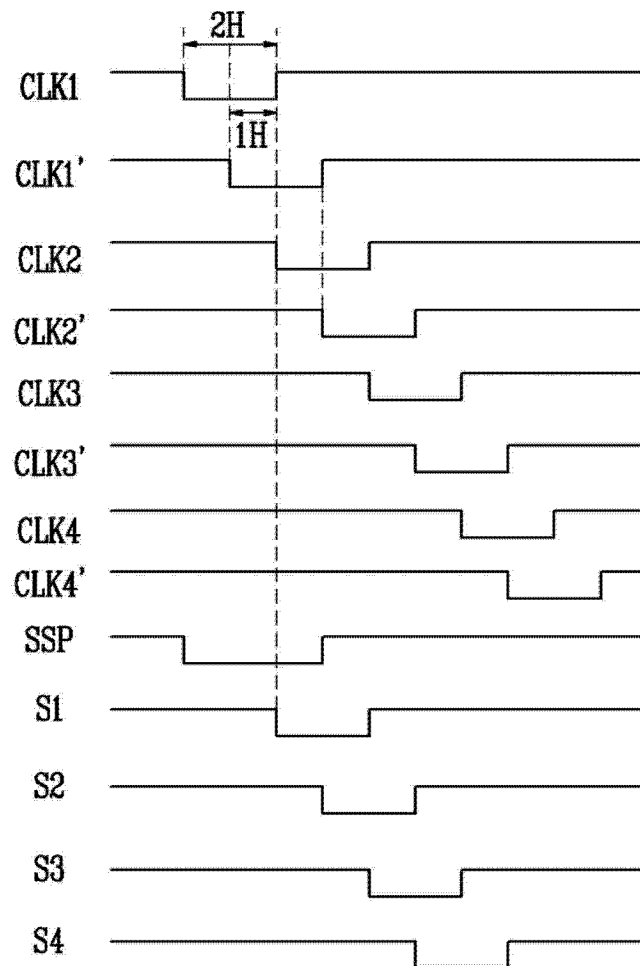


图 5

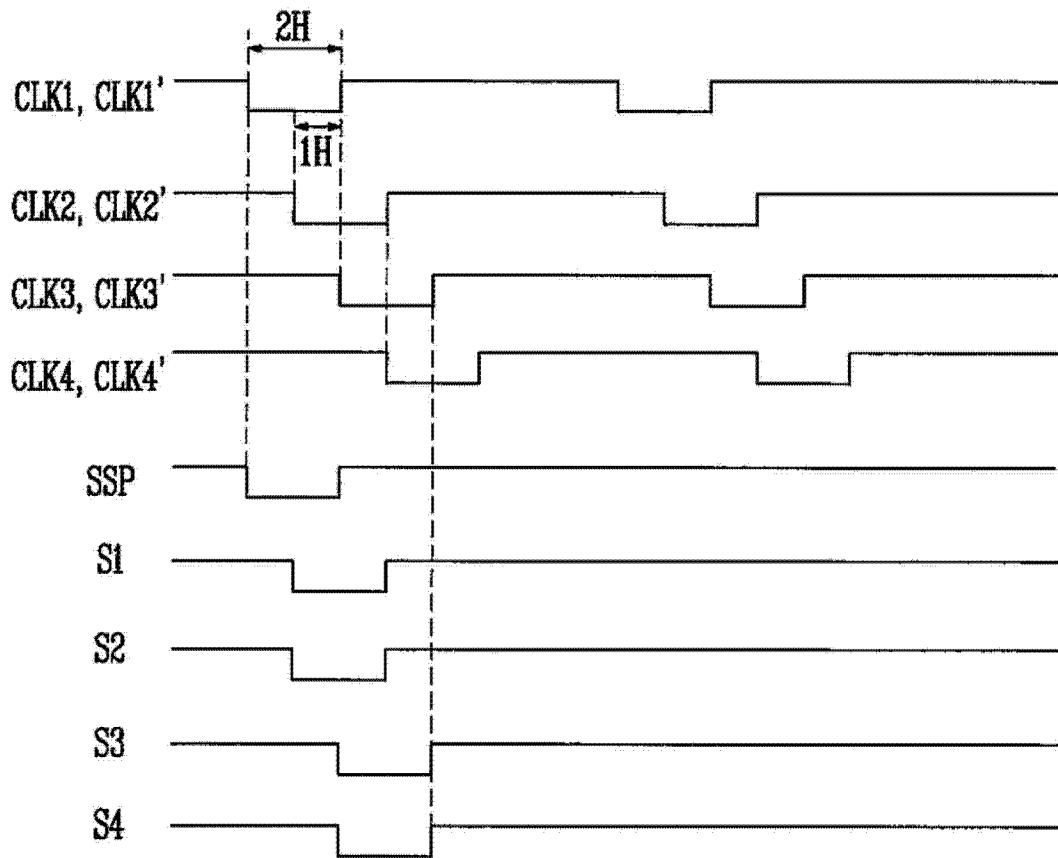


图 6

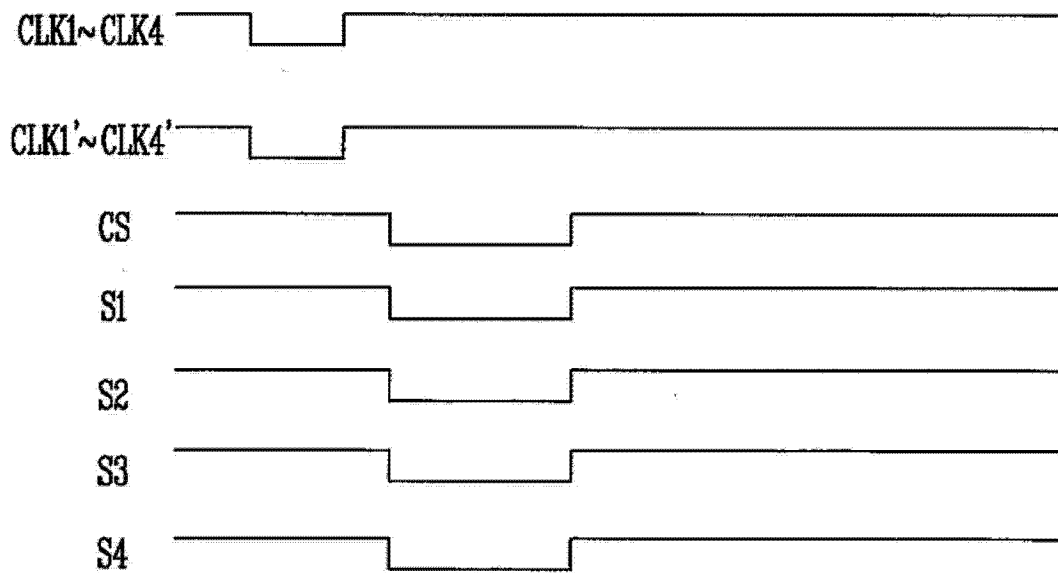


图 7

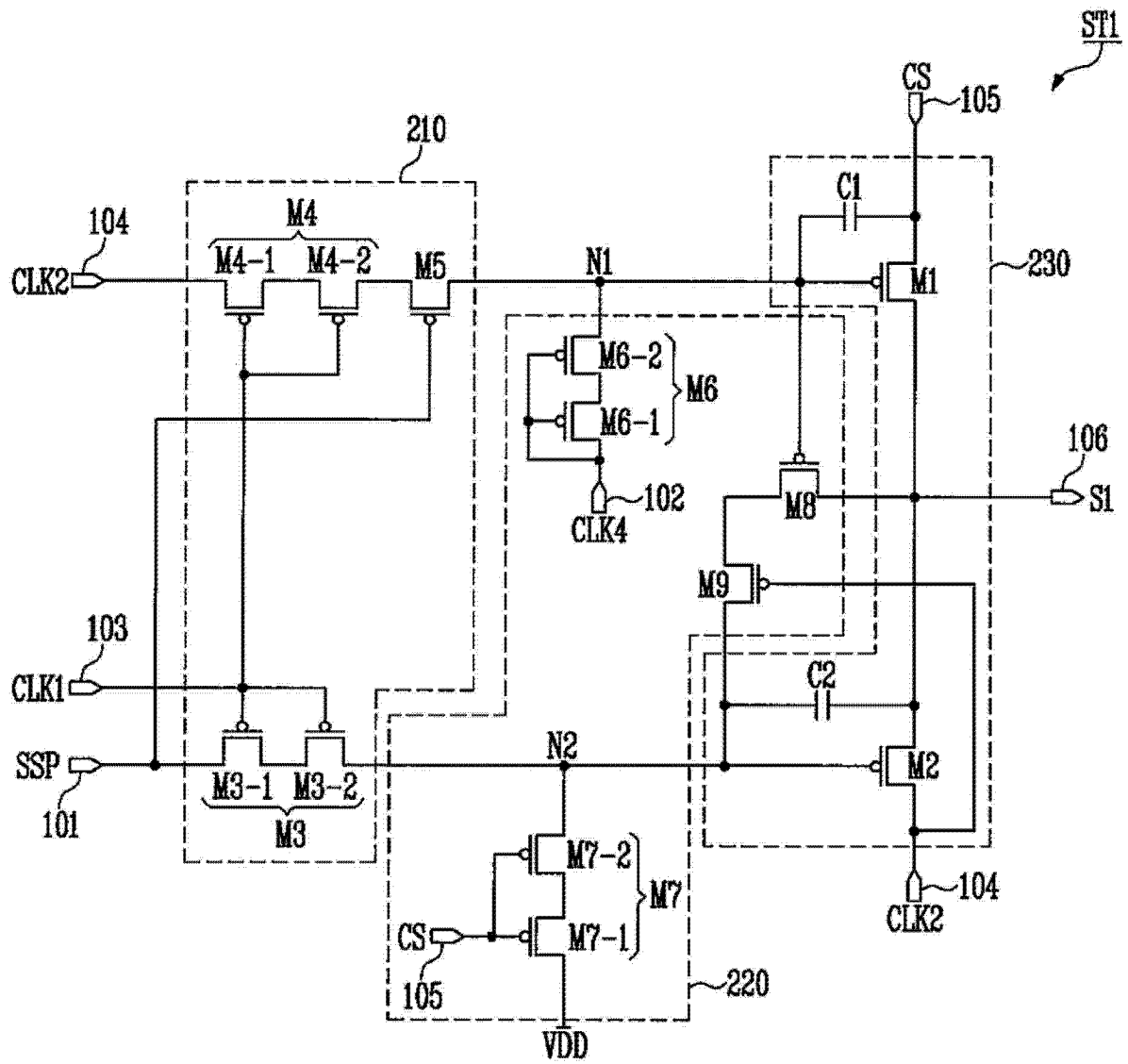


图 8

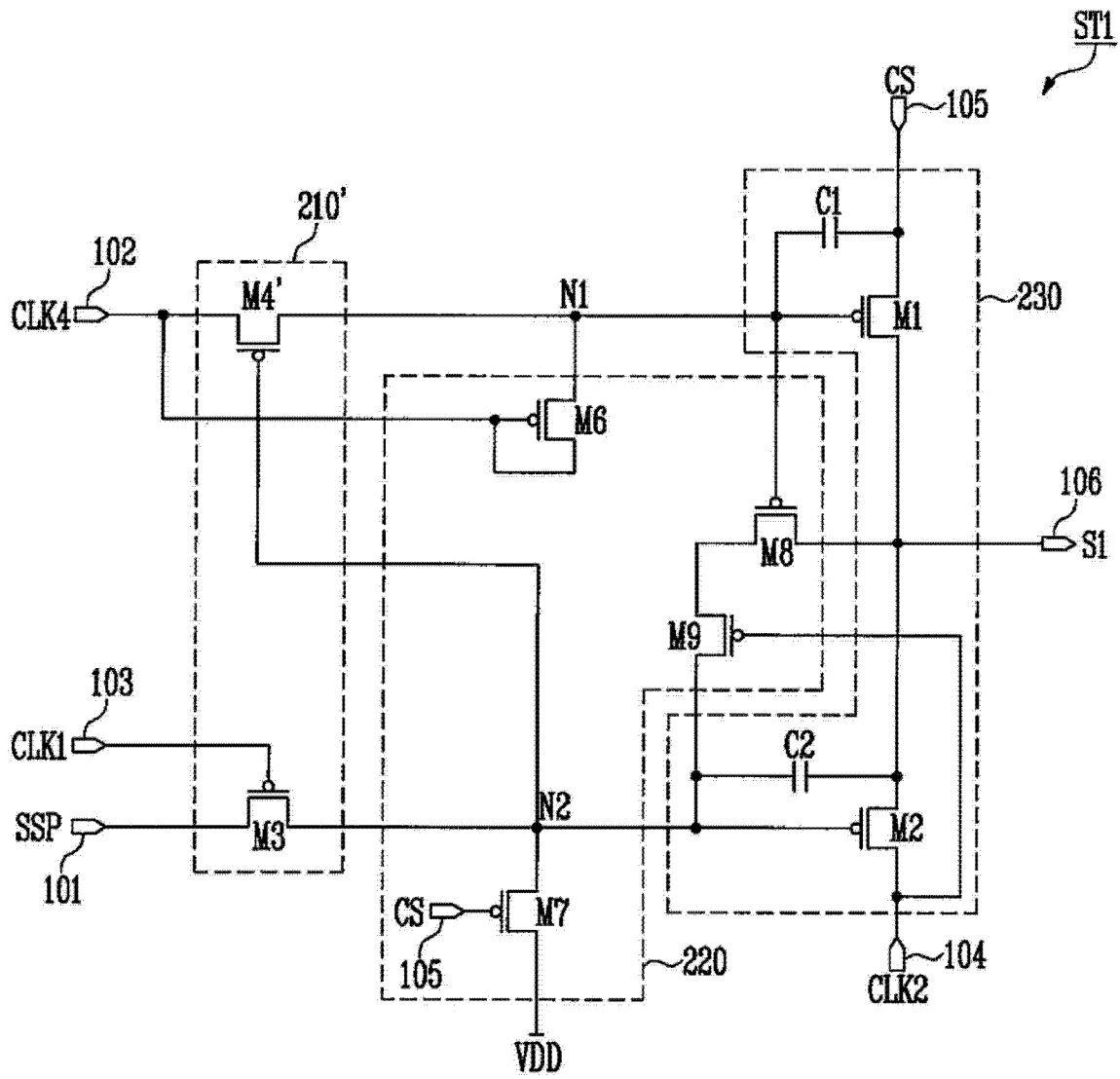


图 9

专利名称(译)	级和使用级的有机发光显示装置		
公开(公告)号	CN104347028A	公开(公告)日	2015-02-11
申请号	CN201410061664.9	申请日	2014-02-24
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示有限公司		
当前申请(专利权)人(译)	三星显示有限公司		
[标]发明人	李海衍 金容载 郑宝容		
发明人	李海衍 金容载 郑宝容		
IPC分类号	G09G3/32		
CPC分类号	G09G2330/021 G09G3/3216 G09G3/3266		
优先权	1020130091340 2013-08-01 KR		
其他公开文献	CN104347028B		
外部链接	Espacenet SIPO		

摘要(译)

本发明涉及级和使用级的有机发光显示装置。该级包括被配置为根据第一节点和第二节点的电压提供扫描信号到输出端的输出单元；被配置为控制第一节点和第二节点的电压，使得当启动信号或前一级的输出信号被提供到第一输入端时，扫描信号从输出单元被提供的第一驱动器；以及被配置为对应于被提供到第二输入端、第四输入端和第五输入端的信号控制第一节点和第二节点的电压的第二驱动器，其中第二驱动器包括在输出端和第二节点之间串联连接的第八晶体管和第九晶体管，其中第八晶体管的栅电极被连接到第一节点，并且第九晶体管的栅电极被连接到第四输入端。

