



(12)发明专利申请

(10)申请公布号 CN 111161679 A  
(43)申请公布日 2020.05.15

(21)申请号 201911003624.8

(22)申请日 2019.10.22

(30)优先权数据

10-2018-0135784 2018.11.07 KR

(71)申请人 乐金显示有限公司

地址 韩国首尔

(72)发明人 朴桃模

(74)专利代理机构 北京三友知识产权代理有限公司 11127

代理人 刘久亮 黄纶伟

(51)Int.Cl.

G09G 3/3258(2016.01)

G09G 3/00(2006.01)

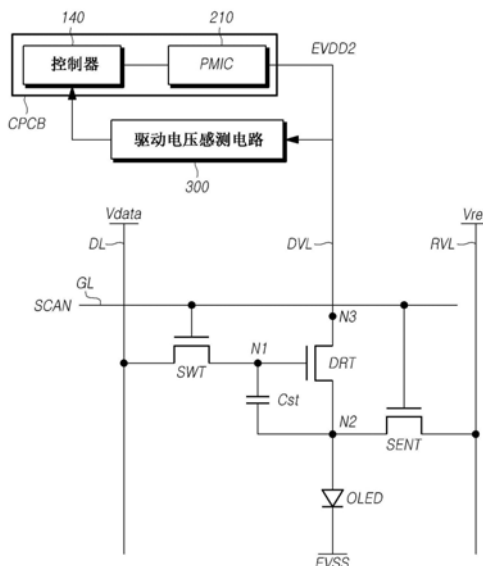
权利要求书2页 说明书14页 附图13页

(54)发明名称

驱动电压感测电路和包括该驱动电压感测电路的显示装置

(57)摘要

驱动电压感测电路和包括该驱动电压感测电路的显示装置。通过根据在有机发光二极管OLED的劣化感测时段中流过有机发光二极管的电流精确地感测充电电容的变化来有效补偿在各个子像素中布置的有机发光二极管的劣化。将在有机发光二极管的劣化感测时段中施加至显示面板的用于感测劣化的驱动电压保持在参考范围内。通过将劣化感测时段中施加的用于感测劣化的驱动电压保持在参考范围内来精确地感测有机发光二极管的劣化。



1. 一种显示装置,该显示装置包括:  
显示面板,所述显示面板包括多条选通线、多条数据线以及多个子像素;  
选通驱动器电路,所述选通驱动器电路驱动所述多条选通线;  
数据驱动器电路,所述数据驱动器电路驱动所述多条数据线;  
驱动电压感测电路,所述驱动电压感测电路感测被供应至所述显示面板的用于感测劣化的驱动电压是否在参考范围外,并且根据感测的结果输出驱动电压感测信号;以及  
定时控制器,所述定时控制器响应于从所述驱动电压感测电路传输的所述驱动电压感测信号,控制供应所述用于感测劣化的驱动电压的电源管理集成电路。
2. 根据权利要求1所述的显示装置,其中,所述多个子像素中的每一个子像素包括:  
有机发光二极管;  
驱动晶体管,所述驱动晶体管驱动所述有机发光二极管,并且使所述用于感测劣化的驱动电压施加至所述驱动晶体管;  
开关晶体管,所述开关晶体管电连接在所述驱动晶体管的栅极节点与所述多条数据线当中的对应数据线之间;以及  
感测晶体管,所述感测晶体管电连接在所述驱动晶体管的源极节点或漏极节点与参考电压线之间。
3. 根据权利要求2所述的显示装置,其中,所述驱动电压感测电路感测在感测所述有机发光二极管的劣化的劣化感测时段中供应至所述显示面板的所述用于感测劣化的驱动电压。
4. 根据权利要求1所述的显示装置,其中,所述参考范围与在用于感测劣化的驱动电压的最高值与用于感测劣化的驱动电压的最低值之间的范围对应,所述最高值和所述最低值是考虑所述显示面板内的劣化的感测精确度而确定的。
5. 根据权利要求4所述的显示装置,其中,所述驱动电压感测电路包括:  
开关,所述开关允许在劣化感测时段中将所述用于感测劣化的驱动电压作为输入信号供应;  
第一比较器,所述第一比较器包括运算放大器,其中,所述用于感测劣化的驱动电压通过所述开关供应至所述第一比较器的反向输入端子,并且最低值的用于感测劣化的驱动电压被供应至所述第一比较器的非反向输入端子;  
第二比较器,所述第二比较器包括运算放大器,其中,所述用于感测劣化的驱动电压供应至所述第二比较器的非反向输入端子,并且最高值的用于感测劣化的驱动电压被供应至所述第二比较器的反向输入端子;  
第一低通滤波器,所述第一低通滤波器连接到所述第一比较器的输出端子,以向所述定时控制器传输来自所述第一比较器的第一驱动电压感测信号;以及  
第二低通滤波器,所述第二低通滤波器连接到所述第二比较器的输出端子,以向所述定时控制器传输来自所述第二比较器的第二驱动电压感测信号。
6. 根据权利要求5所述的显示装置,该显示装置还包括:  
第一寄存器,所述第一寄存器连接到所述第一低通滤波器的输出端子;和  
第二寄存器,所述第二寄存器连接到所述第二低通滤波器的输出端子。
7. 根据权利要求5所述的显示装置,其中,所述定时控制器:

在所述第一驱动电压感测信号处于高电平时,控制所述电源管理集成电路增大所述用于感测劣化的驱动电压;并且

在所述第二驱动电压感测信号处于高电平时,控制所述电源管理集成电路减小所述用于感测劣化的驱动电压。

8. 一种用于显示装置的驱动电压感测电路,该驱动电压感测电路感测在感测显示面板的多个有机发光二极管的劣化的劣化感测时段中供应的驱动电压,所述驱动电压感测电路包括:

开关,所述开关允许在所述劣化感测时段中将所述驱动电压作为输入信号供应;

第一比较器,所述第一比较器包括运算放大器,其中,所述驱动电压通过所述开关供应至所述运算放大器的反向输入端子,并且最低值的驱动电压被供应至所述第一比较器的非反向输入端子;

第二比较器,所述第二比较器包括运算放大器,其中,所述驱动电压被施加至所述第二比较器的非反向输入端子,并且最高值的驱动电压被供应至所述第二比较器的反向输入端子;

第一低通滤波器,所述第一低通滤波器连接到所述第一比较器的输出端子,以向定时控制器传输来自所述第一比较器的第一驱动电压感测信号;以及

第二低通滤波器,所述第二低通滤波器连接到所述第二比较器的输出端子,以向所述定时控制器传输来自所述第二比较器的第二驱动电压感测信号。

9. 根据权利要求8所述的驱动电压感测电路,该驱动电压感测电路还包括:

第一寄存器,所述第一寄存器连接到所述第一低通滤波器的输出端子;和

第二寄存器,所述第二寄存器连接到所述第二低通滤波器的输出端子。

## 驱动电压感测电路和包括该驱动电压感测电路的显示装置

### 技术领域

[0001] 示例性实施方式涉及驱动电压感测电路和使用该驱动电压感测电路的显示装置。

### 背景技术

[0002] 随着信息社会的发展,对各种图像显示装置的需求不断增加。在这方面,一系列显示装置(诸如液晶显示(LCD)装置和有机发光二极管(OLED)显示装置)近来已经得到广泛使用。

[0003] 在这些显示装置当中,因为使用自发光有机发光二极管(OLED),所以OLED显示装置具有优秀特性,诸如快速响应速度、高对比度、高发光效率、高发光强度以及宽视角。

[0004] 这种OLED显示装置可以包括布置在排列在显示面板中的多个子像素中的OLED,并且可以通过控制流过OLED的电流控制OLED发光,以便在控制子像素的发光强度的同时显示图像。

[0005] 在多个子像素中包括的OLED可能随着时间的过去而经历劣化。由于这种劣化,想要使用子像素表达的发光强度无法精确表达。因此,必须测量并补偿分别在子像素中包括的OLED的劣化。

[0006] 为了精确确定OLED的劣化,在图像驱动时段期间,将用于确定劣化的用于感测劣化的驱动电压保持在比驱动电压更低的电平。然而,当用于感测劣化的驱动电压由于任意因素(例如,驱动电压供应电路的部件之间的差异)而变化时,也可能影响用于感测劣化的驱动电压。在这种情况下,可能难以精确确定OLED的劣化。

### 发明内容

[0007] 本公开的各方面提供了能够精确感测在显示面板的各个子像素中布置的有机发光二极管(OLED)的劣化并补偿劣化的显示面板和显示装置。

[0008] 还提供了一种驱动电压感测电路以及包括该驱动电压感测电路的显示装置,所述驱动电压感测电路能够通过有机发光二极管的劣化感测时段内将用于感测劣化的驱动电压保持在参考范围内来提高有机发光二极管的劣化感测的精确度。

[0009] 根据本公开的方面,一种显示装置可以包括:显示面板,多条选通线、多条数据线以及多个子像素布置在该显示面板中;选通驱动器电路,该选通驱动器电路驱动多条选通线;数据驱动器电路,该数据驱动器电路驱动多条数据线;驱动电压感测电路,该驱动电压感测电路感测被供应至显示面板的用于感测劣化的驱动电压是否在参考范围外,并且根据感测的结果输出驱动电压感测信号;以及定时控制器,该定时控制器响应于从驱动电压感测电路传输的驱动电压感测信号,控制供应用于感测劣化的驱动电压的电源管理集成电路。

[0010] 多个子像素中的每一个可以包括:有机发光二极管;驱动晶体管,该驱动晶体管驱动有机发光二极管,并且使用于感测劣化的驱动电压供应至所述驱动晶体管;开关晶体管,该开关晶体管电连接在驱动晶体管的栅极节点与多条数据线当中的对应数据线之间;以及

感测晶体管,该感测晶体管电连接在驱动晶体管的源极节点或漏极节点与参考电压线之间。

[0011] 驱动电压感测电路可以感测在感测有机发光二极管的劣化的劣化感测时段中供应至显示面板的用于感测劣化的驱动电压。

[0012] 参考范围可以对应于在用于感测劣化的驱动电压的最高值与用于感测劣化的驱动电压的最低值之间的范围,该最高值和最低值考虑感测显示面板内的有机发光二极管的劣化的精确度来确定。

[0013] 驱动电压感测电路可以包括:开关,该开关允许在劣化感测时段中将用于感测劣化的驱动电压作为输入信号施加;第一比较器,该第一比较器包括运算放大器,其中,用于感测劣化的驱动电压通过开关供应至第一比较器的反向输入端子,并且最低值的用于感测劣化的驱动电压被供应至第一比较器的非反向输入端子;第二比较器,该第二比较器包括运算放大器,其中,用于感测劣化的驱动电压供应至第二比较器的非反向输入端子,并且最高值的用于感测劣化的驱动电压被供应至第二比较器的反向输入端子;第一低通滤波器,该第一低通滤波器连接到第一比较器的输出端子,以向定时控制器传输来自第一比较器的第一驱动电压感测信号;以及第二低通滤波器,该第二低通滤波器连接到第二比较器的输出端子,以向定时控制器传输来自第二比较器的第二驱动电压感测信号。

[0014] 显示装置可以还包括:第一寄存器,该第一寄存器连接到第一低通滤波器的输出端子;和第二寄存器,该第二寄存器连接到第二低通滤波器的输出端子。

[0015] 定时控制器可以在第一驱动电压感测信号处于高电平时,控制电源管理集成电路增大用于感测劣化的驱动电压,并且在第二驱动电压感测信号处于高电平时,控制电源管理集成电路减小用于感测劣化的驱动电压。

[0016] 根据本公开的另一个方面,提供了一种驱动电压感测电路,该驱动电压感测电路感测在感测显示面板的多个有机发光二极管的劣化的劣化感测时段中供应的驱动电压。驱动电压感测电路可以包括:开关,该开关允许在劣化感测时段中供应作为输入信号的用于感测劣化的驱动电压;第一比较器,该第一比较器包括运算放大器,其中,用于感测劣化的驱动电压通过开关供应至第一比较器的反向输入端子,并且用于感测劣化的驱动电压的最低值被供应至第一比较器的非反向输入端子;第二比较器,该第二比较器包括运算放大器,其中,用于感测劣化的驱动电压供应至第二比较器的非反向输入端子,并且用于感测劣化的驱动电压的最高值被供应至第二比较器的反向输入端子;第一低通滤波器,该第一低通滤波器连接到第一比较器的输出端子,以向定时控制器传输来自第一比较器的第一驱动电压感测信号;以及第二低通滤波器,该第二低通滤波器连接到第二比较器的输出端子,以向定时控制器传输来自第二比较器的第二驱动电压感测信号。

[0017] 根据示例性实施方式,可以通过根据在有机发光二极管(OLED)的劣化感测时段中流过有机发光二极管的电流精确感测充电电容的变化,来有效补偿在各个子像素中布置的有机发光二极管的劣化。

[0018] 根据示例性实施方式,可以将有机发光二极管的劣化感测时段中应用于显示面板的用于感测劣化的驱动电压保持在参考范围内。

[0019] 根据示例性实施方式,可以通过将在劣化感测时段中施加的用于感测劣化的驱动电压保持在参考范围内来精确感测有机发光二极管的劣化。

## 附图说明

[0020] 结合附图,将从以下详细描述中更清楚地理解本公开的上述和其他目的、特征以及优点,在附图中:

[0021] 图1例示了根据示例性实施方式的显示装置的示意性构造;

[0022] 图2例示了根据示例性实施方式的OLED显示装置的示例性系统;

[0023] 图3例示了根据示例性实施方式的显示装置中排列的各个子像素的电路结构;

[0024] 图4例示了根据示例性实施方式的显示装置中排列的各个子像素的另一个电路结构,在该电路结构中,开关晶体管和感测晶体管分别连接到不同的信号线;

[0025] 图5例示了根据示例性实施方式的显示装置中的、在图像驱动时段和劣化感测时段中施加至显示面板的驱动电压;

[0026] 图6例示了根据示例性实施方式的显示装置中的信号定时图,在该显示装置中,使用用于感测劣化的驱动电压来感测子像素的劣化;

[0027] 图7至图9例示了在感测有机发光二极管的劣化的过程中的初始化时段、升压时段以及采样时段中的子像素的操作状态;

[0028] 图10例示了在劣化之前和劣化之后流过有机发光二极管的电流和在有机发光二极管中充电的电容量的变化;

[0029] 图11例示了在有机发光二极管的劣化感测时段中施加的、感测电压的变化相对于用于感测劣化的驱动电压的变化的比率的实验测量的结果;

[0030] 图12是例示了根据示例性实施方式的显示装置的框图;

[0031] 图13是例示了根据示例性实施方式的显示装置中的驱动电压感测电路的电路图;以及

[0032] 图14A和图14B例示了根据示例性实施方式的、驱动电压感测信号响应于驱动电压感测电路中的输入信号的变化。

## 具体实施方式

[0033] 下文中,将对本公开的实施方式详细地进行参照,附图中例示了实施方式的示例。贯穿本文献,应对附图进行参照,在附图中,将使用相同的附图标记和符号来指定相同或类似的部件。在本公开的以下描述中,在可能使得本公开的主题不清楚的情况下将省略并入到本公开中的已知功能和部件的详细描述。

[0034] 还将理解,虽然这里可以使用诸如“第一”、“第二”、“A”、“B”、“(a)”以及“(b)”的术语来描述各种元件,但这种术语仅用于区分一个元件与其他元件。这种元件的实质、次序、顺序或数量不受这些术语限制。将理解,当元件被称为“连接”、“联接”或“链接”到另一个元件时,它不仅可以“直接连接、联接或链接”到另一个元件,还可以经由“中间”元件“间接连接、联接或链接”到另一个元件。

[0035] 图1例示了根据示例性实施方式的显示装置的示意性构造。

[0036] 参照图1,根据示例性实施方式的显示装置100可以包括多个子像素SP以行和列排列的显示面板110、驱动显示面板110的选通驱动器电路120和数据驱动器电路130、以及控制选通驱动器电路120和数据驱动器电路130的定时控制器140。

[0037] 在显示面板110中,布置多条选通线GL和多条数据线DL,并且多个子像素SP排列在

多条选通线GL与多条数据线DL交叉的区域中。例如,在具有 $2160 \times 3840$ 的分辨率的有机发光二极管(OLED)显示装置或有机发光显示装置中,可以设置2160条选通线GL和3840条数据线DL,并且多个子像素SP可以排列在多条选通线GL与多条数据线DL交叉的区域中。

[0038] 选通驱动器电路120受定时控制器140控制,并且通过向在显示面板110中布置的多条选通线GL顺序输出扫描信号来控制多个子像素SP的驱动定时。在具有 $2160 \times 3840$ 的分辨率的OLED显示装置中,扫描信号到2160条选通线GL(具体为从第一条选通线GL1至第2160条选通线GL)的顺序输出可以被称为2160阶段驱动。另外,与在扫描信号顺序输出到四条选通线(诸如第一选通线GL1至第四选通线GL4)且然后顺序输出到接着的四条选通线(诸如第五选通线GL5至第八选通线GL8)的情况下相同,扫描信号顺序输出到每四条选通线的情况可以被称为4阶段驱动。如上所述,扫描信号顺序输出到每N条选通线的情况可以被称为N阶段驱动(N-phase driving)。

[0039] 选通驱动器电路120可以包括一个或更多个选通驱动器集成电路(GDLC),这些GDLC可以根据驱动系统布置在显示面板110的一侧或两侧上。另选地,选通驱动器电路120可以使用在显示面板110的边框区域中嵌入的面板中选通(GIP)结构来实现。

[0040] 另外,数据驱动器电路130接收来自定时控制器140的图像数据,并且将所接收的图像数据转换成模拟数据电压。然后,数据驱动器电路130在通过选通线GL施加扫描信号的时间点向各条数据线DL输出数据电压Vdata,使得连接到数据线DL的各个子像素SP响应于数据电压Vdata以对应发光强度照亮。

[0041] 同样,数据驱动器电路130可以包括一个或更多个源极驱动器IC(SDIC)。各个源极驱动器IC可以由带式自动焊接(TAB)方法或玻上芯片(COG)方法连接到显示面板110的结合焊盘,或者直接安装在显示面板110上。在一些情况下,各个源极驱动器IC可以与显示面板110集成。另外,各个源极驱动器IC可以使用膜上芯片(COF)结构来实现。在这种情况下,源极驱动器IC可以安装在电路膜上,以经由电路膜电连接到显示面板110中的数据线DL。

[0042] 定时控制器140向选通驱动器电路120和数据驱动器电路130供应各种控制信号,并且控制选通驱动器电路120和数据驱动器电路130的操作。即,定时控制器140在由各帧实现的时间点控制选通驱动器电路120输出扫描信号,并且另一方面,将从外部源输入的数据转换成具有可由数据驱动器电路130读取的数据信号格式的图像数据,并且向数据驱动器电路130输出转换后的图像数据。

[0043] 这里,定时控制器140从外部源(例如,主机系统)接收各种定时信号,包括垂直同步信号Vsync、水平同步信号Hsync、输入数据使能(DE)信号、时钟(CLK)信号等。因此,定时控制器140使用从外部源接收的各种定时信号生成各种控制信号,并且向选通驱动器电路120和数据驱动器电路130输出各种控制信号。

[0044] 例如,定时控制器140输出控制选通驱动器电路120的各种选通控制信号GCS,包括选通起始脉冲(GSP)信号、选通移位时钟(GSC)信号、选通输出使能(GOE)信号等。这里,选通起始脉冲信号用于控制选通驱动器电路120的一个或更多个选通驱动器IC的操作开始定时。另外,选通移位时钟信号是共同输入到一个或更多个选通驱动器IC以控制扫描信号的移位定时的时钟信号。选通输出使能信号指定一个或更多个选通驱动器IC的定时信息。

[0045] 另外,定时控制器140输出控制数据驱动器电路130的各种数据控制信号DCS,包括

源极起始脉冲 (SSP) 信号、源极采样时钟 (SSC) 信号、源极输出使能 (SOE) 信号等。这里,源极起始脉冲信号用于控制数据驱动器电路130的一个或多个源极驱动器IC的数据采样起始定时。源极采样时钟信号是控制各个源极驱动器IC中的采样定时的时钟信号。源极输出使能信号控制数据驱动器电路130的输出定时。

[0046] 显示装置100还可以包括电源管理IC (PMIC),该PMIC向显示面板110、选通驱动器电路120、数据驱动器电路130等供应各种形式的电压或电流,或者控制要供应至它们的各种形式的电压或电流。

[0047] 子像素SP位于选通线GL与数据线DL交叉的点处,并且发光元件可以布置在各个子像素SP中。例如,显示装置100包括发光元件,诸如各个子像素SP中的发光二极管(LED)或有机发光二极管(OLED),并且可以通过控制响应于数据电压流过发光元件的电流来显示图像。

[0048] 图2例示了根据示例性实施方式的OLED显示装置的示例性系统。

[0049] 在图2所例示的OLED显示装置100中,数据驱动器电路130的各个源极驱动器IC SDIC使用多个结构(诸如TAB结构、COG结构以及COF结构)当中的COF结构来实现,并且选通驱动器电路120使用各种结构(诸如TAB结构、COG结构、COF结构以及GIP结构)当中的GIP结构来实现。

[0050] 数据驱动器电路130的源极驱动器IC SDIC可以分别安装在源极侧电路膜SF上。各个源极侧电路膜SF的一部分可以电连接到显示面板110。另外,线路可以布置在源极侧电路膜SF的顶部中,以电连接源极驱动器IC SDIC和显示面板110。

[0051] OLED显示装置100可以包括至少一个源极印刷电路板SPCB和控制印刷电路板CPCB,在SPCB和CPCB上,安装控制部件和各种电气装置,以便将多个源极驱动器IC SDIC连接到其他装置的电路。

[0052] 其上安装有源极驱动器IC SDIC的各个电路膜SF的其他部分可以连接到至少一个源极印刷电路板SPCB。即,其上安装有源极驱动器IC SDIC的各个电路膜SF的一个部分可以电连接到显示面板110,而各个源极侧电路膜SF的另一部分可以电连接到源极印刷电路板SPCB。

[0053] 定时控制器140和电源管理IC (PMIC) 210可以安装在控制印刷电路板CPCB上。定时控制器140可以控制数据驱动器电路130和选通驱动器电路120的操作。电源管理IC 210可以控制到数据驱动器电路130、选通驱动器电路120等的、包括驱动电压的各种形式的电压或电流,或者可以控制电压或电流到它们的供应。

[0054] 至少一个源极印刷电路板SPCB与控制印刷电路板CPCB之间的电路连接可以由至少一个连接构件来提供。连接构件例如可以是柔性印刷电路(FPC)、柔性扁平电缆(FFC)等。至少一个源极印刷电路板SPCB与控制印刷电路板CPCB可以集成到单个印刷电路板中。

[0055] OLED显示装置100还可以包括电连接到控制印刷电路板CPCB的设置板230。设置板230还可以被称为电源板。执行OLED显示装置100的总体电源管理的主电源管理电路(M-PMC) 220可以存在于设置板230上。主电源管理电路220可以与电源管理IC 210一致地工作。

[0056] 在具有上述构造的OLED显示装置中,由设置板230生成要传输到电源管理IC210的驱动电压EVDD。电源管理IC 210通过柔性扁平电缆FFC或经由柔性印刷电路(FPC)向源极印刷电路板SPCB传输在图像驱动时段或劣化感测时段期间所需的驱动电压EVDD。被传输到源

极印刷电路板SPCB的驱动电压EVDD经由源极驱动器IC SDIC供应至显示面板110中的特定子像素SP,使得子像素SP照亮或执行感测操作。

[0057] 在OLED显示装置100的显示面板110中排列的各个子像素SP可以包括诸如有机发光二极管(OLED)的发光元件和驱动有机发光二极管的、诸如驱动晶体管的电路元件。

[0058] 各个子像素SP的电路元件的类型和数量可以根据所提供的功能、设计等来不同地确定。

[0059] 图3例示了根据示例性实施方式的显示装置中排列的各个子像素SP的电路结构。

[0060] 参照图3,在根据示例性实施方式的显示装置100中排列的各个子像素SP可以包括一个或更多个晶体管和电容器,且有机发光二极管OLED布置在子像素SP中。

[0061] 例如,子像素SP可以包括驱动晶体管DRT、开关晶体管SWT、感测晶体管SENT、存储电容器Cst以及有机发光二极管OLED。

[0062] 驱动晶体管DRT具有第一节点N1、第二节点N2以及第三节点N3。驱动晶体管DRT的第一节点N1可以是栅极节点,在开关晶体管SWT导通时通过数据线DL将数据电压Vdata施加到该栅极节点。驱动晶体管DRT的第二节点N2可以电连接到有机发光二极管OLED的阳极,并且可以是漏极节点或源极节点。

[0063] 这里,在图像驱动时段中,对于图像驱动时段所需的驱动电压可以供应至驱动电压线DVL。例如,对于图像驱动时段所需的驱动电压EVDD可以是27V。

[0064] 开关晶体管SWT电连接在驱动晶体管DRT的第一节点N1与数据线DL之间。因为选通线GL连接到栅极节点,所以开关晶体管SWT响应于通过选通线GL供应至它的扫描信号来操作。另外,在开关晶体管SWT导通时,通过数据线DL供应的数据电压Vdata被传输到驱动晶体管DRT的栅极节点,由此控制驱动晶体管DRT的操作。

[0065] 感测晶体管SENT电连接在驱动晶体管DRT的第二节点与参考电压线RVL之间,并且响应于通过选通线GL供应至其的扫描信号SCAN操作,因为选通线GL连接到栅极节点。当感测晶体管SENT导通时,通过参考电压线RVL供应的参考电压Vref传输到驱动晶体管DRT的第二节点N2。

[0066] 即,驱动晶体管DRT的第一节点N1和第二节点N2的电压可以通过控制开关晶体管SWT和感测晶体管SENT来控制。因此,可以供应于驱动有机发光二极管OLED的电流。

[0067] 开关晶体管SWT和感测晶体管SENT可以连接到单条选通线GL或不同的信号线。下文中,将以示例的方式描述开关晶体管SWT和感测晶体管SENT连接到单条选通线GL的结构。在这种情况下,可以使用单条选通线GL同时控制开关晶体管SWT和感测晶体管SENT,使得可以提高子像素SP的开口率。

[0068] 另外,在子像素SP中布置的晶体管可以不仅是n型晶体管,而且还可以是p型晶体管。这里,以示例的方式将晶体管描述为n型晶体管。

[0069] 存储电容器Cst电连接在驱动晶体管DRT的第一节点N1与第二节点N2之间,并且用来将数据电压Vdata保持一帧时段。

[0070] 这种存储电容器Cst可以根据驱动晶体管DRT的类型而连接在驱动晶体管DRT的第一节点N1与第三节点N3之间。有机发光二极管OLED的阳极可以电连接到驱动晶体管DRT的第二节点N2,并且基极电压EVSS可以施加到有机发光二极管OLED的阴极。这里,基极电压EVSS可以是地电压或高于或低于地电压的电压。另外,基极电压EVSS可以根据驱动条件而

变化。例如，图像驱动时段中的基极电压EVSS可以与劣化感测时段中的基极电压EVSS不同地设置。

[0071] 图4例示了根据示例性实施方式的显示装置中排列的各个子像素SP的另一个电路结构，在该电路结构中，开关晶体管SWT和感测晶体管SET分别连接到不同的信号线。

[0072] 参照图4，开关晶体管SWT可以由通过对应选通线施加至其栅极节点的扫描信号SCAN来开关控制，而感测晶体管SENT可以由通过对应选通线施加至其栅极节点的、与扫描信号SCAN不同的感测信号SENSE来开关控制。

[0073] 在开关晶体管SWT和感测晶体管SENT由不同信号来控制（即，扫描信号SCAN和感测信号SENSE）的情况下，开关晶体管SWT和感测晶体管SENT可以彼此独立地被控制，但子像素SP的开口率可能降低。

[0074] 图3和图4所例示的各个子像素具有由三个晶体管和一个电容器组成的3T1C结构。然而，这仅是出于例示性目的，并且还可以包括一个或更多个晶体管，或者在一些情况下，包括一个或更多个电容器。另外，多个子像素SP可以具有相同结构，或者多个子像素SP中的一些可以具有与剩余子像素不同的结构。

[0075] 有机发光二极管OLED使用响应于驱动晶体管DRT的操作供应的电流来发光，使得对应的子像素SP表达与数据电压Vdata对应的发光强度。

[0076] 这里，有机发光二极管OLED会随着时间而劣化。在有机发光二极管OLED已经劣化的情况下，有机发光二极管OLED无法能够表达与供应至子像素SP的数据电压Vdata对应的发光强度。另外，在各子像素SP中包括的有机发光二极管OLED可能劣化到不同程度，这会导致不同发光强度。

[0077] 因此，需要根据示例性实施方式的显示装置100能够感测子像素SP的劣化并补偿该劣化。为了感测子像素SP的劣化，可以将感测数据电压Vdata供应至能够感测到有机发光二极管OLED的劣化的部分中的子像素SP，使得电流可以流过有机发光二极管OLED，并且检测在有机发光二极管OLED的寄生电容器Coled（参见图7至图9）中充电的电容量的变化。这样，可以测量有机发光二极管OLED的任何劣化。

[0078] 这里，为了高效感测有机发光二极管OLED的劣化，使用测量由通过在有机发光二极管OLED的劣化感测时段期间供应低于在图像驱动时段期间供应的驱动电压的驱动电压在寄生电容器Coled中充电的电压引起的电流的方法。该方法被称为电流感测。

[0079] 图5例示了根据示例性实施方式的显示装置中的、在图像驱动时段和劣化感测时段中施加至显示面板的驱动电压。

[0080] 参照图5，在图像驱动时段中施加至显示面板110的图像驱动电压EVDD1和在用于感测有机发光二极管OLED的劣化感测时段中施加至显示面板110的用于感测劣化的驱动电压EVDD2具有不同的值。因为用于感测劣化的驱动电压EVDD2以比图像驱动电压EVDD1更低的电平来施加，所以可以精确感测有机发光二极管OLED的劣化程度。

[0081] 图像驱动电压EVDD1和用于感测劣化的驱动电压EVDD2可以根据OLED显示装置100的构造、型号等变化。例如，图像驱动电压EVDD1可以是27V，而用于感测劣化的驱动电压EVDD2可以是10V。

[0082] 图6例示了根据示例性实施方式的显示装置中的信号定时图，在该显示装置中，使用用于感测劣化的驱动电压EVDD2来感测子像素SP的劣化。

[0083] 参照图6,有机发光二极管OLED的劣化感测时段可以包括初始化时段INITIAL、升压时段(boosting period)BOOSTING、采样时段SAMPLING以及恢复时段。

[0084] 初始化时段INITIAL是对用于感测有机发光二极管OLED的劣化的电压充电的时段。在初始化时段INITIAL中,可以向选通线GL施加高电平扫描信号(例如,24V)。

[0085] 升压时段BOOSTING是在完成用于感测有机发光二极管OLED的劣化的电压的充电之后使电流流过有机发光二极管OLED,从而用电容对有机发光二极管OLED的寄生电容器Coled充电的时段。

[0086] 采样时段SAMPLING是在对寄生电容器Coled充电之后,检测在寄生电容器Coled中充电的电容量的时段。

[0087] 恢复时段是在完成有机发光二极管OLED的劣化感测之后和重新启动显示驱动之前的预定部分。恢复时段可以被当作在有机发光二极管OLED的劣化感测之后对显示驱动重置施加至各电压线的电压的部分。

[0088] 图7至图9例示了在感测有机发光二极管OLED的劣化的过程中的、初始化时段INITIAL、升压时段BOOSTING以及采样时段SAMPLING中的子像素的操作状态。下文中,将参照图6至图9更详细地描述感测有机发光二极管OLED的劣化的过程。

[0089] 有机发光二极管OLED的劣化感测可以在可与图像驱动时段不同的时段中执行。例如,劣化感测可以在响应于显示装置100开启执行图像驱动之前或在关闭显示装置100之后执行。另选地,劣化感测可以在水平消隐时段或垂直消隐时段中执行,或者可以通过用户输入来执行。

[0090] 这里,有机发光二极管OLED的劣化感测可以由数据驱动器电路130的劣化感测电路131来执行。具体地,数据驱动器电路130在有机发光二极管OLED的劣化感测时段中通过对应的数据线DL供应劣化感测数据电压Vdata,并且允许通过参考电压线RVL供应劣化感测参考电压Vpre。因此,在驱动晶体管DRT的第一节点N1与第二节点之间生成电压差,使得可以向有机发光二极管OLED供应电流,并且可以用电容对有机发光二极管OLED的寄生电容器Coled充电。

[0091] 这里,在有机发光二极管OLED的劣化感测时段期间通过驱动电压线DVL施加的用于感测劣化的驱动电压EVDD2可以具有比在图像驱动时段时间供应的图像驱动电压EVDD1更低的值(例如,10V)。由此,有机发光二极管OLED的阳极的电压可以保持恒定,而不管有机发光二极管OLED的劣化如何。即,在有机发光二极管OLED的阳极的电压固定的状态下,可以测量根据流过有机发光二极管OLED的电流的电荷量的变化,使得可以精确感测有机发光二极管OLED的劣化程度。

[0092] 劣化感测电路131感测在有机发光二极管OLED的寄生电容器Coled中充电的电容量,并且根据在寄生电容器中感测的电荷量输出感测电压Vsen。输出感测电压Vsen可以传输到定时控制器140。定时控制器140基于感测电压Vsen确定有机发光二极管OLED的劣化程度。另外,已经补偿劣化的数据电压Vdata可以供应至对应的子像素SP,使得子像素SP可以表达与数据电压Vdata对应的强度级别。因此,可以防止由不同劣化程度引起的不均匀的发光强度。

[0093] 劣化感测电路131可以具有各种结构。例如,劣化感测电路131可以包括反馈电容器Cfb和运算(QP)放大器。劣化感测电路131还可以包括用于初始化反馈电容器Cfb的初始

化开关SW1和用于对感测电压Vsen采样的采样开关SW2。

[0094] OP放大器可以具有输入端子(+)和反向输入端子(-),感测参考电压Vpre施加至输入端子,参考电压线RVL连接到反向输入端子。另外,反馈电容器Cfb可以电连接在OP放大器的反向输入端子(-)与输出端子之间。由此,因为在有机发光二极管OLED的寄生电容器Coled中充电的电容被充电到反馈电容器Cfb,所以可以感测由于有机发光二极管OLED的劣化引起的、在有机发光二极管OLED的寄生电容器Coled中充电的电容量的变化。

[0095] 这里,如果在反馈电容器Cfb中充电更大量的电容,则由OP放大器输出的值在(-)方向上更大。由此,当在有机发光二极管OLED的寄生电容器Coled中充电的电容量由于有机发光二极管OLED的劣化而减小时,感测电压Vsen会增大。

[0096] 在初始化时段INITIAL期间,高电平扫描信号SCAN被施加至选通线GL,并且劣化感测电路131的初始化开关SW1和采样开关SW2保持处于接通状态。

[0097] 因此,开关晶体管SWT和感测晶体管SENT导通。因为开关晶体管SWT导通,所以劣化感测数据电压Vdata施加至驱动晶体管DRT的第一节点N1。劣化感测数据电压Vdata例如可以是15V。另外,因为感测晶体管SENT导通,所以劣化感测参考电压Vpre施加至驱动晶体管DRT的第二节点N2。劣化感测参考电压Vpre例如可以是4V。

[0098] 这里,供应至驱动电压线DVL的用于感测劣化的驱动电压EVDD2的电平(例如,10V)可以低于在图像驱动时段期间供应的图像驱动电压EVDD1的电平(例如,27V)。在有机发光二极管OLED的劣化感测时段期间供应的用于感测劣化的驱动电压EVDD2的电平被设置为低于在图像驱动时段中供应的图像驱动电压EVDD1的电平,以便确保有机发光二极管OLED的阳极(即,驱动晶体管DRT的第二节点N2)的电压电平恒定。这样,可以精确感测在有机发光二极管OLED的寄生电容器Coled中充电的电容量。

[0099] 在这种情况下,劣化感测电路131的初始化开关SW1可以保持在接通状态,以初始化反馈电容器Cfb。

[0100] 在升压时段BOOSTING期间,可以向选通线GL施加低电平扫描信号SCAN。另外,劣化感测电路131的初始化开关SW1和采样开关SW2保持在接通状态,并且初始化开关SW1可以在开始采样时段SAMPLING之前断开。

[0101] 因为在升压时段BOOSTING期间低电平扫描信号SCAN施加至选通线GL,所以开关晶体管SWT和感测晶体管SENT截止。因此,驱动晶体管DRT的第一节点N1和和第二节点N2浮置,使得第一节点N1和第二节点N2的电压逐渐增大。因此,电流流过有机发光二极管OLED,由此,用电容对有机发光二极管OLED的寄生电容器Coled充电。

[0102] 在这种情况下,因为在升压时段BOOSTING中施加的用于感测劣化的驱动电压EVDD2的电平低于图像驱动电压EVDD1的电平,所以有机发光二极管OLED的操作电压(即,驱动晶体管DRT的第二节点N2的电压)保持恒定电平,而不管有机发光二极管OLED的劣化如何。因此,可以在有机发光二极管OLED的阳极的电压保持恒定的同时用电容对有机发光二极管OLED的寄生电容器Coled充电。

[0103] 因为在寄生电容器Coled中充电的电容量可能因有机发光二极管OLED中的劣化减小,所以可以通过检测在寄生电容器Coled中充电的电容的变化来感测有机发光二极管OLED的劣化。

[0104] 在采样时段SAMPLING期间,高电平扫描信号SCAN施加至选通线GL,使得开关晶体

管SWT和感测晶体管SENT导通。另外,将具有驱动晶体管DRT能够截止的电平的数据电压Vdata供应至数据线DL。例如,电压0.5V可以施加至数据线DL。这里,劣化感测电路131的初始化开关SW1保持在断开状态,并且采样开关SW2保持在接通状态。

[0105] 因为驱动晶体管DRT处于截止状态并且劣化感测电路131的初始化开关SW1处于断开状态,所以通过在有机发光二极管OLED的寄生电容器Coled中充电的电容对劣化感测电路131的反馈电容器Cfb充电。

[0106] 劣化感测电路131的OP放大器根据在反馈电容器Cfb中充电的电容量来输出感测电压Vsen。如果在反馈电容器Cfb中充电更大量的电容,则输出值在(-)方向上更大。由此,如果在寄生电容器Coled中充电的电容量由于有机发光二极管OLED的劣化而减小,则在反馈电容器Cfb中充电的电容量减小。因此,OP放大器输出在劣化之前从感测电压增大的感测电压Vsen。可以使用以这种方式输出的感测电压Vsen的值来感测有机发光二极管OLED的劣化。

[0107] 当劣化感测时段完成时,对于劣化感测之后的显示驱动,可以执行重置施加至各电压线的电压的恢复时段。

[0108] 然而,因为显示装置100已经使用更长时间段,所以子像素SP经历劣化。由此,增大了可能在有机发光二极管OLED的感测电压Vsen中发生误差的可能性。

[0109] 图10例示了在劣化之前和劣化之后流过有机发光二极管OLED的电流量和在该有机发光二极管中充电的电容量的变化。

[0110] 参照图10,由于有机发光二极管OLED中的劣化,由施加至有机发光二极管OLED的电压生成的电流可能减小。另外,因为电流减小,所以在有机发光二极管OLED的寄生电容器Coled中充电的电容量可能减小。

[0111] 这里,当在用于感测劣化的驱动电压EVDD2在有机发光二极管OLED的劣化感测时段中供应至驱动电压线DVL的状态下感测有机发光二极管OLED的劣化时,可以在有机发光二极管OLED的操作电压相对稳定的状态下使电流流过有机发光二极管OLED。

[0112] 然而,除非用于感测劣化的驱动电压EVDD2保持精确值,否则无法获得有机发光二极管OLED的劣化感测的精度。在有机发光二极管OLED的劣化感测时段中供应的用于感测劣化的驱动电压EVDD2由于任何原因(诸如供应驱动电压的电源管理IC 210的不稳定、施加至电源管理IC 210的电力变化或电源管理IC 210的电路元件中的偏差)改变而不保持恒定值的情况下,流过有机发光二极管OLED的电流量和在有机发光二极管OLED的劣化感测时段中在寄生电容器Coled中充电的电容量可能变化。因此,与有机发光二极管OLED的劣化有关的感测电压Vsen可能有误差,由此难以精确补偿子像素SP的劣化。

[0113] 图11例示了在有机发光二极管OLED的劣化感测时段中施加的感测电压Vsen的变化相对于用于感测劣化的驱动电压EVDD2的变化的比率的实验测量的结果。

[0114] 参照图11,关于用于感测劣化的驱动电压EVDD2在有机发光二极管OLED的劣化感测时段期间从10V增大和减小0.1V的情况例示了由劣化感测电路131测量的感测电压Vsen的变化。这里,相对于用于感测劣化的驱动电压EVDD2的感测电压Vsen的测量可以从在相同条件下进行的多个实验获得的结果的平均值,但测量可以是单个实验的数据。

[0115] 考虑上述实验结果,在用于感测劣化的驱动电压EVDD2从10V改变大约0.2V的情况下,可以理解,感测电压Vsen以大约5%的比率变化。感测电压Vsen的该变化率可以与用于

感测劣化的驱动电压EVDD2的增量的增大成比例地增大。

[0116] 因此,即使在用于感测劣化的驱动电压EVDD2由于多种原因而变化的情况下,示例性实施方式也可以将增量保持在特定范围内,由此防止由于有机发光二极管OLED的劣化感测中的偏差引起的不均匀的发光强度。因此,各个有机发光二极管OLED可以表达与数据电压Vdata对应的发光强度。

[0117] 在这点上,显示装置100还可以包括驱动电压感测电路,该驱动电压感测电路能够在感测有机发光二极管OLED的劣化的时段期间感测用于感测劣化的驱动电压EVDD2。在用于感测劣化的驱动电压EVDD2在预定范围外的情况下,定时控制器140可以控制将用于感测劣化的驱动电压EVDD2调节在正常范围内。

[0118] 图12是例示了根据示例性实施方式的显示装置的框图。

[0119] 参照图12,根据示例性实施方式的显示装置100还可以包括驱动电压感测电路300,该驱动电压感测电路300具有:输入端子,该输入端子连接到驱动电压线DVL;和输出端子,该输出端子连接到定时控制器140,以感测在施加至子像素SP的驱动电压EVDD中供应至有机发光二极管OLED的劣化感测时段的用于感测劣化的驱动电压EVDD2。这里,根据实施方式,驱动电压感测电路300可以以模块的形式布置在控制印刷电路板CPBC上。

[0120] 因为驱动电压感测电路300旨在感测用于感测劣化的驱动电压EVDD2,所以驱动电压感测电路300可以仅在用于感测劣化的驱动电压EVDD2施加至显示面板110来感测有机发光二极管OLED的劣化的时段中操作,例如,在初始化时段INITIAL、升压时段BOOSTING、采样时段SAMPLING以及恢复时段中。具体地,在显示装置显示图像的时段中,所供应的图像驱动电压EVDD1的电平例如可以为27V,并且用于感测劣化的驱动电压EVDD2的电平例如可以是10V。因此,在图像驱动时段中,可以不感测用于感测劣化的驱动电压EVDD2。

[0121] 如果用于感测劣化的驱动电压EVDD2在预定参考范围外,则驱动电压感测电路300可以向定时控制器140传输指示其的信号,该定时控制器转而可以控制电源管理IC 210将用于感测劣化的驱动电压EVDD2增大或减小至参考范围内。因此,可以将用于感测劣化的驱动电压EVDD2调节到参考范围内。这里,电源管理IC 210是在显示装置100中包括的部件,该部件向显示面板110供应包括图像驱动电压EVDD1和用于感测劣化的驱动电压EVDD2的驱动电压EVDD。电源管理IC 210可以根据显示面板110的制造商而不同地参考,并且可以被当作向显示装置100供应驱动电压EVDD的驱动电压源。

[0122] 另外,在用于感测劣化的驱动电压EVDD2在参考范围外的情况下,驱动电压感测电路300可以测量用于感测劣化的驱动电压EVDD2在参考范围外的程度,并且向定时控制器140传输所测量的程度,使得定时控制器140可以确定控制用于感测劣化的驱动电压EVDD2的范围。这可以根据简化驱动电压感测电路300或使定时控制器140的附加操作最小化中的哪一个高效而不同。

[0123] 这里,将以示例的方式描述以下情况,即,驱动电压感测电路300确定用于感测劣化的驱动电压EVDD2是否在参考范围外,并且如果确定用于感测劣化的驱动电压EVDD2在参考范围外,则向定时控制器140传输确定的结果,该定时控制器转而将用于感测劣化的驱动电压EVDD2控制在参考范围内。

[0124] 另外,虽然这里例示了开关晶体管SWT和感测晶体管SENT连接到单条选通线GL以由通过单条选通线GL传输的扫描信号SCAN而同时导通或截止的情况,但这可以适用于扫描

信号SCAN施加至开关晶体管SWT的栅极节点并且感测信号SENSE施加至感测晶体管SENT的栅极节点的单独结构。

[0125] 图13是例示了根据示例性实施方式的显示装置中的驱动电压感测电路的电路图。

[0126] 参照图13,根据示例性实施方式的驱动电压感测电路300可以包括:劣化感测开关SW<sub>esen</sub>;第一比较器310,该第一比较器310将输入信号V<sub>in</sub>与用于感测劣化的驱动电压的最低值EVDD2<sub>Low</sub>进行比较;第二比较器320,该第二比较器320将输入信号V<sub>in</sub>与用于感测劣化的驱动电压的最高值EVDD2<sub>High</sub>进行比较;第一低通滤波器330,该第一低通滤波器330连接到第一比较器310的输出端子;以及第二低通滤波器340,该第二低通滤波器340连接到第二比较器320的输出端子。

[0127] 劣化感测开关SW<sub>esen</sub>是被施加作为输入信号V<sub>in</sub>的、在感测有机发光二极管OLED的劣化的劣化感测时段中供应的用于感测劣化的驱动电压EVDD2的开关。由此,劣化感测开关SW<sub>esen</sub>可以仅在感测有机发光二极管OLED的劣化的劣化感测时段中接通,而在图像驱动时段中保持断开状态。

[0128] 这里,通过劣化感测开关SW<sub>esen</sub>施加的用于感测劣化的驱动电压EVDD2可以连接到生成驱动电压EVDD的电源管理IC 210的输出端子,或者可以连接到源极印刷电路板SPCB,驱动电压EVDD经由柔性印刷电路(FPC)或柔性扁平电缆(FFC)从电源管理IC 210传输到SPCB。在劣化感测开关SW<sub>esen</sub>连接到电源管理IC 210的输出端子的情况下,电源管理IC 210内的部件之间的偏差可能是用于感测劣化的驱动电压EVDD2变化的主要原因。在劣化感测开关SW<sub>esen</sub>连接到源极印刷电路板SPCB的情况下,用于感测劣化的驱动电压EVDD2变化的主要原因可能是在经由柔性印刷电路或柔性扁平电缆传输用于感测劣化的驱动电压EVDD2的过程中由信号线引起的误差。

[0129] 第一比较器310接收作为输入信号V<sub>in</sub>的、用于感测劣化的驱动电压EVDD2,以比较用于感测劣化的驱动电压EVDD2与用于感测劣化的驱动电压的最低值EVDD2<sub>Low</sub>。作为比较的结果,如果用于感测劣化的驱动电压EVDD2低于用于感测劣化的驱动电压的最低值EVDD2<sub>Low</sub>,则向第一低通滤波器330传输高电平输出信号。如果用于感测劣化的驱动电压EVDD2高于用于感测劣化的驱动电压的最低值EVDD2<sub>Low</sub>,则向第一低通滤波器330传输低电平输出信号。在这点上,第一比较器310可以设置为OP放大器,用于感测劣化的驱动电压EVDD2可以供应至反向输入端子(-),并且用于感测劣化的驱动电压的最低值EVDD2<sub>Low</sub>作为参考电压可以施加至非反向输入端子(+)

[0130] 第二比较器320接收作为输入信号V<sub>in</sub>的、用于感测劣化的驱动电压EVDD2,以比较用于感测劣化的驱动电压EVDD2与用于感测劣化的驱动电压的最高值EVDD2<sub>High</sub>。作为比较的结果,如果用于感测劣化的驱动电压EVDD2高于用于感测劣化的驱动电压的最高值EVDD2<sub>High</sub>,则向第二低通滤波器340传输高电平输出信号。如果用于感测劣化的驱动电压EVDD2低于用于感测劣化的驱动电压的最高值EVDD2<sub>High</sub>,则向第二低通滤波器340传输低电平输出信号。在这点上,第二比较器320可以设置为OP放大器,用于感测劣化的驱动电压EVDD2可以供应至非反向输入端子(+),并且用于感测劣化的驱动电压的最高值EVDD2<sub>High</sub>可以供应至反向输入端子(-)。

[0131] 在用于感测劣化的驱动电压EVDD2是10V的情况下,用于感测劣化的驱动电压EVDD2的变化的参考范围可以被设置为例如从-0.2V到+0.2V的范围,以便将感测电压V<sub>sen</sub>

的变化率保持在5%内。在这种情况下,因为用于感测劣化的驱动电压EVDD2的变化的参考范围是从 $10V-0.2V$ 到 $10V+0.2V$ ,所以用于感测劣化的驱动电压的最低值EVDD2 Low是9.8V,而用于感测劣化的驱动电压的最高值EVDD2 High是10.2V。因此,驱动电压感测电路300可以被配置为将用于感测劣化的驱动电压EVDD2在从9.8V到10.2V范围内的情况确定为正常,并且将用于感测劣化的驱动电压EVDD2低于9.8V或高于10.2V的情况确定为异常,并且向定时控制器140提供结果。

[0132] 在这点上,在驱动电压感测电路300的第一比较器310中,可以向非反向输入端子(+)施加作为用于感测劣化的驱动电压的最低值EVDD2 Low的9.8V,并且用于感测劣化的驱动电压EVDD2可以作为输入信号 $V_{in}$ 施加至反向输入端子(-)。另外,在第二比较器320中,可以向反向输入端子(-)施加作为用于感测劣化的驱动电压的最高值EVDD2 High的10.2V,并且用于感测劣化的驱动电压EVDD2可以作为输入信号 $V_{in}$ 施加至非反向输入端子(+)

[0133] 在用于感测劣化的驱动电压EVDD由于外部原因、噪声等而无关紧要地波动的情况下,第一低通滤波器330和第二低通滤波器340可以用来去除产生的噪声。因此,第一低通滤波器330可以向定时控制器140传输通过从第一比较器310输出的信号去除噪声产生的第一驱动电压感测信号Vesen1,而第二低通滤波器340可以向定时控制器140传输通过从第二比较器320输出的信号去除噪声产生的第二驱动电压感测信号Vesen2。

[0134] 这里,可以按需从驱动电压感测电路300省略连接到第一比较器310和第二比较器320的输出端子的第一低通滤波器330和第二低通滤波器340。

[0135] 定时控制器140可以响应于从驱动电压感测电路300传输的第一驱动电压感测信号Vesen1和第二驱动电压感测信号Vesen2,控制由电源管理IC 210供应的用于感测劣化的驱动电压EVDD2增大或减小。

[0136] 例如,如果从驱动电压感测电路300传输的第一驱动电压感测信号Vesen1处于高电平,则定时控制器140可以确定用于感测劣化的驱动电压EVDD2低于用于感测劣化的驱动电压的最低值EVDD2 Low,并且控制由电源管理IC 210供应的用于感测劣化的驱动电压EVDD2增大。这里,电源管理IC 210增大用于感测劣化的驱动电压EVDD2的增量可以被设置为特定单位,例如,0.1V。在将用于感测劣化的驱动电压EVDD2增大一次之后,如果第一驱动电压感测信号Vesen1处于高电平,则可以另外增大用于感测劣化的驱动电压EVDD2。

[0137] 这里,可以在第一低通滤波器330的输出端子上另外设置寄存器,以便提供可以在定时控制器140已经控制电源管理IC 210增大用于感测劣化的驱动电压EVDD2之后识别的用于感测劣化的驱动电压EVDD2变化的时间间隔。

[0138] 另外,在从驱动电压感测电路300传输的第二驱动电压感测信号Vesen2处于高电平的情况下,可以确定用于感测劣化的驱动电压EVDD2高于用于感测劣化的驱动电压的最高值EVDD2 High。定时控制器140可以控制从电源管理IC 210输出的用于感测劣化的驱动电压EVDD2减小。这里,电源管理IC 210减小用于感测劣化的驱动电压EVDD2的增量可以被设置为特定单位,例如,0.1V。在将用于感测劣化的驱动电压EVDD2减小一次之后,如果第二驱动电压感测信号Vesen2处于高电平,则可以另外减小用于感测劣化的驱动电压EVDD2。

[0139] 这里,可以在第二低通滤波器340的输出端子上另外设置寄存器,以便提供可以在定时控制器140已经控制电源管理IC 210减小用于感测劣化的驱动电压EVDD2之后识别的用于感测劣化的驱动电压EVDD2变化的时间间隔。

[0140] 相反,第一驱动电压感测信号Vesen1和第二驱动电压感测信号Vesen2这两者处于低电平,可以确定用于感测劣化的驱动电压EVDD2在参考范围内,并且定时控制器140可以不单独控制从电源管理IC 210输出的用于感测劣化的驱动电压EVDD2。

[0141] 图14A和图14B例示了根据示例性实施方式的、驱动电压感测信号响应于驱动电压感测电路中的输入信号的变化。

[0142] 参照图14A,第一比较器310可以比较用于感测劣化的驱动电压EVDD2与用于感测劣化的驱动电压的最低值EVDD2 Low,在用于感测劣化的驱动电压EVDD2低于用于感测劣化的驱动电压的最低值EVDD2 Low时输出高电平信号,并且在用于感测劣化的驱动电压EVDD2高于用于感测劣化的驱动电压的最低值EVDD2 Low时输出低电平信号。因此,如图14A例示,第一驱动电压感测信号Vesen1可以在第一驱动电压感测信号Vesen1低于第一驱动电压感测信号Vesen1的范围内保持在高电平,而在剩余范围内保持在低电平。

[0143] 第二比较器320可以比较用于感测劣化的驱动电压EVDD2与用于感测劣化的驱动电压的最高值EVDD2 High,在用于感测劣化的驱动电压EVDD2高于用于感测劣化的驱动电压的最高值EVDD2 High时输出高电平信号,并且在用于感测劣化的驱动电压EVDD2低于用于感测劣化的驱动电压的最高值EVDD2 High时输出低电平信号。因此,如图14B例示,第二驱动电压感测信号Vesen2可以在第二驱动电压感测信号Vesen2低于第一驱动电压感测信号Vesen1的范围内保持在高电平,而在其余范围内保持在低电平。

[0144] 因此,定时控制器140可以在确定从驱动电压感测电路300输出的第一驱动电压感测信号Vesen1或第二驱动电压感测信号Vesen2处于高电平时,确定用于感测劣化的驱动电压EVDD2在参考范围外,并且根据第一驱动电压感测信号Vesen1或第二驱动电压感测信号Vesen2中的哪一个处于高电平来控制电源管理IC 210,使得可以将用于感测劣化的驱动电压EVDD2调节在参考范围内。

[0145] 因此,根据示例性实施方式的显示装置100可以将用于感测劣化的驱动电压EVDD2保持在参考范围内,从而精确感测有机发光二极管OLED的劣化。

[0146] 已经为了用示例的方式说明本公开的特定原理而呈现了前述描述和附图。本公开所涉及领域中的普通技术人员可以在不偏离本公开的原理的情况下进行各种修改和改变。这里公开的前述实施方式应被解释为例示本公开的原理和范围,而不是限制。应理解,本公开的范围应由所附权利要求来限定,并且它们的所有等同物落在本公开的范围之内。

[0147] 相关申请的交叉引用

[0148] 本申请要求2018年11月7日提交的韩国专利申请No.10-2018-0135784的优先权,特此为了所有目的以引证的方式将该申请并入,如同在这里充分阐述一样。

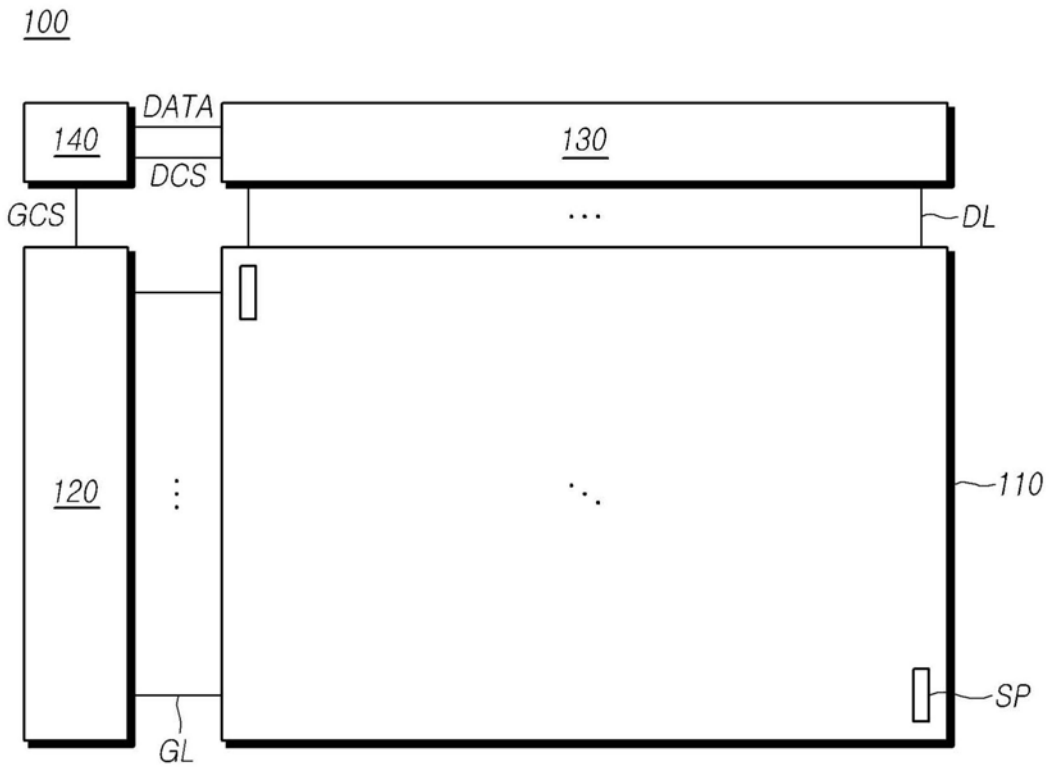


图1

100

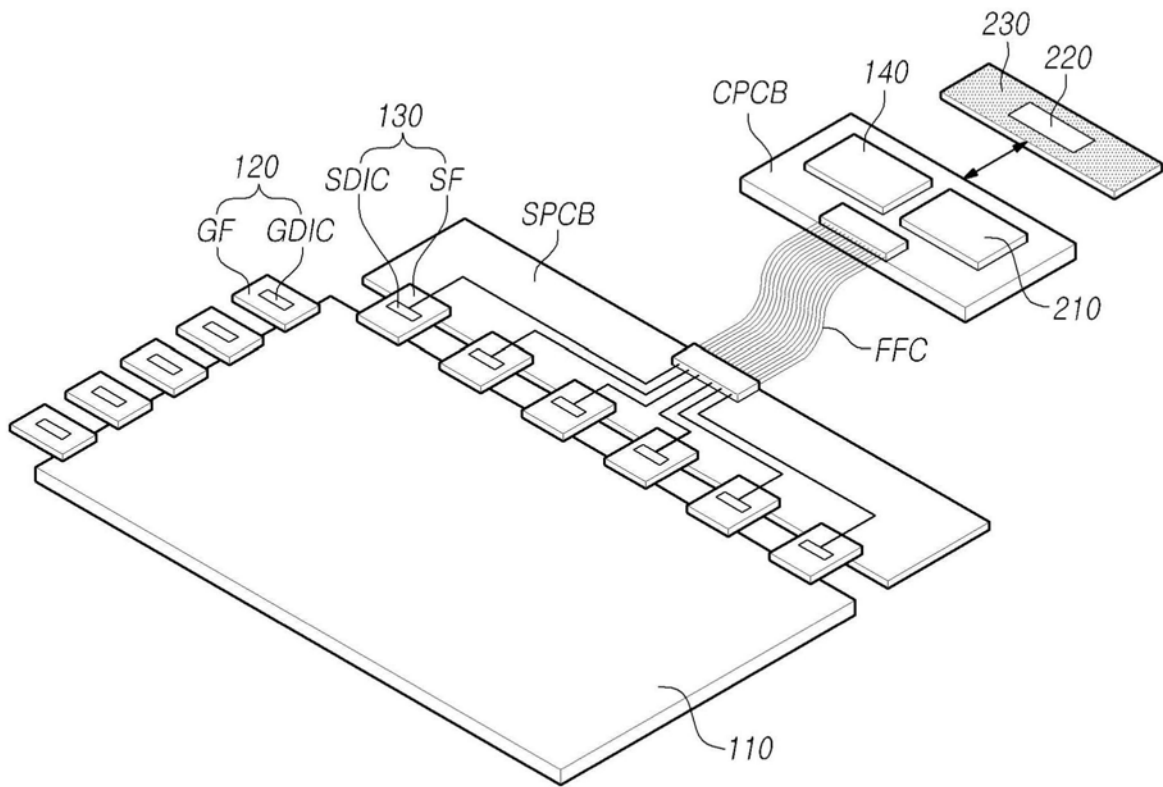


图2

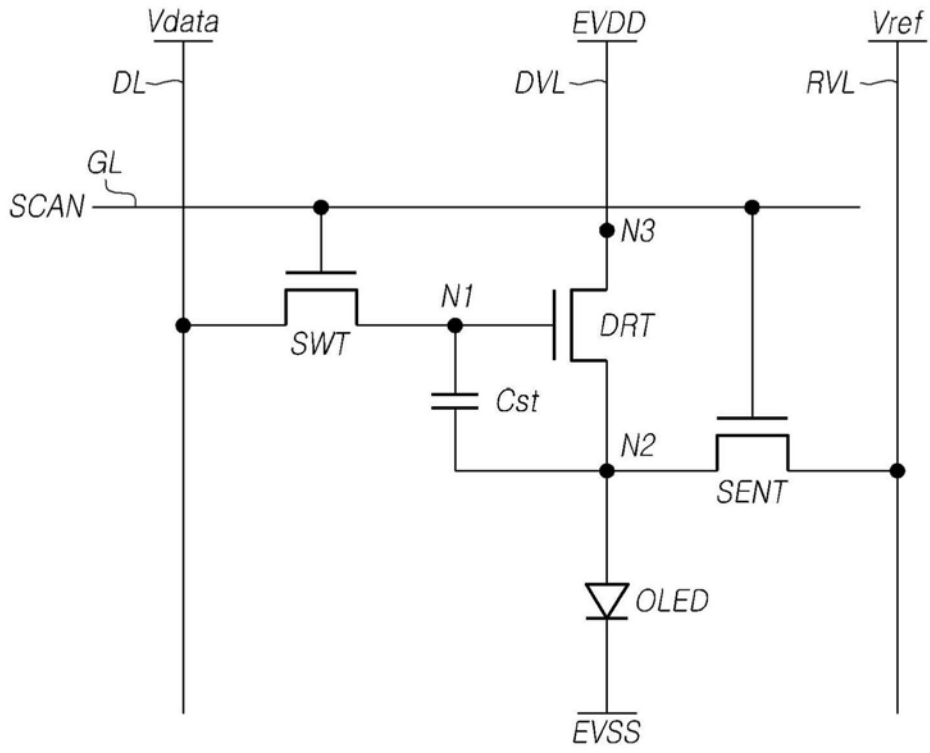


图3

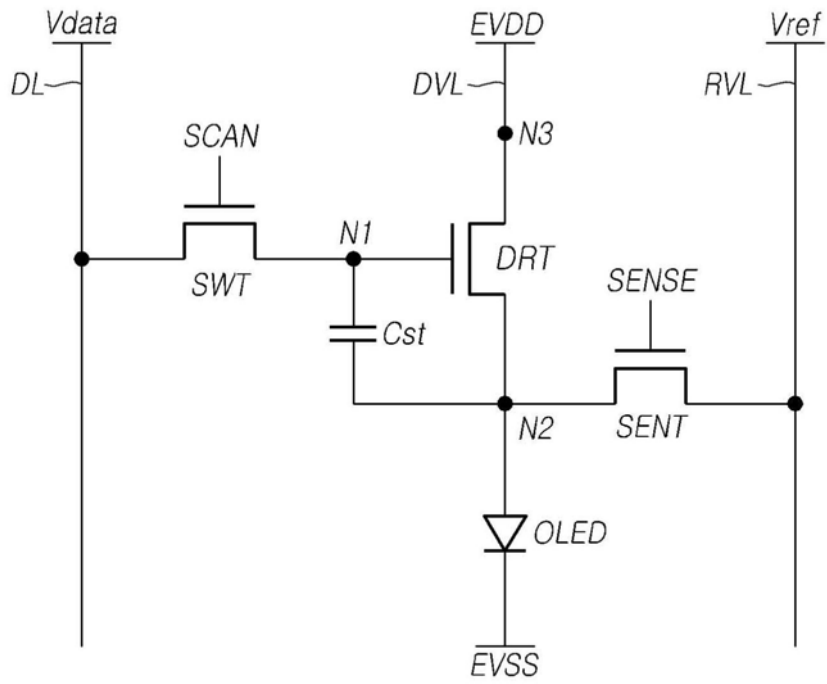


图4

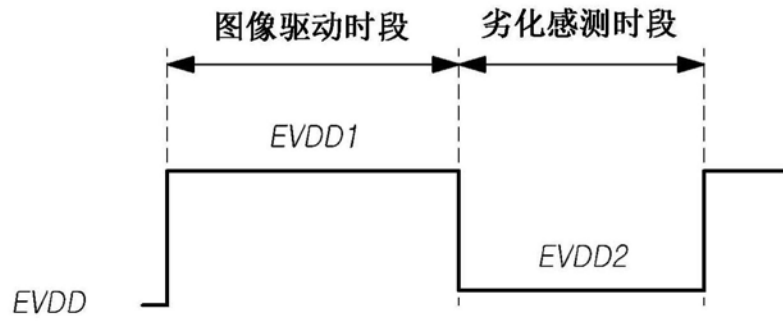


图5

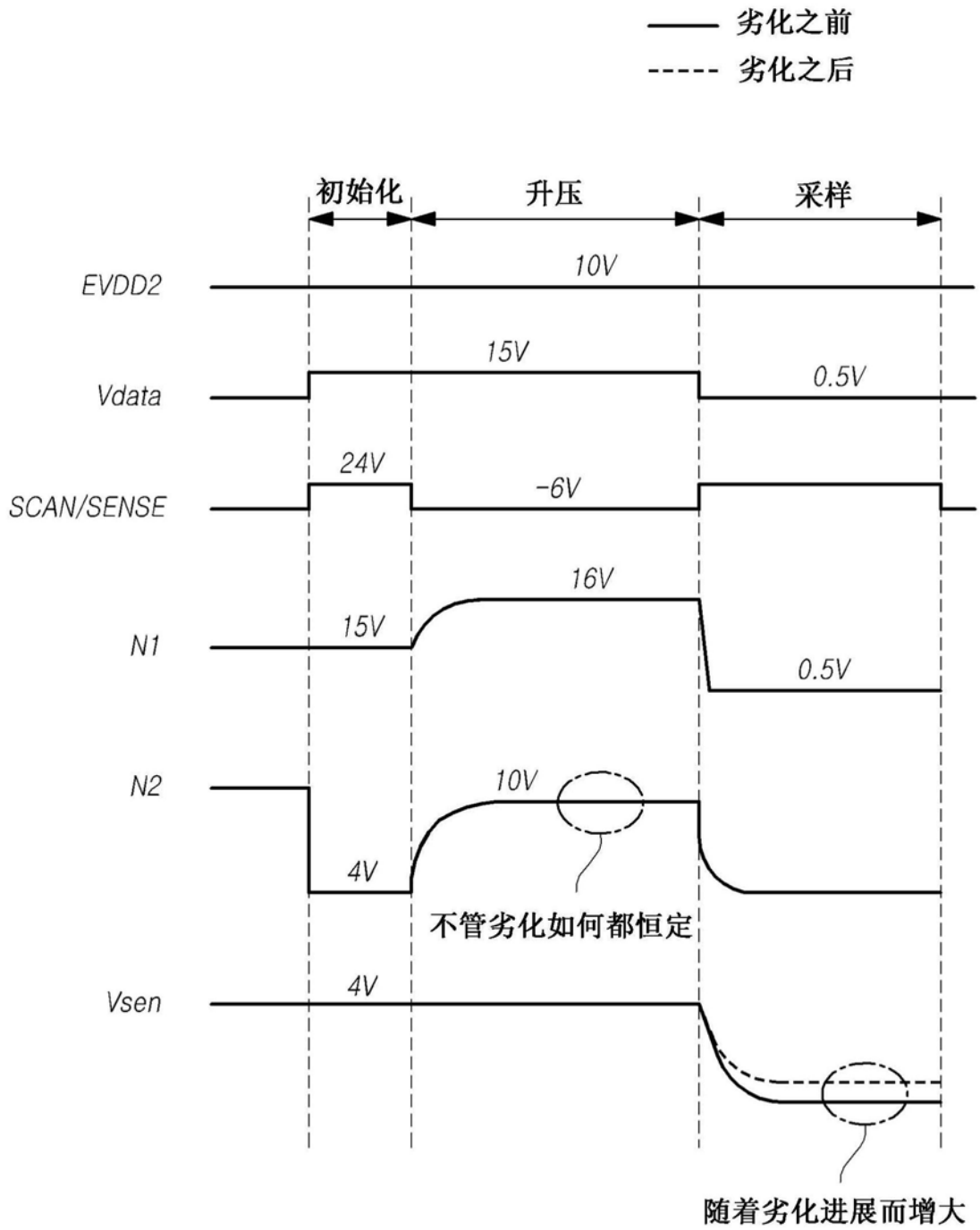


图6

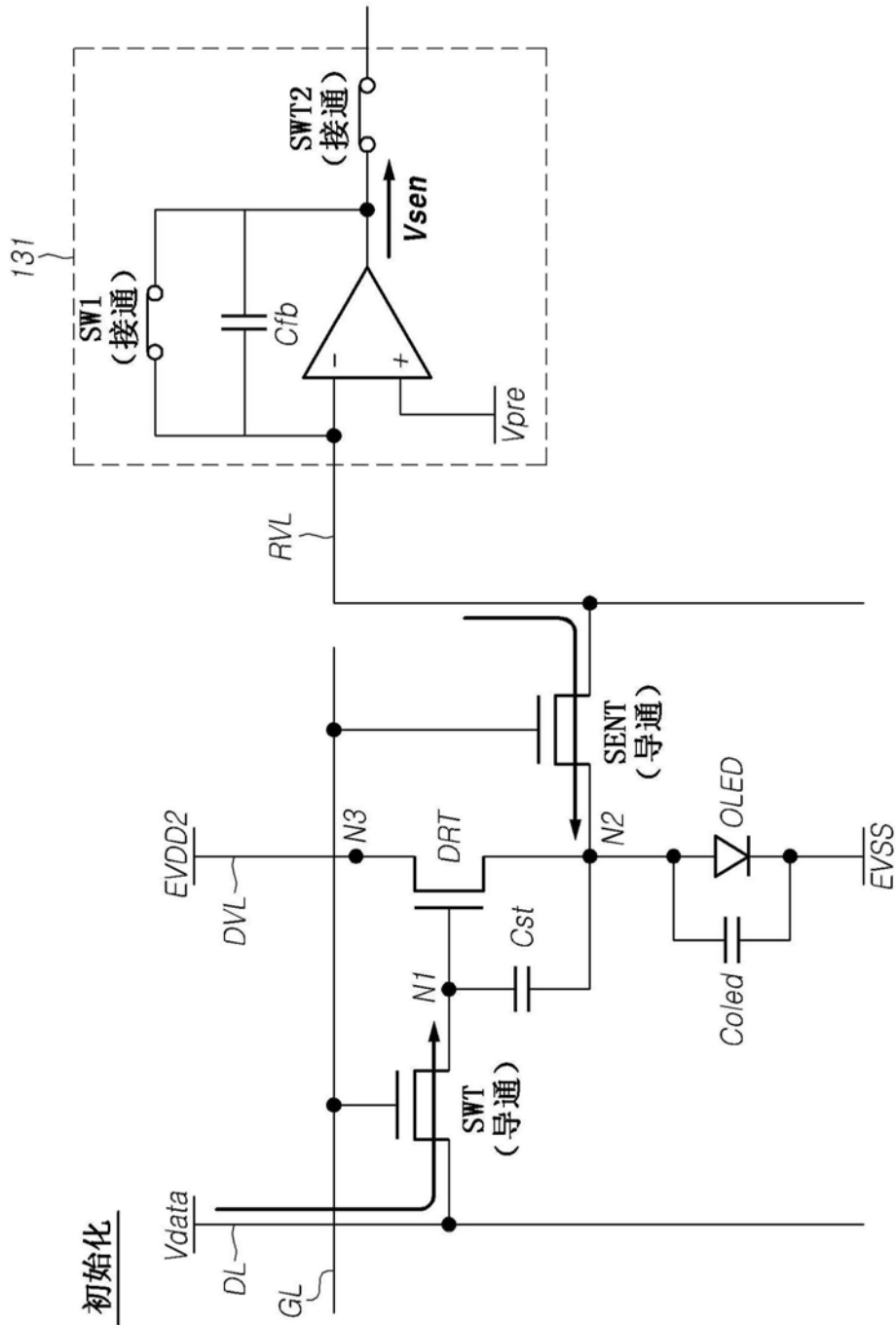


图7

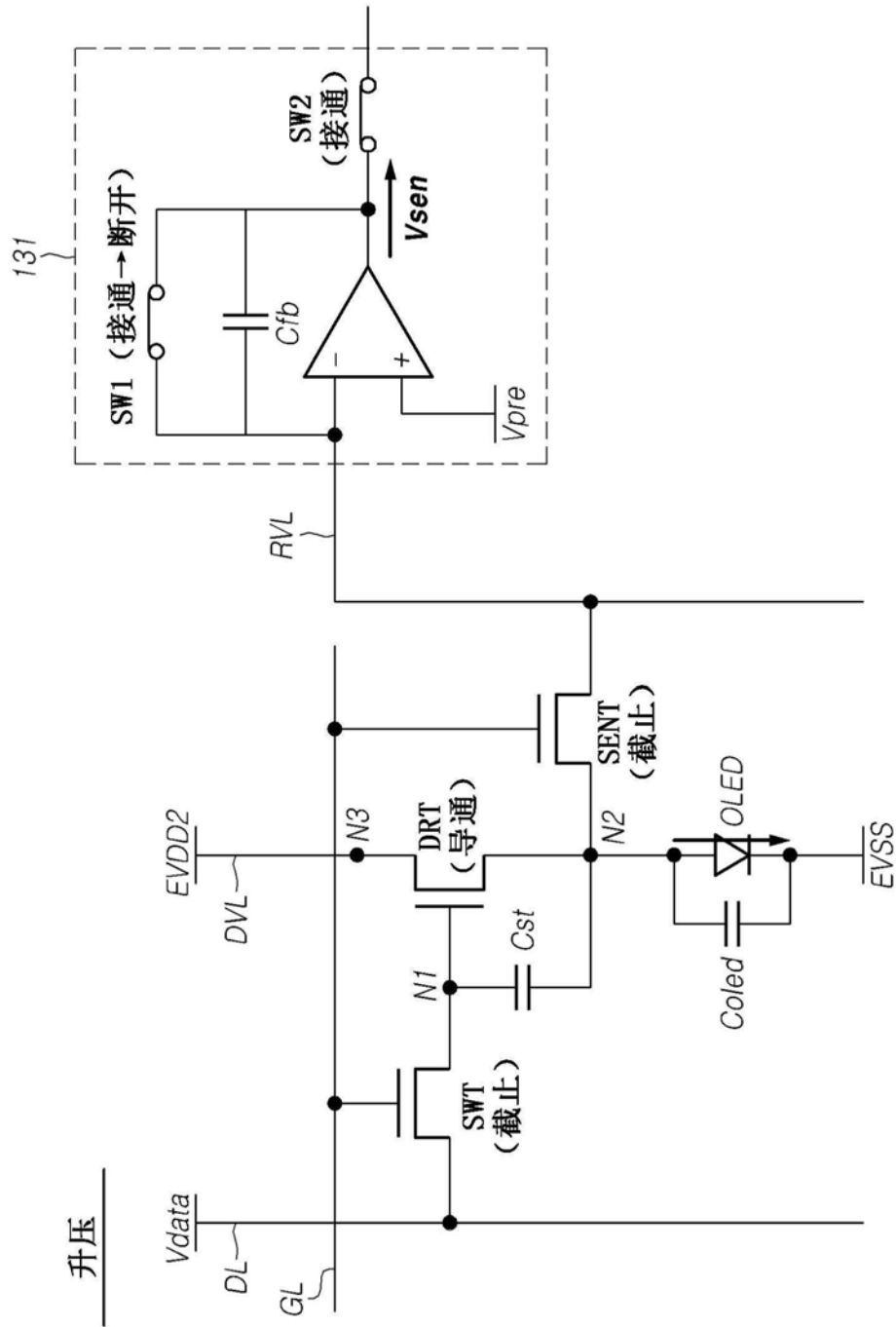


图8

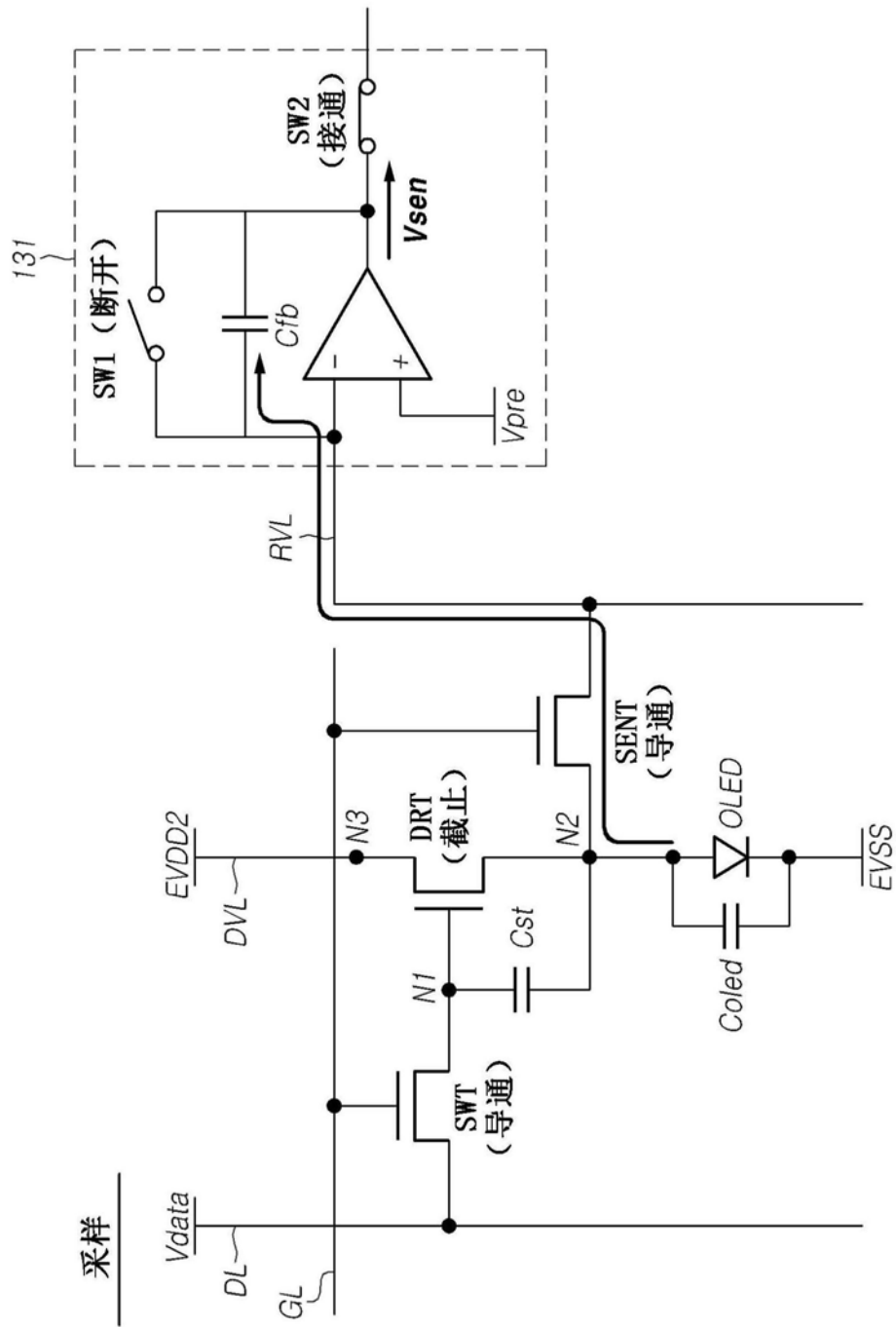


图9

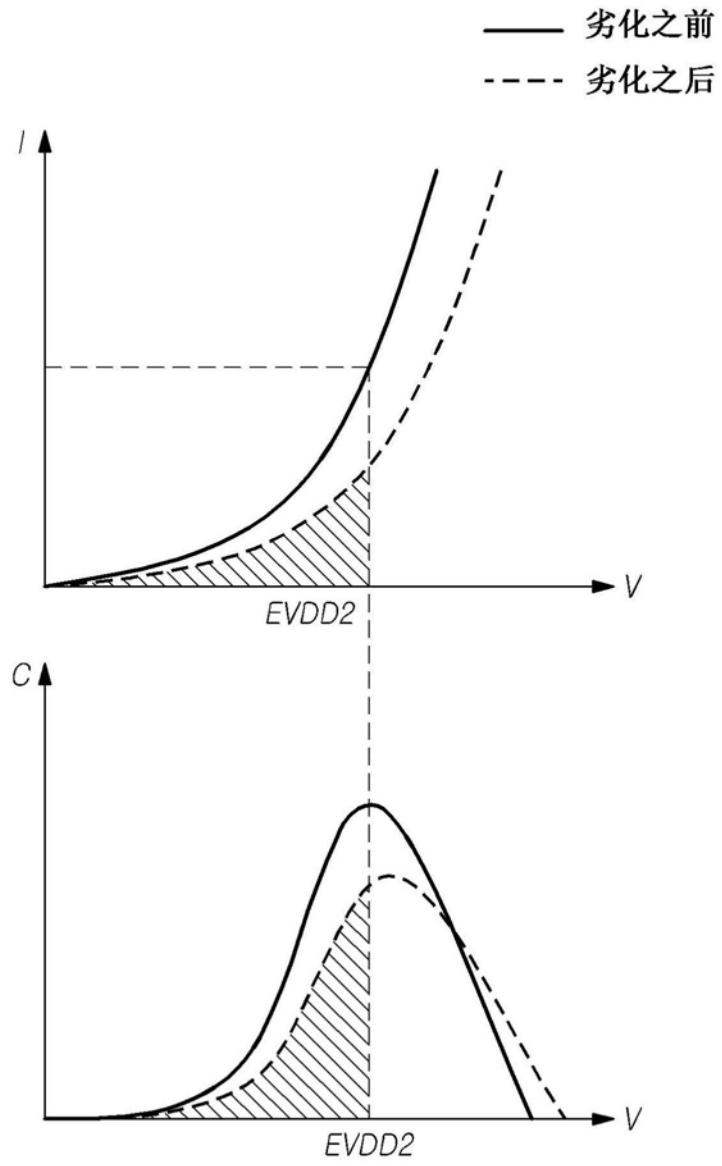


图10

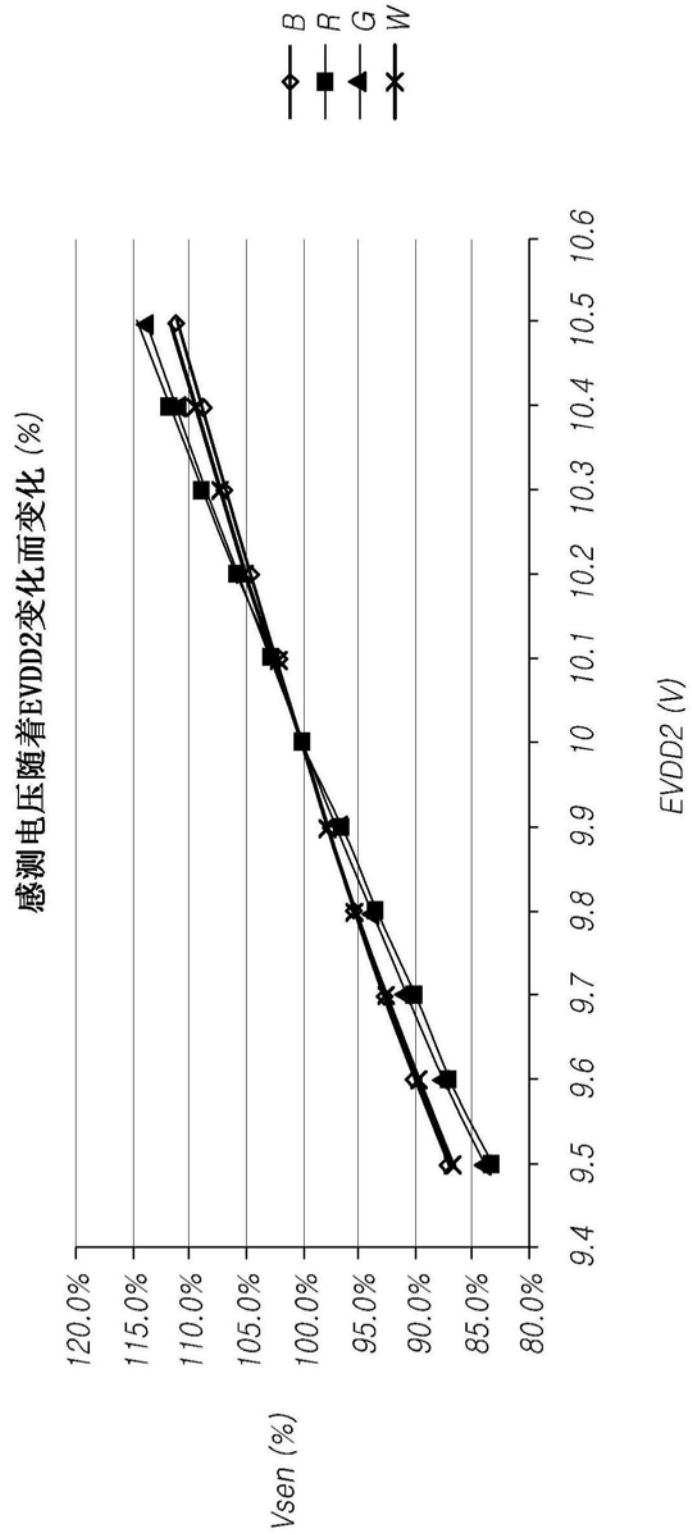


图11

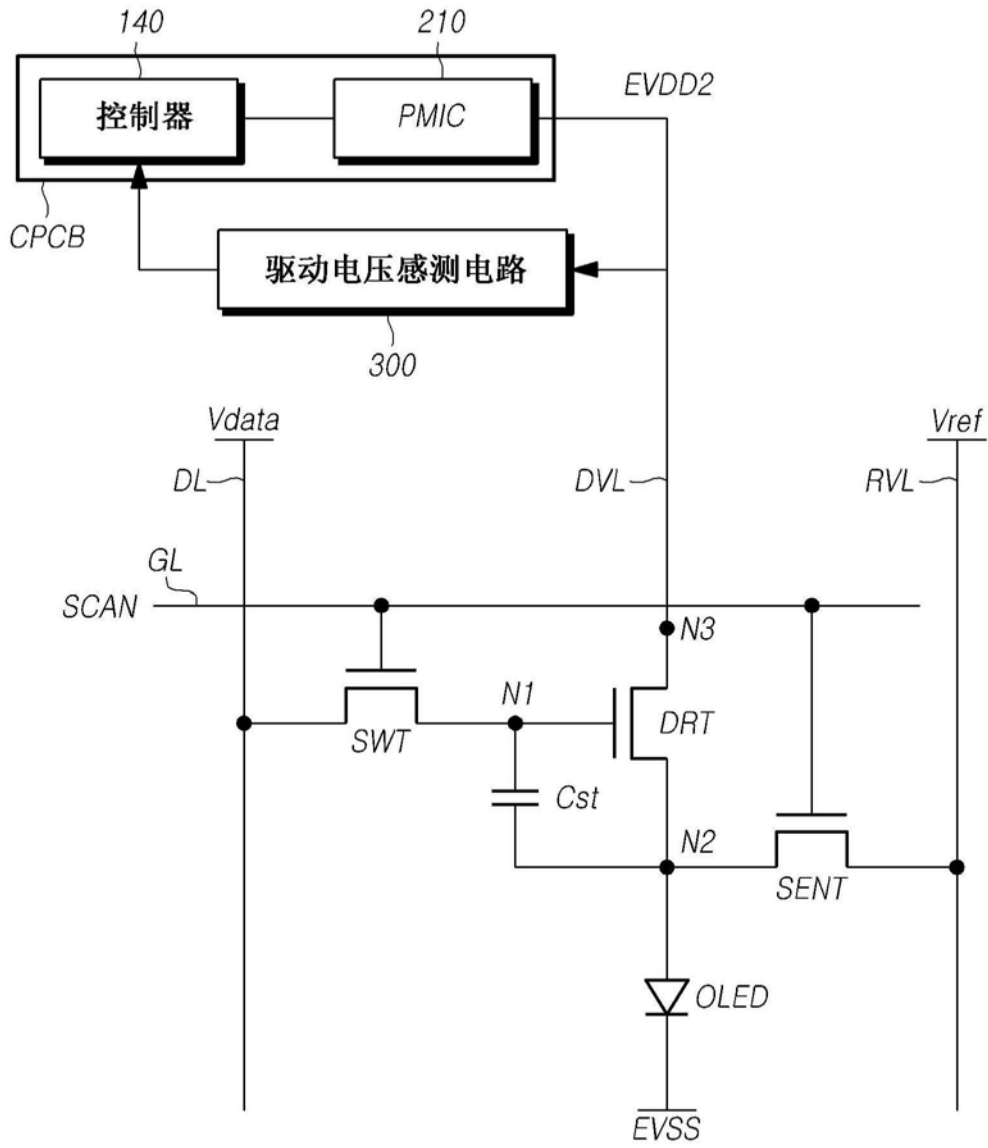


图12

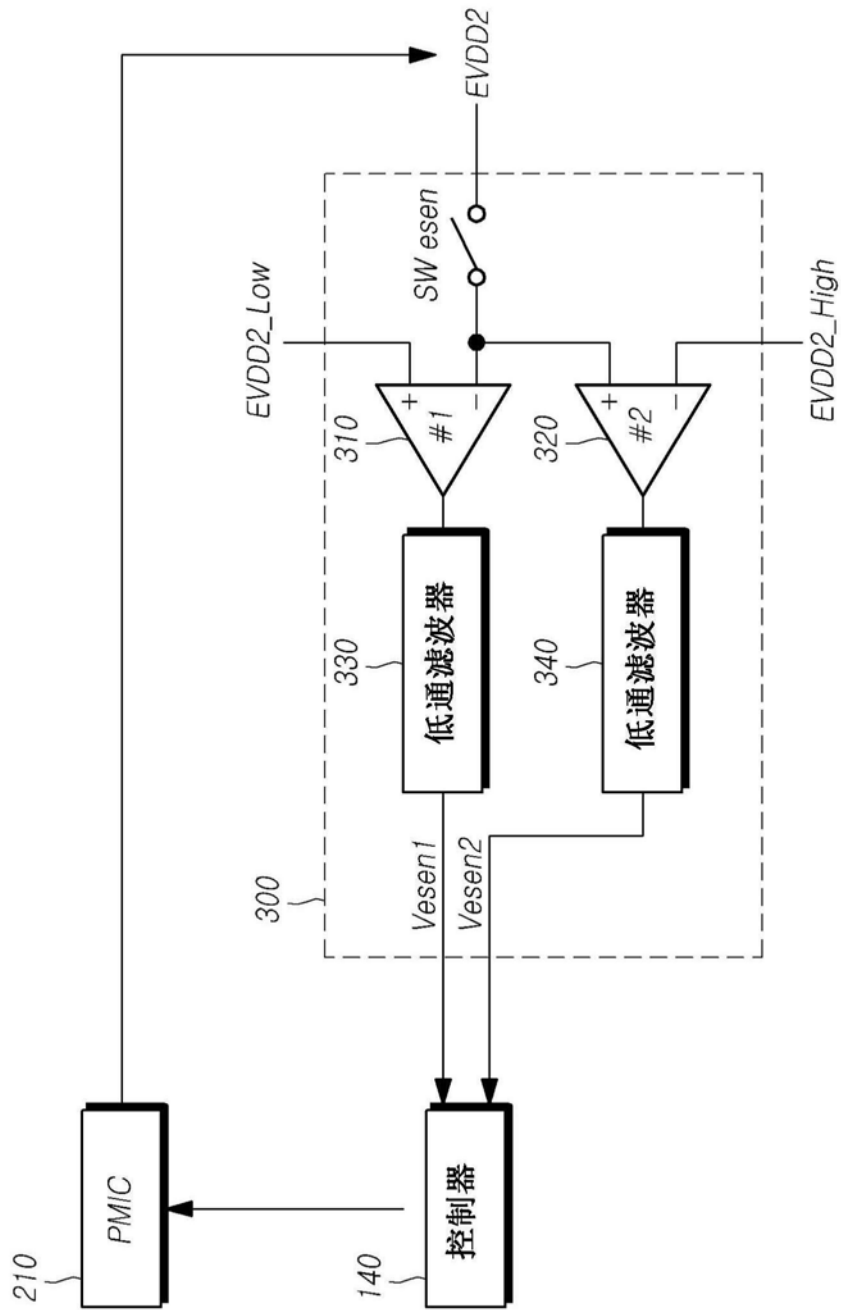


图13

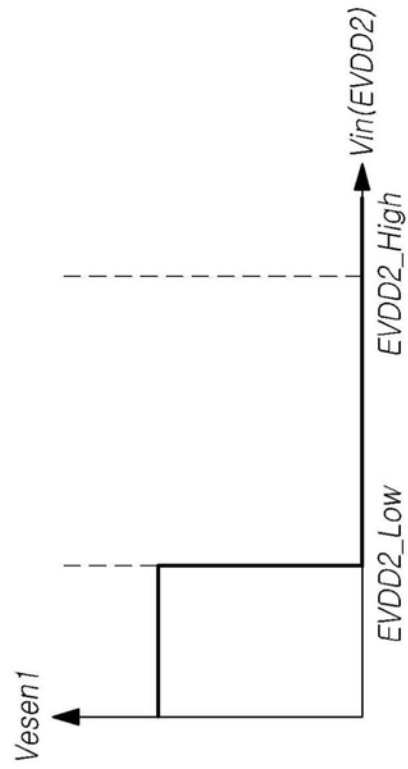


图14A

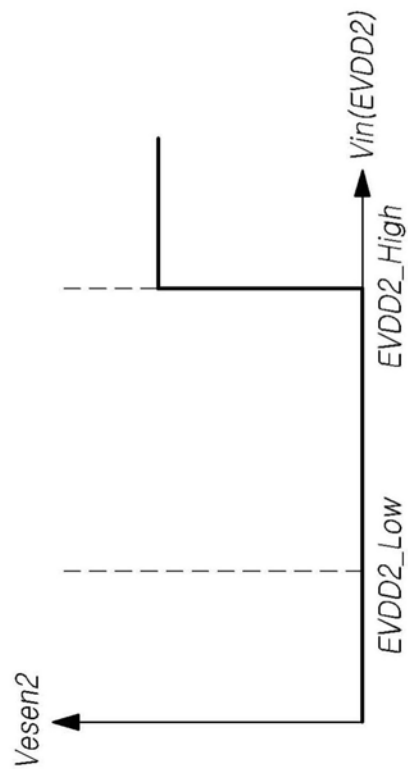


图14B

专利名称(译)	驱动电压感测电路和包括该驱动电压感测电路的显示装置		
公开(公告)号	<a href="#">CN111161679A</a>	公开(公告)日	2020-05-15
申请号	CN201911003624.8	申请日	2019-10-22
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	朴桃模		
发明人	朴桃模		
IPC分类号	G09G3/3258 G09G3/00		
CPC分类号	G09G3/3233 G09G3/3291 G09G2300/0819 G09G2310/0294 G09G2320/0295 G09G2320/045 G09G2320/043		
代理人(译)	刘久亮		
优先权	1020180135784 2018-11-07 KR		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

驱动电压感测电路和包括该驱动电压感测电路的显示装置。通过根据在有机发光二极管OLED的劣化感测时段中流过有机发光二极管的电流精确地感测充电电容的变化来有效补偿在各个子像素中布置的有机发光二极管的劣化。将在有机发光二极管的劣化感测时段中施加至显示面板的用于感测劣化的驱动电压保持在参考范围内。通过将劣化感测时段中施加的用于感测劣化的驱动电压保持在参考范围内来精确地感测有机发光二极管的劣化。

