



(12)发明专利申请

(10)申请公布号 CN 109920816 A

(43)申请公布日 2019.06.21

(21)申请号 201711318101.3

(22)申请日 2017.12.12

(71)申请人 京东方科技集团股份有限公司
地址 100015 北京市朝阳区酒仙桥路10号

(72)发明人 宋文峰

(74)专利代理机构 北京市柳沈律师事务所
11105

代理人 焦玉恒

(51)Int.Cl.
H01L 27/32(2006.01)

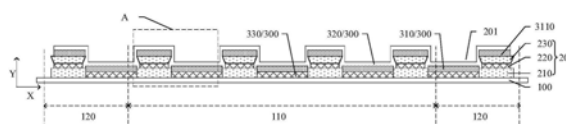
权利要求书2页 说明书9页 附图3页

(54)发明名称

显示基板及其制作方法、显示装置

(57)摘要

一种显示基板及其制作方法、显示装置。该显示基板包括：衬底基板；位于衬底基板上的像素限定层，像素限定层包括多个开口，像素限定层包括层叠的第一像素限定层、导电层以及第二像素限定层，导电层的至少位于显示基板周边区的部分在衬底基板上的正投影完全落入第二像素限定层在衬底基板上的正投影内；位于开口内的电致发光单元，电致发光单元包括发光层以及位于发光层远离衬底基板一侧的透明电极，并且该透明电极与导电层的至少位于显示基板周边区的部分电连接。在该显示基板中，通过将透明电极与导电层电连接，可有效降低位于显示基板边缘的透明电极的电压降，从而有利于提升显示器件显示的画质均一性和寿命。



1. 一种显示基板,包括:

衬底基板;

位于所述衬底基板上的像素限定层,所述像素限定层包括多个开口,其中从靠近所述衬底基板向远离所述衬底基板的方向,所述像素限定层包括层叠的第一像素限定层、导电层以及第二像素限定层,其中所述导电层的至少位于所述显示基板周边区的部分在所述衬底基板上的正投影完全落入所述第二像素限定层在所述衬底基板上的正投影内;

电致发光单元,位于所述开口内,所述电致发光单元包括发光层以及位于所述发光层远离所述衬底基板一侧的透明电极,

其中,所述透明电极与所述导电层的至少位于所述显示基板周边区的所述部分电连接。

2. 根据权利要求1所述的显示基板,其中,整个所述导电层在所述衬底基板上的正投影完全落入所述第二像素限定层在所述衬底基板上的正投影内。

3. 根据权利要求1或2所述的显示基板,其中,所述第二像素限定层的截面为梯形,且所述梯形远离所述衬底基板的一侧的底边的长度大于所述梯形靠近所述衬底基板的一侧的底边的长度。

4. 根据权利要求3所述的显示基板,其中,所述导电层面向所述第二像素限定层的表面与所述第二像素限定层面向所述导电层的表面的形状及尺寸相同。

5. 根据权利要求1或2所述的显示基板,其中,所述第二像素限定层面向所述导电层的表面距所述衬底基板的距离大于位于所述开口内的所述发光层远离所述衬底基板的表面距所述衬底基板的距离。

6. 根据权利要求1或2所述的显示基板,其中,所述第一像素限定层面向所述导电层的表面距所述衬底基板的距离大于位于所述开口内的所述发光层远离所述衬底基板的表面距所述衬底基板的距离。

7. 根据权利要求3所述的显示基板,其中,所述第二像素限定层远离所述导电层的表面距所述衬底基板的距离大于位于所述开口内的所述发光层远离所述衬底基板的表面距所述衬底基板的距离。

8. 根据权利要求1所述的显示基板,其中,所述第一像素限定层在所述衬底基板上的正投影与所述第二像素限定层在所述衬底基板上的正投影重合。

9. 根据权利要求1或2所述的显示基板,其中,所述导电层的沿垂直于所述衬底基板的方向的厚度分布均匀。

10. 根据权利要求2所述的显示基板,其中,所述导电层的位于所述显示基板中部的部分沿垂直于所述衬底基板的方向的厚度小于所述导电层的位于所述显示基板周边区的部分沿垂直于所述衬底基板的方向的厚度。

11. 根据权利要求1所述的显示基板,其中,所述第二像素限定层远离所述衬底基板的一侧设置有发光材料层,所述发光材料层的材料与所述发光层的材料相同,且所述透明电极为位于所述发光层以及所述发光材料层上的整面连续的电极层。

12. 根据权利要求1所述的显示基板,其中,所述电致发光单元还包括位于所述发光层面向所述衬底基板一侧的反射电极。

13. 根据权利要求12所述的显示基板,其中,所述导电层的材料与所述反射电极的材料

相同。

14. 一种显示装置,包括权利要求1-13任一项所述的显示基板。

15. 一种显示基板的制作方法,包括:

在衬底基板上依次形成第一像素限定材料层、导电材料层以及第二像素限定材料层;

对所述第一像素限定材料层、所述导电材料层以及所述第二像素限定材料层进行图案化以形成具有多个开口的像素限定层,其中图案化所述导电材料层以形成的导电层的至少位于所述显示基板周边区的部分在所述衬底基板上的正投影完全落入图案化所述第二像素限定材料层以形成的第二像素限定层在所述衬底基板上的正投影内;

在所述开口内以及所述第二像素限定层上蒸镀发光材料层;

在所述发光材料层远离所述衬底基板的一侧沉积透明电极,以使所述透明电极与所述导电层的至少位于所述显示基板周边区的所述部分电连接。

16. 根据权利要求15所述的显示基板的制作方法,其中,采用原子层沉积方法沉积所述透明电极。

17. 根据权利要求15所述的显示基板的制作方法,其中,在形成所述像素限定层之前包括:在所述衬底基板上形成反射电极,其中所述开口暴露所述反射电极。

18. 根据权利要求15-17任一项所述的显示基板的制作方法,其中,形成所述第一像素限定层和所述第二像素限定层包括:

采用同一个掩模板图案化形成所述第一像素限定层和所述第二像素限定层。

显示基板及其制作方法、显示装置

技术领域

[0001] 本公开至少一个实施例涉及一种显示基板及其制作方法、显示装置。

背景技术

[0002] 有机发光二极管 (Organic Light-Emitting Diode, OLED) 器件具有全固态结构、高亮度、全视角、响应速度快、可柔性显示等一系列优点, 因此成为极具发展前景的显示产品。

[0003] 目前, 在大尺寸有机发光二极管器件中, 既满足透明电极的透过率的要求, 又保证透明电极能够具有较小的电压降已经是越来越多生产厂家的目标。

发明内容

[0004] 本公开的至少一实施例提供一种显示基板及其制作方法、显示装置。该显示基板中与透明电极电连接的导电层可以有效降低位于显示基板周边区的透明电极的电压降, 从而有利于实现透明电极上电压降的均匀化。

[0005] 本公开的至少一实施例提供一种显示基板, 包括: 衬底基板; 位于所述衬底基板上的像素限定层, 所述像素限定层包括多个开口, 其中所述导电层的至少位于所述显示基板周边区的部分在所述衬底基板上的正投影完全落入所述第二像素限定层在所述衬底基板上的正投影内; 电致发光单元, 位于所述开口内, 所述电致发光单元的包括发光层以及位于所述发光层远离所述衬底基板一侧的透明电极, 其中, 所述透明电极与所述导电层的至少位于所述显示基板周边区的所述部分电连接。

[0006] 在一些示例中, 整个所述导电层在所述衬底基板上的正投影完全落入所述第二像素限定层在所述衬底基板上的正投影内。

[0007] 在一些示例中, 所述第二像素限定层的截面为梯形, 且所述梯形远离所述衬底基板的一侧的底边的长度大于所述梯形靠近所述衬底基板的一侧的底边的长度。

[0008] 在一些示例中, 所述导电层面向所述第二像素限定层一侧的表面与所述第二像素限定层面向所述导电层一侧的表面的形状及尺寸相同。

[0009] 在一些示例中, 所述第二像素限定层面向所述导电层的表面距所述衬底基板的距离大于位于所述开口内的所述发光层远离所述衬底基板的表面距所述衬底基板的距离。

[0010] 在一些示例中, 所述第一像素限定层面向所述导电层的表面距所述衬底基板的距离大于位于所述开口内的所述发光层远离所述衬底基板的表面距所述衬底基板的距离。

[0011] 在一些示例中, 所述第二像素限定层远离所述导电层的表面距所述衬底基板的距离大于位于所述开口内的所述发光层远离所述衬底基板的表面距所述衬底基板的距离。

[0012] 在一些示例中, 所述第一像素限定层在所述衬底基板上的正投影与所述第二像素限定层在所述衬底基板上的正投影重合。

[0013] 在一些示例中, 所述导电层在所述衬底基板上的正投影落入所述第一像素限定层在所述衬底基板上的正投影内。

[0014] 在一些示例中,所述导电层的沿垂直于所述衬底基板的方向的厚度分布均匀。

[0015] 在一些示例中,所述导电层的位于所述显示基板中部的部分沿垂直于所述衬底基板的方向的厚度小于所述导电层的位于所述显示基板周边区的部分沿垂直于所述衬底基板的方向的厚度。

[0016] 在一些示例中,所述第二像素限定层远离所述衬底基板的一侧设置有发光材料层,所述发光材料层的材料与所述发光层的材料相同,且所述透明电极为位于所述发光层以及所述发光材料层上的整面连续的电极层。

[0017] 在一些示例中,所述电致发光单元还包括位于所述发光层面向所述衬底基板一侧的反射电极。

[0018] 在一些示例中,所述导电层的材料与所述反射电极的材料相同。

[0019] 本公开的至少一实施例提供一种显示装置,包括上述任一实施例所述的显示基板。

[0020] 本公开的至少一实施例提供一种显示基板的制作方法,包括:在衬底基板上依次形成第一像素限定材料层、导电材料层以及第二像素限定材料层;对所述第一像素限定材料层、所述导电材料层以及所述第二像素限定材料层进行图案化以形成具有多个开口的像素限定层,其中图案化所述导电材料层以形成的导电层的至少位于所述显示基板周边区的部分在所述衬底基板上的正投影完全落入图案化所述第二像素限定材料层以形成的第二像素限定层在所述衬底基板上的正投影内;在所述开口内以及所述第二像素限定层上蒸镀发光材料层;在所述发光材料层远离所述衬底基板的一侧沉积透明电极,以使所述透明电极与所述导电层的至少位于所述显示基板周边区的所述部分电连接。

[0021] 在一些示例中,在形成所述像素限定层之前包括在所述衬底基板上形成反射电极,其中所述开口暴露所述反射电极。

[0022] 在一些示例中,采用原子层沉积方法沉积所述透明电极。

[0023] 在一些示例中,形成所述第一像素限定层和所述第二像素限定层包括:采用同一个掩模板图案化形成所述第一像素限定层和所述第二像素限定层。

附图说明

[0024] 为了更清楚地说明本公开实施例的技术方案,下面将对实施例的附图作简单地介绍,显而易见地,下面描述中的附图仅仅涉及本公开的一些实施例,而非对本公开的限制。

[0025] 图1A为本公开一实施例提供的显示基板的截面示意图;

[0026] 图1B为图1A所示的显示基板的示意性平面图;

[0027] 图1C为图1A所示的显示基板的局部区域A区域的放大示意图;

[0028] 图2A为本实施例的一示例提供的显示基板的截面示意图;

[0029] 图2B为图2A所示的显示基板的局部区域B区域的放大示意图;

[0030] 图3A为本实施例的另一示例提供的显示基板的截面示意图;

[0031] 图3B为图3A所示的显示基板的局部区域C区域的放大示意图;

[0032] 图4A为本实施例的另一示例提供的显示基板的截面示意图;

[0033] 图4B为本实施例的另一示例提供的显示基板的截面示意图;

[0034] 图5为本实施例的另一示例提供的显示基板的截面示意图;

[0035] 图6为本公开一实施例提供的显示基板的制作方法的示意性流程图;

[0036] 图7为本公开一实施例提供的包括上述显示基板的显示装置的局部结构示意图。

具体实施方式

[0037] 为使本公开实施例的目的、技术方案和优点更加清楚,下面将结合本公开实施例的附图,对本公开实施例的技术方案进行清楚、完整地描述。显然,所描述的实施例是本公开的一部分实施例,而不是全部的实施例。基于所描述的本公开的实施例,本领域普通技术人员在无需创造性劳动的前提下所获得的所有其他实施例,都属于本公开保护的范围。

[0038] 除非另外定义,本公开使用的技术术语或者科学术语应当为本公开所属领域内具有一般技能的人士所理解的通常意义。本公开中使用的“第一”、“第二”以及类似的词语并不表示任何顺序、数量或者重要性,而只是用来区分不同的组成部分。“包括”或者“包含”等类似的词语意指出现该词前面的元件或者物件涵盖出现在该词后面列举的元件或者物件及其等同,而不排除其他元件或者物件。“上”、“下”等仅用于表示相对位置关系,当被描述对象的绝对位置改变后,则该相对位置关系也可能相应地改变。

[0039] 在研究中,本申请的发明人发现:在具有大尺寸显示基板的有机发光二极管器件中,由于对透明电极的透过率的要求,位于显示基板中部的透明电极与位于显示基板周边区的透明电极的厚度不同,例如,位于显示基板中部的透明电极的厚度大于位于显示基板周边区的透明电极的厚度,容易造成显示基板周边区的透明电极的电压降偏大,极大地影响着显示器件的效能以及寿命。这里的周边区指位于显示基板中部的周边的区域,即位于显示基板边缘的区域。

[0040] 本公开的实施例提供一种显示基板及其制作方法、显示装置。该显示基板包括:衬底基板;位于衬底基板上的像素限定层,像素限定层包括多个开口,其中从靠近衬底基板向远离衬底基板的方向,像素限定层包括层叠的第一像素限定层、导电层以及第二像素限定层,导电层的至少位于显示基板周边区的部分在衬底基板上的正投影完全落入第二像素限定层在衬底基板上的正投影内;位于开口内的电致发光单元,电致发光单元包括发光层以及位于发光层远离衬底基板一侧的透明电极,并且该透明电极与导电层的至少位于显示基板周边区的部分电连接。在该显示基板中,通过将透明电极与像素限定层中包括的导电层电连接,可以有效降低位于显示基板边缘的透明电极的电压降,从而有利于实现透明电极上电压降的均匀化以提升显示器件显示的画质均一性和寿命。

[0041] 下面结合附图对本公开实施例提供的显示基板及其制作方法、显示装置进行描述。

[0042] 本公开一实施例提供一种显示基板,图1A为本公开一实施例提供的显示基板的截面示意图,图1B为图1A所示显示基板的示意性平面图。如图1A所示,本实施例提供的显示基板包括衬底基板100,位于衬底基板100上的像素限定层200,像素限定层200包括多个开口201(例如包括阵列排布的开口201),从靠近衬底基板100向远离衬底基板100的方向,即如图1A所示的Y方向的箭头所指的方向,像素限定层200依次包括层叠的第一像素限定层210、导电层220以及第二像素限定层230,导电层220的至少位于显示基板四周边缘的周边区120的部分在衬底基板100上的正投影完全落入第二像素限定层230在衬底基板100上的正投影内。

[0043] 如图1B所示,本实施例提供的显示基板包括中部110以及位于中部110周边的周边区120,中部110沿AB线的长度与周边区120沿AB线的长度的比值范围为0.5~4。这里“周边区120沿AB线的长度”指沿AB线的方向位于中部110两侧的周边区120长度的总和,如图1B所示,AB线与中部110的边缘线(中间的虚线框)的两个交点分别为O1和O2,AB线与周边区120的边缘线(外围的实线框)的两个交点分别为M1和M2,则“周边区120沿AB线的长度”指M1O1的长度与M2O2的长度总和。因此,中部110沿AB线的长度与周边区120沿AB线的长度的比值,即为O1O2线的长度与M1O1线的长度和M2O2线的长度的总和的比值。例如,中部110沿AB线的长度与周边区120沿AB线的长度的比值为3:2或者2:3等。

[0044] 此外,上述的“完全落入”指在沿平行于衬底基板100的方向(例如X方向),相邻开口201之间的导电层220的尺寸小于第二像素限定层230的最大尺寸。图1A以任意位置的像素限定层200包括的整个导电层220在衬底基板100上的正投影均完全落入第二像素限定层230在衬底基板100上的正投影内为例。

[0045] 如图1A和图1B所示,本实施例提供的显示基板还包括位于开口201内的电致发光单元300,电致发光单元300的包括发光层310以及位于发光层310远离衬底基板100一侧的透明电极320,并且该透明电极320与导电层220的至少位于显示基板边缘的周边区120的部分电连接。图1A以整个导电层220均与透明电极320电连接为例。

[0046] 本实施例提供的显示基板为大尺寸显示基板,一般采用蒸镀方法形成电致发光单元300中的发光层310,并且采用蒸镀的方法形成发光层310时,会在开口201内以及第二像素限定层230上均蒸镀上发光材料层,位于开口201中的发光材料层可以用于发光,因此该处的发光材料层成为发光层310,而位于第二像素限定层230上的发光材料层3110不用于发光,即,第二像素限定层230远离衬底基板100的一侧设置有发光材料层3110,发光材料层3110的材料与发光层310的材料相同。并且,透明电极320为位于发光层310以及发光材料层3110上的整面连续的电极层。

[0047] 如图1A所示,在整个导电层220在衬底基板100上的正投影均完全落入第二像素限定层230在衬底基板100上的正投影内的情况下,被蒸镀的发光层310不会覆盖导电层220的侧表面,此时,采用原子层沉积方法沉积的透明电极320可以沉积到导电层220的侧表面且与导电层220的侧表面接触,从而实现透明电极320与导电层220的电连接。因此,在该显示基板中,通过将透明电极与像素限定层中包括的导电层电连接,可以有效降低透明电极的电压降,且有利于实现透明电极上电压降的均匀化,从而提升显示器件显示的画质均一性和寿命。

[0048] 例如,如图1A所示,第二像素限定层230的截面为梯形,且梯形远离衬底基板100的一侧的底边的长度大于梯形靠近衬底基板100的一侧的底边的长度,即第二像素限定层230的截面为倒梯形。该倒梯形的长底边用于防止发光层310蒸镀在导电层220上,即,第二像素限定层230远离衬底基板100的一侧表面用于防止发光层310蒸镀在导电层220上。图1A以第二像素限定层230沿XY平面所截的截面为倒梯形为例。例如,第二像素限定层230沿图1A和图1B所示的YZ面所截的截面也为倒梯形。

[0049] 例如,如图1A所示,导电层220面向第二像素限定层230的表面与第二像素限定层230面向导电层220的表面的形状及尺寸相同,即,导电层220面向第二像素限定层230的表面在衬底基板100上的正投影与第二像素限定层230面向导电层220的表面在衬底基板100

上的正投影重合。例如,沿X方向,导电层220的尺寸与第二像素限定层230面向衬底基板100的一侧的边的长度相同。上述“导电层220面向第二像素限定层230一侧的表面与第二像素限定层230面向导电层220一侧的表面的形状及尺寸相同”中的“相同”包括完全相同和大致相同,大致相同指两者的形状及尺寸的偏差不超过2%。

[0050] 例如,图1C为图1A所示的显示基板的局部区域A区域的放大示意图,如图1A和图1C所示,第二像素限定层230面向导电层220的表面距衬底基板100的距离D1大于位于开口201内的发光层310远离衬底基板100的表面距衬底基板100的距离D2,由此,被蒸镀的发光层310不会覆盖导电层220的侧表面,即沿X方向,发光层310的侧表面与导电层220的侧表面之间具有一定距离,此时,透明电极320可以沉积到导电层220与发光层310之间的空隙中且与导电层220接触,以实现透明电极320与导电层220的电连接。

[0051] 例如,如图1A所示,第一像素限定层210在衬底基板100上的正投影与第二像素限定层230在衬底基板100上的正投影重合,即第一像素限定层210可以与第二像素限定层230采用相同的掩模板图案化形成,从而节省掩模板数量。这里的“重合”包括完全重合和大致重合。

[0052] 例如,如图1A所示,导电层220在衬底基板100上的正投影落入第一像素限定层210在衬底基板100上的正投影内。例如,导电层220在衬底基板100上的正投影可以完全落入第一像素限定层210在衬底基板100上的正投影内。

[0053] 例如,如图1A所示,导电层220的沿垂直于衬底基板100的方向(即Y方向)的厚度分布均匀,即位于像素限定层200中的任意位置的导电层220的厚度均相同。

[0054] 例如,如图1A所示,电致发光单元300还包括位于发光层310面向衬底基板100一侧的反射电极330,即反射电极330位于开口201内。本实施例提供的电致发光单元为顶发射单元,因此,本实施例中的显示基板为包括顶发射电致发光单元的显示基板。

[0055] 例如,导电层220的材料可以与反射电极330的材料相同。例如,导电层220的材料可以包括银、铝等导电性金属材料,从而可以提高与其电连接的透明电极的导电性以有效降低透明电极的电压降。

[0056] 例如,图2A为本实施例的一示例提供的显示基板的截面示意图,图2B为图2A所示的显示基板的局部区域B区域的放大示意图。如图2A和图2B所示,第一像素限定层210面向导电层220的表面距衬底基板100的距离D3大于位于开口201内的发光层310远离衬底基板100的表面距衬底基板100的距离D2,即沿Y方向,发光层310的远离衬底基板100的表面低于导电层220面向衬底基板100的表面,因此,发光层310在蒸镀过程中不会覆盖导电层220的侧表面,此时,透明电极320可以沉积到导电层220的侧表面以实现透明电极320与导电层220的电连接。

[0057] 例如,图3A为本实施例的另一示例提供的显示基板的截面示意图,图3B为图3A所示的显示基板的局部区域C区域的放大示意图。如图3A和图3B所示,第二像素限定层230远离导电层220的表面距衬底基板100的距离D4大于位于开口201内的发光层310远离衬底基板100的表面距衬底基板100的距离D2。需要说明的是,此时的第二像素限定层230的截面为梯形,该截面的远离衬底基板100一侧的底边的长度一定要大于截面中的靠近衬底基板100一侧的底边的长度(即该截面为倒梯形),从而使得蒸镀的发光层310不会覆盖导电层220的侧表面,以使透明电极320可以沉积到发光层310与导电层220之间的间隙,且与导电层220

的侧表面接触,进而实现透明电极320与导电层220的电连接。

[0058] 例如,图4A为本实施例的另一示例提供的显示基板的截面示意图,图4A以仅导电层220的位于显示基板四周边缘的周边区120内的部分在衬底基板100上的正投影完全落入第二像素限定层230在衬底基板100的正投影内为例,即,导电层220的位于显示基板中部110的部分在衬底基板100上的正投影部分落入第二像素限定层230在衬底基板100的正投影内,因此,导电层220的位于中部110的部分的侧表面会被发光层310覆盖,位于发光层310远离衬底基板100一侧的透明电极320与该部分导电层220没有电连接。因此,位于显示基板边缘的透明电极的电压降偏大的问题可以得到很好的解决,与此同时,上述设置方式也可以解决位于整个显示基板的透明电极的电压降不均匀的问题。

[0059] 本实施例不限于此,例如,除了导电层的位于显示基板四周边缘的周边区内的部分在衬底基板上的正投影完全落入第二像素限定层在衬底基板的正投影内,还可以导电层的位于显示基板中部的一部分导电层在衬底基板上的正投影完全落入第二像素限定层在衬底基板的正投影内,此时,也可以降低透明电极的电压降。

[0060] 例如,图4B为本实施例的另一示例提供的显示基板的截面示意图,导电层220的位于显示基板中部110的部分沿垂直于衬底基板100的方向的厚度小于导电层220的位于显示基板的周边区120的部分沿垂直于衬底基板100的方向的厚度。本示例中位于周边区的导电层的厚度较厚,一方面可以解决位于周边区的透明电极的厚度较薄导致整个显示基板厚度不均的问题,另一方面还可以更好的降低位于周边区的透明电极电压降,进而解决位于整个衬底基板的透明电极的电压降不均匀的问题。

[0061] 例如,图5为本实施例的另一示例提供的显示基板的截面示意图,该显示基板中的第二像素限定层230的截面为矩形,且沿平行于衬底基板100的方向,第二像素限定层230的尺寸大于导电层220的尺寸以使导电层220在衬底基板100上的正投影完全落入第二像素限定层230在衬底基板100上的正投影内。例如,在沿如图中所示的X方向,第二像素限定层230的尺寸大于导电层220的尺寸。

[0062] 本公开一实施例提供一种显示基板的制作方法,图6为本公开一实施例提供的显示基板的制作方法的示意性流程图,如图6所示,具体步骤如下:

[0063] S201:在衬底基板上依次形成第一像素限定材料层、导电材料层以及第二像素限定材料层。

[0064] 例如,在形成第一像素限定材料层之前,在衬底基板上沉积反射电极材料层并进行图案化以形成反射电极。例如,反射电极的材料可以包括氧化铟锡/银/氧化铟锡等导电材料。

[0065] 例如,在形成反射电极之后,依次在衬底基板上形成第一像素限定材料层、导电材料层以及第二像素限定材料层。

[0066] 例如,在衬底基板上涂布第一像素限定材料层,然后通过溅射或沉积的方式在第一像素限定材料层上形成导电材料层,最后在导电材料层上涂布第二像素限定材料层。

[0067] S202:对第一像素限定材料层、导电材料层以及第二像素限定材料层进行图案化以形成具有多个开口的像素限定层,其中图案化导电材料层以形成的导电层的至少位于显示基板周边区的部分在衬底基板上的正投影完全落入图案化第二像素限定材料层以形成的第二像素限定层在衬底基板上的正投影内。

[0068] 例如,可以利用掩模板对第二像素限定材料层进行刻蚀图案化以形成具有多个开口的第二像素限定层。

[0069] 例如,可以对第二像素限定材料层进行湿刻,以使第二像素限定层的截面为倒梯形。这里的“倒梯形”指第二像素限定层的截面的远离衬底基板一侧的底边的长度大于该截面的靠近衬底基板一侧的底边的长度。

[0070] 例如,第二像素限定层的截面也可以为矩形。

[0071] 例如,图案化形成第二像素限定层后,对导电材料层进行图案化以形成具有与上述开口图案形状相同的导电层,且导电层的至少位于显示基板周边区的部分在衬底基板上的正投影完全落入第二像素限定层在衬底基板上的正投影内,即,沿平行于衬底基板的方向,相邻开口之间的导电层的尺寸小于第二像素限定层的最大尺寸。

[0072] 例如,导电层的沿垂直于衬底基板的方向的厚度分布均匀。

[0073] 例如,导电层的位于显示基板中部的部分沿垂直于衬底基板的方向的厚度小于导电层的位于显示基板四周边缘的周边区的部分沿垂直于衬底基板的方向的厚度。

[0074] 例如,图案化形成导电层后,可以利用掩模板对第一像素限定材料层进行图案化以形成具有与上述开口图案形状相同的第一像素限定层,且该开口用于暴露反射电极。因此,第一像素限定层、导电层以及第二像素限定层构成具有多个开口的像素限定层。

[0075] 例如,第一像素限定层的形状以及尺寸与第二像素限定层的形状以及尺寸相同,即,本实施例可以采用同一个掩模板图案化形成第一像素限定层和第二像素限定层以节省掩模板的数量,但不限于此。

[0076] 例如,第一像素限定层的形状与尺寸也可以与第二像素限定层的形状以及尺寸不相同。

[0077] 例如,第一像素限定层的材料与第二像素限定层的材料相同。

[0078] 例如,本实施例也可以在像素限定层形成之后,直接在开口内形成反射电极。

[0079] S203:在开口内以及第二像素限定层上蒸镀发光材料层。

[0080] 本实施例制作的显示基板为大尺寸电致发光显示基板,因此采用蒸镀的方法形成发光材料层,该发光材料层的一部分被蒸镀在开口内以形成电致发光单元的发光层,且该发光层与反射电极接触,而发光材料层的另一部分被蒸镀在第二像素限定层上,且不用于发光。

[0081] 例如,在整个导电层在衬底基板上的正投影完全落入第二像素限定层在衬底基板上的正投影内的情况下,被蒸镀的发光层不会覆盖导电层的侧表面。

[0082] 例如,仅导电层的位于显示基板四周边缘的周边区内的部分在衬底基板上的正投影完全落入第二像素限定层在衬底基板的正投影内,即,导电层的位于显示基板中部的部分在衬底基板上的正投影部分落入第二像素限定层在衬底基板的正投影内,因此,导电层的位于中部的部分的侧表面会被发光层覆盖,而导电层的位于周边区的部分的侧表面不会被发光层覆盖。

[0083] 例如,第二像素限定层面向导电层的表面距衬底基板的距离大于位于开口内的发光层远离衬底基板的表面距衬底基板的距离,由此,被蒸镀的发光层不会覆盖导电层的侧表面。

[0084] 例如,第一像素限定层面向导电层的表面距衬底基板的距离大于位于开口内的发

光层远离衬底基板的表面距衬底基板的距离,由此,被蒸镀的发光层不会覆盖导电层的侧表面。

[0085] 例如,第二像素限定层的截面为倒梯形时,第二像素限定层远离导电层一侧的表面距衬底基板的距离大于位于开口内的发光层远离衬底基板一侧的表面距衬底基板的距离,由此,被蒸镀的发光层不会覆盖导电层的侧表面。

[0086] S204:在发光材料层远离衬底基板的一侧沉积透明电极,以使透明电极与导电层的至少位于显示基板周边区的部分电连接。

[0087] 例如,本实施例制作的电致发光单元为顶发射单元。

[0088] 例如,可以采用原子沉积设备沉积透明电极。

[0089] 导电层在衬底基板上的正投影完全落入第二像素限定层在衬底基板上的正投影内的情况下,被蒸镀的发光层不会覆盖导电层的侧表面,此时,采用原子层沉积方法沉积的透明电极可以沉积到导电层的侧表面且与导电层接触,从而实现透明电极与导电层的电连接。因此,在该显示基板中,通过将透明电极与像素限定层中包括的导电层电连接,可以有效降低位于显示基板边缘的透明电极的电压降,从而有利于实现透明电极上电压降的均匀化。

[0090] 相较于真空蒸镀和溅射方式,原子层沉积具有优异的台阶覆盖性,能够沉积至导电层的边缘与发光层边缘之间的空隙中,可以促使透明电极与导电层的导通,从而实现降低透明电极电压降的目的,进而提升显示器件显示的画质均一性和寿命。并且,原子层沉积方法可根据器件要求,通过前驱体比例调整实现不同折射率等光学特性的薄膜的制作。

[0091] 本公开一实施例提供一种显示装置,图7为本公开一实施例提供的包括上述实施例提供的显示基板的显示装置的局部结构示意图,如图7所示,显示装置还包括盖板400以及将盖板400封装到显示基板上的封装胶500。

[0092] 例如,盖板400可采用玻璃或柔性薄膜,起到沿平行于衬底基板100的方向阻隔水氧,从而保护电致发光单元的功能。

[0093] 例如,封装胶500可以通过点胶机的方式涂布,从而起到侧向阻隔水氧并保护电致发光单元的功能。

[0094] 采用上述实施例中的显示基板,可以实现降低透明电极的电压降,进而提升显示装置显示的画质均一性和寿命的目的。

[0095] 例如,该显示装置可以为有机发光二极管(Organic Light-Emitting Diode, OLED)显示装置等显示器件以及包括该显示装置的电视、数码相机、手机、手表、平板电脑、笔记本电脑、导航仪等任何具有显示功能的产品或者部件,本实施例不限于此。

[0096] 有以下几点需要说明:

[0097] (1) 除非另作定义,本公开实施例以及附图中,同一标号代表同一含义。

[0098] (2) 本公开实施例附图中,只涉及到与本公开实施例涉及到的结构,其他结构可参考通常设计。

[0099] (3) 为了清晰起见,在用于描述本公开的实施例的附图中,层或区域被放大。可以理解,当诸如层、膜、区域或基板之类的元件被称作位于另一元件“上”或“下”时,该元件可以“直接”位于另一元件“上”或“下”,或者可以存在中间元件。

[0100] 以上所述,仅为本公开的具体实施方式,但本公开的保护范围并不局限于此,任何

熟悉本技术领域的技术人员在本公开揭露的技术范围内,可轻易想到变化或替换,都应涵盖在本公开的保护范围之内。因此,本公开的保护范围应以所述权利要求的保护范围为准。

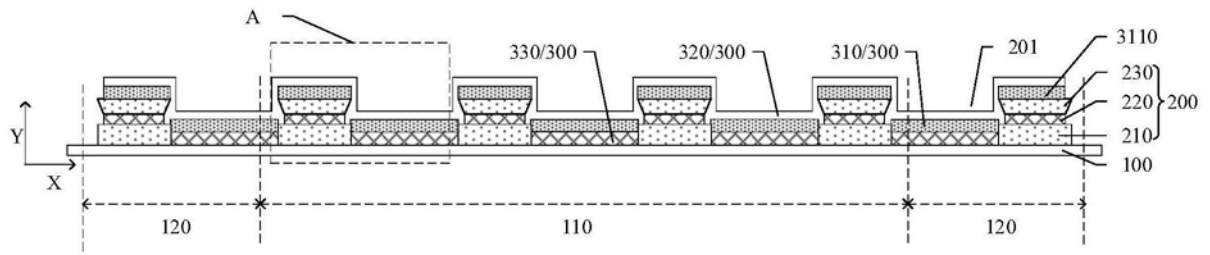


图1A

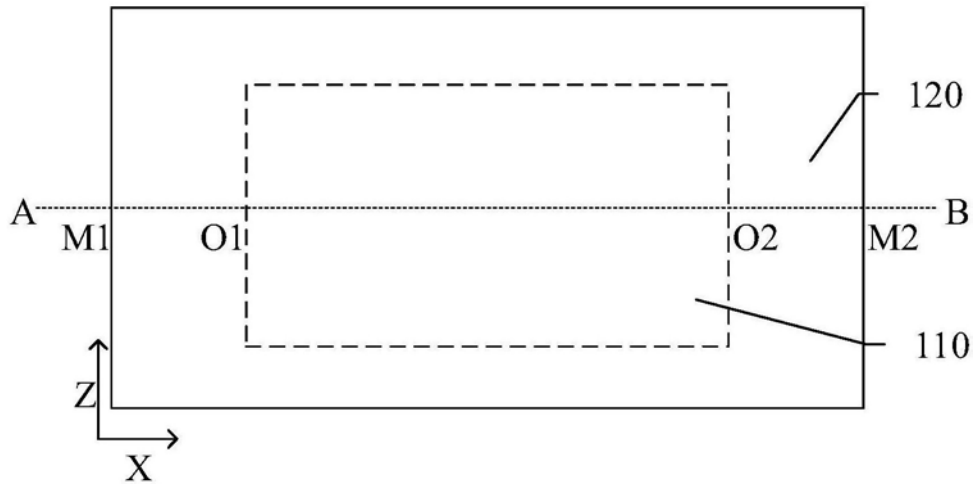


图1B

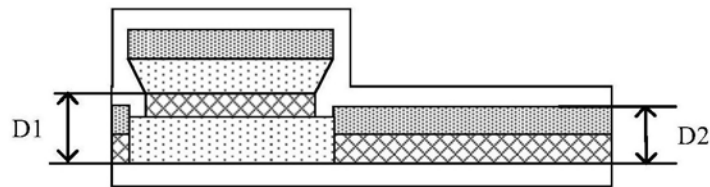


图1C

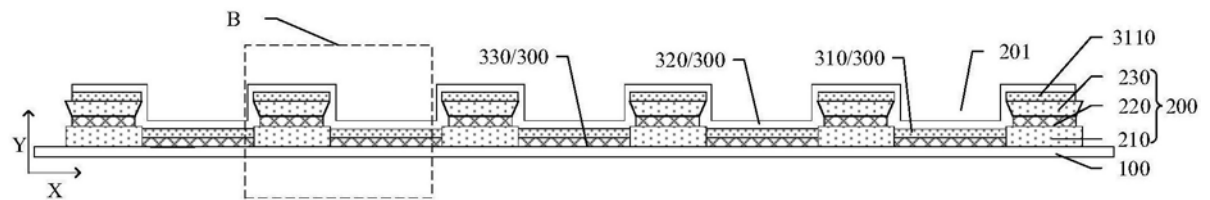


图2A

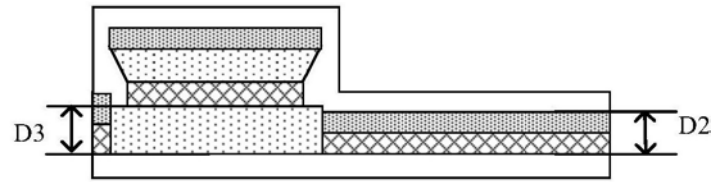


图2B

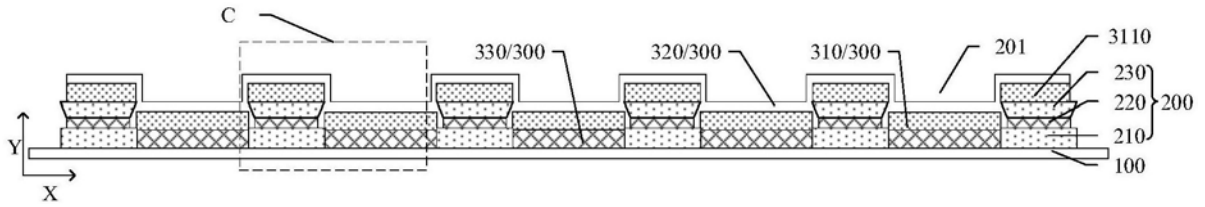


图3A

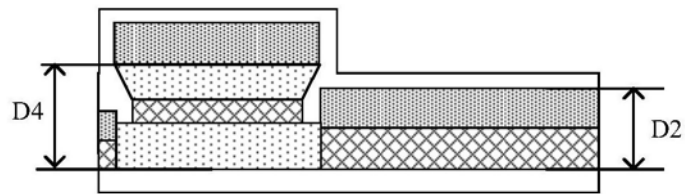


图3B

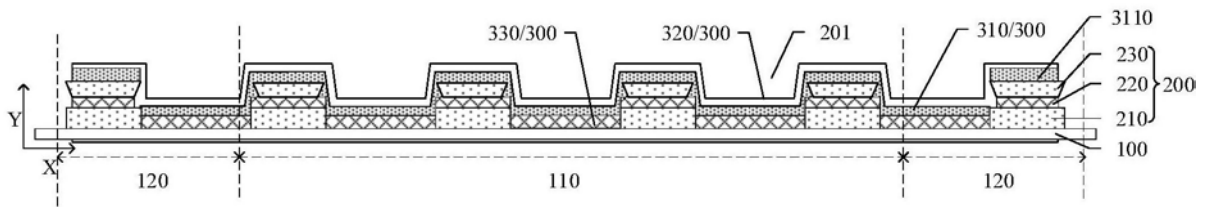


图4A

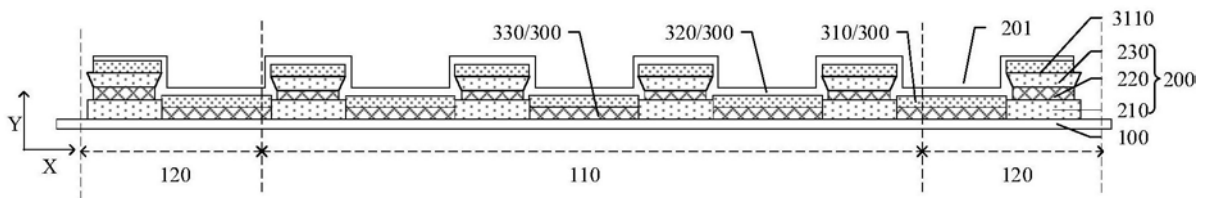


图4B

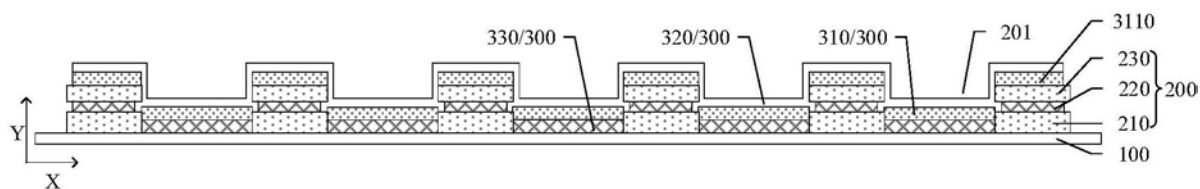


图5

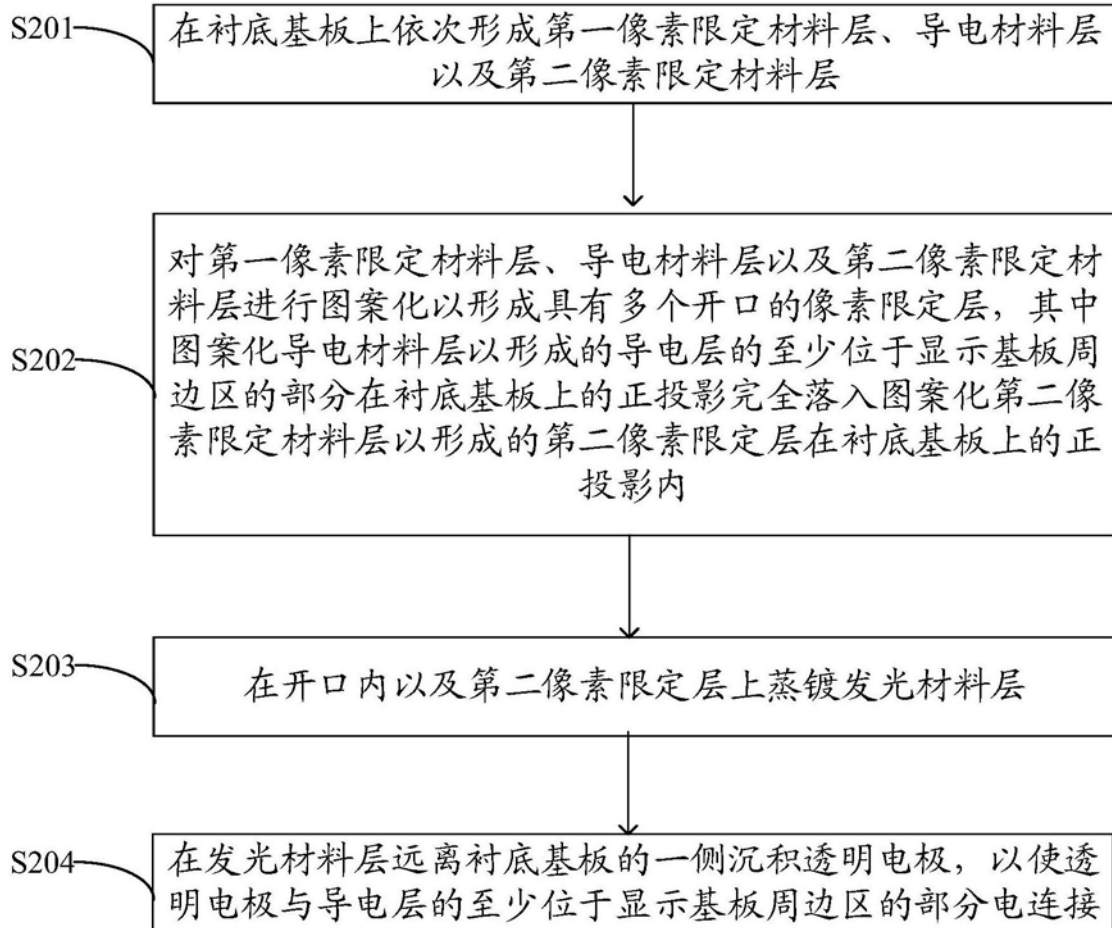


图6

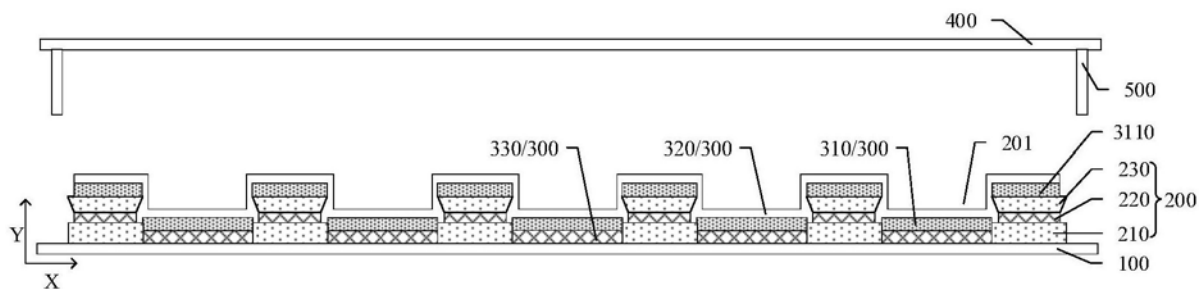


图7

专利名称(译)	显示基板及其制作方法、显示装置		
公开(公告)号	CN109920816A	公开(公告)日	2019-06-21
申请号	CN201711318101.3	申请日	2017-12-12
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	宋文峰		
发明人	宋文峰		
IPC分类号	H01L27/32		
代理人(译)	焦玉恒		
外部链接	Espacenet SIPO		

摘要(译)

一种显示基板及其制作方法、显示装置。该显示基板包括：衬底基板；位于衬底基板上的像素限定层，像素限定层包括多个开口，像素限定层包括层叠的第一像素限定层、导电层以及第二像素限定层，导电层的至少位于显示基板周边区的部分在衬底基板上的正投影完全落入第二像素限定层在衬底基板上的正投影内；位于开口内的电致发光单元，电致发光单元包括发光层以及位于发光层远离衬底基板一侧的透明电极，并且该透明电极与导电层的至少位于显示基板周边区的部分电连接。在该显示基板中，通过将透明电极与导电层电连接，可有效降低位于显示基板边缘的透明电极的电压降，从而有利于提升显示器件显示的画质均一性和寿命。

