



(12)发明专利申请

(10)申请公布号 CN 109755272 A

(43)申请公布日 2019.05.14

(21)申请号 201811228660.X

(22)申请日 2018.10.22

(30)优先权数据

10-2017-0147587 2017.11.07 KR

(71)申请人 乐金显示有限公司

地址 韩国首尔

(72)发明人 李峻硕 金世竣

(74)专利代理机构 北京集佳知识产权代理有限公司 11227

代理人 蔡胜有 冷永华

(51)Int.Cl.

H01L 27/32(2006.01)

H01L 51/52(2006.01)

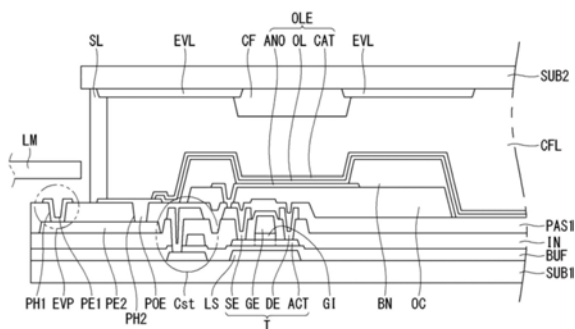
权利要求书2页 说明书12页 附图8页

(54)发明名称

有机发光二极管显示器

(57)摘要

公开了一种有机发光二极管显示器。有机发光二极管显示器包括：第一基板，在第一基板上设置有有机发光二极管和被提供电源电压的电源电极；第二基板，在第二基板上设置有电源线，第二基板面对第一基板；介于第一基板与第二基板之间的导电填充物层，导电填充物层包括将有机发光二极管的阴极电连接至电源线的导电介质；以及设置在第一基板的边缘和第二基板的边缘处的导电密封剂，导电填充物层容纳在导电密封剂内。导电密封剂将电源电极电连接至电源线。



1. 一种有机发光二极管显示器,包括:

第一基板,在所述第一基板上设置有有机发光二极管和被提供电源电压的电源电极;

第二基板,在所述第二基板上设置有电源线,所述第二基板面对所述第一基板;

介于所述第一基板与所述第二基板之间的导电填充物层,所述导电填充物层包括将所述有机发光二极管的阴极电连接至所述电源线的导电介质;以及

设置在所述第一基板的边缘和所述第二基板的边缘处的导电密封剂,所述导电填充物层容纳在所述导电密封剂内,

其中所述导电密封剂将所述电源电极电连接至所述电源线。

2. 根据权利要求1所述的有机发光二极管显示器,其中所述第二基板包括辅助电源线,所述辅助电源线的一个表面直接接触所述电源线,并且与所述一个表面相反的另一表面直接接触所述导电填充物层,其中所述导电密封剂通过所述辅助电源线电连接至所述电源线。

3. 根据权利要求2所述的有机发光二极管显示器,其中所述辅助电源线的面积比所述电源线的面积大,以及

其中所述辅助电源线包括透明导电材料。

4. 根据权利要求1所述的有机发光二极管显示器,其中所述第一基板包括第一间隔物,所述第一间隔物与所述导电密封剂的至少一部分交叠并且朝向所述第二基板突出,

其中所述电源电极覆盖所述第一间隔物的表面的至少一部分。

5. 根据权利要求1所述的有机发光二极管显示器,其中所述第二基板包括第二间隔物,所述第二间隔物与所述导电密封剂的至少一部分交叠并且朝向所述第一基板突出,

其中所述电源线覆盖所述第二间隔物的表面的至少一部分。

6. 根据权利要求1所述的有机发光二极管显示器,其中所述第一基板包括第一间隔物,所述第一间隔物与所述导电密封剂的至少一部分交叠并且朝向所述第二基板突出,

其中所述第二基板包括第二间隔物,所述第二间隔物与所述导电密封剂的至少一部分交叠并且朝向所述第一基板突出,

其中所述电源电极覆盖所述第一间隔物的表面的至少一部分,

其中所述电源线覆盖所述第二间隔物的表面的至少一部分。

7. 根据权利要求6所述的有机发光二极管显示器,其中所述第一间隔物的上表面面对所述第二间隔物的上表面。

8. 根据权利要求6所述的有机发光二极管显示器,其中所述第一间隔物和所述第二间隔物设置成彼此互锁,并且所述第一间隔物的一个侧表面面对所述第二间隔物的一个侧表面。

9. 根据权利要求6所述的有机发光二极管显示器,其中所述导电密封剂局部设置在位于所述第一间隔物与所述第二间隔物之间的所述第一间隔物和所述第二间隔物的交叠部分中。

10. 根据权利要求1所述的有机发光二极管显示器,其中所述有机发光二极管还包括阳极以及介于所述阳极与所述阴极之间的有机发光层,

其中所述第一基板上的所述有机发光层和所述阴极被设置成使所述电源电极露出,

其中所述电源电极的露出部分直接接触所述导电填充物层。

11. 根据权利要求10所述的有机发光二极管显示器,其中所述阴极的一端延伸超过所述有机发光层的一端,并且直接接触所述电源电极。

12. 根据权利要求1所述的有机发光二极管显示器,其中所述第一基板包括:

辅助电极;

设置在所述辅助电极上的阻挡部;

包括在所述有机发光二极管中并且被所述阻挡部划分的阴极,所述阴极使所述辅助电极的至少一部分露出,所述阴极的一端直接接触所述辅助电极;以及

设置在所述阴极上并且被所述阻挡部划分的保护层,所述保护层使所述辅助电极的至少一部分露出,所述保护层的一端直接接触所述辅助电极;

其中所述导电填充物层通过所述辅助电极连接至所述阴极。

13. 一种有机发光二极管显示器,包括:

第一基板,在所述第一基板上设置有有机发光二极管和被提供电源电压的电源电极;

其上设置有电源线的第二基板,所述第二基板面对所述第一基板;

介于所述第一基板与所述第二基板之间的导电填充物层,所述导电填充物层包含导电介质;以及

设置在所述第一基板的边缘和所述第二基板的边缘的导电密封剂,所述导电填充物层被容纳在所述导电密封剂内,

其中所述导电密封剂将所述电源电极电连接至所述电源线。

14. 根据权利要求13所述的有机发光二极管显示器,其中所述导电填充物层将所述有机发光二极管的阴极电连接至所述电源线。

15. 根据权利要求13所述的有机发光二极管显示器,其中所述导电填充物层将所述电源电极电连接至所述电源线。

有机发光二极管显示器

技术领域

[0001] 本公开涉及一种有机发光二极管显示器。

背景技术

[0002] 各种显示装置已经替代了较重和较大的阴极射线管 (CRT)。显示装置的示例可以包括液晶显示器 (LCD)、场发射显示器 (FED)、等离子体显示面板 (PDP) 和有机发光二极管 (OLED) 显示器。

[0003] 更详细地, OLED显示器是被配置成通过激发有机化合物来发光的自发光显示器。OLED显示器不需要在液晶显示器中所用的背光单元, 因此具有外型薄、重量轻和制造过程更简单的优点。OLED显示器也可以在低温下制造, 并且具有1毫秒或更少的快速响应时间, 低功耗, 宽视角和高对比度。由此, OLED显示器已经被广泛使用。

[0004] OLED显示器包括将电能转换成光能的有机发光二极管 (OLED)。OLED包括阳极、阴极和在阳极与阴极之间的有机发光层。OLED显示器被配置成使得在通过使来自阳极的空穴和来自阴极的电子在发光层内复合而形成的激子从激发态落回基态时, OLED发光, 并且由此显示图像。

[0005] 然而, 大面积OLED显示器在其上显示输入图像的有源区域的整个表面上无法保持均匀亮度, 并且根据位置而产生亮度变化(或亮度偏差)。更具体地, 形成有构成有机发光二极管的阴极以覆盖有源区域的大部分, 并且存在如下问题: 施加至阴极的电源电压在有源区域的整个表面上不具有恒定电压值。例如, 随着在被提供电源电压的阴极的入口处的电压值与远离入口的位置处的电压值之间的差异由于阴极的电阻而增加, 根据位置的亮度变化增加。

[0006] 在顶部发射型显示装置中, 该问题是更成问题的。即, 在顶部发射型显示装置中, 由于需要确保位于有机发光二极管的上层的阴极的透光率, 阴极由透明导电材料例如铟锡氧化物 (ITO) 或厚度非常小的不透明导电材料形成。在这种情况下, 由于阴极的表面电阻增加, 所以根据位置的亮度变化对应于表面电阻的增加而显著增加。

[0007] 为了解决这样的问题, 提出了一种方法: 通过形成包括低电阻材料的低电位电源电压线并将低电位电源电压线连接至阴极来防止根据位置的电压降。在根据相关技术提出的方法中, 因为低电位电源电压线形成在包括晶体管的下基板上, 所以一个像素除了薄膜晶体管区域和存储电容器区域之外还必须包括低电位电源电压线和阴极的连接区域。由此, 难以将相关技术应用于包括小尺寸单位像素的高分辨率显示器。

发明内容

[0008] 本公开提供了一种有机发光二极管显示器, 其能够通过使根据位置的低电位电源电压的变化最小化来实现均匀亮度。

[0009] 在一个方面, 提供了一种有机发光二极管显示器, 其包括: 第一基板, 在第一基板上设置有有机发光二极管和被提供电源电压的电源电极; 第二基板, 在第二基板上设置有

电源线,第二基板面对第一基板;介于第一基板与第二基板之间的导电填充物层,导电填充物层包括将有机发光二极管的阴极电连接至电源线的导电介质;以及设置在第一基板的边缘和第二基板的边缘处的导电密封剂,导电填充物层容纳在导电密封剂内,其中导电密封剂将电源电极电连接至电源线。

[0010] 第二基板包括辅助电源线,辅助电源线的一个表面直接接触电源线,并且与该一个表面相反的另一表面直接接触导电填充物层。导电密封剂通过辅助电源线电连接至电源线。

[0011] 辅助电源线具有比电源线大的面积。辅助电源线包括透明导电材料。

[0012] 第一基板包括第一间隔物,第一间隔物与导电密封剂的至少一部分交叠并且朝向第二基板突出,电源电极覆盖第一间隔物的表面的至少一部分。

[0013] 第二基板包括第二间隔物,第二间隔物与导电密封剂的至少一部分交叠并且朝向第一基板突出。电源线覆盖第二间隔物的表面的至少一部分。

[0014] 第一基板包括第一间隔物,第一间隔物与导电密封剂的至少一部分交叠并且朝向第二基板突出。第二基板包括第二间隔物,第二间隔物与导电密封剂的至少一部分交叠并且朝向第一基板突出。电源电极覆盖第一间隔物的表面的至少一部分。电源线覆盖第二间隔物的表面的至少一部分。

[0015] 第一间隔物的上表面面对第二间隔物的上表面。

[0016] 第一间隔物和第二间隔物设置成彼此互锁,并且第一间隔物的一个侧表面面对第二间隔物的一个侧表面。

[0017] 导电密封剂局部地设置在位于第一间隔物与第二间隔物之间的第一间隔物和第二间隔物的交叠部分中。

[0018] 有机发光二极管包括阳极、阴极、以及介于阳极与阴极之间的有机发光层。第一基板上的有机发光层和阴极设置成使电源电极露出。电源电极的露出部分直接接触导电填充物层。

[0019] 阴极的一端延伸超过有机发光层的一端,并且直接接触电源电极。

[0020] 第一基板包括:辅助电极;设置在辅助电极上的阻挡部;以及包括在有机发光二极管中并且被阻挡部划分的阴极,阴极使辅助电极的至少一部分露出,阴极的一端直接接触辅助电极;以及设置在阴极上并且被阻挡部划分的保护层,保护层使辅助电极的至少一部分露出,保护层的一端直接接触辅助电极。导电填充物层通过辅助电极连接至阴极。

附图说明

[0021] 可以包括附图以提供对本公开的进一步理解并且附图被并入且构成本说明书的一部分,附图示出了本公开的实施方案,并且与说明书一起用于解释本公开的各种原理。

[0022] 图1是示意性示出根据本公开的一个实施方案的有机发光二极管(OLED)显示器的框图。

[0023] 图2示意性地示出图1中所示的像素的配置。

[0024] 图3是根据本公开的第一实施方案的OLED显示器的截面图。

[0025] 图4是根据本公开的第二实施方案的OLED显示器的截面图。

[0026] 图5是图4所示的区域AR1的放大图。

[0027] 图6是示意性示出阻挡部的形状的截面图。

[0028] 图7是根据本公开的第三实施方案的OLED显示器的截面图。

[0029] 图8至图11示出了根据本公开的第四实施方案的在OLED显示器中使用密封剂的供电路径。

具体实施方式

[0030] 现在将详细参照本公开的实施方案,其示例在附图中示出。在可能的情况下,贯穿附图将使用相同的附图标记来指代相同或相似的部件。如果已知技术的详细描述会误导本公开的实施方案,将省略对其的详细描述。在描述各种实施方案时,可以在第一实施方案中描述相同的组件,而在其他实施方案中可以省略其描述。

[0031] 术语“第一”、“第二”等可以用于描述各种组件,但是组件不受这些术语限制。这些术语仅用于将一个组件与其他组件区分的目的。

[0032] 图1是示意性示出根据本公开的一个实施方案的有机发光二极管(OLED)显示器的框图。图2示意性地示出图1中所示的像素的配置。

[0033] 参照图1,根据本公开的一个实施方案的OLED显示器10包括显示驱动电路和显示面板DIS。

[0034] 显示驱动电路包括数据驱动电路12、栅极驱动电路14和定时控制器16。显示驱动电路将输入图像的视频数据电压施加至显示面板DIS的像素。数据驱动电路12将从定时控制器16接收的数字视频数据RGB转换成模拟伽马补偿电压并且生成数据电压。从数据驱动电路12输出的数据电压被提供至数据线D1至Dm,其中m是正整数。栅极驱动电路14将与数据电压同步的栅极信号顺序地提供至栅极线G1至Gn,并且选择显示面板DIS的被施加数据电压的像素,其中n是正整数。

[0035] 定时控制器16从主机系统19接收诸如垂直同步信号Vsync、水平同步信号Hsync、数据使能信号DE和主时钟MCLK的定时信号,并且使数据驱动电路12的操作定时与栅极驱动电路14的操作定时同步。用于控制数据驱动电路12的数据定时控制信号包括源采样时钟SSC、源输出使能信号SOE等。用于控制栅极驱动电路14的栅极定时控制信号包括栅极起始脉冲GSP、栅极移位时钟GSC、栅极输出使能信号GOE等。

[0036] 主机系统19可以是以下之一:电视系统、机顶盒、导航系统、DVD播放器、蓝光播放器、个人计算机(PC)、家庭影院系统、电话系统以及包括显示器或与显示器一起操作的其他系统。主机系统19包括嵌入有定标器(scaler)的芯片上系统(SoC),并且将输入图像的数字视频数据RGB转换成适合于在显示面板DIS上显示输入图像的格式。主机系统19将输入图像的数字视频数据RGB以及定时信号Vsync、Hsync、DE和MCLK传送至定时控制器16。

[0037] 显示面板DIS包括像素阵列。像素阵列包括由数据线D1至Dm和栅极线G1至Gn限定的像素。每个像素包括用作自发光元件的有机发光二极管。

[0038] 参照图2,显示面板DIS包括复数条数据线D、与数据线D交叉的复数条栅极线G、以及分别以矩阵形式布置在数据线D与栅极线G的交叉处的像素。每个像素包括有机发光二极管、用于控制流过有机发光二极管的电流量的驱动薄膜晶体管(TFT)DT、以及用于设置驱动薄膜晶体管DT的栅极-源极电压的编程单元SC。

[0039] 编程单元SC可以包括至少一个开关薄膜晶体管和至少一个存储电容器。开关薄膜

晶体管响应于来自栅极线G的栅极信号而导通,由此将来自数据线D的数据电压施加到存储电容器的一个电极。驱动薄膜晶体管DT根据存储在存储电容器中的电压的幅值来控制提供至有机发光二极管的电流,由此控制由有机发光二极管发射的光的量。由有机发光二极管发射的光的量与由驱动薄膜晶体管DT提供的电流成比例。像素连接至高电位电源电压源和低电位电源电压源,并且从电力产生装置(未示出)接收高电位电源电压EVDD和低电位电源电压EVSS。构成像素的薄膜晶体管可以是p型薄膜晶体管或n型薄膜晶体管。此外,构成像素的薄膜晶体管的半导体层可以包括非晶硅、多晶硅或氧化物。在下面的描述中,本公开的实施方案使用包括氧化物的半导体层作为一个示例。有机发光二极管包括阳极ANO、阴极CAT以及在阳极ANO与阴极CAT之间的有机发光层。阳极ANO连接至驱动薄膜晶体管DT。

[0040] <第一实施方案>

[0041] 图3是根据本公开的第一实施方案的OLED显示器的截面图。

[0042] 参照图3,根据本公开的第一实施方案的OLED显示器包括显示面板,该显示面板包括彼此面对的第一基板SUB1和第二基板SUB2、以及在第一基板SUB1与第二基板SUB2之间的导电填充物层CFL。第一基板SUB1是其上设置有薄膜晶体管T和有机发光二极管OLE的薄膜晶体管阵列基板。第二基板SUB2是其上设置有低电位电源电压线(下文中被称为“Evss线”)EVL的基板。第二基板SUB2可以用作封装基板。第一基板SUB1和第二基板SUB2可以使用密封剂SL彼此附接。密封剂SL设置在第一基板SUB1的边缘和第二基板SUB2的边缘处,并且在第一基板SUB1与第二基板SUB2之间保持预定的附接距离。导电填充物层CFL可以设置在密封剂SL内。

[0043] 第一基板SUB1可以由玻璃材料或塑料材料制成。例如,第一基板SUB1可以由塑料材料(例如,聚酰亚胺(PI)、聚对苯二甲酸乙二醇酯(PET)、聚萘二甲酸乙二醇酯(PEN)和聚碳酸酯(PC))制成,并且可以具有柔性特性。

[0044] 薄膜晶体管T和连接至薄膜晶体管T的有机发光二极管OLE形成在第一基板SUB1上。可以在第一基板SUB1与薄膜晶体管T之间形成遮光层LS和缓冲层BUF。遮光层LS被设置成与半导体层交叠、特别地与薄膜晶体管T的沟道交叠,并且可以保护氧化物半导体元件免受外部光影响。缓冲层BUF可以阻挡从第一基板SUB1扩散的离子或杂质,并还阻挡水分从外部渗透。

[0045] 薄膜晶体管T包括半导体层ACT、栅电极GE、源电极SE和漏电极DE。

[0046] 在半导体层ACT上设置有栅极绝缘层GI和栅电极GE。栅极绝缘层GI用于使栅电极GE绝缘,并且可以由硅氧化物(SiO_x)形成。然而,实施方案不限于此。栅电极GE设置成与半导体层ACT交叠,栅极绝缘层GI介于栅电极GE与半导体层ACT之间。栅电极GE可以使用铜(Cu)、钼(Mo)、铝(Al)、铬(Cr)、金(Au)、钛(Ti)、镍(Ni)、钕(Nd)、钽(Ta)、钨(W)或其组合形成成为单层或多层。栅极绝缘层GI和栅电极GE可以使用相同的掩模被图案化。在这种情况下,栅极绝缘层GI和栅电极GE可以具有相同的面积。虽然未示出,但栅极绝缘层GI可以形成覆盖第一基板SUB1的整个表面。

[0047] 层间介电层IN布置在栅电极GE上。层间介电层IN用于使栅电极GE、源电极SE和漏电极DE彼此绝缘。层间介电层IN可以由硅氧化物(SiO_x)、硅氮化物(SiN_x)或其多层形成。然而,实施方案不限于此。

[0048] 源电极SE和漏电极DE位于层间介电层IN上。源电极SE和漏电极DE彼此间隔预定距

离。源电极SE通过穿过层间介电层IN的源极接触孔而接触半导体层ACT的一侧。漏电极DE通过穿过层间介电层IN的漏极接触孔而接触半导体层ACT的另一侧。

[0049] 源电极SE和漏电极DE中的每一者可以形成为单层或多层。当源电极SE和漏电极DE中的每一者形成为单层时,源电极SE和漏电极DE中的每一者可以由钼(Mo)、铝(Al)、铬(Cr)、金(Au)、钛(Ti)、镍(Ni)、钕(Nd)、铜(Cu)或其组合形成。当源电极SE和漏电极DE中的每一者形成为多层时,源电极SE和漏电极DE中的每一者可以形成为Mo/Al-Nd、Mo/Al、Ti/Al或Cu/MoTi的双层,或者形成为Mo/Al-Nd/Mo、Mo/Al/Mo、Ti/Al/Ti或MoTi/Cu/MoTi的三层。

[0050] 在薄膜晶体管T上设置有钝化层PAS1。钝化层PAS1保护薄膜晶体管T并且可以由硅氧化物(SiO_x)、硅氮化物(SiN_x),或其多层形成。

[0051] 在钝化层PAS1上设置有平坦化层OC。平坦化层OC可以降低或平坦化下面的结构的高度差(或台阶覆盖率),并且可以由有机材料例如光压克力、聚酰亚胺、苯并环丁烯基树脂和丙烯酸酯基树脂形成。如果必要或期望的话,可以省略钝化层PAS1和平坦化层OC中的一者。

[0052] 有机发光二极管OLE位于平坦化层OC上。有机发光二极管OLE包括阳极ANO、有机发光层OL和阴极CAT。

[0053] 更具体地,阳极ANO位于平坦化层OC上。阳极ANO经由穿过钝化层PAS1和平坦化层OC的接触孔连接至薄膜晶体管T的源电极SE。阳极ANO可以包括反射层并且由此用作反射电极。反射层可以由铝(Al)、铜(Cu)、银(Ag)、钯(Pd)、镍(Ni)或其组合形成。例如,反射层可以由Ag/Pd/Cu(APC)合金形成。阳极ANO可以形成为包括反射层的多层。

[0054] 在其上形成有阳极ANO的第一基板SUB1上设置有堤层BN,并且堤层BN分隔像素。堤层BN可以由有机材料例如聚酰亚胺、苯并环丁烯基树脂和丙烯酸酯形成。阳极ANO的通过堤层BN露出的中心部分可以被定义为发光区域。

[0055] 堤层BN可以被配置成使阳极ANO的中心部分露出并且覆盖阳极ANO的边缘。阳极ANO的露出部分可以被设计成具有尽可能大的面积,以充分确保开口率。

[0056] 堤层BN和平坦化层OC可以被图案化成仅覆盖像素内的薄膜晶体管T和连接至薄膜晶体管T的存储电容器C_{st}。如图3所示,存储电容器C_{st}可以具有其中堆叠有第一电容器电极至第三电容器电极的三重结构。然而,实施方案不限于此。例如,存储电容器C_{st}可以被实施为复数个层。

[0057] 有机发光层OL位于其上形成有堤层BN的第一基板SUB1上。有机发光层OL可以广泛地形成在第一基板SUB1的前表面上。有机发光层OL是电子和空穴复合并发光的层。有机发光层OL包括发光材料层EML,以及还可以包括诸如空穴注入层HIL、空穴传输层HTL、电子传输层ETL和电子注入层EIL中的公共层中的一个或更多个。发光材料层EML可以包括产生白光的发光材料。

[0058] 发射白光的有机发光层OL可以具有多叠层结构,例如n叠层结构,其中n是等于或大于1的整数。例如,2叠层结构可以包括在阳极ANO与阴极CAT之间的电荷产生层CGL以及分别设置在电荷产生层CGL上方和下方的第一叠层和第二叠层。第一叠层和第二叠层中的每一者包括发光层,并且还可以包括至少一个公共层。第一叠层的发光层和第二叠层的发光层可以分别包括不同颜色的发光材料。

[0059] 阴极CAT位于有机发光层OL上。阴极CAT可以广泛地形成在第一基板SUB1的前表面

上。阴极CAT可以由透明导电材料如铟锡氧化物(ITO)或铟锌氧化物(IZO)形成。替选地,阴极CAT可以由足够薄以透光的材料例如镁(Mg)、钙(Ca)、铝(Al)、银(Ag)或其组合形成。

[0060] 在第二基板SUB2上形成有Evss线EVL和滤色器CF。可以改变第二基板SUB2上的Evss线EVL和滤色器CF的堆叠顺序。例如,可以在Evss线EVL形成之后形成滤色器CF,或者可以在滤色器CF形成之后形成Evss线EVL。

[0061] Evss线EVL包括低电阻导电材料。例如,Evss线EVL可以由钼(Mo)、铝(Al)、铬(Cr)、金(Au)、钛(Ti)、镍(Ni)、钕(Nd)、铜(Cu)或其组合形成。

[0062] Evss线EVL可以包括低反射率导电材料。例如,Evss线EVL由低反射率导电材料形成,并且由此可以防止因外部光的反射而使可见性降低。由此,根据本公开的实施方案的显示装置无需包括用于遮蔽(或吸收)从外部入射的光的单独组件例如偏振膜。

[0063] Evss线EVL可以用作黑矩阵。因此,Evss线EVL可以防止在相邻像素之间发生混色缺陷。Evss线EVL可以对应于非发光区域设置,以使至少发光区域露出。此外,本公开的第一实施方案可以使用Evss线EVL作为黑矩阵,并且由此无需另外执行用于形成黑矩阵的单独的过程。因此,本公开的第一实施方案与相关技术结构相比还可以减小过程数量,并且由此可以减少制造时间和制造成本并且显著改进成品率。

[0064] 滤色器CF可以包括红色(R)滤色器、蓝色(B)滤色器以及绿色(G)滤色器。像素可以包括发射红光、蓝光和绿光的子像素,并且滤色器CF可以被分别分配至相应子像素。红色滤色器CF、蓝色滤色器CF和绿色滤色器CF可以被Evss线EVL分隔。如果必要或期望的话,像素还可以包括白色(W)子像素。

[0065] 导电填充物层CFL介于第一基板SUB1和第二基板SUB2之间,并且包括导电介质。导电填充物层CFL可以通过将导电填充物分散在溶剂中形成。替选地,导电填充物层CFL可以包括导电溶剂。例如,导电填充物层CFL可以包括作为导电聚合物的聚(3,4-亚乙二氧基噻吩)(PEDOT)和离子液体中的至少一者。然而,实施方案不限于此。

[0066] 第一基板SUB1与第二基板SUB2之间的附接距离可以根据导电填充物层CFL的粘度而适当地选择。由于本公开的实施方案使用粘度比非导电填充物低的导电填充物,所以第一基板SUB1与第二基板SUB2之间的距离可以减小。因此,本公开的实施方案可以确保宽视角和高开口率。第一基板SUB1的阴极CAT和第二基板SUB2的Evss线EVL通过导电填充物层CFL电连接。由此,低电位电源电压被施加至阴极CAT和Evss线EVL二者。

[0067] 本公开的第一实施方案可以通过将由低电阻导电材料形成的Evss线EVL连接至阴极CAT来减小根据位置的电压变化(或电压偏差)。因此,本公开的第一实施方案可以减小亮度的非均匀性或亮度变化(或亮度偏差)。

[0068] 本公开的第一实施方案不需要如相关技术那样单独分配用于形成Evss线EVL的区域和用于将Evss线EVL和阴极CAT连接至薄膜晶体管阵列基板的区域。因此,本公开的第一实施方案可以容易地应用于具有高的每英寸像素(pixel per inch,PPI)的高分辨率显示器,并且可以显著改进设计自由度。

[0069] 下面详细描述由电力产生装置(未示出)产生的低电位电源电压的供电路径。

[0070] 根据本公开的第一实施方案的OLED显示器还包括附接至第一基板SUB1的至少一侧的连接构件LM。连接构件LM可以是膜上芯片(COF)。然而,实施方案不限于此。

[0071] 第一基板SUB1包括低电位电源电压焊盘(下文中称为“Evss焊盘”)EVP和电源电极

POE。Evss焊盘EVP设置在密封剂SL外部,并且电连接至连接构件LM。电源电极POE设置在密封剂SL内侧,并且电连接至导电填充物层CFL。

[0072] Evss焊盘EVP通过连接构件LM接收由电力产生装置(未示出)产生的低电位电源电压,并且将所接收的低电位电源电压传输至电源电极POE。电源电极POE然后将低电位电源电压传输至导电填充物层CFL。

[0073] 即,连接构件LM、Evss焊盘EVP、电源电极POE、导电填充物层CFL以及阴极CAT可以电连接以形成低电位电源电压供电路径,和/或连接构件LM、Evss焊盘EVP、电源电极POE、导电填充物层CFL、Evss线EVL、以及阴极CAT可以电连接以形成低电位电源电压供电路径。

[0074] 更具体地,Evss焊盘EVP包括至少一个焊盘电极。在采用复数个焊盘电极的情况下,所述焊盘电极可以设置在不同层处,其之间介入有至少一个绝缘层,并且可以通过穿过至少一个绝缘层的焊盘接触孔电连接。例如,如图3所示,Evss焊盘EVP可以包括设置在不同层处的第一焊盘电极PE1和第二焊盘电极PE2,第一焊盘电极PE1和第二焊盘电极PE2之间介入有钝化层PAS1,并且第一焊盘电极PE1和第二焊盘电极PE2可以通过穿过钝化层PAS1的第一焊盘接触孔PH1彼此连接。下文中,为了便于解释,本公开的实施方案描述了作为示例的其中Evss焊盘EVP包括第一焊盘电极PE1和第二焊盘电极PE2的情况。

[0075] 第一焊盘电极PE1设置在密封剂SL外部并且露出于外部。露出的第一焊盘电极PE1可以附接至连接构件LM。第一焊盘电极PE1和连接构件LM可以通过介入之间的各向异性导电膜(ACF)层(未示出)而彼此附接。

[0076] 第二焊盘电极PE2延伸至密封剂SL内侧,并且电连接至电源电极POE。在这种情况下,第二焊盘电极PE2可以通过穿过钝化层PAS1的第二焊盘接触孔PH2而接触电源电极POE。通过示例的方式,图3示出了第二焊盘电极PE2和电源电极POE被设置成在其之间仅介入有钝化层PAS1。然而,实施方案不限于此。例如,第二焊盘电极PE2和电源电极POE可以设置在其之间介入有钝化层PAS1和平坦化层OC的不同层处,并且可以通过穿过钝化层PAS1和平坦化层OC的接触孔而彼此电连接。

[0077] 电源电极POE可以在形成阳极ANO时一起形成。即,电源电极POE可以由与阳极ANO相同的材料形成。然而,实施方案不限于此。

[0078] 电源电极POE的至少一部分可以露出,并且可以直接接触导电填充物层CFL。为了使电源电极POE的至少一部分露出,可以控制广泛地形成在第一基板SUB1的前表面上的层的相应面积。其面积可控的层可以是电源电极POE形成之后形成的层(即,有机发光层OL和阴极CAT)。

[0079] 更具体地,上述层使用具有开口的框形状开口掩模(未示出)形成。开口掩模的开口的面积可以对应于由第一基板SUB1上的上述层所占据的面积。由此,通过控制开口掩模的开口的面积可以使电源电极POE的至少一部分露出。电源电极POE的露出部分可以直接接触导电填充物层CFL并且向导电填充物层CFL提供低电位电源电压。由此,可以形成将连接构件LM、Evss焊盘EVP以及导电填充物层CFL连接的供电路径。通过该供电路径,低电位电源电压可以被提供至第二基板SUB2的Evss线EVL以及被提供至第一基板SUB1的阴极CAT。

[0080] 电源电极POE上的阴极CAT可以覆盖有机发光层OL,并且阴极CAT的一端相比于有机发光层OL的一端可以延伸地更多,并且直接接触电源电极POE。即,阴极CAT的一端可以直接接触电源电极POE的露出的上表面。由此,可以形成将连接构件LM、Evss焊盘EVP以及阴极

CAT连接的供电路径。

[0081] 本公开的第一实施方案可以形成用于向第二基板SUB2的Evss线EVL提供低电位电源电压的复数个供电路径。即,本公开的第一实施方案可以使用密封剂SL将第一基板SUB1的电源电极POE电连接至第二基板SUB2的Evss线EVL,以确保除了通过经由导电填充物层CFL将第一基板SUB1的电源电极POE与第二基板SUB2的Evss线EVL连接形成的供电路径之外的附加的供电路径。

[0082] 更具体地,根据本公开的第一实施方案的密封剂SL可以是导电密封剂。导电密封剂SL可以被配置成将导电材料混合在溶剂中。例如,溶剂可以包括例如环氧基树脂、酚基树脂、压克力基树脂、热固性和可光固化树脂与有机粘合剂的组合等。导电材料可以包括石墨、金属粉末等。导电密封剂SL的一端连接至第一基板SUB1的电源电极POE,并且导电密封剂SL的另一端连接至第二基板SUB2的Evss线EVL。导电密封剂SL可以形成覆盖电源电极POE的一端和Evss线EVL的一端,使得电源电极POE和Evss线EVL不露出于外部。

[0083] 由此,除了将连接构件LM、Evss焊盘EVP、导电填充物层CFL以及Evss线EVL连接的供电路径之外,还可以形成将连接构件LM、Evss焊盘EVP、密封剂SL以及Evss线EVL连接的供电路径。本公开的第一实施方案通过充分确保供电路径可以容易地将低电位电源电压提供至第二基板SUB2的Evss线EVL。

[0084] <第二实施方案>

[0085] 图4是根据本公开的第二实施方案的OLED显示器的截面图。图5是图4所示的区域AR1的放大图。在第二实施方案中省略与第一实施方案中示出的结构和组件相同或等同的结构和组件的描述。

[0086] 参照图4和图5,根据本公开的第二实施方案的OLED显示器还包括用于防止有机发光二极管OLE劣化的保护层PAS2。保护层PAS2位于阴极CAT上。保护层PAS2可以广泛地形成在第一基板SUB1的前表面上。保护层PAS2可以由诸如硅氧化物(SiO_x)和硅氮化物(SiN_x)的材料形成。

[0087] 保护层PAS2位于阴极CAT上,并且可以阻挡可能进入有机发光二极管OLE的异物的渗透。例如,由于包括透明导电材料的阴极CAT是结晶组件,而无法阻挡离子和水分的渗透,因此包含在导电填充物层CFL中的离子液体的离子组分或外部杂质可能穿过阴极CAT并且可能进入有机发光层OL。本公开的第二实施方案还包括在有机发光二极管OLE上的保护层PAS2,并且可以阻挡可能进入有机发光二极管OLE的异物的渗透。因此,本公开的第二实施方案可以防止有机发光二极管OLE的寿命的减少以及亮度减小。

[0088] 此外,保护层PAS2位于阴极CAT上,并且可以缓冲或减轻第一基板SUB1与第二基板SUB2彼此附接时施加至阴极CAT的应力。例如,由于包括透明导电材料的阴极CAT具有脆性特性,所以阴极CAT可以因被施加的外力而容易开裂。本公开的第二实施方案还包括在阴极CAT上的保护层PAS2,并且可以防止在阴极CAT中产生裂纹。此外,本公开的第二实施方案可以防止氧气或水分通过裂纹渗透。

[0089] 导电填充物层CFL可以包括离子液体。在这种情况下,离子液体可以直接接触阴极CAT,造成阴极CAT被氧化的缺陷。本公开的第二实施方案可以通过在阴极CAT与导电填充物层CFL之间介入保护层PAS2来防止阴极CAT的劣化。

[0090] 在本公开的第二实施方案中,由于保护层PAS2介于导电填充物层CFL与阴极CAT之

间,所以导电填充物层CFL和阴极CAT无法彼此连接。本公开的第二实施方案包括辅助电极AE和在辅助电极AE上的阻挡部BR,以将导电填充物层CFL电连接至阴极CAT。

[0091] 辅助电极AE位于平坦化层OC上。辅助电极AE可以由与阳极ANO相同的材料与阳极ANO形成在同一层处。在这种情况下,由于无需执行用于形成辅助电极AE的单独过程,所以可以减少过程数量。因此,可以减少制造时间和制造成本,并且可以显著改进成品率。

[0092] 辅助电极AE上的堤层BN可以被配置成使辅助电极AE的中心部分露出并且覆盖辅助电极AE的边缘。辅助电极AE的露出部分可以被设计成具有尽可能大的面积,以充分确保辅助电极AE与导电填充物层CFL之间的接触面积。

[0093] 阻挡部BR位于辅助电极AE上。阻挡部BR用于物理划分稍后将形成的有机发光层OL、阴极CAT以及保护层PAS2中的每一者。换言之,有机发光层OL、阴极CAT以及保护层PAS2中的每一者都设置在辅助电极AE上并且被阻挡部BR物理划分。因此,有机发光层OL、阴极CAT以及保护层PAS2中的每一者都可以间断地形成在辅助电极AE上。

[0094] 更具体地,辅助电极AE上的有机发光层OL被阻挡部BR物理划分。有机发光层OL被阻挡部BR划分,并且使阻挡部BR周围的辅助电极AE的至少一部分露出。有机发光层OL的被阻挡部BR划分的部分位于阻挡部BR上。

[0095] 辅助电极AE上的阴极CAT被阻挡部BR物理划分。阴极CAT被阻挡部BR划分,并且使阻挡部BR周围的辅助电极AE的至少一部分露出。阴极CAT的被阻挡部BR划分的部分位于阻挡部BR上。

[0096] 阴极CAT覆盖有机发光层OL,并且阴极CAT的一端直接接触辅助电极AE。即,被阻挡部BR划分而露出并且不位于阻挡部BR上的阴极CAT的一端直接接触辅助电极AE的露出的上表面。这样的结构可以由形成有机发光层OL和阴极CAT的材料之间的台阶覆盖率差来实现。例如,由于阴极CAT由相比于有机发光层OL的形成材料具有更好台阶覆盖率的透明导电材料制成,所以阴极CAT可以被配置成直接接触辅助电极AE。此外,为了实现该结构,有机发光层OL和阴极CAT可以使用不同方法形成。例如,有机发光层OL可以使用热沉积方法形成,而阴极CAT可以使用溅射方法形成。因此,划分的阴极CAT的一端可以延伸超过划分的有机发光层OL的一端,并且可以直接接触辅助电极AE。

[0097] 辅助电极AE上的保护层PAS2被阻挡部BR物理划分。保护层PAS2被阻挡部BR划分,并且使阻挡部BR周围的辅助电极AE的至少一部分露出。保护层PAS2的被阻挡部BR划分的部分位于阻挡部BR上。因此,有机发光层OL的部分、阴极CAT的部分以及保护层PAS2的部分(各自被阻挡部BR划分的部分)依次堆叠在阻挡部BR上。

[0098] 本公开的第二实施方案包括阻挡部BR,并且由此可以在物理划分有机发光层OL、阴极CAT以及保护层PAS2中的每一者的同时使辅助电极AE的至少一部分露出。辅助电极AE的露出部分可以直接接触导电填充物层CFL以接收来自第二基板SUB2的Evss线EVL的低电位电源电压,并且还可以直接接触阴极CAT以将所接收的低电位电源电压传输至阴极CAT。

[0099] 参照图6,下面描述根据本公开的实施方案的阻挡部的形状的示例。

[0100] 图6是示意性示出阻挡部的形状的截面图。

[0101] 阻挡部BR可以形成为包括第一结构B1和第二结构B2的双层。第一结构B1可以设置在第二结构B2上,并且第一结构B1的边缘可以具有屋檐形状。即,第一结构B1的边缘可以从第二结构B2的边缘突出至外部达预定距离RR。第一结构B1的边缘与第二结构B2的边缘之间

的距离RR可以被适当地选择,使得阻挡部BR在划分有机发光层、阴极以及保护层中的每一者的同时使辅助电极AE的至少一部分露出。换言之,有机发光层OL(参见图4)、阴极CAT(参见图4)以及保护层PAS2(参见图4)中的每一者因第一结构B1的边缘与第二结构B2的边缘之间的预定距离RR而在被阻挡部BR划分的同时被图案化成使辅助电极AE的至少一部分露出。第一结构B1可以具有如图6的(a)中所示的倒锥形形状,以及可以具有如图6的(b)中所示的锥形形状。第一结构B1和第二结构B2可以由不同材料形成。

[0102] 阻挡部BR可以形成为包括第一结构B1的单层。在这种情况下,第一结构B1可以具有其中上侧的边缘从下侧的边缘突出至外部达预定距离RR的形状。例如,第一结构B1可以具有如图6的(c)中所示的倒锥形形状。即,第一结构B1的垂直截面形状可以具有梯形形状,上侧可以具有比下侧长的长度,并且上侧的一端可以从下侧的一端突出至外部达预定距离RR。上侧的一端与下侧的一端之间的距离RR可以被适当地选择,使得阻挡部BR在划分有机发光层、阴极以及保护层中的每一者的同时使辅助电极AE的至少一部分露出。换言之,有机发光层OL(参见图4)、阴极CAT(参见图4)以及保护层PAS2(参见图4)中的每一者因上侧的一端与下侧的一端之间的距离RR而在被阻挡部BR划分的同时被图案化成使辅助电极AE的至少一部分露出。

[0103] <第三实施方案>

[0104] 图7是根据本公开的第三实施方案的OLED显示器的截面图。在第三实施方案中省略与第一实施方案和第二实施方案中示出的结构和组件相同或等同的结构和组件的描述。

[0105] 参照图7,根据本公开的第三实施方案的OLED显示器包括彼此面对的第一基板SUB1(参见图3和图4)和第二基板SUB2。在第二基板SUB2上形成有Evss线EVL和辅助Evss线(或被称为“辅助电源线”)AEVL。可以如第一实施方案和第二实施方案那样在第二基板SUB2上设置滤色器CF,并且如果必要或期望的话,滤色器CF可以位于第一基板SUB1上。

[0106] 辅助Evss线AEVL的一个表面直接接触Evss线EVL,并且辅助Evss线AEVL的另一表面直接接触导电填充物层CFL。辅助Evss线AEVL是用于增加Evss线EVL与导电填充物层CFL之间的接触面积的电源线,并且可以具有比Evss线EVL大的面积。辅助Evss线AEVL可以介于Evss线EVL与导电填充物层CFL之间。辅助Evss线AEVL可以形成为覆盖Evss线EVL和滤色器CF,并且可以广泛地形成在包括发光区域的第二基板SUB2的前表面上。辅助Evss线AEVL可以由透明导电材料如铟锡氧化物(ITO)和铟锌氧化物(IZO)形成。

[0107] 由于本公开的第三实施方案可以使用辅助Evss线AEVL来充分确保Evss线EVL与导电填充物层CFL之间的接触面积,所以本公开的第三实施方案可以使Evss线EVL与导电填充物层CFL之间的接触故障最小化。此外,本公开的第三实施方案可以更有效地减小根据位置的电压变化,并且由此可以减小亮度的非均匀性或亮度变化。

[0108] <第四实施方案>

[0109] 图8至图11示出了根据本公开的第四实施方案的OLED显示器中使用密封剂的供电路径。

[0110] 如上所示,本公开的实施方案可以使用导电密封剂SL来形成Evss供电路径。即,本公开的实施方案可以使用导电密封剂SL形成将第一基板SUB1上的电源电极POE电连接至第二基板SUB2上的Evss线EVL的供电路径。

[0111] 更具体地,参照图8,导电密封剂SL介于第一基板SUB1与第二基板SUB2之间,并且

具有之前设定的高度,以保持第一基板SUB1与第二基板SUB2之间的附接距离。导电密封剂SL的一端连接至第一基板SUB1的电源电极POE,并且导电密封剂SL的另一端连接至第二基板SUB2的Evss线EVL。因此,电源电极POE和Evss线EVL可以通过导电密封剂SL电连接。导电密封剂SL和Evss线EVL可以直接接触并且可以电连接至彼此。替选地,导电密封剂SL和Evss线EVL可以通过辅助Evss线AEVL的介质彼此电连接。下文中,使用后者作为示例。

[0112] 当电源电极POE和辅助Evss线AEVL彼此间隔开,并且通过介于其间的导电密封剂SL电连接时,因导电密封剂SL的电阻而可能不能容易地执行电源电压的供应。即,由于导电密封剂SL的电阻随着电源电极POE与辅助Evss线AEVL之间的距离增加而增大,因而可能难以执行电源电压的供应。可以考虑如下方法:出于电阻方面的考虑减小第一基板SUB1与第二基板SUB2之间的距离。然而,由于第一基板SUB1与第二基板SUB2之间的附接距离需要考虑显示装置的特性而被固定至之前设定的距离,所以在调整附接距离方面存在限制。

[0113] 参照图9,OLED显示器包括与导电密封剂SL的至少一部分交叠的间隔物,以减小电源电极POE与辅助Evss线AEVL之间的距离。

[0114] 如图9的(a)所示,可以在第一基板SUB1上形成第一间隔物SP1,并且第一间隔物SP1可以具有朝向第二基板SUB2突出的形状。第一间隔物SP1的上表面可以布置成与辅助Evss线AEVL相邻。第一间隔物SP1被设置在电源电极POE下方并且与导电密封剂SL交叠。

[0115] 电源电极POE延伸以覆盖第一间隔物SP1。图9的(a)通过示例的方式示出了电源电极POE完全覆盖第一间隔物SP1。然而,实施方案不限于此。例如,电源电极POE可以延伸以覆盖第一间隔物SP1的至少一部分,使得电源电极POE布置成与第二基板SUB2的辅助Evss线AEVL相邻。此外,电源电极POE可以延伸直至第一间隔物SP1的最突出部分(即,上表面)。

[0116] 如图9的(b)所示,可以在第二基板SUB2上形成第二间隔物SP2,并且第二间隔物SP2可以具有朝向第一基板SUB1突出的形状。第二间隔物SP2的上表面可以布置成与电源电极POE相邻。第二间隔物SP2被设置成与辅助Evss线AEVL下方的导电密封剂SL交叠。

[0117] 辅助Evss线AEVL延伸以覆盖第二间隔物SP2。图9的(b)通过示例的方式示出了辅助Evss线AEVL完全覆盖第二间隔物SP2。然而,实施方案不限于此。例如,辅助Evss线AEVL可以延伸以覆盖第二间隔物SP2的至少一部分,使得辅助Evss线AEVL布置成与第一基板SUB1的电源电极POE相邻。此外,辅助Evss线AEVL可以延伸直至第二间隔物SP2的最突出部分(即,上表面)。

[0118] 本公开的第四实施方案包括间隔物,并且由此可以将电源电极POE与辅助Evss线AEVL之间的距离设置成过程中可能的最小值。因此,本公开的第四实施方案可以减小上述电阻的影响,并且可以将电源电压稳定地提供至辅助Evss线AEVL。

[0119] 然而,因工艺限制可能难以充分增加间隔物的高度。为了解决该问题,参照图10,本公开的第四实施方案可以包括第一基板SUB1上的第一间隔物SP1和第二基板SUB2上的第二间隔物SP2。

[0120] 可以在第一基板SUB1上形成第一间隔物SP1,并且第一间隔物SP1可以具有朝向第二基板SUB2突出的形状。第一间隔物SP1的上表面可以布置成与辅助Evss线AEVL相邻。第一间隔物SP1被设置在电源电极POE下方并且与导电密封剂SL交叠。电源电极POE延伸以覆盖第一间隔物SP1的至少一部分。

[0121] 可以在第二基板SUB2上形成第二间隔物SP2,并且第二间隔物SP2可以具有朝向第

一基板SUB1突出的形状。第二间隔物SP2的上表面可以布置成与电源电极POE相邻。第二间隔物SP2被设置成与辅助Evss线AEVL下方的导电密封剂SL交叠。辅助Evss线AEVL延伸以覆盖第二间隔物SP2的至少一部分。

[0122] 如图10的(a)所示,第一间隔物SP1的上表面可以设置成与第二间隔物SP2的上表面相对。替选地,如图10的(b)所示,第一间隔物SP1和第二间隔物SP2可以设置成彼此互锁,由此第一间隔物SP1的一个侧表面可以设置成与第二间隔物SP2的一个侧表面相对。

[0123] 参照图11,本公开的第四实施方案可以包括第一基板SUB1上的第一间隔物SP1和第二基板SUB2上的第二间隔物SP2。图11示出了图9的(a)的修改示例。

[0124] 导电密封剂SL可以局部设置在第一间隔物SP1与第二间隔物SP2之间的第一间隔物SP1和第二间隔物SP2的交叠部分中。由此,导电密封剂SL的面积可以被设置成与第一间隔物SP1和第二间隔物SP2的面对面积相同或比其小。在这种情况下,第一基板SUB1与第二基板SUB2之间的附接距离可以被设置为第一间隔物SP1的高度、电源电极POE的厚度、导电密封剂SL的高度、辅助Evss线AEVL的厚度和第二间隔物SP2的高度。

[0125] 虽然已经参考其大量说明性实施方案描述了实施方案,但是本领域技术人员可以设计出将落入本公开的原理的范围内的许多其他修改和实施方案。特别地,在本公开、附图和所附权利要求的范围内,主题组合布置的组成部件和/或布置中的各种变化和修改是可能的。除了组成部件和/或布置的变化和修改之外,替选用途对于本领域技术人员来说也将是明显的。

10

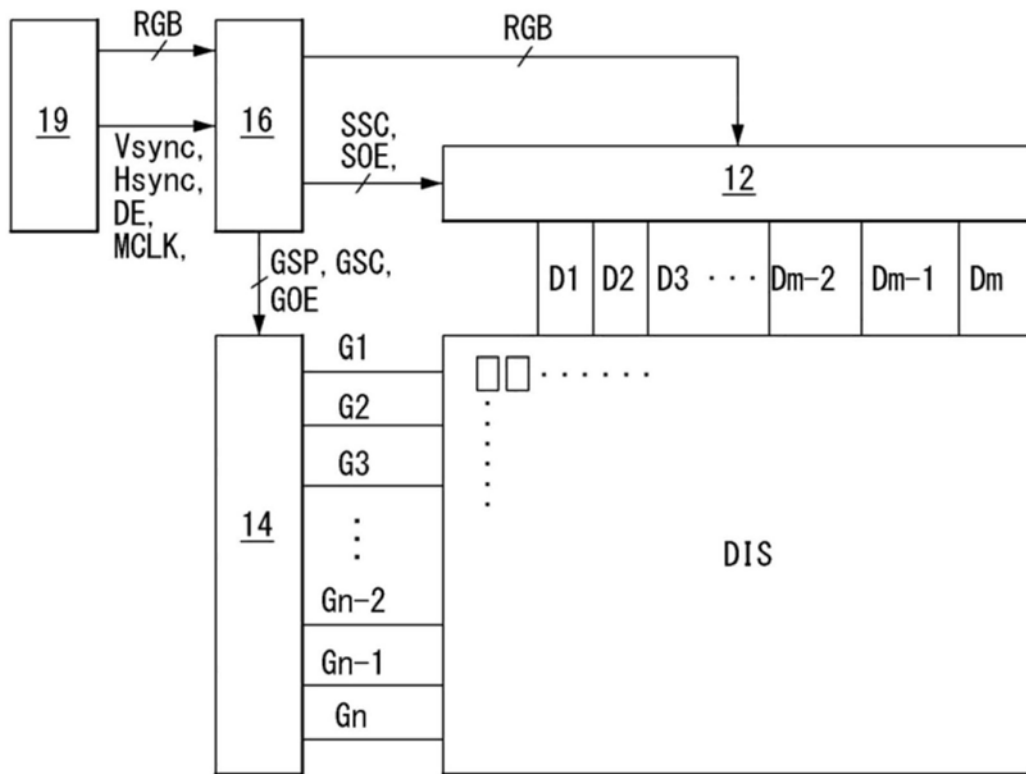


图1

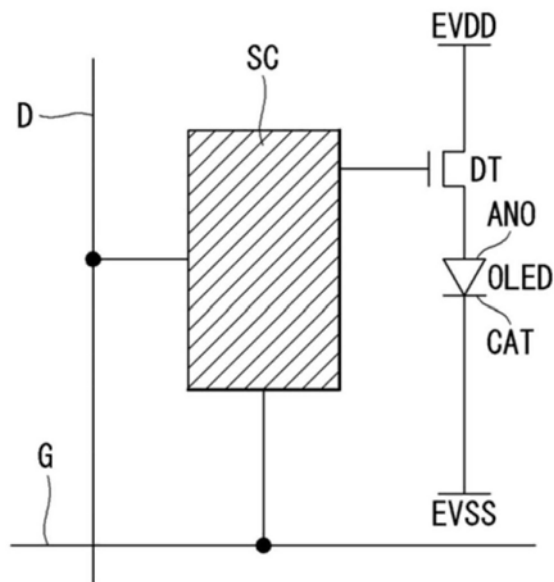


图2

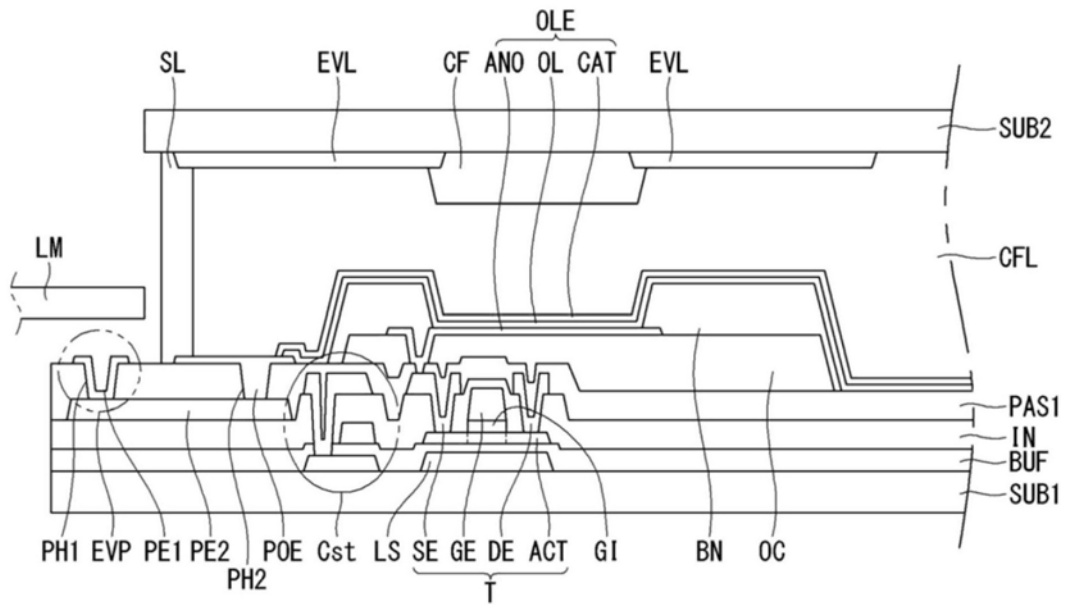


图3

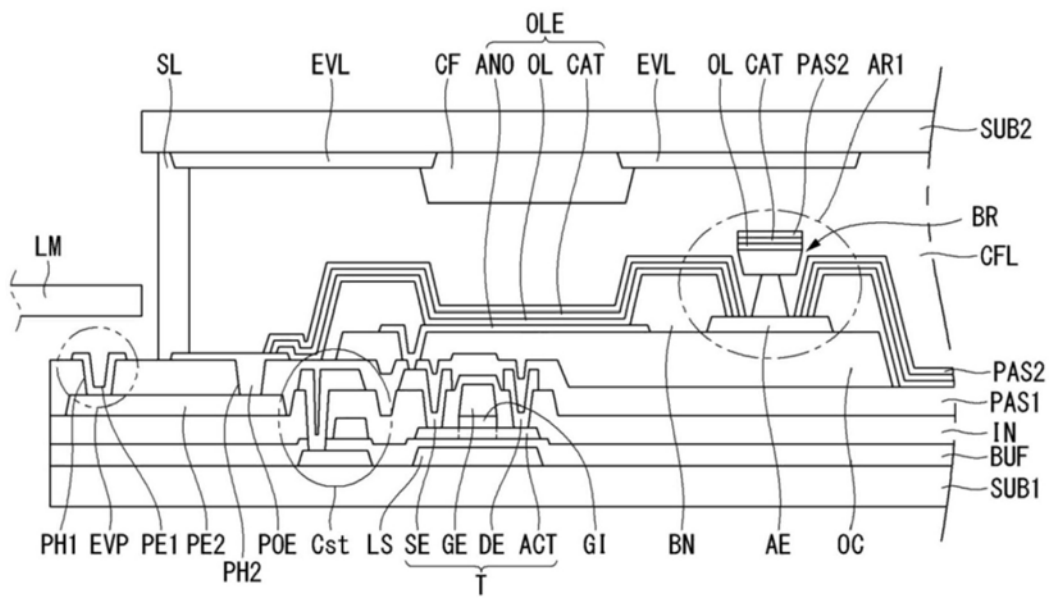


图4

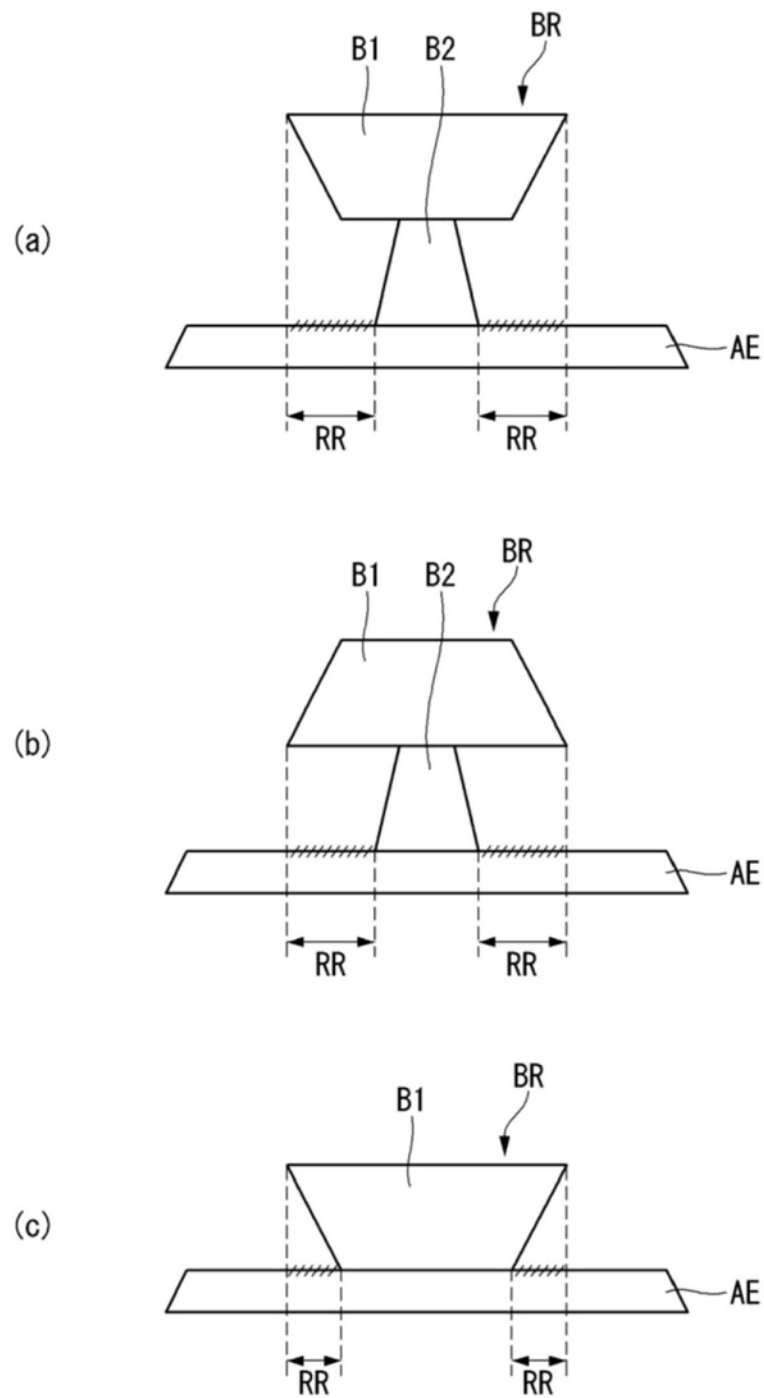


图6

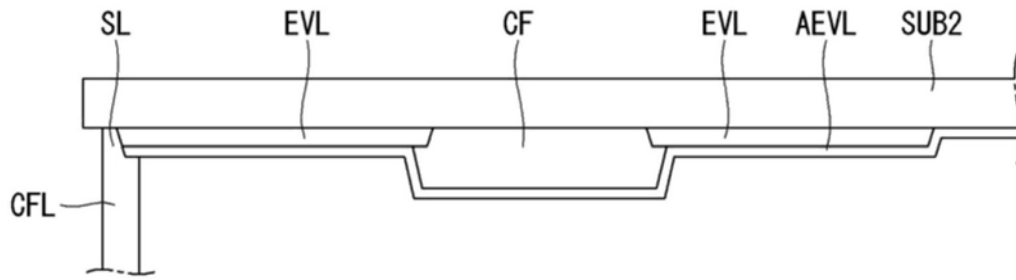


图7

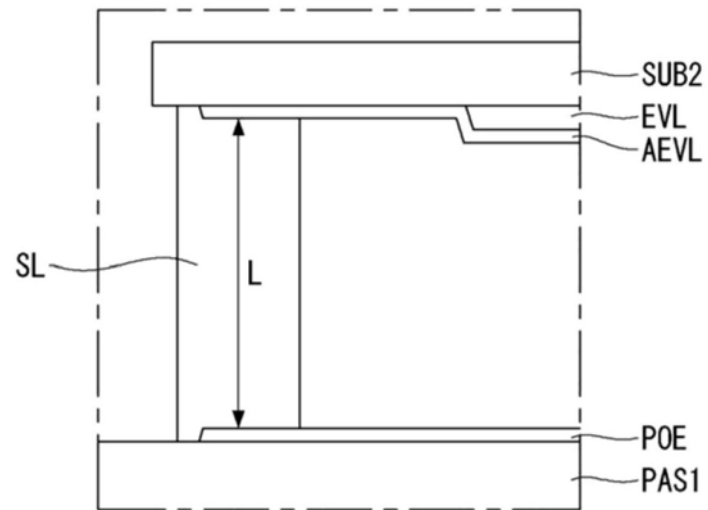
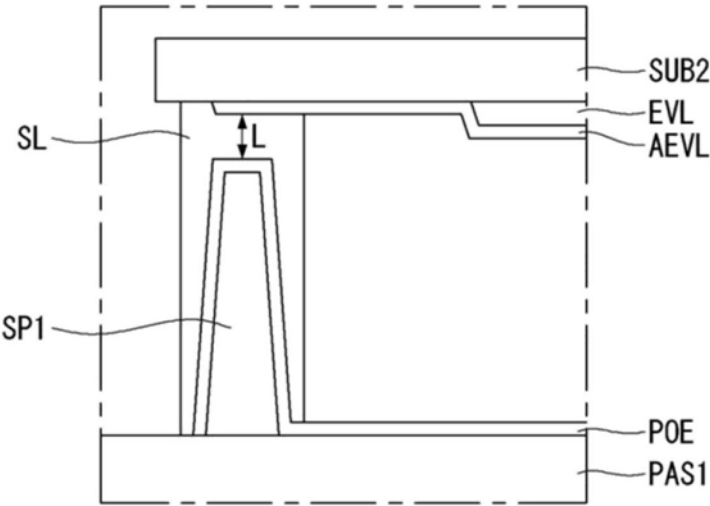


图8

(a)



(b)

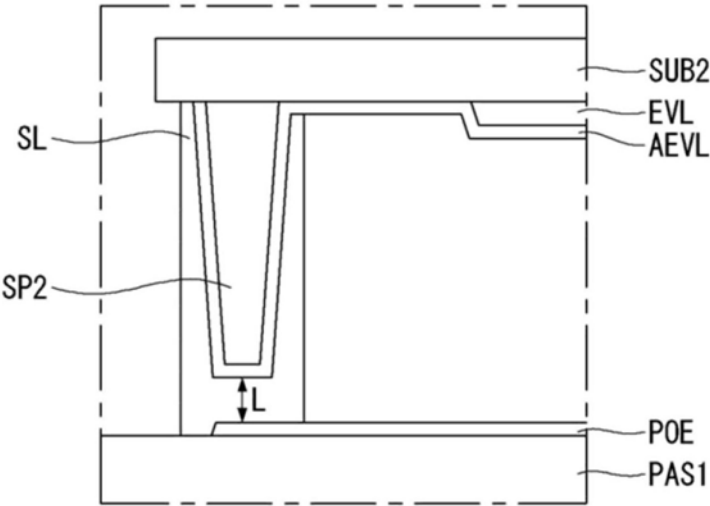


图9

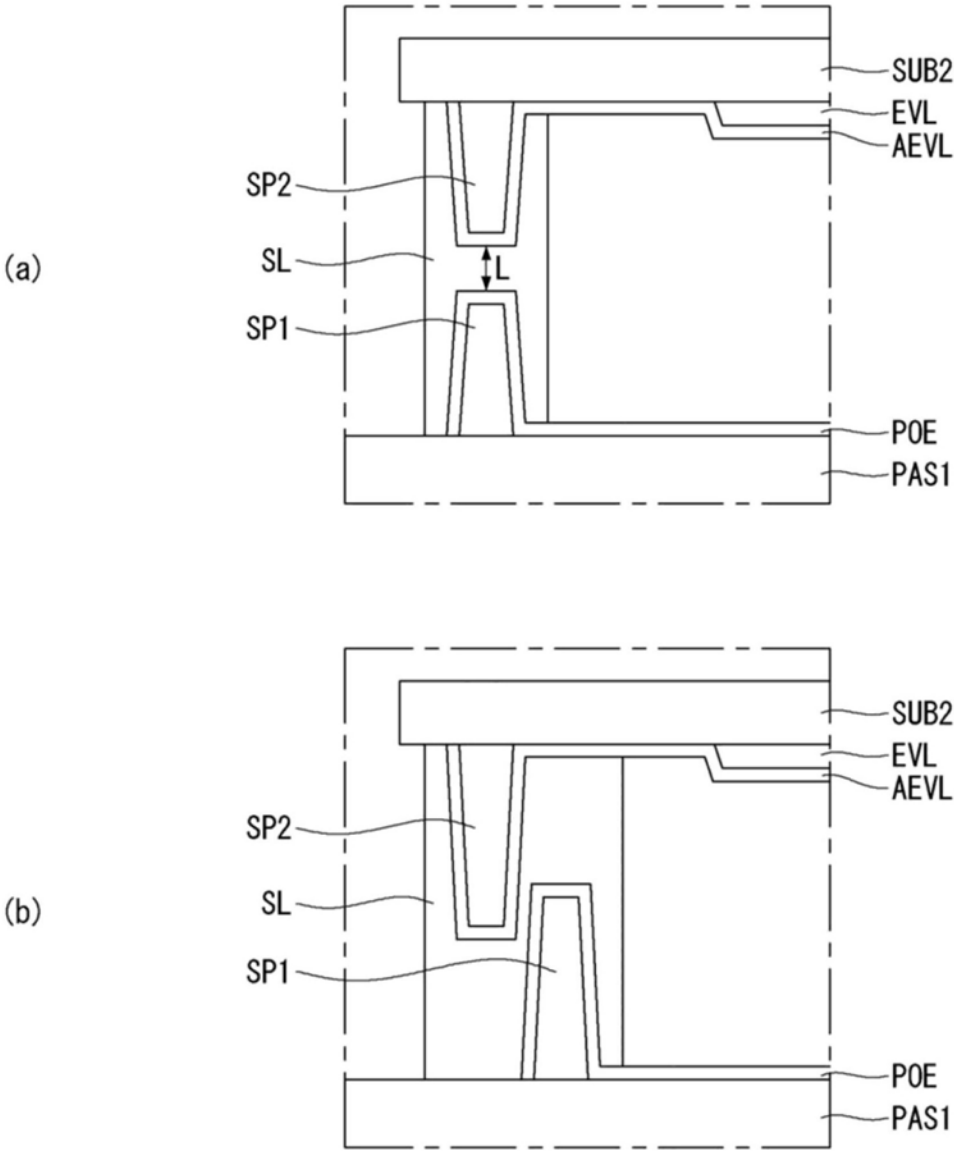


图10

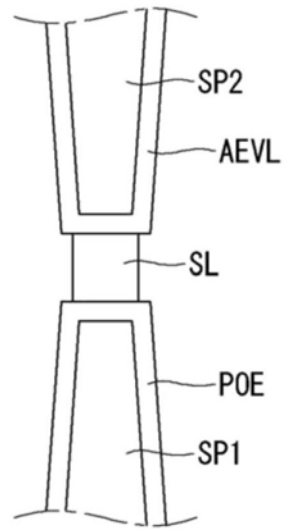


图11

专利名称(译)	有机发光二极管显示器		
公开(公告)号	CN109755272A	公开(公告)日	2019-05-14
申请号	CN201811228660.X	申请日	2018-10-22
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	李峻硕 金世竣		
发明人	李峻硕 金世竣		
IPC分类号	H01L27/32 H01L51/52		
CPC分类号	H01L27/1248 H01L27/322 H01L27/3253 H01L27/3276 H01L51/5228 H01L51/5246 H01L2251/5315 H01L27/1225 H01L27/124 H01L27/1255 H01L27/3262 H01L27/3272 H01L29/78633 H01L29/7869 H01L51/0097 H01L2251/5338		
优先权	1020170147587 2017-11-07 KR		
外部链接	Espacenet SIPO		

摘要(译)

公开了一种有机发光二极管显示器。有机发光二极管显示器包括：第一基板，在第一基板上设置有有机发光二极管和被提供电源电压的电源电极；第二基板，在第二基板上设置有电源线，第二基板面对第一基板；介于第一基板与第二基板之间的导电填充物层，导电填充物层包括将有机发光二极管的阴极电连接至电源线的导电介质；以及设置在第一基板的边缘和第二基板的边缘处的导电密封剂，导电填充物层容纳在导电密封剂内。导电密封剂将电源电极电连接至电源线。

