



(12)发明专利申请

(10)申请公布号 CN 107994060 A

(43)申请公布日 2018.05.04

(21)申请号 201711216259.X

(22)申请日 2017.11.28

(71)申请人 武汉天马微电子有限公司

地址 430205 湖北省武汉市东湖新技术开
发区东一产业园流芳园路8号

(72)发明人 李波

(74)专利代理机构 北京同达信恒知识产权代理
有限公司 11291

代理人 黄志华

(51)Int.Cl.

H01L 27/32(2006.01)

G09G 3/3225(2016.01)

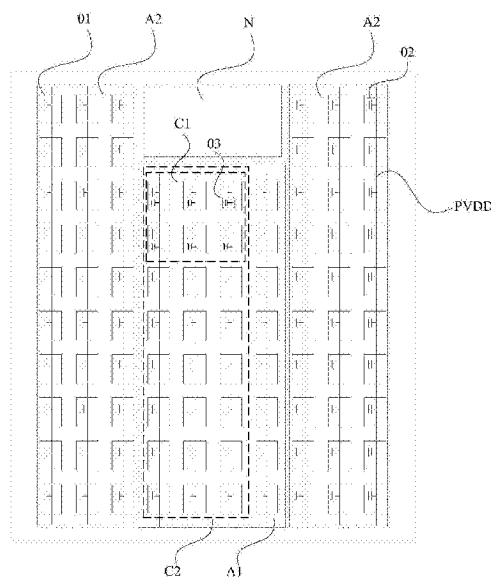
权利要求书2页 说明书11页 附图19页

(54)发明名称

一种有机发光显示面板及显示装置

(57)摘要

本发明公开了一种有机发光显示面板及显示装置,该显示面板的显示区域分为第一显示区域和第二显示区域,第一显示区域内的一列像素的像素数量小于第二显示区域内一列像素的像素数量;在显示区域中,设有分别与各像素一一对应且与电源电压信号线连接的存储电容;在第一显示区域的至少部分区域内,还设有分别与各像素一一对应且与电源电压信号线连接的补偿电容;在第一显示区域的至少部分区域内,任一个像素对应的存储电容与补偿电容的电容值之和,大于第二显示区域中任一个像素对应的存储电容的电容值。通过在第一显示区域的至少部分区域内,设置分别与各像素一一对应的补偿电容,提高了显示面板的显示均匀性。



1. 一种有机发光显示面板,其特征在于,所述显示面板的显示区域,包括:呈阵列排布的多个像素,以及与各列所述像素连接的沿列方向延伸的电源电压信号线;

所述显示区域分为第一显示区域和第二显示区域,所述第一显示区域内的一列所述像素的像素数量小于所述第二显示区域内一列所述像素的像素数量;

在所述显示区域中,设有分别与各所述像素一一对应且与所述电源电压信号线连接的存储电容;

在所述第一显示区域的至少部分区域内,还设有分别与各所述像素一一对应且与所述电源电压信号线连接的补偿电容;

在所述第一显示区域的所述至少部分区域内,任一个所述像素对应的所述存储电容与所述补偿电容的电容值之和,大于所述第二显示区域中任一个所述像素对应的所述存储电容的电容值。

2. 如权利要求1所述的有机发光显示面板,其特征在于,所述第一显示区域内一条所述电源电压信号线连接的各所述存储电容和各所述补偿电容的总电容,与所述第二显示区域内一条所述电源电压信号线连接的各所述存储电容的总电容相等。

3. 如权利要求1所述的有机发光显示面板,其特征在于,在所述第一显示区域内,设有分别与每一列每一所述像素一一对应且与所述电源电压信号线连接的补偿电容。

4. 如权利要求3所述的有机发光显示面板,其特征在于,所述补偿电容满足以下关系:

$$\frac{nC_2 - m(C_1 + \Delta C_1)}{nC_2} \leq 1\% ;$$

其中,m表示所述第一显示区域中一列所述像素的像素数量,n表示所述第二显示区域中一列所述像素的像素数量, C_1 表示所述第一显示区域中每一个所述像素中的存储电容的电容值, ΔC_1 表示所述第一显示区域中每一个所述像素中的补偿电容的电容值, C_2 表示所述第二显示区域中每一个所述像素中的存储电容的电容值。

5. 如权利要求3所述的有机发光显示面板,其特征在于,在所述第一显示区域中,在列方向上,各所述补偿电容的相对面积逐渐增大,逐渐减小或相等。

6. 如权利要求1~5任一项所述的有机发光显示面板,其特征在于,所述像素至少包括:有机发光二极管、驱动晶体管、参考信号线;

所述有机发光二极管与所述驱动晶体管的漏极电连接;所述参考信号线用于向所述驱动晶体管的栅极和所述有机发光二极管提供用于初始化复位的参考电位;

所述补偿电容的第一电极与所述驱动晶体管的栅极相连,用于存储所述驱动晶体管的栅极电压;所述补偿电容的第二电极与所述电源电压信号线连接;

所述补偿电容的所述第一电极与所述驱动晶体管的有源层同层设置;所述补偿电容的所述第二电极与所述参考信号线同层设置;或,所述补偿电容的所述第二电极与所述有机发光二极管的阳极同层设置。

7. 一种有机发光显示面板,其特征在于,所述显示面板的显示区域,包括:呈阵列排布的多个像素,以及与各列所述像素连接的沿列方向延伸的电源电压信号线;

所述显示区域分为第三显示区域和第四显示区域,所述第三显示区域内的一行所述像素的像素数量小于所述第四显示区域内一行所述像素的像素数量;

在所述显示区域中,设有分别与各所述像素一一对应且与所述电源电压信号线连接的

存储电容；

在所述第三显示区域的至少部分区域内，还设有分别与各所述像素一一对应且与所述电源电压信号线连接的补偿电容；

在所述第三显示区域的所述至少部分区域内，任一个所述像素对应的所述存储电容与所述补偿电容的电容值之和，大于所述第四显示区域中任一个所述像素对应的所述存储电容的电容值。

8. 如权利要求7所述的有机发光显示面板，其特征在于，在所述第三显示区域内一行所述像素对应的各所述存储电容和各所述补偿电容的总电容，与所述第四显示区域内一行所述像素对应的各所述存储电容的总电容相等。

9. 如权利要求7所述的有机发光显示面板，其特征在于，在所述第三显示区域内，设有分别与每一行每一所述像素一一对应且与所述电源电压信号线连接的补偿电容。

10. 如权利要求9所述的有机发光显示面板，其特征在于，所述补偿电容满足以下关系：

$$\frac{yC_4 - x(C_3 + \Delta C_2)}{yC_4} \leq 1\% ;$$

其中，x表示所述第三显示区域中一行所述像素的像素数量，y表示所述第四显示区域中一行所述像素的像素数量， C_3 表示所述第三显示区域中每一个所述像素中的存储电容的电容值， ΔC_2 表示所述第三显示区域中每一个所述像素中的补偿电容的电容值， C_4 表示所述第四显示区域中每一个所述像素中的存储电容的电容值。

11. 如权利要求9所述的有机发光显示面板，其特征在于，在所述第三显示区域中，在行方向上，各所述补偿电容的相对面积逐渐增大，逐渐减小或相等。

12. 如权利要求7~11任一项所述的有机发光显示面板，其特征在于，所述像素至少包括：有机发光二极管、驱动晶体管、参考信号线；

所述有机发光二极管与所述驱动晶体管的漏极电连接；所述参考信号线用于向所述驱动晶体管的栅极和所述有机发光二极管提供用于初始化复位的参考电位；

所述补偿电容的第一电极与所述驱动晶体管的栅极相连，用于存储所述驱动晶体管的栅极电压；所述补偿电容的第二电极与所述电源电压信号线连接；

所述补偿电容的所述第一电极与所述驱动晶体管的有源层同层设置；所述补偿电容的所述第二电极与所述参考信号线同层设置；或，所述补偿电容的所述第二电极与所述有机发光二极管的阳极同层设置。

13. 一种显示装置，其特征在于，包括：如权利要求1~12任一项所述的有机发光显示面板。

一种有机发光显示面板及显示装置

技术领域

[0001] 本发明涉及显示技术领域,尤指一种有机发光显示面板及显示装置。

背景技术

[0002] 在显示领域中,有机电致发光器件(Organic Light-Emitting Diode,OLED)具有自发光、反应快、视角广、亮度高、色彩艳、轻薄等优点,被认为是下一代显示技术。

[0003] 随着显示技术的发展,全面屏以其具有较大的屏占比、超窄的边框,与普通的显示屏相比,可以大大提高观看者的视觉效果,从而备受消费者青睐。目前,在采用全面屏的显示装置中,例如手机,为了实现自拍、可视通话以及指纹识别的功能,通常会在显示装置的正面设置前置摄像头、听筒、指纹识别区域或实体按键等,如图1所示的显示面板的结构示意图,前置摄像头10、听筒20等一般设置在显示面板最上面的非显示区域,指纹识别或者实体按键30等一般设置在显示面板最下面的非显示区域,导致显示面板的屏占比很难进一步提升。

[0004] 现有技术中,为了提升显示面板的屏占比,如图2a所示,可以将摄像头、听筒等器件设置在显示面板的异型区域N内,这样会导致显示面板的第一显示区域A1中每一列中像素的个数小于第二显示区域A2中每一列中像素的个数,因而使第一显示区域A1与第二显示区域A2中的显示亮度不同,导致显示面板的亮度不均,显示均一性较差。同样的道理,如图2b所示,第三显示区域B1中一行中像素的个数小于第四显示区域B2中一行像素的个数,导致显示面板的亮度不均,显示面板的显示均一性较差。

发明内容

[0005] 本发明实施例提供一种有机发光显示面板及显示装置,用以缓解现有技术中存在的显示面板的显示均一性较差的问题。

[0006] 第一方面,本发明实施例提供了一种有机发光显示面板,所述显示面板的显示区域,包括:呈阵列排布的多个像素,以及与各列所述像素连接的沿列方向延伸的电源电压信号线;

[0007] 所述显示区域分为第一显示区域和第二显示区域,所述第一显示区域内的一列所述像素的像素数量小于所述第二显示区域内一列所述像素的像素数量;

[0008] 在所述显示区域中,设有分别与各所述像素一一对应且与所述电源电压信号线连接的存储电容;

[0009] 在所述第一显示区域的至少部分区域内,还设有分别与各所述像素一一对应且与所述电源电压信号线连接的补偿电容;

[0010] 在所述第一显示区域的所述至少部分区域内,任一个所述像素对应的所述存储电容与所述补偿电容的电容值之和,大于所述第二显示区域中任一个所述像素对应的所述存储电容的电容值。

[0011] 第二方面,本发明实施例还提供了一种有机发光显示面板,所述显示面板的显示

区域,包括:呈阵列排布的多个像素,以及与各列所述像素连接的沿列方向延伸的电源电压信号线;

[0012] 所述显示区域分为第三显示区域和第四显示区域,所述第三显示区域内的一行所述像素的像素数量小于所述第四显示区域内一行所述像素的像素数量;

[0013] 在所述显示区域中,设有分别与各所述像素一一对应且与所述电源电压信号线连接的存储电容;

[0014] 在所述第三显示区域的至少部分区域内,还设有分别与各所述像素一一对应且与所述电源电压信号线连接的补偿电容;

[0015] 在所述第三显示区域的所述至少部分区域内,任一个所述像素对应的所述存储电容与所述补偿电容的电容值之和,大于所述第四显示区域中任一个所述像素对应的所述存储电容的电容值。

[0016] 第三方面,本发明实施例还提供了一种显示装置,包括:上述有机发光显示面板。

[0017] 本发明有益效果如下:

[0018] 本发明实施例提供的有机发光显示面板及显示装置,显示面板的显示区域,包括:呈阵列排布的多个像素,以及与各列像素连接的沿列方向延伸的电源电压信号线;显示区域分为第一显示区域和第二显示区域,第一显示区域内的一列像素的像素数量小于第二显示区域内一列像素的像素数量;在显示区域中,设有分别与各像素一一对应且与电源电压信号线连接的存储电容;在第一显示区域的至少部分区域内,还设有分别与各像素一一对应且与电源电压信号线连接的补偿电容;在第一显示区域的至少部分区域内,任一个像素对应的存储电容与补偿电容的电容值之和,大于第二显示区域中任一个像素对应的存储电容的电容值。本发明实施例提供的有机发光显示面板,通过在第一显示区域的至少部分区域内,设置分别与各像素一一对应的补偿电容,减小了第一显示区域与第二显示区域中一列像素中的存储电容的总和之间的差异,提高了显示面板的显示均一性。

附图说明

[0019] 图1为现有技术中显示面板的结构示意图;

[0020] 图2a和图2b为本发明实施例中异型区域位于显示面板顶端的结构示意图;图2c为显示面板中PVDD走线分布示意图;

[0021] 图3、图4和图5为本发明实施例中第一方面提供的显示面板的结构示意图;

[0022] 图6为本发明实施例中一个像素的电路结构示意图;

[0023] 图7为本发明实施例中一个像素的局部结构示意图;

[0024] 图8和图9为本发明实施例中第二方面提供的显示面板的结构示意图;

[0025] 图10a和图10b为本发明实施例中异型区域位于显示面板底端的结构示意图;

[0026] 图11a和图11b为本发明实施例中异型区域位于显示面板中间位置的结构示意图;

[0027] 图12a和图12b为本发明实施例中异型区域位于显示面板顶角处的结构示意图;

[0028] 图13a和图13b为本发明实施例中显示面板靠上侧的两个角设置为圆角的结构示意图;

[0029] 图14为本发明实施例中显示装置的结构示意图。

具体实施方式

[0030] 在OLED显示面板中,参照图2c,显示区域(如图中的区域A1和A2)中包括多条电源电压信号线(PVDD),每条PVDD信号线连接一列像素,驱动芯片(IC)通过多条PVDD信号线向显示区域中的各像素提供电源,以驱动各像素中的发光二极管发光。相比于第二显示区域A2,第一显示区域A1中一列像素中的像素数量较少,因而一列像素中的存储电容的总电容较小,而且每条PVDD信号线上的压降(IR_drop)较小,在相同的充电时间内,第一显示区域A1中每个像素的存储电容充电程度(即实际充电量占存储电容的最大存储电量的比例)较高,对于OLED显示面板来说,一个像素的存储电容的充电程度越高,该像素的显示亮度越低,因此,最终导致第一显示区域A1的显示亮度偏低,使第一显示区域A1与第二显示区域A2之间分频明显,影响显示面板的显示均一性。

[0031] 此外,参照图2b,同样的道理,由于第三显示区域B1中一行像素的像素数量小于第四显示区域B2中一行像素的像素数量,因而,第三显示区域B1中一行像素的存储电容的总和小于第四显示区域B2中一行像素的存储电容的总和,导致第三显示区域B1中每个像素的存储电容的充电程度较高,最终导致第三显示区域B1的显示亮度偏低,使第三显示区域B1与第四显示区域B2之间分频明显,影响显示面板的显示均一性。

[0032] 针对现有技术中存在的显示面板的显示均一性较差的问题,本发明实施例提供了一种有机发光显示面板及显示装置。

[0033] 下面结合附图,对本发明实施例提供的有机发光显示面板及显示装置的具体实施方式进行详细地说明。附图中各结构的大小和形状不反映真实比例,目的只是示意说明本发明内容。

[0034] 第一方面,本发明实施例提供了一种有机发光显示面板,如图3所示,该显示面板的显示区域,包括:呈阵列排布的多个像素01,以及与各列像素01连接的沿列方向延伸的电源电压信号线(PVDD);

[0035] 显示区域分为第一显示区域A1和第二显示区域A2,第一显示区域A1内的一列像素01的像素数量小于第二显示区域A2内一列像素01的像素数量;

[0036] 在显示区域中,设有分别与各像素01一一对应且与电源电压信号线PVDD连接的存储电容02;

[0037] 在第一显示区域A1的至少部分区域(例如图3中的区域C1)内,还设有分别与各像素01一一对应且与电源电压信号线PVDD连接的补偿电容03;

[0038] 在第一显示区域A1的至少部分区域C1内,任一个像素01对应的存储电容02与补偿电容03的电容值之和,大于第二显示区域A2中任一个像素01对应的存储电容02的电容值。

[0039] 本发明实施例提供的有机发光显示面板,通过在第一显示区域的至少部分区域内,设置分别与各像素一一对应的补偿电容,减小了第一显示区域与第二显示区域中一列像素中的存储电容的总和之间的差异,提高了显示面板的显示均一性。

[0040] 图3中以异型区域N位于显示区域最顶端为例进行示意,由于在异型区域N内无法设置像素,因而,在列方向上与异型区域N相邻的第一显示区域A1中一列像素01的像素数量会小于第二显示区域A2内一列像素01的像素数量,在实际应用中,异型区域N也可以位于显示面板的其他位置,当异型区域N位于其他位置时,也会导致在列方向上与异型区域N相邻

的第一显示区域A1中一列像素的像素数量减少,此处不对异型区域N的位置进行限定。

[0041] 同样参照图3,本发明实施例中,在第一显示区域A1的至少部分区域C1内,设置分别与像素01一一对应且与PVDD信号线连接的补偿电容03,使区域C1内,任一个像素01对应的存储电容02与补偿电容03的电容之和,大于第二显示区域A2中任一像素01对应的存储电容02的电容值,由于补偿电容与存储电容均与PVDD信号线连接,补偿电容与存储电容起到的作用相同,即通过设置补偿电容可以增大对应的像素的存储电容的总电容值(即原存储电容与补偿电容的电容值之和)。

[0042] 如图3所示,在第一显示区域A1中,区域C2为与区域C1具有相同像素列且与第一显示区域像素行数相同的区域,由于区域C1中设有分别与像素01一一对应的补偿电容03,因而,在区域C1中任一像素01中的存储电容的总电容值大于第二显示区域A2中任一像素01中的存储电容的总电容值,增大了区域C1的显示亮度,减小了区域C1与第二显示区域A2之间的显示差异,此外,由于区域C1中设有分别与各像素一一对应的补偿电容03,增大了区域C2中一列像素的存储电容的总电容值,减小了区域C2中一列像素的存储电容的总电容值与第二显示区域A2一列像素的存储电容的总电容之间的差异,由于在区域C1中设置了补偿电容,也增大了区域C2对应的PVDD信号线上的负载,增大了PVDD信号线的压降,因而,在相同的充电时间内,区域C2中每个像素的存储电容的充电程度与第二显示区域A2中每个像素的存储电容的充电程度差异较小,因而,区域C2中的显示亮度与第二显示区域A2中的显示亮度的差异较小,从而提高了显示面板的显示均一性。

[0043] 图3中以区域C1位于第一显示区域A1靠近异型区域N一侧,且区域C1的列数小于第一显示区域A1的列数为例进行示意,在具体实施时,区域C1可以是第一显示区域A1内的任意区域,且区域C1内至少包括一个像素01,可以根据实际需要来设置区域C1的位置及大小。

[0044] 在具体实施时,可以通过单独设置电容的方式来设置补偿电容,也可以通过直接增大存储电容的面积以实现存储电容的补偿,只要能够增大对应像素的存储电容的总电容值即可,此处不对补偿电容的具体设置方式进行限定。此外,补偿电容可以设置在对应的像素内部,也可以设置在对应的像素的外部,此处不对补偿电容与对应的像素的相对位置进行限定。

[0045] 进一步地,本发明实施例提供的上述有机发光显示面板中,如图4所示,第一显示区域A1内一条电源电压信号线PVDD连接的各存储电容02和各补偿电容03的总电容,与第二显示区域A2内一条电源电压信号线PVDD连接的各存储电容02的总电容相等。因而,第一显示区域A1内一列像素的存储电容的总电容值,与第二显示区域A2内一列像素的存储电容的总电容值相等,也增大了第一显示区域A1中各条PVDD信号线上的负载,增大了PVDD信号线上的压降,因而,使第一显示区域A1和第二显示区域A2中,在相同的充电时间内,每个像素的存储电容的充电程度近似相等,进一步提高了显示面板的显示均一性。如图4所示,在具体实施时,可以将区域C1设置为与第一显示区域A1具有相同的像素列,且区域C1中包括的像素行数小于或等于第一显示区域A1中的像素行数,从而可以通过在区域C1中设置与各像素01一一对应的补偿电容03的方式,使第一显示区域A1与第二显示区域A2中一列像素的补偿电容的总电容值相等。

[0046] 在具体实施时,本发明实施例提供的上述有机发光显示面板中,如图5所示,在第一显示区域A1内,设有分别与每一列每一像素01一一对应且与电源电压信号线PVDD连接的

补偿电容。这样可以增大第一显示区域A1中每一个像素的存储电容的总电容值,使第一显示区域A1中的显示亮度更加均匀,且增大了第一显示区域A1内一列像素的存储电容的总电容,增大了各条PVDD信号线上的压降,因而,使第一显示区域A1和第二显示区域A2中,在相同的时间内,每个像素的存储电容的充电程度近似相等,进一步提高了显示面板的显示均匀性。

[0047] 在实际应用中,为了提高显示面板的亮度均匀性,上述显示区域中各像素优选为设置电容值相等的存储电容,上述第一显示区域A1中,优选为设置电容值相等的补偿电容。

[0048] 具体地,本发明实施例提供的上述有机发光显示面板中,补偿电容可以满足以下关系:

$$[0049] \quad \frac{nC_2 - m(C_1 + \Delta C_1)}{nC_2} \leq 1\%;$$

[0050] 其中,m表示第一显示区域中一列像素的像素数量,n表示第二显示区域中一列像素的像素数量, C_1 表示第一显示区域中每一个像素中的存储电容的电容值, ΔC_1 表示第一显示区域中每一个像素中的补偿电容的电容值, C_2 表示第二显示区域中每一个像素中的存储电容的电容值。

[0051] 上述关系式中 nC_2 表示第二显示区域A2中一列像素的存储电容的总电容值, $m(C_1 + \Delta C_1)$ 表示第一显示区域A1中一列像素的存储电容的总电容值,根据上述关系式可知, $m(C_1 + \Delta C_1)$ 与 nC_2 的比值优选为大于99%,也就是说,第一显示区域A1中一列像素的存储电容的总电容值,与第二显示区域A2中一列像素的存储电容的总电容值近似相等时,显示面板的显示均匀性较好。

[0052] 在具体实施时,本发明实施例提供的上述有机发光显示面板中,在第一显示区域中,在列方向上,各补偿电容的相对面积逐渐增大,逐渐减小或相等。补偿电容的电容值与补偿电容的第一电极和第二电极的距离和相对面积有关,第一电极和第二电极的距离一般由补偿电容所在的膜层位置来决定,因而,在实际应用中,一般通过调整第一电极和第二电极之间的相对面积,来调整补偿电容的电容值。在第一显示区域中,在列方向上,各补偿电容的相对面积相等时,各像素的显示亮度最均匀,显示面板的显示均匀性较好,在实际应用中,在列方向上,各像素对应的补偿电容的相对面积也可以在一定数值范围内变化,可以逐渐增大也可以逐渐减小,使存储电容可以整面均一,以使各列像素的显示亮度比较均匀。

[0053] 具体地,本发明实施例提供的上述有机发光显示面板中,如图6所示,像素至少包括:有机发光二极管OLED、驱动晶体管DTFT、参考信号线VREF;

[0054] 有机发光二极管OLED与驱动晶体管DTFT的漏极电连接;参考信号线VREF用于向驱动晶体管DTFT的栅极和有机发光二极管OLED提供用于初始化复位的参考电位;

[0055] 补偿电容03的第一电极d3与驱动晶体管DTFT的栅极相连,用于存储驱动晶体管DTFT的栅极电压;补偿电容03的第二电极d4与电源电压信号线PVDD连接;

[0056] 补偿电容03的第一电极d3与驱动晶体管DTFT的有源层同层设置;补偿电容03的第二电极d4与参考信号线VREF(即金属MC层)同层设置;或,补偿电容03的第二电极d4与有机发光二极管OLED的阳极(即RE层)同层设置。

[0057] 应该说明的是,本发明实施例中提高的“相邻”或“电连接”等词语,可以指两个器件之间直接相连,也可以指两个器件通过其他器件间接相连。

[0058] 从图6可以明显看出,补偿电容03与存储电容02的连接关系相同,即存储电容02的第一电极d1与电源电压信号线PVDD相连,第二电极d2与驱动晶体管DTFT的栅极相连,补偿电容03的第一电极d3与驱动晶体管DTFT的栅极相连,第二电极d4与电源电压信号线PVDD连接,因而,补偿电容03与存储电容02起到相同的作用,都是用于存储驱动晶体管DTFT的栅极电压。

[0059] 图7为图3中区域C1内任一像素的局部结构示意图,由于第一扫描信号线S1、第二扫描信号线S2、发光控制线EMIT和存储电容02的第二电极d2之间没有交叠区域,因此可以设置于同一第一金属层。存储电容02的第一电极d1和参考信号线VREF之间没有交叠区域,因此可以将二者设置于同一第二金属层。数据信号线DATA和电源电压信号线PVDD之间没有交叠区域,因此,可以将二者设置于同一第三金属层。图7中,将位于同一膜层的部件采用相同的填充图案。在本发明实施例中,补偿电容03的第一电极d3与驱动晶体管DTFT的有源层(poIy)同层设置,在实际应用中,可以将对应于补偿电容03的位置处的poIy层进行局部导电化,使该位置的poIy层可以作为电极使用。补偿电容03的第二电极d4可以与参考信号线VREF同层设置,也可以与有机发光二极管的阳极(图7中未示出)同层设置,在具体实施时,也可以将补偿电容的第二电极设置为与其他金属层同层设置,或者单独设置一层金属层,此处不做限定。由于补偿电容03的第二电极d4与电源电压信号线PVDD异层设置,二者通过绝缘层进行隔离,第二电极d4可以通过贯穿该绝缘层的过孔与电源电压信号线实现电连接。图7中为了清楚的示意补偿电容03的结构,将第二电极d4的面积设置为小于第一电极d3的面积,在实际应用中,也可以将第一电极d3和第二电极d4的面积设置为相同,此处不做限定。

[0060] 同样参照图6,像素还可以包括:第一开关晶体管M1、初始化晶体管M2、第二开关晶体管M3、补偿晶体管M4、发光控制晶体管M5以及阳极复位晶体管M6等器件。应该说明的是,图6所示的像素的具体电路结构仅是示意性说明,像素的具体电路结构还可以采用其他连接方式,在此不做限定。

[0061] 具体地,上述初始化晶体管M2的源极与参考信号线VREF相连,用于在第一扫描信号线S1的控制下处于导通状态时,利用参考信号线VREF的参考电位对驱动晶体管DTFT的栅极初始化;上述第一开关晶体管M1的源极与数据信号线VDATA相连,用于在第二扫描信号线S2的控制下处于导通状态时,将数据信号线VDATA的数据信号写入驱动晶体管DTFT的源极;上述第二开关晶体管M2的源极与电源电压信号线PVDD相连,用于在发光控制线EMIT的控制下处于导通状态时,将电源电压信号线PVDD提供的电源信号写入驱动晶体管DTFT的源极。

[0062] 具体地,补偿晶体管M4在第二扫描信号线S2的控制下处于导通状态时,将驱动晶体管DTFT的漏极与栅极导通。即在第二扫描信号线S2导通第一开关晶体管M1时,补偿晶体管M4也处于导通状态,数据信号线VDATA加载的数据信号通过导通的第一开关晶体管M1加载至驱动晶体管DTFT的源极,而驱动晶体管DTFT的源极和栅极电压为 $V_{data}-|V_{th}|$,即将驱动晶体管DTFT的阈值电压在数据写入阶段补偿到栅极,可以消除之后发光阶段从驱动晶体管DTFT输入至有机发光二极管OLED的驱动电流中 $|V_{th}|$ 的影响,即消除驱动晶体管阈值电压漂移对发光的影响,使有机电致发光显示面板具有阈值电压补偿功能。

[0063] 具体地,发光控制晶体管M5在发光控制线EMIT的控制下处于导通状态时,将驱动晶体管DTFT的漏极与有机发光二极管OLED导通。即发光控制晶体管M5在初始化阶段和数据

写入阶段均处于截止状态,可以避免在两这个阶段有驱动电流驱动有机发光二极管OLED发光。

[0064] 具体地,阳极复位晶体管M6在第一扫描信号线S1的控制下处于导通状态时,将有机发光二极管OLED与参考信号线VREF导通。即在第一扫描信号线S1导通初始化晶体管M2时,阳极复位晶体管M6也处于导通状态,参考信号线VREF通过初始化晶体管M2和阳极复位晶体管M6分别对驱动晶体管DTFT的栅极和有机发光二极管OLED进行初始化复位。

[0065] 第二方面,本发明实施例还提供了一种有机发光显示面板,如图8所示,该显示面板的显示区域,包括:呈阵列排布的多个像素01,以及与各列像素01连接的沿列方向延伸的电源电压信号线PVDD;

[0066] 该显示区域分为第三显示区域B1和第四显示区域B2,第三显示区域B1内的一行像素01的像素数量小于第四显示区域B2内一行像素01的像素数量;

[0067] 在显示区域中,设有分别与各像素01一一对应且与电源电压信号线PVDD连接的存储电容02;

[0068] 在第三显示区域B1的至少部分区域(例如图8中的区域D1)内,还设有分别与各像素01一一对应且与电源电压信号线PVDD连接的补偿电容03;

[0069] 在第三显示区域B1的至少部分区域D1内,任一个像素01对应的存储电容02与补偿电容03的电容值之和,大于第四显示区域B2中任一个像素01对应的存储电容02的电容值。

[0070] 本发明实施例提供的有机发光显示面板,通过在第三显示区域的至少部分区域内,设置分别与各像素一一对应的补偿电容,减小了第三显示区域与第四显示区域中一行像素中的存储电容的总和之间的差异,提高了显示面板的显示均一性。

[0071] 图8中以异型区域N位于显示区域最顶端为例进行示意,由于在异型区域N内无法设置像素,因而,在行方向上与异型区域N相邻的第三显示区域B1中一行像素01的像素数量会小于第四显示区域B2内一行像素01的像素数量,在实际应用中,异型区域N也可以位于显示面板的其他位置,当异型区域N位于其他位置时,也会导致在行方向上与异型区域N相邻的第三显示区域B1中一行像素的像素数量减少,此处不对异型区域N的位置进行限定。

[0072] 同样参照图8,本发明实施例中,在第三显示区域B1的至少部分区域D内,设置分别与像素01一一对应且与PVDD信号线连接的补偿电容03,使区域D内,任一个像素01对应的存储电容02与补偿电容03的电容之和,大于第四显示区域B2中任一个像素01对应的存储电容02的电容值,由于补偿电容与存储电容均与PVDD信号线连接,补偿电容与存储电容起到的作用相同,即通过设置补偿电容可以增大对应的像素的存储电容的总电容值(即原存储电容与补偿电容的电容值之和)。

[0073] 如图8所示,在第三显示区域B1中,由于区域D中设有分别与像素01一一对应的补偿电容03,因而,在区域D中任一像素01中的存储电容的总电容值大于第四显示区域B2中任一像素01中的存储电容的总电容值,增大了区域D的显示亮度,减小了区域D与第四显示区域B2之间的显示差异,此外,由于区域D中设有分别与各像素一一对应的补偿电容03,增大了区域D中一行像素的存储电容的总电容值,减小了区域D中一行像素的存储电容的总电容值与第四显示区域B2一行像素的存储电容的总电容之间的差异,由于在区域D中设置了补偿电容,也增大了区域D对应的PVDD信号线上的负载,增大了PVDD信号线的压降,因而,在相同的充电时间内,区域D中每个像素的存储电容的充电程度与第四显示区域B2中每个像素

的存储电容的充电程度差异较小,因而,区域D中的显示亮度与第四显示区域B2中的显示亮度的差异较小,从而提高了显示面板的显示均一性。

[0074] 图8中以区域D位于第三显示区域B1靠近异型区域N一侧,且区域D包括一行两列像素01为例进行示意,在具体实施时,区域D可以是第三显示区域B1内的任意区域,且区域D内至少包括一个像素01,可以根据实际需要来设置区域D的位置及大小。

[0075] 在具体实施时,可以通过单独设置电容的方式来设置补偿电容,也可以通过直接增大存储电容的面积以实现对存储电容的补偿,只要能够增大对应像素的存储电容的总电容值即可,此处不对补偿电容的具体设置方式进行限定。此外,补偿电容可以设置在对应的像素内部,也可以设置在对应的像素的外部,此处不对补偿电容与对应的像素的相对位置进行限定。

[0076] 进一步地,本发明实施例提供的上述有机发光显示面板中,如图9所示,在第三显示区域B1内一行像素01对应的各存储电容02和各补偿电容03的总电容,与第四显示区域B2内一行像素01对应的各存储电容03的总电容相等。因而,可以使第三显示区域B1和第四显示区域B2中,在相同的充电时间内,每个像素的存储电容的充电程度近似相等,进一步提高了显示面板的显示均一性,如图9所示,可以通过将第三显示区域B1中至少一整行像素中设置补偿电容,来实现第三显示区域B1内一行像素01对应的各存储电容02和各补偿电容03的总电容,与第四显示区域B2内一行像素01对应的各存储电容03的总电容相等。

[0077] 在具体实施时,本发明实施例提供的上述有机发光显示面板中,如图9所示,在第三显示区域B1内,设有分别与每一行每一像素01一一对应且与电源电压信号线PVDD连接的补偿电容。这样可以增大第三显示区域B1中每一个像素的存储电容的总电容值,使第三显示区域B1中的显示亮度更加均匀,且增大了第三显示区域B1内一行像素的存储电容的总电容,增大了各条PVDD信号线上的压降,因而,使第三显示区域B1和第四显示区域B2中,在相同的时间内,每个像素的存储电容的充电程度近似相等,进一步提高了显示面板的显示均一性。

[0078] 在实际应用中,为了提高显示面板的亮度均匀性,上述显示区域中各像素优选为设置电容值相等的存储电容,上述第三显示区域B1中,优选为设置电容值相等的补偿电容。

[0079] 具体地,本发明实施例提供的上述有机发光显示面板中,补偿电容满足以下关系:

$$[0080] \quad \frac{yC_4 - x(C_3 + \Delta C_2)}{yC_4} \leq 1\%;$$

[0081] 其中,x表示第三显示区域中一行像素的像素数量,y表示第四显示区域中一行像素的像素数量,C₃表示第三显示区域中每一个像素中的存储电容的电容值,ΔC₂表示第三显示区域中每一个像素中的补偿电容的电容值,C₄表示第四显示区域中每一个像素中的存储电容的电容值。

[0082] 上述关系式中y C₄表示第四显示区域B2中一行像素的存储电容的总电容值,x (C₃+ΔC₂)表示第三显示区域B1中一行像素的存储电容的总电容值,根据上述关系式可知,x (C₃+ΔC₂)与y C₄的比值优选为大于99%,也就是说,第三显示区域B1中一行像素的存储电容的总电容值,与第四显示区域B2中一行像素的存储电容的总电容值近似相等时,显示面板的显示均一性较好。

[0083] 在具体实施时,本发明实施例提供的上述有机发光显示面板中,在第三显示区域

中,在行方向上,各补偿电容的相对面积逐渐增大,逐渐减小或相等。补偿电容的电容值与补偿电容的第一电极和第二电极的距离和相对面积有关,第一电极和第二电极的距离一般由补偿电容所在的膜层位置来决定,因而,在实际应用中,一般通过调整第一电极和第二电极之间的相对面积,来调整补偿电容的电容值。在第三显示区域中,在行方向上,各补偿电容的相对面积相等时,各像素的显示亮度最均匀,显示面板的显示均一性较好,在实际应用中,在行方向上,各像素对应的补偿电容的相对面积也可以在一定数值范围内变化,可以逐渐增大也可以逐渐减小,使存储电容可以整面均一,以使各列像素的显示亮度比较均匀。

[0084] 具体地,本发明实施例提供的上述有机发光显示面板中,如图6所示,像素至少包括:有机发光二极管OLED、驱动晶体管DTFT、参考信号线VREF;

[0085] 有机发光二极管OLED与驱动晶体管DTFT的漏极电连接;参考信号线VREF用于向驱动晶体管DTFT的栅极和有机发光二极管OLED提供用于初始化复位的参考电位;

[0086] 补偿电容03的第一电极d3与驱动晶体管DTFT的栅极相连,用于存储驱动晶体管DTFT的栅极电压;补偿电容03的第二电极d4与电源电压信号线PVDD连接;

[0087] 补偿电容03的第一电极d3与驱动晶体管DTFT的有源层同层设置;补偿电容03的第二电极d4与参考信号线VREF同层设置(即金属MC层);或,补偿电容03的第二电极d4与有机发光二极管OLED的阳极(即RE层)同层设置。

[0088] 应该说明的是,本发明实施例中提高的“相邻”或“电连接”等词语,可以指两个器件之间直接相连,也可以指两个器件通过其他器件间接相连。

[0089] 从图6可以明显看出,补偿电容03与存储电容02的连接关系相同,即存储电容02的第一电极d1与电源电压信号线PVDD相连,第二电极d2与驱动晶体管DTFT的栅极相连,补偿电容03的第一电极d3与驱动晶体管DTFT的栅极相连,第二电极d4与电源电压信号线PVDD连接,因而,补偿电容03与存储电容02起到相同的作用,都是用于存储驱动晶体管DTFT的栅极电压。

[0090] 图7为图3中区域C1内任一像素的局部结构示意图,由于第一扫描信号线S1、第二扫描信号线S2、发光控制线EMIT和存储电容02的第二电极d2之间没有交叠区域,因此可以设置于同一第一金属层。存储电容02的第一电极d1和参考信号线VREF之间没有交叠区域,因此可以将二者设置于同一第二金属层。数据信号线DATA和电源电压信号线PVDD之间没有交叠区域,因此,可以将二者设置于同一第三金属层。图7中,将位于同一膜层的部件采用相同的填充图案。在本发明实施例中,补偿电容03的第一电极d3与驱动晶体管DTFT的有源层(poIy)同层设置,在实际应用中,可以将对应于补偿电容03的位置处的poIy层进行局部导电化,使该位置的poIy层可以作为电极使用。补偿电容03的第二电极d4可以与参考信号线VREF同层设置,也可以与有机发光二极管的阳极(图7中未示出)同层设置,在具体实施时,也可以将补偿电容的第二电极设置为与其他金属层同层设置,或者单独设置一层金属层,此处不做限定。由于补偿电容03的第二电极d4与电源电压信号线PVDD异层设置,二者通过绝缘层进行隔离,第二电极d4可以通过贯穿该绝缘层的过孔与电源电压信号线实现电连接。图7中为了清楚的示意补偿电容03的结构,将第二电极d4的面积设置为小于第一电极d3的面积,在实际应用中,也可以将第一电极d3和第二电极d4的面积设置为相同,此处不做限定。

[0091] 同样参照图6,像素还可以包括:第一开关晶体管M1、初始化晶体管M2、第二开关晶

极管M3、补偿晶体管M4、发光控制晶体管M5以及阳极复位晶体管M6等器件。应该说明的是，图6所示的像素的具体电路结构仅是示意性说明，像素的具体电路结构还可以采用其他连接方式，在此不做限定。由于在第一方面中已经详细说明了图6中各器件的连接关系和作用，此处不再重复说明。

[0092] 在实际应用中，本发明实施例提供的上述第一方面和第二方面中的有机发光显示面板中，上述显示面板优选为包括异型区域，第一显示区域为在列方向上与异型区域相邻的区域，第三显示区域为在行方向上与异型区域相邻的区域，异型区域可以包括多种实现方式，以下结合附图进行详细说明。

[0093] 在具体实施时，为了增加显示面板的附加功能，可以在异型区域N设置摄像头、听筒、光线传感器、距离传感器、虹膜识别传感器以及指纹识别传感器中之一或组合等。

[0094] 如图2a和图2b所示，异型区域N可以位于显示面板的顶端，优选为位于显示面板顶端的中间位置处，参照图2a，第二显示区域A2被异型区域N隔开，即第二显示区域A2的一部分位于异型区域N的左侧，另一部分位于异型区域N的右侧，第一显示区域A1位于第二显示区域A2的两部分之间，且与异型区域N在列方向上相邻。如图2b所示，第三显示区域B1被异型区域N隔开，即第三显示区域B3的一部分位于异型区域N的左侧，另一部分位于异型区域N的右侧，第四显示区域B2在列方向上与第三显示区域B1及异型区域N均相邻。如图10a和图10b所示，异型区域N也可以位于显示面板的底端，异型区域N位于底端的情况与位于顶端的情况类似，此处不再赘述。

[0095] 如图11a和图11b所示，异型区域N也可以位于显示区域中间，可以位于显示面板的正中间，也可以位于显示面板靠上、靠下、靠左或靠右的位置处，此处不对异型区域的具体位置进行限定。如图11a所示，第一显示区域A1被异型区域N隔开，分为上下两部分，第二显示区域A2被第一显示区域A1和异型区域N隔开，分为左右两部分。如图11b所示，第三显示区域B1被异型区域N隔开，分为左右两部分，第四显示区域B2被第三显示区域B1和异型区域N隔开，分为上下两部分。

[0096] 异型区域N也可以位于显示面板的顶角位置，如图12a和图12b所示，当异型区域N位于显示面板的左上角时，如图12a所示，第一显示区域A1为异型区域N在列方向上相邻的区域，第二显示区域A2位于第一显示区域A1和异型区域N的右侧，如图12b所示，第三显示区域B1为异型区域N在行方向上相邻的区域，第四显示区域B2位于第三显示区域B1和异型区域N的下侧。可见，异型区域N位于显示面板顶角位置处，各显示区域不会被分隔开，都是完整的显示区域，有利于像素的布图设计和驱动各像素进行显示。图12a和图12b以异型区域N位于显示面板的左上角为例进行示意，在具体实施时，异型区域N也可以位于显示面板的右上角、左下角或右下角，此处不再赘述。

[0097] 应该说明的是，本发明实施例中的附图中均以异性区域N为矩形为例进行示意，在具体实施时，异型区域N也可以具有其他的形状，例如圆角矩形，椭圆形，三角形等，此处不对异型区域N的形状进行限定。

[0098] 此外，如图13a和图13b所示，本发明实施例提供的上述有机发光显示面板中，也可以不存在异型区域，可以将显示面板的一侧的边缘处的至少一个角设置为圆角，图13a和图13b以显示面板靠上侧的两个角设置为圆角为例进行示意，在具体实施时，可以根据实际需要来确定显示面板中圆角的数量，此处不做限定。如图13a所示，由于靠上的两个角设置为

圆角,使得左侧和右侧的区域内一行像素中的像素数量减少,即第一显示区域A1位于第二显示区域A2的两侧,如图13b所示,由于靠上的两个角设置为圆角,使得靠上的区域内一行像素的像素数量减少,即第三显示区域B1位于显示面板靠上的位置,第三显示区域B1与第四显示区域B2在列方向上相邻。

[0099] 应该说明的是,在本发明实施例的附图中,均以显示面板的显示区域中包括有限个数的像素为例进行示意,并不是对比显示区域包括的像素个数进行限定,在实际应用中,可以根据实际需要来设计显示区域中的像素个数。

[0100] 第三方面,本发明实施例还提供了一种显示装置,包括:第一方面和第二方面提供的上述有机发光显示面板。该显示装置可以为手机、平板电脑、笔记本、智能手表、智能手环、VR/AR眼镜等移动设备。如图14所示,为本发明实施例提供的上述显示装置为手机时的俯视图,其中,显示屏可采用上述任一有机发光显示面板的结构,在此不做限定。由于该实施例提供的显示装置包含了上述实施例中描述的有机发光显示面板,因此,也相应地具有上述有机发光显示面板的相关优势,该显示装置的实施可以参见上述有机发光显示面板的实施例,重复之处不再赘述。

[0101] 本发明实施例提供的有机发光显示面板及显示装置,通过在第一显示区域的至少部分区域内,设置分别与各像素一一对应的补偿电容,减小了第一显示区域与第二显示区域中一行像素中的存储电容的总和之间的差异,提高了显示面板的显示均一性。或者,通过在第三显示区域的至少部分区域内,设置分别与各像素一一对应的补偿电容,减小了第三显示区域与第四显示区域中一行像素中的存储电容的总和之间的差异,提高了显示面板的显示均一性。

[0102] 显然,本领域的技术人员可以对本发明进行各种改动和变型而不脱离本发明的精神和范围。这样,倘若本发明的这些修改和变型属于本发明权利要求及其等同技术的范围之内,则本发明也意图包含这些改动和变型在内。

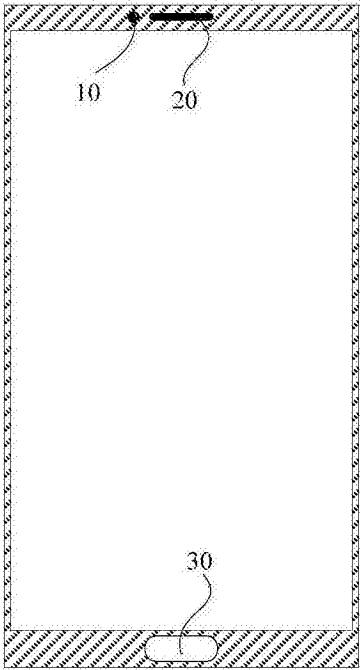


图1

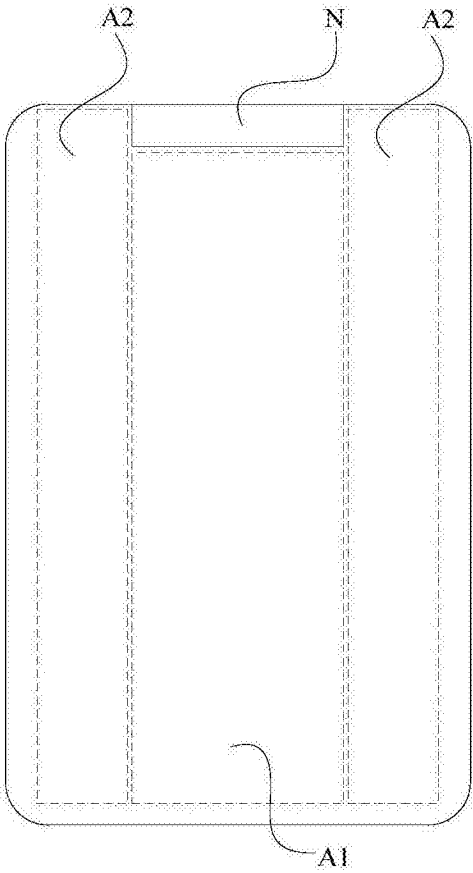


图2a

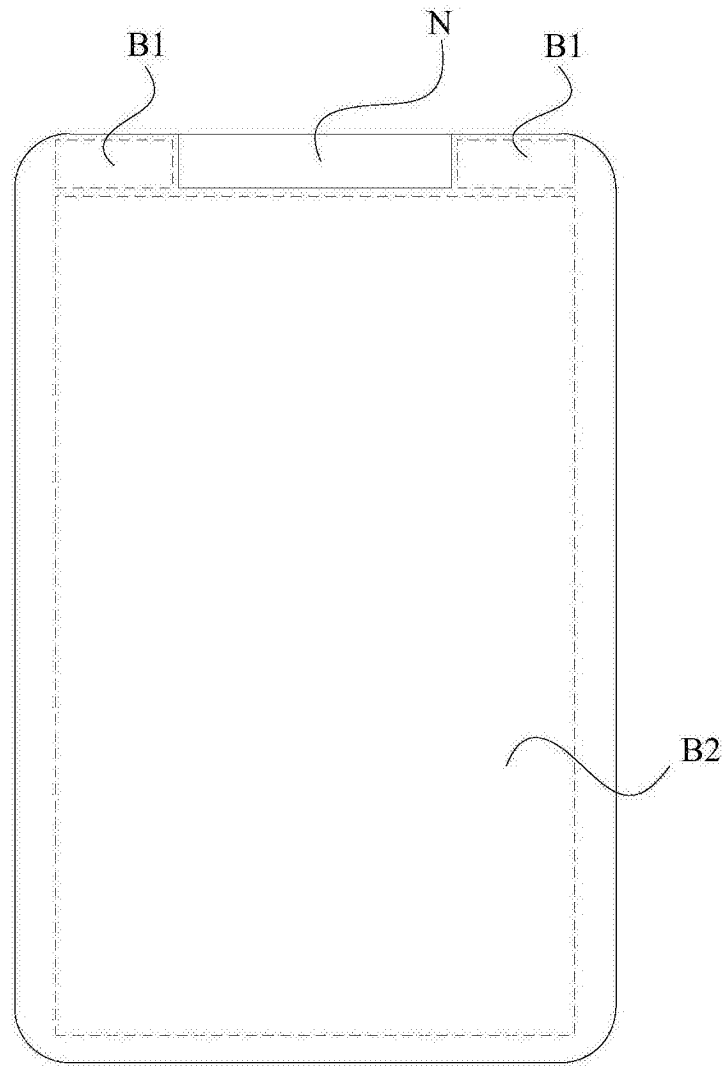


图2b

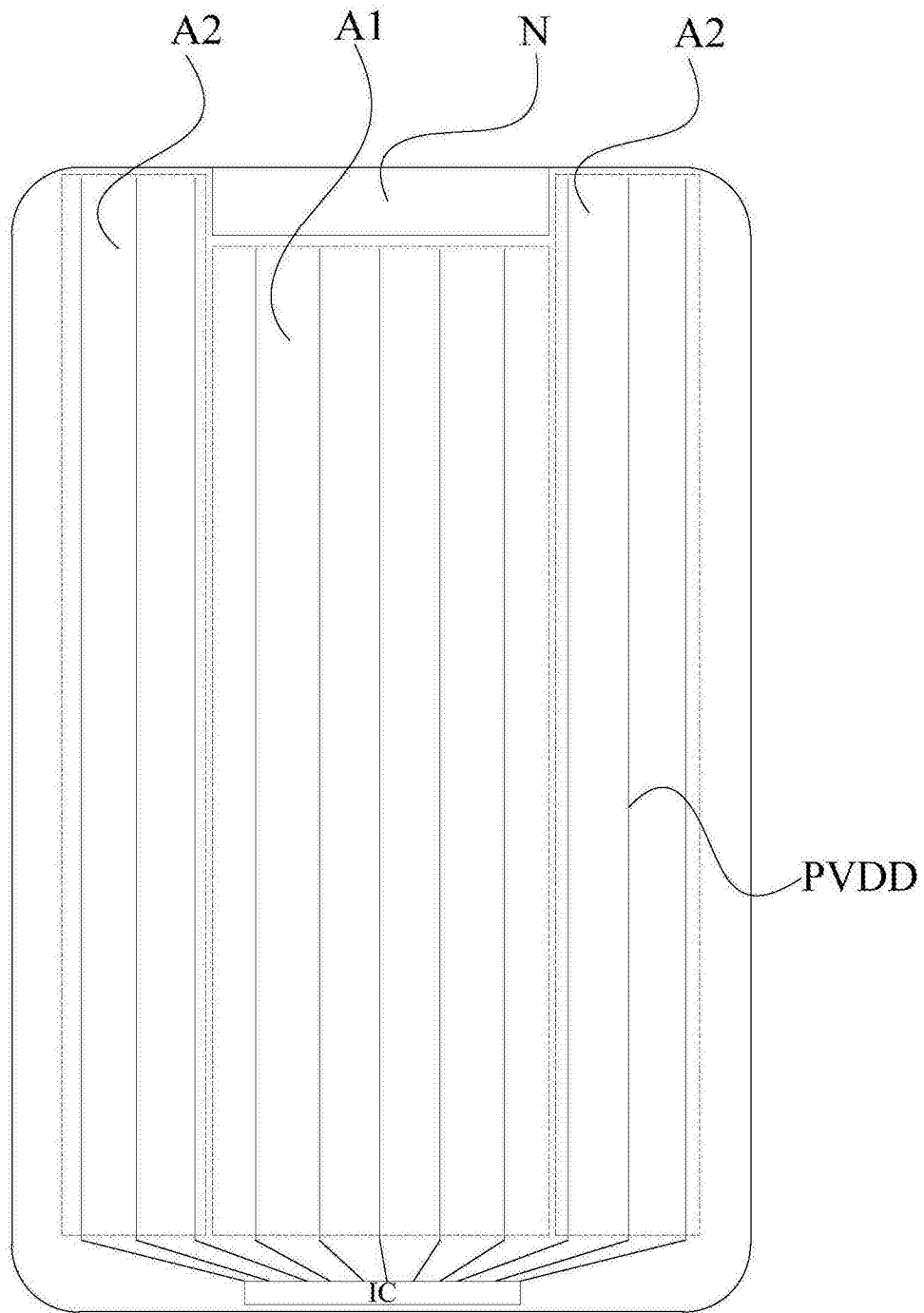


图2c

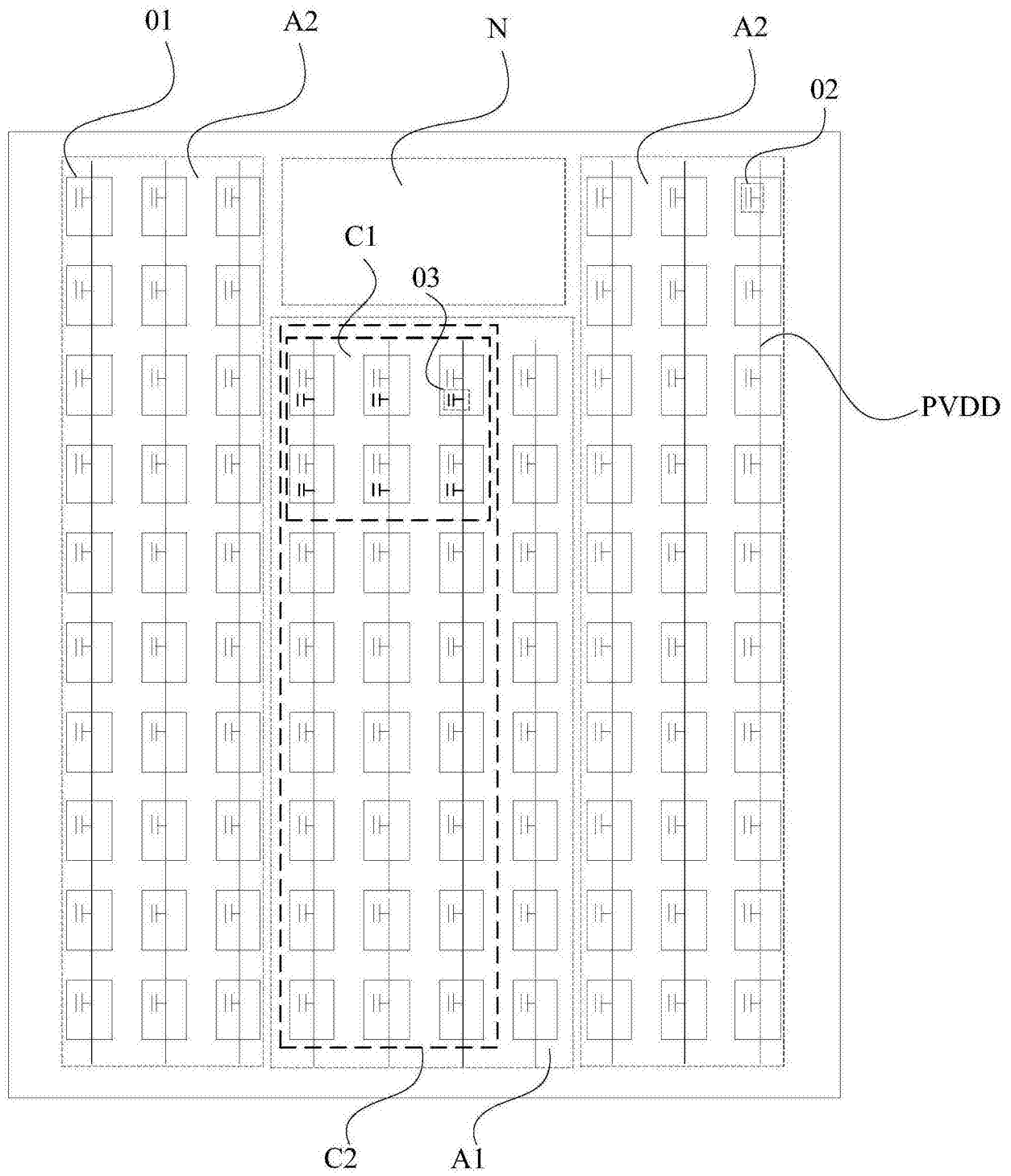


图3

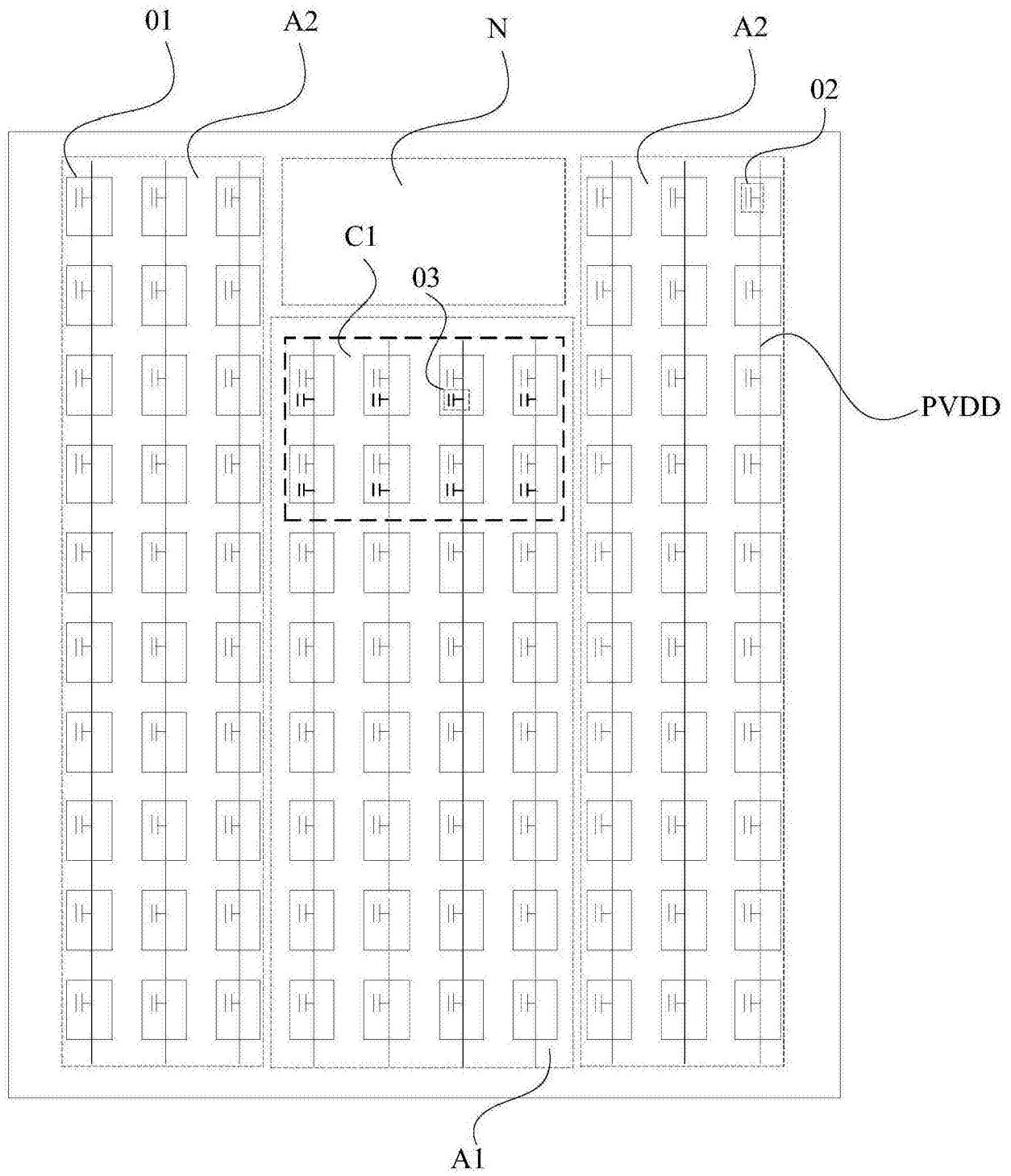


图4

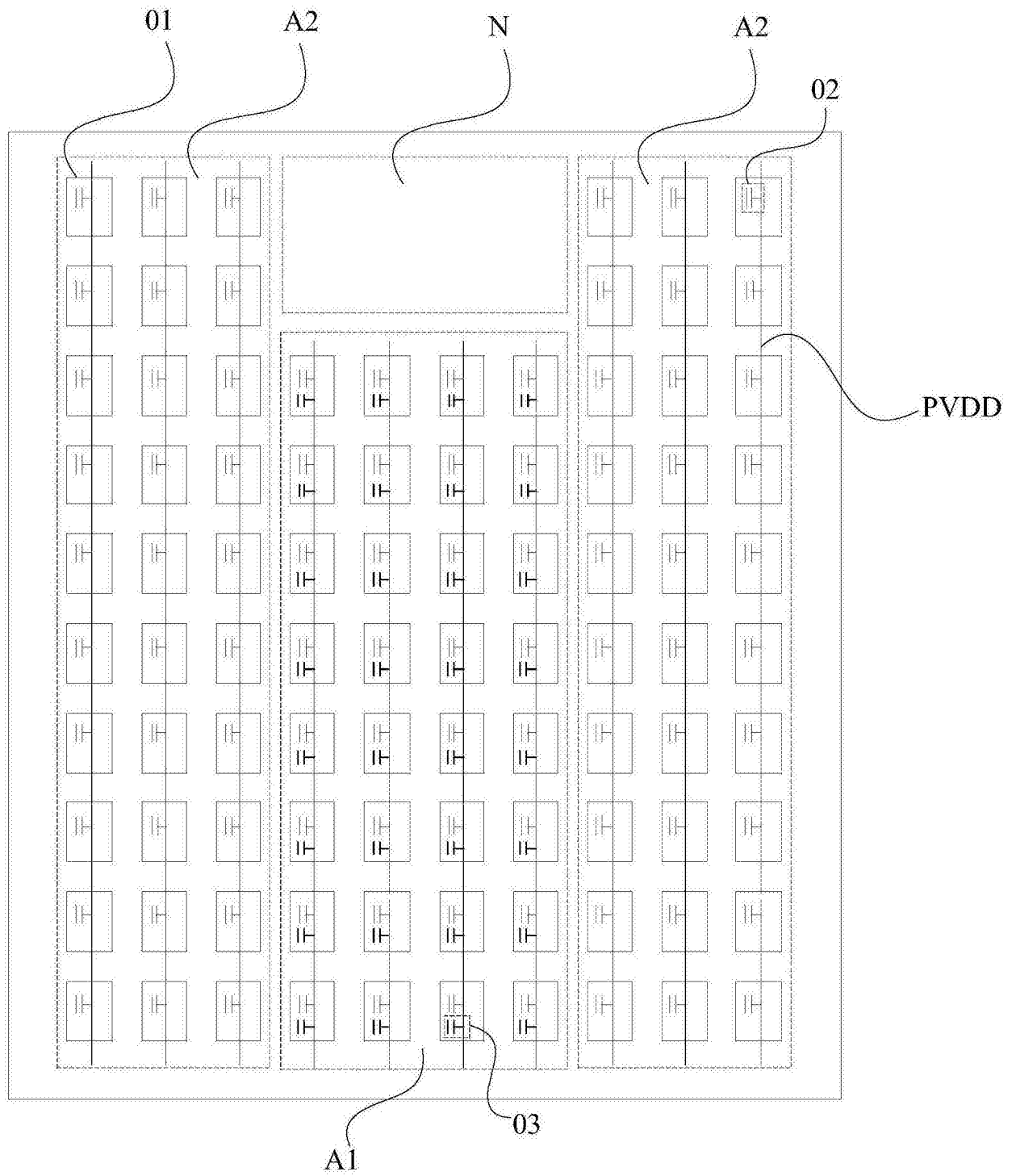


图5

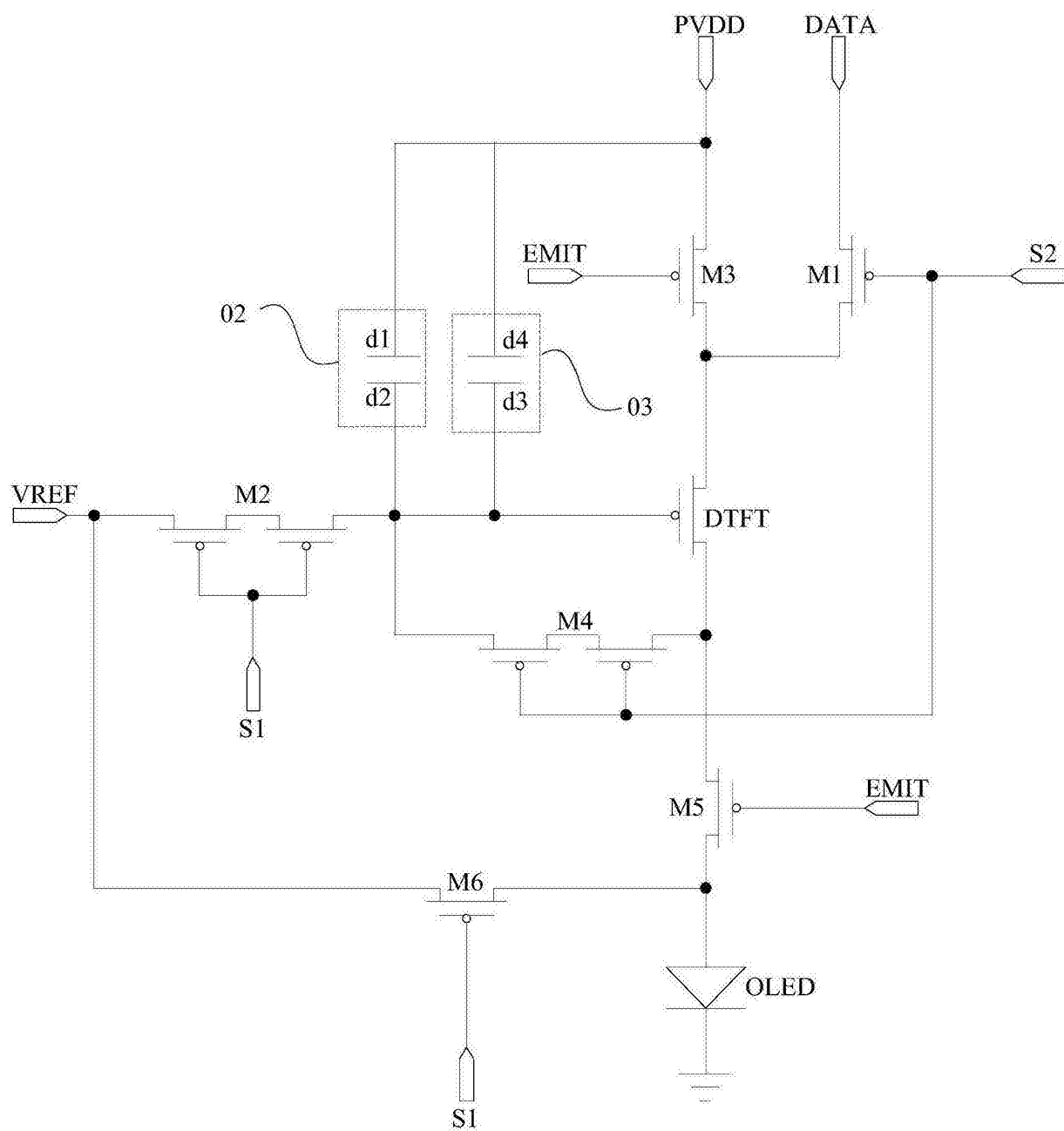


图6

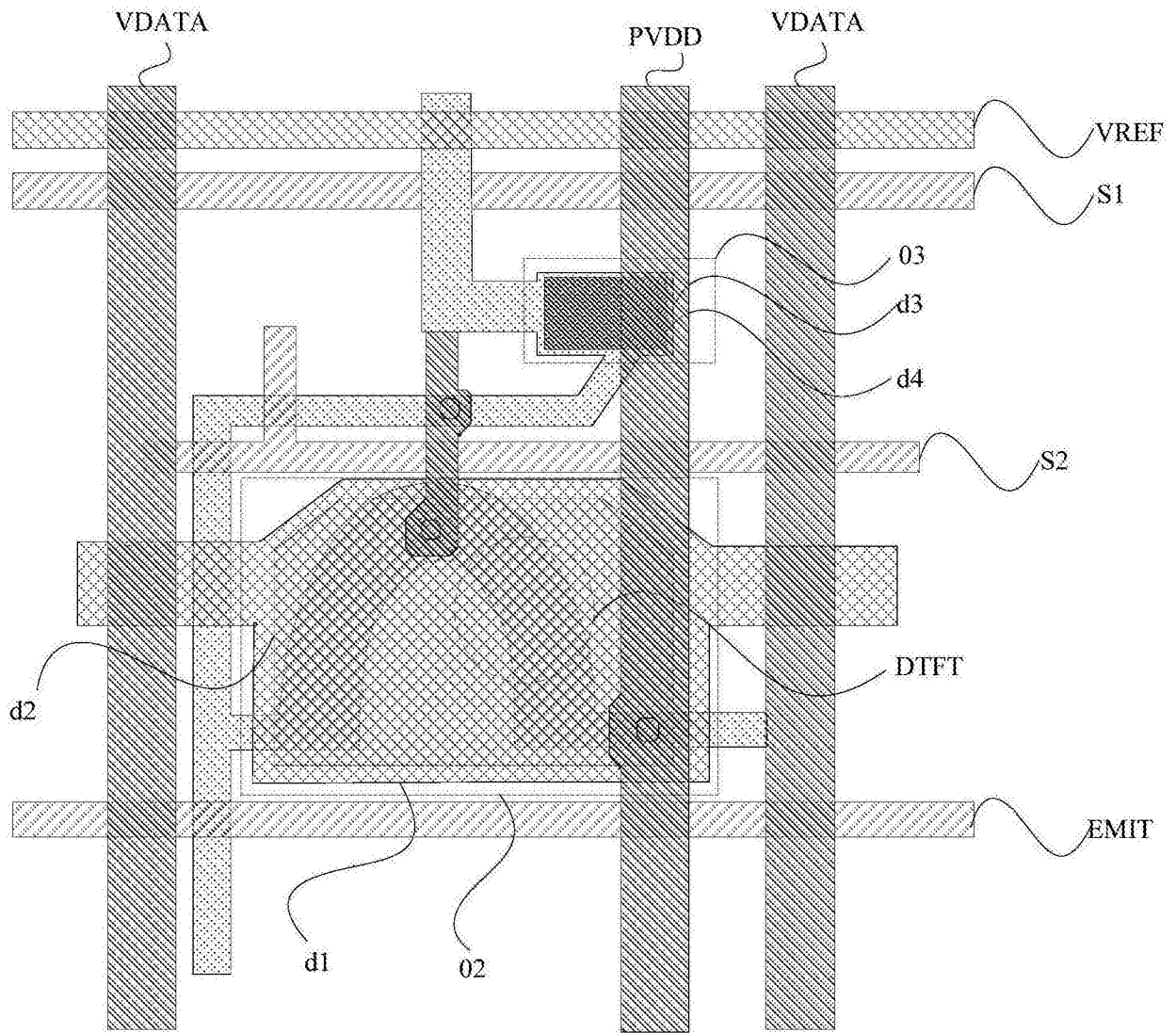


图7

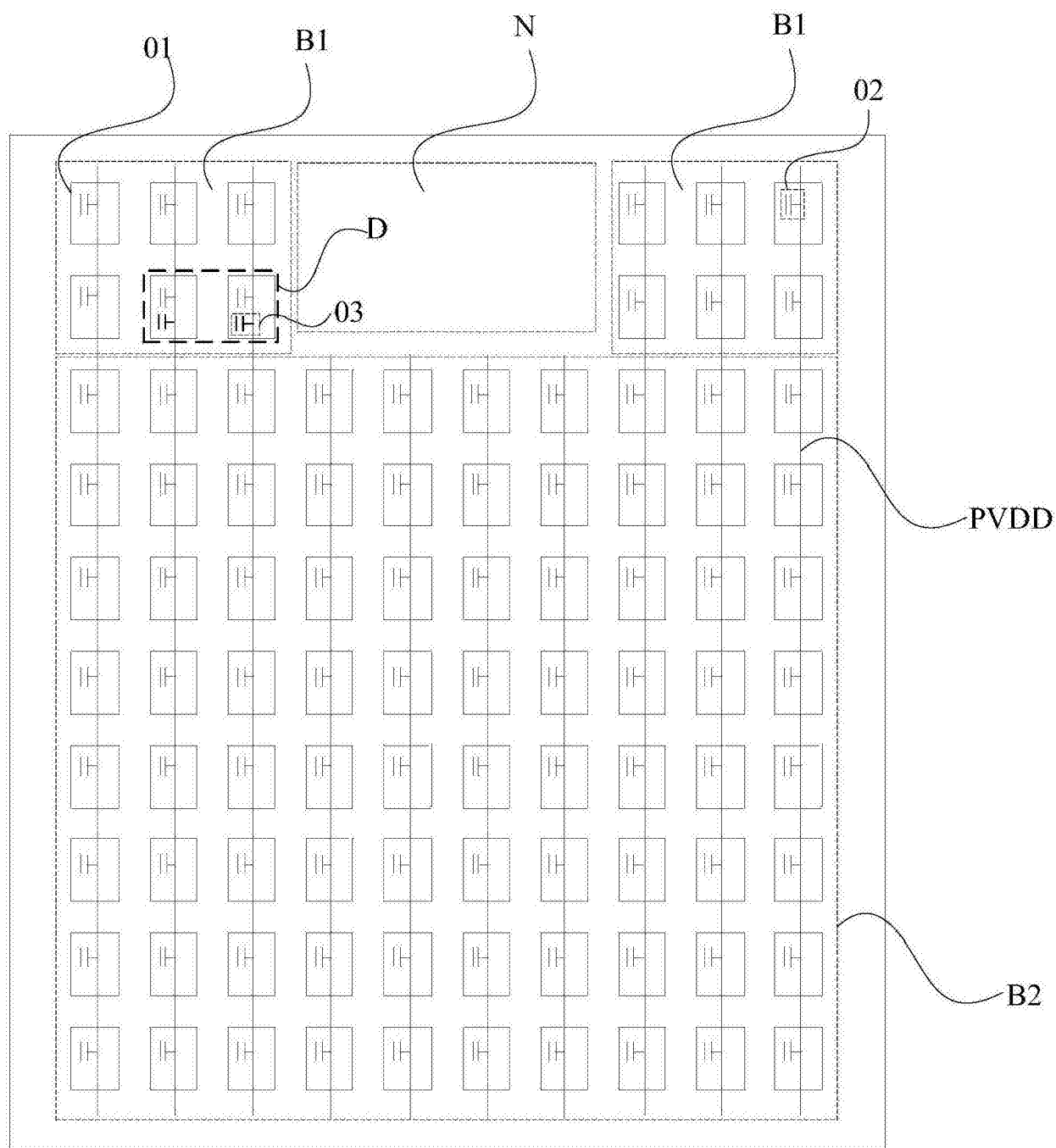


图8

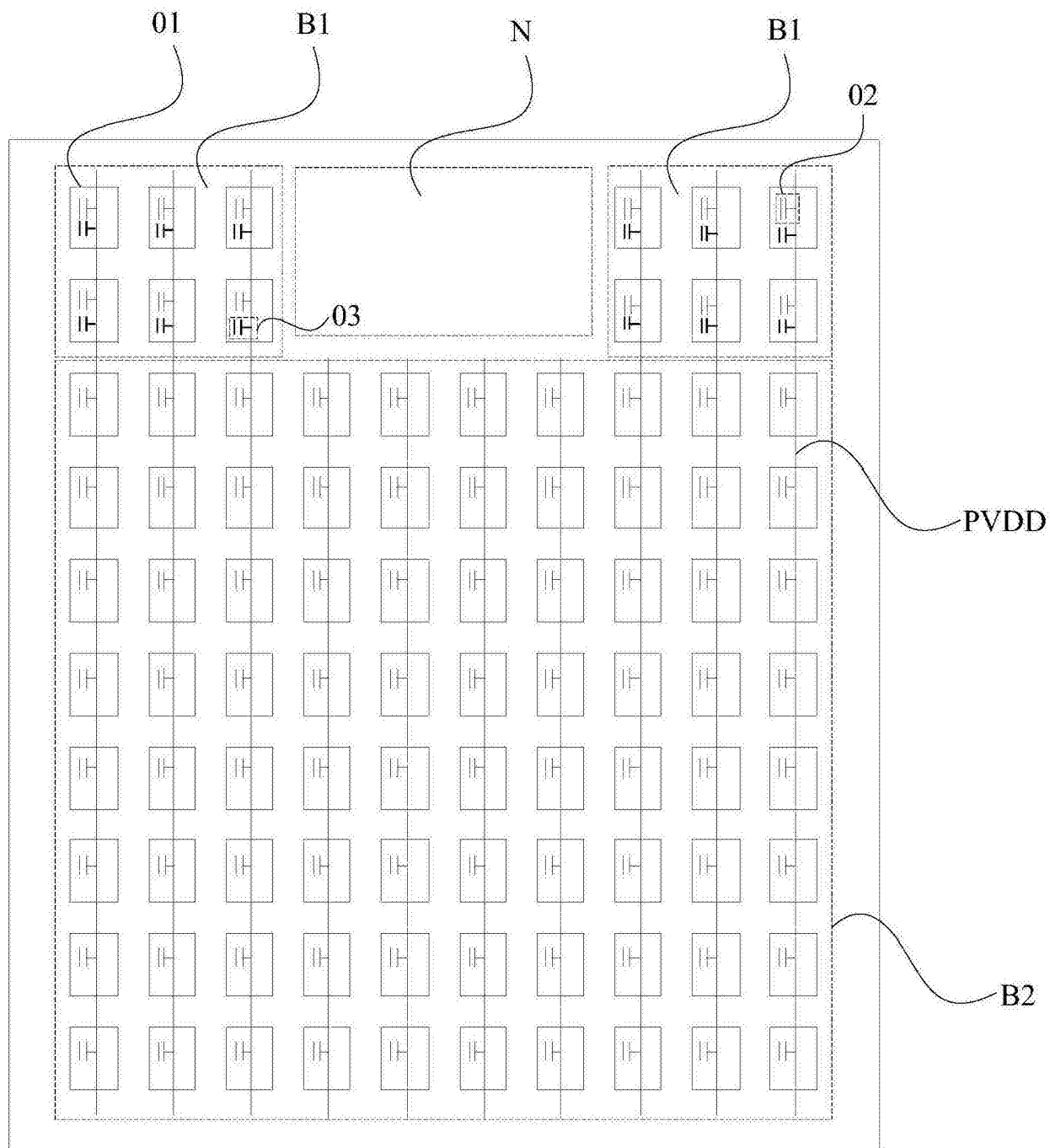


图9

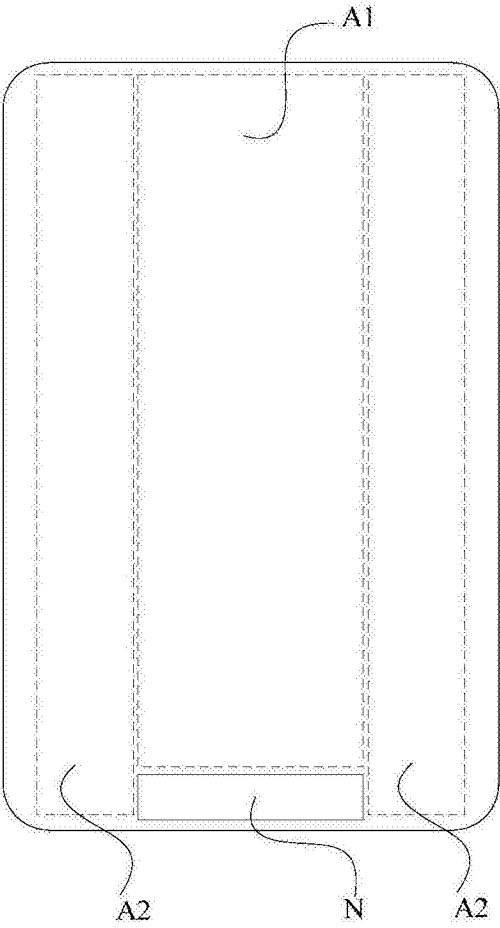


图10a

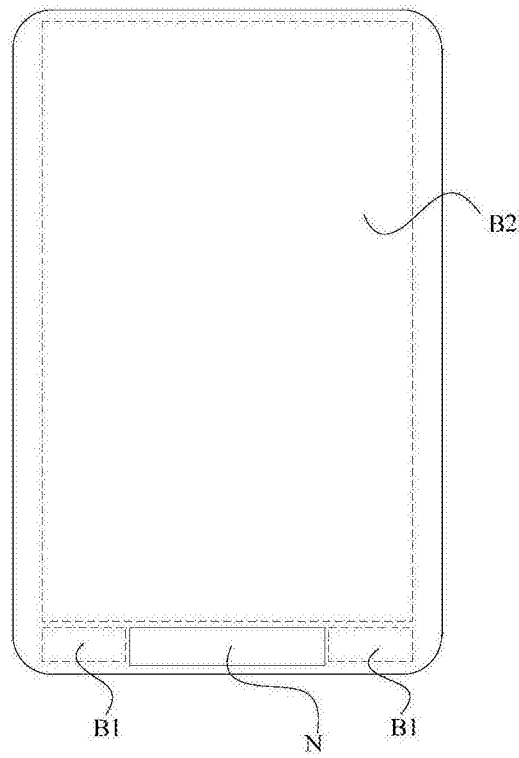


图10b

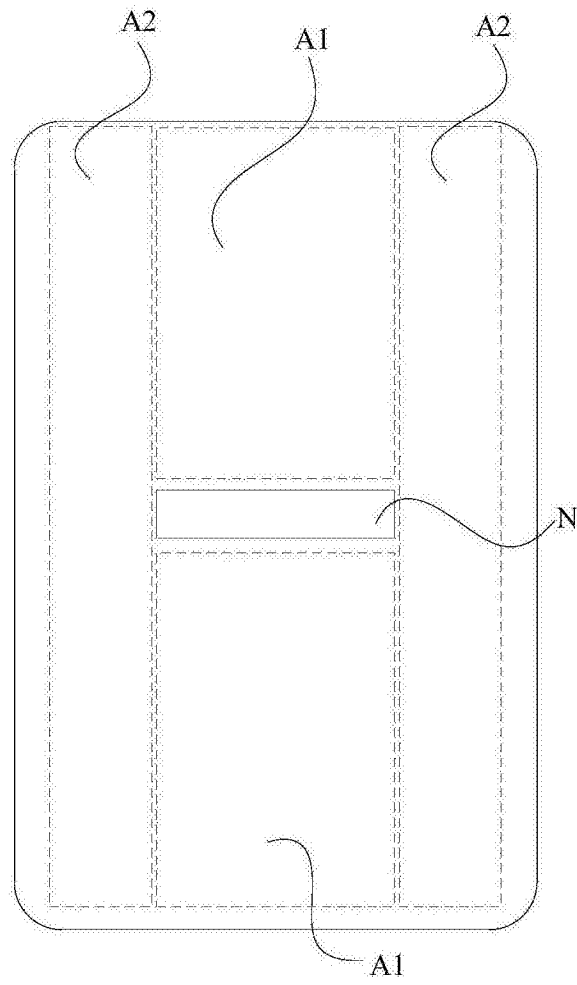


图11a

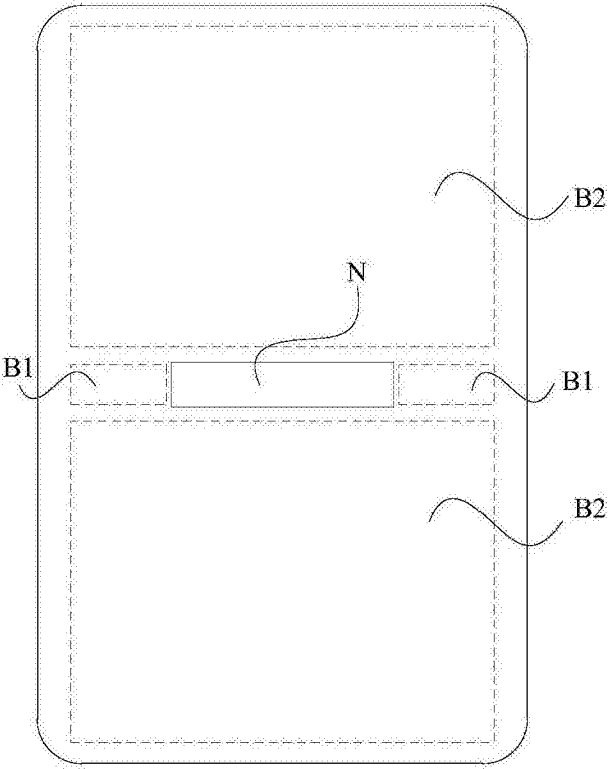


图11b

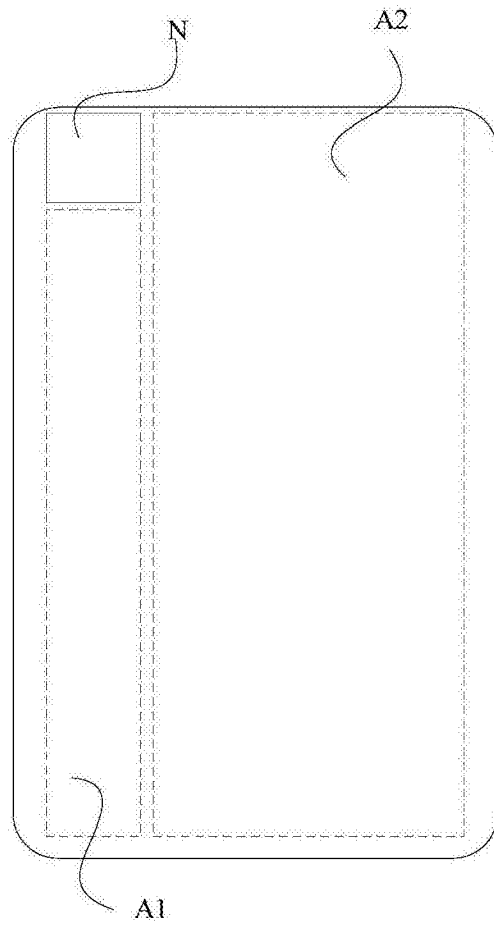


图12a

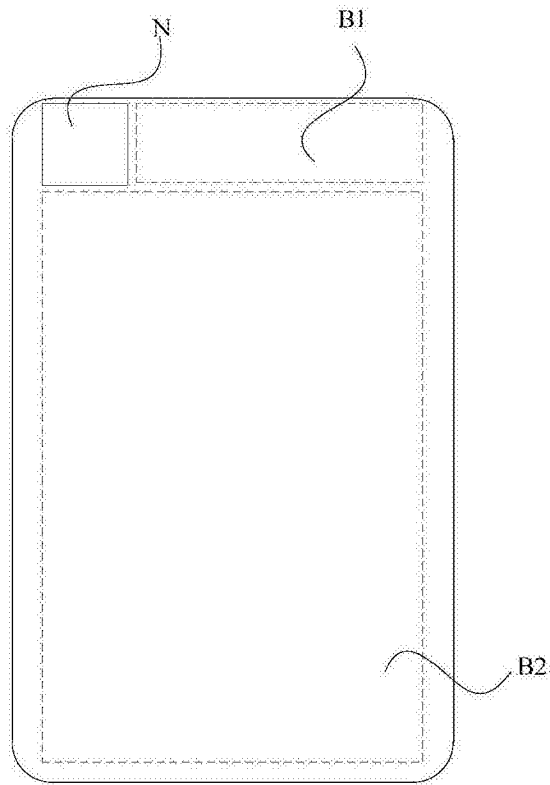


图12b

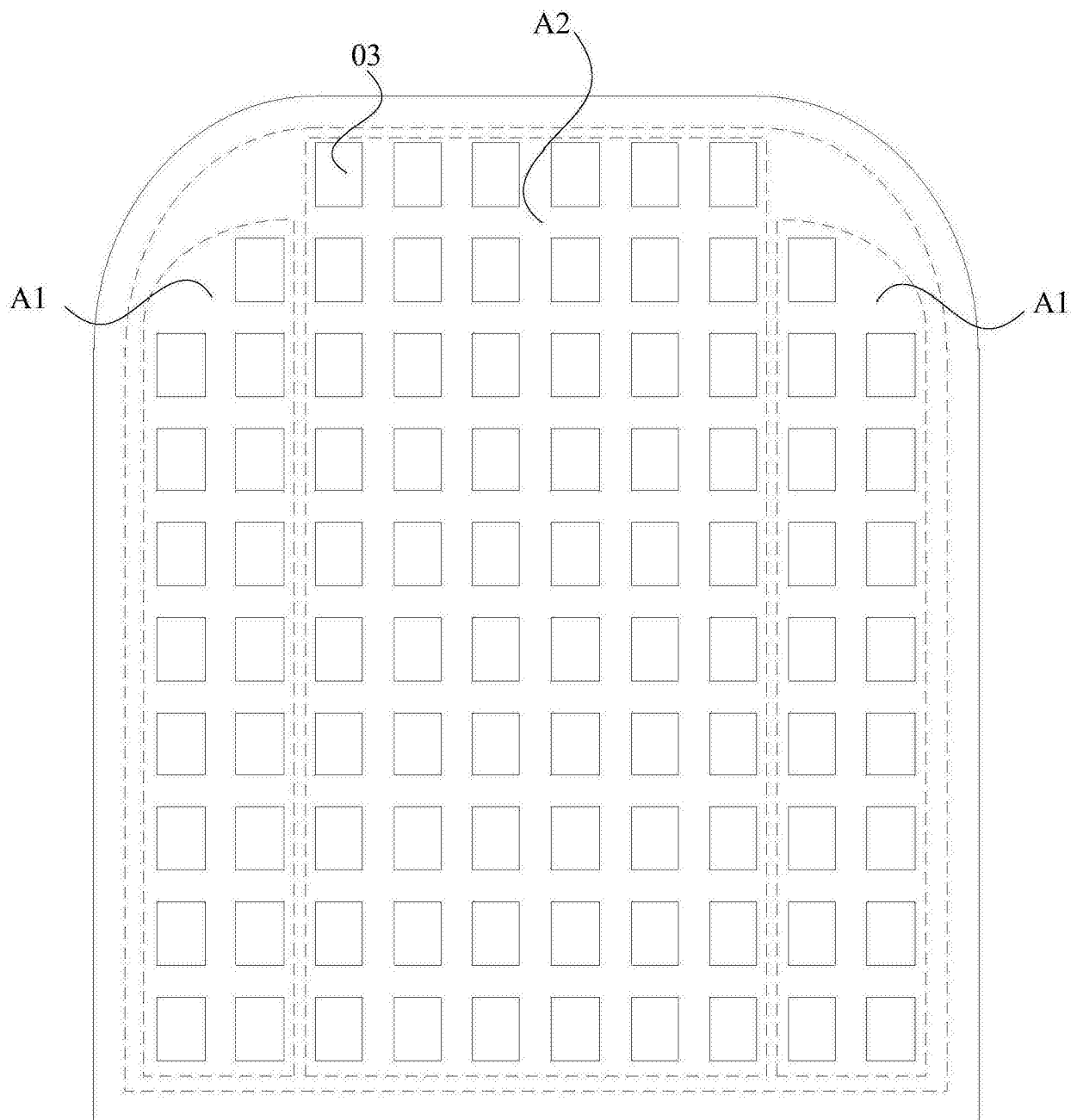


图13a

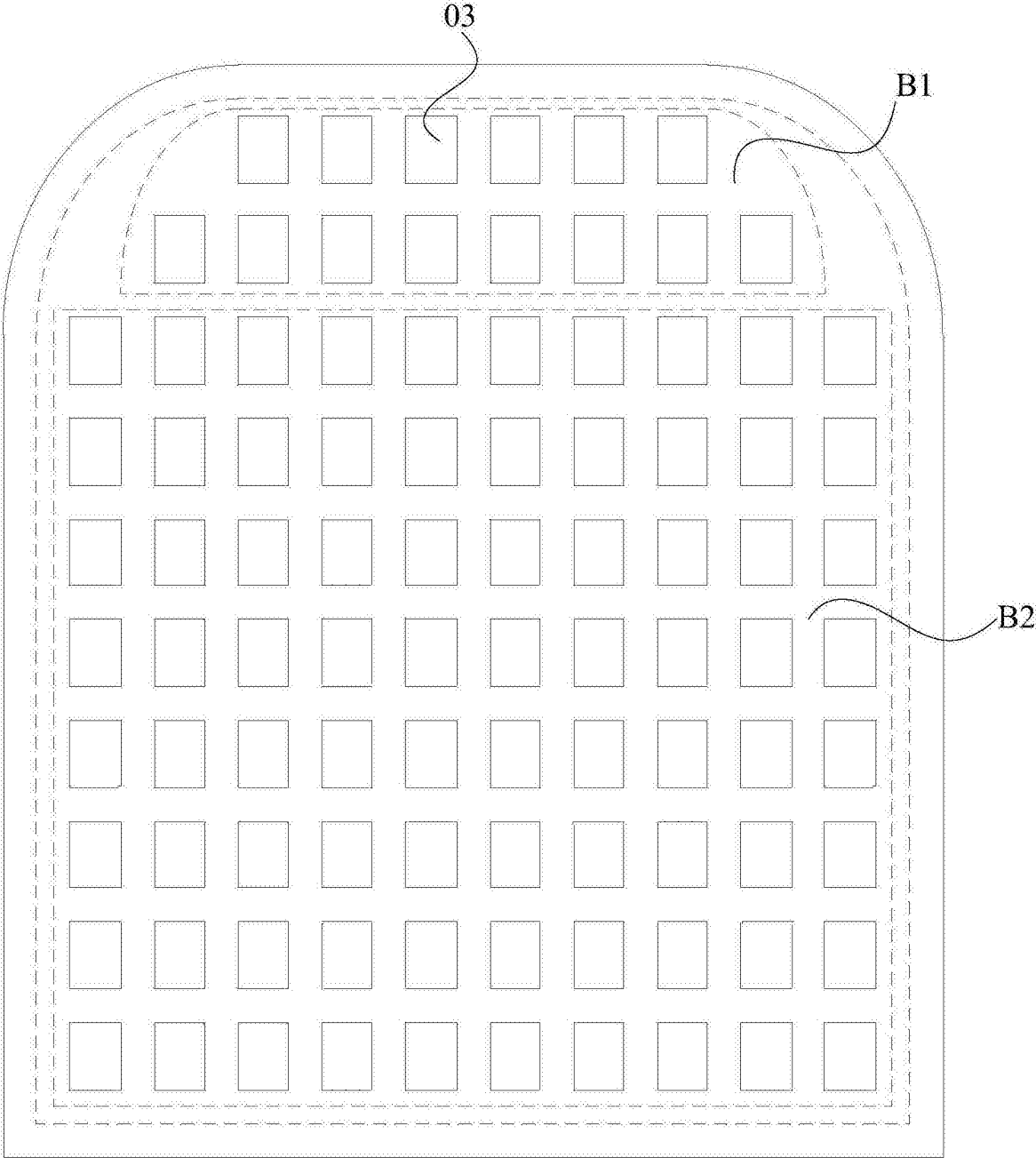


图13b

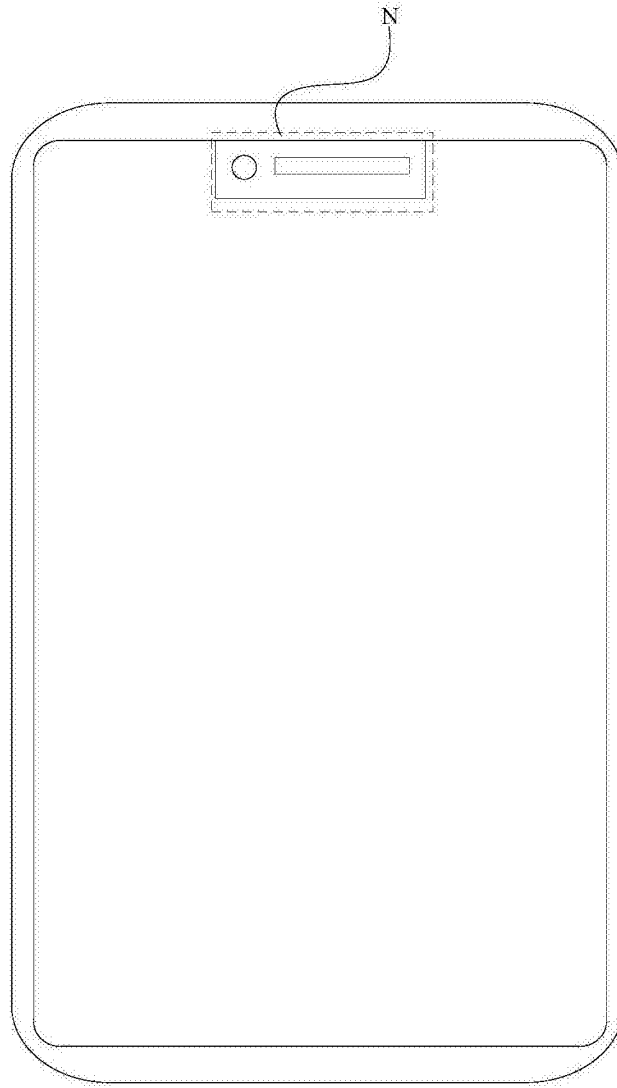


图14

专利名称(译)	一种有机发光显示面板及显示装置		
公开(公告)号	CN107994060A	公开(公告)日	2018-05-04
申请号	CN201711216259.X	申请日	2017-11-28
[标]申请(专利权)人(译)	武汉天马微电子有限公司		
申请(专利权)人(译)	武汉天马微电子有限公司		
当前申请(专利权)人(译)	武汉天马微电子有限公司		
[标]发明人	李波		
发明人	李波		
IPC分类号	H01L27/32 G09G3/3225		
CPC分类号	G09G3/3225 H01L27/3246 H01L27/3248 H01L27/3265 H01L27/3276		
代理人(译)	黄志华		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种有机发光显示面板及显示装置，该显示面板的显示区域分为第一显示区域和第二显示区域，第一显示区域内的一列像素的像素数量小于第二显示区域内一列像素的像素数量；在显示区域中，设有分别与各像素一一对应且与电源电压信号线连接的存储电容；在第一显示区域的至少部分区域内，还设有分别与各像素一一对应且与电源电压信号线连接的补偿电容；在第一显示区域的至少部分区域内，任一个像素对应的存储电容与补偿电容的电容值之和，大于第二显示区域中任一像素对应的存储电容的电容值。通过在第一显示区域的至少部分区域内，设置分别与各像素一一对应的补偿电容，提高了显示面板的显示均匀性。

