



(12)发明专利申请

(10)申请公布号 CN 106847184 A

(43)申请公布日 2017.06.13

(21)申请号 201610875930.0

(22)申请日 2016.09.30

(30)优先权数据

10-2015-0138255 2015.09.30 KR

(71)申请人 乐金显示有限公司

地址 韩国首尔

(72)发明人 朴泳柱 尹盛煜

(74)专利代理机构 北京律诚同业知识产权代理有限公司 11006

代理人 徐金国 谢雪闽

(51)Int.Cl.

G09G 3/3233(2016.01)

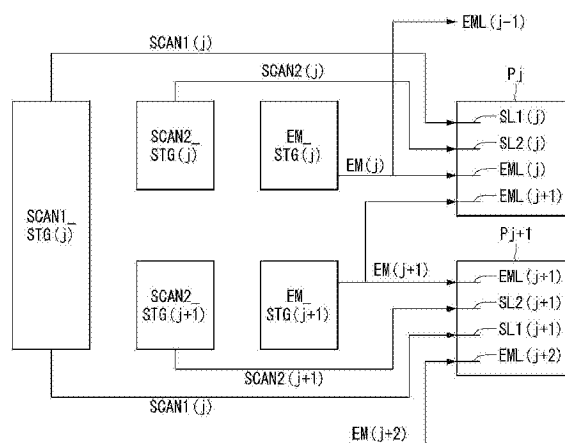
权利要求书3页 说明书7页 附图10页

(54)发明名称

有机发光二极管显示器

(57)摘要

公开了一种有机发光二极管(OLED)显示器,包括像素和用于驱动布置在像素中的晶体管的移位寄存器。所述移位寄存器给沿两个相邻的水平线布置的像素同时施加第一扫描信号。第二扫描信号级给沿两个相邻的水平线布置的像素按顺序施加第二扫描信号。发光控制信号级产生要被施加至第四晶体管和第五晶体管的发光控制信号。



1. 一种有机发光二极管 (OLED) 显示器, 包括:

像素; 和

移位寄存器, 所述移位寄存器用于驱动布置在所述像素中的晶体管,

其中每个像素包括:

驱动晶体管, 所述驱动晶体管包括连接至节点A的栅极电极、连接至节点B的漏极电极、以及连接至节点C的源极电极, 并且所述驱动晶体管用于控制提供至有机发光二极管的驱动电流, 所述有机发光二极管连接至节点D;

第一晶体管, 所述第一晶体管连接在所述节点A与所述节点B之间, 并且包括接收第一扫描信号的栅极电极;

第二晶体管, 所述第二晶体管连接在所述节点D与初始化电压输入端子之间, 并且包括接收所述第一扫描信号的栅极电极;

第三晶体管, 所述第三晶体管连接在数据线与所述节点C之间, 并且包括接收第二扫描信号的栅极电极;

第四晶体管, 所述第四晶体管连接在所述节点B与高电位电压的输入端子之间; 和

第五晶体管, 所述第五晶体管连接在所述节点C与所述节点D之间, 并且

其中所述移位寄存器包括:

第一扫描信号级, 所述第一扫描信号级用于同时将所述第一扫描信号施加至沿两个相邻的水平线布置的像素;

第二扫描信号级, 所述第二扫描信号级用于按顺序将所述第二扫描信号施加至沿所述两个相邻的水平线布置的像素; 和

发光控制信号级, 所述发光控制信号级用于产生要被施加至所述第四晶体管和所述第五晶体管的发光控制信号。

2. 根据权利要求1所述的有机发光二极管显示器, 其中在一个帧周期中的初始化周期中, 所述第一晶体管和所述第二晶体管响应于所述第一扫描信号, 将所述节点A初始化为高电位电压, 并且将所述节点D初始化为初始化电压。

3. 根据权利要求2所述的有机发光二极管显示器, 其中在所述初始化周期中, 所述第一晶体管和所述第二晶体管响应于所述第一扫描信号导通, 并且所述第四晶体管响应于所述发光控制信号导通, 以将所述节点A初始化为高电位电压, 并且将所述节点D初始化为初始化电压。

4. 根据权利要求2所述的有机发光二极管显示器, 其中在所述帧周期中的紧随所述初始化周期之后的采样周期中, 所述第一晶体管响应于所述第一扫描信号导通, 并且所述第三晶体管响应于所述第二扫描信号导通, 以使得所述驱动晶体管的漏极和源极被短路, 从而使得所述驱动晶体管成为二极管连接的。

5. 根据权利要求1所述的有机发光二极管显示器, 其中所述移位寄存器用于驱动沿彼此相邻的第j水平线和第(j+1)水平线布置的像素, 所述移位寄存器包括:

第j个第一扫描信号级, 所述第j个第一扫描信号级用于将第j个第一扫描信号施加至沿第j水平线和第(j+1)水平线布置的像素中的第一晶体管和第二晶体管, j表示自然数;

第j个第二扫描信号级, 所述第j个第二扫描信号级用于将第j个第二扫描信号施加至沿第j水平线布置的像素中的第三晶体管;

第j个发光控制信号级,所述第j个发光控制信号级用于将第j个发光控制信号施加至沿第j水平线布置的像素中的第五晶体管以及沿第(j-1)水平线布置的像素中的第四晶体管;和

第(j+1)个发光控制信号级,所述第(j+1)个发光控制信号级用于将第(j+1)个发光控制信号施加至沿第j水平线布置的像素中的所述第四晶体管和沿第(j+1)水平线布置的像素中的第五晶体管。

6.根据权利要求5所述的有机发光二极管显示器,其中在沿第j水平线布置的像素的初始化周期和采样周期中以及沿第(j+1)水平线布置像素的初始化周期和采样周期中,所述第j个第一扫描信号级输出用于导通所述第一晶体管和所述第二晶体管的第j个第一扫描信号。

7.根据权利要求5所述的有机发光二极管显示器,其中在沿第j水平线布置的像素的采样周期中,所述第j个第二扫描信号级输出用于导通所述第三晶体管的第j个第二扫描信号。

8.根据权利要求5所述的有机发光二极管显示器,其中在沿第j水平线布置的像素的初始化周期和采样周期中,所述第j个发光控制信号级输出用于截止所述第五晶体管的第j个发光控制信号。

9.根据权利要求1所述的有机发光二极管显示器,其中所述移位寄存器用于驱动沿彼此相邻的第j水平线和第(j+1)水平线布置的像素,所述移位寄存器包括:

第j个第一扫描信号级,所述第j个第一扫描信号级用于将第j个第一扫描信号施加至沿第j水平线和第(j+1)水平线布置的像素中的所述第一晶体管和所述第二晶体管,j表示自然数;

第j个第二扫描信号级,所述第j个第二扫描信号级用于将第j个第二扫描信号施加至沿第j水平线布置的像素中的第三晶体管;

第(j+1)个第二扫描信号级,所述第(j+1)个第二扫描信号级用于将第(j+1)个第二扫描信号施加至沿第(j+1)水平线布置的像素中的第三晶体管;

第j个第一发光控制信号级,所述第j个第一发光控制信号级用于将第j个第一发光控制信号施加至沿第j水平线布置的像素中的第五晶体管;

第j个第二发光控制信号级,所述第j个第二发光控制信号级用于将第j个第二发光控制信号施加至沿第j水平线布置的像素中的第四晶体管;

第(j+1)个第一发光控制信号级,所述第(j+1)个第一发光控制信号级用于将第(j+1)个第一发光控制信号施加至沿第(j+1)水平线布置的像素中的第五晶体管;和

第(j+1)个第二发光控制信号级,所述第(j+1)个第二发光控制信号级用于将第(j+1)个第二发光控制信号施加至沿第(j+1)水平线布置的像素中的第四晶体管。

10.根据权利要求9所述的有机发光二极管显示器,其中在沿第j水平线布置的像素的初始化周期和采样周期中以及沿第(j+1)水平线布置像素的初始化周期和采样周期中,所述第j个第一扫描信号级输出用于导通所述第一晶体管和所述第二晶体管的第j个第一扫描信号。

11.根据权利要求9所述的有机发光二极管显示器,其中在沿第j水平线布置的像素的初始化周期和采样周期中,所述第j个第一发光控制信号级输出用于截止所述第五晶体管

的第j个第一发光控制信号。

12. 根据权利要求9所述的有机发光二极管显示器, 其中在沿第j水平线布置的像素的采样周期中, 所述第j个第二发光控制信号级输出用于截止所述第四晶体管的所述第j个第二发光控制信号。

有机发光二极管显示器

技术领域

[0001] 本公开内容涉及一种有源矩阵有机发光二极管 (OLED) 显示器。

背景技术

[0002] 因为平板显示器 (FPD) 在实现小型化和轻量化方面很有效,所以FPD广泛用于台式显示器、便携式电脑、个人数字助理 (PDA) 和任何其他移动电脑或移动电话终端。FPD包括液晶显示器 (LCD)、等离子显示面板 (PDP)、场发射显示器 (FED) 和有机发光二极管 (OLED) 显示器。

[0003] OLED显示器具有快速响应速度和宽视角,并且能够以较高的发光效率产生亮度。自发光的OLED采用图1中所示的结构。OLED包括阳极电极、阴极电极、以及形成在阳极电极与阴极电极之间的有机化合物层。有机化合物层包括空穴注入层 (HIL)、空穴传输层 (HTL)、发光层 (EML)、电子传输层 (ETL) 和电子注入层 (EIL)。一旦驱动电压施加至阳极电极和阴极电极,穿过HTL的空穴和穿过ETL的电子就移动至EML,由此形成激子。结果,EML产生可见光。

[0004] 一般来说,OLED显示器使用由扫描信号导通的扫描晶体管给驱动晶体管的栅极电极施加数据电压,并且使用驱动晶体管提供的数据电压而使得OLED能够发光。此外,OLED显示器还使用发光控制信号执行驱动晶体管和高电位电压输入端子的切换。

[0005] 产生扫描信号和发光控制信号的驱动电路可以以面板内栅极 (Gate In Panel, GIP) 方法形成在显示面板的边框区域中。近来,已研究了用于减小边框区域的方法,以满足用户的需求。然而,由于GIP电路,很难减小边框区域的尺寸。

发明内容

[0006] 根据本公开内容的有机发光二极管 (OLED) 显示器包括像素和用于驱动布置在像素中的晶体管的移位寄存器。所述移位寄存器用于同时将第一扫描信号施加至沿两个相邻的水平线布置的像素。第二扫描信号级用于按顺序将第二扫描信号施加至沿两个相邻的水平线布置的像素。发光控制信号级产生要被施加至第四晶体管和第五晶体管的发光控制信号。

附图说明

[0007] 被包括来给本发明提供进一步理解并结合在本说明书中组成本说明书一部分的附图图解了本发明的实施方式,并与说明书一起用于解释本发明的原理。在附图中:

[0008] 图1是图解有机发光二极管 (OLED) 如何发光的原理的示意图;

[0009] 图2是图解根据本公开内容一实施方式的OLED显示器的示意图;

[0010] 图3是图解根据本公开内容一实施方式的移位寄存器的示意图;

[0011] 图4是图解一对相邻像素的结构示意图;

[0012] 图5是图解施加至图4中所示的像素的数据信号和栅极信号的示意图;

[0013] 图6A、6B和6C是根据本公开内容一实施方式的像素的等效电路;

- [0014] 图7是图解根据本公开内容另一实施方式的像素结构的示图；
[0015] 图8是图解根据本公开内容另一实施方式的移位寄存器的示图；
[0016] 图9是图解施加至图7中所示的像素的数据信号和栅极信号的示图。

具体实施方式

[0017] 下文中,将参照附图详细描述本申请中公开的实施方式,尽管在不同的图中描述,但相同或相似的元件由相同的参考标记表示,并将省略其多余的描述。在本公开内容的实施方式中,像素的晶体管全部由N型晶体管实现。然而,本公开内容的各方面不限于此,晶体管可由P型晶体管实现。

[0018] 图2是图解根据本公开内容一实施方式的有机发光二极管 (OLED) 显示器的示图。

[0019] 参照图2,根据本公开内容一实施方式的OLED显示器包括:以矩阵形式布置有像素P的显示面板100、数据驱动器120、栅极驱动器130和140、以及时序控制器110。

[0020] 显示面板100包括布置有像素P以显示图像的显示部100A、以及布置有移位寄存器140且不显示图像的非显示部100B。

[0021] 显示面板100包括多个像素P,并且基于像素P显示的灰度级来显示图像。像素P沿第一水平线HL1到第n水平线HL(n)布置。

[0022] 每个像素P与沿列线布置的数据线DL相连接,并且与沿水平线HL布置的栅极线GL相连接。如图4中所示,栅极线GL包括第一扫描线SL1、第二扫描线SL2和发光控制信号线EML。此外,每个像素P还包括OLED、驱动晶体管DT、第一到第五晶体管T1到T5、以及存储电容器Cst。晶体管DT和T1到T5的每一个可由包括氧化物半导体层的氧化物薄膜晶体管(TFT)实现。然而,本公开内容的各方面不限于此,晶体管的半导体层可由非晶硅半导体或氧化物半导体形成。

[0023] 参照图2,时序控制器110用于控制数据驱动器120以及栅极驱动驱动器130和140的操作时序。为此,时序控制器110重新排列从外部接收的数字视频数据RGB,以符合显示面板100的分辨率,并将重新排列的数字视频数据RGB提供至数据驱动器120。此外,时序控制器110还基于诸如垂直同步信号Vsync、水平同步信号Hsync、点时钟DCLK和数据使能信号DE之类的时序信号,产生用于控制数据驱动器120的操作时序的数据控制信号DDC和用于控制栅极驱动驱动器130和140的操作时序的栅极控制信号GDC。

[0024] 数据驱动器120用于驱动数据线DL。为此,基于数据控制信号DDC,数据驱动器120将从时序控制器110接收的数字视频数据RGB转换为模拟数据电压,并将该模拟数据电压提供至数据线DL。

[0025] 栅极驱动器130和140包括电平转换器130和移位寄存器140。电平转换器130以集成电路(IC)的形式形成在与显示面板100相连接的印刷电路板(PCB)(未示出)上。移位寄存器140通过使用面板内栅极(GIP)方案而形成在显示面板100的非显示部100B上。

[0026] 电平转换器130在时序控制器的控制下执行时钟信号CLK和起始信号VST的电平转换,并提供电平转换后的时钟信号CLK和电平转换后的起始信号VST。移位寄存器140通过使用GIP方案,以多个TFT(下文简称为晶体管)的组合的形式形成在显示面板100的非显示部100B中。移位寄存器140由多个级构成,所述多个级响应于时钟信号CLK和起始信号VST对扫描信号进行移位,并输出移位后的扫描信号。

[0027] 参照图3,显示了移位寄存器140的级,所述级用于驱动沿第j水平线布置的像素P_j和沿第(j+1)水平线布置的像素P_{j+1}。如图3中所示,沿第j水平线布置的像素P_j包括第j发光控制信号线EML(j)和第(j+1)发光控制信号线EML(j+1)。

[0028] 为了驱动沿两条相邻的水平线HL_j和HL(j+1)布置的像素,移位寄存器140包括第j个第一扫描信号级SCAN1_STG(j)、第j个第二扫描信号级SCAN2_STG(j)、第(j+1)个第二扫描信号级SCAN2_STG(j+1)、第j个发光控制信号级EM_STG(j)、以及第(j+1)个发光控制信号级EM_STG(j+1)。

[0029] 第j个第一扫描信号级SCAN1_STG(j)产生第j个第一扫描信号SCAN1(j),并将第j个第一扫描信号SCAN1(j)施加至沿第j水平线布置的第j个第一扫描线SL1(j)以及沿第(j+1)水平线布置的第(j+1)个第一扫描线SL1(j+1)。即,所述第j个第一扫描信号级SCAN1_STG(j)将第j个第一扫描信号SCAN1(j)施加至沿第j水平线和第(j+1)水平线布置的像素P_j和P_{j+1}中的第一晶体管T1和第二晶体管T2,j表示自然数。

[0030] 第j个第二扫描信号级SCAN2_STG(j)产生第j个第二扫描信号SCAN2(j),并将第j个第二扫描信号SCAN2(j)施加至沿第j水平线布置的第j个第二扫描线SL2(j)。即,所述第j个第二扫描信号级SCAN2_STG(j)将第j个第二扫描信号SCAN2(j)施加至沿第j水平线布置的像素P_j中的第三晶体管T3。

[0031] 第(j+1)个第二扫描信号级SCAN2_STG(j+1)产生第(j+1)个第二扫描信号SCAN2(j+1),并将第(j+1)个第二扫描信号SCAN2(j+1)施加至沿第(j+1)水平线布置的第(j+1)个第二扫描线SL2(j+1)。

[0032] 第j个发光控制信号级EM_STG(j)产生第j个发光控制信号EM(j),并将第j个发光控制信号EM(j)施加至沿第j水平线布置的第j个发光控制信号线EML(j)以及沿第(j-1)水平线布置的第(j-1)个发光控制信号线EML(j-1)。即,所述第j个发光控制信号级EM_STG(j)将第j个发光控制信号EM(j)施加至沿第j水平线布置的像素P_j中的第五晶体管T5和沿第(j-1)水平线布置的像素P_{j-1}中的第四晶体管T4。

[0033] 第(j+1)个发光控制信号级EM_STG(j+1)产生第(j+1)个发光控制信号EM(j+1),并将第(j+1)个发光控制信号EM(j+1)施加至沿第(j+1)水平线布置的第(j+1)个发光控制信号线EML(j+1)以及沿第j水平线布置的第j个发光控制信号线EML(j)和EML(j)。即,所述第(j+1)个发光控制信号级EM_STG(j+1)将第(j+1)个发光控制信号EM(j+1)施加至沿第(j+1)水平线布置的像素P_{j+1}中的第五晶体管T5和沿第j水平线布置的像素P_j中的第四晶体管T4。

[0034] 如此,第一扫描信号SCAN1施加至沿着包括两条相邻水平线的一对水平线布置的像素P_j和P_{j+1},从而可使用n/2个第一扫描信号级驱动沿n条水平线布置的像素。也就是说,可减小移位寄存器140的整体区域,并因而甚至减小非显示部10B的边框区域。

[0035] 图4是显示根据本公开内容一实施方式的像素结构的示意图。图5是显示施加至图4中所示的像素的数据信号和栅极信号的波形图。

[0036] 参照图4,布置在第j像素行(j表示自然数)上的每个像素P_j包括OLED、驱动晶体管DT、第一到第五晶体管T1到T5、以及存储电容器C_{st}。

[0037] OLED通过从驱动晶体管DT提供的驱动电流而发光。如图1中所示,多个有机化合物层形成在OLED的阳极电极与阴极电极之间。有机化合物层包括空穴注入层(HIL)、空穴传输

层 (HTL)、发光层 (EML)、电子传输层 (ETL) 和电子注入层 (EIL)。OLED 的阳极电极连接至节点 D, 且 OLED 的阴极电极连接至低电位驱动电压 ELVSS 的输入端子。

[0038] 驱动晶体管 DT 使用其栅极-源极电压 V_{gs} 来控制施加至 OLED 的驱动电流。驱动晶体管 DT 包括连接至节点 A 的栅极电极、连接至节点 B 的漏极电极、以及连接至节点 C 的源极电极。

[0039] 第一晶体管 T1 连接在节点 A 与节点 B 之间, 并且根据第 j 个第一扫描信号 SCAN1 (j) 导通/截止。第一晶体管 T1 包括连接至被施加第 j 个第一扫描信号 SCAN1 (j) 的第 j 个第一扫描线 SL1 (j) 的栅极电极、连接至节点 B 的漏极电极、以及连接至节点 A 的源极电极。

[0040] 第二晶体管 T2 连接在节点 D 与初始化电压 V_{ini} 的输入端子之间, 并且根据第 j 个第一扫描信号 SCAN1 (j) 导通/截止。第二晶体管 T2 包括连接至被施加第 j 个第一扫描信号 SCAN1 (j) 的第 j 个第一扫描线 SL1 (j) 的栅极电极、连接至节点 D 的漏极电极、以及连接至初始化电压 V_{ini} 的输入端子的源极电极。

[0041] 第三晶体管 T3 连接在数据线 DL 与节点 C 之间, 并且根据第 j 个第二扫描信号 SCAN2 (j) 导通/截止。第三晶体管 T3 包括连接至被施加第 j 个第二扫描信号 SCAN2 (j) 的第 j 个第二扫描线 SL2 (j) 的栅极电极、连接至数据线 DL 的漏极电极、以及连接至节点 C 的源极电极。

[0042] 第四晶体管 T4 连接在高电位电压 VDD 的输入端子与节点 B 之间, 并且根据第 (j+1) 个发光控制信号 EM (j+1) 导通/截止。第四晶体管 T4 包括连接至被施加第 (j+1) 个发光控制信号 EM (j+1) 的第 (j+1) 个发光控制信号线 EML (j+1) 的栅极电极、连接至高电位电压 VDD 的输入端子的漏极电极、以及连接至节点 B 的源极电极。

[0043] 第五晶体管 T5 连接在节点 D 与节点 C 之间, 并且根据第 j 个发光控制信号 EM (j) 导通/截止。第五晶体管 T5 包括连接至被施加第 j 个发光控制信号 EM (j) 的第 j 个发光控制信号线 EML (j) 的栅极电极、连接至节点 C 的漏极电极、以及连接至节点 D 的源极电极。

[0044] 存储电容器 C_{st} 连接在节点 A 与节点 D 之间。

[0045] 下面描述具有上述结构的像素 P 的操作。图 5 是显示施加至图 4 中所示的像素 P 的信号 EM、SCAN 和 DATA 的波形图。在各附图中, 第 j 个水平周期 jH 表示沿第 j 水平线 HLj 布置的像素 P 的扫描周期。

[0046] 图 6A 到 6C 是像素 P 在初始化周期 P_i 、采样周期 P_s 和发光周期 P_e 中的等效电路。在图 6A 到 6C 中, 实线表示启用的元件或电流路径, 虚线表示未启用的元件或电流路径。

[0047] 如图 5 中所示, 一个帧周期可划分为: 初始化周期 P_i , 用于将节点 A 和节点 D 初始化; 采样周期 P_s , 用于对驱动晶体管 DT 的阈值电压 V_{th} 进行采样, 并将采样的阈值电压 V_{th} 存储在节点 A 中; 以及发光周期 P_e , 用于对驱动晶体管 DT 的栅极-源极电压 V_{gs} 进行编程 (栅极-源极电压 V_{gs} 包括采样的阈值电压 V_{th}), 并且通过基于编程后的栅极-源极电压 V_{gs} 的驱动电流 I_{oIed} 来驱动 OLED 以发光。

[0048] 本公开内容在第 (j-1) 个水平周期 (j-1) H 中将沿第 j 水平线 HLj 布置的像素 P_j 初始化, 可以使得第 j 个水平周期 jH 仅仅用来执行采样操作。如果采样周期 P_s 被确保足够长, 则可更精确地采样驱动晶体管 DT 的阈值电压。

[0049] 下面是关于沿第 j 水平线 HLj 布置的像素 P_j 的操作的描述。

[0050] 参看图 5, 在初始化周期 P_i 期间, 以导通电平施加第 j 个第一扫描信号 SCAN1 (j) 和第 (j+1) 个发光控制信号 EM (j+1), 并且以截止电平施加第 j 个第二扫描信号 SCAN2 (j) 和第 j

个发光控制信号EM(j)。参看图6A,在初始化周期Pi中,第一晶体管T1和第二晶体管T2响应于第j个第一扫描信号SCAN1(j)导通,第四晶体管T4响应于第(j+1)个发光控制信号EM(j+1)导通,并且第五晶体管T5响应于第j个发光控制信号EM(j)截止。因此,节点A被初始化为高电位电压VDD,并且节点D被初始化为初始化电压Vini。在采样操作之前将节点A和D初始化的原因是为了防止OLED不必要的发光。为此,初始化电压Vini是从比OLED的驱动电压足够低的电压范围内选择的。也就是说,初始化电压Vini可设为等于或小于低电位电压VSS。

[0051] 参看图5,在采样周期Ps期间,以导通电平施加第j个第一扫描信号SCAN1(j)和第j个第二扫描信号SCAN2(j),并且以截止电平施加第j个发光控制信号EM(j)和第(j+1)个发光控制信号EM(j+1)。参看图6B,在采样周期Ps中,第一晶体管T1和第二晶体管T2响应于第j个第一扫描信号SCAN1(j)导通,第三晶体管T3响应于第j个第二扫描信号SCAN2(j)导通,并且第五晶体管T5响应于第j个发光控制信号EM(j)截止。因此,驱动晶体管DT是二极管连接的(这表示驱动晶体管DT的栅极电极和漏极电极被短路,从而驱动晶体管DT充当二极管),数据电压Vdata(j)施加至节点C。在此,足够低的数据电压Vdata(j) < VDD-Vth被施加作为数据电压Vdata(j),使得驱动晶体管DT可在采样周期Ps中导通。在采样周期Ps中,在驱动晶体管DT的漏极电极与源极电极之间流动电流Ids,节点A的电位被电流Ids减小至Vdata(j)+Vth,其是数据电压Vdata(j)和驱动晶体管DT的阈值电压Vth之和。

[0052] 参看图5,在发光周期Pe中以截止电平施加第j个第一扫描信号SCAN1(j)和第j个第二扫描信号SCAN2(j),并且在从发光周期Pe中的时间起始点开始已经经过一个水平周期1H之后,施加第j个发光控制信号EM(j)和第(j+1)个发光控制信号EM(j+1)变为导通电平。

[0053] 参看图6C,在发光周期Pe中,第四晶体管T4响应于第(j+1)个发光控制信号EM(j+1)导通,由此将高电位电压VDD连接至驱动晶体管DT的漏极电极。此外,在发光周期Pe中,第五晶体管T5响应于第j个发光控制信号EM(j)导通,由此使节点C和D的电位等于OLED的工作电压VoIed。

[0054] 在发光周期Pe中,节点D的电位从初始化电压Vini变为OLED的工作电压VoIed。在发光周期Pe中,节点A浮置并且经由存储电容器Cst耦合至节点D。结果,节点A的电位也从采样周期Ps中设置的电压Vdata(j)+Vth变为节点D的电位变化VoIed-Vini。也就是说,节点C和节点D的电位被设为“VoIed”,且相应地栅极-源极电压Vgs被编程为“Vdata(j)+Vth-Vini”,所述栅极-源极电压Vgs是驱动晶体管DT的栅极电压Vg减去其源极电压Vs。

[0055] 与发光周期Pe中在OLED中流动的驱动电流IoIed有关的相关函数如下面的方程1表示。OLED通过所述驱动电流发光,由此产生理想的灰度级。

[0056] [方程1]

$$I_{oled} = \frac{k}{2} [(V_{gs} - V_{th})]^2$$

[0057]

$$= \frac{k}{2} [V_{data}(t) - V_{ini}]^2$$

[0058] 在方程1中,k表示由驱动晶体管DT的电子迁移率、寄生电容和沟道容量确定的比例因子。

[0059] 驱动电流IoIed的表达式为 $k(V_{gs} - V_{th})^2/2$,但在发光周期Pe中编程的栅极-源极

电压 V_{gs} 已包括驱动晶体管DT的阈值电压分量 V_{th} 。因而,如方程1中所示,从驱动电流 I_{oIed} 的表达式中去除了驱动晶体管DT的阈值电压分量 V_{th} 。通过这样的方式,阈值电压 V_{th} 的变化不会影响驱动电流 I_{oIed} 。

[0060] 同时,使OLED显示器的发光均匀性劣化的另一个因素是每一位置的IP降的偏差。IP降的偏差导致施加至每个像素的高电位电压VDD的偏差。然而,本公开内容在驱动电流 I_{oIed} 的表达式中不包括高电位电压分量VDD,使得IP降的偏差的任何影响都无法影响驱动电流 I_{oIed} 。

[0061] 图7是图解根据本公开内容另一实施方式的像素结构的示图,图8是图解用于驱动图7中所示的像素P的移位寄存器的示图。

[0062] 在图4中所示的上述实施方式中,第四晶体管T4接收在后端级中产生的发光控制信号。也就是说,在图4中,第(j+1)个发光控制信号EM(j+1)施加至沿第j水平线布置的像素的第四晶体管T4,并且施加至沿第(j+1)水平线布置的像素的第五晶体管。在第j水平线的采样周期 P_s 结束之后紧随的一个水平周期对应于第(j+1)水平线的采样周期 P_s 。在第(j+1)水平线的采样周期 P_s 中,第五晶体管T5必须保持截止,从而在该采样周期 P_s 结束之后,一个水平周期开始第j水平线的发光周期 P_e 。与之不同,在图7所示的像素结构中,发光控制信号EM施加至沿每个水平线布置的每个单独像素P,因而紧随采样周期 P_s 结束之后开始发光周期 P_e 。

[0063] 参照图7和8,下面描述根据本公开内容另一实施方式的像素结构以及用于驱动像素的移位寄存器。在图7和8中,通过相同的参考标记表示与前述各示例中所示的那些大致相同的组成元件、部件或结构,并在此省略其详细描述。

[0064] 在图7中,沿第j水平线布置的像素Pj的第四晶体管T4通过第j个第二发光控制信号EM2(j)导通或截止。沿第j水平线布置的像素Pj的第五晶体管T5通过第j个第一发光控制信号EM1(j)导通或截止。

[0065] 参照图8,在第j个第一发光控制信号级EM1_STG(j)中产生第j个第一发光控制信号EM1(j)并施加至沿第j水平线布置的第j个第一发光控制信号线EML1(j),即施加至沿第j水平线布置的像素Pj中的第五晶体管T5(参看图7)。并且,在第j个第二发光控制信号级EM2_STG(j)中产生第j个第二发光控制信号EM2(j)并施加至沿第j水平线布置的第j个第二发光控制信号线EML2(j),即施加至沿第j水平线布置的像素Pj中的第四晶体管T4(参看图7)。

[0066] 参照图8,在第(j+1)个第一发光控制信号级EM1_STG(j+1)中产生第(j+1)个第一发光控制信号EM1(j+1)并施加至沿第(j+1)水平线布置的第(j+1)个第一发光控制信号线EML1(j+1),即施加至沿第(j+1)水平线布置的像素Pj+1中的第五晶体管T5(参看图7)。并且,在第(j+1)个第二发光控制信号级EM2_STG(j+1)中产生第(j+1)个第二发光控制信号EM2(j+1)并施加至沿第(j+1)水平线布置的第(j+1)个第二发光控制信号线EML2(j+1),即施加至沿第(j+1)水平线布置的像素中的第四晶体管T4(参看图7)。

[0067] 图9是显示施加至图7中所示的像素P的信号EM、SCAN和DATA的波形图。使用图9中所示的信号驱动图7中所示的像素P的方法大致与上述实施方式相同。

[0068] 也就是说,在沿第j水平线布置的像素Pj的初始化周期 P_i 中,使用第j个第一扫描信号SCAN1(j)导通第一晶体管T1和第二晶体管T2,使用第j个第二发光控制信号EM2(j)导

通第四晶体管T4,并使用第j个第一发光控制信号EM1(j)截止第五晶体管T5,由此将节点A和节点D初始化。

[0069] 在采样周期 P_s 中,使用第j个第一扫描信号SCAN1(j)导通第一晶体管T1和第二晶体管T2,使用第j个第二扫描信号SCAN2(j)导通第三晶体管T3,使用第j个第二发光控制信号EM2(j)截止第四晶体管T4,并使用第j个第一发光控制信号EM1(j)截止所述第五晶体管T5,由此使驱动晶体管DT成为二极管连接的。

[0070] 在发光周期 P_e 中,使用第j个第一发光控制信号EM1(j)和第j个第二发光控制信号EM2(j)将节点C和D设置为OLED的驱动电压,然后向OLED提供电流。

[0071] 尽管参照多个示例性的实施方式描述了实施方式,但应当理解,本领域技术人员能设计出多个其他修改例和实施方式,这落在本公开内容的原理的范围内。更具体地说,在公开内容、附图和所附权利要求的范围内,在组成部件和/或主题组合构造的配置中可进行各种变化和修改。除了组成部件和/或配置中的变化和修改之外,可选择的使用对于本领域技术人员来说也将是显而易见的。

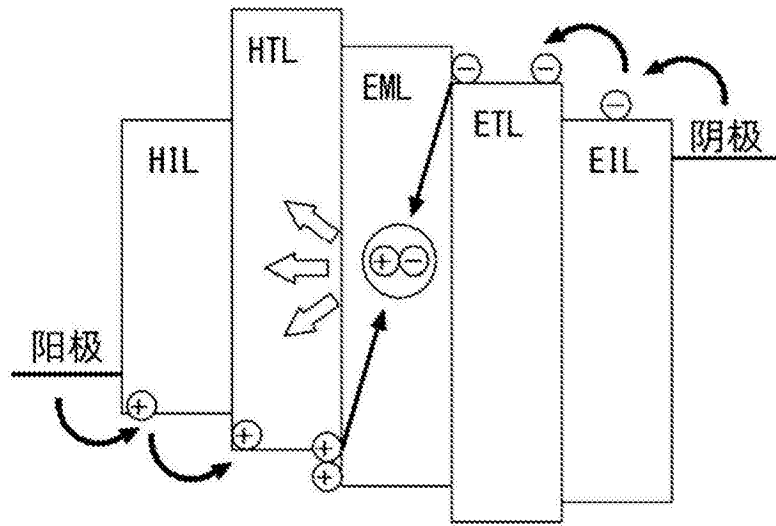


图1

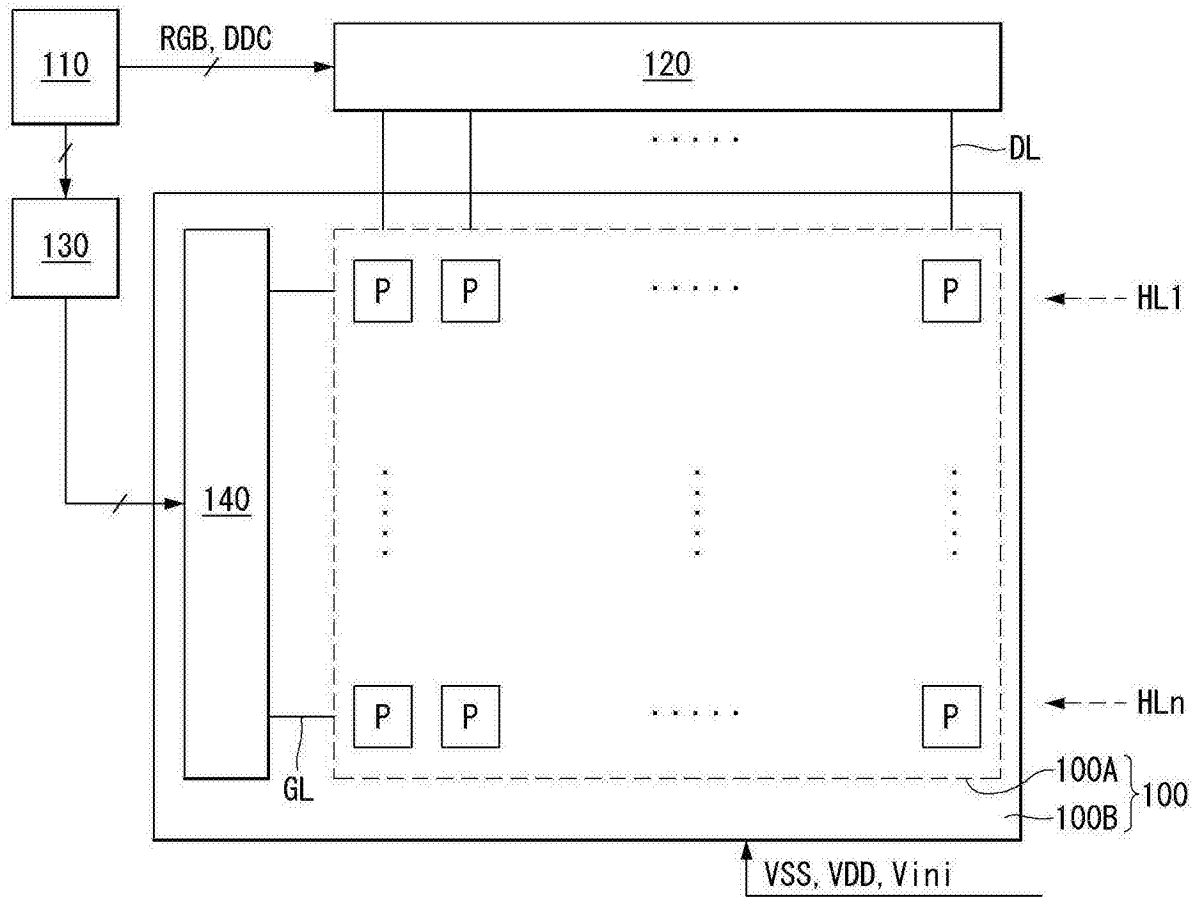


图2

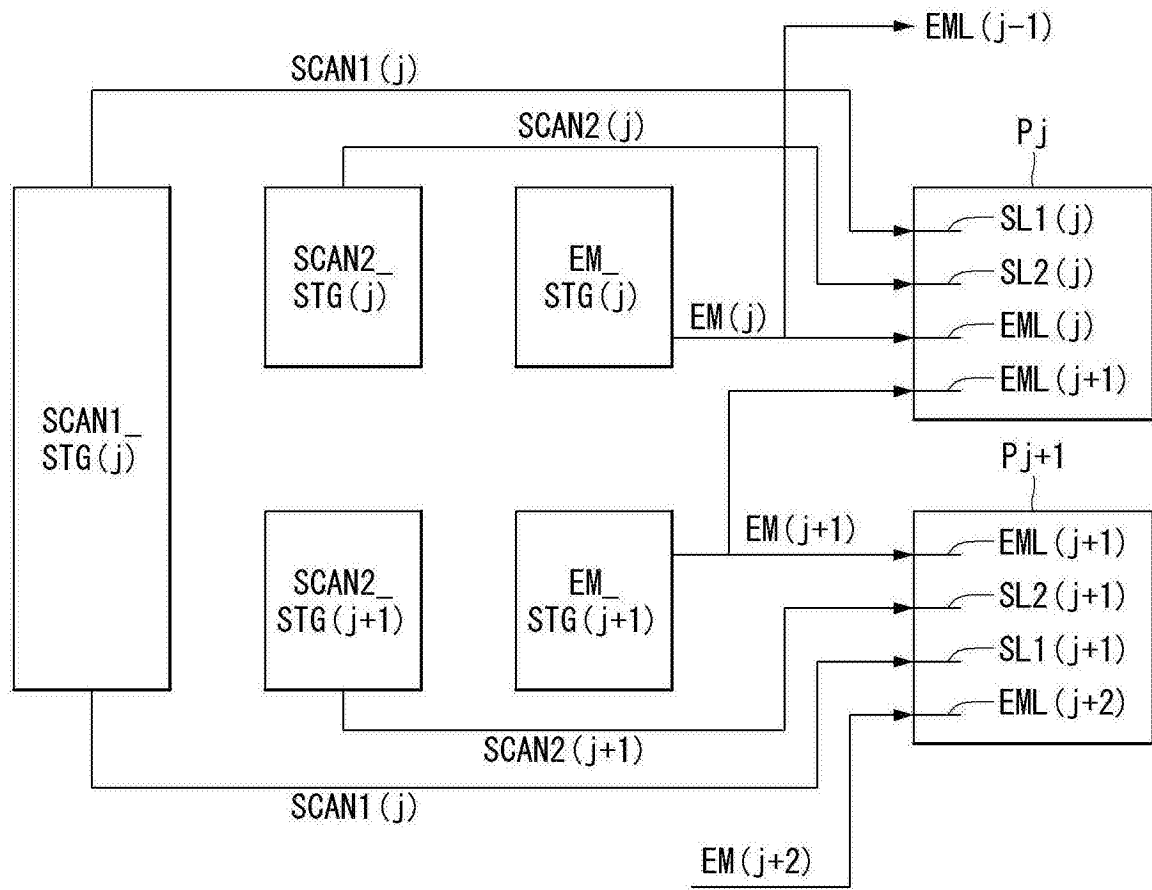


图3

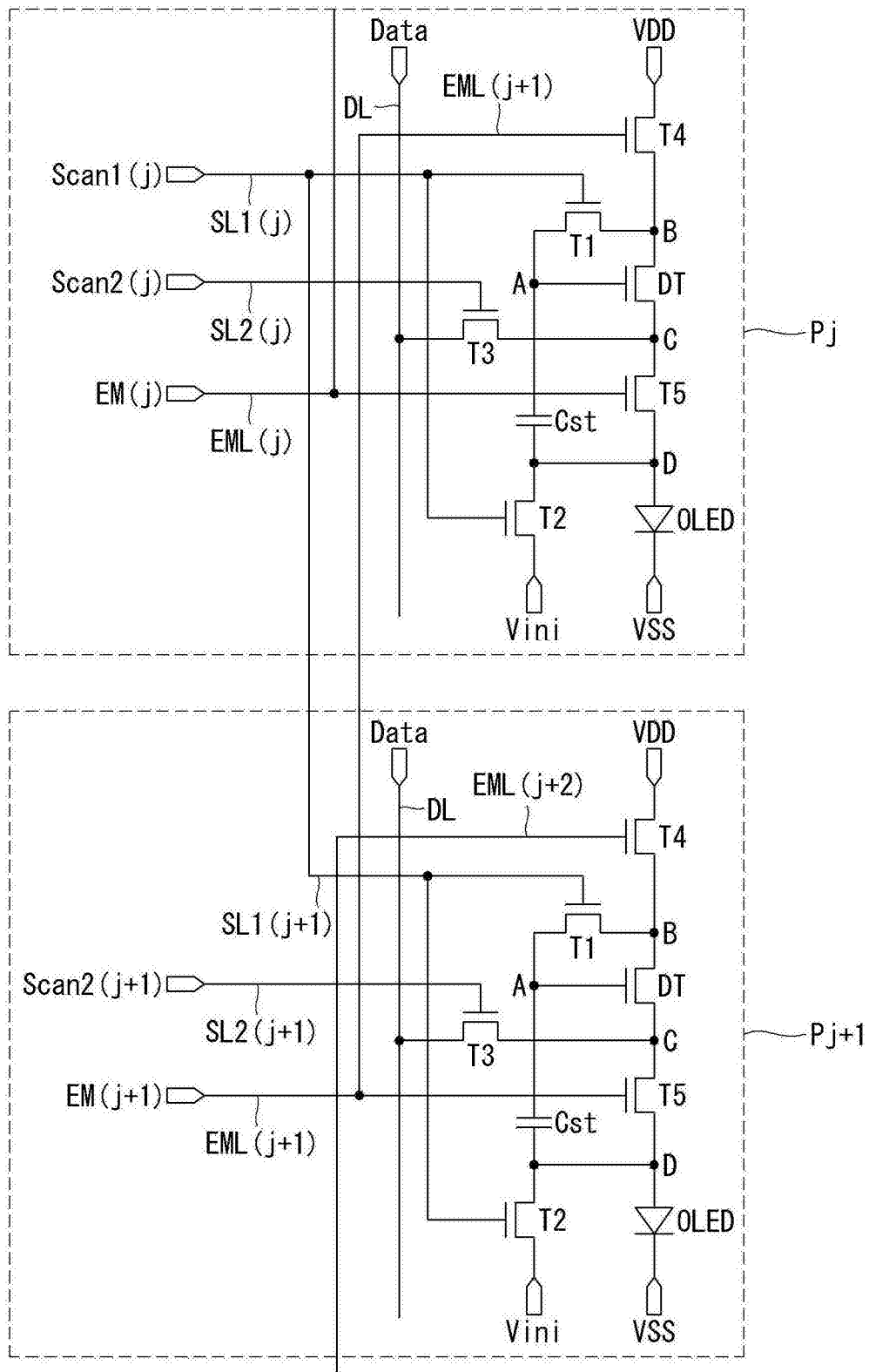


图4

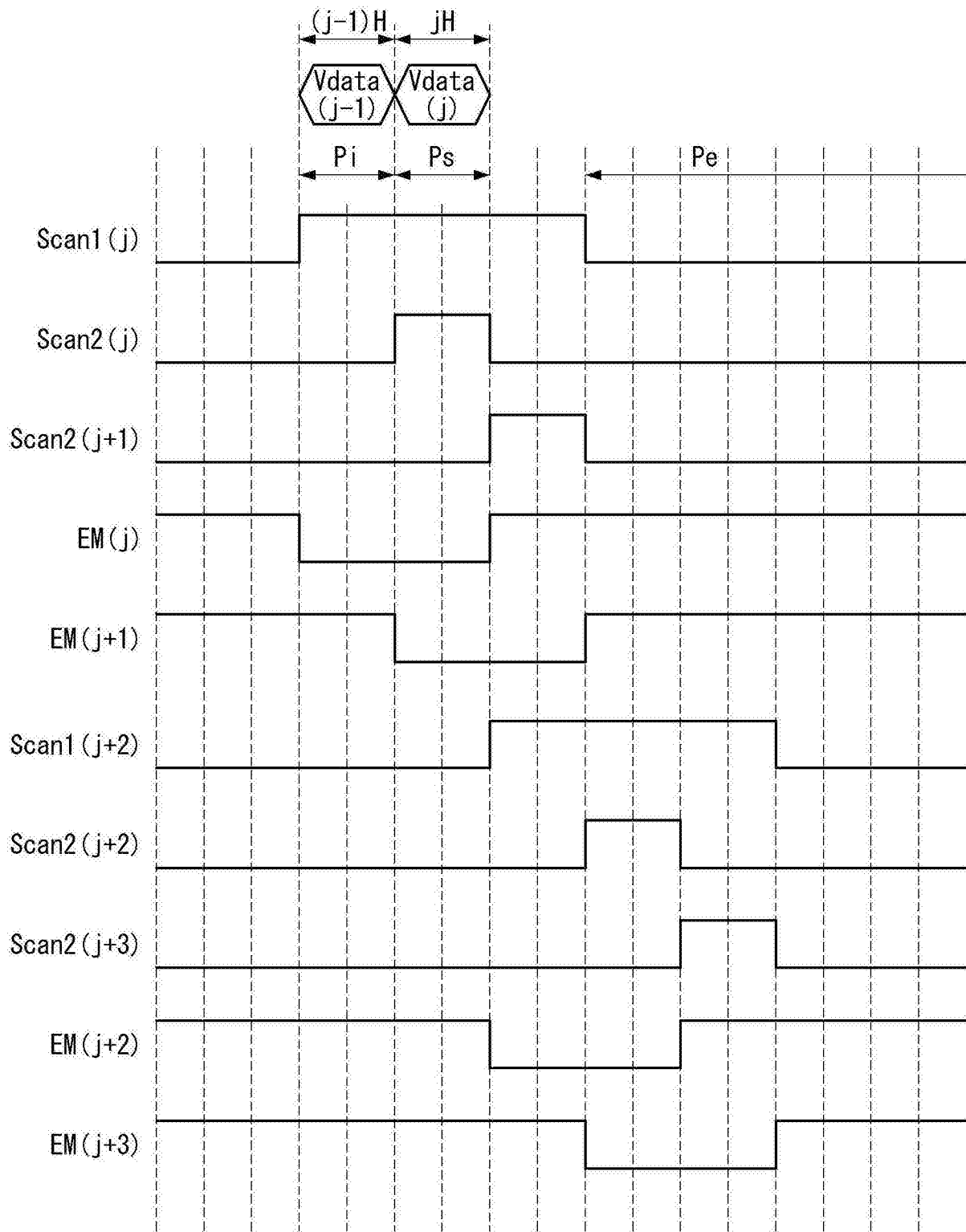


图5

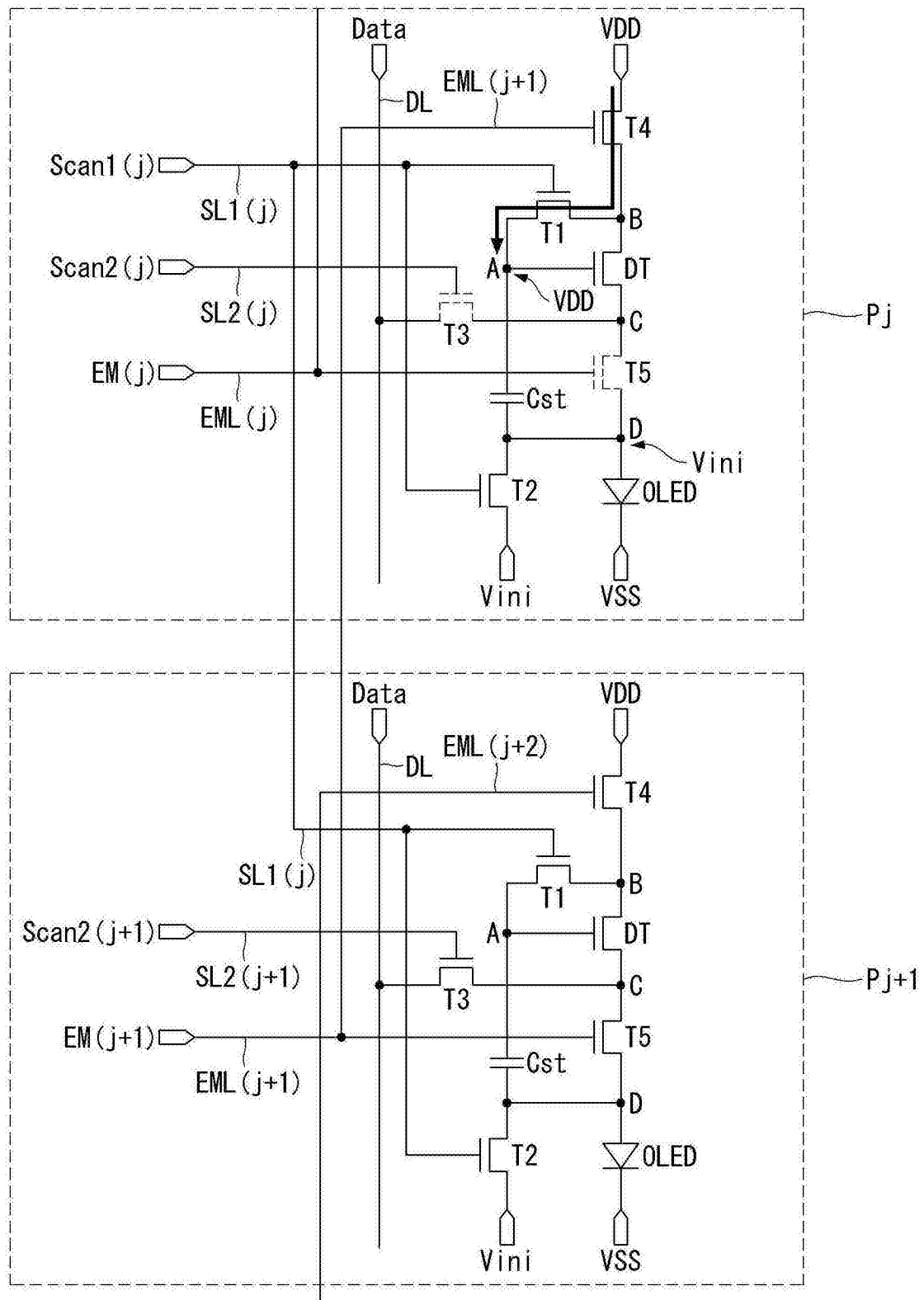


图6A

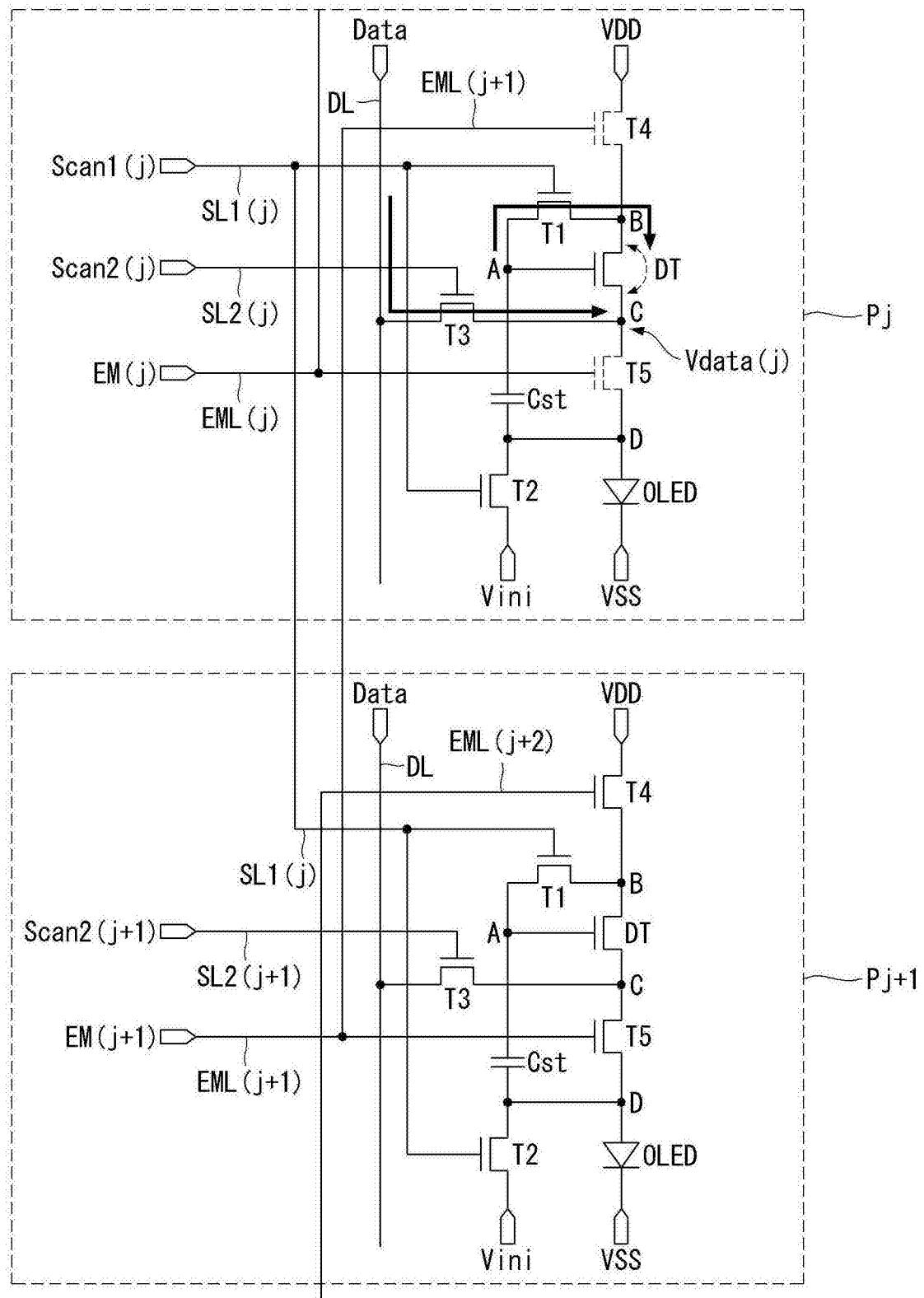


图6B

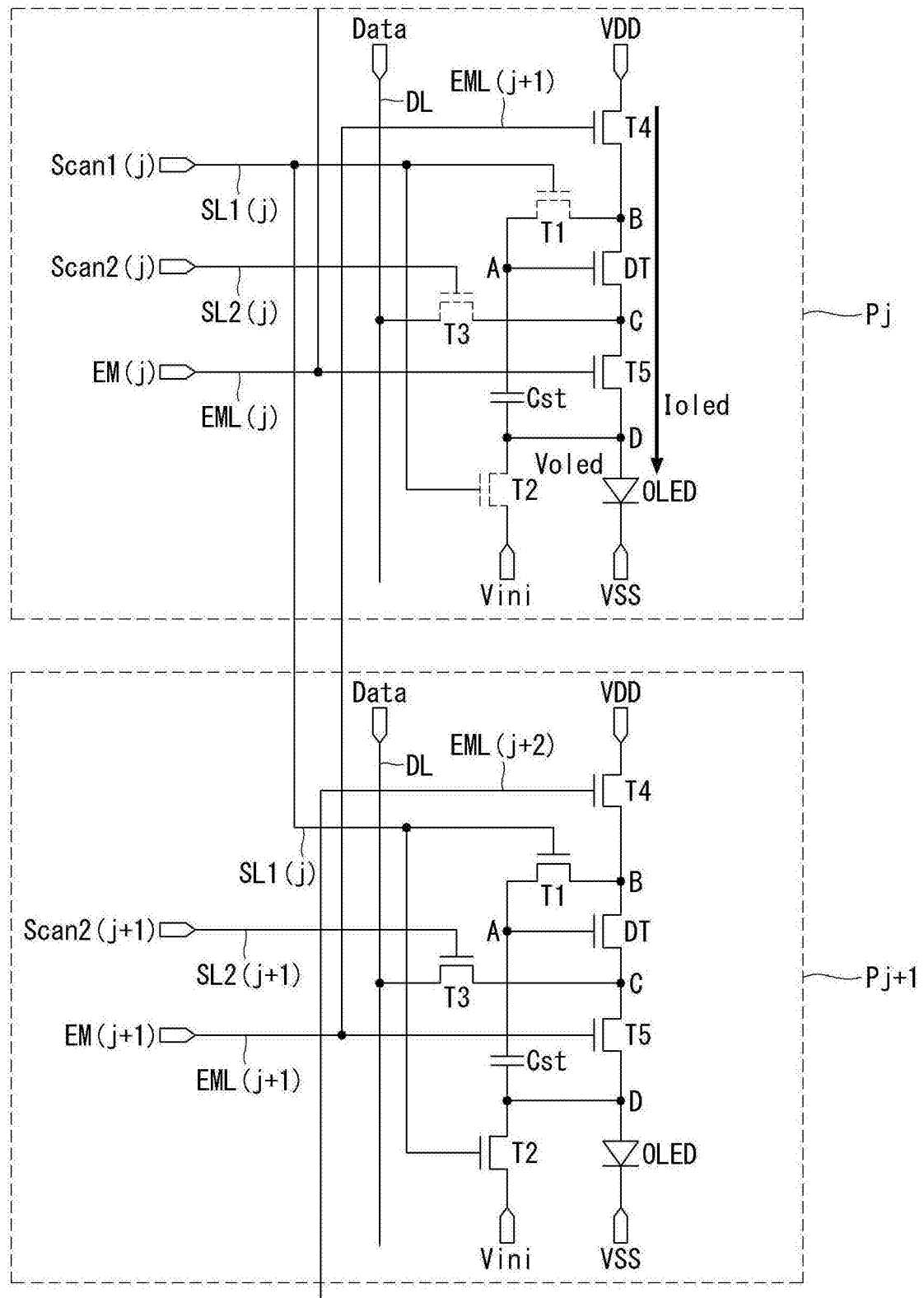


图6C

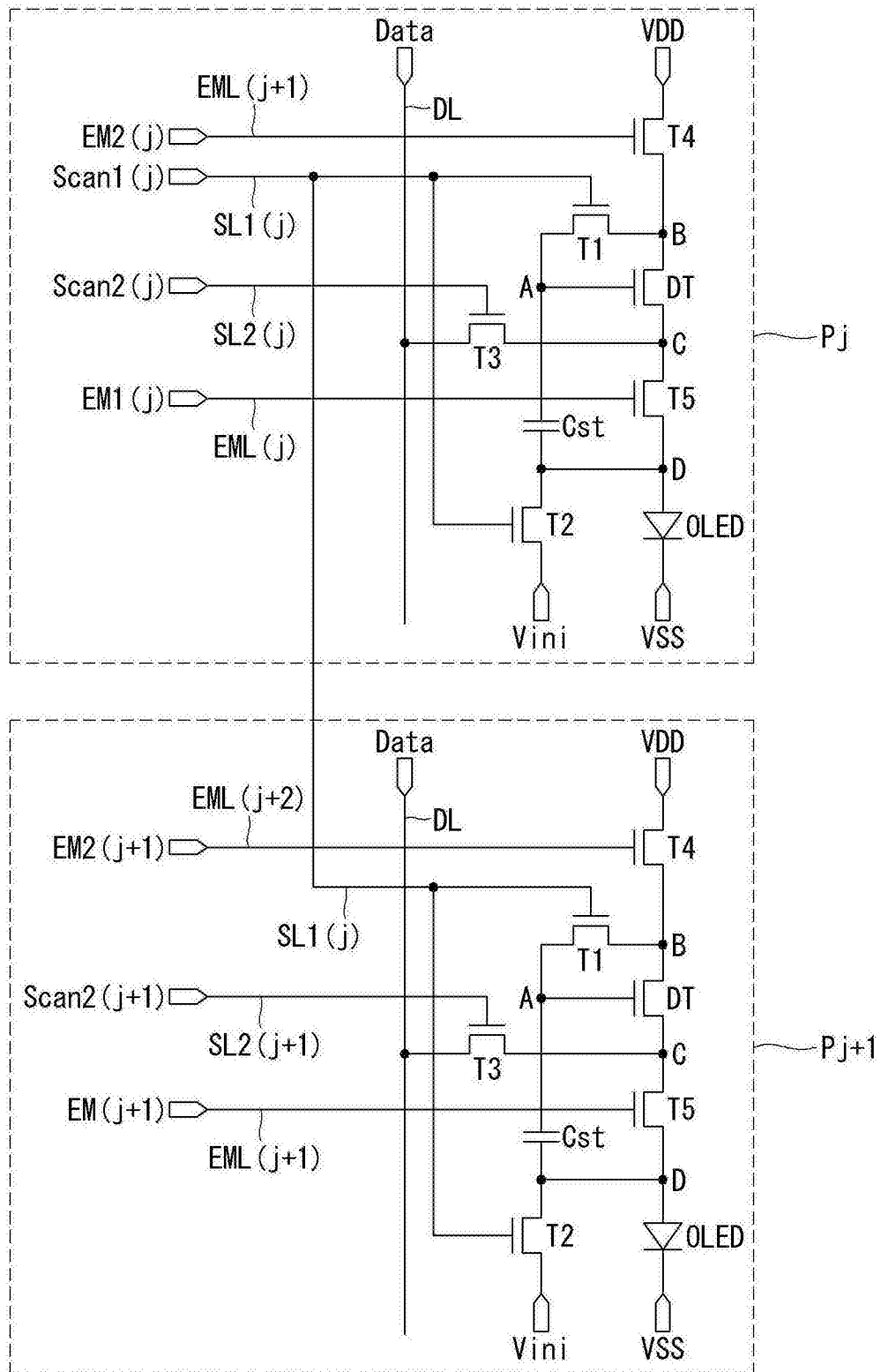


图7

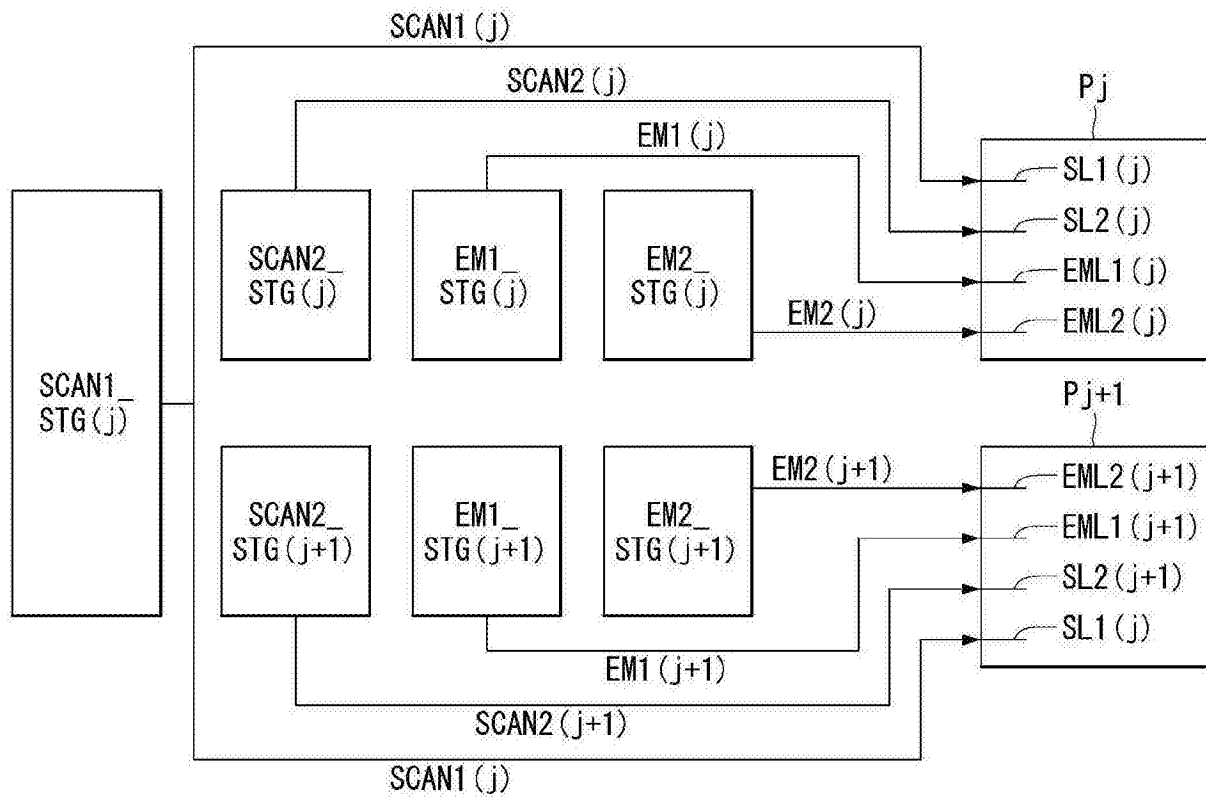


图8

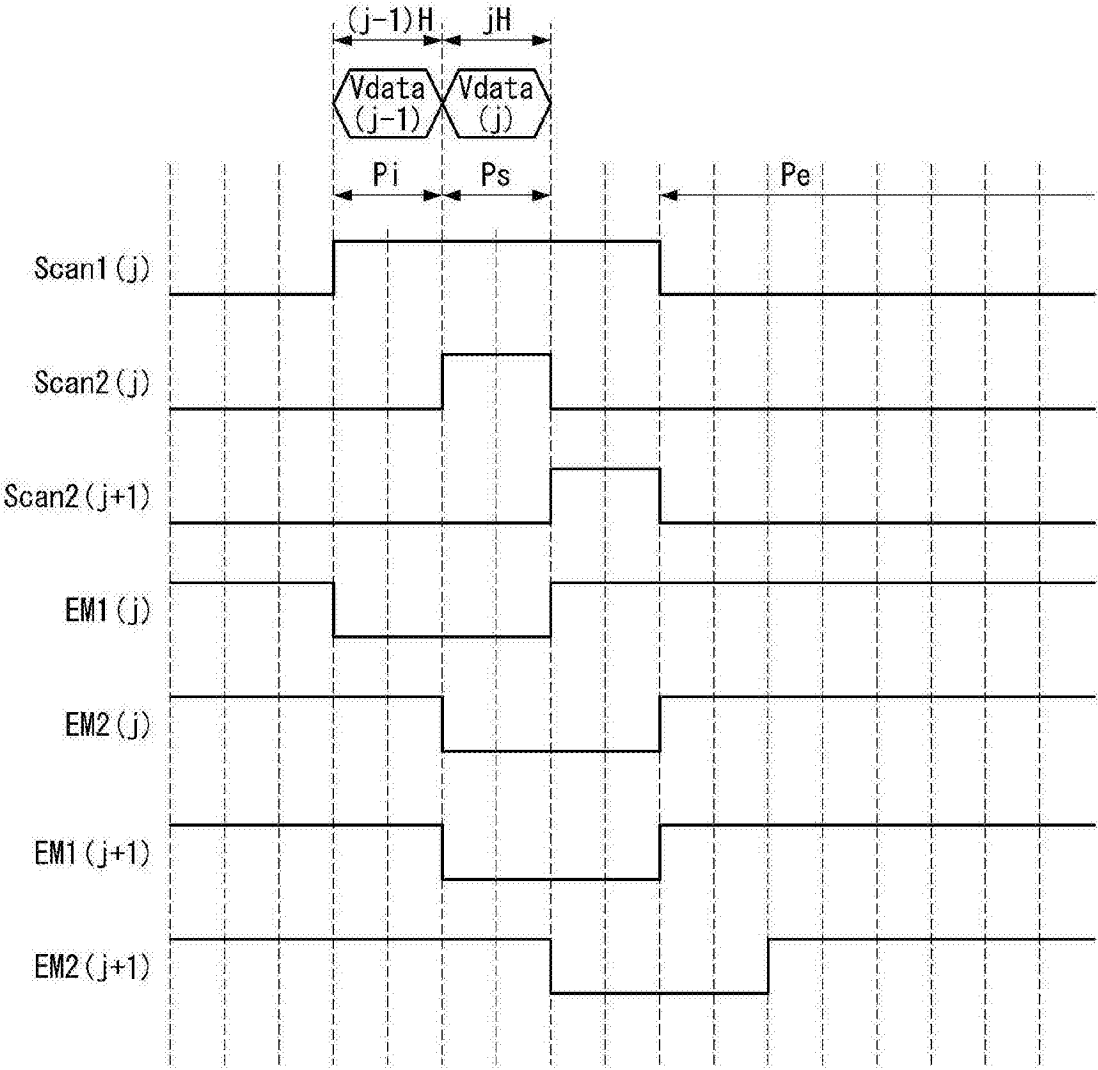


图9

专利名称(译)	有机发光二极管显示器		
公开(公告)号	CN106847184A	公开(公告)日	2017-06-13
申请号	CN201610875930.0	申请日	2016-09-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	朴泳柱 尹盛煜		
发明人	朴泳柱 尹盛煜		
IPC分类号	G09G3/3233		
CPC分类号	G09G3/3233 G09G3/3266 G09G2300/0426 G09G2300/0819 G09G2300/0842 G09G2300/0861 G09G2310/0262 G09G2310/0281 G09G2310/0286 G09G2320/045 G09G2300/0439 G09G2310/0205		
代理人(译)	徐金国		
优先权	1020150138255 2015-09-30 KR		
其他公开文献	CN106847184B		
外部链接	Espacenet SIPO		

摘要(译)

公开了一种有机发光二极管(OLED)显示器，包括像素和用于驱动布置在像素中的晶体管的移位寄存器。所述移位寄存器给沿两个相邻的水平线布置的像素同时施加第一扫描信号。第二扫描信号级给沿两个相邻的水平线布置的像素按顺序施加第二扫描信号。发光控制信号级产生要被施加至第四晶体管和第五晶体管的发光控制信号。

