



(12) 发明专利申请

(10) 申请公布号 CN 104123912 A

(43) 申请公布日 2014. 10. 29

(21) 申请号 201410317208. 6

(22) 申请日 2014. 07. 03

(71) 申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路 10 号

申请人 成都京东方光电科技有限公司

(72) 发明人 谭文 祁小敬

(74) 专利代理机构 北京路浩知识产权代理有限公司 11002

代理人 李相雨

(51) Int. Cl.

G09G 3/32 (2006. 01)

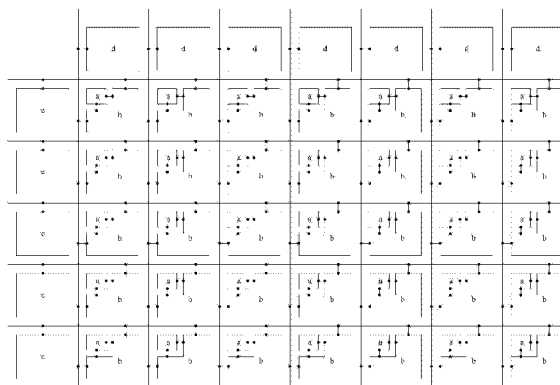
权利要求书2页 说明书8页 附图9页

(54) 发明名称

像素电路及其驱动方法、显示装置

(57) 摘要

本发明提供了一种像素电路及其驱动方法、显示装置。所述像素电路包括呈矩阵排列的多个像素单元,每个像素单元包括子像素单元和发光元件,所述子像素单元包括与所述发光元件电连接的驱动晶体管,对应于每行像素单元,所述像素电路还包括行共用单元;所述行共用单元通过第一连接线与对应行的每个像素单元电连接;对应于每列像素单元,所述像素电路还包括列共用单元;所述列共用单元通过第二连接线与对应列的每个像素单元电连接;子像素单元、行共用单元、以及列共用单元组成具有对所述驱动晶体管进行阈值电压补偿功能的电路。其可以实现阈值电压补偿功能,有利于缩小 AMOLED 像素的尺寸,实现高 PPI。



1. 一种像素电路,包括呈矩阵排列的多个像素单元,每个像素单元包括子像素单元和发光元件,所述子像素单元包括与所述发光元件电连接的驱动晶体管,其特征在于:

对应于每行像素单元,所述像素电路还包括行共用单元;所述行共用单元通过第一连接线与对应行的每个像素单元电连接;

对应于每列像素单元,所述像素电路还包括列共用单元;所述列共用单元通过第二连接线与对应列的每个像素单元电连接;

每个像素单元的子像素单元、与该像素单元对应的行共用单元、以及与该像素单元对应的列共用单元组成具有对该子像素单元中的所述驱动晶体管进行阈值电压补偿功能的电路。

2. 根据权利要求1所述的像素电路,其特征在于,所述子像素单元还包括第二开关元件、第三开关元件和第一电容,其中:

所述驱动晶体管的栅极与所述第二开关元件的第二端、所述第一电容的第一端、以及所述第三开关元件的第二端电连接;

所述驱动晶体管的源极与所述第一电容的第二端都与低电平电压线电连接;

所述驱动晶体管的漏极与所述第三开关元件的第一端电连接,并与所述发光元件的第二端电连接;

所述第二开关元件的第一端与所述第二连接线电连接;

所述第三开关元件的控制端与第一控制信号线电连接,所述第二开关元件的控制端与第二控制信号线电连接。

3. 根据权利要求2所述的像素电路,其特征在于,所述行共用单元包括第四开关元件,其第二端通过所述第一连接线与对应行的每个像素单元中的所述发光元件的第一端电连接;

所述第四开关元件的第一端与高电平电压线电连接,所述第四开关元件的控制端与第三控制信号线电连接。

4. 根据权利要求3所述的像素电路,其特征在于,所述列共用单元包括第二电容和第五开关元件,所述第二电容的第二端、所述第五开关元件的第二端都通过所述第二连接线与对应列每个像素单元的子像素单元中的所述第二开关元件的第一端电连接;

所述第二电容的第一端与对应列的像素单元的灰阶写入电压线电连接;

所述第五开关元件的控制端与初始控制信号线电连接,所述第五开关元件的第一端与第一电压信号线电连接。

5. 根据权利要求2至4中任意一项所述的像素电路,其特征在于,所述驱动晶体管和开关元件为场效应管,所述开关元件的第一端为场效应管的漏极,所述开关元件的第二端为场效应管的源极,所述开关元件的控制端为场效应管的栅极。

6. 根据权利要求5所述的像素电路,其特征在于,所述场效应管为薄膜晶体管。

7. 根据权利要求1至4中任意一项所述的像素电路,其特征在于,所述发光元件为有机发光二极管。

8. 根据权利要求1至4中任意一项所述的像素电路,其特征在于,所述行共用单元和列共用单元位于所述像素电路的有效显示区域外部。

9. 一种显示装置,其特征在于,包括如权利要求1至8中任意一项所述的像素电路。

10. 一种像素电路的驱动方法,其特征在于,所述像素电路采用如权利要求4所示的像素电路,所述驱动方法包括:

初始化步骤:在初始化阶段,所述第一控制信号线、所述第二控制信号线和所述初始控制信号线上的信号同时有效,所述第二开关元件、所述第三开关元件和所述第五开关元件开启,所述驱动晶体管的栅极处的电位被设置为第一电压信号线上的电压;

阈值电压读取步骤:在阈值电压读取阶段,所述第一控制信号线和所述第二控制信号线上的信号同时有效,所述第二开关元件和所述第三开关元件开启,所述驱动晶体管的栅极处的电位通过所述第一电容放电,以补偿驱动晶体管的阈值电压;

灰阶写入步骤:在灰阶写入阶段,所述第二控制信号线上的信号先为有效后转为无效,所述第二开关元件先开启后关闭,所述灰阶写入电压线上的电压写入所述驱动晶体管的栅极;

发光步骤:在发光阶段,所述第三控制信号线上的信号有效,所述驱动晶体管的栅极电位在所述第一电容的作用下被保持,所述驱动晶体管开启从而驱动所述发光元件发光。

像素电路及其驱动方法、显示装置

技术领域

[0001] 本发明涉及有机发光显示技术领域,具体涉及一种像素电路及其驱动方法、显示装置。

背景技术

[0002] 有源矩阵有机发光二极管面板 (Active Matrix/Organic Light Emitting Diode, AMOLED) 是一种应用于电视和移动设备中的显示技术,以其低功耗,低成本,大尺寸的特点在对功耗敏感的便携式电子设备中有着广阔的应用前景。其核心元件——有机发光二极管 (Organic Light Emitting Diode, OLED) 在驱动薄膜场效应晶体管 (Thin Film Transistor, TFT) 处于饱和状态时产生的电流的驱动下,进行发光。但是,在输入相同的灰阶电压时,驱动薄膜场效应晶体管不同的临界电压会产生不同的驱动电流,这将造成电流的不一致。而且,低温多晶硅技术 (Low Temperature Poly-silicon, LTPS) 制程上阈值电压 V_{th} 的均一性非常差,同时还存在漂移。因此,如图 1 所示的传统 2T1C (2 个 TFT 和 1 个电容) 电路的亮度均匀性很差。

[0003] 针对这一问题,现有技术中常在基于 LTPS 的 AMOLED 的像素设计中增加驱动 TFT 阈值电压补偿功能的电路。具有阈值电压补偿的 AMOLED 像素电路的常见设计需要 6T2C 或者需要更多的元器件。TFT 或者电容数量的增加,将占用较大的布局空间,不利于 AMOLED 像素尺寸的缩小,即限制了高 PPI (Pixels Per Inch, 每英寸所拥有的像素数目) 的 AMOLED 发展。

[0004] 如图 2 所示的 6T2C 的 AMOLED 像素电路 (图中每一个 6T2C Pixel 代表一个像素单元),该像素电路具有驱动管 T1 阈值电压补偿功能,解决了 LTPS 阈值电压均一性差带来的 OLED 发光不均匀的问题。但其构成的 AMOLED 像素电路中,像素的阈值电压补偿开关 TFT、灰阶电压写入开关 TFT 和驱动 TFT 等都设计在像素中,需要较多数量 TFT,如图 3 (包括像素单元 6T2C Pixel、栅线 GATE_1、...、GATE_n-1、GATE_n、GATE_n+1 至 GATE_last 和数据线 VDATA_1、...、VDATA_m-1、VDATA_m、VDATA_m+1 至 VDATA_last) 所示。从而其不利于像素尺寸的进一步缩小,限制了高 PPI 的 AMOLED 发展。

发明内容

[0005] (一) 解决的技术问题

[0006] 针对现有技术的不足,本发明提供一种像素电路及其驱动方法、显示装置,可以实现阈值电压补偿功能,有利于缩小像素的尺寸,实现高 PPI。

[0007] (二) 技术方案

[0008] 为实现以上目的,本发明通过以下技术方案予以实现:

[0009] 一种像素电路,包括呈矩阵排列的多个像素单元,每个像素单元包括子像素单元和发光元件,所述子像素单元包括与所述发光元件电连接的驱动晶体管,其特征在于:

[0010] 对应于每行像素单元,所述像素电路还包括行共用单元;所述行共用单元通过第

一连接线与对应行的每个像素单元电连接；

[0011] 对应于每列像素单元，所述像素电路还包括列共用单元；所述列共用单元通过第二连接线与对应列的每个像素单元电连接；

[0012] 每个像素单元的子像素单元、与该像素单元对应的行共用单元、以及与该像素单元对应的列共用单元组成具有对该子像素单元中的所述驱动晶体管进行阈值电压补偿功能的电路。

[0013] 优选地，所述子像素单元包括驱动晶体管、第二开关元件、第三开关元件和第一电容，其中：所述驱动晶体管的栅极与所述第二开关元件的第二端、所述第一电容的第一端、以及所述第三开关元件的第二端电连接；所述驱动晶体管的源极与所述第一电容的第二端都与低电平电压线电连接；所述驱动晶体管的漏极与所述第三开关元件的第一端电连接，并与所述发光元件的第二端电连接；所述第二开关元件的第一端与所述第二连接线电连接；所述第三开关元件的控制端与第一控制信号线电连接，所述第二开关元件的控制端与第二控制信号线电连接。

[0014] 优选地，所述行共用单元包括第四开关元件，其第二端通过所述第一连接线与对应行的每个像素单元中的所述发光元件的第一端电连接；所述第四开关元件的第一端与高电平电压线电连接，所述第四开关元件的控制端与第三控制信号线电连接。

[0015] 优选地，所述列共用单元包括第二电容和第五开关元件，所述第二电容的第二端、所述第五开关元件的第二端都通过所述第二连接线与对应列每个像素单元的子像素单元中的所述第二开关元件的第一端电连接；所述第二电容的第一端与对应列的像素单元的灰阶写入电压线电连接；所述第五开关元件的控制端与初始控制信号线电连接，所述第五开关元件的第一端与第一电压信号线电连接。

[0016] 优选地，所述驱动晶体管和开关元件为场效应管，所述开关元件的第一端为场效应管的漏极，所述开关元件的第二端为场效应管的源极，所述开关元件的控制端为场效应管的栅极。

[0017] 优选地，所述场效应管为薄膜晶体管。

[0018] 优选地，所述发光元件为有机发光二极管。

[0019] 优选地，所述行共用单元和列共用单元位于所述像素电路的有效显示区域外部。

[0020] 一种显示装置，其特征在于，包括上述任意一种像素电路。

[0021] 一种像素电路的驱动方法，其特征在于，所述像素电路采用上述像素电路，所述驱动方法包括：

[0022] 初始化步骤：在初始化阶段，所述第一控制信号线、所述第二控制信号线和所述初始控制信号线上的信号同时有效，所述第二开关元件、所述第三开关元件和所述第五开关元件开启，所述驱动晶体管的栅极处的电位被设置为第一电压信号线上的电压；

[0023] 阈值电压读取步骤：在阈值电压读取阶段，所述第一控制信号线和所述第二控制信号线上的信号同时有效，所述第二开关元件和所述第三开关元件开启，所述驱动晶体管的栅极处的电位通过所述第一电容放电，以补偿驱动晶体管的阈值电压；

[0024] 灰阶写入步骤：在灰阶写入阶段，所述第二控制信号线上的信号先为有效后转为无效，所述第二开关元件先开启后关闭，所述灰阶写入电压线上的电压写入所述驱动晶体管的栅极；

[0025] 发光步骤：在发光阶段，所述第三控制信号线上的信号有效，所述驱动晶体管的栅极电位在所述第一电容的作用下被保持，所述驱动晶体管开启从而驱动所述发光元件发光。

[0026] （三）有益效果

[0027] 本发明至少具有如下的有益效果：

[0028] 本发明的关键在于，基于原有的按矩阵排列的像素单元，将实现阈值电压补偿功能的电路分成了三部分：行共用部分、列共用部分和像素自用部分。对应于每个发光元件而言，其所在行共用同一个行共用单元，所在列共用同一个列共用单元，自身自用一个子像素单元。在这样的结构就使实现阈值电压补偿功能的电路得到了简化，随所用元器件的减少，节省了元件耗费和布局空间，不仅降低了成本，还有利于缩小 AMOLED 的像素尺寸，实现高 PPI。

附图说明

[0029] 为了更清楚地说明本发明实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作一简单地介绍，显而易见地，下面描述中的附图是本发明的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

[0030] 图 1 是传统 2T1C 基本 AMOLED 像素单元示意图；

[0031] 图 2 是 6T2C 带阈值电压补偿的 AMOLED 像素单元示意图；

[0032] 图 3 是由 6T2C 像素单元组成的 AMOLED 像素电路原理示意图；

[0033] 图 4 是本发明一个实施例中像素电路的结构框图；

[0034] 图 5(a) 是本发明一个实施例中像素电路中像素单元的电路结构图；

[0035] 图 5(b) 是本发明一个实施例中像素电路中行共用单元的电路结构图；

[0036] 图 5(c) 是本发明一个实施例中像素电路中列共用单元的电路结构图；

[0037] 图 6 是本发明一个实施例中像素电路的电路图；

[0038] 图 7 是本发明一个实施例中像素电路的工作时序图；

[0039] 图 8 是本发明一个实施例中的驱动方法中的初始化阶段的电路工作原理图；

[0040] 图 9 是本发明一个实施例中的驱动方法中的阈值电压读取阶段的电路工作原理图；

[0041] 图 10 是本发明一个实施例中的驱动方法中的灰阶写入阶段的电路工作原理图；

[0042] 图 11 本发明一个实施例中的驱动方法中的 OLED 正常发光时的电路工作原理图。

具体实施方式

[0043] 为使本发明实施例的目的、技术方案和优点更加清楚，下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例是本发明一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。

[0044] 首先先对附图中涉及的标记进行说明，其中，图 1 至图 11 中：

[0045] a——发光元件；b——子像素单元；c——行共用单元；d——列共用单元；T1——

驱动晶体管（驱动 TFT）；T2——第二开关元件（开关 TFT）；T3——第三开关元件（初始化 TFT）；T4——第四开关元件（发光控制 TFT）；T5——第五开关元件（初始电压输入 TFT）；C1——第一电容（存储电容）；C2——第二电容（输入耦合电容）；

[0046] EM₁、…、EM_n、EM_{last}——第 1、…、n 行和最后一行第三控制信号线；INITIAL——初始控制信号线；OLED——发光元件（有机发光二极管）；

[0047] GATE₁、…、GATE_{n-1}、GATE_n、GATE_{n+1}、GATE_{last}——第 1、…、n-1、n、n+1 行和最后一行扫描信号线；

[0048] CN_{1_1}、…、CN_{1_n}、CN_{1_n+1}、CN_{1_last}——第 1、…、n、n+1 行和最后一行第一控制信号线；

[0049] CN_{2_1}、…、CN_{2_n}、CN_{2_n+1}、CN_{2_last}——第 1、…、n、n+1 行和最后一行第二控制信号线；

[0050] DATA_IN——灰阶写入电压线；DATA——灰阶写入电压信号（第二连接线）；

[0051] VDD——高电平电压线；VSS——低电平电压线；VINI——第一电压信号；Vdata₁/…/Vdata_{m-1}/Vdata_m/Vdata_{m+1}/Vdata_{last}——灰阶写入电压（“_”后为列号）；VH——OLED 阳极电压（即第一连接线上的电压）；VP——T1 栅极电压；GND——接地电压。

[0052] 另外，图 7 中：

[0053] A——初始化阶段；B——阈值电压读取阶段；C——灰阶写入阶段；D——OLED 发光阶段；Floating——浮接。

[0054] 本发明实施例提出了一种像素电路，参见图 4，该电路包括一种像素电路，包括呈矩阵排列的多个像素单元，每个像素单元包括子像素单元 b 和发光元件 a，所述子像素单元 b 包括与所述发光元件 a 电连接的驱动晶体管，其特征在于：

[0055] 对应于每行像素单元，所述像素电路还包括行共用单元 c；所述行共用单元 c 通过第一连接线与对应行的每个像素单元电连接；

[0056] 对应于每列像素单元，所述像素电路还包括列共用单元 d；所述列共用单元 d 通过第二连接线与对应列的每个像素单元电连接；

[0057] 每个像素单元的子像素单元 b、与该像素单元对应的行共用单元 c、以及与该像素单元对应的列共用单元 d 组成具有对该子像素单元 b 中的所述驱动晶体管进行阈值电压补偿功能的电路。

[0058] 这样，所有行共用单元 c 组成了行共用电路，所有列共用单元 d 组成了列共用电路，而发光元件 a 与子像素单元 b 组成了一个独立的像素单元。从功能上来说，每一个子像素单元 b 可以独立地完成对发光元件 a 的显示驱动的功能；而与其对应的行共用单元 c、列共用单元 d，和子像素单元 b 共同实现了对该子像素单元 b 中的驱动晶体管的阈值电压补偿功能。采取这样的结构，就使得实现阈值电压补偿功能的电路部分可以同行共用同一个行共用单元 c，同列共用一个列共用单元 d，从而节省了节省了元件耗费和布局空间。

[0059] 参见图 5(a) 至图 5(c)，下面具体描述该实施例的一种优选具体电路示例：

[0060] 所述子像素单元 b 包括驱动晶体管 T1、第二开关元件 T2、第三开关元件 T3 和第一电容 C1，其中：

[0061] 所述驱动晶体管 T1 的栅极与所述第二开关元件 T2 的第二端、所述第一电容 C1 的

第一端、以及所述第三开关元件 T3 的第二端电连接；所述驱动晶体管 T1 的源极与所述第一电容 C1 的第二端都与低电平电压线 VSS 电连接；所述驱动晶体管 T1 的漏极与所述第三开关元件 T3 的第一端电连接，并与所述发光元件 OLED 的第二端电连接；

[0062] 所述第二开关元件 T2 的第一端与所述第二连接线 DATA 电连接；所述第三开关元件 T3 的控制端与第一控制信号线 CN1 电连接，所述第二开关元件 T2 的控制端与第二控制信号线 CN2 电连接。

[0063] 所述行共用单元 c 包括第四开关元件 T4，其第二端通过所述第一连接线 VH 与对应行的每个像素单元中的所述发光元件 a 的第一端电连接；所述第四开关元件 T4 的第一端与高电平电压线 VDD 电连接，所述第四开关元件 T4 的控制端与第三控制信号线 EM 电连接。

[0064] 所述列共用单元 d 包括第二电容 C2 和第五开关元件 T5，所述第二电容 C2 的第二端、所述第五开关元件 T5 的第二端都通过所述第二连接线 DATA 与对应列每个像素单元的子像素单元 b 中的所述第二开关元件 T2 的第一端电连接；所述第二电容 C2 的第一端与对应列的像素单元的灰阶写入电压线 DATA_IN 电连接；所述第五开关元件 T5 的控制端与初始控制信号线 INITIAL 电连接，所述第五开关元件 T5 的第一端与第一电压信号线 VINI 电连接。

[0065] 优选地，所述驱动晶体管 T1 和开关元件为场效应管。所述开关元件的第一端为场效应管的漏极，所述开关元件的第二端为场效应管的源极，所述开关元件的控制端为场效应管的栅极。更优选地，所述场效应管为薄膜晶体管。

[0066] 优选地，所述发光元件为有机发光二极管 OLED，当然其也可以是其他电流驱动发光的双端发光元件。

[0067] 优选地，所述行共用单元 c 和列共用单元 d 位于所述像素电路的有效显示区域外部。相应的，由于像素单元位于有效显示区域内部，该设计可以减小有效显示区域中的元件总数，有利于 PPI 的提高。

[0068] 另外，按功能划分，所述第一电容为储能电容，所述第二电容为耦合电容。需要说明的是，开关元件前所用的“第二”、“第三”等标识仅是对应于电路图的元件符号起区别作用的，其本身不具有特定顺序或其他含义。

[0069] 下面展示结合以上所有优选方案所组成的像素电路，如图 6 所示（图 6 是以图 5(a) 所示的像素单元、图 5(b) 所示的行共用单元和图 5(c) 所示的列共用单元为基本单元所组成的电路，并与图 4 所示的像素电路的结构框图相对应）。该像素电路包括：至少一行一列的像素单元 (3T1C Pixel) 排成的像素阵列，每行一个的行共用单元 c（组成行共用电路），和每列一个的列共用单元 d（组成列共用电路）；

[0070] 所述像素单元包括驱动晶体管 T1（驱动 TFT）、第二开关元件 T2（开关 TFT）、第三开关元件 T3（初始化 TFT）、第一电容 C1（存储电容）和有机发光二极管 OLED，所述驱动晶体管 T1 的栅极与第二开关元件 T2 的源极、第三开关元件 T3 的源极相连，并经过第一电容 C1 与驱动晶体管 T1 的源极相连；所述有机发光二极管 OLED 的阴极与驱动晶体管 T1 的漏极、第三开关元件 T3 的漏极相连。

[0071] 所述行共用单元 c 包括第四开关元件 T4（发光控制 TFT），其源极与对应行每个像素单元中有机发光二极管 OLED 的阳极相连；

[0072] 所述列共用单元 d 包括第二电容 C2 和第五开关元件 T5，所述第二电容 C2 的第一

端、第五开关元件的源极与对应列每个像素单元中第二开关元件 T2 的漏极相连。

[0073] 包括像素单元 (a+b)、行共用单元 c 与列共用单元 d 的电路结构图参见图 6。可见, 每一行像素共用一个行共用单元, 包括共用同一个晶体管和共用同一条第一信号线 (即与图 6 中的有机发光二极管阳极相连的线); 每一列像素共用一个列共用单元, 包括共用同一个晶体管和同一个电容, 并共用灰阶写入电压线 (即与图 6 的列共用单元中电容的下端相连的线), 从而分离出来的行共用 TFT 电路与列共用 TFT 电路可以集成在所述像素阵列的外部, 使整体结构所用元件得到了很大程度的简化, 其所需空间也就更小, 更利于缩小 AMOLED 的尺寸, 实现高 PPI。

[0074] 当然, 上述像素电路中所有开关元件作为数字电路中的开关实现其功能, 其他类别的晶体管也可以具有对应功能, 并不仅限于 TFT 一种类型的晶体管。另外, 上述像素电路中所用电容 C1 与 C2 分别为存储电容与输入耦合电容, 其他类型的电容在适当的使用环境和参数设定上都具有同样功能, 故并不仅限于这里提出的类型。所以使用其他类型、同样功能的晶体管或电容的像素电路, 只要其同样以行共用单元 c 与列共用单元 d 实现整体电路设计, 都包括在本发明权利要求的保护范围内。

[0075] 该像素电路的具体工作方式如下:

[0076] 第四开关元件 T4 的漏极和驱动晶体管 T1 的源极间加以恒定的工作高低电平 (V_{DD} 为高电平电压线、 V_{SS} 为低电平电压线), 在所有第五开关元件 T5 的漏极加以恒定的第一电压信号 V_{INI} (通过第一电压信号线 VINI 提供);

[0077] 参见图 7, 在驱动每行像素单元 (如第 n 行) 时, 加载在对应的 (第 n 行的) 行共用单元 c 中的第四开关元件 T4 栅极上的第三控制信号 EM_n 由高电平转为低电平, 并依次经过时间固定的初始化阶段 (A)、阈值电压读取阶段 (B) 和灰阶写入阶段 (C) 后转回高电平;

[0078] 加载在所有第五开关元件 T5 栅极的初始控制信号 $V_{INITIAL}$ (图 7 中的 INITIAL, 通过初始控制信号线 INTIAL 提供) 仅在所述初始化阶段内为高电平;

[0079] 加载在该行所有像素单元中第三开关元件 T3 栅极上的第一控制信号 CN_1_n 仅在所述初始化阶段和阈值电压读取阶段内为高电平;

[0080] 加载在该行所有像素单元中第二开关元件 T2 栅极上的第二控制信号 CN_2_n 在所述初始化阶段、阈值电压读取阶段, 和灰阶写入阶段的前半段内为高电平;

[0081] 对应于该行 (n) 对应列 (如第 m 列) 像素单元的灰阶写入电压 V_{data_m} (图 7 中的 DATA), 仅在所述灰阶写入阶段内加载在对应 (第 m 列的) 列共用单元 d 中第二电容的第二端上, 其它阶段为 GND。

[0082] 从而对于每一行需要被驱动的像素单元, 均按上述方法完成初始化 - 阈值电压读取 - 灰阶写入的过程完成驱动, 然后在驱动电流的作用下对应的 OLED 就会发光。

[0083] 在上述工作方式下, 其阈值补偿功能的实现原理如下:

[0084] 参见图 7, 所述驱动电路是按行驱动的, 每行的驱动过程都分为四个阶段: 初始化阶段 A、阈值电压读取阶段 B、灰阶写入阶段 C, 和 OLED 发光阶段 D。图 7 为该像素电路的工作时序图, 其中已经标明了每一阶段中各个电压的高低电平变化。未提及的 V_{DD} 与 V_{SS} 一直向像素电路提供高电平电压与低电平电压。

[0085] 初始化阶段 A 中, EM_n 为低电平, INITIAL、CN_1_n 和 CN_2_n 为高电平, DATA_IN

为 GND。参见图 8, 此时, T2、T3、T5 导通, T4 截止, OLED 阳极电压 V_H 为 Floating (浮接、数值不定)。T1 的漏极与栅极相连接, 从而其栅极电压 V_p 就经由 T2、T3、T5 连通, 进而与 V_{INI} 同电位, 即 $V_p = V_{INI}$ 。

[0086] 阈值电压读取阶段 B 中, EM_n 仍为低电平, CN_1_n 和 CN_2_n 仍为高电平, 而 INITIAL 变为低电平。参见图 9, 此时, T4 保持截止, T2、T3 保持导通, T5 由导通变为截止。T1 的漏极与栅极保持连接, 形成二极管连接结构, 处于 C1 与 C2 之间的 V_p 点将从第一电压信号 V_{INI} 放电至 T1 的阈值电压 V_{th} , 即 $V_p = V_{th}$ 。而 C1 的另一端为 V_{SS} , C2 的另一端为 GND (DATA), 从而 C1 两端电压为 $V_{th} - V_{SS}$, C1 和 C2 为一整体的两端电压为 0。经过这一阶段, T1 的阈值电压 V_{th} 就被读取了出来, 进而就可以对其进行处理了。

[0087] 灰阶写入阶段 C 中, EM_n、INITIAL 仍为低电平, CN_1_n 转为低电平, 而 CN_2_n 开始为高电平, 后转为低电平, 而 DATA_IN 由 GND 变为灰阶电压 V_{DATA} (其值对应行 n 列 m)。参见图 10, 在 C2 的耦合影响下, CN_2_n 的高电平阶段中, V_p 从 V_{th} 跳变为

$$[0088] \quad V_p = \frac{C_2}{C_1 + C_2} \cdot V_{DATA} - V_{SS} + V_{th},$$

[0089] 其中 C_1 和 C_2 为 C1 和 C2 的电容值, 由于 C1 和 C2 一端相连, C2 另一端电压变化, 将影响 C1 和 C2 相连端的电压, 根据电容耦合的公式, C1 和 C2 相连端的电压变化为电压 V_{DATA} 乘以 $C_2 / (C_1 + C_2)$ 。然后 CN_2_n 转为低电平, T2 截止, T1 的栅极处也就是 V_p 所在点由存储电容 C1 保持为

$$[0090] \quad V_p = \frac{C_2}{C_1 + C_2} \cdot V_{DATA} - V_{SS} + V_{th}。$$

[0091] OLED 发光阶段 D 中, EM_n 转为高电平, CN_1_n 和 CN_2_n 为低电平。参见图 11, 此时 T2 和 T3 截止, T4 导通, OLED 阳极电压 V_H 由 Floating 变为 V_{DD} 。 V_p 在存储电容 C1 的作用下保持为

$$[0092] \quad V_p = \frac{C_2}{C_1 + C_2} \cdot V_{DATA} + V_{th},$$

[0093] 即 T1 以源漏电流

$$[0094] \quad \begin{aligned} I_{DS} &= \frac{\mu C_{OX}}{2} \cdot \frac{W}{L} \cdot \left(\frac{C_2}{C_1 + C_2} \cdot V_{DATA} - V_{SS} + V_{th} - V_{th} \right)^2 \\ &= \frac{\mu C_{OX}}{2} \cdot \frac{W}{L} \cdot \left(\frac{C_2}{C_1 + C_2} \cdot V_{DATA} - V_{SS} \right)^2 \end{aligned}$$

[0095] 驱动该 OLED。可见最终 OLED 的驱动电流与 T1 的阈值电压 V_{th} 无关, 也就是实现了传统 2T1C (图 1) 像素单元所不具有的阈值电压补偿功能。

[0096] 而且, 所述驱动电路的每个像素单元只用了 3 个晶体管和 1 个电容, 相比较 6T2C 像素单元 (图 2 至图 3) 大大减少了每个像素单元中的元件个数, 且只是在有效显示区域外部设置了一行列共用单元 d 和一系列共用单元 c, 节省了元件耗费和布局空间, 不仅降低了成本, 还有利于缩小 AMOLED 的像素尺寸, 实现高 PPI。

[0097] 基于相同的发明构思, 本发明实施例还提出了一种显示装置, 该显示装置包括上

述任意一种像素电路,其通过上述任意一种驱动方法来进行显示驱动。该显示装置可以为:电子纸、OLED 面板、手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。由于其与上述任意一种像素电路具有同样的技术特征,因而解决同样的技术问题,达到同样的技术效果。

[0098] 与上面像素电路的具体工作方式所述的内容一致,这里提出一种驱动上述像素电路的方法,所述驱动方法包括:

[0099] 初始化步骤:在初始化阶段 A,所述第一控制信号线、所述第二控制信号线和所述初始控制信号线上的信号同时有效,所述第二开关元件、所述第三开关元件和所述第五开关元件开启,所述驱动晶体管的栅极处的电位被设置为第一电压信号线上的电压;

[0100] 阈值电压读取步骤:在阈值电压读取阶段 B,所述第一控制信号线和所述第二控制信号线上的信号同时有效,所述第二开关元件和所述第三开关元件开启,所述驱动晶体管的栅极处的电位通过所述第一电容放电,以补偿驱动晶体管的阈值电压;

[0101] 灰阶写入步骤:在灰阶写入阶段 C,所述第二控制信号线上的信号先为有效后转为无效,所述第二开关元件先开启后关闭,所述灰阶写入电压线上的电压写入所述驱动晶体管的栅极;

[0102] 发光步骤:在发光阶段,所述第三控制信号线上的信号有效,所述驱动晶体管的栅极电位在所述第一电容的作用下被保持,所述驱动晶体管开启从而驱动所述发光元件发光。

[0103] 综上所述,本发明采用部分 TFT 共用方式以 3T1C 的像素电路实现了阈值电压补偿功能,有利于缩小 AMOLED 像素的尺寸,实现高 PPI。

[0104] 需要说明的是,在本文中,诸如第一和第二等之类的关系术语仅仅用来将一个实体或者操作与另一个实体或操作区分开来,而不一定要求或者暗示这些实体或操作之间存在任何这种实际的关系或者顺序。

[0105] 以上实施例仅用以说明本发明的技术方案,而非对其限制;尽管参照前述实施例对本发明进行了详细的说明,本领域的普通技术人员应当理解:其依然可以对前述各实施例所记载的技术方案进行修改,或者对其中部分技术特征进行等同替换;而这些修改或者替换,并不使相应技术方案的本质脱离本发明各实施例技术方案的精神和范围。

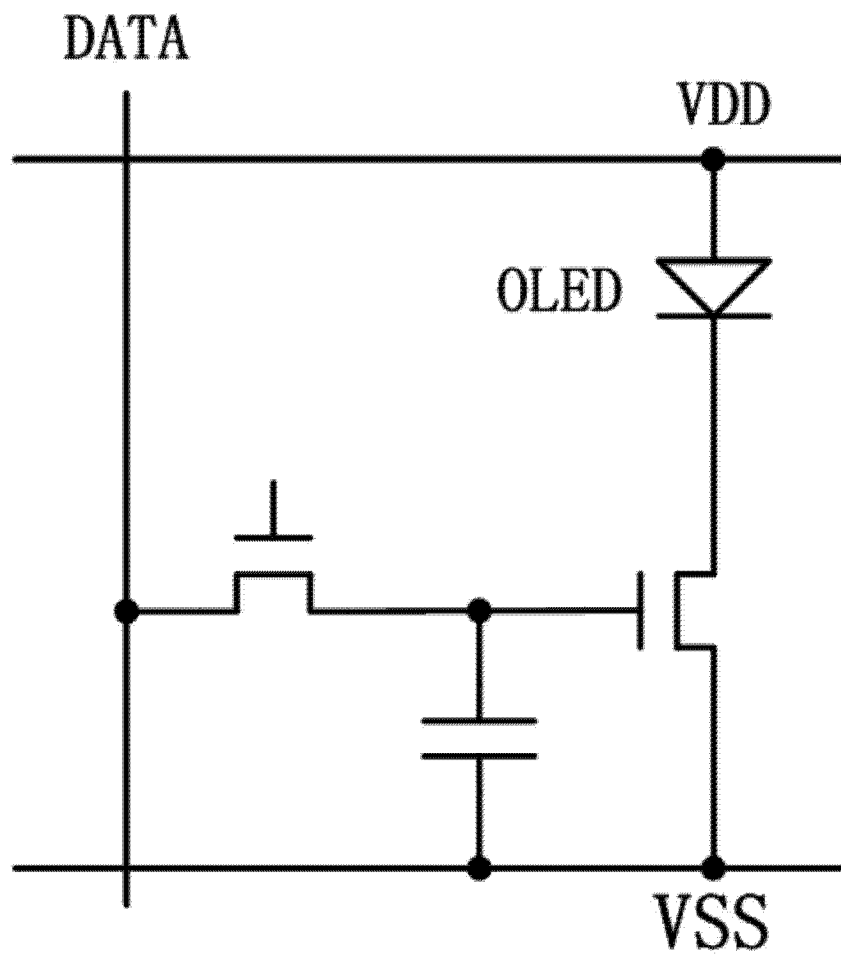


图 1

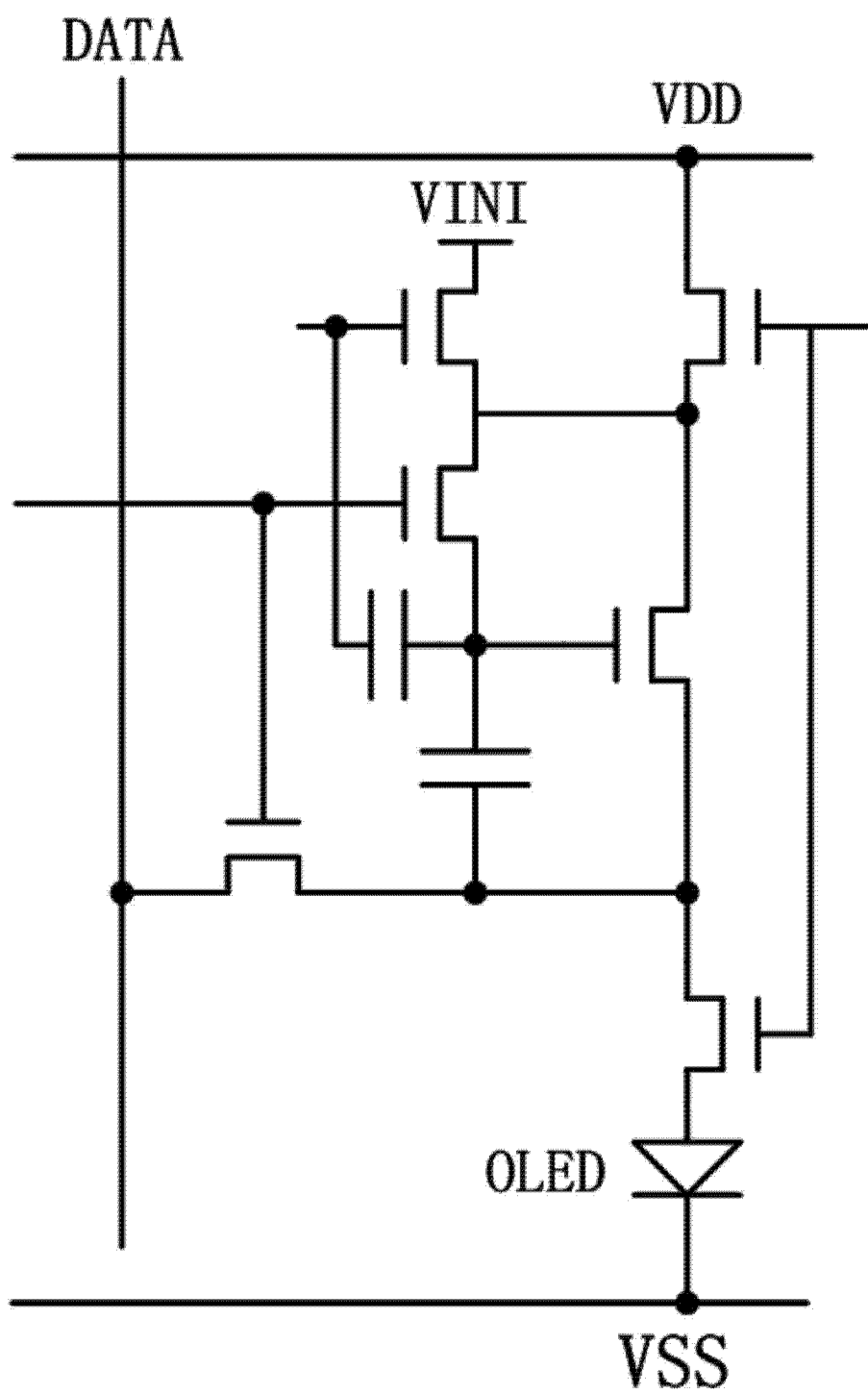


图 2

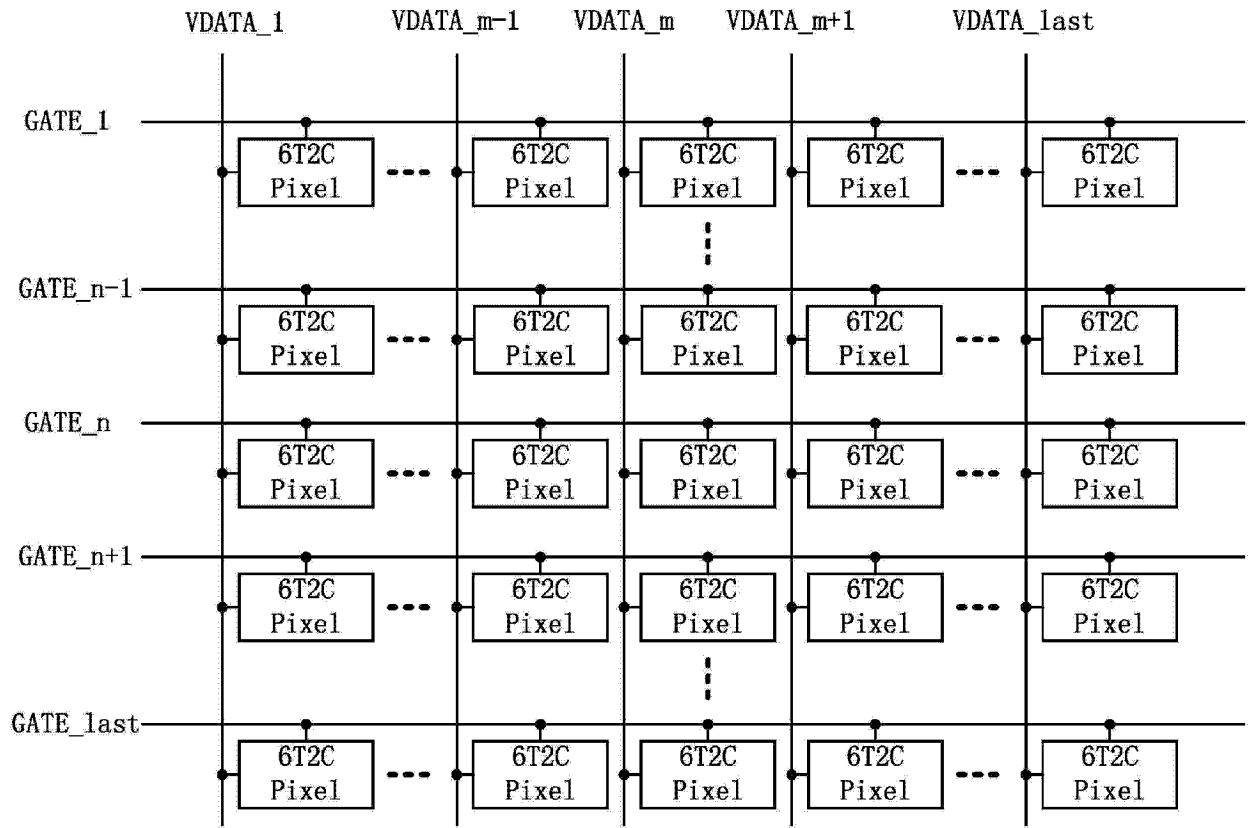


图 3

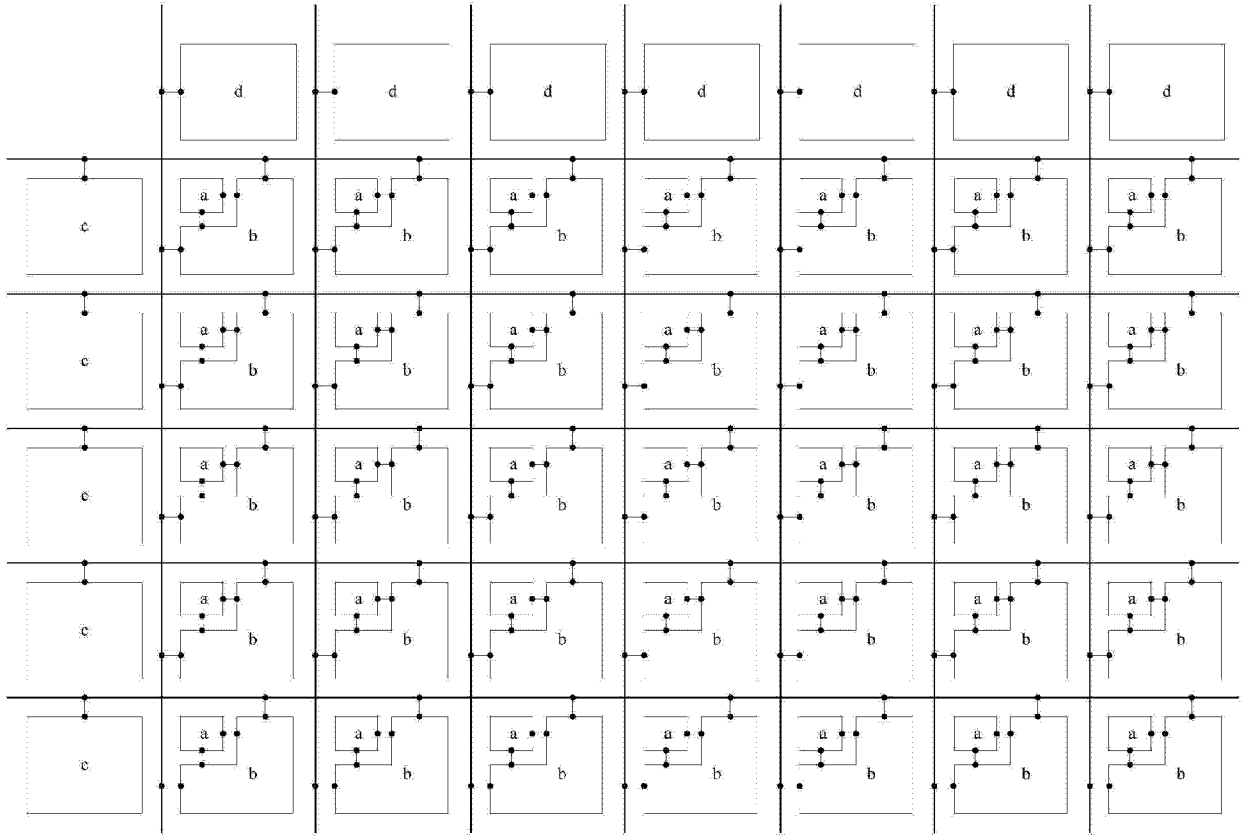


图 4

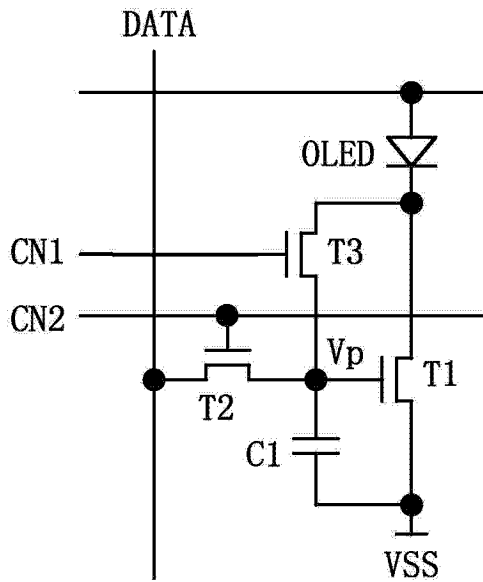


图 5(a)

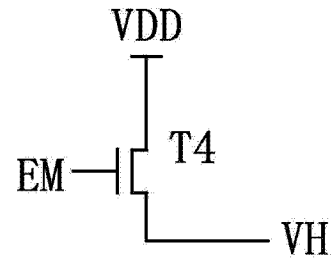


图 5(b)

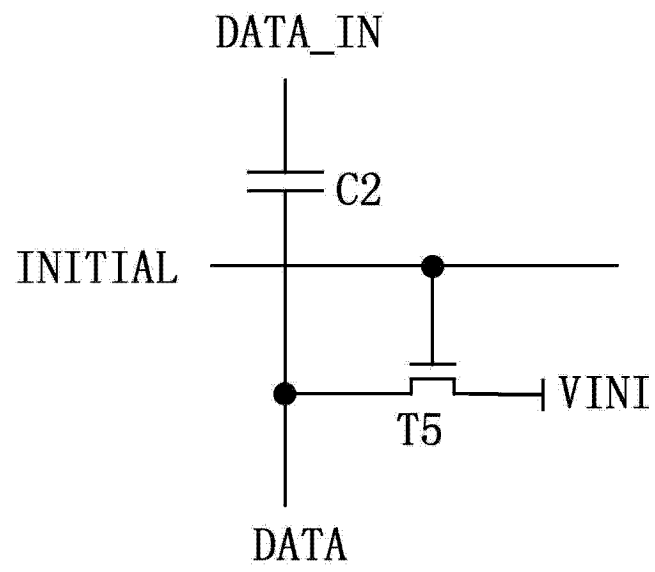


图 5(c)

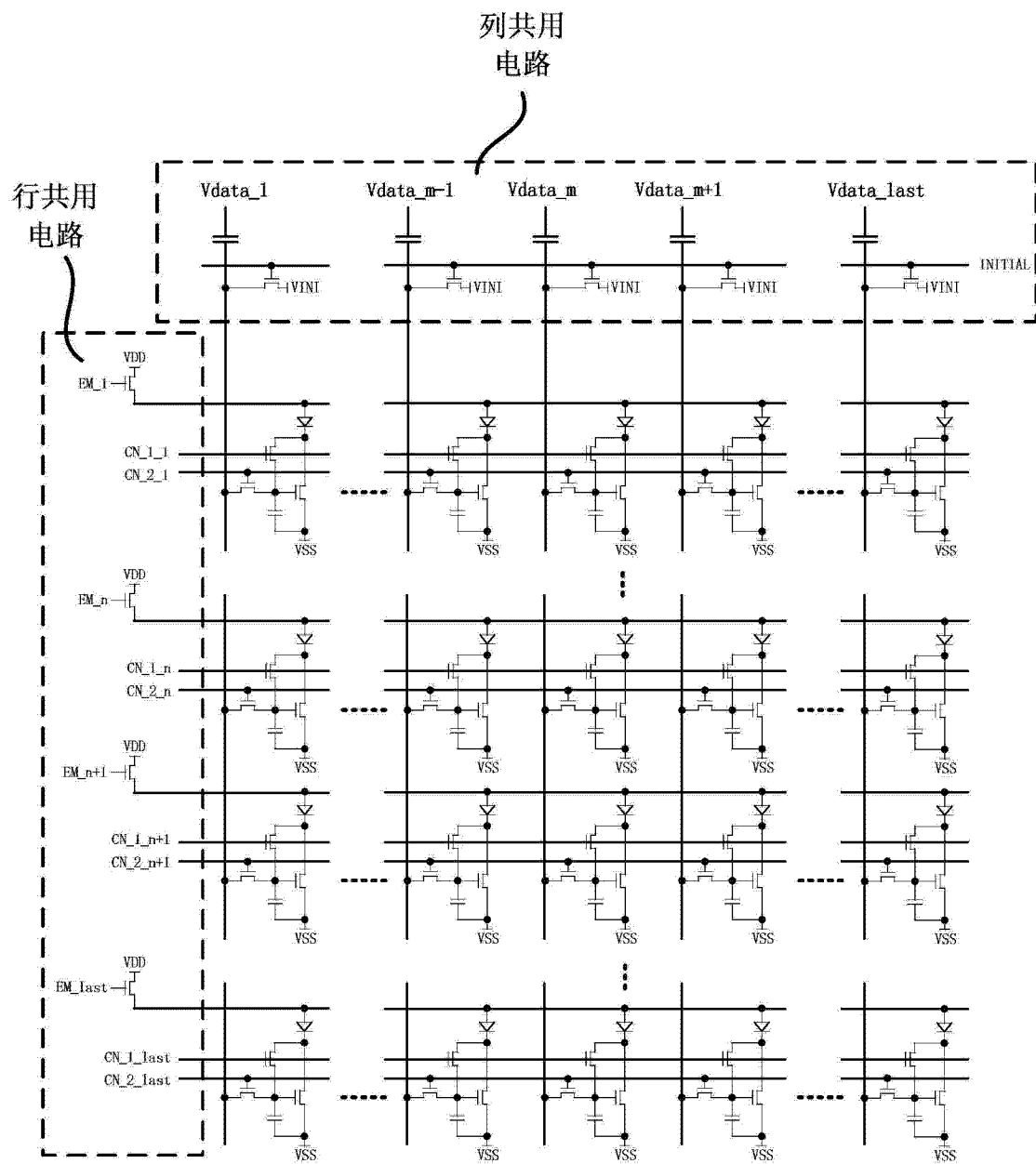


图 6

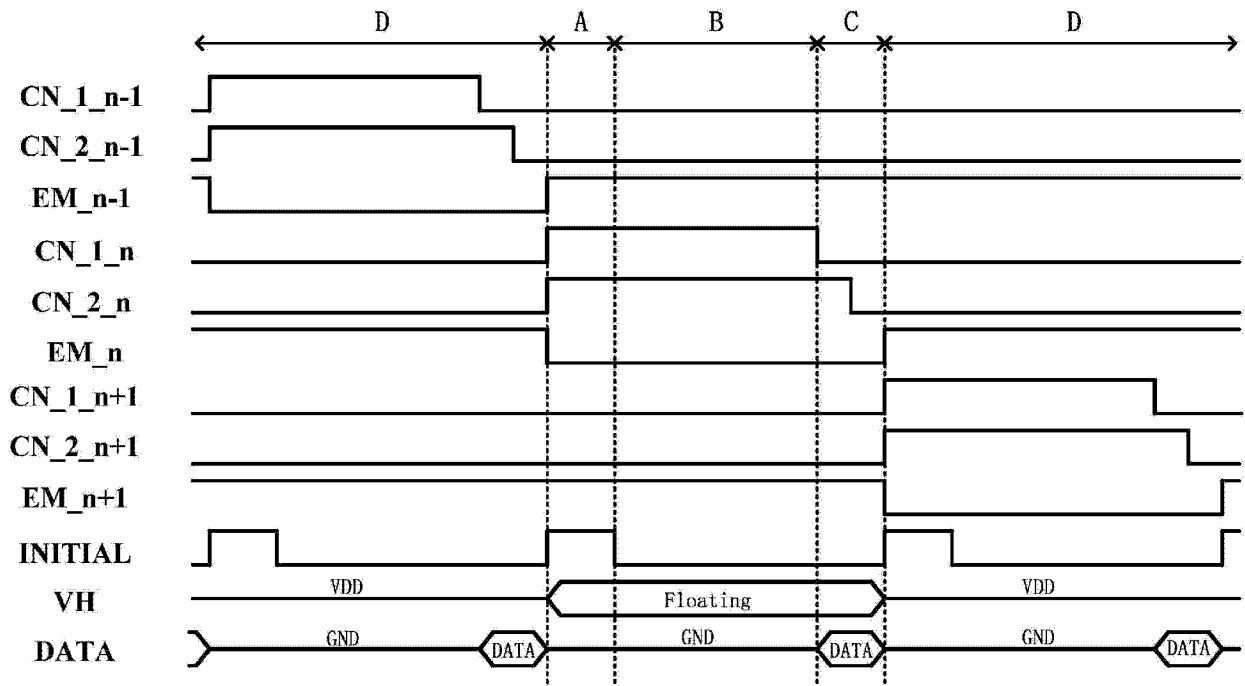


图 7

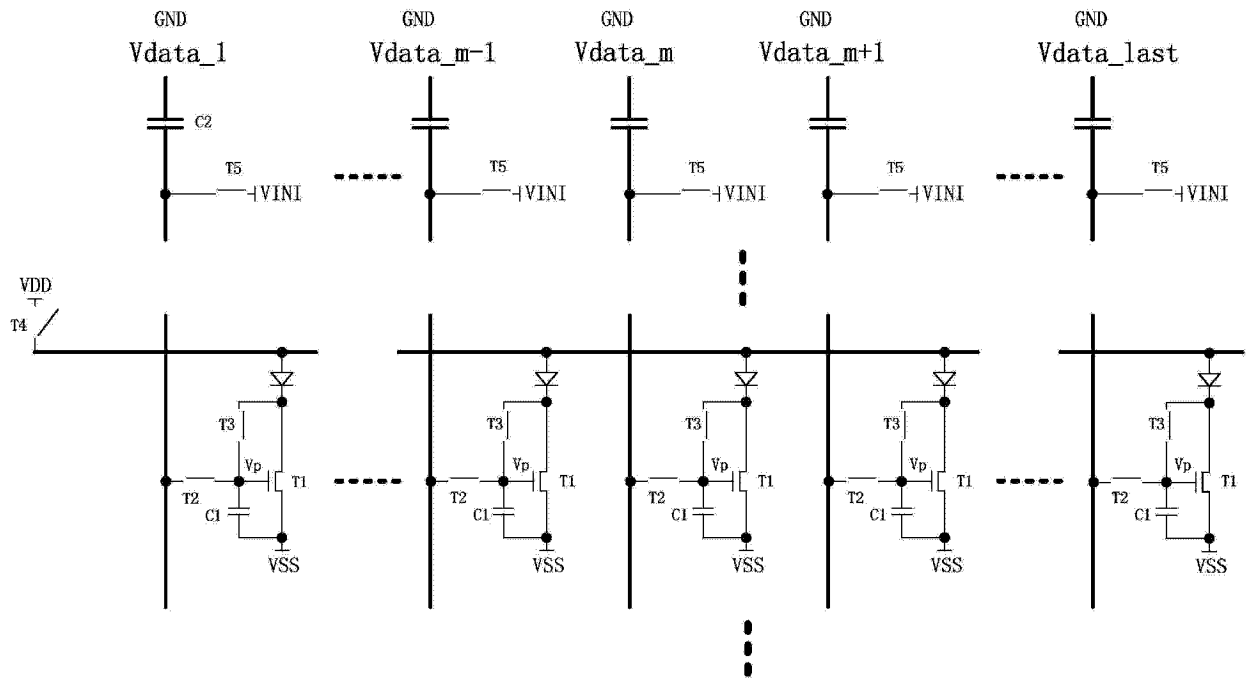


图 8

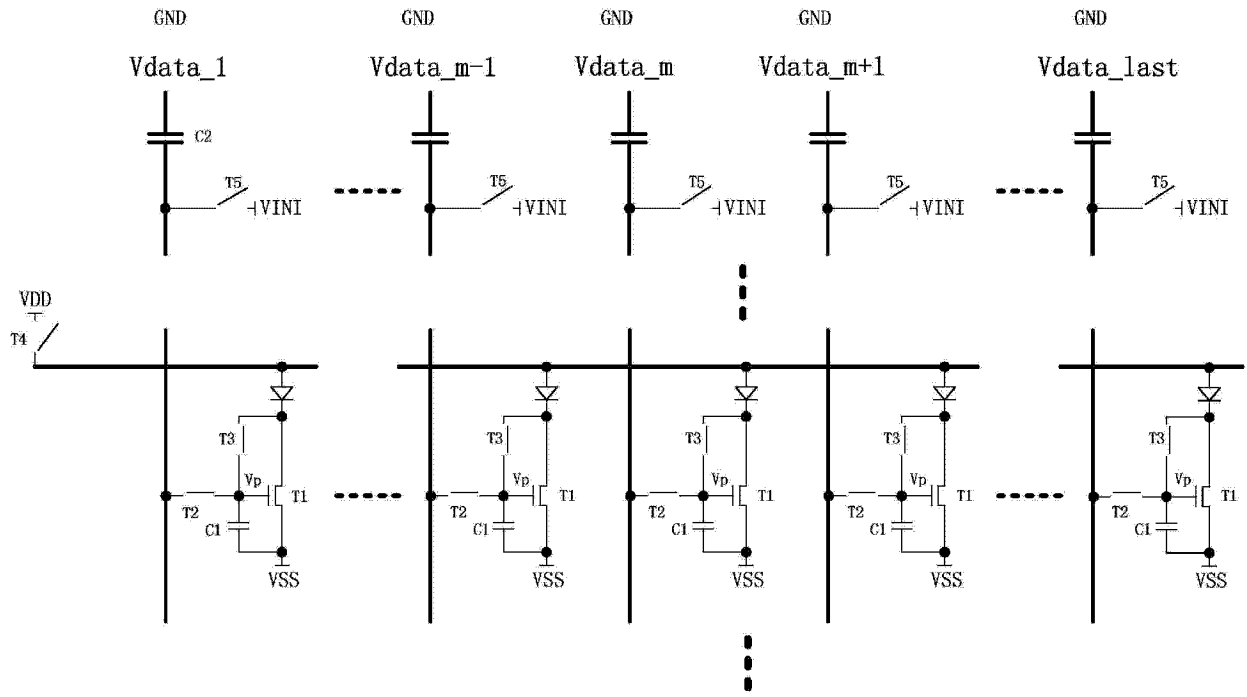


图 9

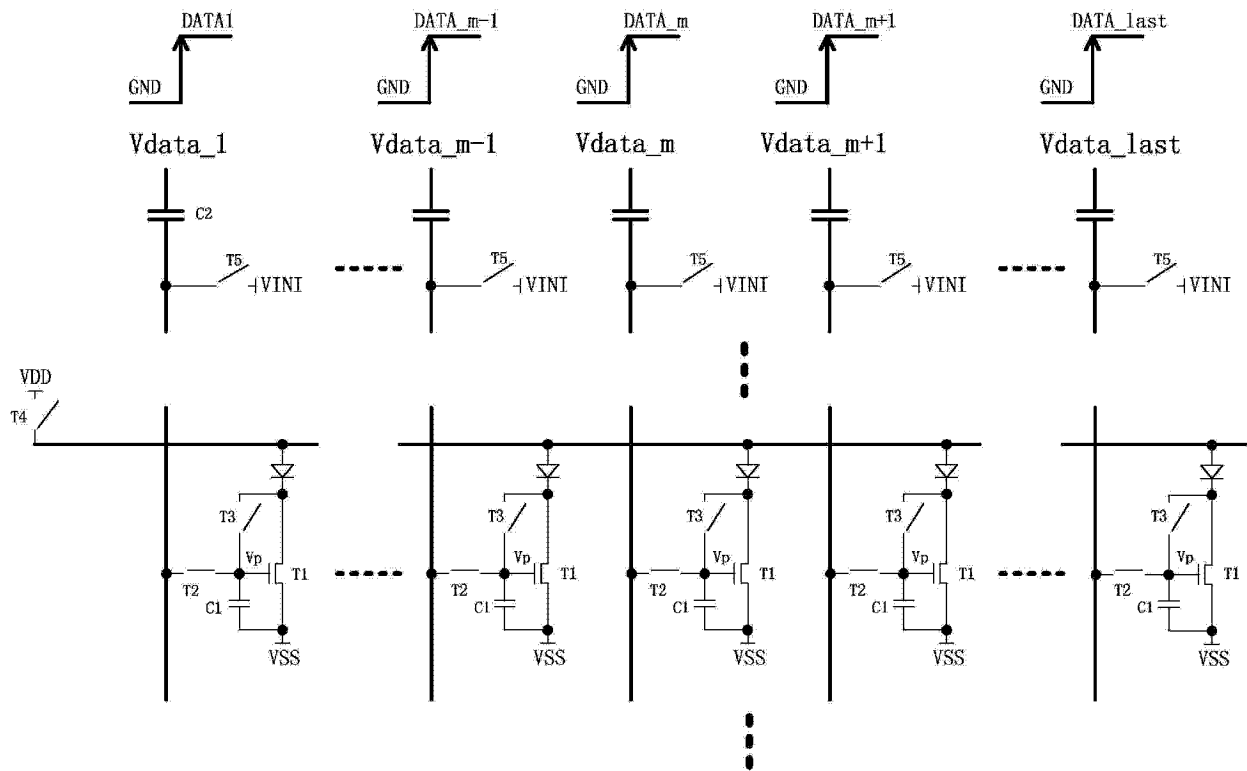


图 10

专利名称(译)	像素电路及其驱动方法、显示装置		
公开(公告)号	CN104123912A	公开(公告)日	2014-10-29
申请号	CN201410317208.6	申请日	2014-07-03
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
[标]发明人	谭文 祁小敬		
发明人	谭文 祁小敬		
IPC分类号	G09G3/32 G09G3/3233		
CPC分类号	G09G3/3258 G09G3/3266 G09G3/3291 G09G2300/0426 G09G2300/043 G09G2300/0819 G09G2310/0262 G09G2310/027		
代理人(译)	李相雨		
其他公开文献	CN104123912B		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了一种像素电路及其驱动方法、显示装置。所述像素电路包括呈矩阵排列的多个像素单元，每个像素单元包括子像素单元和发光元件，所述子像素单元包括与所述发光元件电连接的驱动晶体管，对应于每行像素单元，所述像素电路还包括行共用单元；所述行共用单元通过第一连接线与对应行的每个像素单元电连接；对应于每列像素单元，所述像素电路还包括列共用单元；所述列共用单元通过第二连接线与对应列的每个像素单元电连接；子像素单元、行共用单元、以及列共用单元组成具有对所述驱动晶体管进行阈值电压补偿功能的电路。其可以实现阈值电压补偿功能，有利于缩小AMOLED像素的尺寸，实现高PPI。

