



(12) 发明专利

(10) 授权公告号 CN 104036731 B

(45) 授权公告日 2016.03.23

(21) 申请号 201410265700.3

(22) 申请日 2014.06.13

(73) 专利权人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

专利权人 北京京东方光电科技有限公司

(72) 发明人 杨盛际 董学 王海生

(74) 专利代理机构 北京路浩知识产权代理有限公司 11002

代理人 李迪

(51) Int. Cl.

G09G 3/3208(2016.01)

审查员 高倩倩

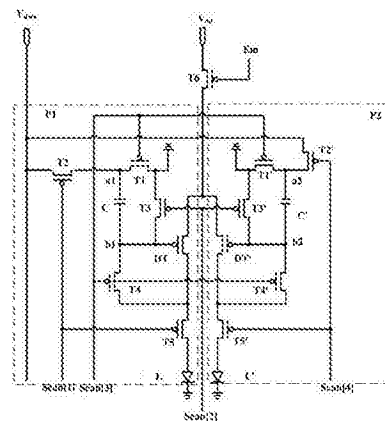
权利要求书2页 说明书5页 附图8页

(54) 发明名称

像素电路和显示装置

(57) 摘要

本发明提供了一种像素电路,包括两个子像素电路和第六开关单元;第六开关单元的第一端连接到工作电压线,控制端连接到第一扫描信号线;每个子像素电路包括:五个开关单元、驱动单元、储能单元和电致发光单元,第一子像素电路的第一开关单元、第三开关单元、第四开关单元与第二子像素电路的第一开关单元、第三开关单元、第四开关单元共用扫描信号线。本发明提供的像素电路彻底解决了由于驱动晶体管的阈值电压漂移导致显示亮度不均的问题。同时本发明中,使用一个补偿电路来完成两个像素的驱动,相邻的两个像素共用多条信号线路,能够缩减显示装置中用于像素电路的信号线路数目,降低集成电路成本,并缩减像素间距,提高像素密度。



1. 一种像素电路,其特征在于,包括两个子像素电路,

每一个子像素电路包括第一至第五开关单元、驱动单元、储能单元和电致发光单元;

其中,第一开关单元的第一端连接储能单元的第一端,第一开关单元的第二端接地,用于在第一开关单元的控制端所接入的扫描信号线的控制下将所述储能单元的第一端接地;

第二开关单元的第一端连接到数据电压线,第二开关单元的第二端连接到储能单元的第一端,用于在第二开关单元的控制端所接入的扫描信号线的控制下将数据电压线中的电压写入到储能单元的第一端;

第三开关单元的第一端连接储能单元的第二端,第三开关单元的第二端接地,用于在第三开关单元的控制端所接入的扫描信号线的控制下将所述储能单元的第二端接地;

第四开关单元的第一端连接到驱动单元的输出端,第四开关单元的第二端连接到储能单元的第二端,用于在第四开关单元的控制端所接入的扫描信号线的控制下将驱动单元的输出端与驱动单元的控制端连接;

第五开关单元的第一端连接到驱动单元的输出端,第五开关单元的第二端与电致发光单元相连,用于在第五开关单元的控制端所接入的扫描信号线的控制下将所述驱动单元提供的驱动电流导入到所述电致发光单元;

驱动单元的控制端与所述储能单元的第二端相连;

在两个子像素电路中,第一开关单元和第四开关单元的控制端均接入第三扫描信号线,第三开关单元的控制端均接入第二扫描信号线;第一子像素电路的第二开关单元和第五开关单元的控制端均接入第一扫描信号线,第二子像素电路的第二开关单元和第五开关单元的控制端均接入第四扫描信号线;

所述像素电路还包括一个第六开关单元,所述第六开关单元的第一端连接到工作电压线,第六开关单元的第二端分别与两个子像素电路的驱动单元的输入端相连,第六开关单元的控制端连接到第五扫描信号线,用于在所述第五扫描信号线的控制下为所述驱动单元提供工作电压。

2. 如权利要求 1 所述的像素电路,其特征在于,所述开关单元和所述驱动单元为薄膜场效应晶体管,各个开关单元的控制端为薄膜场效应晶体管的栅极,各个开关单元的第一端为薄膜场效应晶体管的源极,各个开关单元的第二端为薄膜场效应晶体管的漏极,所述驱动单元的输入端为薄膜场效应晶体管的源极,所述驱动单元的控制端为薄膜场效应晶体管的栅极,所述驱动单元的输出端为薄膜场效应晶体管的漏极。

3. 如权利要求 2 所述的像素电路,其特征在于,各个薄膜场效应晶体管均为 P 沟道型。

4. 如权利要求 1 所述的像素电路,其特征在于,所述储能单元为电容。

5. 如权利要求 1-4 其中任一项所述的像素电路,其特征在于,所述电致发光单元为有机发光二极管。

6. 一种显示装置,其特征在于,包括如权利要求 1-5 任一项所述的像素电路。

7. 如权利要求 6 所述的显示装置,其他特征在于,所述像素电路的两个子像素电路分别位于两个相邻像素内。

8. 如权利要求 7 所述的显示装置,其特征在于,所述两个相邻像素分别位于所述数据电压线的两侧。

9. 如权利要求 7 所述的显示装置,其特征在于,所述两个相邻像素位于所述数据电压线的同一侧。

像素电路和显示装置

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种像素电路和显示装置。

背景技术

[0002] 有机发光显示器 (OLED) 是当今平板显示器研究领域的热点之一,与液晶显示器相比, OLED 具有低能耗、生产成本低、自发光、宽视角及响应速度快等优点。目前,在手机、PDA、数码相机等显示领域 OLED 已经开始取代传统的液晶显示屏 (LCD)。像素驱动电路设计是 OLED 显示器核心技术内容,具有重要的研究意义。

[0003] 与 TFT (薄膜场效应晶体管)-LCD 利用稳定的电压控制亮度不同, OLED 属于电流驱动,需要稳定的电流来控制发光。

[0004] 由于工艺制程和器件老化等原因,在原始的 2T1C 驱动电路 (包括两个薄膜场效应晶体管和一个电容) 中,各像素点的驱动 TFT 的阈值电压存在不均匀性,这样就导致了流过每个像素点 OLED 的电流发生变化使得显示亮度不均,从而影响整个图像的显示效果。

[0005] 并且现有技术中,一个像素电路一般对应于一个像素,每个像素电路都至少包含一条数据电压线、一条工作电压线和多条扫描信号线,这样就导致相应的制作工艺较为复杂,并且不利于缩小像素间距。

发明内容

[0006] 本发明的目的是解决显示装置显示亮度不均的问题,并缩减显示装置中用于像素电路的信号线路数目,降低集成电路成本,同时提高显示装置的像素密度。

[0007] 为了实现上述目的,本发明提供了一种像素电路,包括两个子像素电路,

[0008] 每一个子像素电路包括第一至第五开关单元、驱动单元、储能单元和电致发光单元;

[0009] 其中,第一开关单元的第一端连接储能单元的第一端,第一开关单元的第二端接地,用于在第一开关单元的控制端所接入的扫描信号线的控制下将所述储能单元的第一端接地;

[0010] 第二开关单元的第一端连接到数据电压线,第二开关单元的第二端连接到储能单元的第一端,用于在控制端所接入的扫描信号线的控制下将数据电压线中的电压写入到储能单元的第一端;

[0011] 第三开关单元的第一端连接储能单元的第二端,第三开关单元的第二端接地,用于在第三开关单元的控制端所接入的扫描信号线的控制下将所述储能单元的第二端接地;

[0012] 第四开关单元的第一端连接到驱动单元的输出端,第四开关单元的第二端连接到储能单元的第二端,用于在第四开关单元的控制端所接入的扫描信号线的控制下使驱动单元的输出端与驱动单元的控制端连接;

[0013] 第五开关单元的第一端连接到驱动单元的输出端,第五开关单元的第二端与电致

发光单元相连,用于在第五开关单元的控制端所接入的扫描信号线的控制下将所述驱动单元提供的驱动电流导入到所述电致发光单元;

[0014] 驱动单元的控制端与所述储能单元的第二端相连;

[0015] 在两个子像素电路中,第一开关单元和第四开关单元的控制端均接入第三扫描信号线,第三开关单元的控制端均接入第二扫描信号线;第一子像素电路的第二开关单元和第五开关单元的控制端均接入第一扫描信号线,第二子像素电路的第二开关单元和第五开关单元的控制端均接入第四扫描信号线;

[0016] 所述像素电路还包括一个第六开关单元,所述第六开关单元的第一端连接到工作电压线,第六开关单元的第二端分别与两个子像素电路的驱动单元的输入端相连,第六开关单元的控制端连接到第五扫描信号线,用于在所述第五扫描信号线的控制下为所述驱动单元提供工作电压。

[0017] 优选的,所述开关单元和所述驱动单元为薄膜场效应晶体管,各个开关单元的控制端为薄膜场效应晶体管的栅极,各个开关单元的第一端为薄膜场效应晶体管的源极,各个开关单元的第二端为薄膜场效应晶体管的漏极,所述驱动单元的输入端为薄膜场效应晶体管的源极,所述驱动单元的控制端为薄膜场效应晶体管的栅极,所述驱动单元的输出端为薄膜场效应晶体管的漏极。

[0018] 优选的,各个薄膜场效应晶体管均为 P 沟道型。

[0019] 优选的,所述储能单元为电容。

[0020] 优选的,所述电致发光单元为有机发光二极管。

[0021] 本发明还提供了一种显示装置,包括上述任一项所述的像素电路。

[0022] 优选的,所述像素电路的两个子像素电路分别位于两个相邻像素内。

[0023] 优选的,所述两个相邻像素分别位于所述数据电压线的两侧。

[0024] 优选的,所述两个相邻像素位于所述数据电压线的同一侧。

[0025] 本发明提供的像素电路中,流经电致发光单元的工作电流不受对应的驱动晶体管的阈值电压的影响,彻底解决了由于驱动晶体管的阈值电压漂移导致显示亮度不均的问题。同时本发明中,使用一个补偿电路来完成两个像素的驱动,相邻的两个像素共用多条信号线路,能够缩减显示装置中用于像素电路的信号线路数目,降低集成电路成本,并缩减像素间距,提高像素密度。

附图说明

[0026] 图 1 为本发明实施例提供的像素电路的结构示意图;

[0027] 图 2 为本发明实施例提供的像素电路中关键信号的时序图;

[0028] 图 3 为本发明实施例中的像素电路在不同时序下的电流流向和电压值的示意图;

[0029] 图 4 为本发明实施例提供的显示装置中像素电路与像素的一种位置关系的示意图;

[0030] 图 5 为本发明实施例提供的显示装置中像素电路与像素的一种位置关系的示意图。

具体实施方式

[0031] 下面结合附图和实施例,对本发明的具体实施方式作进一步描述。以下实施例仅用于更加清楚地说明本发明的技术方案,而不能以此来限制本发明的保护范围。

[0032] 本发明实施例提供了一种像素电路,如图 1 或图 3 所示,包括:两个子像素电路 P1 和 P2,其中每个像素子电路包括:五个开关单元 T1、T2、T3、T4、T5,一个驱动单元 DT,一个储能单元 C,一个电致发光单元 L(为了便于区分,在图 1 或图 3 中,P2 中的五个开关单元分别表示为 T1'、T2'、T3'、T4'、T5',驱动单元表示为 DT',储能单元为 C',电致发光单元为 L',下同),

[0033] 且,T1 的第一端连接到 C 的第一端 a1 端(如图中所示,C 的第二端为 b1 端;对于 C',其第一端为 a2 端,第二端为 b2 端),T1 的第二端接地,用于在 T1 的控制端所接入的扫描信号线的控制下将储能单元 C 的第一端 a1 接地;

[0034] T2 的第一端连接到 C 的 a1 端,T2 的第二端连接到数据电压线 V_{data} ,用于在 T2 的控制端所接入的扫描信号线的控制下将数据电压线中的电压写入到储能单元 C 的第一端;

[0035] T3 的第一端连接 b1 端,T3 的第二端接地,用于在 T3 的控制端所接入的扫描信号线的控制下将所述储能单元 C 的第二端 b1 接地;

[0036] T4 的第一端连接到 DT 的输出端,T4 的第二端连接到 b1 端,用于在 T4 的控制端所接入的扫描信号线的控制下将驱动单元 DT 的输出端与驱动单元 DT 的控制端连接;

[0037] T5 的第一端连接到 DT 的输出端,T5 的第二端与 L 相连,用于在 T5 的控制端所接入的扫描信号线的控制下将所述驱动单元 DT 提供的驱动电流导入到电致发光单元 L;

[0038] 驱动单元 DT 的控制端与 b1 端相连;

[0039] 且在两个子像素电路 P1 和 P2 中,T1 和 T4 的控制端均接入连接第三扫描信号线 Scan[3],第三开关单元 T3 的控制端均连接到第二扫描信号线 Scan[2];第一子像素电路 P1 的 T2 和 T5 的控制端均接入第一扫描信号线 Scan[1];第二子像素电路 P2 的 T2' 和 T5' 的控制端均接入第四扫描信号线 Scan[4];

[0040] 除两个子像素电路 P1 和 P2 之外,所述的像素电路还包括一个第六开关单元 T6,T6 的第一端连接工作电压线 Vdd,T6 的第二端连接两个驱动单元 DT 和 DT' 的输入端,控制端连接第五扫描信号线 Em,用于在第五扫描信号线 EM 的控制下为所述驱动单元 DT 提供工作电压。

[0041] 可以理解的是,本发明中,控制端连接到同一扫描信号线的多个开关单元(比如连接到 Em 的四个开关单元 T1、T1'、T4、T4',连接到 Scan[1] 的两个开关单元 T2、T5,连接到 Scan[2] 的两个开关单元 T3' 和 T3',连接到 Scan[3] 的两个开关单元 T1 和 T4)应为同一沟道类型的开关,即同为高电平导通或者同为低电平导通,从而保证连接到同一扫描信号线的两个开关单元的导通或关断状态相同。

[0042] 本发明提供的像素电路中,流经电致发光单元的工作电流不受对应的驱动晶体管的阈值电压的影响,彻底解决了由于驱动晶体管的阈值电压漂移导致显示亮度不均的问题。同时本发明中,使用一个补偿电路来完成两个像素的驱动,压缩了补偿的 TFT 器件的个数,并减少了一个数据电压线,从而减少了信号线路的数目,这样可大幅缩减像素间距大小并降低 IC 成本,从而获得更高的像素密度。

[0043] 优选的,所述开关单元和驱动单元为薄膜场效应晶体管 TFT,各个开关单元的控制端为栅极,各个开关单元的第一端为源极,各个开关单元的第二端为漏极,各个驱动单元的

输入端为薄膜场效应晶体管的源极,各个驱动单元的控制端为薄膜场效应晶体管的栅极,各个驱动单元的输出端为薄膜场效应晶体管的漏极。当然开关单元和驱动单元也可以为其他合适的器件或器件组合。

[0044] 进一步的,本发明实施例中,所有各个薄膜场效应晶体管均为P沟道型。使用同一类型的晶体管,能够实现工艺流程的统一,从而提高产品的良品率。本领域技术人员可以理解的是,在实际应用中,各个晶体管的类型也可以不完全相同,比如T2和T5可以为N沟道型晶体管,而T2'和T5'可以为P沟道型晶体管,只要能够使控制端连接到同一扫描信号线的两个开关单元的导通/关断状态相同,即可实现本申请提供的技术方案,本发明优选的实施方式不应理解为对本发明保护范围的限定。

[0045] 优选的,所述储能单元C为电容。当然实际应用中,根据设计需要也可以采用其他具有储能功能的元件。

[0046] 优选的,所述电致发光单元L可以为有机发光二极管(OLED)。当然实际应用中,根据设计需要也可以采用其他能实现电致发光的元件。

[0047] 下面结合图2和图3对本发明优选的实施例提供的像素电路的工作原理进行详细说明,如图2所示为本发明提供的像素电路工作时输入到各个扫描信号线中的扫描信号的时序图,可分为五个阶段,在图2中分别表示为重置阶段W1、放电阶段W2、第一像素补偿阶段W3,第二像素补偿阶段W4,发光阶段W5,在各个阶段,像素电路的电流流向和电压值分别如图3a、图3b、图3c、图3d、图3e所示。为了方便说明,假设各个开关单元均为P沟道型TFT。

[0048] 在重置阶段W1,如图2所示,Scan[2]为低电平,其他扫描信号线为高电平,此时如图3a所示,T3和T3'导通,其他TFT均断开,电容C的b1端与电容C'的b2端同时接地,两点电势为0V。

[0049] 在放电阶段W2,如图2所示,Em,Scan[3]为低电平,其他扫描信号线为高电平, $V_{data} = V_1$, V_1 为本次发光L所对应的电压,此时,T6、T1、T1'、T4、T4'导通,其他TFT均断开,其电流流向如图3b中的Lb和Lb'所示,放电结束后,b1点电势为 $V_{dd} - V_{th1}$,b2点电势为 $V_{dd} - V_{th2}$,此放电过程,电流仍然不会通过OLED。a1与a2点接地,电势为0V。此时a1与b1之间的压差为 $V_{dd} - V_{th1}$,a2与b2之间的压差为 $V_{dd} - V_{th2}$,其中 V_{th1} 和 V_{th2} 分别为DT和DT'的阈值电压。

[0050] 在第一像素补偿阶段W3,如图2所示,Scan[1]为低电平,其他扫描信号线为高电平, $V_{data} = V_1$,此时T2和T5导通,其他TFT关断。如图3c所示,此时a1点的电势变化为 V_{data} 的电势 V_1 ,而b1点为浮接状态,因此要维持a1、b1两点原来的压差($V_{dd} - V_{th1}$),b1点电势会发生等压跳变,b1点电势跳变为 $V_{dd} - V_{th1} + V_1$ 。

[0051] 在第二像素补偿阶段W4,如图2所示,Scan[4]为低电平,其他扫描信号线为高电平, $V_{data} = V_2$, V_2 为本次发光L'所对应的电压,此时T2'和T5'导通,其他TFT关断。如图3d所示,此时a2点的电势变化为 V_{data} 的电势 V_2 ,而b2点为浮接状态,因此要维持a2、b2两点原来的压差($V_{dd} - V_{th2}$),DT'的栅极(b1点)电势会发生等压跳变,b2点电势跳变为 $V_{dd} - V_{th2} + V_2$ 。

[0052] 在发光阶段W5,如图2所示,扫描信号线中,Em,Scan[1]和Scan[4]为低电平,其他扫描信号线为高电平,此时T6、T2、T5、T2'、T5',DT,DT'导通,其他TFT关断, V_{dd} 沿图3e

中的 $I_{L'}$ 对 L 和 L' 供应电流,使 L 和 L' 发光。

[0053] 根据饱和电流公式可知,此时流经 L 的电流 $I_L = K(V_{GS} - V_{th1})^2 = [V_{dd} - (V_{dd} - V_1 + V_{th1}) - V_{th1}]^2 = K*(V_1)^2$ 。

[0054] 同理, $I_{L'} = K*(V_2)^2$ 。

[0055] 由上式中可以看到此时流经两个电致发光单元的工作电流不受驱动晶体管阈值电压的影响,只与此时的数据电压 V_{data} 有关。彻底解决了驱动 TFT 由于工艺制程及长时间的操作造成阈值电压 (V_{th}) 漂移的问题,消除其对流经电致发光单元的电流的影响,保证电致发光单元的正常工作。同时本发明实施例中,两个像素共用同一条数据电压线、工作电压线、并仅使用三个扫描信号线,大大缩减了相应的信号线路的数目,降低集成电路成本,并缩减像素间距,提高像素密度。

[0056] 基于相同的构思,本发明还提供了一种显示装置,包括上述任一项所示的像素电路。

[0057] 优选的,该显示装置中,像素电路的两个子像素电路分别位于两个相邻像素内。这样能够使得元器件在相应的基板上的分布更加均匀。

[0058] 优选的,所述两个相邻像素位于其数据电压线的同一侧,图 4 示出了其中一个像素电路 PU 对应的两个相邻像素在其对应数据电压线 V_{data} 一侧的情况;或者,所述两个相邻像素分别位于其数据电压线的两侧,图 5 示出了其中一个所述像素电路 PU 对应的两个相邻像素在其对应数据电压线 V_{data} 两侧的情况。

[0059] 显示装置可以为:电子纸、手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。

[0060] 以上所述仅是本发明的优选实施方式,应当指出,对于本技术领域的普通技术人员来说,在不脱离本发明技术原理的前提下,还可以做出若干改进和润饰,这些改进和润饰也应视为本发明的保护范围。

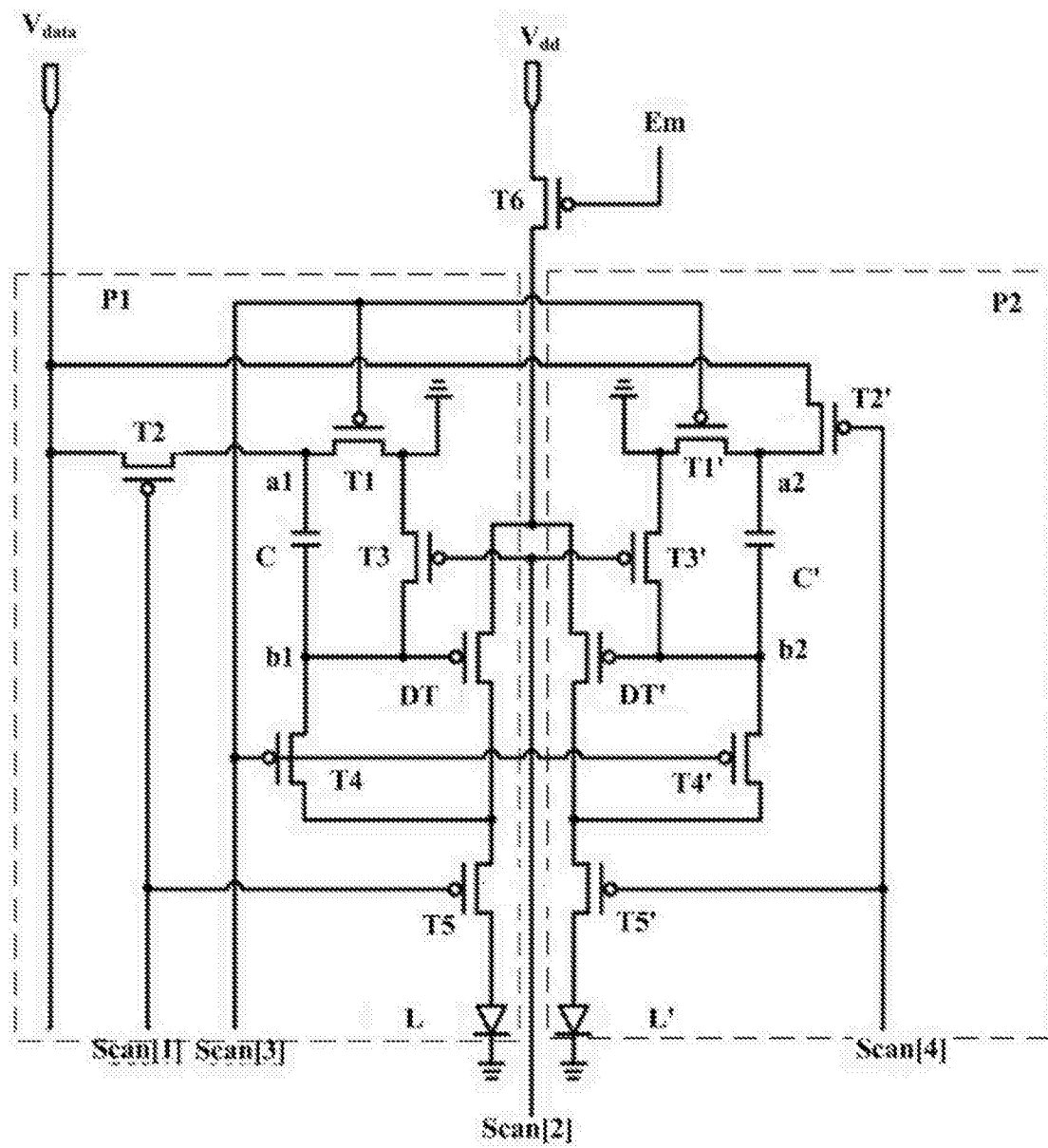


图 1

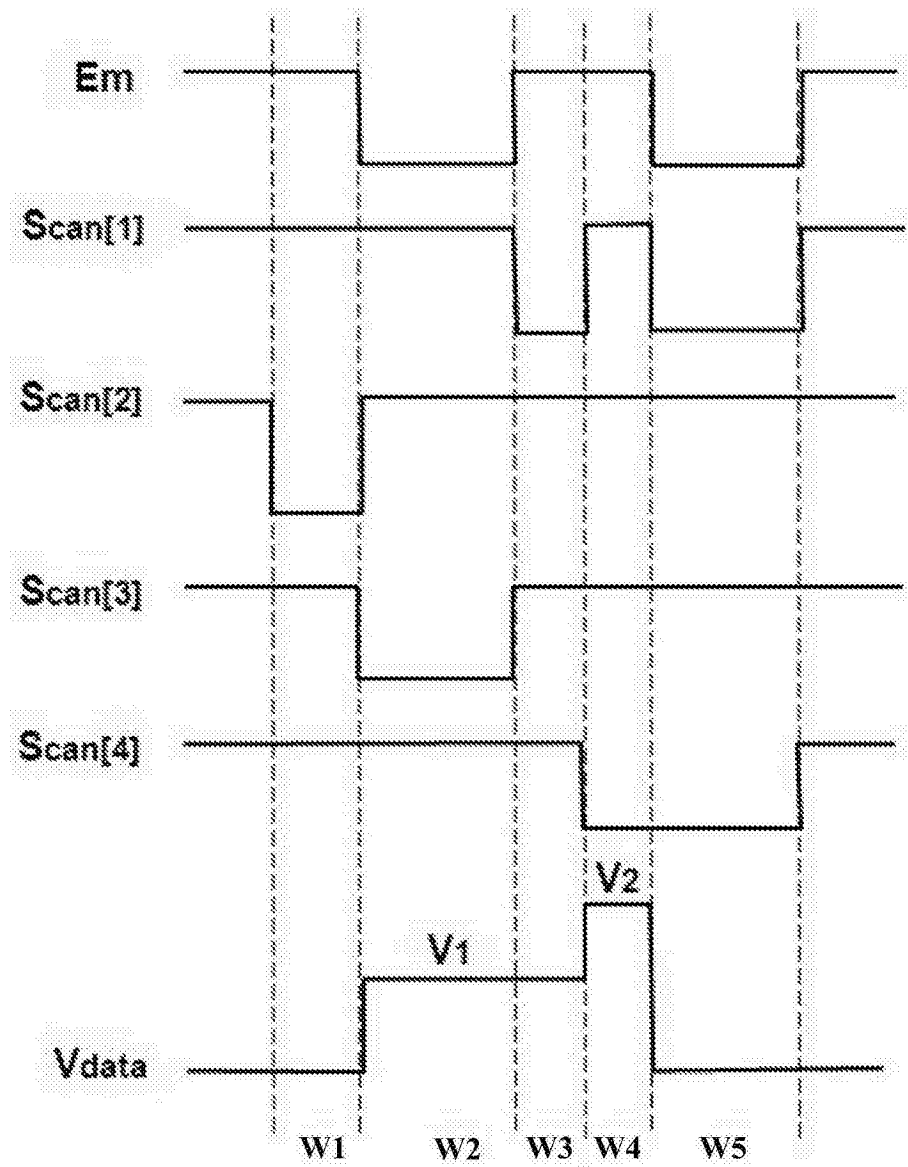


图 2

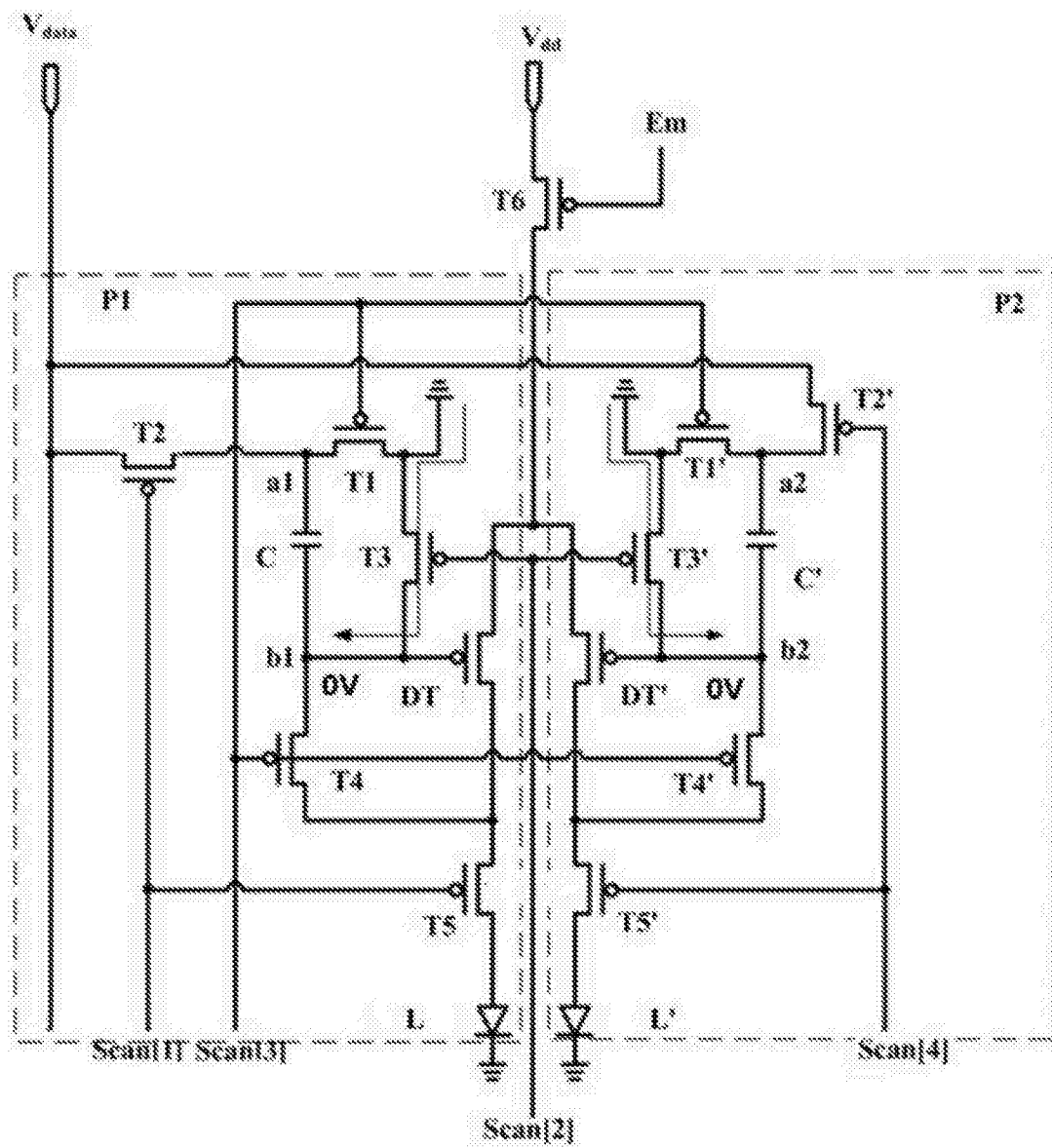


图 3a

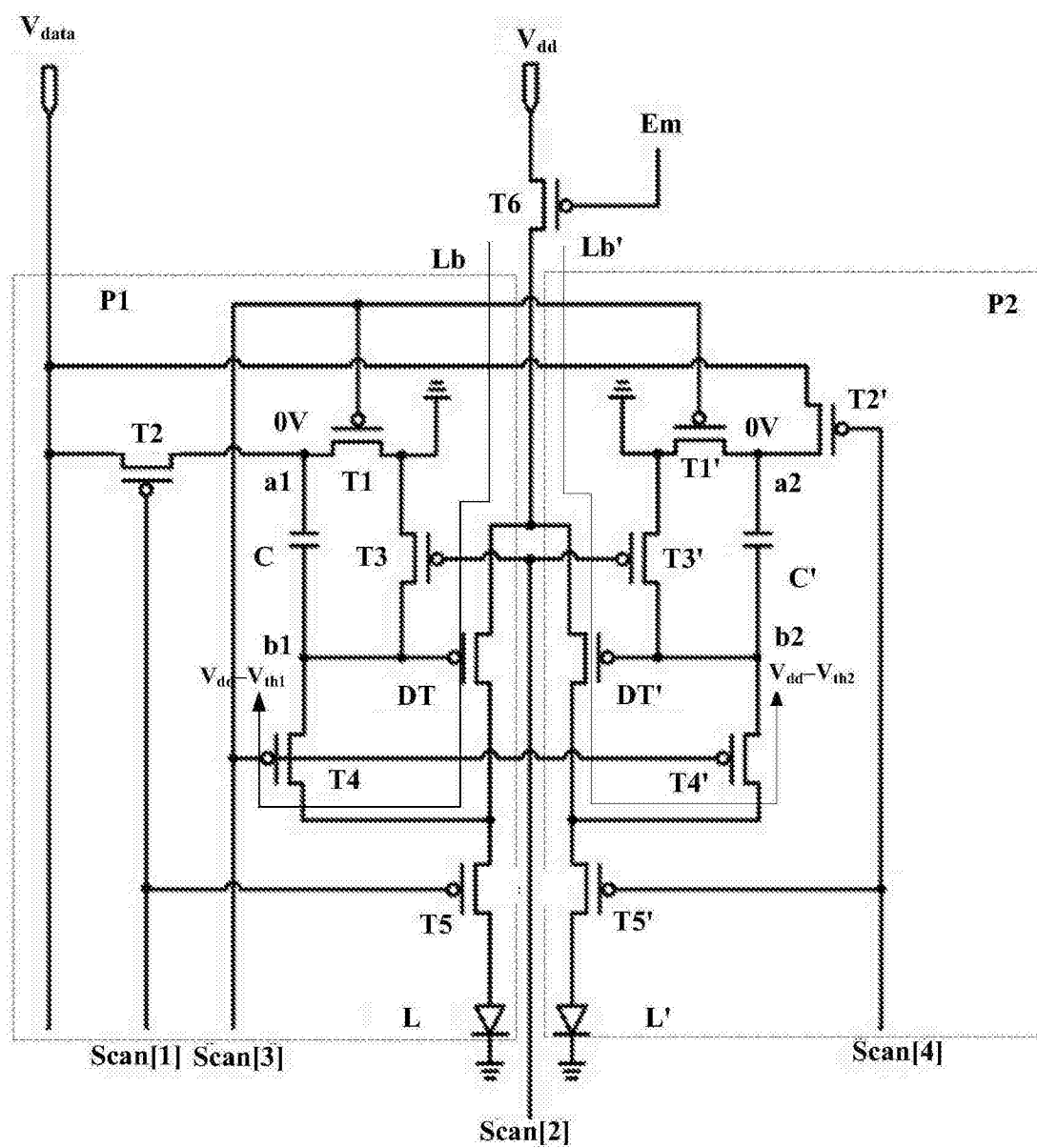


图 3b

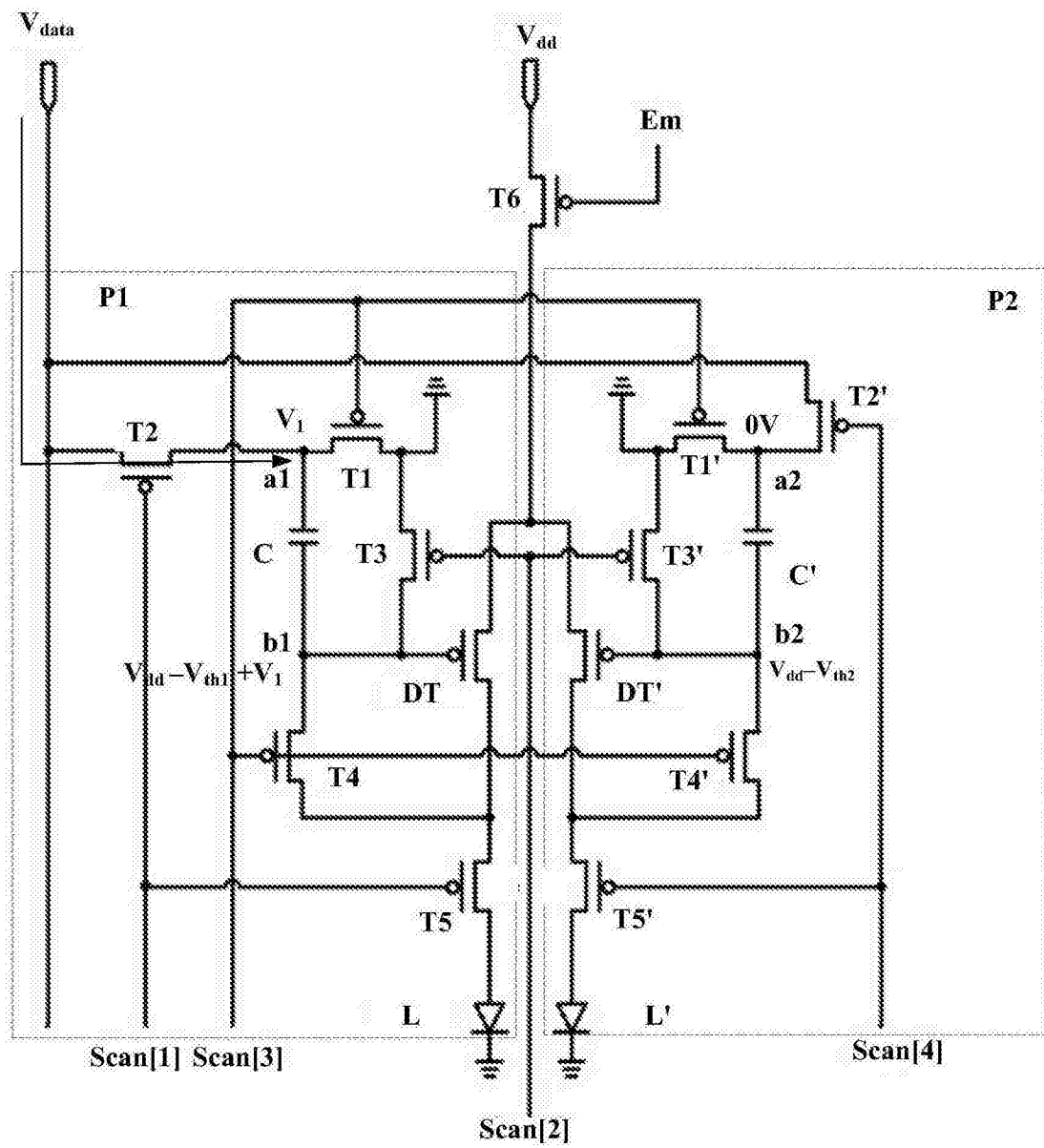


图 3c

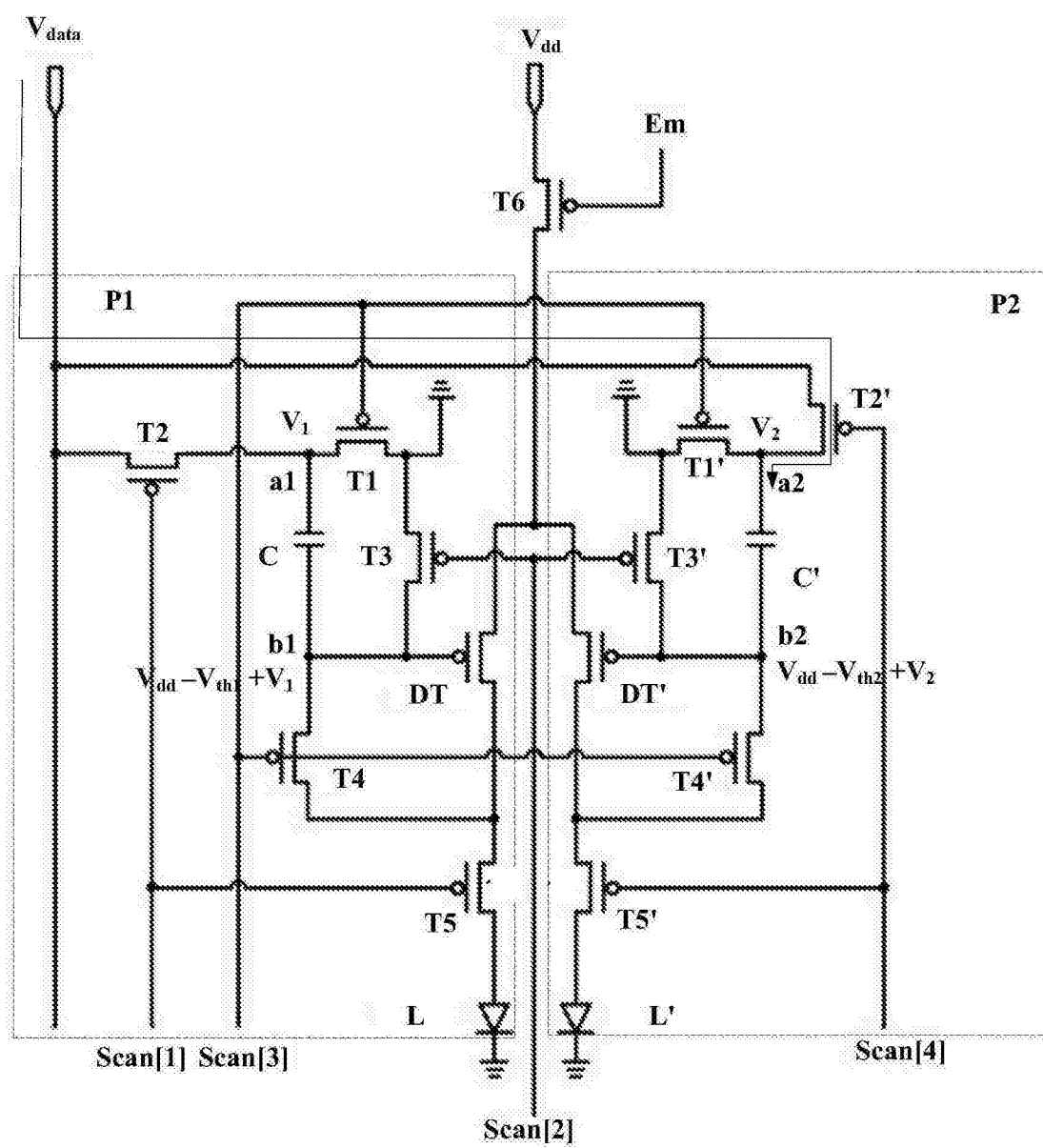


图 3d

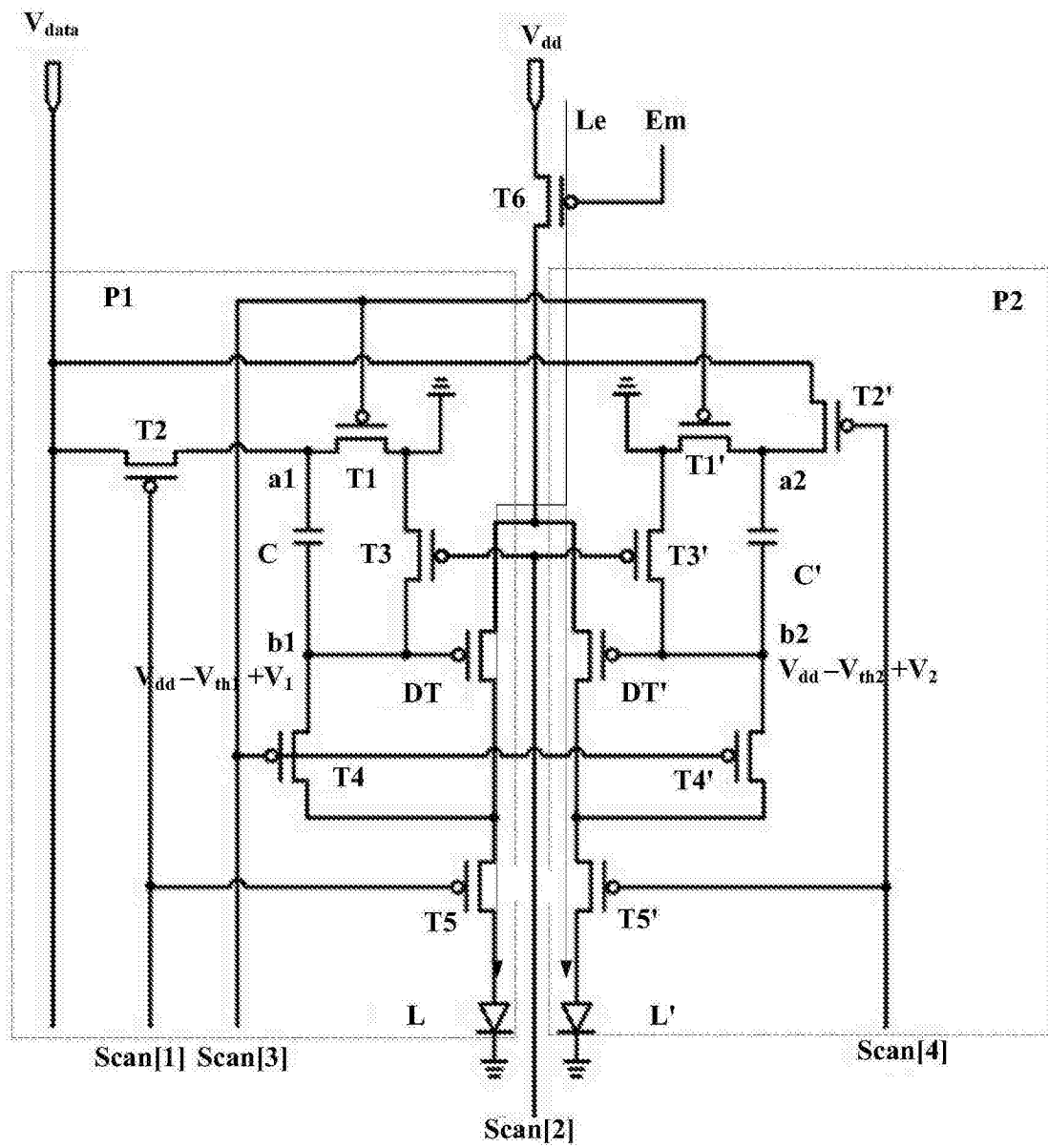


图 3e

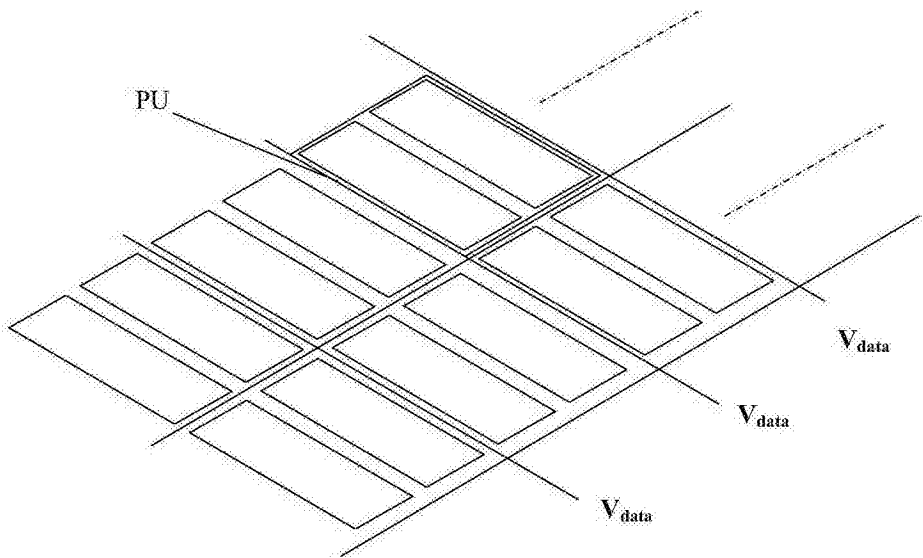


图 4

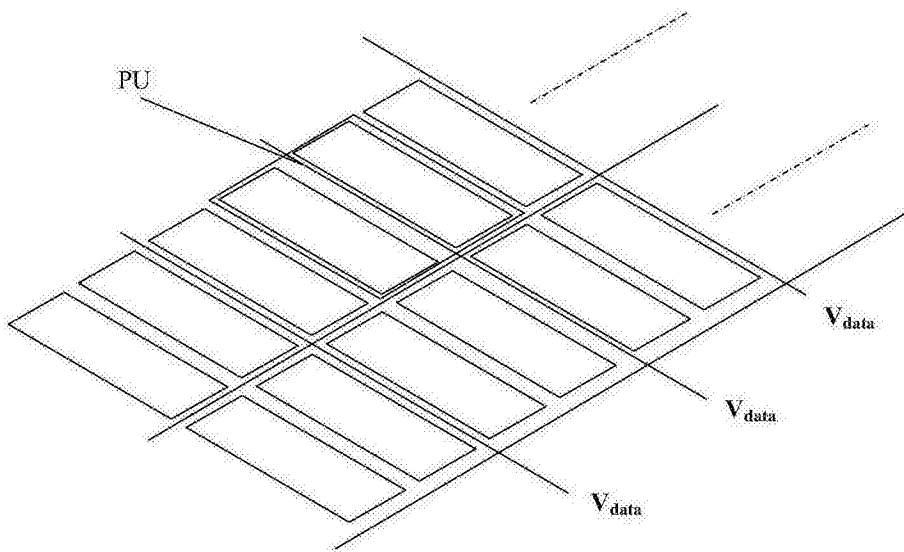


图 5

专利名称(译)	像素电路和显示装置		
公开(公告)号	CN104036731B	公开(公告)日	2016-03-23
申请号	CN201410265700.3	申请日	2014-06-13
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 北京京东方光电科技有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司 北京京东方光电科技有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 北京京东方光电科技有限公司		
[标]发明人	杨盛际 董学 王海生		
发明人	杨盛际 董学 王海生		
IPC分类号	G09G3/3208 G09G3/3225		
CPC分类号	G09G3/3233 G09G2300/0443 G09G2300/0465 G09G2300/0804 G09G2300/0819 G09G2300/0842 G09G2300/0861 G09G2310/0262 G09G2320/0233 G09G2320/043 G09G3/3225 G09G3/3266 G09G3/3291 G09G2320/045		
代理人(译)	李迪		
审查员(译)	高倩倩		
其他公开文献	CN104036731A		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了一种像素电路，包括两个子像素电路和第六开关单元；第六开关单元的第一端连接到工作电压线，控制端连接到第一扫描信号线；每个子像素电路包括：五个开关单元、驱动单元、储能单元和电致发光单元，第一子像素电路的第一开关单元、第三开关单元、第四开关单元与第二子像素电路的第一开关单元、第三开关单元、第四开关单元共用扫描信号线。本发明提供的像素电路彻底解决了由于驱动晶体管的阈值电压漂移导致显示亮度不均的问题。同时本发明中，使用一个补偿电路来完成两个像素的驱动，相邻的两个像素共用多条信号线路，能够缩减显示装置中用于像素电路的信号线路数目，降低集成电路成本，并缩减像素间距，提高像素密度。

