



(12) 发明专利申请

(10) 申请公布号 CN 103035202 A

(43) 申请公布日 2013. 04. 10

(21) 申请号 201210570757. 5

(22) 申请日 2012. 12. 25

(71) 申请人 友达光电股份有限公司

地址 中国台湾新竹科学工业园区新竹市力行二路 1 号

(72) 发明人 陈怡倩 张华罡

(74) 专利代理机构 北京律诚同业知识产权代理有限公司 11006

代理人 徐金国

(51) Int. Cl.

G09G 3/32 (2006. 01)

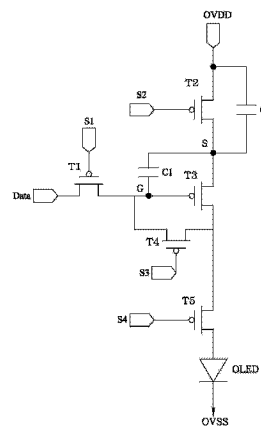
权利要求书 2 页 说明书 6 页 附图 7 页

(54) 发明名称

一种像素补偿电路

(57) 摘要

本发明提供了一种像素补偿电路,包括:第一开关,其第一端连接至一数据信号,其控制端连接至一第一控制信号;第二开关,其第一端连接至一第一电压,其控制端连接至一第二控制信号;第三开关,其控制端连接至第一开关的第二端,其第一端与控制端之间包括一第一电容;第四开关,其第一端连接至第一开关的第二端,其控制端连接至一第三控制信号;第五开关,其控制端连接至一第四控制信号;以及有机发光二极管,其阳极连接至第五开关的第二端,其阴极连接至一第二电压。采用本发明,因第五开关仅在发光期间处于开通状态,延长了 OLED 的使用寿命。此外,流经 OLED 的电流只与参考电压和数据电压有关,可克服制程上的差异和电流下降等影响。



1. 一种像素补偿电路,其特征在于,所述像素补偿电路包括:

一第一开关,所述第一开关的第一端电性连接至一数据信号,所述第一开关的控制端电性连接至一第一控制信号;

一第二开关,所述第二开关的第一端电性连接至一第一电压,所述第二开关的控制端电性连接至一第二控制信号,所述第二开关的第二端与第一端之间包括一第二电容;

一第三开关,所述第三开关的第一端电性连接至所述第二开关的第二端,所述第三开关的控制端电性连接至所述第一开关的第二端,所述第三开关的第一端与控制端之间包括一第一电容;

一第四开关,所述第四开关的第一端电性连接至所述第一开关的第二端以及所述第三开关的控制端,所述第四开关的第二端电性连接至所述第三开关的第二端,所述第四开关的控制端电性连接至一第三控制信号;

一第五开关,所述第五开关的控制端电性连接至一第四控制信号,所述第五开关的第一端电性连接至所述第三开关的第二端以及所述第四开关的第二端;以及

一有机发光二极管,其阳极电性连接至所述第五开关的第二端,其阴极电性连接至一第二电压。

2. 根据权利要求1所述的像素补偿电路,其特征在于,所述第一开关、第二开关、第三开关、第四开关以及第五开关均为一薄膜晶体管。

3. 根据权利要求1所述的像素补偿电路,其特征在于,所述像素补偿电路依次包括一复位期间、一电压存储期间、一数据写入期间和一发光期间。

4. 根据权利要求3所述的像素补偿电路,其特征在于,在所述复位期间内,所述第一控制信号为一低电平,所述第二控制信号为一低电平,所述第三控制信号为一高电平,所述第四控制信号为一高电平。

5. 根据权利要求4所述的像素补偿电路,其特征在于,所述第一开关和所述第二开关均处于开通状态,所述第三开关的第一端的电位等于所述第一电压,所述第三开关的控制端的电位等于一参考电压。

6. 根据权利要求5所述的像素补偿电路,其特征在于,在所述电压存储期间内,所述第一控制信号为一低电平,所述第二控制信号为一高电平,所述第三控制信号为一低电平,所述第四控制信号为一高电平。

7. 根据权利要求6所述的像素补偿电路,其特征在于,所述第一开关处于开通状态,所述第二开关处于关断状态,所述第三开关的第一端的电位等于所述参考电压与一阈值电压之差,所述第三开关的控制端的电位仍然等于所述参考电压。

8. 根据权利要求7所述的像素补偿电路,其特征在于,在所述数据写入期间内,所述第一控制信号为一低电平,所述第二控制信号为一高电平,所述第三控制信号为一高电平,所述第四控制信号为一高电平。

9. 根据权利要求8所述的像素补偿电路,其特征在于,所述第一开关处于开通状态,所述第二开关处于关断状态,所述第三开关的控制端的电位由所述参考电压切换为一数据电压。

10. 根据权利要求9所述的像素补偿电路,其特征在于,在所述发光期间内,所述第一控制信号为一高电平,所述第二控制信号为一低电平,所述第三控制信号为一高电平,所述

第四控制信号为一低电平。

一种像素补偿电路

技术领域

[0001] 本发明涉及一种主动式矩阵有机发光二极管面板,尤其涉及该 AMOLED 面板的像素补偿电路。

背景技术

[0002] 有机发光二极管(Organic Light Emitting Diode, OLED)依驱动方式可分为被动式矩阵驱动(Passive Matrix OLED, PMOLED)和主动式矩阵驱动(Active Matrix OLED, AMOLED)两种。其中,PMOLED 是当数据未写入时并不发光,只在数据写入期间发光。这种驱动方式结构简单、成本较低、较容易设计,主要适用于中小尺寸的显示器。

[0003] AMOLED 与 PMOLED 最大的差异是在于,每一像素都有一电容存储数据,让每一像素皆维持在发光状态。由于 AMOLED 耗电量明显小于 PMOLED,加上其驱动方式适合发展大尺寸与高解析度的显示器,使得 AMOLED 成为未来发展的主要方向。在现有技术中,AMOLED 的一种像素电路为 2T (两个薄膜晶体管) 1C (1 个电容) 架构。参照图 1,第一薄膜晶体管的源极电性连接至一数据电压 Vdata,其栅极电性连接至一扫描线 Scan。第二薄膜晶体管的栅极电性连接至第一薄膜晶体管的漏极,第二薄膜晶体管的源极电性连接至一电压 OVDD 且与栅极之间包括一存储电容 C,第二薄膜晶体管的漏极连接至一有机发光二极管的阳极,而该有机发光二极管的阴极电性连接至一电压 OVSS。

[0004] 由于 AMOLED 面板上的电压 OVDD 于每个像素间都连接在一起,当驱动发光时,电压 OVDD 上会有电流流过。考虑到 OVDD 金属线本身具有阻抗,会有压降存在,造成每一像素的 OVDD 会出现差异,导致不同像素间存在电流差异。如此一来,流经 OLED 的电流不同,所产生的亮度也不同,进而 AMOLED 面板不均匀。另外,由于制程的影响,每一像素中的薄膜晶体管的阈值电压均不相同,即使提供相同数值的电压 Vdata,其所产生的电流仍然会有差异,这也将造成面板不均匀。此外,如果采用像素补偿电路对上述电压进行补偿,大部分补偿电路又会受限于扫描时间太短而影响补偿效果。

[0005] 有鉴于此,如何设计一种用于 AMOLED 面板的像素补偿电路,以有效地改进或消除上述面板不均匀等诸多缺陷,是业内相关技术人员亟待解决的一项课题。

发明内容

[0006] 针对现有技术中的用于 AMOLED 面板的像素补偿电路所存在的上述缺陷,本发明提供了一种新颖的像素补偿电路。

[0007] 依据本发明的一个方面,提供了一种像素补偿电路,包括:

[0008] 一第一开关,所述第一开关的第一端电性连接至一数据信号,所述第一开关的控制端电性连接至一第一控制信号;

[0009] 一第二开关,所述第二开关的第一端电性连接至一第一电压,所述第二开关的控制端电性连接至一第二控制信号,所述第二开关的第二端与第一端之间包括一第二电容;

[0010] 一第三开关,所述第三开关的第一端电性连接至所述第二开关的第二端,所述第

三开关的控制端电性连接至所述第一开关的第二端,所述第三开关的第一端与控制端之间包括一第一电容;

[0011] 一第四开关,所述第四开关的第一端电性连接至所述第一开关的第二端以及所述第三开关的控制端,所述第四开关的第二端电性连接至所述第三开关的第二端,所述第四开关的控制端电性连接至一第三控制信号;

[0012] 一第五开关,所述第五开关的控制端电性连接至一第四控制信号,所述第五开关的第一端电性连接至所述第三开关的第二端以及所述第四开关的第二端;以及

[0013] 一有机发光二极管,其阳极电性连接至所述第五开关的第二端,其阴极电性连接至一第二电压。

[0014] 优选地,第一开关、第二开关、第三开关、第四开关以及第五开关均为一薄膜晶体管。

[0015] 优选地,像素补偿电路依次包括一复位期间、一电压存储期间、一数据写入期间和一发光期间。

[0016] 在其中的一实施例中,所述复位期间内,第一控制信号为一低电平,第二控制信号为一低电平,第三控制信号为一高电平,所述第四控制信号为一高电平。进一步,第一开关和所述第二开关均处于开通状态,所述第三开关的第一端的电位等于所述第一电压,所述第三开关的控制端的电位等于一参考电压。

[0017] 在其中的一实施例中,所述电压存储期间内,所述第一控制信号为一低电平,所述第二控制信号为一高电平,所述第三控制信号为一低电平,所述第四控制信号为一高电平。进一步,第一开关处于开通状态,所述第二开关处于关断状态,所述第三开关的第一端的电位等于所述参考电压与一阈值电压之差,所述第三开关的控制端的电位仍然等于所述参考电压。

[0018] 在其中的一实施例中,所述数据写入期间内,所述第一控制信号为一低电平,所述第二控制信号为一高电平,所述第三控制信号为一高电平,所述第四控制信号为一高电平。进一步,第一开关处于开通状态,所述第二开关处于关断状态,所述第三开关的控制端的电位由所述参考电压切换为一数据电压。

[0019] 在其中的一实施例中,所述发光期间内,所述第一控制信号为一高电平,所述第二控制信号为一低电平,所述第三控制信号为一高电平,所述第四控制信号为一低电平。

[0020] 采用本发明的像素补偿电路,藉由第一开关至第五开关、两个电容、一个 OLED 构成 5T2C 架构,从而将该像素补偿电路的运作时序依次划分为复位期间、电压存储期间、数据写入期间和发光期间,由于第五开关在复位期间、电压存储期间和数据写入期间均处于关断状态, OLED 上并不会发光,延长了 OLED 的使用寿命。此外,第五开关在发光期间处于开通状态,流经 OLED 的电流只与参考电压和数据电压有关,因而能够克服制程差异和电流下降等影响,以达到像素补偿和面板亮度均匀的效果。

附图说明

[0021] 读者在参照附图阅读了本发明的具体实施方式以后,将会更清楚地了解本发明的各个方面。其中,

[0022] 图 1 示出现有技术中的一种像素补偿电路采用“2T1C”架构的原理示意图;

- [0023] 图 2 示出依据本发明的一实施方式的像素补偿电路的结构示意图；
- [0024] 图 3 示出图 2 中的像素补偿电路的关键信号的时序示意图；
- [0025] 图 4 示出图 2 中的像素补偿电路的第一开关至第五开关在复位期间内的状态示意图；
- [0026] 图 5 示出图 2 中的像素补偿电路的第一开关至第五开关在电压存储期间内的状态示意图；
- [0027] 图 6 示出图 2 中的像素补偿电路的第一开关至第五开关在数据写入期间内的状态示意图；以及
- [0028] 图 7 示出图 2 中的像素补偿电路的第一开关至第五开关在发光期间内的状态示意图。

具体实施方式

[0029] 为了使本申请所揭示的技术内容更加详尽与完备,可参照附图以及本发明的下述各种具体实施例,附图中相同的标记代表相同或相似的组件。然而,本领域的普通技术人员应当理解,下文中所提供的实施例并非用来限制本发明所涵盖的范围。此外,附图仅仅用于示意性地加以说明,并未依照其原尺寸进行绘制。

[0030] 下面参照附图,对本发明各个方面的具体实施方式作进一步的详细描述。

[0031] 图 1 示出现有技术中的一种像素补偿电路采用“2T1C”架构的原理示意图。参照图 1,该像素补偿电路为一“2T1C”架构,这里的 2T 即薄膜晶体管 T11 和薄膜晶体管 T12,1C 即为薄膜晶体管 T12 的栅极与源极之间所跨接的存储电容 C1。亦即,术语“mTnC”表示薄膜晶体管的数目为 m,存储电容的数目为 n,m、n 均为自然数。

[0032] 其中,薄膜晶体管 T11 的栅极电性连接至一扫描信号 Scan,源极用于接收一数据电压信号,漏极与薄膜晶体管 T12 的栅极相连接。薄膜晶体管 T12 的源极电性连接至一公共电压 OVDD,漏极经由有机发光二极管 OLED 连接至一接地电压 OVSS。当驱动发光时,OVDD 上面会有电流流过,由于面板上的 OVDD 连接至每一像素,且 OVDD 金属传输线本身具有阻抗,因而该 OVDD 对于不同的像素会存在差异。如前所述,由于不同像素间存在电流差异,即使接收相同的数据电压信号,流经 OLED 的电流也会不同,进而使面板显示不均匀。

[0033] 图 2 示出依据本发明的一实施方式的像素补偿电路的结构示意图。图 3 示出图 2 中的像素补偿电路的关键信号的时序示意图。

[0034] 参照图 2,本发明的像素补偿电路包括一第一开关 T1、一第二开关 T2、一第三开关 T3、一第四开关 T4、一第五开关 T5、电容 C1 和 C2 以及一有机发光二极管 OLED,亦即,该像素补偿电路系采用“5T2C”架构。例如,开关 T1~T5 可以为薄膜晶体管。

[0035] 以开关 T1~T5 均为薄膜晶体管为例,在图 2 中,第一开关 T1 的第一端(如源极)电性连接至一数据信号 Data,第一开关 T1 的栅极电性连接至一第一控制信号 S1。第二开关 T2 的第一端(如源极)电性连接至一第一电压 OVDD,第二开关 T2 的栅极电性连接至一第二控制信号 S2,第二开关 T2 的第二端(如漏极)与第一端(如源极)之间包括一第二电容 C2。第三开关 T3 的源极电性连接至第二开关 T2 的漏极,第三开关 T3 的栅极电性连接至第一开关 T1 的漏极,第三开关 T3 的栅极与源极之间包括一第一电容 C1。亦即,第一电容 C1 位于节点 G 与节点 S 之间。

[0036] 第四开关 T4 的源极电性连接至第一开关 T1 的漏极以及第三开关 T3 的栅极,第四开关 T4 的漏极电性连接至第三开关 T3 的漏极,第四开关 T4 的栅极电性连接至一第三控制信号 S3。第五开关 T5 的栅极电性连接至一第四控制信号 S4,第五开关 T5 的源极电性连接至第三开关 T3 的漏极以及第四开关 T4 的漏极。有机发光二极管 OLED 的阳极电性连接至第五开关 T5 的漏极,其阴极电性连接至一第二电压 OVSS。此外,需要指出的是,在图 2 中,薄膜晶体管 T1~T5 均采用低电平开通方式,也就是说,当薄膜晶体管的栅极所接收的控制信号为高电平时,薄膜晶体管关断;当薄膜晶体管的栅极所接收的控制信号为低电平时,薄膜晶体管开通。然而本发明并不只局限于此。例如,在其它的实施例中,薄膜晶体管 T1~T5 也可以采用高电平开通方式。

[0037] 参照图 3,该像素补偿电路依次包括一复位期间(Reset)Tr、一电压存储期间(Vth Storing)Ts、一数据写入期间(Data Writing)Td 和一发光期间(Emission)Te。更具体地,在复位期间 Tr 和电压存储期间 Ts,数据信号加载一参考电压 Vref,藉由该参考电压来执行该像素补偿电路的复位操作和电压存储操作。在数据写入期间,数据信号由参考电压 Vref 切换为数据电压 Vdata,该像素补偿电路将数据电压 Vdata 写入。而在发光期间,第四控制信号 S4 为低电平,薄膜晶体管 T5 开通,有机发光二极管 OLED 有电流经过,因而有机发光二极管发光。以下,将分别结合图 4~图 7 详细描述上述各期间的工作原理。

[0038] 图 4 示出图 2 中的像素补偿电路的第一开关至第五开关在复位期间内的状态示意图。

[0039] 结合图 4 和图 3,在复位期间 Tr 内,第一控制信号 S1 为一低电平,第二控制信号 S2 为一低电平,第三控制信号 S3 为一高电平,第四控制信号 S4 为一高电平。对应地,第一开关 T1 和第二开关 T2 处于开通状态,第四开关 T4 和第五开关 T5 处于关断状态。

[0040] 由于第一开关 T1 开通,第一开关 T1 的源极所接收的参考电压 Vref 传递至第三开关 T3 的栅极,亦即,节点 G 的电位等于参考电压 Vref。类似地,由于第二开关 T2 开通,第二开关 T2 的源极的电位 OVDD 传递至第二开关 T2 的漏极,亦即,节点 S 的电位等于 OVDD。

[0041] 图 5 示出图 2 中的像素补偿电路的第一开关至第五开关在电压存储期间内的状态示意图。

[0042] 结合图 5 和图 3,在电压存储期间 Ts 内,第一控制信号 S1 为一低电平,第二控制信号 S2 为一高电平,第三控制信号 S3 为一低电平,第四控制信号 S4 为一高电平。对应地,第一开关 T1 和第四开关 T4 处于开通状态,第二开关 T2 和第五开关 T5 处于关断状态。由于第一开关 T1 仍然保持开通,节点 G 的电位等于参考电压 Vref。由于第二开关 T2 关断,节点 S 的电位等于参考电压 Vref 与一阈值电压 Vth 之差,例如电压 Vth 为薄膜晶体管的阈值电压。

[0043] 图 6 示出图 2 中的像素补偿电路的第一开关至第五开关在数据写入期间内的状态示意图。

[0044] 结合图 6 和图 3,在数据写入期间 Td 内,第一控制信号 S1 为一低电平,第二控制信号 S2 为一高电平,第三控制信号 S3 为一高电平,第四控制信号 S4 为一高电平。对应地,第一开关 T1 处于开通状态,第二开关 T2、第四开关 T4 和第五开关 T5 均处于关断状态。此时,由于第一开关 T1 仍然开通,节点 G 的电压为数据电压 Vdata。考虑到电容 C1 和电容 C2 的充放电操作,节点 S 的电压等于 $(V_{ref}-V_{th}+dV)$,其中, dV 满足如下关系式:

[0045]
$$dV = \frac{C1}{C1 + C2} \times (Vdata - Vref)$$

[0046] 图 7 示出图 2 中的像素补偿电路的第一开关至第五开关在发光期间内的状态示意图。

[0047] 结合图 7 和图 3, 在发光期间 T_e 内, 第一控制信号 S1 为一高电平, 第二控制信号 S2 为一低电平, 第三控制信号 S3 为一高电平, 第四控制信号 S4 为一低电平。对应地, 第一开关 T1 和第四开关 T4 处于关断状态, 第二开关 T2 和第五开关 T5 处于关断状态。由此可知, 第五开关仅在发光期间 T_e 开通, 有机发光二极管 OLED 也仅在发光期间 T_s 发光, 因而可延长 OLED 的使用寿命。

[0048] 此时, 由于第一开关 T1 关断, 节点 G 的电压不再是 Vdata, 而改为 $(Vdata + OVDD - Vref + Vth - dV)$ 。另外, 由于第二开关 T2 开通, 因而节点 S 的电位重新等于 OVDD。

[0049] 以下通过不同的数据电压来比较传统 2T1C 架构的像素补偿电路与本发明 5T2C 架构的像素补偿电路之间的电流误差。其中, 表 1 为本发明的像素补偿电路在不同数据电压下的开关阈值变化时的误差数值表, 表 2 为传统像素补偿电路在不同数据电压下的开关阈值变化时的误差数值表。

[0050] 表 1

[0051]

	ΔV_{th} (-0.3V)	$\Delta V_{th}(0)$	ΔV_{th} (+0.3)	(-0.3V)Err	(+0.3V)Err
0	5.49E-06	5.51E-06	5.51E-06	-0.35%	-0.06%
1	3.48E-06	3.45E-06	3.44E-06	0.79%	0.32%
2	1.65E-06	1.64E-06	1.62E-06	0.82%	-1.17%
3	5.42E-07	5.36E-07	5.32E-07	1.08%	-0.83%
4	9.77E-08	9.60E-08	9.75E-08	1.76%	1.59%
5	4.83E-09	4.73E-09	4.70E-09	2.26%	-0.67%
6	8.14E-11	8.09E-11	7.91E-11	0.58%	-2.22%

[0052] 表 2

[0053]

	ΔV_{th} (-0.3V)	$\Delta V_{th}(0)$	ΔV_{th} (+0.3)	(-0.3V)Err	(+0.3V)Err
0	1.20E-06	1.22E-06	1.24E-06	-1.85%	1.37%
1	1.13E-06	1.17E-06	1.20E-06	-3.43%	2.31%
2	9.24E-07	1.03E-06	1.10E-06	-10.36%	6.73%
3	1.09E-07	3.31E-07	6.80E-07	-67.12%	105.22%
4	1.33E-10	1.55E-09	1.38E-08	-91.39%	793.27%
5	2.87E-13	3.21E-13	9.77E-13	-10.68%	204.47%

[0054] 比较表 1 和表 2,随着数据电压的增加,流经薄膜晶体管的电流逐渐减小。此外,本发明的 5T2C 架构的像素补偿电路中,由于电流仅与数据电压 V_{data} 和参考电压 V_{ref} 有关,因而阈值电压 V_{th} 的变化时的误差较小,相比之下,传统的 2T1C 架构的像素补偿电路受阈值电压 V_{th} 变化的误差影响较大。

[0055] 采用本发明的像素补偿电路,藉由第一开关至第五开关、两个电容、一个 OLED 构成 5T2C 架构,从而将该像素补偿电路的运作时序依次划分为复位期间、电压存储期间、数据写入期间和发光期间,由于第五开关在复位期间、电压存储期间和数据写入期间均处于关断状态, OLED 上并不会发光,延长了 OLED 的使用寿命。此外,第五开关在发光期间处于开通状态,流经 OLED 的电流只与参考电压和数据电压有关,因而能够克服制程差异和电流下降等影响,以达到像素补偿和面板亮度均匀的效果。

[0056] 上文中,参照附图描述了本发明的具体实施方式。但是,本领域中的普通技术人员能够理解,在不偏离本发明的精神和范围的情况下,还可以对本发明的具体实施方式作各种变更和替换。这些变更和替换都落在本发明权利要求书所限定的范围内。

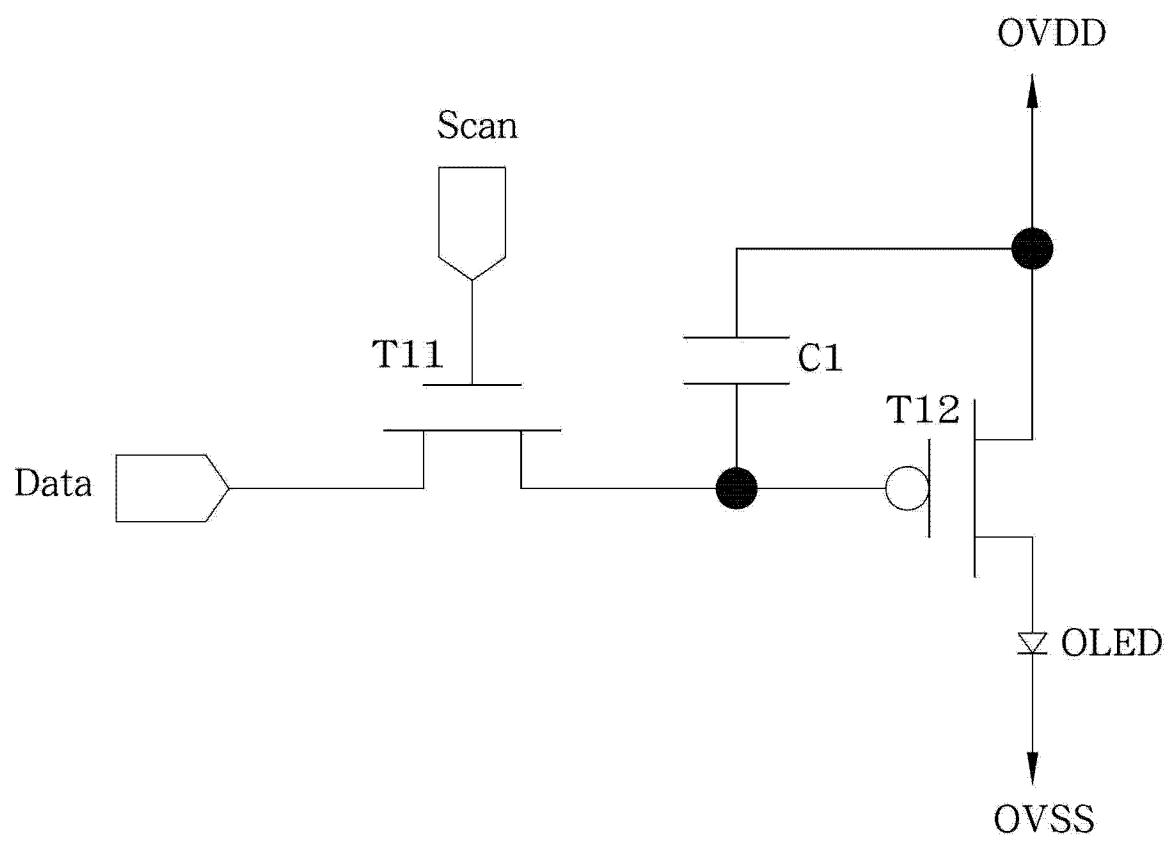


图 1

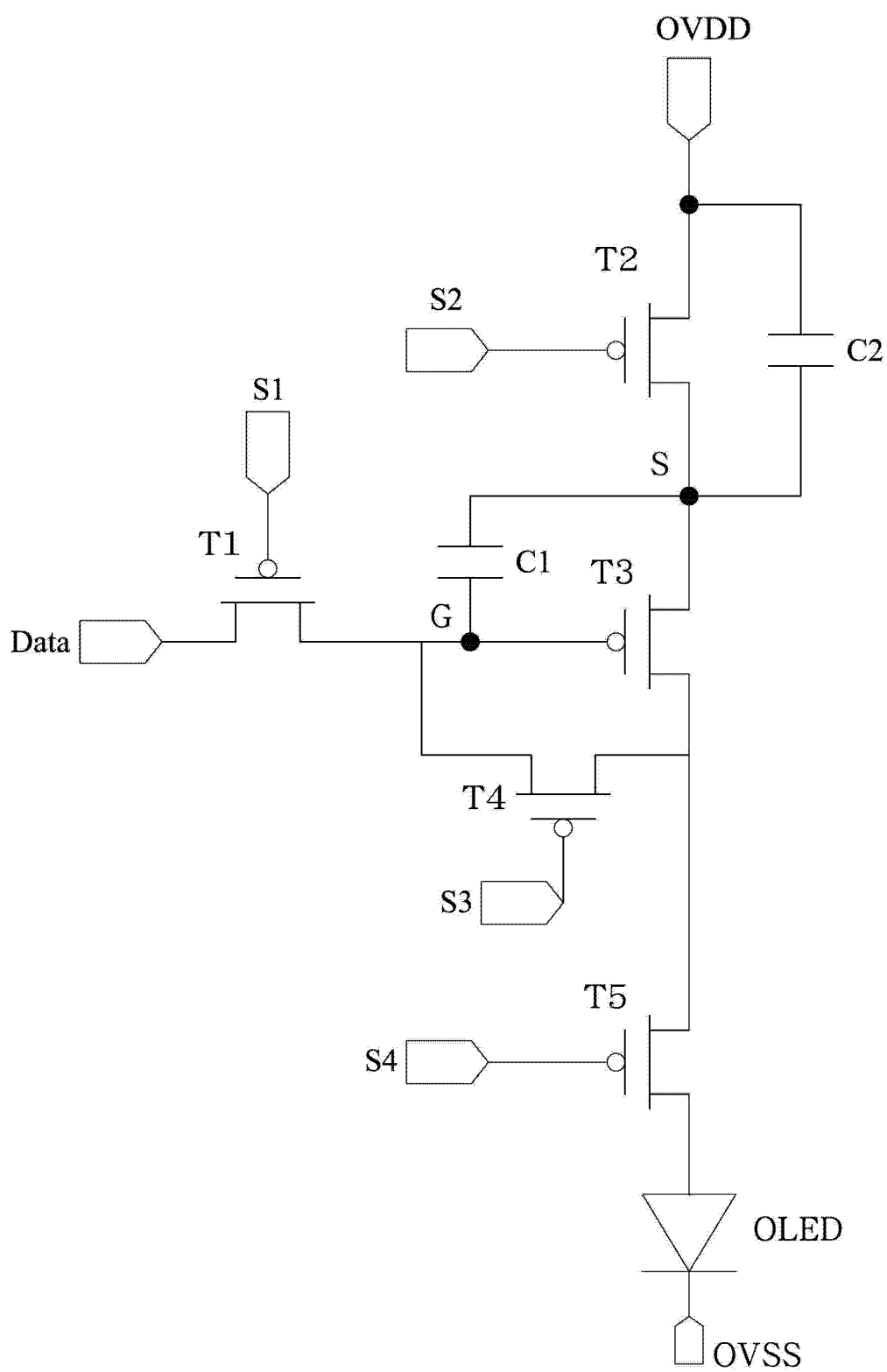


图 2

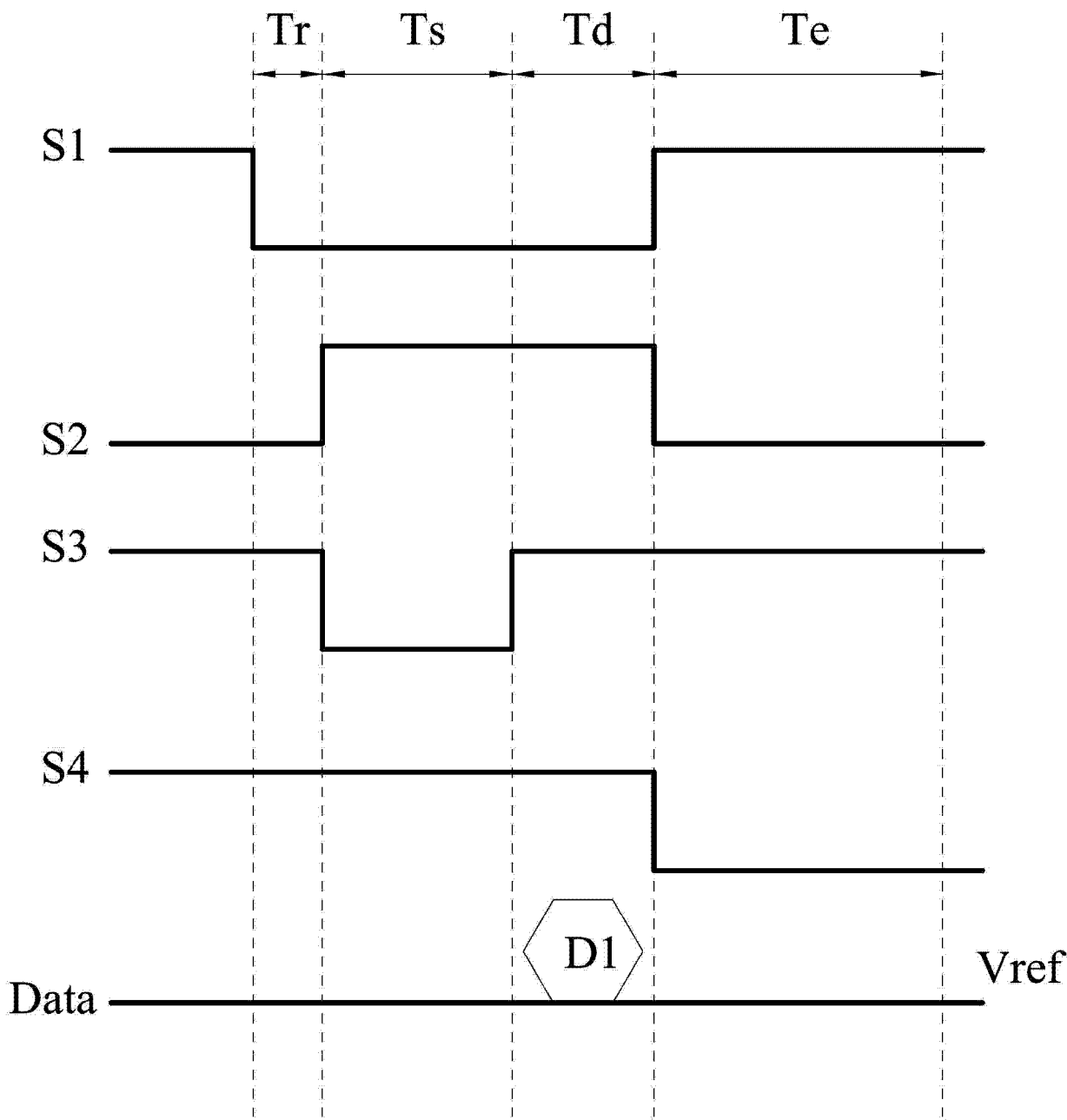


图 3

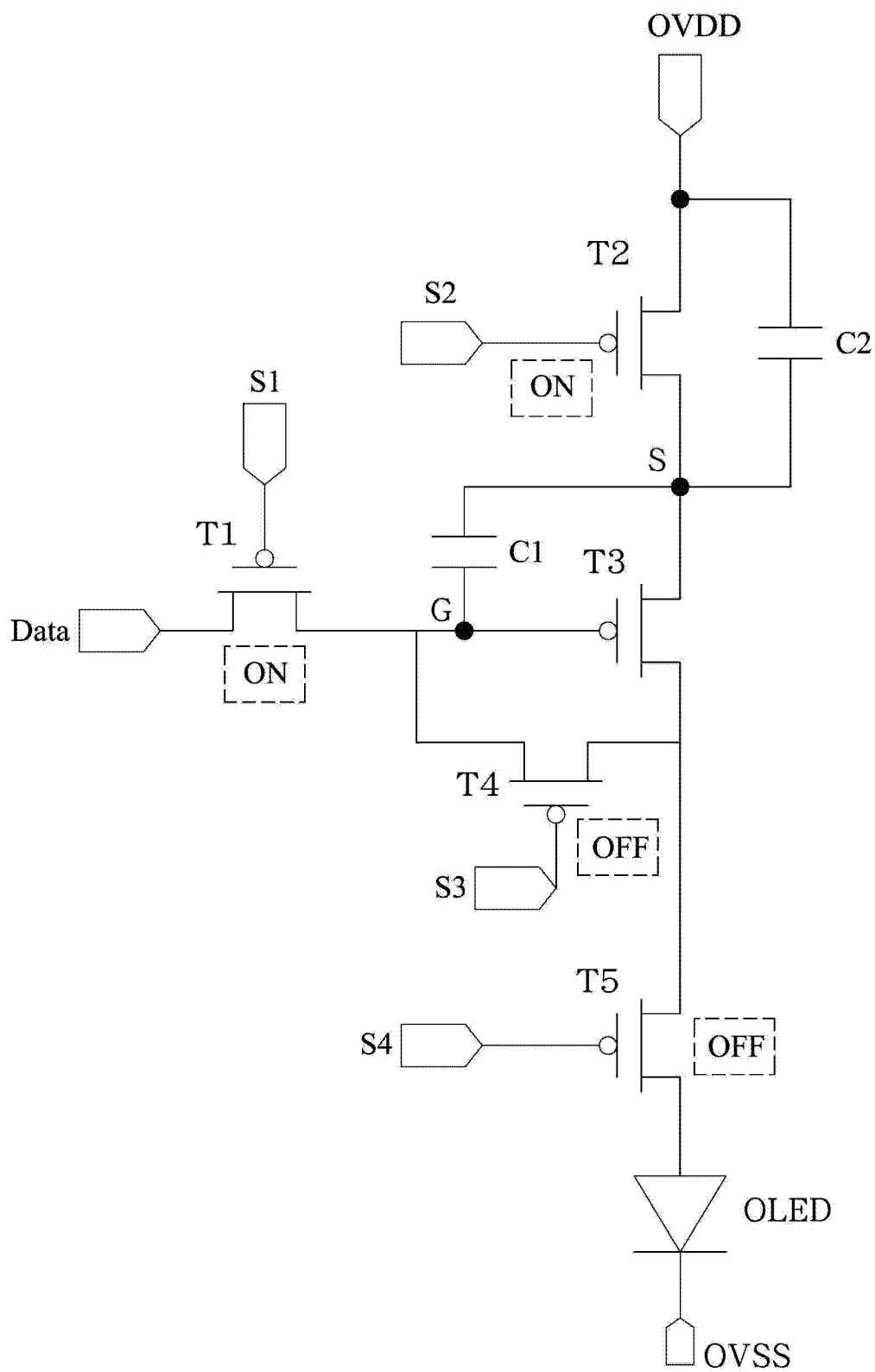


图 4

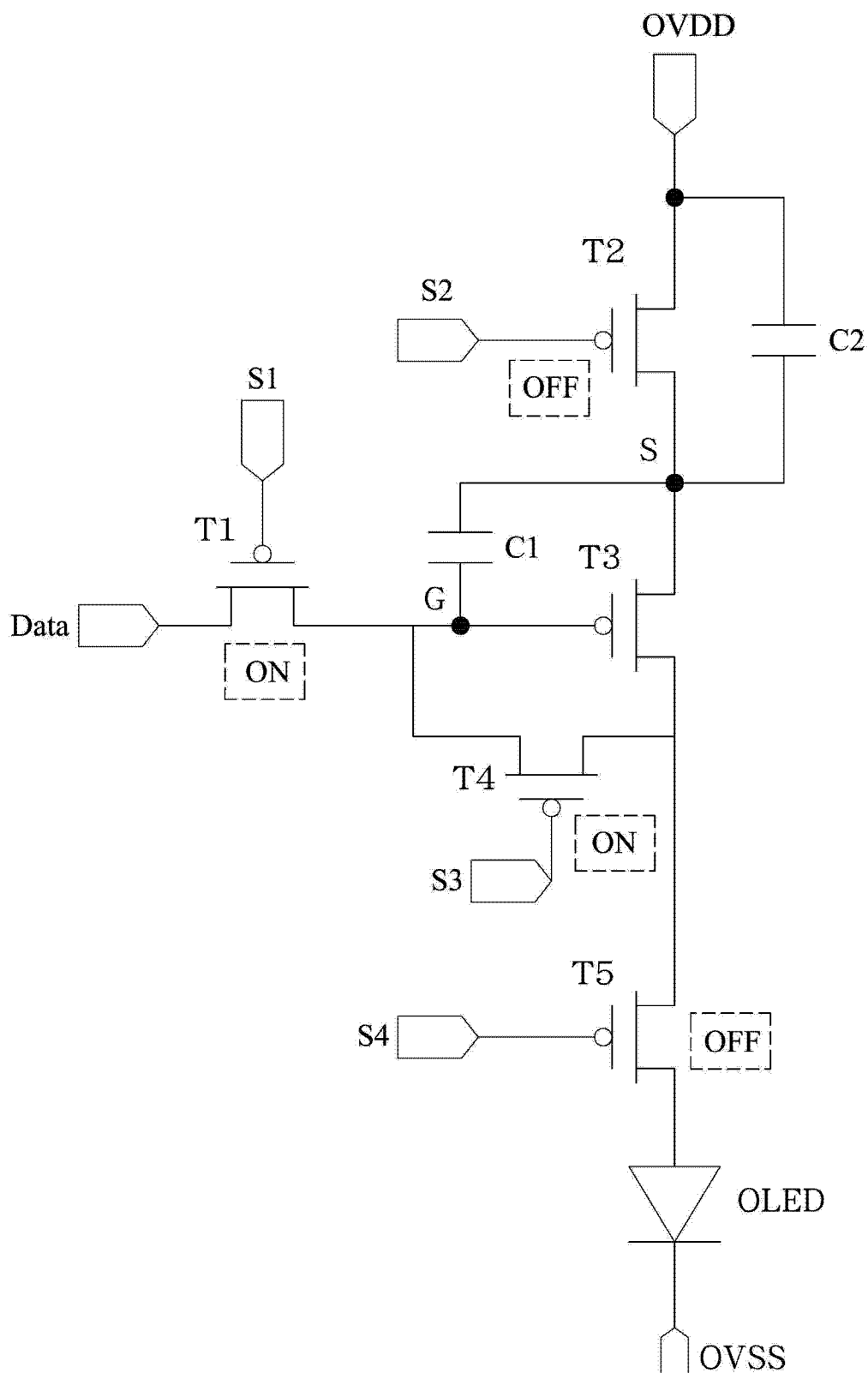


图 5

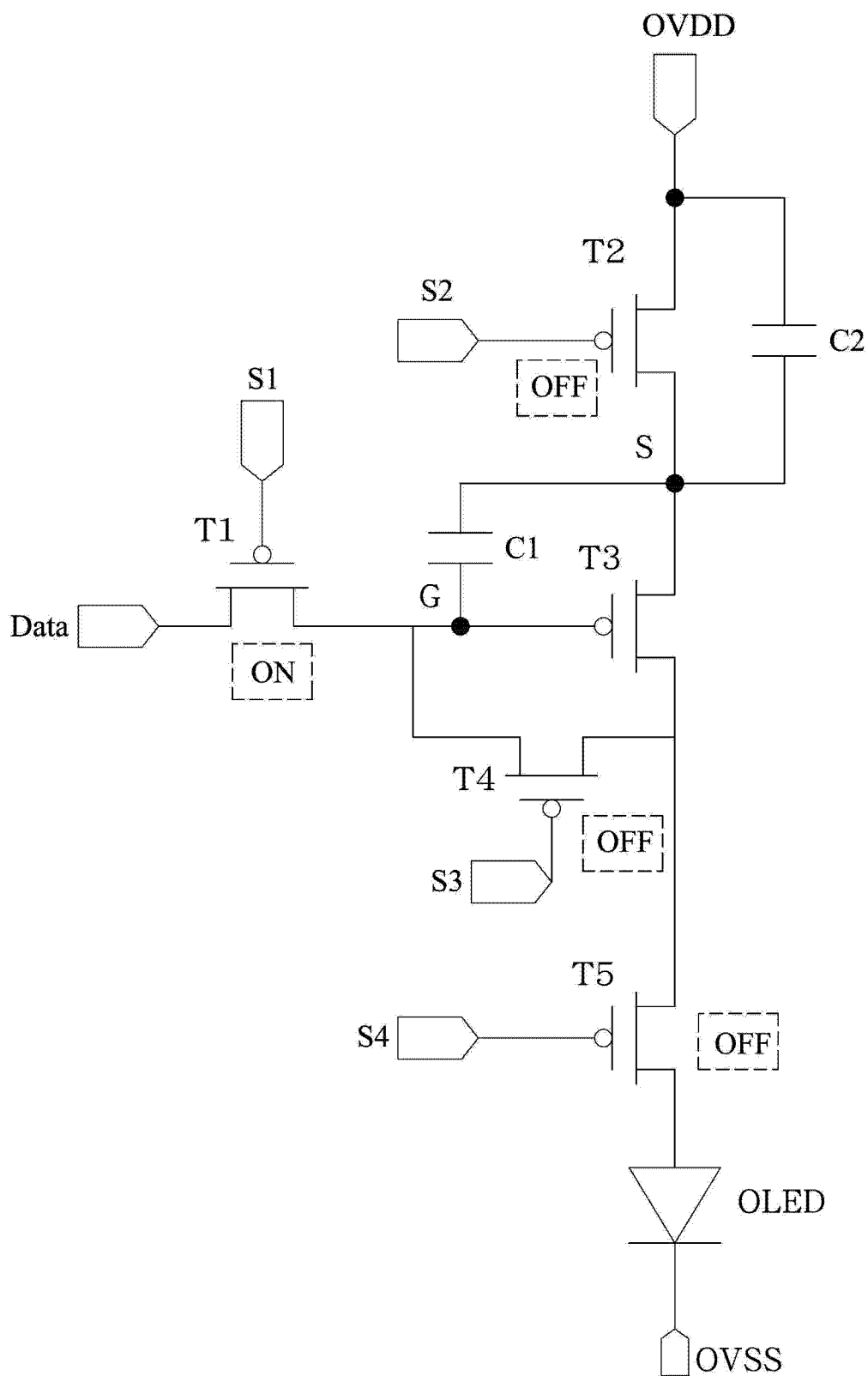


图 6

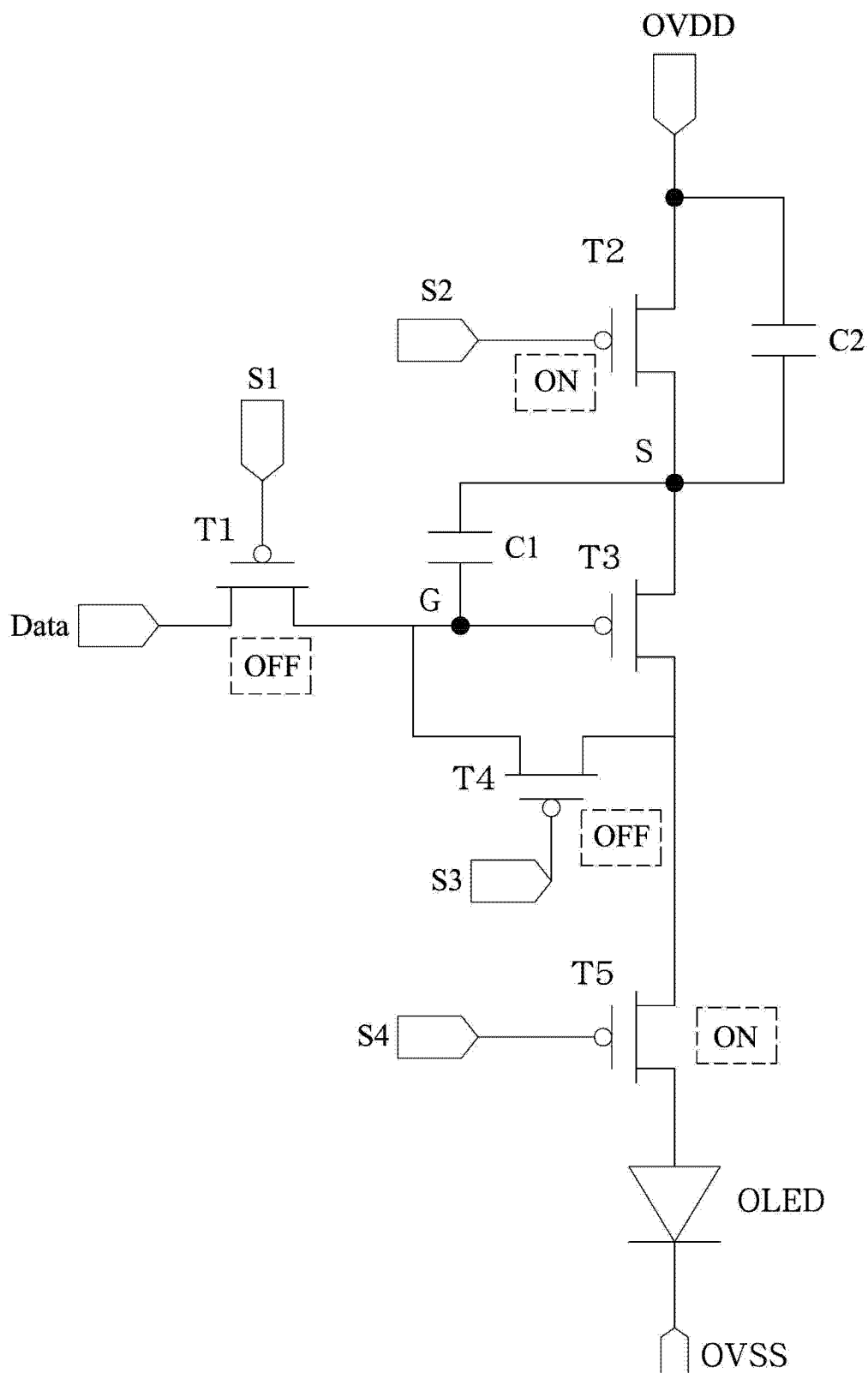


图 7

专利名称(译)	一种像素补偿电路		
公开(公告)号	CN103035202A	公开(公告)日	2013-04-10
申请号	CN201210570757.5	申请日	2012-12-25
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股份有限公司		
当前申请(专利权)人(译)	友达光电股份有限公司		
[标]发明人	陈怡倩 张华罡		
发明人	陈怡倩 张华罡		
IPC分类号	G09G3/32 G09G3/3233		
代理人(译)	徐金国		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了一种像素补偿电路，包括：第一开关，其第一端连接至一数据信号，其控制端连接至一第一控制信号；第二开关，其第一端连接至一第一电压，其控制端连接至一第二控制信号；第三开关，其控制端连接至第一开关的第二端，其第一端与控制端之间包括一第一电容；第四开关，其第一端连接至第一开关的第二端，其控制端连接至一第三控制信号；第五开关，其控制端连接至一第四控制信号；以及有机发光二极管，其阳极连接至第五开关的第二端，其阴极连接至一第二电压。采用本发明，因第五开关仅在发光期间处于开通状态，延长了OLED的使用寿命。此外，流经OLED的电流只与参考电压和数据电压有关，可克服制程上的差异和电流下降等影响。

