



(12) 发明专利申请

(10) 申请公布号 CN 102693696 A

(43) 申请公布日 2012.09.26

(21) 申请号 201110088461.5

(22) 申请日 2011.04.08

(71) 申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路 10 号

申请人 成都京东方光电科技有限公司

(72)发明人 青海刚 祁小敬 高永益

(74) 专利代理机构 北京银龙知识产权代理有限公司 11243

代理人 许静 姜精斌

(51) Int. Cl.

G09G 3/32 (2006.01)

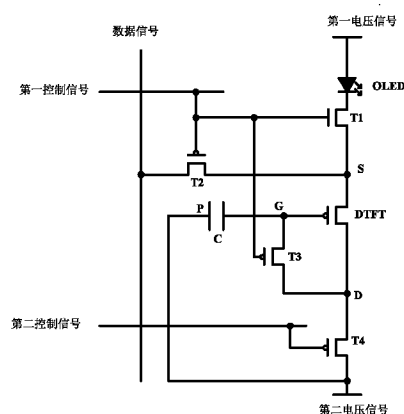
权利要求书 2 页 说明书 6 页 附图 6 页

(54) 发明名称

像素电路结构及驱动像素电路结构的方法

(57) 摘要

本发明提供一种像素电路结构及驱动像素电路结构的方法,涉及有机发光二极管领域。该像素电路结构包括第一开关晶体管,用于响应其栅极接收到的第一控制信号,断开/导通第一电压信号端子和驱动晶体管源极之间的连接;第四晶体管,用于响应其栅极处接收到的第二控制信号,断开/导通驱动晶体管漏极和第二电压信号端子之间的连接;在驱动晶体管的漏极和栅极之间连通时,断开驱动晶体管漏极和第二电压信号端子之间的连接,使驱动晶体管开始放电,直至驱动晶体管源极与栅极间的电压等于阈值电压。本发明实施例能够实现驱动电流的稳定,改善面板亮度的均匀性。本发明适用于有机发光二极管系统中。



1. 一种像素电路结构,包括在第一电压信号端子和第二电压信号端子之间串联的发光器件和用于驱动所述发光器件的驱动晶体管,在所述第二电压信号端子和所述驱动晶体管的栅极之间的电容,其特征在于,所述驱动晶体管的源极用于接收数据信号和第一电压信号;

所述像素电路结构还包括:

在所述第一电压信号端子和所述驱动晶体管源极之间的第一开关晶体管,所述第一开关晶体管用于响应其栅极接收到的第一控制信号,断开/导通所述第一电压信号端子和所述驱动晶体管源极之间的连接;

在所述第二电压信号端子和所述驱动晶体管的漏极之间的第四开关晶体管,所述第四晶体管用于响应其栅极处接收到的第二控制信号,断开/导通驱动晶体管漏极和第二电压信号端子之间的连接;在所述驱动晶体管的漏极和栅极之间连通时,断开驱动晶体管漏极和第二电压信号端子之间的连接,使所述驱动晶体管开始放电,直至所述驱动晶体管源极与栅极间的电压等于阈值电压。

2. 根据权利要求1所述的像素电路结构,其特征在于,还包括:

在数据信号端子和所述驱动晶体管源极之间的第二开关晶体管,所述第二开关晶体管用于响应其栅极处接收到的第一控制信号,导通/断开所述数据信号端子和所述驱动晶体管的源极之间的连接;

在所述驱动晶体管栅极和漏极之间的第三开关晶体管,所述第三开关晶体管用于响应其栅极处接收到的第一控制信号,导通/断开所述驱动晶体管栅极和漏极之间的连接;

其中,所述第二开关晶体管和所述第三开关晶体管具有与所述第一开关晶体管相反的沟道类型。

3. 根据权利要求2所述的像素电路结构,其特征在于,所述发光器件串接在所述第一电压信号端子和所述第一开关晶体管之间。

4. 根据权利要求2所述的像素电路结构,其特征在于,所述发光器件串接在所述第四开关晶体管和所述第二电压信号端子之间。

5. 一种用于驱动像素电路结构的方法,所述像素电路结构包括在第一电压信号端子和第二电压信号端子之间串联的发光器件和用于驱动所述发光器件的驱动晶体管,在所述第二电压信号端子和所述驱动晶体管的栅极之间的电容,其特征在于,所述驱动晶体管的源极用于接收数据信号和第一电压信号,所述方法包括:

施加第一控制信号以使连接在所述第一电压信号端子和所述驱动晶体管源极之间的第一开关晶体管截止;

在所述驱动晶体管的漏极和栅极之间连通时,施加第二控制信号以使连接在所述第二电压信号端子和所述驱动晶体管的漏极之间的第四开关晶体管截止,以便所述驱动晶体管开始放电,直至所述驱动晶体管源极与栅极间的电压等于阈值电压。

6. 根据权利要求5所述的用于驱动像素电路结构的方法,其特征在于,所述施加第二控制信号以使连接在所述第二电压信号端子和所述驱动晶体管的漏极之间的第四开关晶体管截止之前还包括:

施加第一控制信号以使连接在数据信号端子和所述驱动晶体管源极之间的第二开关晶体管导通;

施加第一控制信号以使连接在所述驱动晶体管栅极和漏极之间的第三开关晶体管导通；

其中,所述第二开关晶体管和所述第三开关晶体管具有与所述第一开关晶体管相反的沟道类型。

7. 根据权利要求6所述的用于驱动像素电路结构的方法,其特征在于,所述施加第二控制信号以使连接在所述第二电压信号端子和所述驱动晶体管的漏极之间的第四开关晶体管截止之后还包括:

施加第一控制信号以使连接在数据信号端子和所述驱动晶体管源极之间的第二开关晶体管截止;

施加第一控制信号以使连接在所述驱动晶体管栅极和漏极之间的第三开关晶体管截止;

施加第一控制信号以使所述第一开关晶体管导通。

8. 根据权利要求7所述的用于驱动像素电路结构的方法,其特征在于,所述施加第一控制信号以使所述第一开关晶体管导通之后还包括:

施加第二控制信号以使所述第四开关晶体管导通。

像素电路结构及驱动像素电路结构的方法

技术领域

[0001] 本发明涉及 OLED (Organic Light-Emitting Diode, 有机发光二极管) 领域, 特别是指一种像素电路结构及驱动像素电路结构的方法。

背景技术

[0002] AMOLED (Active Matrix/Organic Light Emitting Diode, 有源矩阵有机发光二极管面板) 能够发光是由驱动 TFT (Thin Film Transistor, 薄膜场效应晶体管) 在饱和状态时产生的电流所驱动, 因为输入相同的灰阶电压时, 不同的临界电压会产生不同的驱动电流, 造成电流的不一致性。

[0003] 传统的 2T1C 电路如图 1 所示, 电路只含有两个 TFT, T1 用作开关, DTFT (驱动晶体管) 用于像素驱动。电路操作也比较简单, 时序图如图 2 所示, 当扫描电平为低时, T1 打开, data 线上的灰阶电压对电容 C 充电, 当扫描电平为高时, T1 关闭, 电容 C 用来保存灰阶电压。由于 VDD (电源电压) 电压较高, 因此 DTFT 处于饱和状态, OLED 的驱动电流 $I = K(V_{sg} - |V_{th}|)^2 = K(VDD - V_{data} - |V_{th}|)^2$, 其中, V_{data} 为数据电压, K 是一个与晶体管尺寸和载流子迁移率有关的常数, 一旦 TFT 尺寸和工艺确定, K 确定。该电路的驱动电流公式中包含了 V_{th} (晶体管阈值电压)。

[0004] 由于 LTPS (低温多晶硅) 工艺的不成熟, 同时 V_{th} 也有漂移, 即便是同样的工艺参数, 制作出来的不同位置的 TFT 的 V_{th} 也有较大差异, 导致了同一灰阶电压下 OLED 的驱动电流不一样, 因此该驱动方案下的面板不同位置亮度会有差异, 亮度均一性差。

发明内容

[0005] 本发明要解决的技术问题是提供一种像素电路结构及驱动像素电路结构的方法, 能够实现显示器驱动电流的稳定, 从而改善面板亮度的均匀性。

[0006] 为解决上述技术问题, 本发明的实施例提供技术方案如下:

[0007] 一方面, 提供一种像素电路结构, 包括在第一电压信号端子和第二电压信号端子之间串联的发光器件和用于驱动所述发光器件的驱动晶体管, 在所述第二电压信号端子和所述驱动晶体管的栅极之间的电容, 所述驱动晶体管的源极用于接收数据信号和第一电压信号;

[0008] 所述像素电路结构还包括:

[0009] 在所述第一电压信号端子和所述驱动晶体管源极之间的第一开关晶体管, 所述第一开关晶体管用于响应其栅极接收到的第一控制信号, 断开/导通所述第一电压信号端子和所述驱动晶体管源极之间的连接;

[0010] 在所述第二电压信号端子和所述驱动晶体管的漏极之间的第四开关晶体管, 所述第四晶体管用于响应其栅极处接收到的第二控制信号, 断开/导通驱动晶体管漏极和第二电压信号端子之间的连接; 在所述驱动晶体管的漏极和栅极之间连通时, 断开驱动晶体管漏极和第二电压信号端子之间的连接, 使所述驱动晶体管开始放电, 直至所述驱动晶体管

源极与栅极间的电压等于阈值电压。

[0011] 其中,所述像素电路结构还包括:

[0012] 在数据信号端子和所述驱动晶体管源极之间的第二开关晶体管,所述第二开关晶体管用于响应其栅极处接收到的第一控制信号,导通/断开所述数据信号端子和所述驱动晶体管的源极之间的连接;

[0013] 在所述驱动晶体管栅极和漏极之间的第三开关晶体管,所述第三开关晶体管用于响应其栅极处接收到的第一控制信号,导通/断开所述驱动晶体管栅极和漏极之间的连接;

[0014] 其中,所述第二开关晶体管和所述第三开关晶体管具有与所述第一开关晶体管相反的沟道类型。

[0015] 其中,所述发光器件串接在所述第一电压信号端子和所述第一开关晶体管之间。

[0016] 其中,所述发光器件串接在所述第四开关晶体管和所述第二电压信号端子之间。

[0017] 本发明实施例还提供了一种用于驱动像素电路结构的方法,所述像素电路结构包括在第一电压信号端子和第二电压信号端子之间串联的发光器件和用于驱动所述发光器件的驱动晶体管,在所述第二电压信号端子和所述驱动晶体管的栅极之间的电容,所述驱动晶体管的源极用于接收数据信号和第一电压信号,所述方法包括:

[0018] 施加第一控制信号以使连接在所述第一电压信号端子和所述驱动晶体管源极之间的第一开关晶体管截止;

[0019] 在所述驱动晶体管的漏极和栅极之间连通时,施加第二控制信号以使连接在所述第二电压信号端子和所述驱动晶体管的漏极之间的第四开关晶体管截止,以便所述驱动晶体管开始放电,直至所述驱动晶体管源极与栅极间的电压等于阈值电压。

[0020] 其中,所述施加第二控制信号以使连接在所述第二电压信号端子和所述驱动晶体管的漏极之间的第四开关晶体管截止之前还包括:

[0021] 施加第一控制信号以使连接在数据信号端子和所述驱动晶体管源极之间的第二开关晶体管导通;

[0022] 施加第一控制信号以使连接在所述驱动晶体管栅极和漏极之间的第三开关晶体管导通;

[0023] 其中,所述第二开关晶体管和所述第三开关晶体管具有与所述第一开关晶体管相反的沟道类型。

[0024] 其中,所述施加第二控制信号以使连接在所述第二电压信号端子和所述驱动晶体管的漏极之间的第四开关晶体管截止之后还包括:

[0025] 施加第一控制信号以使连接在数据信号端子和所述驱动晶体管源极之间的第二开关晶体管截止;

[0026] 施加第一控制信号以使连接在所述驱动晶体管栅极和漏极之间的第三开关晶体管截止;

[0027] 施加第一控制信号以使所述第一开关晶体管导通。

[0028] 其中,所述施加第一控制信号以使所述第一开关晶体管导通之后还包括:

[0029] 施加第二控制信号以使所述第四开关晶体管导通。

[0030] 本发明的实施例具有以下有益效果:

[0031] 上述方案中,从驱动晶体管的源极输入数据信号,在驱动晶体管的漏极和栅极之间连通时,断开驱动晶体管漏极和第二电压信号端子的连接,使驱动晶体管开始放电,以便驱动晶体管源极与栅极间的电压等于阈值电压,补偿了 OLED 的临界电压,从而能够使 OLED 的驱动电流与阈值电压无关,实现了 OLED 驱动电流的稳定,改善了面板亮度的均匀性。

附图说明

- [0032] 图 1 为现有技术中的像素电路的结构示意图 ;
[0033] 图 2 为图 1 所示像素电路的时序图 ;
[0034] 图 3 为本发明实施例的像素电路结构的示意图 ;
[0035] 图 4 为图 3 所示像素电路结构的第一等效电路示意图 ;
[0036] 图 5 为图 3 所示像素电路结构的第二等效电路示意图 ;
[0037] 图 6 为图 3 所示像素电路结构的第三等效电路示意图 ;
[0038] 图 7 为图 3 所示像素电路结构的第四等效电路示意图 ;
[0039] 图 8 为本发明实施例的像素电路结构的时序图 ;
[0040] 图 9 为本发明实施例的另一像素电路结构的示意图。

具体实施方式

[0041] 为使本发明的实施例要解决的技术问题、技术方案和优点更加清楚,下面将结合附图及具体实施例进行详细描述。

[0042] 本发明的实施例针对现有技术中面板亮度均一性差的问题,提供一种像素电路结构及驱动像素电路结构的方法,能够实现电流的均匀,从而改善面板亮度的均匀性。

[0043] 本发明实施例提供了一种像素电路结构,包括在第一电压信号端子和第二电压信号端子之间串联的发光器件和用于驱动发光器件的驱动晶体管,在该第二电压信号端子和该驱动晶体管的栅极之间的电容,该驱动晶体管的源极用于接收数据信号和该第一电压信号 ;该像素电路结构还包括 :

[0044] 在该第一电压信号端子和该驱动晶体管源极之间的第一开关晶体管,该第一开关晶体管用于响应其栅极接收到的第一控制信号,断开该第一电压信号端子和该驱动晶体管源极之间的连接 ;

[0045] 在该第二电压信号端子和该驱动晶体管的漏极之间的第四开关晶体管,该第四晶体管用于响应其栅极处接收到的第二控制信号,在该驱动晶体管的漏极和栅极之间连通时,断开驱动晶体管漏极和第二电压信号端子之间的连接,使该驱动晶体管开始放电,直至该驱动晶体管源极与栅极间的电压等于阈值电压。

[0046] 进一步地,该像素电路结构还包括 :

[0047] 在数据信号端子和该驱动晶体管源极之间的第二开关晶体管,该第二开关晶体管用于响应其栅极处接收到的第一控制信号,导通数据信号端子和驱动晶体管的源极之间的连接 ;

[0048] 在该驱动晶体管栅极和漏极之间的第三开关晶体管,该第三开关晶体管用于响应其栅极处接收到的第一控制信号,导通驱动晶体管栅极和漏极之间的连接 ;

[0049] 其中,该第二开关晶体管和该第三开关晶体管具有与该第一开关晶体管相反的沟

道类型。

[0050] 本实施例的像素电路结构,从驱动晶体管的源极输入数据信号,在驱动晶体管的漏极和栅极之间连通时,断开驱动晶体管漏极和第二电压信号端子的连接,使驱动晶体管开始放电,以便驱动晶体管源极与栅极间的电压等于阈值电压,补偿了 OLED 的临界电压,从而能够使 OLED 的驱动电流与阈值电压无关,实现了 OLED 驱动电流的稳定,改善了面板亮度的均匀性。

[0051] 本发明实施例还提供了一种用于驱动像素电路结构的方法,该像素电路结构包括在第一电压信号端子和第二电压信号端子之间串联的发光器件和用于驱动发光器件的驱动晶体管,在该第二电压信号端子和该驱动晶体管的栅极之间的电容,该驱动晶体管的源极用于接收数据信号和第一电压信号,该方法包括:

[0052] 施加第一控制信号以使连接在该第一电压信号端子和该驱动晶体管源极之间的第一开关晶体管截止;

[0053] 在该驱动晶体管的漏极和栅极之间连通时,施加第二控制信号以使连接在该第二电压信号端子和该驱动晶体管的漏极之间的第四开关晶体管截止,以便该驱动晶体管开始放电,直至该驱动晶体管源极与栅极间的电压等于阈值电压。

[0054] 其中,该施加第二控制信号以使连接在该第二电压信号端子和该驱动晶体管的漏极之间的第四开关晶体管截止之前还包括:

[0055] 施加第一控制信号以使连接在数据信号端子和该驱动晶体管源极之间的第二开关晶体管导通;

[0056] 施加第一控制信号以使连接在该驱动晶体管栅极和漏极之间的第三开关晶体管导通;

[0057] 其中,第二开关晶体管和第三开关晶体管具有与第一开关晶体管相反的沟道类型。

[0058] 其中,该施加第二控制信号以使连接在该第二电压信号端子和该驱动晶体管的漏极之间的第四开关晶体管截止之后还包括:

[0059] 施加第一控制信号以使连接在数据信号端子和该驱动晶体管源极之间的第二开关晶体管截止;

[0060] 施加第一控制信号以使连接在该驱动晶体管栅极和漏极之间的第三开关晶体管截止;

[0061] 施加第一控制信号以使该第一开关晶体管导通。

[0062] 其中,该施加第一控制信号以使该第一开关晶体管导通之后还包括:

[0063] 施加第二控制信号以使该第四开关晶体管导通。

[0064] 本实施例的用于驱动像素电路结构的方法,从驱动晶体管的源极输入数据信号,在驱动晶体管的漏极和栅极之间连通时,断开驱动晶体管漏极和第二电压信号端子的连接,使驱动晶体管开始放电,以便驱动晶体管源极与栅极间的电压等于阈值电压,补偿了 OLED 的临界电压,从而能够使 OLED 的驱动电流与阈值电压无关,实现了 OLED 驱动电流的稳定,改善了面板亮度的均匀性。

[0065] 图 3 为本发明实施例的像素电路结构的示意图,如图 3 所示,本实施例的像素电路结构含有 5 个 TFT(Thin Film Transistor,薄膜场效应晶体管)和 1 个电容 C,其中,T2、

T3、T4、DTFT 皆为 P 沟道晶体管, T1 为 N 沟道晶体管, 其中 T1 ~ T4 为开关晶体管, DTFT 为驱动晶体管。本实施例使用了两个控制信号, 一个数据信号 V_{data} , 两个电压信号 V_{DD} 、 V_{SS} 。

[0066] 如图 3 所示, 在第一电压信号 V_{DD} 和第二电压信号 V_{SS} 之间串联有发光器件和用于驱动发光器件的 DTFT, 电容 C 串接在第二电压信号 V_{SS} 和 DTFT 的栅极之间, DTFT 的源极用于接收数据信号 V_{data} 和第一电压信号 V_{DD} ; T1 串接在第一电压信号 V_{DD} 和 DTFT 源极之间, T1 的栅极用于接收第一控制信号; T2 串接在数据信号 V_{data} 和 DTFT 源极之间, T2 的栅极用于接收第一控制信号; T3 串接在 DTFT 栅极和漏极之间, T3 的栅极用于接收第一控制信号; T4 串接在第二电压信号 V_{SS} 和 DTFT 的漏极之间, T4 的栅极用于接收第二控制信号。

[0067] 下面结合图 8 所示的时序图, 对图 3 所示的像素电路结构的工作流程进行详细介绍:

[0068] (1) 在时序图所示的①阶段, 第一控制信号由高电平变低, 第二控制信号为低电平, 数据信号为高电平, 如图 4 所示为本实施例的像素电路结构此时的等效电路, T2 ~ T4 均导通, T1 截止, 数据信号 V_{data} 由 DTFT 的源极输入, DTFT 的作用相当于一个二极管, 电流通过 DTFT 源极流向漏极, 此时 DTFT 的栅极 G 点电压 $V_g = V_{SS}$, 源极 S 点电压 $V_s = V_{data}$, DTFT 源极与栅极之间的电压 $V_{sg} = V_{data} - V_{SS}$, 大于阈值电压 V_{th} , DTFT 导通;

[0069] (2) 在时序图所示的②阶段, 第一控制信号为低电平, 第二控制信号为高电平, 数据信号为高电平, 如图 5 所示为本实施例的像素电路结构此时的等效电路, T1、T4 截止, T2、T3 导通, 此时 DTFT 的作用相当于一个二极管, 并开始放电, 直至 DTFT 的 V_{sg} 达到临界值 V_{th} , 源极 S 点电压 $V_s = V_{data}$, 此时 G 点电压 $V_g = V_{data} - V_{th}$, C 两端电压 $V_C = V_g - V_p = V_{data} - V_{th} - V_{SS}$;

[0070] (3) 在时序图所示的③阶段, 第一控制信号为高电平, 第二控制信号为高电平, 数据信号为由高电平变为低电平, 如图 6 所示为本实施例的像素电路结构此时的等效电路, T2、T3 截止, T1 导通, T4 截止, 此状态会保持一段时间与上一阶段做隔离, 以避免开关瞬间影响电路操作;

[0071] (4) 在时序图所示的④阶段, 第一控制信号为高电平, 第二控制信号为低电平, 数据信号为低电平, 如图 7 所示为本实施例的像素电路结构此时的等效电路, T2、T3 截止, T1、T4 导通, DTFT 工作, 此时源极 S 点电压 $V_s = V_{DD} - V_{th_oled}$, G 点电压 $V_g = V_{data} - V_{th}$, OLED 的驱动电流 $I = K(V_{sg} - V_{th})^2 = K(V_{DD} - V_{th_oled} - (V_{data} - V_{th}) - V_{th})^2 = K(V_{DD} - V_{th_oled} - V_{data})^2$, OLED 开始发光, 直到下一帧;

[0072] 其中, V_{th_oled} 为 OLED 发光时的跨压; V_{th} 为 DTFT 的阈值电压, 可以看出 I 和 DTFT 的 V_{th} 没有关系, 这样 OLED 的驱动电流可以保持稳定, 从而改善面板亮度的均匀性。

[0073] 在图 3 所示的像素电路结构中, OLED 与第一电压信号直接连接, 进一步地, 如图 9 所示, OLED 还可设置与第二电压信号直接连接, 下面结合图 8 所示的时序图, 对图 9 所示的像素电路结构的工作流程进行详细介绍:

[0074] (1) 在时序图所示的①阶段, 第一控制信号由高电平变低, 第二控制信号为低电平, 数据信号为高电平, T2 ~ T4 均导通, T1 截止, 数据信号 V_{data} 由 DTFT 的源极输入, DTFT 的作用相当于一个二极管, 电流通过 DTFT 源极流向漏极, 此时 DTFT 的栅极 G 点电压 $V_g = V_{SS} + V_{th_oled}$, 源极 S 点电压 $V_s = V_{data}$, DTFT 源极与栅极之间的电压 $V_{sg} = V_{data} - V_{SS} - V_{th_oled}$, 大于阈值电压 V_{th} , DTFT 导通;

[0075] (2) 在时序图所示的②阶段, 第一控制信号为低电平, 第二控制信号为高电平, 数

据信号为高电平, T1、T4 截止, T2、T3 导通, 此时 DTFT 的作用相当于一个二极管, 并开始放电, 直至 DTFT 的 V_{sg} 达到临界值 V_{th} , 源极 S 点电压 $V_s = V_{data}$, 此时 G 点电压 $V_g = V_{data} - V_{th}$, C 两端电压 $V_c = V_g - V_p = V_{data} - V_{th} - V_{SS}$;

[0076] (3) 在时序图所示的③阶段, 第一控制信号为高电平, 第二控制信号为高电平, 数据信号为由高电平变为低电平, T2、T3 截止, T1 导通, T4 截止, 此状态会保持一段时间与上一阶段做隔离, 以避免开关瞬间影响电路操作;

[0077] (4) 在时序图所示的④阶段, 第一控制信号为高电平, 第二控制信号为低电平, 数据信号为低电平, T2、T3 截止, T1、T4 导通, DTFT 工作, 此时源极 S 点电压 $V_s = V_{DD}$, G 点电压 $V_g = V_{data} - V_{th}$, OLED 的驱动电流 $I = K(V_{sg} - V_{th})^2 = K(V_{DD} - (V_{data} - V_{th}) - V_{th})^2 = K(V_{DD} - V_{data})^2$, OLED 开始发光, 直到下一帧;

[0078] 与图 3 所示的像素电路结构相比, 本实施例从顶发光变成了底发光, OLED 的驱动电流 $I = K(V_{DD} - V_{data})^2$, 与 DTFT 的 V_{th} 没有关系, 与 OLED 跨压 V_{th_oled} 也没有关系, 说明图 9 所示的像素电路结构中, OLED 的驱动电流也不受 OLED 跨压的影响。

[0079] 本实施例的像素电路结构, 数据信号接入到 DTFT 的源极, 利用二极管接法放电形成 V_{th} , 使得驱动管的驱动电流 I 和 V_{th} 无关, 达到驱动电流的稳定, 改善了面板亮度的均匀性。

[0080] 以上所述是本发明的优选实施方式, 应当指出, 对于本技术领域的普通技术人员来说, 在不脱离本发明所述原理的前提下, 还可以作出若干改进和润饰, 这些改进和润饰也应视为本发明的保护范围。

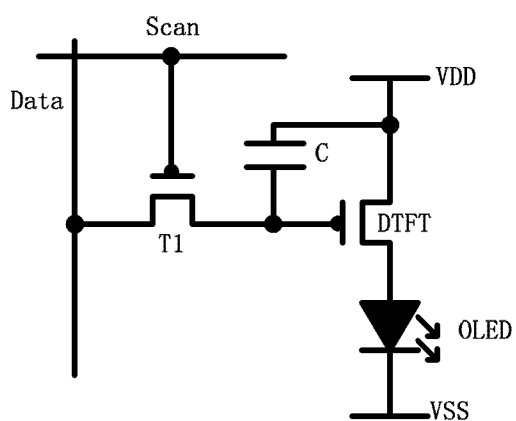


图 1

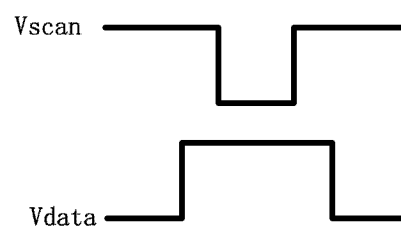


图 2

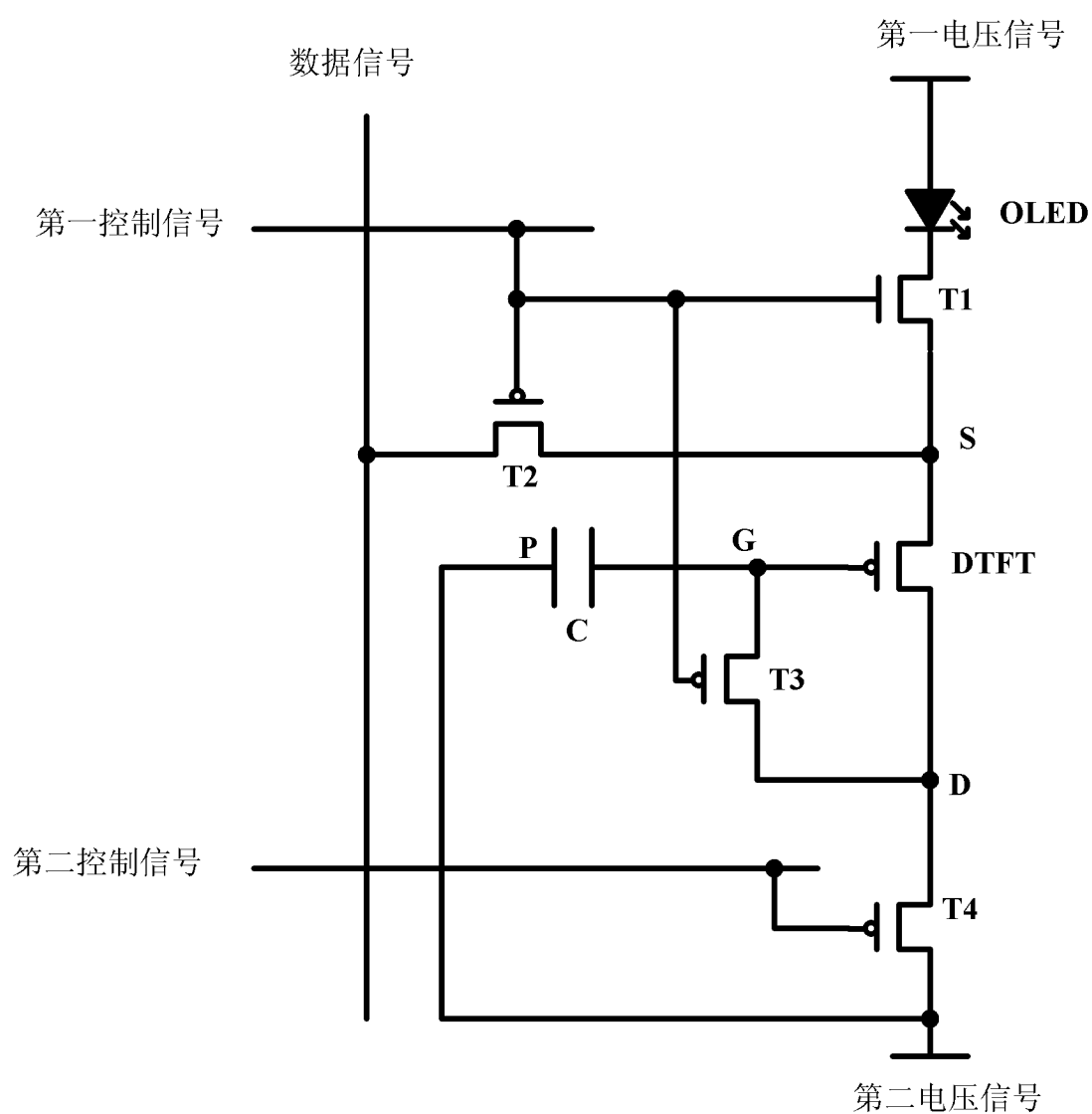


图 3

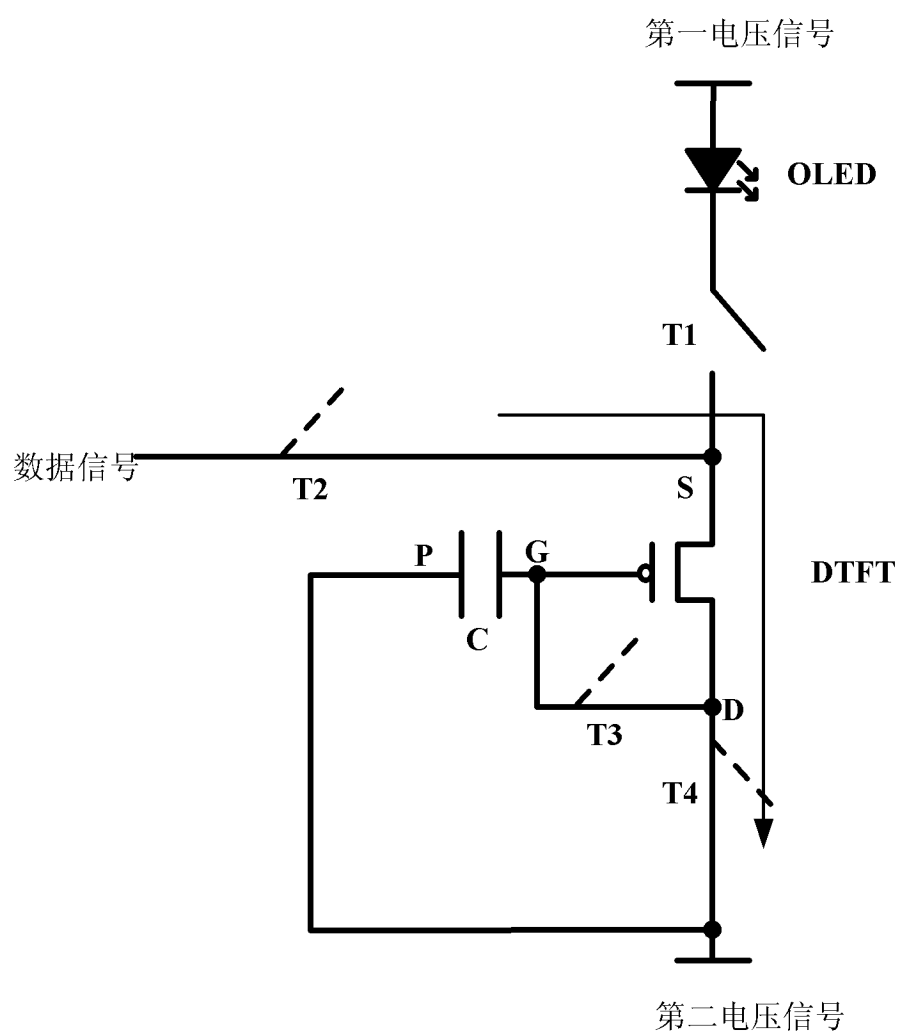


图 4

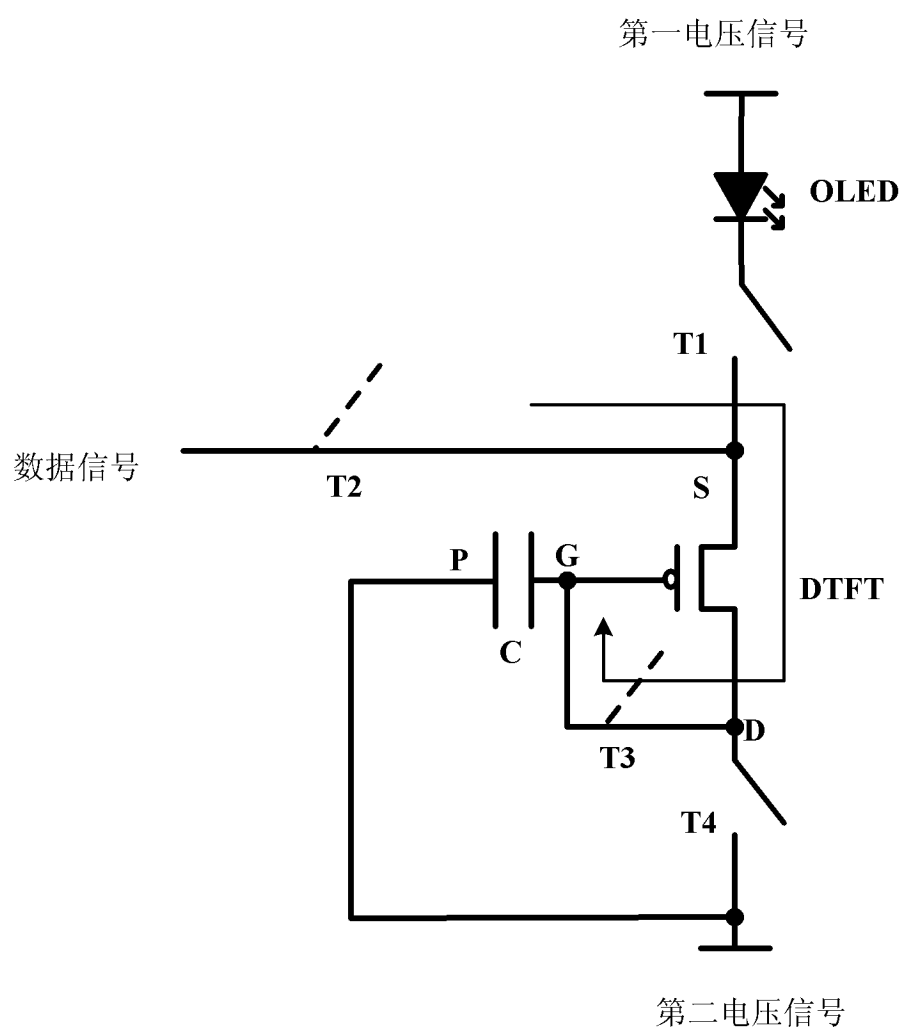


图 5

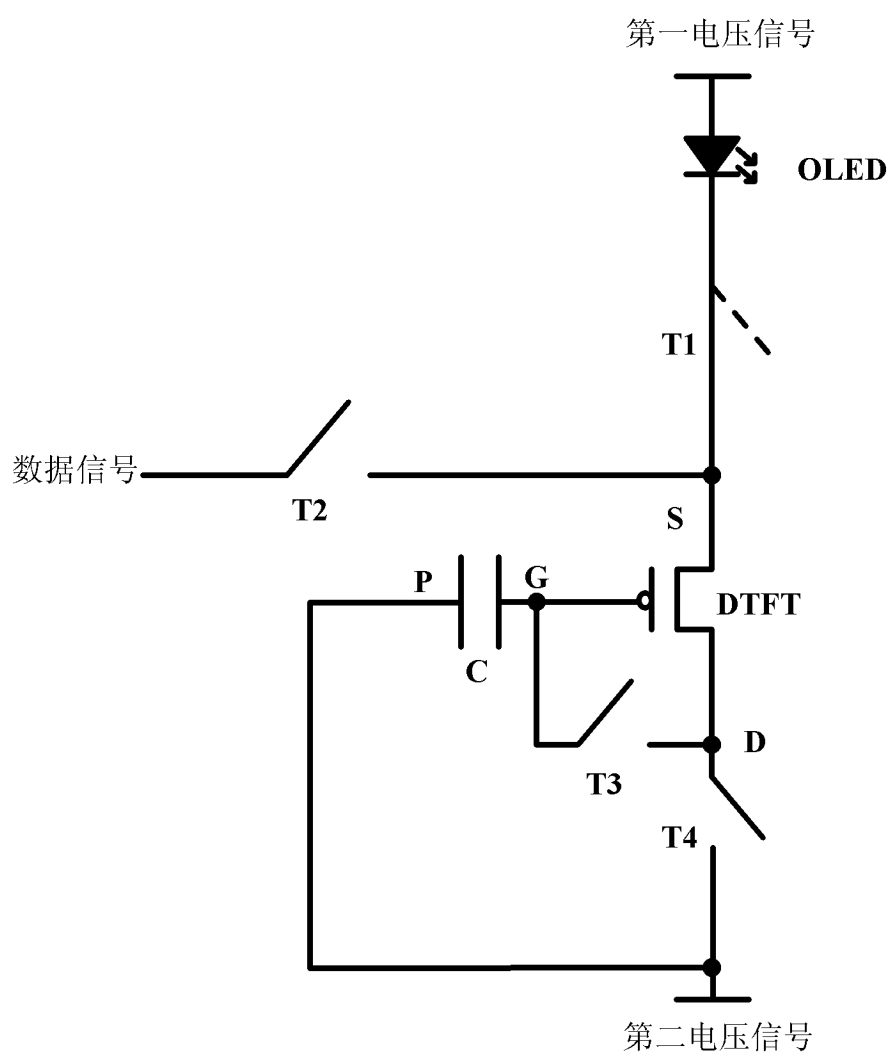


图 6

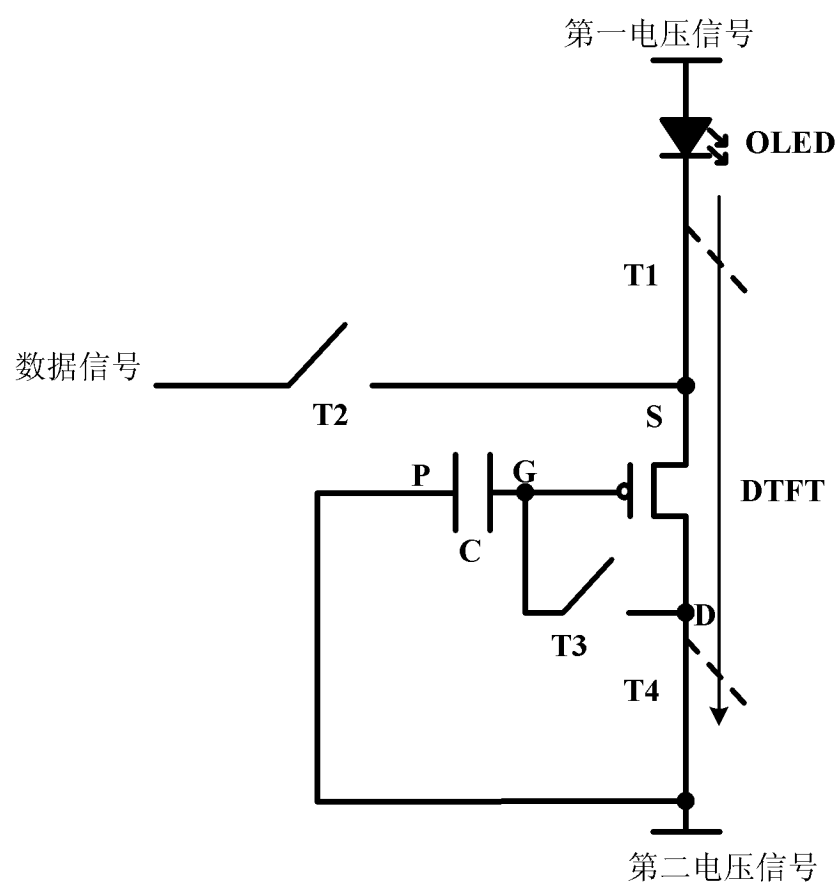


图 7

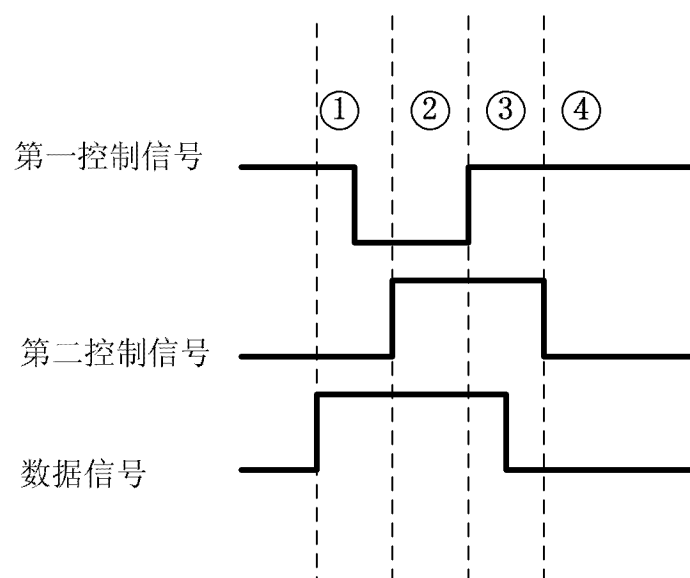


图 8

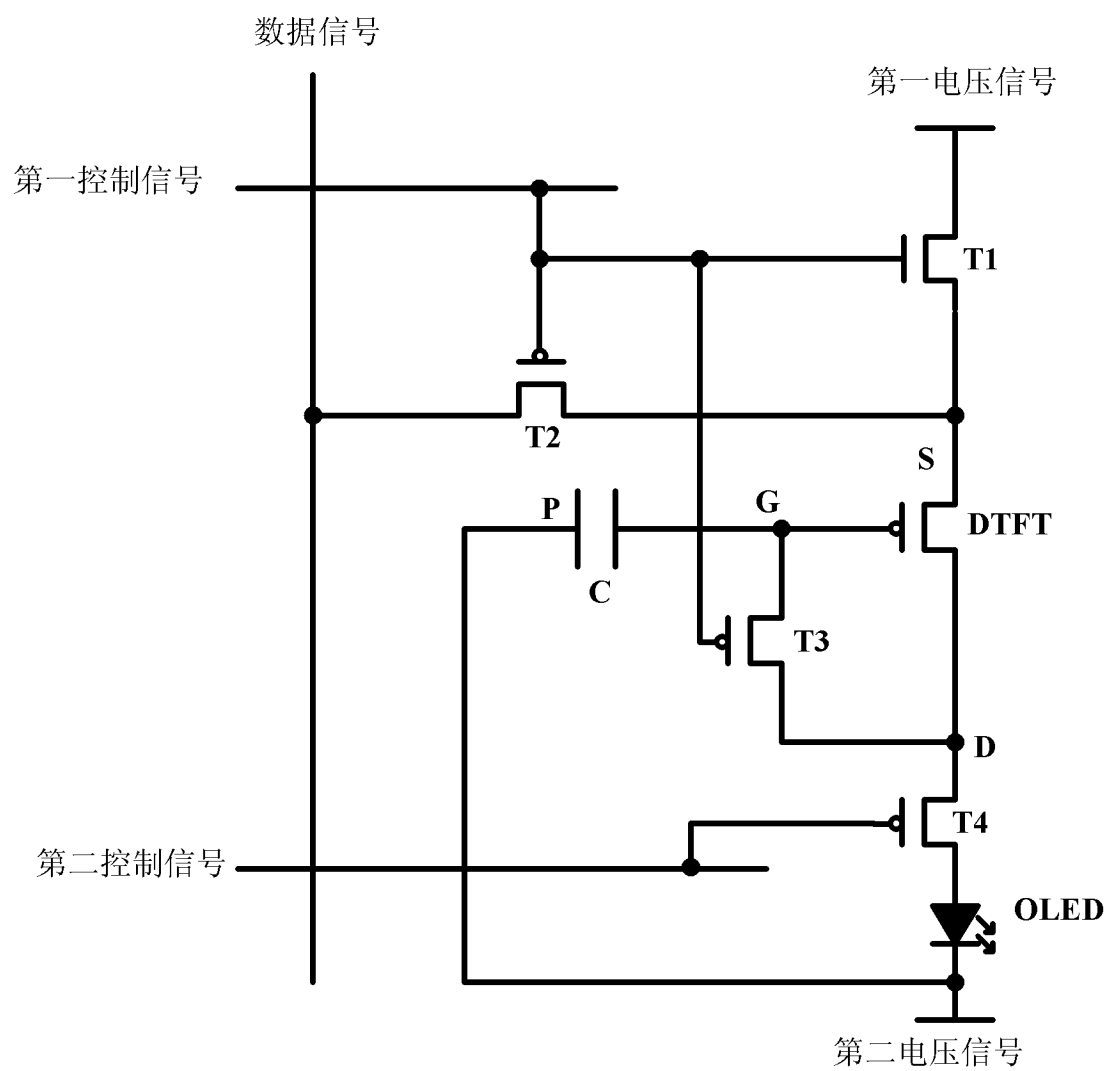


图 9

专利名称(译)	像素电路结构及驱动像素电路结构的方法		
公开(公告)号	CN102693696A	公开(公告)日	2012-09-26
申请号	CN201110088461.5	申请日	2011-04-08
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
[标]发明人	青海刚 祁小敬 高永益		
发明人	青海刚 祁小敬 高永益		
IPC分类号	G09G3/32 G09G3/3225		
代理人(译)	许静		
其他公开文献	CN102693696B		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种像素电路结构及驱动像素电路结构的方法，涉及有机发光二极管领域。该像素电路结构包括第一开关晶体管，用于响应其栅极接收到的第一控制信号，断开/导通第一电压信号端子和驱动晶体管源极之间的连接；第四晶体管，用于响应其栅极处接收到的第二控制信号，断开/导通驱动晶体管漏极和第二电压信号端子之间的连接；在驱动晶体管的漏极和栅极之间连通时，断开驱动晶体管漏极和第二电压信号端子之间的连接，使驱动晶体管开始放电，直至驱动晶体管源极与栅极间的电压等于阈值电压。本发明实施例能够实现驱动电流的稳定，改善面板亮度的均匀性。本发明适用于有机发光二极管系统中。

