



(12)发明专利申请

(10)申请公布号 CN 110520922 A
(43)申请公布日 2019. 11. 29

(21)申请号 201880001427.X

(22)申请日 2018.09.20

(85)PCT国际申请进入国家阶段日
2018.09.21

(86)PCT国际申请的申请数据
PCT/CN2018/106722 2018.09.20

(71)申请人 京东方科技集团股份有限公司
地址 100015 北京市朝阳区酒仙桥路10号

(72)发明人 殷新社

(74)专利代理机构 北京天昊联合知识产权代理
有限公司 11112

代理人 刘悦晗 陈源

(51)Int.Cl.
G09G 3/3208(2016.01)

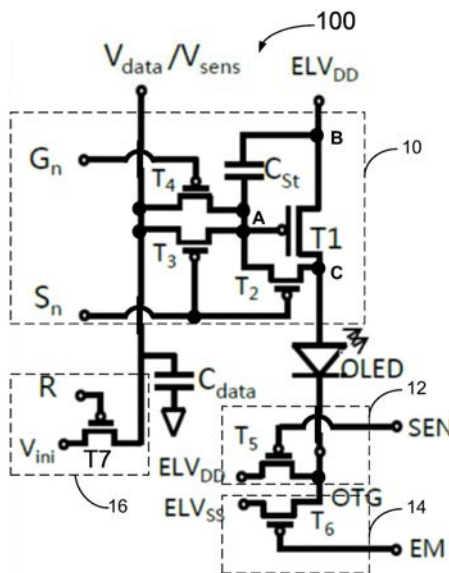
权利要求书5页 说明书14页 附图9页

(54)发明名称

显示驱动电路、方法、以及显示设备

(57)摘要

一种显示驱动电路(100),包括:像素子电路(10)、感测控制子电路(12)和发光控制子电路(14)。像素子电路(10)包括四个晶体管(T1-T4)和一个存储电容器(Cst),并且分别耦接第一电源线(ELV_{DD})、数据感测线(V_{data}/V_{sens})、第一扫描线(G_n)、以及第二扫描线(S_n),以基于经由数据感测线(V_{data}/V_{sens})接收的数据信号(V_{data})来确定从驱动晶体管T1流向发光二极管(OLED)的驱动电流。感测控制子电路(12)耦接在发光二极管(OLED)和第一电源线(ELV_{DD})之间,并且构造为使得能够在显示时间中利用降低扫描速率经由数据感测线(V_{data}/V_{sens})检测感测信号(V_{sens})。发光控制子电路(14)耦接在发光二极管(OLED)和第二电源线(ELV_{SS})之间,用于在感测时间之后的显示时间中在发光控制信号(EM)的控制下传递用于驱动发光二极管(OLED)发光的驱动电流。



1. 一种显示面板中的子像素的显示驱动电路,包括:

像素子电路,其分别耦接第一电源线、数据感测线、第一扫描线、以及第二扫描线,并且包括:驱动晶体管,用于在显示时间期间基于经由所述数据感测线接收的数据信号来确定流向发光二极管的第一电极的驱动电流;

感测控制子电路,其耦接在所述发光二极管的第二电极和所述第一电源线之间,并且构造为在感测控制信号的控制下切断通过所述发光二极管的驱动电流并构造为允许在非显示时间的感测扫描时段中在所述数据感测线中检测感测信号;和

发光控制子电路,其耦接在所述发光二极管的所述第二电极和第二电源线之间,并且构造为在显示时间的数据扫描时段中在发光控制信号的控制下传递用于驱动发光二极管发光的驱动电流。

2. 根据权利要求1所述的显示驱动电路,其中,所述像素子电路中的驱动晶体管包括与所述第一电源线耦接的源极、与所述发光二极管的第一电极耦接的漏极、以及与第一节点耦接的栅极;

其中,所述像素子电路还包括:

第二晶体管,其具有与所述第一节点耦接的源极、与所述发光二极管的第一电极耦接的漏极、以及与所述第二扫描线耦接的栅极;

第四晶体管,其具有与所述数据感测线耦接的源极、与所述第一节点耦接的漏极、以及与所述第一扫描线耦接的栅极;和

存储电容器,其耦接在所述驱动晶体管的源极和栅极之间。

3. 根据权利要求1所述的显示驱动电路,其中,所述像素子电路中的驱动晶体管包括与所述第一电源线耦接的源极、与所述发光二极管的第一电极耦接的漏极、以及与第一节点耦接的栅极;

其中,所述像素子电路还包括:

第二晶体管,其具有与所述第一节点耦接的源极、与所述发光二极管的第一电极耦接的漏极、以及与所述第二扫描线耦接的栅极;

第三晶体管,其具有与所述数据感测线耦接的源极、与所述第一节点耦接的漏极、以及与所述第二扫描线耦接的栅极;

第四晶体管,其具有与所述数据感测线耦接的源极、与所述第一节点耦接的漏极、以及与所述第一扫描线耦接的栅极;和

存储电容器,其耦接在所述驱动晶体管的源极和栅极之间。

4. 根据权利要求1至3中任一项所述的显示驱动电路,其中,所述感测控制子电路包括:感测控制晶体管,其具有与所述第一电源线耦接的源极、与所述发光二极管的第二电极耦接的漏极、以及被供应有所述感测控制信号的栅极,其中,所述感测控制晶体管在所述感测扫描时段中导通以将来自所述第一电源线的高电压电平设置至所述发光二极管的第二电极,使所述发光二极管处于反向偏置模式。

5. 根据权利要求4所述的显示驱动电路,其中,所述发光控制子电路包括:发光控制晶体管,其具有与所述第二电源线耦接的源极、与所述发光二极管的第二电极耦接的漏极、以及被供应有发光控制信号的栅极,其中,所述发光控制晶体管在显示时间期间导通以将所述发光二极管的第二电极连接至为所述第二电源线设置的低电压电平或接地电平。

6. 根据权利要求5所述的显示驱动电路,还包括;

复位子电路,其包括复位晶体管,所述复位晶体管具有与所述数据感测线耦接的漏极、与电压端耦接的源极、以及与复位端耦接的栅极,在所述非显示时间的所述感测扫描时段的开始处施加的复位子时段中,所述复位晶体管的栅极受来自所述复位端的复位信号的控制以将所述数据感测线设置为初始化电压,所述初始化电压设置为小于来自所述第一电源线的高电压电平减去所述驱动晶体管的阈值电压。

7. 根据权利要求6所述的显示驱动电路,其中,所述数据感测线在每行的所述感测扫描时段中构造为存储承载了第一电压的感测信号,所述第一电压在所述复位子时段之后的 V_{th} 设立子时段中被实质上从所述初始化电压充电至所述高电压电平减去所述阈值电压。

8. 根据权利要求7所述的显示驱动电路,其中,所述感测扫描时段是感测时间中的一行接一行地逐行扫描显示面板的单位时间;其中,所述感测时间位于通电后的系统设置时间与显示时间的开端之间,以及/或者位于所述显示时间的结尾和断电之前的系统复位时间之间。

9. 根据权利要求7所述的显示驱动电路,其中,所述数据感测线构造为在每行的所述数据扫描时段中替代性地加载数据信号,该数据信号包含与当前被扫描的行中的子像素对应的原始像素电压加上基于所述非显示时间期间从同一数据感测线检测到的感测信号的驱动晶体管的阈值电压。

10. 根据权利要求9所述的显示驱动电路,其中,所述数据扫描时段包括所述显示时间的一帧中一行接一行地逐行扫描所述显示面板的单位时间,所述一帧包括垂直消隐时间,所述垂直消隐时间位于扫描当前帧中最后一行的结尾与扫描下一帧中第一行的开端之间。

11. 根据权利要求1所述的显示驱动电路,其中,所述发光二极管是有机发光二极管;其中,所述发光二极管的第一电极是阳极而所述发光二极管的第二电极是阴极。

12. 一种驱动显示面板的方法,包括:

使所述显示面板通电以在非显示时间的系统设置时间中将电源电压和系统移位寄存器信号提供至多个像素子电路中的对应一个像素子电路,所述多个像素子电路中的每一个包括驱动晶体管并且与具有发光二极管的相应子像素关联;

当在所述系统设置时间之后的第一感测时间中以第一扫描速率一行接一行地顺序扫描所述显示面板时,从一行子像素中的所述对应一个像素子电路的数据感测线采样并存储感测信号;和

当在所述非显示时间之后的显示时间的每帧中以第二扫描速率一行接一行地顺序扫描所述显示面板时,驱动所述对应一个像素子电路以基于加载至所述对应一个像素子电路的所述数据感测线的相应数据信号确定流至所述发光二极管以驱动用于显示子像素图像的发光的驱动电流,其中,所述相应数据信号是基于所述第一感测时间中针对相应子像素采样并存储的感测信号而补偿的。

13. 根据权利要求12所述的方法,其中,使所述显示面板通电包括:将所述电源电压提供至与所述对应一个像素子电路中的驱动晶体管的源极耦接的第一电源线,所述驱动晶体管的漏极与所述发光二极管的第一电极串联地耦接;

基于所述系统移位寄存器信号中的一个将第一扫描信号提供至与所述对应一个像素子电路中的第四晶体管的栅极耦接的第一扫描线,所述第四晶体管具有与所述数据感测线

耦接的源极以及与所述驱动晶体管的栅极耦接的漏极；和

基于所述系统移位寄存器信号中的另一个将第二扫描信号提供至与所述对应一个像素子电路的第二晶体管和第三晶体管两者的栅极耦接的第二扫描线，所述第二晶体管具有与所述驱动晶体管的栅极耦接的源极以及与所述发光二极管的第一电极耦接的漏极，所述第三晶体管具有与所述数据感测线耦接的源极以及与所述驱动晶体管的栅极耦接的漏极；

其中，相应于像素中的所述发光二极管的第二电极经由感测控制子电路耦接至第一电源线并且经由发光控制子电路耦接至第二电源线；

其中，所述感测控制子电路包括：感测控制晶体管，其具有与所述第一电源线耦接的源极、与所述发光二极管的第二电极耦接的漏极、以及用作其第一控制端的栅极；

其中，所述发光控制子电路包括：发光控制晶体管，其具有与所述第二电源线耦接的源极、与所述发光二极管的第二电极耦接的漏极、以及用作其第二控制端的栅极；并且

其中，所述驱动晶体管、所述第二晶体管、所述第三晶体管、所述第四晶体管、所述感测控制晶体管以及所述发光控制晶体管中的每一个是p型晶体管。

14. 根据权利要求13所述的方法，其中，所述采样并存储感测信号包括：在所述非显示时间中，将处于低电压的感测控制信号施加至所述感测控制子电路的所述第一控制端并且将处于高电压的发光控制信号施加至所述发光控制子电路的所述第二控制端，以启用所述对应一个像素子电路的感测功能；

在所述第一感测时间中保持所述第一扫描信号处于高电压；

在所述第一感测时间中将所述第二扫描信号设置为具有每行的一个感测扫描时段的脉冲宽度的低电压，以一行接一行地逐行扫描所述显示面板；

在每行的每个感测扫描时段中的复位子时段中，将所述对应一个像素子电路的数据感测线初始化为初始化电压，所述初始化电压设置为小于所述电源电压减去所述驱动晶体管的阈值电压；

在每行的每个感测扫描时段中的所述复位子时段之后的设立子时段中，经由所述驱动晶体管和所述第二晶体管通过电源电压将所述存储电容器充电至第一电压，所述第一电压等于所述电源电压减去阈值电压；

在所述设立子时段中经由所述第四晶体管将所述第一电压存储至与所述数据感测线相关联的寄生电容器；以及

在每行的每个感测扫描时段中的所述设立子时段之后的采样子时段中，从所述数据感测线感测携带所述第一电压的所述感测信号并将所述阈值电压存储至外部补偿模块的存储器中。

15. 根据权利要求14所述的方法，其中，施加处于低电压的感测控制信号包括：在所述非显示时间中，导通所述感测控制晶体管以将所述发光二极管的第二电极设置为所述电源电压，以使得所述发光二极管处于反向偏置模式而不发光；

其中，施加处于高电压的发光控制信号包括：关断所述发光控制晶体管以将所述发光二极管的第二电极与所述第二电源线断开。

16. 根据权利要求14所述的方法，其中，每行的感测扫描时段包括：等于或小于所述第一扫描速率的倒数的持续时间，其中，所述第一扫描速率构造为处于所述第二扫描速率的十分之一至六十分之一的范围内，其中，所述第二扫描速率正常地用于所述显示面板以在

所述显示时间中一帧接一帧地逐帧显示图像。

17. 根据权利要求14所述的方法,其中,所述驱动像素子电路包括:在所述显示时间中,将处于高电压的感测控制信号施加至所述感测控制子电路的所述第一控制端并且将处于低电压的发光控制信号施加至所述发光控制子电路的所述第二控制端,以启用所述对应一个像素子电路的发光功能。

18. 根据权利要求17所述的方法,其中,施加处于高电压的感测控制信号包括:关断所述感测控制晶体管以将所述发光二极管的第二电极与所述第一电源线断开;并且

施加处于低电压的发光控制信号包括:在所述显示时间中,导通所述发光控制晶体管以将所述发光二极管的第二电极设置为低电压或接地电压,以使得所述发光二极管处于正向偏置模式。

19. 根据权利要求17所述的方法,其中,所述驱动像素子电路还包括:

在所述显示时间中保持所述第二扫描信号处于高电压;

在用于一行接一行地逐行扫描显示面板的所述显示时间的每帧中的每行的所述数据扫描时段中,将所述第一扫描信号设置为具有每行的一个数据扫描时段的脉冲宽度的低电压以经由所述数据感测线将数据电压加载至当前被扫描的行中的相应子像素的所述对应一个像素子电路的驱动晶体管的栅极,所述数据电压等于原始像素电压加上存储在所述外部补偿模块中的阈值电压;

在每行的所述数据扫描时段中,将第二电压存储至所述存储电容器,所述第二电压等于所述电源电压减去所述数据电压,所述第二电压用于确定所述驱动电流;

在所述显示时间的每帧中每行的所述数据扫描时段之后的发光时段中将所述第一扫描信号切换为高电压,在所述发光时段期间所述驱动电流驱动相应子像素发光。

20. 权利要求19所述的方法,其中,每行的所述感测扫描时段包括:等于或小于第二扫描速率的倒数的持续时间,其中,所述显示时间中的每帧是用于显示面板显示一帧图像的全部数据扫描时段之和加垂直消隐时间;

其中,所述显示时间包括一帧或多帧;

其中,所述显示时间之后是另一非显示时间,其包括第二感测时间和使所述显示面板断电之前的系统复位时间,其中,所述第二感测时间构造为与所述显示面板的第一扫描时间实质上类似。

21. 根据权利要求12所述的方法,其中,使所述显示面板通电包括:将所述电源电压提供至与所述对应一个像素子电路中的驱动晶体管的源极耦接的第一电源线,所述驱动晶体管的漏极与所述发光二极管的第一电极串联地耦接;

基于所述系统移位寄存器信号中的一个将第一扫描信号提供至与所述对应一个像素子电路中的第四晶体管的栅极耦接的第一扫描线,所述第四晶体管具有与所述数据感测线耦接的源极以及与所述驱动晶体管的栅极耦接的漏极;和

基于所述系统移位寄存器信号中的另一个将第二扫描信号提供至与所述对应一个像素子电路中的第二晶体管的栅极耦接的第二扫描线,所述第二晶体管具有与所述驱动晶体管的栅极耦接的源极以及与所述发光二极管的第一电极耦接的漏极;

其中,相应子像素中的所述发光二极管的第二电极经由感测控制子电路耦接至第一电源线并且经由发光控制子电路耦接至第二电源线;

其中,所述感测控制子电路包括:感测控制晶体管,其具有与所述第一电源线耦接的源极、与所述发光二极管的第二电极耦接的漏极、以及用作其第一控制端的栅极;

其中,所述发光控制子电路包括:发光控制晶体管,其具有与所述第二电源线耦接的源极、与所述发光二极管的第二电极耦接的漏极、以及用作其第二控制端的栅极;并且

其中,所述驱动晶体管、所述第二晶体管、所述第四晶体管、所述感测控制晶体管以及所述发光控制晶体管中的每一个是p型晶体管。

22. 根据权利要求22所述的方法,其中,所述采样并存储感测信号包括:在所述非显示时间中,将处于低电压的感测控制信号施加至所述感测控制子电路的所述第一控制端并且将处于高电压的发光控制信号施加至所述发光控制子电路的所述第二控制端,以启用所述对应一个像素子电路的感测功能;

在所述第一感测时间中保持所述第一扫描信号处于低电压;

在所述第一感测时间中将所述第二扫描信号设置为具有每行的一个感测扫描时段的脉冲宽度的低电压,以一行接一行地逐行扫描所述显示面板;

在每行的每个感测扫描时段中的复位子时段中,将所述对应一个像素子电路的数据感测线初始化为初始化电压,所述初始化电压设置为小于所述电源电压减去所述驱动晶体管的阈值电压;

在每行的每个感测扫描时段中的所述复位子时段之后的设立子时段中,经由所述驱动晶体管和所述第二晶体管通过电源电压将所述存储电容器充电至第一电压,所述第一电压等于所述电源电压减去阈值电压;

在所述设立子时段中经由所述第四晶体管将所述第一电压存储至与所述数据感测线相关联的寄生电容器;以及

在每行的每个感测扫描时段中的所述设立子时段之后的采样子时段中,从所述数据感测线感测携带所述第一电压的所述感测信号并将所述阈值电压存储至外部补偿模块的存储器中。

23. 一种显示设备,其包括显示面板,所述显示面板包括子像素的阵列,每个子像素均与权利要求1至11中任一项的显示驱动电路相关联。

显示驱动电路、方法、以及显示设备

技术领域

[0001] 本发明涉及显示技术,更具体地,涉及显示驱动电路、方法、
[0002] 以及具有显示驱动电路的显示设备。

背景技术

[0003] 驱动有机发光二极管(OLED)显示面板中的基于OLED的像素的基本工作原理是将薄膜晶体管用作驱动晶体管来控制驱动电流。典型地,像素电路构造为具有与驱动电压源ELVDD和OLED串联连接的驱动晶体管。驱动晶体管的栅极经由受扫描信号Gate控制的开关晶体管连接至表示数字灰度级的电压源。虽然上述像素电路是实现控制向OLED供应驱动电流的最简单的方式,但是驱动电流以平方关系依赖于驱动晶体管的阈值电压 V_{th} ,即使 V_{th} 由于制造非均匀性或环境条件的改变而导致0.1V漂移,也会导致驱动电流的较大偏差。这导致像素亮度的偏差,并且使得OLED显示面板上的图像亮度不均匀。

[0004] 期望为OLED显示面板设计一种具有阈值电压补偿和减少信号线布置的改进的显示驱动电路。

发明内容

[0005] 在一方面,本公开提供了一种显示面板中的子像素的显示驱动电路。显示驱动电路包括:像素子电路,其分别耦接第一电源线、数据感测线、第一扫描线、以及第二扫描线。像素子电路包括:驱动晶体管,其在显示时间期间基于经由数据感测线接收的数据信号来确定流向发光二极管的第一电极的驱动电流。此外,显示驱动电路包括:感测控制子电路,其耦接在发光二极管的第二电极和第一电源线之间,并且构造为在感测控制信号的控制下切断通过发光二极管的驱动电流并构造为允许在非显示时间的感测扫描时段中在数据感测线中检测感测信号。此外,显示驱动电路包括:发光控制子电路,其耦接在发光二极管的第二电极和第二电源线之间,并且构造为在显示时间的数据扫描时段中在发光控制信号的控制下传递用于驱动发光二极管发光的驱动电流。

[0006] 可选地,像素子电路中的驱动晶体管包括与第一电源线耦接的源极、与发光二极管的第一电极耦接的漏极、以及与第一节点耦接的栅极。像素子电路还包括:第二晶体管,其具有与第一节点耦接的源极、与发光二极管的第一电极耦接的漏极、以及与第二扫描线耦接的栅极。像素子电路还包括:第四晶体管,其具有与数据感测线耦接的源极、与第一节点耦接的漏极、以及与第一扫描线耦接的栅极。此外,像素子电路包括:存储电容器,其耦接在驱动晶体管的源极和栅极之间。

[0007] 可选地,像素子电路包括:第二晶体管,其具有与第一节点耦接的源极、与发光二极管的第一电极耦接的漏极、以及与第二扫描线耦接的栅极。此外,像素子电路包括:第三晶体管,其具有与数据感测线耦接的源极、与第一节点耦接的漏极、以及与第二扫描线耦接的栅极。此外,像素子电路包括:第四晶体管,其具有与数据感测线耦接的源极、与第一节点耦接的漏极、以及与第一扫描线耦接的栅极。此外,像素子电路包括:存储电容器,其耦接在

驱动晶体管的源极和栅极之间。

[0008] 可选地,感测控制子电路包括:感测控制晶体管,其具有与第一电源线耦接的源极、与发光二极管的第二电极耦接的漏极、以及被供应有感测控制信号的栅极。感测控制晶体管在感测扫描时段中导通以将来自第一电源线的高电压电平设置至发光二极管的第二电极,使发光二极管处于反向偏置模式。

[0009] 可选地,发光控制子电路包括:发光控制晶体管,其具有与第二电源线耦接的源极、与发光二极管的第二电极耦接的漏极、以及被供应有发光控制信号的栅极。发光控制晶体管在显示时间期间导通以将发光二极管的第二电极连接至为第二电源线设置的低电压电平或接地电平。

[0010] 可选地,显示驱动电路还包括复位子电路。复位子电路包括:复位晶体管,其具有与数据感测线耦接的漏极、与电压端耦接的源极、以及与复位端耦接的栅极。在非显示时间的感测扫描时段的开始处施加的复位子时段中,所述栅极受来自复位端的复位信号的控制以将数据感测线设置为初始化电压。初始化电压设置为小于来自第一电源线的高电压电平减去驱动晶体管的阈值电压。

[0011] 可选地,数据感测线在每行的感测扫描时段中构造为存储承载了第一电压的感测信号,所述第一电压在复位子时段之后的 V_{th} 设立子时段中被实质上从初始化电压充电至所述高电压电平减去所述阈值电压。

[0012] 可选地,感测扫描时段是感测时间中的一行接一行地逐行扫描显示面板的单位时间。感测时间位于通电后的系统设置时间与显示时间的开端之间,以及/或者位于显示时间的结尾和断电之前的系统复位时间之间。

[0013] 可选地,数据感测线构造为在每行的数据扫描时段中替代性地加载数据信号,所述数据信号包含与当前被扫描的行中的子像素对应的原始像素电压加上基于非显示时间期间从同一数据感测线检测到的感测信号的驱动晶体管的阈值电压。

[0014] 可选地,数据扫描时段包括显示时间的一帧中一行接一行地逐行扫描显示面板的单位时间。一帧包括垂直消隐时间,其位于扫描当前帧中最后一行的结尾与扫描下一帧中第一行的开端之间。

[0015] 可选地,发光二极管是有机发光二极管。发光二极管的第一电极是阳极而发光二极管的第二电极是阴极。

[0016] 在另一方面,本公开提供了一种驱动显示面板的方法。所述方法包括:使显示面板通电以在非显示时间的系统设置时间中将电源电压和系统移位寄存器信号提供至多个像素子电路中的对应一个像素子电路。所述多个像素子电路中的每一个包括驱动晶体管并且与具有发光二极管的相应子像素关联。此外,所述方法包括:当在系统设置时间之后的第一感测时间中以第一扫描速率一行接一行地顺序扫描显示面板时,从一行子像素中的对应一个像素子电路的数据感测线采样并存储感测信号。此外,所述方法包括:当在非显示时间之后的显示时间的每帧中以第二扫描速率一行接一行地顺序扫描显示面板时,驱动对应一个像素子电路以基于加载至该对应一个像素子电路的数据感测线的相应数据信号确定流至发光二极管以驱动用于显示子像素图像的发光的驱动电流。所述相应数据信号是基于第一感测时间中针对相应子像素采样并存储的感测信号而补偿的。

[0017] 可选地,使显示面板通电的步骤包括:将电源电压提供至与对应一个像素子电路

中的驱动晶体管的源极耦接的第一电源线。驱动晶体管的漏极与发光二极管的第一电极串联地耦接。使显示面板通电的步骤还包括：基于系统移位寄存器信号中的一个将第一扫描信号提供至与对应一个像素子电路中的第四晶体管的栅极耦接的第一扫描线。第四晶体管具有与数据感测线耦接的源极以及与驱动晶体管的栅极耦接的漏极。此外，使显示面板通电的步骤包括：基于系统移位寄存器信号中的另一个将第二扫描信号提供至与对应一个像素子电路的第二晶体管和第三晶体管两者的栅极耦接的第二扫描线。第二晶体管具有与驱动晶体管的栅极耦接的源极以及与发光二极管的第一电极耦接的漏极。第三晶体管具有与数据感测线耦接的源极以及与驱动晶体管的栅极耦接的漏极。相应于像素中的发光二极管的第二电极经由感测控制子电路耦接至第一电源线并且经由发光控制子电路耦接至第二电源线。感测控制子电路包括：感测控制晶体管，其具有与第一电源线耦接的源极、与发光二极管的第二电极耦接的漏极、以及用作其第一控制端的栅极。发光控制子电路包括：发光控制晶体管，其具有与第二电源线耦接的源极、与发光二极管的第二电极耦接的漏极、以及用作其第二控制端的栅极。驱动晶体管、第二晶体管、第三晶体管、第四晶体管、感测控制晶体管以及发光控制晶体管中的每一个是p型晶体管。

[0018] 可选地，采样并存储感测信号的步骤包括：在非显示时间中，将处于低电压的感测控制信号施加至感测控制子电路的第一控制端并且将处于高电压的发光控制信号施加至发光控制子电路的第二控制端，以启用对应一个像素子电路的感测功能。采样并存储感测信号的步骤还包括：在第一感测时间中保持第一扫描信号处于高电压并且在第一感测时间中将第二扫描信号设置为具有每行一个感测扫描时段的脉冲宽度的低电压，以一行接一行地逐行扫描显示面板。此外，采样和存储感测信号的步骤包括：在每行的每个感测扫描时段中的复位子时段中，将对应一个像素子电路的数据感测线初始化为初始化电压。初始化电压设置为小于电源电压减去驱动晶体管的阈值电压。此外，采样并存储感测信号的步骤包括：在每行的每个感测扫描时段中的复位子时段之后的设立子时段中，经由驱动晶体管和第三晶体管通过电源电压将存储电容器充电至第一电压，第一电压等于电源电压减去阈值电压。采样并存储感测信号的步骤还包括：在设立子时段中经由第四晶体管将第一电压存储至与数据感测线相关联的寄生电容器。此外，采样并存储感测信号的步骤包括：在每行的每个感测扫描时段中的设立子时段之后的采样子时段中，从数据感测线感测携带第一电压的感测信号并将阈值电压存储至外部补偿模块的存储器中。

[0019] 可选地，施加处于低电压的感测控制信号的步骤包括：在非显示时间中，导通感测控制晶体管以将发光二极管的第二电极设置为电源电压，以使得发光二极管处于反向偏置模式而不发光。施加处于高电压的发光控制信号的步骤包括：关断发光控制晶体管以将发光二极管的第二电极与第二电源线断开。

[0020] 可选地，每行的感测扫描时段包括：等于或小于第一扫描速率的倒数的持续时间。第一扫描速率构造为处于第二扫描速率的十分之一至六十分之一的范围内。第二扫描速率正常地用于显示面板以在显示时间中一帧接一帧地逐帧显示图像。

[0021] 可选地，驱动像素子电路的步骤包括：在显示时间中，将处于高电压的感测控制信号施加至感测控制子电路的第一控制端并且将处于低电压的发光控制信号施加至发光控制子电路的第二控制端，以启用对应一个像素子电路的发光功能。

[0022] 可选地，施加处于高电压的感测控制信号的步骤包括：关断感测控制晶体管以将

发光二极管的第二电极与第一电源线断开。施加处于低电压的发光控制信号的步骤包括：在显示时间中，导通发光控制晶体管以将发光二极管的第二电极设置为低电压或接地电压，以使得发光二极管处于正向偏置模式。

[0023] 可选地，驱动像素子电路的步骤还包括：在显示时间中保持第二扫描信号处于高电压。驱动像素子电路的步骤还包括：在用于一行接一行地逐行扫描显示面板的显示时间的每帧中的每行的数据扫描时段中，将第一扫描信号设置为具有每行的一个数据扫描时段的脉冲宽度的低电压以经由数据感测线将数据电压加载至当前被扫描的行中的相应子像素的对应一个像素子电路的驱动晶体管的栅极。数据电压等于原始像素电压加上存储在外部补偿模块中的阈值电压。此外，驱动像素子电路的步骤包括：在每行的数据扫描时段中，将第二电压存储至存储电容器，第二电压等于电源电压减去数据电压。第二电压用于确定驱动电流。此外，驱动像素子电路的步骤包括：在显示时间的每帧中每行的数据扫描时段之后的发光时段中将第一扫描信号切换为高电压，在发光时段期间驱动电流驱动相应子像素发光。

[0024] 可选地，每行的数据扫描时段包括：等于或小于第二扫描速率的倒数的持续时间。显示时间中的每帧是用于显示面板显示一帧图像的全部数据扫描时段之和加垂直消隐时间。显示时间包括一帧或多帧。显示时间之后是另一非显示时间，其包括第二感测时间和使显示面板断电之前的系统复位时间。第二感测时间构造为与显示面板的第一扫描时间实质上类似。

[0025] 在又一方面，本公开提供了一种显示设备，其包括具有子像素阵列的显示面板。每个子像素与本文所述的显示驱动电路相关联。

附图说明

[0026] 以下附图仅为根据所公开的各种实施例的用于示意性目的的示例，而不旨在限制本发明的范围。

[0027] 图1是根据本公开的实施例的用于显示面板的显示驱动电路的框图。

[0028] 图1A是根据本公开的另一实施例的用于显示面板的显示驱动电路的框图。

[0029] 图2是示出根据本公开的一些实施例的驱动显示面板以显示一帧或多帧图像的方法的示意图。

[0030] 图3示出了根据本公开的实施例的图1的显示驱动电路的有效电路示意图以及在非显示时间的感测扫描时段期间操作显示驱动电路的相应时序图。

[0031] 图3A示出了根据本公开的另一实施例的图1A的显示驱动电路的有效电路示意图以及在非显示时间的感测扫描时段期间的相应时序图。

[0032] 图4是根据本公开的实施例的在感测时间期间以第一扫描速率扫描显示面板的示例性时序图。

[0033] 图5示出了根据本公开的实施例的图1的显示驱动电路的有效电路示意图以及在显示时间的数据扫描时段期间操作显示驱动电路的相应时序图。

[0034] 图5A示出了根据本公开的另一实施例的图1A的显示驱动电路的有效电路示意图以及在显示时间的数据扫描时段期间的相应时序图。

[0035] 图6是根据本公开的实施例的在显示时间的一帧期间以第二扫描速率扫描显示面

板的示例性时序图。

具体实施方式

[0036] 现在将参照以下实施例更具体地描述本公开。需注意,以下对一些实施例的描述仅针对示意和描述的目的而呈现于此。其不旨在是穷尽性的或者受限为所公开的确切形式。

[0037] 用于OLED显示面板的像素电路的常规两晶体管一电容器电路结构具有由于驱动晶体管的阈值电压 V_{th} 的漂移导致的驱动电流不稳定的缺点。其他现有像素电路可以成功地补偿 V_{th} 漂移对驱动电流的影响,但是通常以通过利用更多晶体管在像素电路中使用更加复杂的设计(比如6T1C、7T1C或8T1C)为代价来实现。随着显示面板需求更高的显示分辨率,显示面板的显示区域(active area)的有效尺寸需要制作得在固定物理尺寸下尽可能大。这要求使用能够布置在显示面板的更窄的边框区域中的更少数量的信号线。

[0038] 因此,本公开特别提供了显示面板中子像素的显示驱动电路、驱动具有各自与前述显示驱动电路相关联的多个子像素的显示面板的方法,以及具有所述显示驱动电路的显示设备,其实质上避免了由于相关技术的局限和缺点而导致的问题中的一个或多个。一方面,本公开提供了一种显示驱动电路,其可以实现为驱动显示面板中的OLED发光以显示子像素图像。

[0039] 图1是根据本公开的实施例的用于显示面板的显示驱动电路的框图。参照图1,显示驱动电路100包括像素子电路10和若干个外围子电路,所述若干个外围子电路包括感测控制子电路12、发光控制子电路14和复位子电路16。像素子电路10包括驱动晶体管T1、三个开关晶体管T2、T3、T4、存储电容器 C_{st} ,并且构造为分别与第一电源线ELVDD、数据感测线 V_{data}/V_{sens} 、第一扫描线 G_n 、第二扫描线 S_n 耦接,以确定流至发光器件(例如,有机发光二极管(OLED))的第一电极的驱动电流。

[0040] 在特定实施例中,显示驱动电路中的所有晶体管被选为p型PMOS晶体管。这只是为了便于描述,如果全部晶体管使用n型NMOS晶体管或部分使用NMOS晶体管部分使用PMOS晶体管,仍可在相同范围内提供按照恰当控制信号时序设计的类似电路布局。

[0041] 参照图1,像素子电路10的驱动晶体管T1串联连接在第一电源线ELVDD和发光器件OLED之间。具体地,驱动晶体管T1具有与电源线ELVDD耦接的源极、与OLED的第一电极C耦接的漏极、以及与节点A耦接的栅极。在像素子电路10中布置第二晶体管T2,使得T2的源极耦接至节点A或T1的栅极,T2的漏极耦接至T1的漏极,并且T2的栅极耦接至第二扫描线 S_n 。第三晶体管T3构造为具有与数据感测线 V_{data}/V_{sens} 耦接的源极、与节点A耦接的漏极、以及同样与第二扫描线 S_n 耦接的栅极。第四晶体管T4具有同样与数据感测线 V_{data}/V_{sens} 耦接的源极以及同样与节点A耦接的漏极,但是其栅极与第一扫描线 G_n 耦接。此外,存储电容器 C_{st} 构造为其两个电极分别耦接至节点A(或驱动晶体管的栅极)和驱动晶体管的源极。在用于操作显示面板的非显示时间的感测时间中,第二晶体管T2和第三晶体管T3由供应至第二扫描线 S_n 的第二扫描信号控制以允许存储电容器 C_{st} 中的充电后电压被并入与数据感测线 V_{data}/V_{sens} 相关联的寄生电容器 C_{data} 。在操作显示面板以显示图像时的显示时间中,第四晶体管T4由供应至第一扫描线 G_n 的第一扫描信号控制以允许数据信号从数据感测线 V_{data}/V_{sens} 加载至节点A并存储在存储电容器 C_{st} 中。像素子电路10与布置在显示面板的显示区域中的子像素

相关联。换言之，在显示区域中以像素矩阵排列的多个子像素中的每个子像素包含用于驱动发光器件OLED在显示时间期间发光的像素子电路10。

[0042] 在实施例中，各外围子电路布置在显示面板的围绕显示区域的边框区域中。感测控制子电路12包括第五晶体管T5。第五晶体管T5是感测控制晶体管，其具有与第一电源线ELVDD耦接的源极、与发光器件OLED的第二电极OTG耦接的漏极、以及用作第一控制端SEN以接收感测控制信号的栅极。发光控制子电路14包括第六晶体管T6。第六晶体管T6是发光控制晶体管，其具有与第二电源线ELVSS耦接的源极、与OLED的第二电极OTG耦接的漏极、以及用作第二控制端EM以接收发光控制信号的栅极。复位控制子电路16包括第七晶体管T7。第七晶体管T7是复位晶体管，其具有与初始化电压端 V_{ini} 耦接的源极、与数据感测线 V_{data}/V_{sens} 耦接的漏极、以及与复位端R耦接以接收复位信号的栅极。可选地，OLED的第一电极C是阳极而OLED的第二电极OTG是阴极。

[0043] 通过控制感测控制信号和发光控制信号，显示驱动电路100可以构造为以非显示模式或显示模式操作，取决于选择OLED的阴极OTG连接至何处。在一种情况下，当感测控制信号SEN被设置为低电压（或PMOS晶体管的导通电压）时，第五晶体管T5导通。当发光控制信号EM被设置为高电压（或PMOS晶体管的关断电压）时，第六晶体管T6关断。在这种条件下，OLED的阴极OTG连接至第一电源线ELVDD。第一电源线ELVDD通常供应有固定高电压 ELV_{DD} 。这使得发光器件OLED被设置为反向偏置模式，使得不发光。同时，由于串联连接的T1和OLED的两端连接至第一电源线ELVDD，因此将没有驱动电流流过OLED，从而相应子像素处于不发光或非显示状态。在非显示状态期间，可以将与该相应子像素相关联的像素子电路10的数据感测线用于感测操作以采样携带了比如驱动晶体管的阈值电压 V_{th} 或载流子迁移率 μ 之类的电参数有关的信息的感测信号 V_{sens} 。实际上，可以同时操作与每行子像素分别相关联的各像素子电路以在每行的一个感测扫描时段期间执行所述感测操作。此外，可以通过以第一扫描速率一行接一行地逐行扫描显示面板来在非显示时间中针对整个显示面板的全部子像素执行该感测操作。

[0044] 在另一种情况下，当发光控制信号为设置至第二控制端的低电压时，第六晶体管T6导通，使得OLED的阴极OTG连接至第二电源线ELVSS。第二电源线ELVSS通常供应有固定低电压 ELV_{SS} 或处于接地电平。此时，当感测控制信号SEN为设置至第一控制端的高电压时，第五晶体管T5关断，从而将OLED的阴极OTG与第一电源线ELVDD断开。这设置了允许OLED处于正向偏置模式的条件，这有效地允许驱动电流流过OLED并驱动OLED发光。因此，相应子像素处于显示状态。实际上，当以第二扫描速率逐行扫描整个显示面板的全部行的子像素以一幅图像接一幅图像地显示时，在每行的一个数据扫描时段期间整行子像素可以全部处于显示状态，可选地，第二扫描速率为60Hz或更高。

[0045] 对于每个子像素而言，当像素子电路在非显示时间中的感测扫描时段中执行感测操作时，在当前感测扫描时段期间经由数据感测线采样携带关于驱动晶体管T1的阈值电压 V_{th} 的信息的感测信号 V_{sens} 。可选地，感测信号 V_{sens} 经由驱动器IC传递至能够计算 V_{th} 的值的补偿模块。当同一像素子电路接下来在非显示时间之后的显示时间中的数据扫描时段中执行显示操作时，可以通过外部补偿模块将 V_{th} 的值添加至原始像素电压 V_{pixel} 以形成补偿的数据信号。该补偿的数据信号随后加载回至同一数据感测线并且存储在像素子电路的存储电容器 C_{st} 中。结果，由补偿的数据信号所确定的驱动电流能够消除 V_{th} 的漂移效应，使

得由驱动电流驱动的发光将实质上独立于图像亮度的不均匀性。

[0046] 实现了若干种薄膜晶体管(TFT)工艺用于制造OLED背板基板,包括非晶硅TFT工艺、低温多晶硅(LTPS)TFT工艺和氧化物半导体TFT工艺。特别地,LTPS TFT工艺由于其高载流子迁移率和工艺稳定性的优点而成为OLED背板制造的主流。LTPS TFT工艺的另一优点在于在环境改变和长工作时间的压力下较小的 V_{th} 漂移。因此,可以在两个不同时间对基于LTPS TFT工艺的子像素的驱动晶体管的 V_{th} 值执行采样和将采样的 V_{th} 施加至补偿的数据信号以驱动发光,比如,在非显示时间的感测时间中采样感测信号 V_{sens} ,与之相对,在单独的显示时间中加载补偿的数据信号。

[0047] 图2是示出根据本公开的一些实施例的驱动显示面板以显示一帧或多帧图像的方法的示意图。参照图2,与相应子像素关联的显示驱动电路的操作扩展用于驱动具有多个子像素并且每个子像素与每个子像素的显示驱动电路相关联的整个显示面板。所述方法包括:使显示面板通电的步骤以在非显示时间的系统设置时间中将电源电压和系统移位寄存器信号提供至多个像素子电路中的对应一个像素子电路。所述多个像素子电路中的每一个由四个晶体管和一个存储电容器构造并且与具有发光二极管的相应子像素关联。当显示面板通电时,显示面板中的所有显示驱动电路和控制器中移位寄存器的电源需要在系统设置时间期间设置不同电压和其它电参数。该时间是显示面板的非显示时间的一部分,在非显示时间期间每个子像素不产生发光以避免待显示的图像的任何异常。

[0048] 在实施例中,如图2所示并参考图1,使显示面板通电的步骤包括:将电源电压 ELV_{DD} 提供至与对应一个像素子电路中的驱动晶体管T1的源极耦接的第一电源线,所述驱动晶体管的漏极串联耦接至发光二极管OLED的第一电极。

[0049] 在实施例中,如图2所示并参考图1,使显示面板通电的步骤还包括:基于系统移位寄存器信号中的一个将第一扫描信号 G_n 提供至与对应一个像素子电路的第四晶体管T4的栅极耦接的第一扫描线。第四晶体管T4具有与数据感测线耦接的源极以及与驱动晶体管T1的栅极耦接的漏极。

[0050] 在实施例中,如图2所示并参考图1,使显示面板通电的步骤还包括:基于系统移位寄存器信号中的另一个将第二扫描信号 S_n 提供至与对应一个像素子电路的第二晶体管T2和第三晶体管T3两者的栅极耦接的第二扫描线。第二晶体管2具有与驱动晶体管T1的栅极耦接的源极以及与发光二极管OLED的第一电极耦接的漏极。第三晶体管T3具有与数据感测线耦接的源极以及与驱动晶体管T1的栅极耦接的漏极。

[0051] 参照图2,所述方法还包括步骤:在感测时间中从一行子像素中的对应一个像素子电路的数据感测线采样并存储感测信号 V_{sens} 。可选地,所述方法包括:将第一感测时间编程在为显示面板正常设计的系统设置时间和显示时间之间。可选地,实现控制器生成的若干控制信号的特定时序波形以在第一感测时间中驱动显示驱动电路。图3示出了根据本公开的实施例的图1的显示驱动电路的有效电路示意图以及在非显示时间的感测扫描时段期间操作显示驱动电路的相应时序图。对于图3的左侧,实际上示出了显示驱动电路100(图1),其中禁用了像素子电路10中的第四晶体管T4并且禁用了发光控制子电路14。

[0052] 参照图2和图3,在第一感测时间的每行的一个感测扫描时段中执行采样并存储感测信号 V_{sens} 的步骤。在感测扫描时段中,对于当前正被扫描的一行子像素中的对应一个显示驱动电路100,处于低电压 V_{GL} 的感测控制信号被施加至作为显示驱动电路100中的感测控

制子电路12的感测控制晶体管T5的栅极的第一控制端SEN,感测控制晶体管T5的源极连接至第一电源线ELVDD,其漏极连接至OLED的第二电极或阴极OTG。感测控制晶体管T5 (PMOS晶体管) 被导通以将OLED的阴极连接至第一电源线ELVDD。由于第一电源线ELVDD被供应有处于固定高电压 ELV_{DD} 的电源电压,因此这有效地将OLED设置成反向偏置模式以防止其发光。

[0053] 同样参考图3,处于高电压 V_{GH} 的发光控制信号被施加至作为显示驱动电路100中的发光控制子电路14的发光控制晶体管T6的栅极的第二控制端EM,发光控制晶体管T6的源极耦接至第二电源线ELVSS,其漏极耦接至OLED的阴极OTG。因此,发光控制晶体管T6 (PMOS晶体管) 被关断以将OLED的阴极OTG与第二电源线ELVSS断开。实际上,在这种条件下没有驱动电流流过OLED,确保在非显示时间中不发光。

[0054] 如图1和图3所示,在感测扫描时段中,用于像素子电路10的第一扫描信号 G_n 也被提供为高电压 V_{GH} ,使得第四晶体管T4关断。可选地,感测扫描时段划分为若干个子时段。在每行的感测扫描时段的开端处,其首先包括复位子时段 t_0 。在该子时段 t_0 期间,第二扫描信号 S_n 和复位信号R设置为低电压 V_{GL} 。复位子电路16的复位晶体管(其源极耦接至初始化电压端并且漏极耦接至数据感测线)被复位信号R导通以允许数据感测线被复位为初始化电压 V_{ini} 。可选地,初始化电压 V_{ini} 固定为比电源电压 ELV_{DD} 减去显示驱动电路100的像素子电路10中的驱动晶体管T1的阈值电压 V_{th} 更小的电平。第二晶体管T2和第三晶体管T3被第二扫描信号 S_n 导通以允许初始化电压 V_{ini} 被写入像素子电路10中的存储电容器 C_{st} 和驱动晶体管T1的栅极。由于 $V_{ini} < ELV_{DD} - V_{th}$,因此驱动晶体管T1处于导通状态。

[0055] 接着,在感测扫描时段中的 V_{th} 设立子时段 t_1 中,复位信号R变为高电压并且第二扫描信号 S_n 保持在低电压,使得复位晶体管T7关断,并且第二晶体管T2和第三晶体管T3保持为导通状态。驱动晶体管T1和第二晶体管T2一起允许从第一电源线ELVDD至存储电容器 C_{st} 并且通过第三晶体管T3进一步至数据感测线的寄生电容器 C_{st} 的充电效应。数据感测线和存储电容器 C_{st} 中的电压电平由于该充电效应而开始从初始化电压 V_{ini} 上升。随着 C_{data} 和 C_{st} 中的电压电平上升,驱动晶体管T1的栅源电压 V_{gs} 减小。给定(V_{th} 设立子时段的)足够长时间, V_{gs} 减小至 V_{th} 并且驱动晶体管T1转变为关断状态。此时,例如,在 V_{th} 设立子时段 t_1 的结尾时, C_{data} 和 C_{st} 的电压电平饱和为第一电压 $= ELV_{DD} - V_{th}$ 。

[0056] 由于对 C_{data} 和 C_{st} 的充电效应达到饱和,因此感测扫描时段包括采样子时段 t_2 ,其中第一电压($ELV_{DD} - V_{th}$)被采样为从数据感测线中读取的感测信号 V_{sens} 。可选地,该感测信号经由驱动器IC发送至控制器中的外部补偿模块(未示出),其中阈值电压 V_{th} 被读取并存储在其存储器中。

[0057] 在实施例中,当利用第一扫描速率逐行扫描显示面板中的每一行子像素时,每行的一个感测扫描时段中执行的步骤进一步扩展至整个显示面板。参照图2和图3,在一个感测扫描时段中,正被扫描的当前行中的每一个子像素经受经由对应一个像素子电路的一条数据感测线的对一个感测信号 V_{sens} 的采样。感测信号 V_{sens} 携带相应子像素中的驱动晶体管的阈值电压 V_{th} 的信息。随后,通过控制器中的外部补偿模块从感测信号 V_{sens} 读出阈值电压 V_{th} 并存储在其存储器中。在感测时间(其为针对全部行子像素的全部感测扫描时段之和)的结尾处,整个显示面板的每一个子像素的 V_{th} 被采样并存储在其存储器中的对应一个外部补偿模块中。

[0058] 可选地,在感测时间中扫描整个显示面板的时序设置可以在控制器中编程为至少

目的为使得 V_{th} 设立子时段足够长以允许充电效应达到其饱和。这可以通过降低第一扫描速率以降低感测扫描频率并扩大感测扫描时段来实现。可选地,第一扫描速率降低至10Hz或甚至1Hz。因此,在每个子像素处存在足够的时间来将 V_{th} 写入至存储电容器 C_{st} 和数据感测线的寄生电容器 C_{data} 中,确保感测信号 V_{sens} 携带 V_{th} 的准确信息。

[0059] 图1A是根据本公开的另一实施例的用于显示面板的显示驱动电路的框图。参照图1A,显示驱动电路200包括像素子电路20和若干个外围子电路,所述若干个外围子电路包括感测控制子电路22、发光控制子电路24和复位子电路26。像素子电路20包括驱动晶体管T1、两个开关晶体管T2和T4、存储电容器 C_{st} ,并且构造为分别与第一电源线ELVDD、数据感测线 V_{data}/V_{sens} 、第一扫描线 G_n 、第二扫描线 S_n 耦接,以确定流至发光器件(例如,有机发光二极管(OLED))的第一电极的驱动电流。可选地,显示驱动电路200中的全部晶体管为p型晶体管。显示驱动电路200实质上类似于显示驱动电路100,不同在于不再需要第三晶体管T3。

[0060] 通过将感测控制信号施加至用于控制感测控制子电路22的第一控制端SEN并将发光控制信号施加至用于控制发光控制子电路24的第二控制端EM,显示驱动电路200可以构造为以非显示模式或显示模式操作,这取决于OLED的阴极OTG选择连接至何处。在一种情况下,当感测控制信号SEN被设置为低电压(或PMOS晶体管的导通电压)时,第五晶体管T5导通。当发光控制信号EM被设置为高电压(或PMOS晶体管的关断电压)时,第六晶体管T6关断。在这种条件下,OLED的阴极OTG连接至被供应有固定高电压 ELV_{DD} 的第一电源线ELVDD。这使得发光器件OLED被设置为反向偏置模式,使得不发光。同时,由于串联连接的T1和OLED的两端连接至第一电源线ELVDD,因此将没有驱动电流流过OLED,从而相应子像素处于不发光或非显示状态。在非显示状态期间,可以将与该相应子像素相关联的像素子电路20的数据感测线用于感测操作,所述感测操作至少包括用于获得携带了比如驱动晶体管的阈值电压 V_{th} 或载流子迁移率 μ 之类的电参数有关的信息的感测信号 V_{sens} 的采样步骤和用于将采样的感测信号 V_{sens} 保存至补偿模块的存储器的存储步骤。实际上,可以同时操作与每行子像素分别相关联的各像素子电路20以在每行的一个感测扫描时段期间执行所述感测操作。此外,可以通过以第一扫描速率一行接一行地逐行扫描显示面板来在非显示时间中针对整个显示面板的全部子像素执行该感测操作。

[0061] 在另一种情况下,当发光控制信号EM为设置至第二控制端EM的低电压时,发光控制子电路24的第六晶体管T6导通,使得OLED的阴极OTG连接至被供应有固定低电压 ELV_{SS} 或处于接地电平的第二电源线ELVSS。此时,当感测控制信号SEN为设置至第一控制端SEN的高电压时,感测控制子电路22的第五晶体管T5关断,从而将阴极OTG与第一电源线ELVDD断开。这设置了允许OLED处于正向偏置模式的条件,这有效地允许驱动电流流过OLED并驱动OLED发光。因此,相应子像素处于显示状态。实际上,当以第二扫描速率逐行扫描整个显示面板的全部行的子像素以一幅图像接一幅图像地显示时,在每行的一个数据扫描时段期间整行子像素可以全部处于显示状态,可选地,第二扫描速率为60Hz或更高。

[0062] 图3A示出了根据本公开的另一实施例的图1A的显示驱动电路的有效电路示意图以及在非显示时间的感测扫描时段期间的相应时序图。对于图3A的左侧,示出了显示驱动电路200,其中发光控制子电路24被有效地禁用。参照图2和图3A,在第一感测时间的每行的一个感测扫描时段中执行采样并存储感测信号 V_{sens} 的步骤。在感测扫描时段中,对于当前正被扫描的一行子像素中的对应一个显示驱动电路200,处于低电压 V_{GL} 的感测控制信号被

施加至作为显示驱动电路200中的感测控制子电路22的感测控制晶体管T5的栅极的第一控制端SEN,感测控制晶体管T5的源极连接至第一电源线ELVDD,其漏极连接至OLED的第二电极或阴极OTG。感测控制晶体管T5 (PMOS晶体管) 被导通以将OLED的阴极连接至第一电源线ELVDD。由于第一电源线ELVDD被供应有处于固定高电压 ELV_{DD} 的电源电压,因此这有效地将OLED设置成反向偏置模式以防止其发光。

[0063] 同样参考图3A,处于高电压 V_{GH} 的发光控制信号被施加至作为显示驱动电路200中的发光控制子电路24的发光控制晶体管T6的栅极的第二控制端EM,发光控制晶体管T6的源极耦接至第二电源线ELVSS,其漏极耦接至OLED的阴极OTG。因此,发光控制晶体管T6 (PMOS晶体管) 被关断以将OLED的阴极OTG与第二电源线ELVSS断开。有效地,在这种条件下没有驱动电流流过OLED,确保在非显示时间中不发光。

[0064] 如图1A和图3A所示,在感测扫描时段中,用于像素子电路20的第一扫描信号 G_n 也被提供为低电压 V_{GL} ,使得第四晶体管T4导通,从而将驱动晶体管T1的栅极A连接至数据感测线。可选地,感测扫描时段划分为若干个子时段。在每行的感测扫描时段的开端处,其首先包括复位子时段 t_0 。在该子时段 t_0 期间,第二扫描信号 S_n 和复位信号R设置为低电压 V_{GL} 。复位子电路26的复位晶体管(其源极耦接至被提供有固定电压 V_{ini} 的初始化电压端并且漏极耦接至数据感测线)被复位信号R导通以允许数据感测线被复位为初始化电压 V_{ini} 。可选地,初始化电压 V_{ini} 固定为比电源电压 ELV_{DD} 减去显示驱动电路200的像素子电路20中的驱动晶体管T1的阈值电压 V_{th} 更小的电平。像素子电路20的第二晶体管T2也被第二扫描信号 S_n 导通以允许初始化电压 V_{ini} 被写入像素子电路20中的存储电容器 C_{st} 和驱动晶体管T1的栅极。由于 $V_{ini} < ELV_{DD} - V_{th}$,因此驱动晶体管T1处于导通状态。

[0065] 接着,在感测扫描时段中的 V_{th} 设立子时段 t_1 中,复位信号R变为高电压并且第二扫描信号 S_n 保持在低电压,使得复位晶体管T7关断,并且第二晶体管T2保持为导通状态。驱动晶体管T1和第二晶体管T2一起允许从第一电源线ELVDD至存储电容器 C_{st} 并且通过第四晶体管T4进一步至数据感测线的寄生电容器 C_{st} 的充电效应。数据感测线和存储电容器 C_{st} 中的电压电平由于该充电效应而开始从初始化电压 V_{ini} 上升。随着 C_{data} 和 C_{st} 中的电压电平上升,驱动晶体管T1的栅源电压 V_{gs} 减小。给定(V_{th} 设立子时段的)足够长时间, V_{gs} 减小至 V_{th} 并且驱动晶体管T1转变为关断状态。此时,例如,在 V_{th} 设立子时段 t_1 的结尾时, C_{data} 和 C_{st} 的电压电平饱和为第一电压 $= ELV_{DD} - V_{th}$ 。

[0066] 由于对 C_{data} 和 C_{st} 的充电效应达到饱和,因此感测扫描时段包括采样子时段 t_2 ,其中第一电压($ELV_{DD} - V_{th}$)被采样为从数据感测线中读取的感测信号 V_{sens} 。可选地,该感测信号 V_{sens} 经由驱动器IC发送至控制器中的外部补偿模块(未示出),其中阈值电压 V_{th} 被读取并存储在其存储器中。

[0067] 图4是根据本公开的实施例的在感测时间期间以第一扫描速率扫描显示面板的示例性时序图。参照图4,在用于扫描显示面板(例如,具有QHD的 1440×2560 个像素的显示面板)中的所有行的一帧的感测时间中在多个每行的感测扫描时段中设置各种控制信号的时序波形。在该帧的感测时间中,针对每行的每一个感测扫描时段,发光控制信号EM被赋予高电压并且感测控制信号SEN被赋予低电压。在其中显示面板的每一行中的每个像素被设置有图1的像素子电路10的实施例中,在每个感测扫描时段(或在显示面板的整帧感测时间)中用于每一行的第一扫描信号(G_1 至 G_{2560})被赋予高电压以关断第四晶体管T4,这是因为数

据感测线不用于数据加载。用于每一行的第二扫描信号 (S_1 至 S_{2560}) 被赋予具有等于相应感测扫描时段的脉冲宽度的低电压脉冲以允许对应一个显示驱动电路执行其中的感测功能, 使得可以在每个感测扫描时段中将对应数据感测线从初始化电压电平充电至第一电压, 所述第一电压等于电源电压 ELV_{DD} 减去被扫描的对应行中的驱动晶体管的 V_{th} 。在其中显示面板的每一行中的每个像素被设置有图1A的像素子电路20的另一实施例中, 在每个感测扫描时段中用于每一行的第一扫描信号 (G_1 至 G_{2560}) 被赋予低电压以导通第四晶体管 T_4 。用于每一行的第二扫描信号 (S_1 至 S_{2560}) 仍被赋予具有等于相应感测扫描时段的脉冲宽度的低电压脉冲以允许对应一个显示驱动电路执行其中的感测功能, 使得可以在每个感测扫描时段中将对应数据感测线从初始化电压电平充电至第一电压, 所述第一电压等于电源电压 ELV_{DD} 减去被扫描的对应行中的驱动晶体管的 V_{th} 。复位信号 R 在每个感测扫描时段的开端处执行的每一个复位子时段中被赋予低电压(复位晶体管的导通电压)以复位对应一条数据感测线处的电压并且在每个感测扫描时段中的剩余时段中返回高电压。在一个示例中, 对于给定1s的感测时间, 复位子时段花费每个感测扫描时段中的大约320 μ s中的仅6 μ s。可选地, 被赋予高电压的 V_{SMPL} 控制信号用于内部驱动器IC控制模数转换器以在每个感测扫描时段的采样子时段中从数据感测线采样感测信号 V_{sens} 。

[0068] 再次参照图2, 所述方法还包括: 驱动对应一个像素子电路(图1或图1A的像素子电路)以基于加载至该对应一个像素子电路的数据感测线的相应数据信号确定流至发光二极管以驱动用于显示子像素图像的发光的驱动电流。可选地, 通过非显示时间之后的显示时间的每帧中以第二扫描速率一行接一行地逐行扫描全部行来将该步骤自动地扩展至整个显示面板。显示时间的每帧本质上是显示面板通过一行接一行地逐行扫描以将相应的数据信号加载至与对应各行中的相应子像素相关联的显示驱动电路来显示一帧图像的持续时间。每行的每个数据扫描时段是用于将数据信号加载至当前正被扫描的一行中的子像素的持续时间。一帧是用于从显示面板的第一行扫描至最后一行的全部数据扫描时段之和。基于在显示时间之前的非显示时间的第一感测时间中对每个相应子像素采样的感测信号 V_{sens} 来补偿同一子像素的相应数据信号。此外, 在任意两个相邻帧之间的显示时间中, 存在被添加用于允许从一帧到另一帧的一些数据缓冲时间的垂直消隐时间 $V-blank$ 。此外, 在显示时间之后, 驱动显示面板的所述方法可以包括从显示时间的最后一帧的结尾处开始的另一非显示时间。可选地, 最后一帧之后的所述非显示时间包括第二感测时间及其后的在使显示面板断电之前的系统复位时间。第二感测时间构造为与显示面板的第一扫描时间实质上类似。

[0069] 对于每个数据扫描时段, 每个显示驱动电路在具有普通时序波形的多个控制信号的控制下操作。图5示出了根据本公开的实施例的图1的显示驱动电路的有效电路示意图以及在显示时间的数据扫描时段期间操作显示驱动电路的相应时序图。参照图5, 在数据扫描时段, 复位信号 R 、感测控制信号 SEN 以及第二扫描信号 S_n 全部被提供有高电压 V_{GH} 以分别关断复位晶体管 T_7 、感测控制晶体管 T_5 以及第二晶体管 T_2 和第三晶体管 T_3 两者。发光控制信号 EM 被提供有低电压 V_{GL} 以导通发光控制晶体管 T_6 , 从而允许OLED的阴极 OTG 连接至通常被赋予固定低电压 ELV_{SS} 或接地的第二电源线 ELV_{SS} 。这确保OLED处于正向偏置模式, 例如, 其中OLED的阴极处的电压电平低于OLED的阳极处的电压电平。OLED能够在数据信号被加载并存储在存储电容器 C_{st} 之后当来自驱动晶体管的驱动电流流过其时发光。

[0070] 参照图5,第一扫描信号 G_n 在每个数据扫描时段被提供为低电压 V_{GL} 以允许数据信号 V_{data} 通过第四晶体管 T_4 被写入节点A,即, $V_A = V_{data}$ 。节点A也是驱动晶体管 T_1 的栅极和存储电容器 C_{st} 的一端。存储电容器 C_{st} 的另一端耦接至第一电源线 ELV_{DD} ,其也是驱动晶体管 T_1 的源极。因此,驱动晶体管 T_1 的栅源电压为 $V_{gs} = V_{data} - ELV_{DD}$ 。当第一扫描信号 G_n 为高电压时,第四晶体管 T_4 关断。但是,存储在 C_{st} 中的电压将保持 $ELV_{DD} - V_{th}$,这将驱动晶体管 T_1 保持在饱和状态,从而使得驱动电流 I_D 能够表达为:

$$[0071] \quad I_D = 1/2 \cdot \mu \cdot C_{OX} \cdot W/L \cdot (V_{gs} - V_{th})^2 = 1/2 \cdot \mu \cdot C_{OX} \cdot W/L \cdot (V_{data} - ELV_{DD} - V_{th})^2,$$

[0072] 其中 μ 是载流子迁移率常数, C_{OX} 是与驱动晶体管 T_1 的氧化物层相关联的电容, W 和 L 是驱动晶体管 T_1 的对应宽度和长度。

[0073] 由于驱动晶体管的 V_{th} 值已经在之前被采样并存储在存储器中,因此,在数据扫描时段期间加载的数据信号除了原始像素电压以外还包括 V_{th} ,即, $V_{data} = V_{pixel} + V_{th}$ 。因此,

$$[0074] \quad I_D = 1/2 \cdot \mu \cdot C_{OX} \cdot W/L \cdot (V_{pixel} - ELV_{DD})^2。$$

[0075] 从上式可以看出,驱动晶体管 T_1 的 V_{th} 已经被补偿,使得驱动电流 I_D 独立于 V_{th} 的值。因此,与每个子像素相关联的OLED由该驱动电流驱动,从而在每个数据扫描时段之后的一帧的剩余部分中发光。

[0076] 图5A示出了根据本公开的实施例的图1A的显示驱动电路的有效电路示意图以及在显示时间的数据扫描时段期间操作显示驱动电路的相应时序图。参照图5A,在数据扫描时段,复位信号 R 、感测控制信号 SEN 以及第二扫描信号 S_n 全部被提供有高电压 V_{GH} 以分别关断复位晶体管 T_7 、感测控制晶体管 T_5 以及第二晶体管 T_2 。发光控制信号 EM 被提供有低电压 V_{GL} 以导通发光控制晶体管 T_6 ,从而允许OLED的阴极 OTG 连接至通常被赋予固定低电压 ELV_{SS} 或接地的第二电源线 ELV_{SS} 。这确保OLED处于正向偏置模式,例如,其中OLED的阴极处的电压电平低于OLED的阳极处的电压电平。OLED能够在数据信号被加载并存储在存储电容器 C_{st} 之后当来自驱动晶体管的驱动电流流过其时发光。

[0077] 参照图5A,第一扫描信号 G_n 在每个数据扫描时段被提供为低电压 V_{GL} 以允许数据信号 V_{data} 通过第四晶体管 T_4 被写入节点A,即, $V_A = V_{data}$ 。节点A也是驱动晶体管 T_1 的栅极和存储电容器 C_{st} 的一端。存储电容器 C_{st} 的另一端耦接至第一电源线 ELV_{DD} ,其也是驱动晶体管 T_1 的源极。因此,驱动晶体管 T_1 的栅源电压为 $V_{gs} = V_{data} - ELV_{DD}$ 。当第一扫描信号 G_n 再次变为高电压时,第四晶体管 T_4 关断。但是,存储在 C_{st} 中的电压将保持在 $ELV_{DD} - V_{th}$,这将驱动晶体管 T_1 保持在饱和状态,从而使得驱动电流 I_D 能够表达为:

$$[0078] \quad I_D = 1/2 \cdot \mu \cdot C_{OX} \cdot W/L \cdot (V_{gs} - V_{th})^2 = 1/2 \cdot \mu \cdot C_{OX} \cdot W/L \cdot (V_{data} - ELV_{DD} - V_{th})^2。$$

[0079] 由于驱动晶体管的 V_{th} 值已经在之前被采样并存储在存储器中,因此,在数据扫描时段期间加载的数据信号除了原始像素电压以外还包括 V_{th} ,即, $V_{data} = V_{pixel} + V_{th}$ 。因此,

$$[0080] \quad I_D = 1/2 \cdot \mu \cdot C_{OX} \cdot W/L \cdot (V_{pixel} - ELV_{DD})^2。$$

[0081] 从上式可以看出,驱动晶体管 T_1 的 V_{th} 已经被补偿,使得驱动电流 I_D 独立于 V_{th} 的值。因此,与每个子像素相关联的OLED由该驱动电流驱动,从而在每个数据扫描时段之后的一帧的剩余部分中发光。

[0082] 图6是根据本公开的实施例的在显示时间的一帧期间以第二扫描速率扫描显示面板的示例性时序图。参照图6,执行每行的数据扫描的步骤(图5或图5A)通过一行接一行地扫描整个显示面板的全部行而扩展至一帧中的全部行。在该示例中,显示面板包含2560行

像素。一帧是以第二扫描速率扫描显示面板的2560行的扫描持续时间,其中至少在一个数据扫描时段中扫描每行。可选地,第二扫描速率构造为用于一帧图像接一帧图像地显示的普通刷新速率。例如,第二扫描速率为60Hz。在这种情况下,每个数据扫描时段可以为仅5.5 μ s。更先进的显示面板还使用更高扫描速率,比如120Hz或240Hz。

[0083] 参照图6,利用驱动器IC提供的显示启动信号VDE来有效地显示每帧,其中在帧的垂直有源时间中显示启动信号VDE具有高电压 V_{GH} 以启动有源扫描整个显示面板的全部行,并且在帧的垂直消隐时间中显示启动信号VDE具有低电压 V_{GL} 以停止扫描。贯穿当前帧,发光控制信号EM为低电压以导通发光控制晶体管T6。感测控制信号SEN设置为高电压 V_{GH} 以禁用感测功能。复位信号R和第二扫描信号 S_n 都设置为高电压 V_{GH} 以关断与显示驱动电路的感测功能有关的晶体管T7、T2和T3。第一扫描信号 G_n 一行接一行地扫描,其具有脉冲宽度等于一个数据扫描时段的低电压脉冲,从而从当前帧的第一行到最后一行(第2560行)顺序地执行每个数据扫描。在每个数据扫描时段中,对应一个数据信号 V_{P1} 、 V_{P2} 、 \dots 、 V_{P2560} 被加载至显示面板相应行中的相应一个显示驱动电路的对应数据感测线。在扫描最后一行之后,可选地,扫描全部行的时间V-active之后在当前帧添加有垂直消隐时间V-blank,以允许从当前帧至下一帧的数据缓冲。换言之,一帧等于全部数据扫描时段之和加上垂直消隐时间。在该示例中,垂直消隐时间被设置为等于扫描52行的时间,即,52个数据扫描时段。

[0084] 在另一方面,本公开还提供了一种显示设备,其包括以子像素阵列构造的显示面板。每个子像素与本文所述的显示驱动电路相关联。通过以普通速率至少使第一扫描信号一行接一行地逐行扫描子像素阵列,在显示时间中驱动显示面板以将数据信号加载至每个子像素。显示面板还构造为在非显示时间的感测时间中通过以降低速率至少使第二扫描信号一行接一行地逐行扫描子像素阵列来采样感测信号 V_{sens} 以检测显示驱动电路中的驱动晶体管的电参数(比如阈值电压)。非显示时间设置在系统启动(通电)之后和显示时间之前或者设置在显示时间之后系统断电之前。感测时间至少添加在显示时间之前的非显示时间中或者可选的添加至系统断电之前的非显示时间中。用于感测的降低的扫描速率为显示面板用于一帧图像接一帧图像地显示的普通扫描速率的1/10或1/60。

[0085] 可选地,显示设备的显示面板为有机发光二极管显示面板。显示设备可以提供为以下产品中的一个,包括但不限于:智能电话、平板计算机、电视机、显示器、笔记本计算机、数字相框、导航仪、或者具有显示功能的任何产品或部件。

[0086] 出于示意和描述目的已示出对本发明实施例的上述描述。其并非旨在穷举或将本发明限制为所公开的确切形式或示例性实施例。因此,上述描述应当被认为是示意性的而非限制性的。显然,许多修改和变形对于本领域技术人员而言将是显而易见的。选择和描述这些实施例是为了解释本发明的原理和其最佳方式的实际应用,从而使得本领域技术人员能够理解本发明适用于特定用途或所构思的实施方式的各种实施例及各种变型。本发明的范围旨在由所附权利要求及其等同形式限定,其中除非另有说明,否则所有术语以其最宽的合理意义解释。因此,术语“发明”、“本发明”等不一定将权利范围限制为具体实施例,并且对本发明示例性实施例的参考不隐含对本发明的限制,并且不应推断出这种限制。本发明仅由随附权利要求的精神和范围限定。此外,这些权利要求可涉及使用跟随有名词或元素的“第一”、“第二”等术语。这种术语应当理解为一种命名方式而非意在由这种命名方式修饰的元素的数量的数量进行限制,除非给出具体数量。所描述的任何优点和益处不一定适用

于本发明的全部实施例。应当认识到的是,本领域技术人员在不脱离随附权利要求所限定的本发明的范围的情况下可以对所描述的实施例进行变化。此外,本公开中没有元件和组件是意在贡献给公众的,无论该元件或组件是否明确地记载在随附权利要求中。

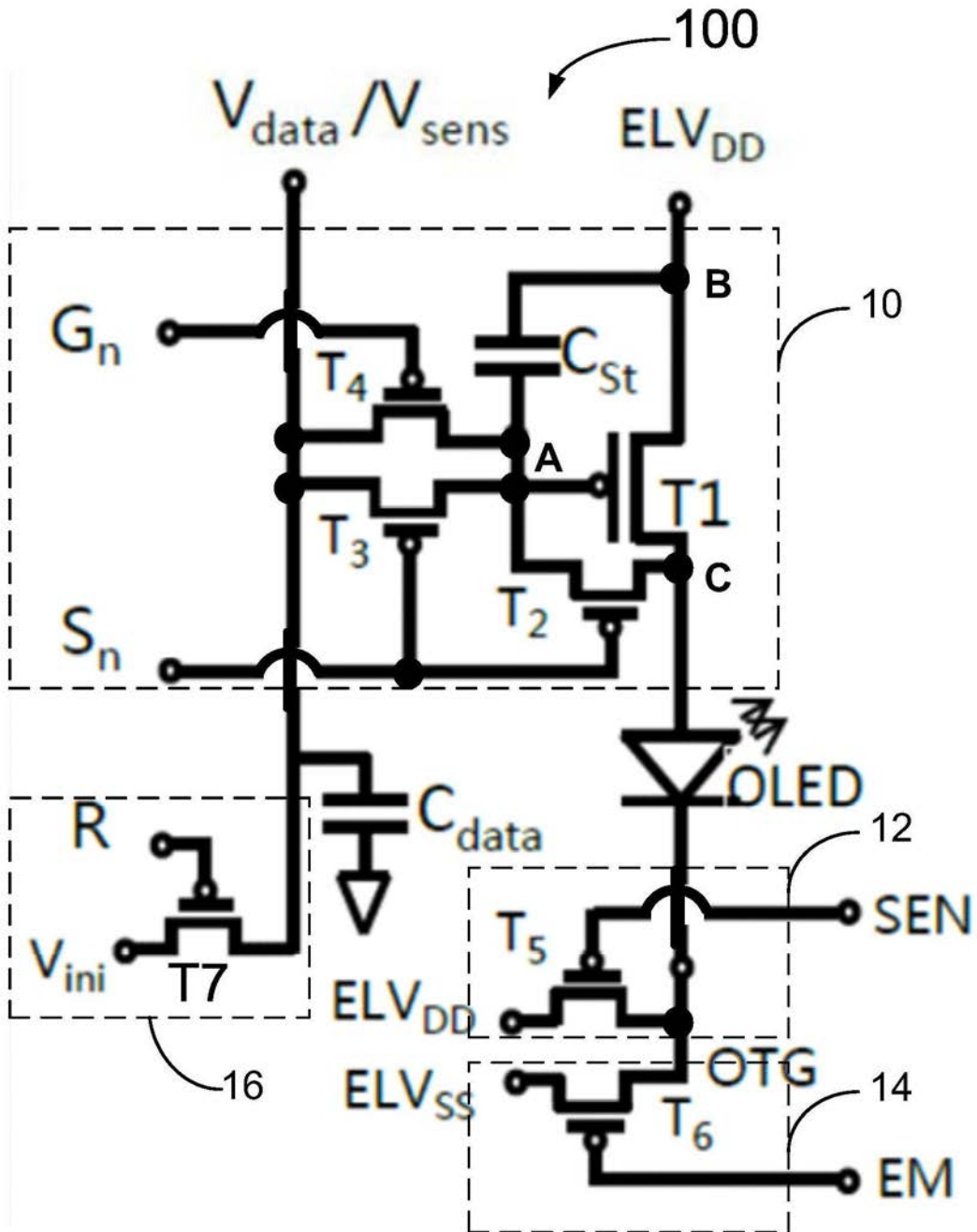


图1

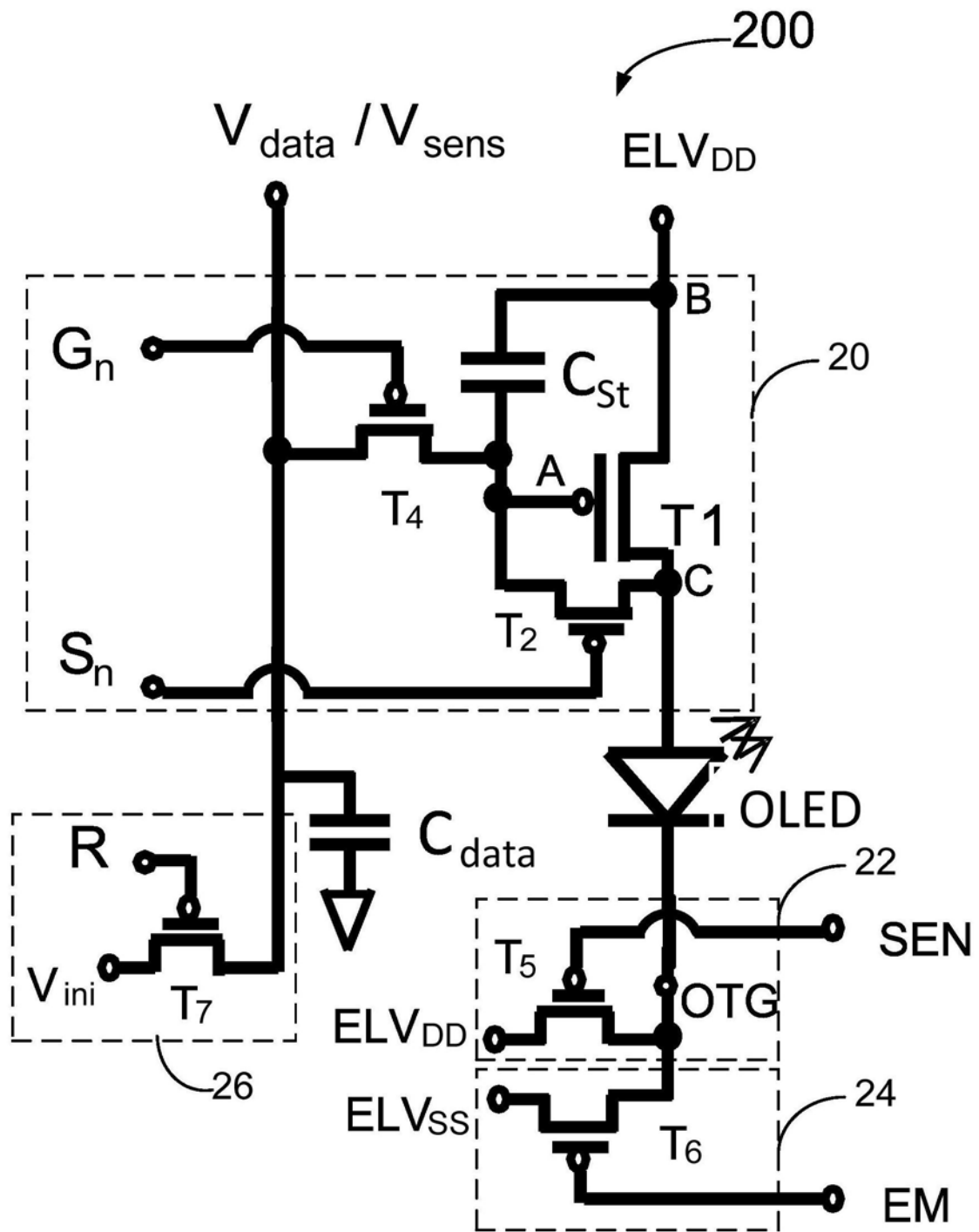


图1A

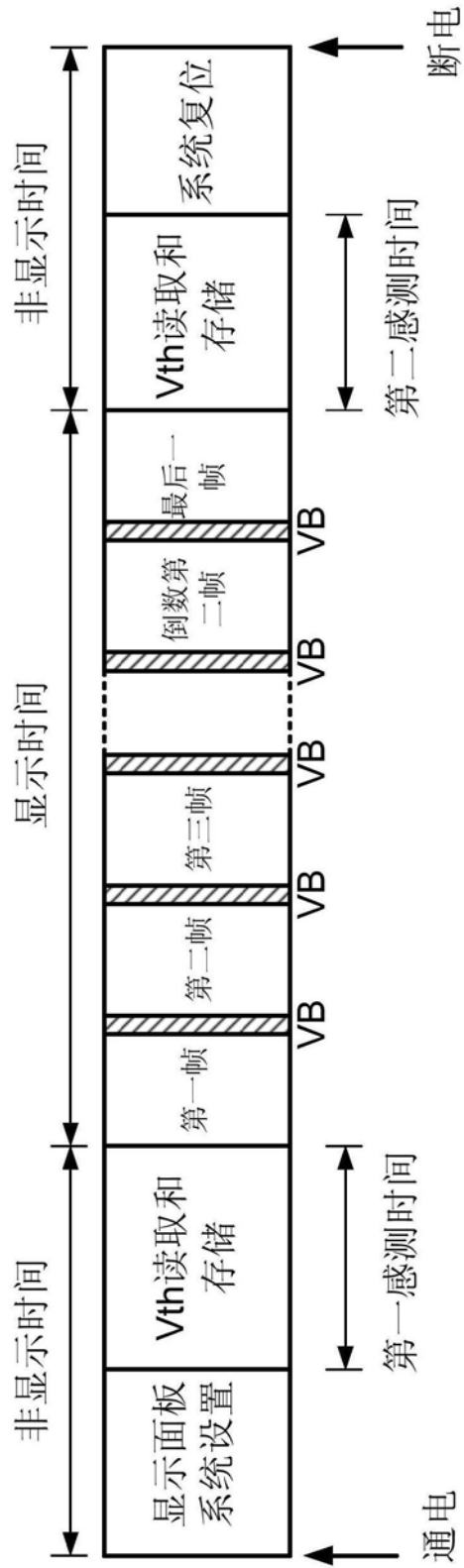


图2

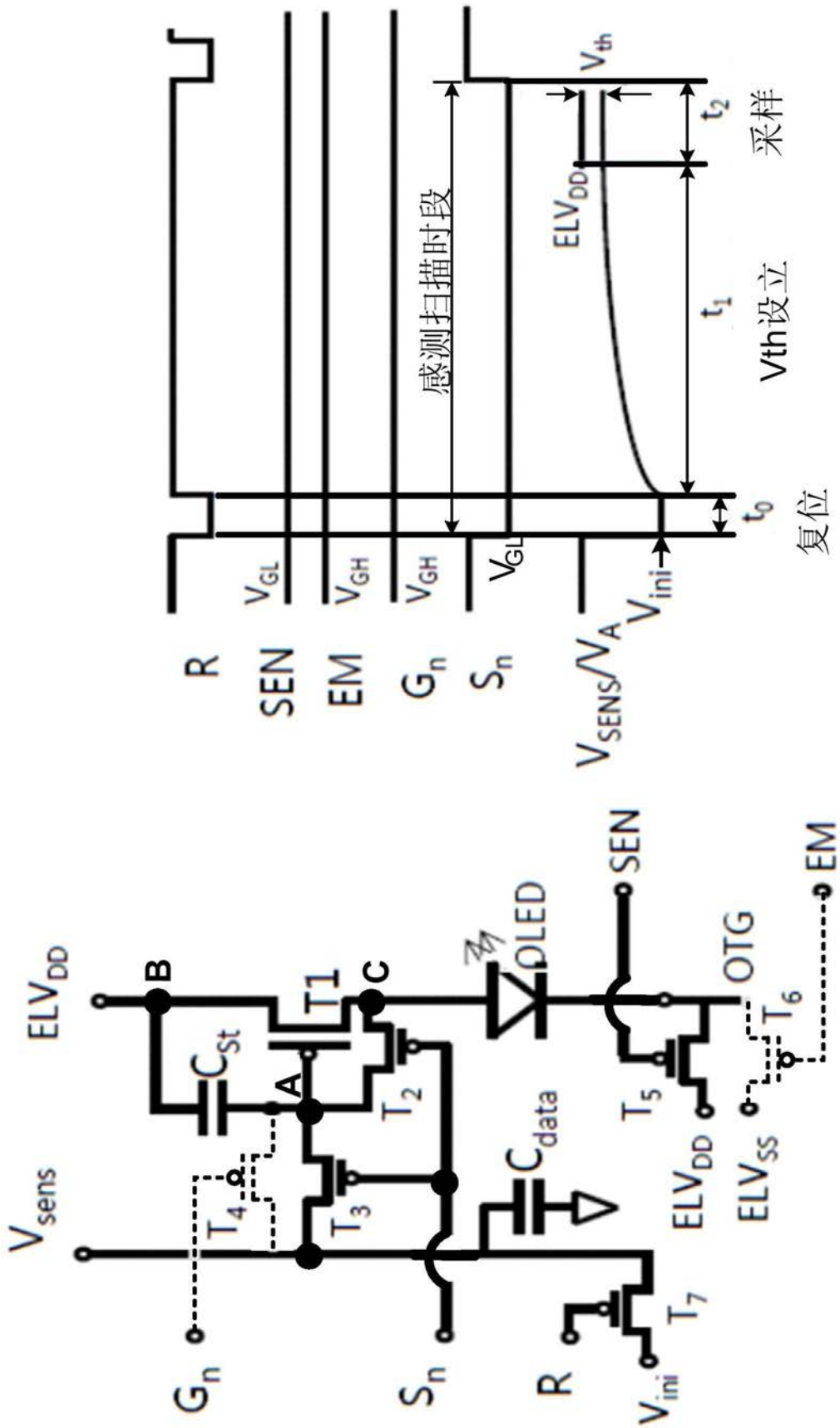


图3

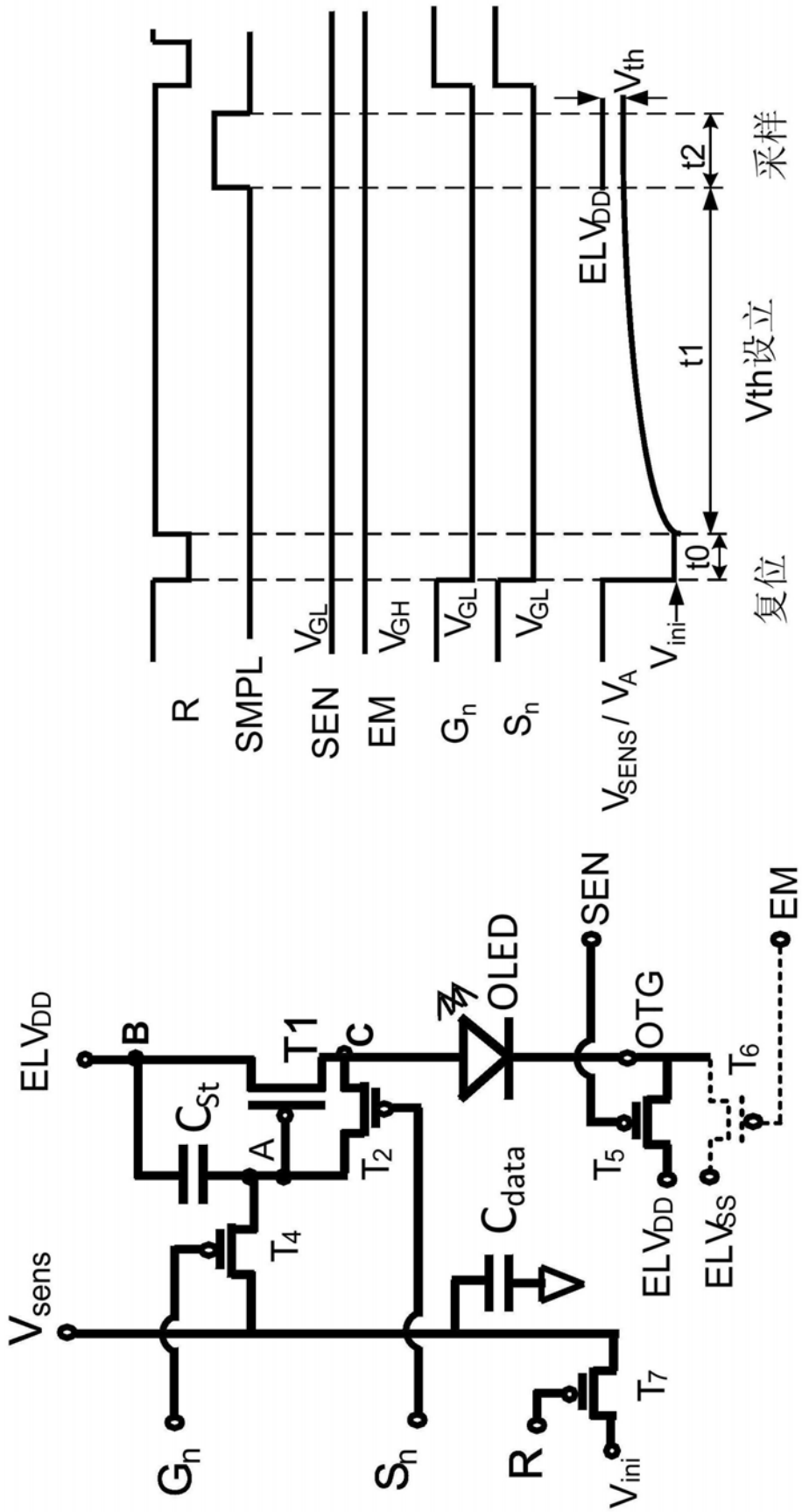


图3A

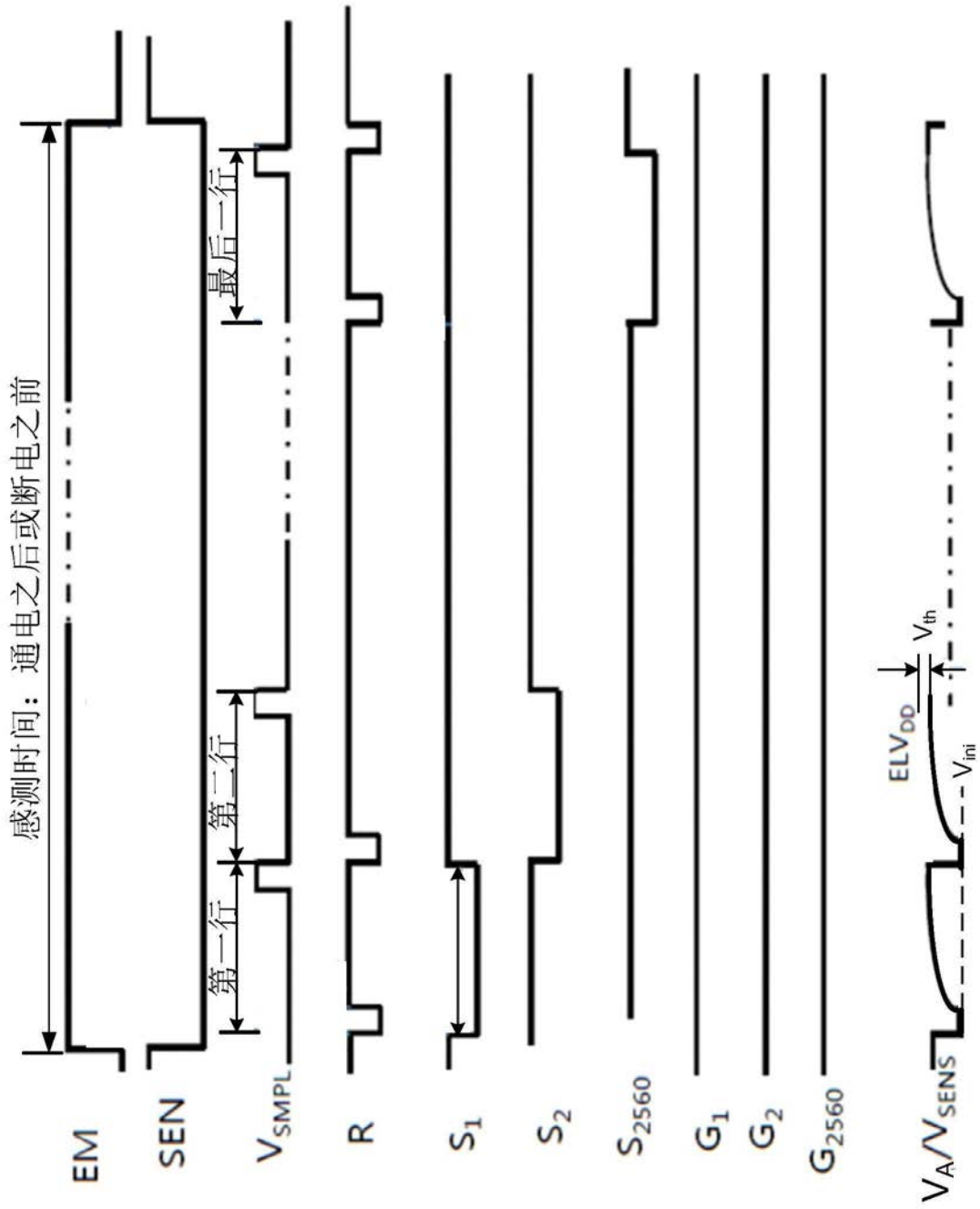


图4

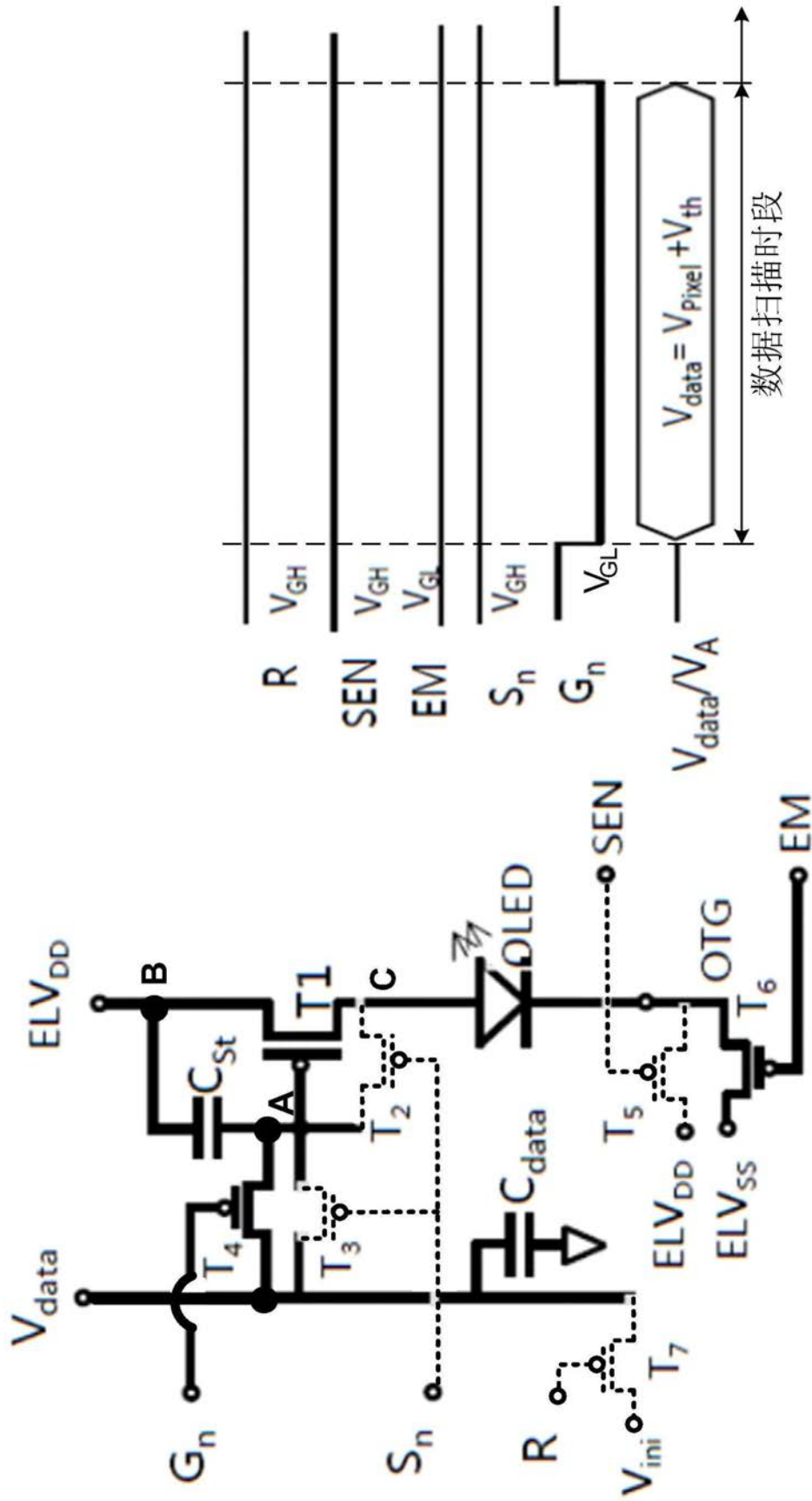


图5

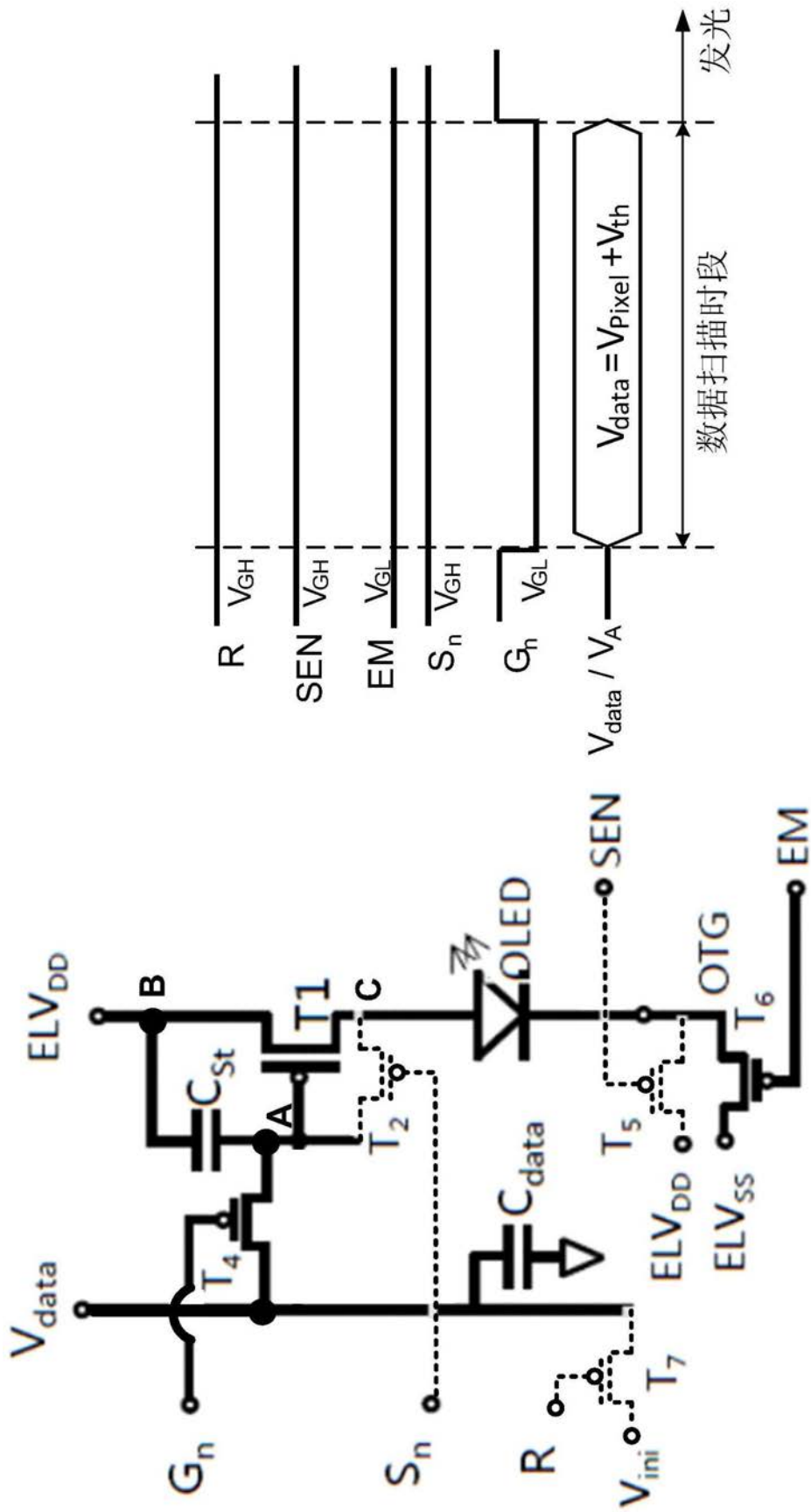


图5A

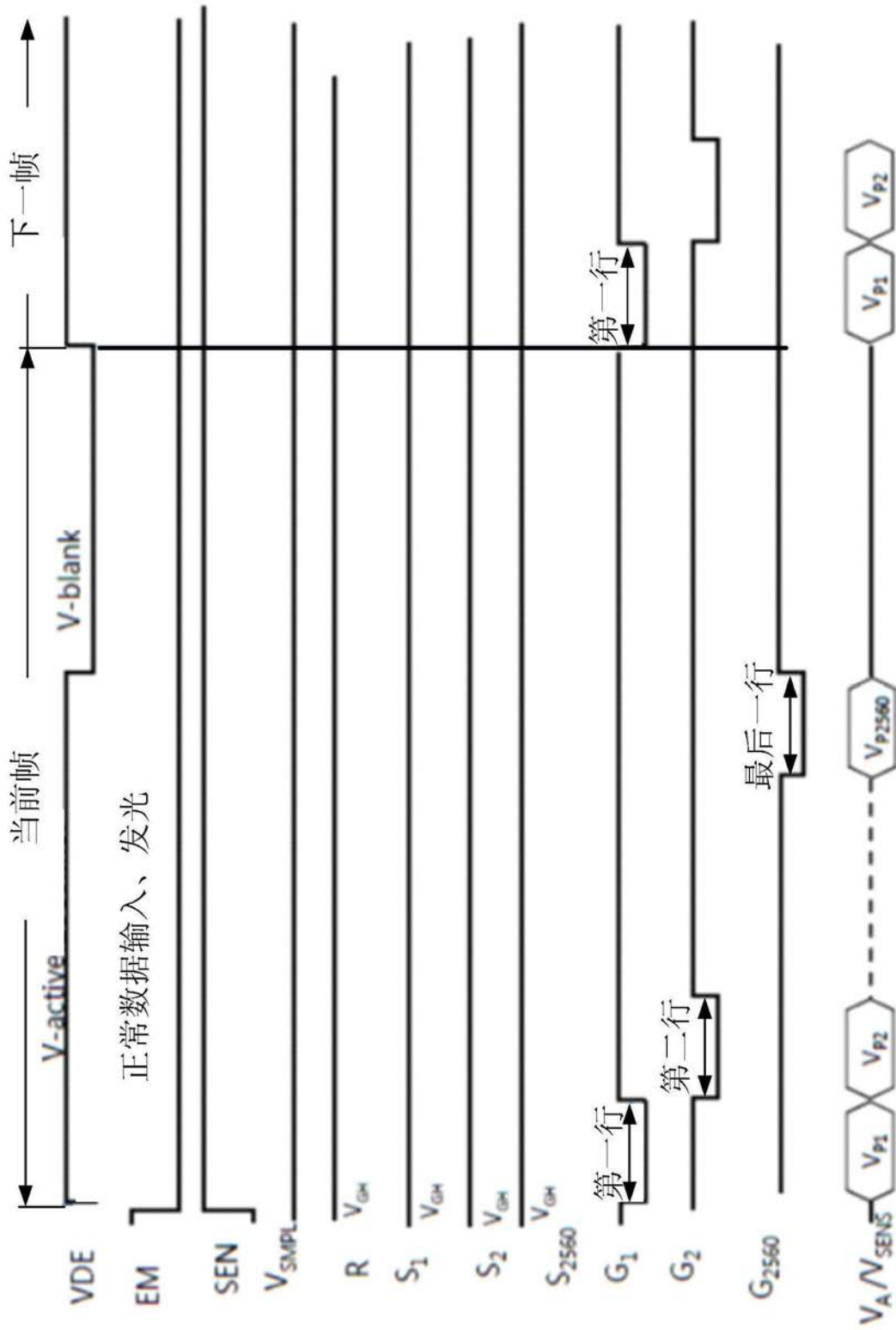


图6

专利名称(译)	显示驱动电路、方法、以及显示设备		
公开(公告)号	CN110520922A	公开(公告)日	2019-11-29
申请号	CN201880001427.X	申请日	2018-09-20
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	殷新社		
发明人	殷新社		
IPC分类号	G09G3/3208		
CPC分类号	G09G3/3208 G09G3/3233 G09G2300/0819 G09G2300/0852 G09G2300/0861 G09G2310/0251 G09G2320/0295 G09G3/3258		
代理人(译)	陈源		
外部链接	Espacenet	SIPO	

摘要(译)

一种显示驱动电路(100)，包括：像素子电路(10)、感测控制子电路(12)和发光控制子电路(14)。像素子电路(10)包括四个晶体管(T1-T4)和一个存储电容器(Cst)，并且分别耦接第一电源线(ELVDD)、数据感测线(Vdata/Vsens)、第一扫描线(Gn)、以及第二扫描线(Sn)，以基于经由数据感测线(Vdata/Vsens)接收的数据信号(Vdata)来确定从驱动晶体管T1流向发光二极管(OLED)的驱动电流。感测控制子电路(12)耦接在发光二极管(OLED)和第一电源线(ELVDD)之间，并且构造为使得能够在显示时间中利用降低扫描速率经由数据感测线(Vdata/Vsens)检测感测信号(Vsens)。发光控制子电路(14)耦接在发光二极管(OLED)和第二电源线(ELVSS)之间，用于在感测时间之后的显示时间中在发光控制信号(EM)的控制下传递用于驱动发光二极管(OLED)发光的驱动电流。

