



(12)发明专利

(10)授权公告号 CN 105489169 B

(45)授权公告日 2018.12.28

(21)申请号 201510459683.1

(22)申请日 2015.07.30

(65)同一申请的已公布的文献号
申请公布号 CN 105489169 A

(43)申请公布日 2016.04.13

(30)优先权数据
10-2014-0134069 2014.10.06 KR

(73)专利权人 乐金显示有限公司
地址 韩国首尔

(72)发明人 朴俊民

(74)专利代理机构 北京律诚同业知识产权代理有限公司 11006
代理人 徐金国

(51)Int.Cl.

G09G 3/3275(2016.01)

(56)对比文件

CN 103578411 A, 2014.02.12, 说明书第0047-0058段、第0080-0081段、第0089-0090段、第0108段、第0128-146段, 图1、4、8、5.

CN 101116129 A, 2008.01.30, 全文.

US 2009/0256854 A1, 2009.10.15, 全文.

CN 103714777 A, 2014.04.09, 全文.

CN 102968954 A, 2013.03.13, 全文.

CN 103077662 A, 2013.05.01, 全文.

审查员 陈晨

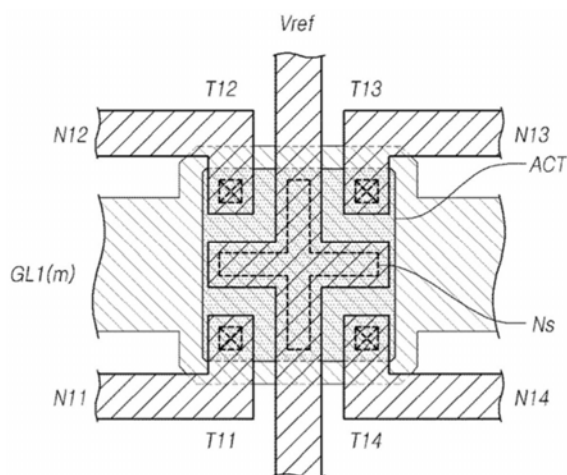
权利要求书3页 说明书17页 附图25页

(54)发明名称

有机发光显示装置及用于其的晶体管结构

(57)摘要

公开了一种用于显示器的晶体管结构以及有机发光显示装置(10)。所述晶体管结构包括:电压线(RVL),所述电压线(RVL)设置在一个方向上并配置成给像素(P)提供电压;以及两个或更多个晶体管(T11,T12,T13,T14),所述两个或更多个晶体管(T11,T12,T13,T14)共享与所述电压线(RVL)形成一体的漏极和源极中的一个,并分别包括单独形成且与不同节点(N1)直接连接或通过连接图案(CP)与不同节点(N1)连接的漏极和源极中的另一个。



1. 一种有机发光显示装置(10), 包括:

设置在一个方向上的多条数据线(DL(1)···DL(4n));

设置在另一方向上与所述多条数据线交叉的多条栅极线(GL(1)···GL(M));

与所述多条数据线(DL(1)···DL(4n)) 和所述多条栅极线(GL(1)···GL(M)) 连接的多个像素(P); 和

参考电压线(RVL), 所述参考电压线(RVL) 设置在所述一个方向上并配置成给所述多个像素(P) 提供参考电压(Vref),

其中所述多个像素(P) 的每一个包括: 有机发光二极管(OLED)、配置成驱动所述有机发光二极管的驱动晶体管(DT)、第一晶体管(T1) 以及第二晶体管(T2), 所述第一晶体管(T1) 由从所述栅极线提供的第一扫描信号控制并连接在所述参考电压线(RVL) 与所述驱动晶体管(DT) 的第一节点(N1) 之间, 所述第二晶体管(T2) 由从所述栅极线提供的第二扫描信号控制并连接在所述数据线与所述驱动晶体管(DT) 的第二节点之间,

其中每个第一晶体管(T11, T12, T13, T14) 具有第一源极节点/漏极节点和第二源极节点/漏极节点, 其中两个或更多个像素(P) 的所述第一晶体管(T11, T12, T13, T14) 的所述第一源极节点/漏极节点配置为与所述参考电压线(RVL) 形成为一体的共享节点, 且所述两个或更多个像素(P) 的所述第一晶体管(T11, T12, T13, T14) 的所述第二源极节点/漏极节点配置为各自节点, 所述各自节点的每一个与各个像素(P) 的所述驱动晶体管(DT) 的所述第一节点(N1) 直接连接或通过连接图案(CP) 与所述驱动晶体管(DT) 的所述第一节点(N1) 连接,

其中所述参考电压线(RVL) 设置在所述一个方向上, 以给与第4n-3条数据线连接的像素(P1)、与第4n-2条数据线连接的像素(P2)、与第4n-1条数据线连接的像素(P3) 以及与第4n条数据线连接的像素(P4) 提供所述参考电压(Vref), 其中n为自然数, 且

分别与所述第4n-3条数据线连接的所述像素(P1)、与所述第4n-2条数据线连接的所述像素(P2)、与所述第4n-1条数据线连接的所述像素(P3) 以及与所述第4n条数据线连接的所述像素(P4) 的四个第一晶体管(T11, T12, T13, T14) 的所述第一源极节点/漏极节点配置为与所述参考电压线(RVL) 形成一体的所述共享节点(Ns), 且所述四个晶体管的所述第二源极节点/漏极节点单独配置为所述各自节点, 并且

半导体层或有源层位于所述共享节点与所述各自节点之间, 其中所述半导体层或所述有源层作为一个公共层而存在。

2. 根据权利要求1所述的有机发光显示装置(10), 其中所述第一晶体管(T12, T13) 的各自节点(N12, N13) 的每一个与所述驱动晶体管(DT) 的所述第一节点(N1) 直接连接, 所述第一晶体管(T12, T13) 分别包含在与所述第4n-2条数据线(DL(4n-2)) 连接的所述像素(P2) 和与所述第4n-1条数据线(DL(4n-1)) 连接的所述像素(P3) 中, 且

所述第一晶体管(T11, T14) 的各自节点(N11, N14) 的每一个通过所述第一晶体管(T11, T14) 的所述连接图案CP与所述驱动晶体管(DT) 的所述第一节点(N1) 连接, 所述第一晶体管(T11, T14) 分别包含在与所述第4n-3条数据线(DL(4n-3)) 连接的所述像素(P1) 和与所述第4n条数据线(DL(4n)) 连接的所述像素(P4) 中。

3. 根据权利要求1所述的有机发光显示装置(10), 其中所述共享节点(Ns) 具有通过组合“1”形、“-”形、“┐”形、“L”形、“匚”形及上述形状部分被圆化的形状中的两个或更多个形状所获得的形状。

4. 根据权利要求3所述的有机发光显示装置(10), 其中所述共享节点(Ns)具有“+”形、“ $\perp$ ”形、“ $\equiv$ ”形或“ --- ”形。

5. 根据权利要求1所述的有机发光显示装置(10), 其中所述共享节点(Ns)与所述四个第一晶体管(T11, T12, T13, T14)中的至少一个第一晶体管的各自节点(N11, N12, N13, N14)之间的距离和所述共享节点(Ns)与所述四个第一晶体管(T11, T12, T13, T14)中的另一个第一晶体管的各自节点(N11, N12, N13, N14)之间的距离不同。

6. 根据权利要求1所述的有机发光显示装置(10), 其中与所述第 $4n-3$ 条数据线(DL($4n-3$))连接的所述像素(P1)和与所述第 $4n$ 条数据线(DL($4n$))连接的所述像素(P4)的像素结构彼此对称, 且与所述第 $4n-2$ 条数据线(DL($4n-2$))连接的所述像素(P2)和与所述第 $4n-1$ 条数据线(DL($4n-1$))连接的所述像素(P3)的像素结构彼此对称。

7. 根据权利要求1所述的有机发光显示装置(10), 进一步包括显示面板, 其中所述显示面板包括:

数据驱动器(12), 所述数据驱动器(12)配置成驱动设置在所述一个方向上的所述多条数据线(DL(1) $\cdots$ DL($4n$));

栅极驱动器(13), 所述栅极驱动器(13)配置成通过设置在所述另一方向上与所述多条数据线交叉的所述多条栅极线(GL(1) $\cdots$ GL(M))提供第一扫描信号(SENSE)和第二扫描信号(SCAN); 和

时序控制器(14), 所述时序控制器(14)配置成控制所述数据驱动器和所述栅极驱动器的驱动时序。

8. 根据权利要求7所述的有机发光显示装置(10), 进一步包括:

传感器(91), 所述传感器(91)配置成感测所述驱动晶体管(DT)的所述第一节点(N1)的电压。

9. 根据权利要求8所述的有机发光显示装置(10), 其中所述传感器(91)包括:

模拟数字转换器(912), 所述模拟数字转换器(912)配置成将感测的所述电压转换为数字值; 和

第一开关(913), 所述第一开关(913)配置成进行切换, 以将被提供有参考电压(Vref)的参考电压供给节点(9131)和连接至所述模拟数字转换器(912)的感测节点(9132)中的一个与所述参考电压线(RVL)连接。

10. 根据权利要求8所述的有机发光显示装置(10), 其中设置有多个传感器(91), 所述传感器(91)的数量对应于所述数据线(DL(1) $\cdots$ DL($4n$))的数量或所述参考电压线(RVL)的数量。

11. 根据权利要求9所述的有机发光显示装置(10), 其中所述时序控制器(14)控制下述开关的切换操作:

第一开关(913), 所述第一开关(913)配置成在其中所述参考电压线(RVL)与所述参考电压供给节点(9131)连接的导通位置和其中所述参考电压线(RVL)与所述感测节点(9132)连接的关断位置之间进行切换, 和第二开关(914), 所述第二开关(914)配置成在其中所述数据驱动器(12)的数据电压输出端(9141)与相应数据线(DL)连接的导通位置和其中所述数据线(DL)与所述数据电压输出端(9141)断开并浮置的关断位置之间进行切换。

12. 根据权利要求8所述的有机发光显示装置(10), 进一步包括:

补偿器(93),所述补偿器(93)配置成基于感测的所述电压进行补偿所述驱动晶体管(DT)的特性信息的数据转换处理;和

存储器(92),所述存储器(92)配置成存储所述驱动晶体管(DT)的感测的所述电压或所述特性信息。

13.根据权利要求12所述的有机发光显示装置(10),其中所述补偿器(93)包含在所述时序控制器(14)内、所述数据驱动器(12)内或者所述时序控制器(14)和所述数据驱动器(12)外部。

14.根据权利要求13所述的有机发光显示装置(10),其中当所述补偿器(93)包含在所述时序控制器(14)内时,所述补偿器基于所述驱动晶体管(DT)的所述特性信息将从外部提供的数据转换为补偿数据,并将所述补偿数据提供给所述数据驱动器(12),

当所述补偿器(93)包含在所述数据驱动器(12)内时,在将从所述时序控制器提供的数据转换为模拟数据之前或之后,所述补偿器基于所述驱动晶体管(DT)的所述特性信息将从所述时序控制器(14)提供的数据转换为所述补偿数据,且

当所述补偿器(93)包含在所述时序控制器(14)和所述数据驱动器(12)外部时,所述补偿器基于所述驱动晶体管(DT)的所述特性信息将从所述时序控制器提供的数据转换为所述补偿数据并将所述补偿数据提供给所述数据驱动器。

有机发光显示装置及用于其的晶体管结构

[0001] 本申请要求于2014年10月6日提交的韩国专利申请No.10-2014-0134069的优先权,为了所有目的在此援引该专利申请作为参考,如同完全在这里阐述一样。

技术领域

[0002] 本发明涉及一种显示图像的有机发光显示装置。

背景技术

[0003] 近来,作为显示装置受到关注的有机发光显示装置使用自发光有机发光二极管(OLED),因而优点在于其具有快速响应速度、高发光效率、高亮度和宽视角。

[0004] 有机发光显示装置包括设置有有机发光二极管并以矩阵形式布置的像素,且有机发光显示装置根据数据的灰度(gradation)控制由扫描信号选择的像素的亮度。

[0005] 除有机发光二极管之外,有机发光显示装置的每个像素例如还包括彼此交叉的数据线和栅极线、与数据线和栅极线具有连接结构的晶体管和存储电容器。

[0006] 为了执行各种功能,每个像素可进一步包括适于这些功能的晶体管。由于该原因,不可避免地增加了用于给这些晶体管提供各种信号的信号线的数量,且像素结构变得更加复杂。例如,当给像素结构应用用于补偿像素间的亮度非均匀性的内补偿电路或外补偿电路时,应当增加与用于补偿的感测操作相关的晶体管,这导致所需信号线的数量增加且像素结构复杂。

[0007] 随着对大尺寸或高分辨率的需求增加,信号线的数量不可避免地相应增加,并且实践中,像素结构变得更加复杂。

[0008] 如上所述,由于例如增加了诸如感测功能和补偿功能之类的各种功能以及对大尺寸或高分辨率的需求增加,信号线的数量增加,结果IC焊盘的数量和IC的数量不可避免地相应增加且像素结构变得更加复杂。

[0009] 这可能导致制造困难,增加了像素缺陷的发生概率,显著降低了数值孔径并相当大地缩短了有机发光二极管的寿命。因而,很难或不可能获得高质量显示面板,由此降低了产率。

发明内容

[0010] 考虑到上述问题,本发明的一个目的是提供一种具有简单且紧凑结构的显示面板以及包括该显示面板的有机发光显示装置。

[0011] 本发明的另一个目的是提供一种具有能够实现增加数值孔径、延长发光二极管的寿命和减小缺陷的发生概率中的至少一个(例如全部)的像素结构的显示面板以及包括该显示面板的有机发光显示装置。

[0012] 本发明的再一个目的是提供一种有机发光显示装置,在提供用于补偿像素间的亮度偏差的有效感测和补偿功能方面,该有机发光显示装置具有适于简单且紧凑像素结构的感测和补偿功能。

[0013] 为了实现上述目的中的一个或多个(例如全部),在一个方面中,本发明提供了一种有机发光显示装置,包括:设置在一个方向上的多条数据线;设置在另一方向上与所述多条数据线交叉的多条栅极线;与所述多条数据线和所述多条栅极线连接的多个像素;和参考电压线,所述参考电压线设置在所述一个方向上并配置成给所述多个像素提供参考电压,其中所述多个像素的每一个包括:有机发光二极管、配置成驱动所述有机发光二极管的驱动晶体管、第一晶体管,所述第一晶体管由来自所述栅极线的第一扫描信号控制并连接在所述参考电压线与所述驱动晶体管的第一节点之间、以及第二晶体管,所述第二晶体管由从所述栅极线提供的第二扫描信号控制并连接在所述数据线与所述驱动晶体管的第二节点之间,其中每个第一晶体管具有第一源极节点/漏极节点和第二源极节点/漏极节点,其中两个或更多个像素的所述第一晶体管的所述第一源极节点/漏极节点配置为与所述参考电压线形成一体的共享节点(之后称为“共享节点”),且所述两个或更多个像素的所述第一晶体管的所述第二源极节点/漏极节点配置为单独节点(之后称为“各自节点”,所述各自节点的每一个与各个像素的所述驱动晶体管的所述第一节点直接连接或通过连接图案与所述驱动晶体管的所述第一节点连接。

[0014] 所述第一源极节点/漏极节点可以是各个第一晶体管的源极节点且所述第二源极节点/漏极节点可以是各个第一晶体管的漏极节点。可选择地,所述第一源极节点/漏极节点可以是各个第一晶体管的漏极节点且所述第二源极节点/漏极节点可以是各个第一晶体管的源极节点。

[0015] 在一个或多个实施方式中,所述参考电压线设置在所述一个方向上,以给与第 $(4n-3)$ 条数据线连接的像素、与第 $(4n-2)$ 条数据线连接的像素、与第 $(4n-1)$ 条数据线连接的像素以及与第 $(4n)$ 条数据线连接的像素提供所述参考电压,其中 n 为自然数,且分别与所述第 $(4n-3)$ 条数据线连接的所述像素、与所述第 $(4n-2)$ 条数据线连接的所述像素、与所述第 $(4n-1)$ 条数据线连接的所述像素以及与所述第 $(4n)$ 条数据线连接的所述像素的四个第一晶体管的所述第一源极节点/漏极节点配置为与所述参考电压线形成一体的所述共享节点,且所述四个晶体管的所述第二源极节点/漏极节点单独配置为所述各自节点(换句话说配置为单独节点)。

[0016] 在一个或多个实施方式中,分别包含在与所述第 $(4n-2)$ 条数据线连接的所述像素和与所述第 $(4n-1)$ 条数据线连接的所述像素中的所述第一晶体管的所述各自节点的每一个节点与所述驱动晶体管的所述第一节点直接连接,且分别包含在与所述第 $(4n-3)$ 条数据线连接的所述像素和与所述第 $(4n)$ 条数据线连接的所述像素中的所述第一晶体管的所述各自节点的每一个通过所述第一晶体管的所述连接图案与所述驱动晶体管的所述第一节点连接。

[0017] 在一个或多个实施方式中,所述共享节点具有通过组合“1”形、“—”形、“┐”形、“└”形、“┌”形、“└”形及其部分被圆化的形状中的两个或更多个形状所获得的形状。

[0018] 在一个或多个实施方式中,所述共享节点具有“+”形、“⊥”形、“≡”形或“⊥⊥”形。

[0019] 在一个或多个实施方式中,所述共享节点与所述四个第一晶体管中的至少一个第一晶体管的各自节点之间的距离和所述共享节点与所述四个第一晶体管中的另一个第一

晶体管的各自节点之间的距离不同。

[0020] 在一个或多个实施方式中,与所述第(4n-3)条数据线连接的所述像素)和与所述第(4n)条数据线连接的所述像素的像素结构彼此对称,且与所述第(4n-2)条数据线连接的所述像素和与所述第(4n-1)条数据线连接的所述像素的像素结构彼此对称。

[0021] 在一个或多个实施方式中,有机发光显示装置进一步包括包括:数据驱动器,所述数据驱动器配置成驱动设置在所述一个方向上的所述多条数据线;栅极驱动器,所述栅极驱动器配置成通过设置在所述另一方向上与所述多条数据线交叉的所述多条栅极线提供第一扫描信号和第二扫描信号;和时序控制器,所述时序控制器配置成控制所述数据驱动器和所述栅极驱动器的驱动时序。

[0022] 在一个或多个实施方式中,所述有机发光显示装置进一步包括:传感器,所述传感器配置成感测所述驱动晶体管的所述第一节点的电压。

[0023] 在一个或多个实施方式中,所述传感器包括:模拟数字转换器,所述模拟数字转换器配置成将感测的电压转换为数字值;和第一开关,所述第一开关配置成进行切换,以将被提供有参考电压的参考电压供给节点和连接至所述模拟数字转换器的感测节点中的一个与所述参考电压线连接。

[0024] 在一个或多个实施方式中,设置有多个传感器,所述传感器的数量对应于所述数据线的数量或所述参考电压线的数量。

[0025] 在一个或多个实施方式中,所述时序控制器控制下述开关的切换操作:第一开关,所述第一开关配置成在其中所述参考电压线与所述参考电压供给节点连接的导通位置和其中所述参考电压线与所述感测节点连接的关断位置之间进行切换;和第二开关,所述第二开关配置成在其中所述数据驱动器的数据电压输出端与相应数据线连接的导通位置和其中所述数据线与所述数据电压输出端断开并浮置的关断位置之间进行切换。

[0026] 在一个或多个实施方式中,所述有机发光显示装置进一步包括:补偿器,所述补偿器配置成基于所述感测的电压进行补偿所述驱动晶体管的特性信息的数据转换处理;和存储器,所述存储器配置成存储所述驱动晶体管的所述感测的电压或所述特性信息。

[0027] 在一个或多个实施方式中,所述补偿器包含在所述时序控制器内、所述数据驱动器内或者所述时序控制器和所述数据驱动器外部。

[0028] 在一个或多个实施方式中,当所述补偿器包含在所述时序控制器内时,所述补偿器基于所述驱动晶体管的所述特性信息将从外部提供的数据转换为补偿数据,并将所述补偿数据提供给所述数据驱动器,当所述补偿器包含在所述数据驱动器内时,在将从所述时序控制器提供的数据转换为模拟数据之前或之后,所述补偿器基于所述驱动晶体管的所述特性信息将从所述时序控制器提供的数据转换为所述补偿数据,且当所述补偿器包含在所述时序控制器和所述数据驱动器外部时,所述补偿器基于所述驱动晶体管的所述特性信息将从所述时序控制器提供的数据转换为所述补偿数据并将所述补偿数据提供给所述数据驱动器。

[0029] 在另一个方面中,本发明提供了一种有机发光显示装置,包括:设置在一个方向上的多条数据线;设置在另一方向上与所述多条数据线交叉的多条栅极线;以及与所述多条数据线和所述多条栅极线连接的多个像素。

[0030] 在另一个方面中,本发明提供了一种有机发光显示装置,包括:数据驱动器,所述

数据驱动器配置成驱动设置在一个方向上的多条数据线;栅极驱动器,所述栅极驱动器配置成通过设置在另一方向上与所述多条数据线交叉的多条栅极线提供第一扫描信号和第二扫描信号;时序控制器,所述时序控制器配置成控制所述数据驱动器和所述栅极驱动器的驱动时序;以及与所述数据线和所述栅极线连接的多个像素。

[0031] 此时,所述多个像素的每一个包括:有机发光二极管、配置成驱动所述有机发光二极管的驱动晶体管、第一晶体管,所述第一晶体管由从所述栅极线提供的第一扫描信号控制并连接在参考电压线与所述驱动晶体管的第一节点之间、以及第二晶体管,所述第二晶体管由从所述栅极线提供的第二扫描信号控制并连接在所述数据线与所述驱动晶体管的第二节点之间。

[0032] 此外,所述参考电压线设置在所述一个方向上,以给与第 $(4n-3)$ 条数据线连接的像素、与第 $(4n-2)$ 条数据线连接的像素、与第 $(4n-1)$ 条数据线连接的像素以及与第 $(4n)$ 条数据线连接的像素提供所述参考电压,其中 n 为自然数。与所述第 $(4n-3)$ 条数据线连接的所述像素、与所述第 $(4n-2)$ 条数据线连接的所述像素、与所述第 $(4n-1)$ 条数据线连接的所述像素以及与所述第 $(4n)$ 条数据线连接的所述像素的四个第一晶体管可共享与所述参考电压线配置为一体的漏极和源极之一的节点(之后称为“共享节点”),漏极和源极中另一个的节点(之后称为“各自节点”)单独配置,且每个各自节点可与所述驱动晶体管的所述第一节点直接连接或通过连接图案与所述驱动晶体管的所述第一节点连接。

[0033] 在再一个方面中,本发明提供了一种用于显示装置的晶体管结构。所述晶体管结构包括:电压线,所述电压线设置在一个方向上并配置成给像素提供电压;以及两个或更多个晶体管,所述两个或更多个晶体管共享与所述电压线形成为一体的漏极和源极中的一个,并分别包括单独形成且与不同节点直接连接或通过连接图案与不同节点连接的漏极和源极中的另一个。

[0034] 如上所述,根据本发明,可提供一种具有简单且紧凑结构的显示面板以及包括该显示面板的有机发光显示装置。

[0035] 此外,根据本发明,可提供一种具有能够实现增加数值孔径、延长发光二极管的寿命和减小缺陷的发生概率中的至少一个(例如全部)的像素结构的显示面板以及包括该显示面板的有机发光显示装置。

[0036] 此外,根据本发明,可提供一种有机发光显示装置,在提供用于补偿像素间的亮度偏差的有效感测和补偿功能方面,该有机发光显示装置具有适于简单且紧凑像素结构的感测和补偿功能。

[0037] 由于上述特征,可以以高产率制造高质量显示面板。

[0038] 当上述特征应用于具有高分辨率和大尺寸的显示面板时,上述特征能够展现出较大效果。

附图说明

[0039] 本发明实施方式的上述和其它目的、特征和优点将从下面结合附图的详细描述变得更加显而易见。其中:

[0040] 图1是图解根据本发明实施方式的有机发光显示装置的整体系统的构造的示图;

[0041] 图2A是根据本发明一个实施方式的有机发光显示装置的显示面板内的一个像素

的等效电路图；

[0042] 图2B是根据本发明另一个实施方式的有机发光显示装置的显示面板内的一个像素的等效电路图；

[0043] 图3A是简要图解根据本发明一个实施方式的有机发光显示装置的显示面板的一部分的平面图；

[0044] 图3B是简要图解根据本发明另一个实施方式的有机发光显示装置的显示面板的一部分的平面图；

[0045] 图4A是其中图3A中所示的用于一个像素的等效电路图应用于四个像素的等效电路图；

[0046] 图4B是其中图3B中所示的用于一个像素的等效电路图应用于四个像素的等效电路图；

[0047] 图5图解了构成第一晶体管的共享节点的形状的各个示例；

[0048] 图6A到6G通过示例的方式图解了其中共享节点(Ns)具有“+”形、“”形、“”形或“”形的情形；

[0049] 图7是简要图解根据本发明实施方式的有机发光显示装置中包含的外补偿构造的示图；

[0050] 图8是图解根据本发明实施方式的有机发光显示装置中包含的外补偿构造的实现方法的示图；

[0051] 图9A是针对图8的实现方法，连同一个像素的等效电路一起图解根据本发明一个实施方式的有机发光显示装置的外补偿构造的示图；

[0052] 图9B是针对图8的实现方法，连同一个像素的等效电路一起图解根据本发明另一个实施方式的有机发光显示装置的外补偿构造的示图；

[0053] 图10是连同多个像素一起图解根据图8的实现方法的外补偿构造的示图；

[0054] 图11是图解根据本发明实施方式的有机发光显示装置中包含的外补偿构造的另一个实现方法的示图；

[0055] 图12A是图解根据本发明一个实施方式的有机发光显示装置中包含的外补偿构造的再一个实现方法的示图；

[0056] 图12B是图解根据本发明另一个实施方式的有机发光显示装置中包含的外补偿构造的再一个实现方法的示图；

[0057] 图13A和13B是图解根据本发明实施方式的有机发光显示装置中包含的数据驱动器的构造的示图；

[0058] 图14是图解根据本发明实施方式的有机发光显示装置中包含的栅极驱动器的构造的示图；

[0059] 图15A和15B是对比性地图解根据本发明一个实施方式的其中各个像素的第一晶体管的共享节点与参考电压线配置为一体的显示装置以及其中每个像素的第一晶体管配置在每个像素中的显示装置的数值孔径的示图。

具体实施方式

[0060] 下文,将参照典型附图详细描述本发明的一些实施方式。在下面的描述中,尽管显示在不同的图中,但将由相同的参考标记表示相同的元件。此外,在下面本发明的描述中,当已知功能和构造的详细描述会使本发明实施方式的主题不清楚时,将省略其中引入的已知功能和构造的详细描述。

[0061] 此外,当描述本发明实施方式的组件时可使用诸如第一、第二、A、B、(a)、(b)等之类的术语。这些术语每一个不是用来限定相应组件的本质、顺序或次序,而是仅用于区分该相应组件与其他组件。在描述一特定结构元件与另一结构元件“连接”、“接合”或“接触”的情形中,应当解释为另一结构元件可与多个结构元件“连接”、“接合”或“接触”以及该特定结构元件与另一结构元件直接连接或直接接触。

[0062] 图1是图解根据本发明实施方式的有机发光显示装置10的整体系统的构造的示图。

[0063] 参照图1,根据本发明的一个实施方式,有机发光显示装置10例如包括:显示面板11,显示面板11包括设置在一个方向上的多条数据线DL、设置在另一方向上与多条数据线DL交叉的多条栅极线GL、分别设置在交叉区域中的多个像素P;数据驱动器12,数据驱动器12配置成通过数据线提供数据电压;栅极驱动器13,栅极驱动器13配置成通过栅极线提供扫描信号;以及时序控制器14,时序控制器14配置成例如控制数据驱动器12和栅极驱动器13的驱动时序。

[0064] 参照图1,在显示面板11中,多条数据线DL(1)到DL(4N)设置在一个方向上,且多条栅极线GL(1)到GL(M)设置在另一方向上与数据线DL(1)到DL(4N)交叉。在此,为便于描述,假定显示面板11中设置的数据线的数量为4N且栅极线的数量为M。在此,N和M为大于等于1的自然数。此外,在整个4N条数据线中用于标记各条数据线的“n”为大于等于1且小于等于数据线数量的1/4的自然数($1 \leq n \leq (4N/4)$)。

[0065] 在显示面板11中,像素P界定在4N条数据线DL(1)到DL(4N)与M条栅极线GL(1)到GL(M)彼此交叉的区域中。将参照图2A更详细地描述每个像素P的像素结构。

[0066] 图2A是根据本发明一个实施方式的有机发光显示装置的显示面板11内的一个像素的等效电路图。图2B是根据本发明另一个实施方式的有机发光显示装置的显示面板内的一个像素的等效电路图。

[0067] 参照图2A,根据本发明的一个实施方式,有机发光显示装置10的显示面板11内的一个像素P具有基本包括三个晶体管DT,T1和T2以及一个电容器Cst的3T1C结构。

[0068] 就是说,每个像素P例如包括有机发光二极管OLED、配置成驱动有机发光二极管OLED的驱动晶体管DT、第一晶体管T1,第一晶体管T1由从第一栅极线GL1提供的第一扫描信号控制并连接在与参考电压线RVL连接的连接图案CP或参考电压线RVL与驱动晶体管DT的第一节点N1之间、第二晶体管T2,第二晶体管T2由从第二栅极线GL2提供的第二扫描信号控制并连接在数据线DL与驱动晶体管DT的第二节点N2之间、以及存储电容器Cst,存储电容器Cst连接在驱动晶体管DT的第一节点N1和第二节点N2之间。

[0069] 如上所述,每个像素P通过两条栅极线(第一栅极线和第二栅极线)接收两个扫描信号(第一扫描信号和第二扫描信号)。下文,第一扫描信号也可称为“感测信号SENSE”,第二扫描信号也可称为“扫描信号SCAN”。

[0070] 因为给每个像素P提供两个扫描信号SCAN和SENSE,所以本发明一个实施方式的基

本像素结构称为“2-扫描结构”。

[0071] 每个像素P中的驱动晶体管DT是下述晶体管,该晶体管被施加从驱动电压线DVL提供的驱动电压EVDD并且由通过第二晶体管T2施加的栅极节点(N2)的电压(数据电压)控制,从而驱动有机发光二极管OLED。

[0072] 驱动晶体管DT包括第一节点N1、第二节点N2和第三节点N3,其中第一节点N1与第一晶体管T1连接,第二节点N2与第二晶体管T2连接,第三节点N3被提供驱动电压EVDD。

[0073] 在此,作为一个示例,驱动晶体管DT的第一节点N1可以是源极节点(也称为“源极电极”),第二节点N2可以是栅极节点(也称为“栅极电极”),第三节点N3可以是漏极节点(也称为“漏极电极”)。驱动晶体管DT的第一节点、第二节点和第三节点可根据电路的实现方法而变化。

[0074] 此外,第一晶体管T1由从第一栅极线GL1提供的第一扫描信号SENSE控制且连接在提供参考电压Vref的参考电压线(RVL)与驱动晶体管DT的第一节点N1之间。第一晶体管T1也称为“传感器晶体管”或“感测晶体管”。

[0075] 此外,第二晶体管T2由从第二栅极线GL2公共提供的第二扫描信号SCAN控制且连接在相应数据线DL与驱动晶体管DT的第二节点N2之间。第二晶体管T2也称为“开关晶体管”。

[0076] 此外,存储电容器Cst连接在驱动晶体管DT的第一节点N1和第二节点N2之间,以将数据电压保持一帧。

[0077] 同时,根据本发明的一个实施方式,除“基本像素结构(基于3T1C的2-扫描结构)”之外,有机发光显示装置10的像素结构还包括与诸如给每个像素P提供数据电压的数据线DL、给每个像素P提供第一扫描信号SENSE的第一栅极线GL1、给每个像素P提供第二扫描信号SCAN的第二栅极线GL2、给每个像素P提供驱动电压EVDD的驱动电压线DVL以及给每个像素提供参考电压Vref的参考电压线RVL之类的各信号线连接的“信号线连接结构”。

[0078] 在此,除了给每个像素提供数据电压的数据线、给每个像素提供第一扫描信号的第一栅极线、以及给每个像素提供第二扫描信号的第二栅极线之外,各信号线例如还包括给每个像素提供参考电压Vref的参考电压线RVL以及给每个像素提供驱动电压EVDD的驱动电压线DVL。

[0079] 已描述了图2A中所示的根据本发明一个实施方式的有机发光显示装置10的像素结构为包括提供第一扫描信号SENSE的第一栅极线GL1和提供第二扫描信号SCAN的第二栅极线GL2的基于3T1C的2-扫描结构。然而,并不限于此,有机发光显示装置10的像素结构可以是图2B中所示的包括共同提供第一扫描信号SENSE和第二扫描信号SCAN的一条栅极线GL的基于3T1C的1-扫描结构。上述参考电压线RVL和驱动电压线DVL设置成与数据线DL平行,参考电压线RVL的数量和驱动电压线DVL的数量每一个都可等于数据线的数量或小于数据线的数量。

[0080] 当参考电压线RVL的数量和驱动电压线DVL的数量等于数据线的数量时,每个像素不仅可与一条数据线DL和一条栅极线GL连接,而且还可与一条驱动电压线DVL和一条参考电压线RVL直接连接。

[0081] 在该情形中,所有各像素的信号线连接结构彼此相同。就是说,信号线连接结构的基本单位为一个像素,从而每一个像素(一个像素列)出现信号线连接结构的规则性。

[0082] 当参考电压线RVL的数量和驱动电压线DVL的数量小于数据线的数量时,一些像素可与驱动电压线DVL和参考电压线RVL直接连接,而其他像素可分别通过连接图案CP与驱动电压线DVL和参考电压线RVL连接,而不是与驱动电压线DVL和参考电压线RVL直接连接。

[0083] 在该情形中,所有各像素的信号线连接结构可不彼此相同。然而,即使不是所有各像素与信号线的连接结构都彼此相同,像素与信号线的连接结构每几个像素仍可以相同。就是说,信号线连接结构的单位可以是若干像素,而不是一个像素P,每几个像素(几个像素列)可重复地出现信号线连接结构的规则性。

[0084] 例如,可每隔四个像素(P1,P2,P3和P4)相同地重复信号线连接结构。就是说,可每四个像素(四个像素列)重复地出现信号线连接结构的规则性,在该情形中,信号线连接结构的基本单位可以是四个像素(四个像素列)。

[0085] 当信号线连接结构的基本单位为四个像素(四个像素列)时,参考电压线的数量可以是数据线数量的1/4。就是说,当数据线的数量为4N时,参考电压线的数量可以是N。

[0086] 此外,在该说明书和附图中,4个像素P1,P2,P3和P4例如可以是R(红色)像素、G(绿色)像素、B(蓝色)像素和W(白色)像素。

[0087] 在该说明书和附图中,仅是为了便于描述而将晶体管DT,T1和T2图示并描述为N型晶体管。然而,根据电路的设计变化,所有晶体管DT,T1和T2可变为P型晶体管,或者晶体管DT,T1和T2中的一些晶体管可由N型晶体管实现而其他晶体管可由P型晶体管实现。此外,有机发光二极管OLED可变为倒置型OLED。

[0088] 此外,在此描述的晶体管DT,T1和T2也称为薄膜晶体管(TFT)。

[0089] 下文,将参照图3A和4A更详细地描述上面简要描述的包括基本像素结构(基于3T1C的2-扫描结构)和信号线连接结构的像素结构。然而,图3A和4A图解了其中信号线连接结构的基本单位为四个像素的情形。

[0090] 如上所述,当信号线连接结构的基本单位为与数据线DL(4n-3),DL(4n-2),DL(4n-1)和DL(4n)连接的四个像素P1到P4时,针对四个像素P1到P4可存在提供参考电压Vref的一条参考电压线RVL和提供驱动电压EVDD的两条驱动电压线DVL。

[0091] 图3A是简要图解根据本发明一个实施方式的有机发光显示装置10的显示面板11的一部分的平面图,图4A是其中图3A中所示的用于一个像素的等效电路图应用于四个像素的等效电路图。

[0092] 参照图3A和4A,可针对其中信号线连接结构的基本单位为需要四条数据线DL(4n-3),DL(4n-2),DL(4n-1)和DL(4n)的四个像素P1到P4的情形确定信号线连接结构和基本像素结构(基于3T1C的2-扫描结构)。

[0093] 参照图3A和4A,四条数据线DL(4n-3),DL(4n-2),DL(4n-1)和DL(4n)分别与四个像素P1,P2,P3和P4连接。第一栅极线GL1(m) ($1 \leq m \leq M$) 和第二栅极线GL2(m) ($1 \leq m \leq M$) 的每一个与四个像素P1,P2,P3和P4连接。

[0094] 此外,如图3A中所示,分别与四条数据线DL(4n-3),DL(4n-2),DL(4n-1)和DL(4n)连接的四个像素P1到P4的每一个相同地包括:接收驱动电压EVDD以控制有机发光二极管的驱动晶体管DT;第一晶体管T1(例如,像素P1包括第一晶体管T11,像素P2包括第一晶体管T12,像素P3包括第一晶体管T13,像素P4包括第一晶体管T14),第一晶体管T1由第一扫描信号SENSE控制,接收参考电压Vref并将参考电压Vref传输给驱动晶体管DT的第一节点N1;第

二晶体管T2,第二晶体管T2由第二扫描信号SCAN控制,接收数据电压Vdata并将数据电压Vdata传输给驱动晶体管DT的第二节点N2;以及电容器Cst,电容器Cst连接在驱动晶体管DT的第一节点N1和第二节点N2之间。

[0095] 与第(4n-3)条数据线DL(4n-3)连接的像素P1、与第(4n-2)条数据线DL(4n-2)连接的像素P2、与第(4n-1)条数据线DL(4n-1)连接的像素P3以及与第(4n)条数据线DL(4n)连接的像素P4的四个(第一)晶体管T11,T12,T13和T14共享与参考电压线配置为一体的漏极和源极之一的节点Ns,各个漏极和源极中的另一个的节点N11,N12,N13和N14单独配置,节点N11,N12,N13和N14的每一个与各个像素的驱动晶体管DT的第一节点N1直接连接或通过连接图案与第一节点N1连接。换句话说,四个第一晶体管T11,T12,T13和T14的第一源极节点/漏极节点(例如源极节点或漏极节点)可配置为与参考电压线RVL形成为一体的共享节点Ns,而四个第一晶体管T11,T12,T13和T14的第二源极节点/漏极节点(例如漏极节点或源极节点)可配置为单独节点(也称为“各自节点”)N11,N12,N13和N14。例如,参见用于进一步图解单独节点N11,N12,N13和N14以及共享节点Ns的图6A,6B,6E-6G。

[0096] 第一晶体管T11,T12,T13和T14的源极和漏极可根据半导体类型(例如P型或N型)相对地操作。此外,第一晶体管T11,T12,T13和T14内的源极和漏极可根据操作可变化地起作用。因此,第一晶体管T11,T12,T13和T14中的与参考电压线配置为一体的漏极或源极之中的一个节点称为共享节点Ns,单独配置且每一个与驱动晶体管DT的第一节点N1直接连接或通过连接图案与第一节点N1连接的另一个节点称为各自节点N11,N12,N13和N14。

[0097] 半导体层或有源层ACT位于共享节点Ns与四个各自节点N11,N12,N13和N14之间。

[0098] 分别包含在与第(4n-2)条数据线DL(4n-2)连接的像素P2和与第(4n-1)条数据线DL(4n-1)连接的像素P3中的第一晶体管T12和T13的各自节点N12和N13与驱动晶体管DT的第一节点N1直接连接。此外,分别包含在与第(4n-3)条数据线DL(4n-3)连接的像素P1和与第(4n)条数据线DL(4n)连接的像素P4中的第一晶体管T11和T14的各自节点N11和N14通过连接图案CP与驱动晶体管DT的第一节点N1连接。

[0099] 这样,与四条数据线DL(4n-3),DL(4n-2),DL(4n-1)和DL(4n)连接的四个像素P1到P4的每一个具有其中第一晶体管T1和第二晶体管T2的每一个被提供第一扫描信号和第二扫描信号的构造。如上所述,上述每个像素的像素结构称为“基于3T1C的2-扫描结构”。

[0100] 同时,尽管例如就晶体管的数量、电容器的数量和扫描线的数量而言,与四条数据线DL(4n-3),DL(4n-2),DL(4n-1)和DL(4n)连接的四个像素P1到P4彼此相同,但就例如接收数据电压、驱动电压和参考电压的信号线连接结构(信号施加方法)而言它们可彼此不同。然而,与四条数据线DL(4n-3),DL(4n-2),DL(4n-1)和DL(4n)连接的四个像素P1到P4间的信号连接结构具有特定规则性和对称性。

[0101] 如上所述,当信号线连接结构的基本单位为需要四条数据线DL(4n-3),DL(4n-2),DL(4n-1)和DL(4n)的四个像素P1到P4时,针对四个像素P1到P4可存在用于提供参考电压Vref的一条参考电压线RVL并可存在用于提供驱动电压EVDD的两条驱动电压线DVL。

[0102] 因为如上所述针对一个像素行存在两条栅极线GL1(m)和GL2(m),所以可不同地控制一个像素行中存在的每个像素中包含的第一晶体管T1和第二晶体管T2。这是由于本发明一个实施方式的基本像素结构具有基于3T1C的2-扫描结构的事实导致的。

[0103] 图3B是简要图解根据本发明另一个实施方式的有机发光显示装置的显示面板的

一部分的平面图。图4B是其中图3B中所示的用于一个像素的等效电路图应用于四个像素的等效电路图。

[0104] 已描述了图3A和4A中所示的根据本发明一个实施方式的有机发光显示装置10的像素结构为包括提供第一扫描信号SENSE的第一栅极线GL1 (m) 和提供第二扫描信号SCAN的第二栅极线GL2 (m) 的基于3T1C的2-扫描结构。然而,并不限于此,像素结构可以是图3B和4B中所示的包括共同提供第一扫描信号SENSE和第二扫描信号SCAN的一条栅极线GL (m) 的基于3T1C的1-扫描结构。其中,如基于3T1C的2-扫描结构一样通过两条不同的栅极线GL1 (m) 和GL2 (m) 或如基于3T1C的1-扫描结构一样通过一条公共栅极线GL (m) 提供第一扫描信号和第二扫描信号含义是指通过栅极线提供第一扫描信号和第二扫描信号。

[0105] 如上所述,因为显示面板11以四个像素列P1到P4为单位具有对称结构(单个对称结构),所以优点在于即使具有必须需要两个扫描信号SENSE和SCAN的3T1C像素结构,面板结构也可形成得简单且紧凑,可相应减小缺陷的发生概率,并还可增加数值孔径。由此,可以以较高产率制造优良质量的面板。特别是,可以以较高的质量和高产率制造高分辨率和大尺寸面板。

[0106] 同时,将参照图7对根据本发明一个实施方式的有机发光显示装置10中的能够确定各个像素中包含的驱动晶体管DT的特性信息的有效感测功能、基于感测的信息确定各个像素中包含的驱动晶体管DT的特性信息并补偿驱动晶体管DT的特性信息从而减小各个像素中的驱动晶体管DT间的特性偏差的补偿功能、以及使感测功能和补偿功能有效进行的结构进行描述。

[0107] 图5图解了构成第一晶体管的共享节点的形状的各个示例。

[0108] 参照图5,共享节点Ns例如可具有“1”形、“—”形、“┐”形、“L”形、“└”形、或通过组合部分圆化形式的所述形状中的两个或更多个所获得的形状。

[0109] 如图5(A)中所示,共享节点Ns可具有通过组合部分圆化形式的“1”形、“—”形、“┐”形、“L”形和“└”形中的两个所获得的形状。例如,共享节点Ns可具有通过组合两个“L”形所获得的“⊥”形或通过组合两个“┐”形所获得的“⊥”形。此外,共享节点Ns可具有通过组合其中弯曲部分被圆化的两个“L”形所获得的“⊥”形、以及通过组合其中弯曲部分被圆化的两个“┐”形所获得的“⊥”形。

[0110] 此外,如图5(B)中所示,共享节点Ns可具有通过组合“1”形、“—”形、“┐”形、“L”形、“└”形及其部分被圆化的形状中的四个所获得的形状。例如,共享节点Ns可具有通过组合两个“┐”形和两个“L”形所获得的“+”形、或者通过四个“└”形所获得的“⊥”形。

[0111] 此外,在图5(C)中,共享节点Ns可具有通过组合“1”形、“—”形、“┐”形、“L”形、“└”形及其部分被圆化的形状中的三个所获得的形状。例如,共享节点Ns可具有通过组合两个“└”形和一个“1”形所获得的“王”形。

[0112] 已参照图5通过示例的方式描述了共享节点Ns可具有通过组合“1”形、“—”形、“┐”形、“L”形、“└”形及其部分被圆化的形状中的两个到四个所获得的形状。然而,并

不限于此,共享节点Ns可具有通过组合两个或更多个形状所获得的任意形状。

[0113] 下文,将通过示例的方式参照图6A到6G详细描述在共享节点Ns具有“+”形、“”形、“”形和“”形的情形中第一到第四像素P1到P4的第一晶体管T11,T12,T13和T14。

[0114] 参照图4A和6A,与第(4n-3)条数据线DL(4n-3)连接的像素P1、与第(4n-2)条数据线DL(4n-2)连接的像素P2、与第(4n-1)条数据线DL(4n-1)连接的像素P3以及第(4n)条数据线DL(4n)连接的像素P4的四个第一晶体管T11,T12,T13和T14共享具有“+”形且与参考电压线形成为一体的共享节点Ns,且各自节点N11,N12,N13和N14的每一个单独形成。

[0115] 此时,与第(4n-2)条数据线DL(4n-2)连接的像素P2和与第(4n-1)条数据线DL(4n-1)连接的像素P3的每一个中包含的第一晶体管T12和T13的各自节点N12和N13与驱动晶体管DT的第一节点N1直接连接。此外,与第(4n-3)条数据线DL(4n-3)连接的像素P1和与第(4n)条数据线DL(4n)连接的像素P4的每一个中包含的第一晶体管T11和T14的各自节点N11和N14通过连接图案CP与驱动晶体管DT的第一节点N1连接。

[0116] 可在共享节点Ns与四个各自节点N11,N12,N13和N14之间设置(例如一个)半导体层或有源层ACT。四个第一晶体管T11,T12,T13和T14由提供给栅极节点的第一扫描信号控制,所述栅极节点与位于半导体层或有源层ACT下方的第一栅极线GL1(m)为一体或与第一栅极线GL1(m)连接。

[0117] 尽管如图6A中所示,半导体层或有源层ACT可作为一个公共层存在于共享节点Ns与四个各自节点N11,N12,N13和N14之间,但半导体层或有源层ACT可作为四个分离的层存在于共享节点Ns与四个各自节点N11,N12,N13和N14之间。此外,尽管通过示例的方式描述了四个第一晶体管T11,T12,T13和T14为栅极节点位于源极节点/漏极节点下方的底栅结构,但第一晶体管T11,T12,T13和T14可以是栅极节点位于源极节点/漏极节点上方的顶栅结构。

[0118] 参照图6B,四个像素P1到P4的四个第一晶体管T11,T12,T13和T14共享与参考电压线形成为一体的“”形的共享节点Ns,且各自节点N11,N12,N13和N14单独形成。

[0119] 尽管在上述实施方式中描述了四个像素P1到P4关于参考电压线对称,四个像素P1到P4的四个第一晶体管T11,T12,T13和T14共享与参考电压线形成为一体的共享节点Ns,且各自节点N11,N12,N13和N14的每一个单独形成,但可在相对于参考电压线的相对两侧上(对称或非对称)设置两个像素,两个像素P1和P2的两个第一晶体管T11和T12可共享具有“”形(图6C中所示)或“”形(图6D中所示)的与参考电压线形成为一体的共享节点Ns,且各自节点N11和N12的每一个可单独形成。就是说,在一个或多个实施方式中,两个第一晶体管(例如图6C和图6D中所示的T11和T12)的第一源极节点/漏极节点(例如源极节点或漏极节点)可配置为与参考电压线RVL形成为一体的共享节点Ns,而该两个第一晶体管(例如T11和T12)的第二源极节点/漏极节点(例如漏极节点或源极节点)可配置为单独节点(例如图6C和图6D中所示的N11和N12)。

[0120] 此外,尽管在上述实施方式中描述了四个像素P1到P4的四个第一晶体管T11,T12,T13和T14由在基于3T1C的2-扫描结构中通过提供第一扫描信号的一条第一栅极线GL1(m)或在基于3T1C的1-扫描结构中通过提供第一扫描信号和第二扫描信号的一条公共栅极线

GL (m) 提供的第一扫描信号控制,但四个第一晶体管T11,T12,T13和T14可如图6E和6F中所示由通过两条第一栅极线GL1 (m) 和GL1' (m) 提供的两个第一扫描信号控制,或者四个第一晶体管T11,T12,T13和T14可分别由通过四条第一栅极线提供的四个第一扫描信号控制(未示出)。例如,第一晶体管T11和T14可由通过第一条第一栅极线GL1 (m) 提供的第一个第一扫描信号控制,而第一晶体管T12和T13可由通过第二条第一栅极线GL1' (m) 提供的第二个第一扫描信号控制,如图6E和6F中所示。

[0121] 此外,在上述实施方式中已描述了四个像素P1到P4的四个第一晶体管T11,T12,T13和T14的共享节点与四个各自节点之间的距离(例如宽度/长度)全都彼此相等,但四个第一晶体管T11,T12,T13和T14中至少一个第一晶体管的共享节点与各自节点之间的距离(例如宽度/长度)可与其他第一晶体管不同。例如,如图6G中所示,在四个第一晶体管T11,T12,T13和T14之中,共享节点Ns与两个各自节点N12和N13之间的距离(宽度/长度)L12和L13可与共享节点Ns与其他两个各自节点N11和N14之间的距离(宽度/长度)L11和L14不同。换句话说,共享节点Ns与其他两个各自节点N11和N14之间的距离L11和L14可短于共享节点Ns与两个各自节点N12和N13之间的距离(宽度/长度)L12和L13。因此,两个晶体管T11和T14的电流增益可大于两个晶体管T12和T13的电流增益。

[0122] 此外,尽管描述了上面参照图5和7描述的四个第一晶体管T11,T12,T13和T14与参照图1描述的显示装置10的显示面板11的四个像素P1到P4相关,但参照图5和6描述的晶体管结构可包含在任意类型的显示装置中。此时,用于显示装置的晶体管结构包括两个或更多个晶体管,该两个或更多个晶体管共享给像素提供电压的一个方向上的电压线以及与该电压线形成一体的漏极和源极中的一个,并且该两个或更多个晶体管分别包括单独形成且与不同节点直接连接或通过连接图案与不同节点连接的漏极和源极中的另一个。该晶体管结构称为旋转晶体管(rotary transistor)。

[0123] 图7是简要图解根据本发明实施方式的有机发光显示装置10中包含的外补偿构造的示意图。

[0124] 参照图7,为了补偿可能导致像素间的亮度不平衡的每个像素P中的驱动晶体管DT的特性(例如阈值电压和/或迁移率)偏差(换句话说,驱动晶体管DT特性的偏差),作为补偿构造,根据本发明实施方式的有机发光显示装置10可包括:传感器91,传感器91配置成感测用于确定驱动晶体管DT的特性信息(换句话说是代表特性的信息)的电压(例如阈值电压和/或迁移率);存储器92,存储器92配置成存储所感测的电压;补偿器93,补偿器93配置成基于所感测的电压确定驱动晶体管DT的特性信息并补偿该特性信息。

[0125] 传感器91可感测用于确定每个像素P中的驱动晶体管DT的特性信息的电压,特别是每个像素P的驱动晶体管DT的第一节点N1的电压。

[0126] 如图7中所示,传感器91例如可包括:数字模拟转换器(DAC)911,数字模拟转换器911配置成将从参考电压电源提供的参考电压Vref转换为模拟值;模拟数字转换器(ADC)912,模拟数字转换器912配置成将在可与传感器91连接的每个像素的驱动晶体管DT的第一节点N1处感测的电压转换为数字值;和第一开关913,第一开关913配置成进行切换,从而使被提供有由数字模拟转换器911转换为模拟值的参考电压Vref的参考电压供给节点9131以及及与模拟数字转换器912连接的感测节点9132之一与参考电压线RVL连接。

[0127] 为了感测用于确定驱动晶体管DT的特性信息的电压,必须给驱动晶体管DT的第一

节点N1和第二节点N2的每一个施加预定电压,以使驱动晶体管DT的第一节点N1处的电压发生变化,并将测量变化的电压作为感测电压。

[0128] 与此相关,当参考电压供给节点9131和参考电压线RVL通过开关913彼此连接时,由数字模拟转换器911转换为模拟值的参考电压Vref施加至驱动晶体管DT的第一节点N1。然后,也应当给驱动晶体管DT的第二节点N2施加预定电压。本发明的一个实施方式从与相应像素连接的数据线DL给驱动晶体管DT的第二节点N2施加数据电压Vdata。之后,为了感测驱动晶体管DT的第一节点N1处的变化的电压,本发明的一个实施方式可在每条数据线中包括(例如一个)第二开关914,其中第二开关914进行切换,从而数据驱动器12的数据电压输出端9141导通,以与相应数据线DL连接,或者数据驱动器12的数据电压输出端9141关断,从而使相应数据线DL浮置,如图7中所示。第二开关914可被认为是在功能上包含在对应于相应像素P的传感器91中的组件。

[0129] 上述传感器91可包含在数据驱动器12内部或外部。

[0130] 可设置多个传感器91,在该情形中,可每一条数据线或每几条数据线设置每个传感器91。此外,可每一条参考电压线RVL设置每个传感器91。

[0131] 传感器91将所感测的电压以数字形式存储在存储器92中或者将所感测的电压传输给补偿器93,从而可补偿驱动晶体管DT的特性信息。

[0132] 在从传感器91接收所感测的电压之后,补偿器93能够基于以数字形式从传感器91传输的电压进行数据转换处理,从而补偿驱动晶体管DT的包括阈值电压和迁移率中的一个或二者在内的特性信息。

[0133] 上述补偿器93可位于有机发光显示装置10内的任意位置,只要其能够以数字形式从传感器91接收所感测的电压即可。

[0134] 例如,补偿器93可实现为包含在时序控制器14内,数据驱动器12内或者时序控制器14和数据驱动器12外部。

[0135] 图8是在概念性地举例说明具体在补偿器93实现为包含在时序控制器14内的(A)情形、补偿器93实现为包含在时序控制器14和数据驱动器12外部的(B)情形、以及补偿器93实现为包含在数据驱动器12中的(C)情形中,根据本发明实施方式的有机发光显示装置10中包含的外补偿构造的实现方法的示意图。

[0136] 在图8中,假定传感器91实现为包含在数据驱动器12中。

[0137] 参照图8(A),在补偿器93实现为包含在时序控制器14内的情形中,通过传感器91在相应像素P中感测的电压SI传输到时序控制器14内的补偿器93,且包含在时序控制器14内的补偿器93可基于从传感器91传输的电压SI确定驱动晶体管DT的特性信息,基于特性信息将从外部提供的数据(Data)转换为传输的补偿数据(Data')并将补偿数据(Data')提供给数据驱动器12内的数字模拟转换器(DAC)。结果,数据驱动器12内的DAC将从补偿器93提供的数字形式的补偿数据(Data')转换为模拟数据并将转换的补偿数据供给相应像素P。

[0138] 参照图8(B),在补偿器93实现为包含在时序控制器14和数据驱动器12外部的情形中,通过传感器91从相应像素P感测的电压SI传输到位于数据驱动器12和时序控制器14外部的补偿器93,补偿器93可基于从传感器91传输的电压SI确定驱动晶体管DT的特性信息,基于特性信息将从时序控制器14提供的数据(Data)转换为补偿数据(Data')并将补偿数据(Data')提供给数据驱动器12。数据驱动器12通过位于其中的DAC将从补偿器93提供的数字

形式的补偿数据 (Data') 转换为模拟数据并将转换的补偿数据供给相应像素P。

[0139] 参照图8 (C), 在补偿器93实现为包含在数据驱动器12内的情形中, 数据驱动器12内的传感器91将从相应像素P感测的电压SI传输给数据驱动器12内的补偿器93, 补偿器93可基于从传感器91传输的电压SI确定驱动晶体管DT的特性信息, 基于特性信息将从时序控制器14提供的数据 (Data) 转换为补偿数据 (Data') 并将补偿数据 (Data') 提供给DAC。结果, DAC将从补偿器93提供的数字形式的补偿数据 (Data') 转换为模拟形式并将转换成模拟形式的补偿数据 (数据电压) 供给相应像素P。

[0140] 在图8 (B) 和图8 (C) 中, 在接收数据 (Data) 的方法中, 可直接从时序控制器14给补偿器93提供数据。然而, 当时序控制器14将所述数据存储于存储器中时, 可以以读取存储于存储器中的数据的方式给补偿器93提供数据。

[0141] 图8 (A) 到图8 (C) 中所示的补偿器93的实现示例是通过将数字形式的数据 (Data) 转换为数字形式的补偿数据 (Data') 的数字补偿方法 (数据转换方法)。在该情形中, 可通过给数字形式的数据 (Data) 加上驱动晶体管DT的特性信息的数字值或从数字形式的数据 (Data) 减去驱动晶体管DT的特性信息的数字值的计算处理来产生数字形式的补偿数据 (Data')。

[0142] 图9A是针对图8的实现方法, 连同—个像素的等效电路一起图解根据本发明—个实施方式的有机发光显示装置的外补偿构造的示图。图9B是针对图8的实现方法, 连同—个像素的等效电路一起图解根据本发明另—个实施方式的有机发光显示装置的外补偿构造的示图。

[0143] 同时, 当参考电压线的数量和数据线的数量彼此相等时, 就是说, 当在布置于水平方向 (另—方向) 上的每个像素P中存在—条参考电压线时, 可存在与布置于水平方向 (另—方向) 上的像素P分别对应的传感器91。那么, 可同时对布置于水平方向 (另—方向) 上的所有像素P进行感测操作。就是说, 在图2A中, 当分别对应于四个像素P1到P4而存在参考电压线RVL时, 可同时感测四个各个像素P1到P4中的驱动晶体管DT的第一节点N1处的变化的电压。

[0144] 然而, 当参考电压线的数量小于数据线的数量时, 例如, 当参考电压线的数量为数据线数量的1/4时, 即, 布置于水平方向 (另—方向) 上的每四个像素P存在—条参考电压线, 不可能对布置于水平方向 (另—方向) 上的所有像素P同时进行感测操作。可每四个像素对一个像素进行感测操作。就是说, 当如同图3A中—样, 对于四个像素P1到P4而存在—条参考电压线RVL时, 不能同时感测四个各像素P1到P4中的驱动晶体管DT的第一节点N1处的变化的电压, 在特定时间点处, 只能够感测四个像素P1到P4之中的—个像素的驱动晶体管DT的第一节点N1处的变化的电压。

[0145] 因此, 在该特定时间点处, 可能需要选择像素的功能, 以感测四个像素P1到P4之中的驱动晶体管DT的第一节点N1处的变化的电压。

[0146] 图10是连同多个像素P1到P4—起图解根据图8的实现方法的外补偿构造的示图。

[0147] 图10图解了其中选择四个像素P1到P4之中与第 $(4n-1)$ 条数据线DL $(4n-1)$ 连接的像素P3, 感测该选择的像素的驱动晶体管DT的第一节点N1处的变化的电压, 从而确定并补偿感测的像素的驱动晶体管DT的特性信息 (阈值电压和/或迁移率) 的方法。

[0148] 参照图10, 为了选择四个像素P1到P4之中与第 $(4n-1)$ 条数据线DL $(4n-1)$ 连接的像

素P3,时序控制器14可给每个传感器91或数据驱动器12发送控制信号(第二控制信号),该控制信号(第二控制信号)仅使对四个像素P1到P4与能够提供数据电压的四条数据线DL(4n-3)、DL(4n-2)、DL(4n-1)和DL(4n)之间的连接进行切换的四个第二开关914a,914b,914c和914d之中,对像素P3与第(4n-1)条数据线DL(4n-1)之间的连接进行切换的第二开关914c导通并使其余第二开关914a,914b和914d关断。

[0149] 同时,除图8(A)到图8(C)中所示的补偿器93的实现示例,即数字补偿方法(数据转换方法)之外,根据图11中所示的另一个实现示例,数据驱动器12接收从时序控制器14提供的数字形式的数据(Data),数据驱动器12的DAC使用伽马参考电压将数字形式的数据(Data)转换为模拟形式,且补偿器93将从传感器91传输的晶体管DT的特性信息SI转换为模拟值,从而基于被转换为模拟值的特性信息,能够转换所述转换的模拟数据(Analog Data),以产生数据电压作为补偿数据。该方法是完全模拟补偿方法(数据转换方法)。

[0150] 除该完全模拟补偿方法之外,根据图12A和12B中所示的另一实现示例,数据驱动器12可接收从时序控制器14提供的数字形式的数据(Data),且数据驱动器12的DAC(包含补偿器93)在使用伽马补偿电压将数字形式的数据(Data)转换为模拟形式时,可使用从传感器91传输的晶体管DT的特性信息产生补偿数据(Data'),并将补偿数据转换为模拟形式,以产生数据电压。严格的说,该方法将数据转换为数字形式。然而,因为该转换是在数字-模拟转换步骤(DAC步骤)中进行的,所以该方法称为模拟补偿方法(数据转换方法)。

[0151] 在前面的内容中,已描述了根据本发明实施方式的有机发光显示装置10的整个系统的部件之中的显示面板11、传感器91、补偿器93等,下文,将参照图13A,13B和14简要描述数据驱动器12和栅极驱动器13。

[0152] 图13A和13B是图解根据本发明实施方式的有机发光显示装置10中包含的数据驱动器12的构造的示意图。

[0153] 图13A是图解在数据驱动器12接收补偿数据以驱动数据线的情形中,数据驱动器的示意图,图13B是图解包含补偿器93的数据驱动器的示意图。

[0154] 参照图13A,根据本发明一个实施方式的有机发光显示装置10中包含的数据驱动器12例如包括移位寄存器131、第一数据寄存器132、第二数据寄存器133、数字模拟转换器134、输出缓冲器135和数据接收器136。

[0155] 数据接收器136从包含在时序控制器14或数据驱动器12内部的补偿器93或包含在时序控制器14和数据驱动器12外部的补偿器93接收补偿数据(Data'),将补偿数据转换为用于RGB每一个的预定比特数字数据(换句话说,具有预定比特数的数字数据)并输出转换的数据,即预定比特数字数据。

[0156] 移位寄存器131利用水平时钟信号Hclock和水平同步信号Hsync控制操作时序,以进行逐行驱动。就是说,移位寄存器131从时序控制器14接收水平同步信号Hsync和水平时钟信号Hclock的输入,并使对应于选择该水平同步信号Hsync作为起始信号的一条栅极线GL的所有数据(Data')与水平时钟信号Hclock同步并被顺序采样和存储于第一数据寄存器132中。

[0157] 第一数据寄存器132顺序存储由第(m-1)条栅极线GL(m-1)的像素执行的数据(Data')。

[0158] 第二数据寄存器133根据下一个水平同步信号Hsync存储被存储于第一数据寄存

器132中的数据(Data')。此时,第一数据寄存器132中顺序存储由第(m)条栅极线GL(m)的像素执行的数据(Data')。

[0159] 上述第一数据寄存器132和第二数据寄存器133每一个可由其中输入和输出通过两个反相器彼此连接的锁存器实现,因而第一数据寄存器132和第二数据寄存器133也分别称为第一锁存器和第二锁存器。

[0160] DAC 134参照从外部提供的伽马参考电压将存储于第二数据寄存器133中的数字形式的数据(Data')转换为模拟型数据电压。

[0161] 输出缓冲器135放大像素驱动力,即使数据电压具有足够驱动数据线的电流驱动能力,并通过数据线提供该数据电压。

[0162] 图13B是图解包含补偿器93的数据驱动器12的示意图。

[0163] 参照图13B,数据驱动器12从时序控制器14接收未补偿的数据,且包含在其中的补偿器93补偿该数据,以能够驱动数据线。

[0164] 因为与图13A中所示的数据驱动器12不同,图13B中所示的数据驱动器12接收未补偿的数据,所以数据接收器136和DAC 134的功能彼此不同。

[0165] 参照图13B,数据接收器136从时序控制器14接收补偿之前的数据(Data)的输入,将该数据(Data)转换为用于每个RGB/RWGB的比特数字数据,并输出转换的数据。

[0166] DAC 134在参照从外部提供的伽马参考电压将存储于第二数据寄存器133中的数字形式的数据(Data)转换为模拟型数据电压时,通过进一步获取从传感器输入的感测电压SI,可将存储于第二数据寄存器133中的数字形式的数据(Data)转换为模拟型数据电压。因此,图13B的数据驱动器123中包含的DAC 134包括作为内部部件的补偿器93。

[0167] 图14是图解根据本发明实施方式的有机发光显示装置10中包含的栅极驱动器13的构造的示意图。

[0168] 参照图14,根据本发明一个实施方式的有机发光显示装置10中包含的栅极驱动器13例如包括移位寄存器141、电平移位器142和输出缓冲器143。

[0169] 移位寄存器141通过从时序控制器14接收表示一帧开始的垂直同步信号Vsync开始产生扫描脉冲,并根据垂直时钟信号Vclock使扫描脉冲的输出顺序成为ON状态。此外,可包括逻辑算术运算电路,以通过使用输出使能信号OE缩短栅极线的充电时间来防止信号延迟的影响。

[0170] 电平移位器142将扫描脉冲转换为可将(每个像素中包含的)第一和第二晶体管T1和T2导通/截止的电压。就是说,根据导通电压信号Von和截止电压信号Voff,电平移位器142将一低电压转换为比将第一和第二晶体管T1和T2导通或截止所需的一预定电压高的导通电压Von和低于所述预定电压的截止电压Voff。

[0171] 输出缓冲器143可配置成通过提高电流驱动能力来输出扫描信号以适于驱动具有RC负载的栅极线GL的电路。

[0172] 同时,栅极驱动器13通过一条栅极线GL给第一和第二晶体管T1和T2的栅极节点提供扫描信号。

[0173] 此外,栅极驱动器13可根据来自时序控制器14的控制信号提供一扫描信号,该扫描信号在一个或多个水平时间HT保持为使第一和第二晶体管T1和T2导通的扫描信号电平(第二电平VGH或第一电平VGL)。在此,一个水平时间可以是以第二电平VGH施加数据电压的

时间。在这一点上,提供使第一和第二晶体管T1和T2在一个或多个水平时间导通的扫描信号是指,提供使第一和第二晶体管T1和T2导通的扫描信号的时间长度可大于等于以第二电平VGH提供数据电压的时间长度,就是说,使第一和第二晶体管T1和T2导通的扫描信号被提供得比具有第二电平VGH的数据电压时间长。

[0174] 此外,栅极驱动器13可根据时序控制器14的控制信号提供一扫描信号,其中扫描信号变为使第一和第二晶体管T1和T2导通的扫描信号电平(第二电平VGH或第一电平VGL)的时间点比其中施加数据电压的时间点快。

[0175] 如上所述,提供在一个或多个水平时间HT保持为使第一和第二晶体管T1和T2导通的扫描信号电平(第二电平VGH或第一电平VGL)的扫描信号,或者提供其中扫描信号变为使第一和第二晶体管T1和T2导通的扫描信号电平(第二电平VGH或第一电平VGL)的时间点比其中施加数据电压的时间点快的扫描信号的原因是为了数据充电。

[0176] 图15A和15B是对比性地图解根据本发明一个实施方式的其中各个像素的第一晶体管的共享节点与参考电压线配置为一体的显示装置以及其中每个像素的第一晶体管配置在每个像素中的显示装置的数值孔径的示意图。

[0177] 在图15A所示的根据本发明一个实施方式的显示装置中,每个像素的第一晶体管的共享节点形成为与参考电压线RVL一体。然而,在图15B所示的常规显示装置中,每个像素的第一晶体管可形成在每个像素中。

[0178] 在图15B所示的常规显示装置中,一条参考电压线RVL以3T1C结构的四个像素为单位被共享。此时,在四个像素的电路部中需要用于共享参考电压线RVL的连接配线,进而导致数值孔径的减小。此外,因为应当考虑到用作各个感测晶体管的第一晶体管的工艺裕度和修复裕度来进行设计,所以实际的数值孔径大大减小。

[0179] 相反,在图15A所示的根据本发明一个实施方式的显示装置中,为了解决常规显示装置(图15B)的问题,用作感测晶体管的第一晶体管位于参考电压线RVL上,且用作各个感测晶体管的第一晶体管的共享节点与参考电压线RVL形成为一体。因而,可将数值孔径的增加最大化。由于参考电压线RVL的共享导致的缺陷被等地分成各个像素的电阻部件。与常规显示装置的缺陷水平相比,缺陷水平能够得到缓解。

[0180] 因此,可理解到与图15B所示的常规显示装置相比,图15A所示的根据本发明一个实施方式的显示装置具有增加的显示区域(发光区域),以进一步增加数值孔径。由此,当分辨率或尺寸增加时,能够预期到数值孔径的进一步增加。

[0181] 如上所述,根据本发明,可提供具有简单且紧凑面板结构的有机发光显示装置10。

[0182] 此外,根据本发明,可提供可增加数值孔径、延长发光二极管的寿命并减小缺陷的发生概率的有机发光显示装置10。

[0183] 当这些特征应用于高分辨率和大尺寸面板11时,可产生更大的效果。

[0184] 尽管参照附图通过例子描述了本发明的技术精神,但本领域技术人员将理解到,在不脱离本发明的范围的情况下,本发明可以以各种形式进行变化和修改。因此,本发明中所公开的实施方式仅是描述本发明的技术精神而不是限制本发明的技术精神。此外,本发明的技术精神的范围不受这些实施方式限制。应当根据所附权利要求以下述方式解释本发明实施方式的范围,即包含在与权利要求等同的范围内的所有技术思想均属于本发明。

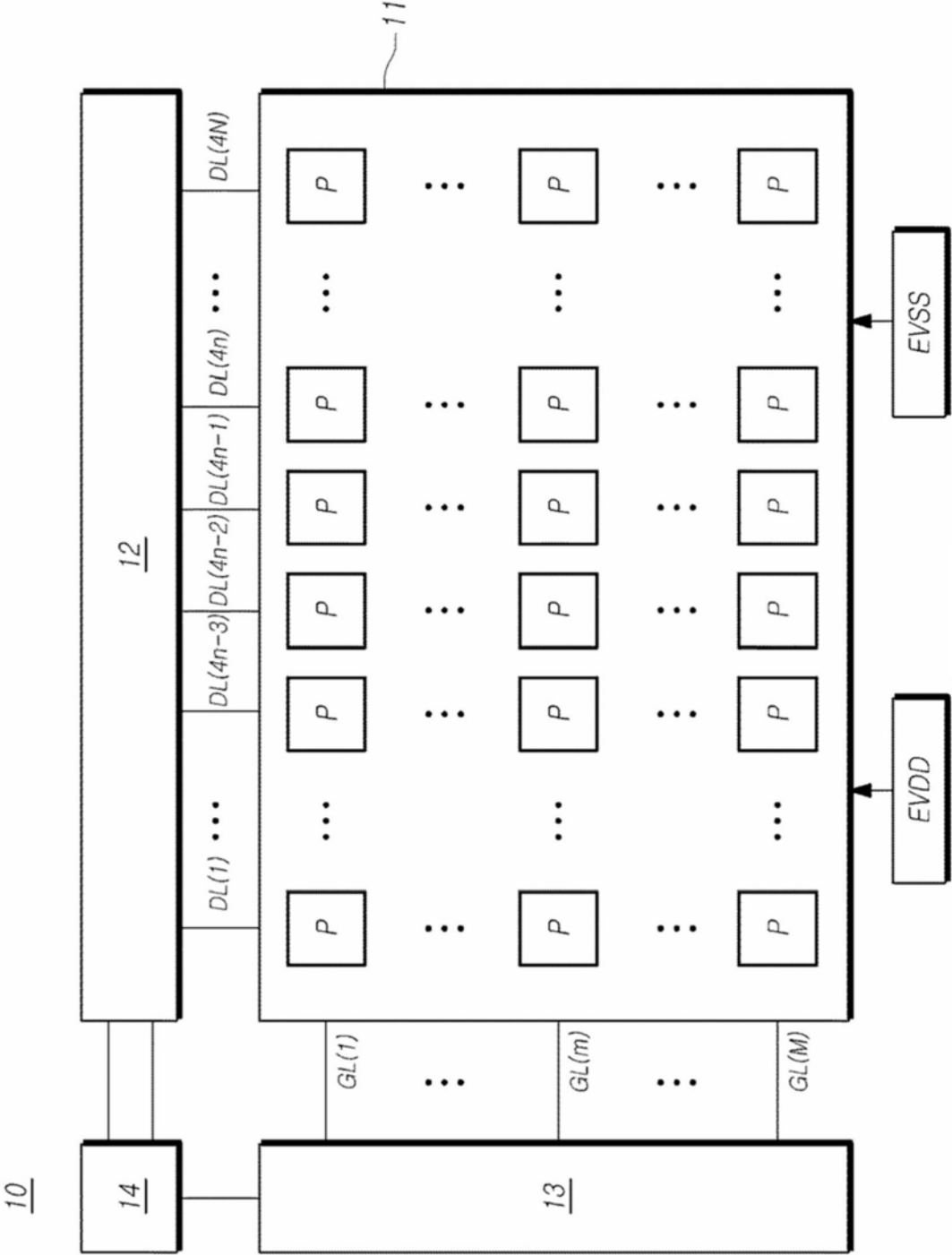


图1

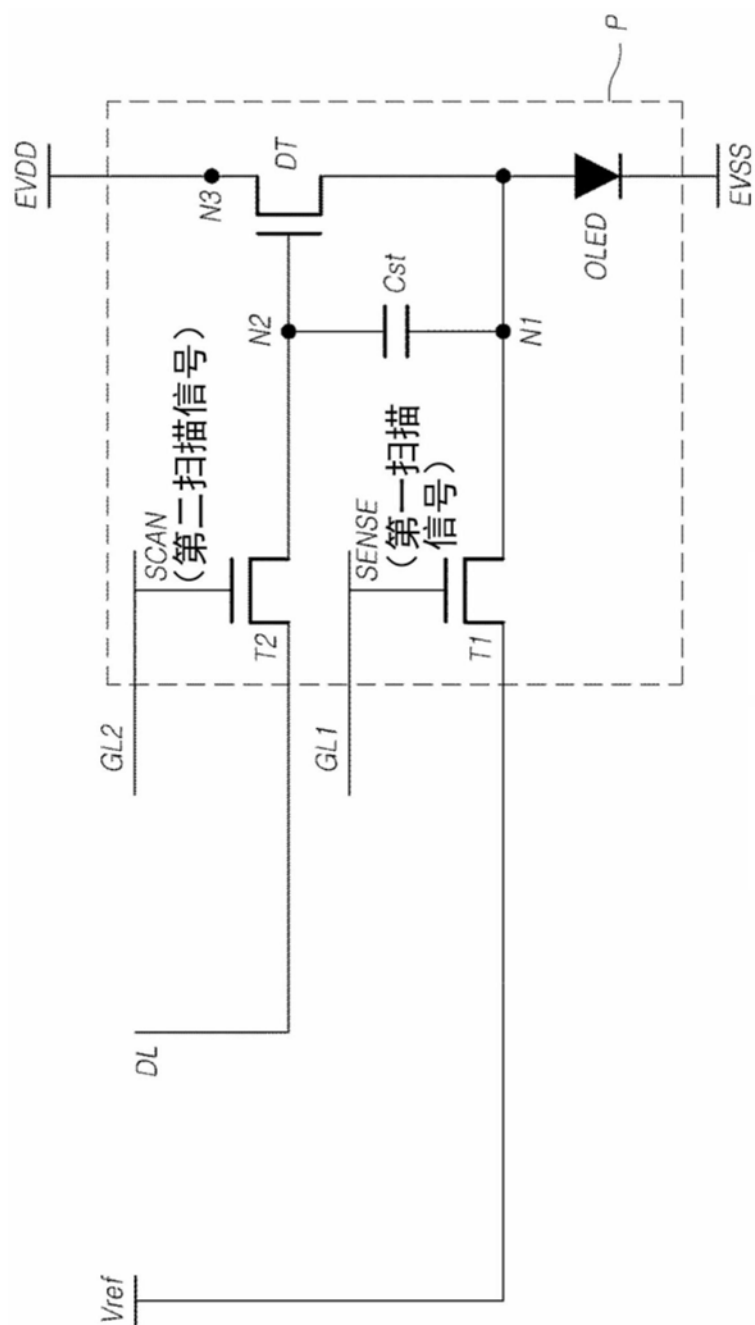


图2A

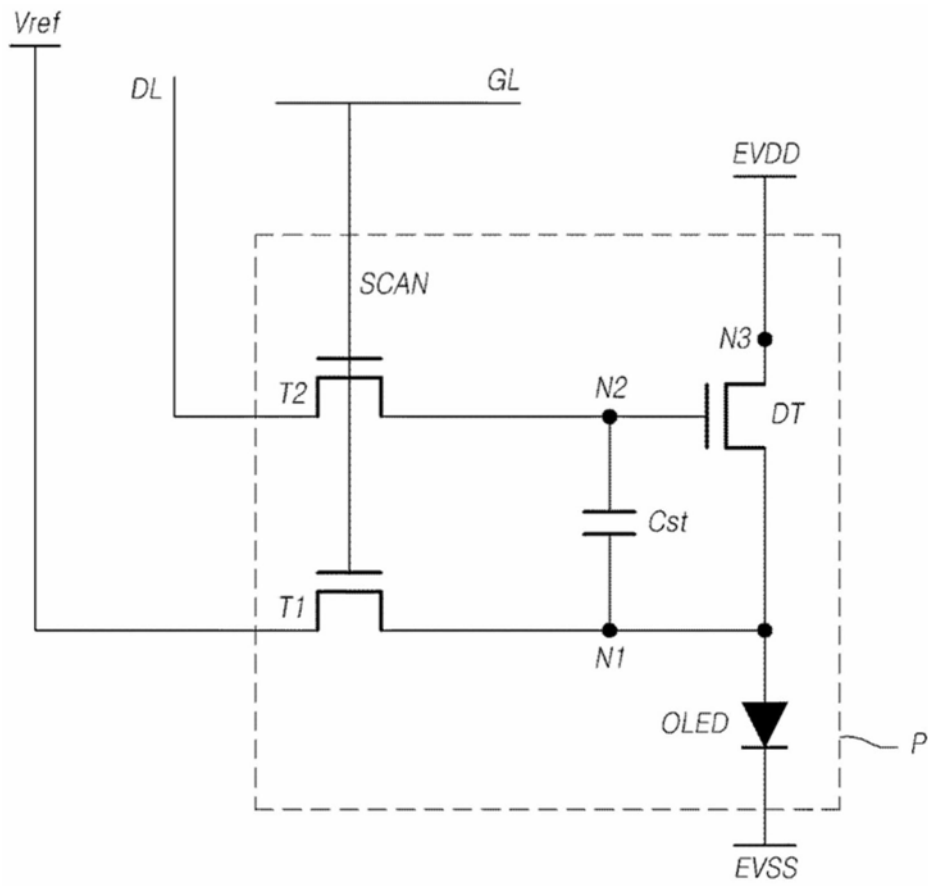


图2B

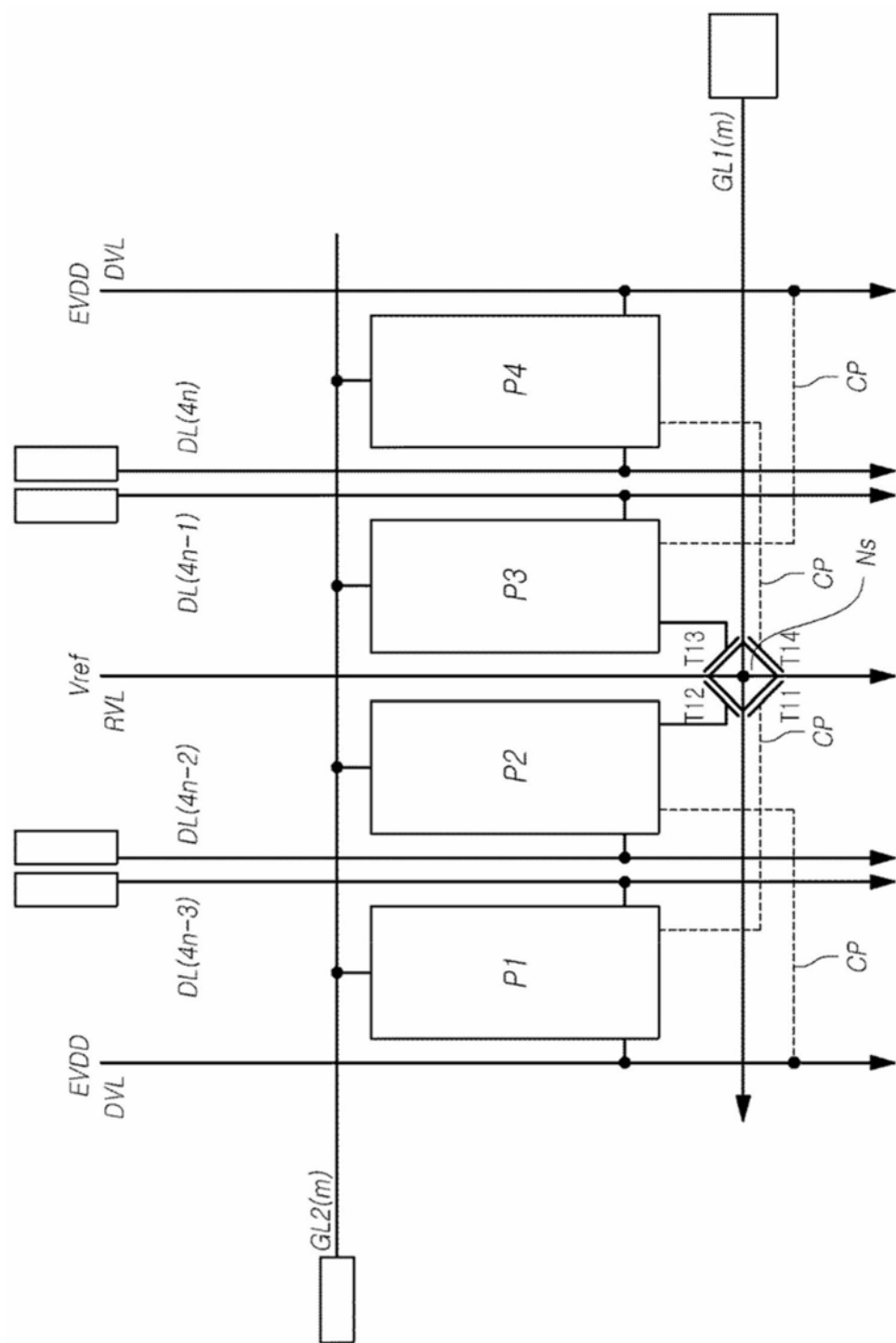


图3A

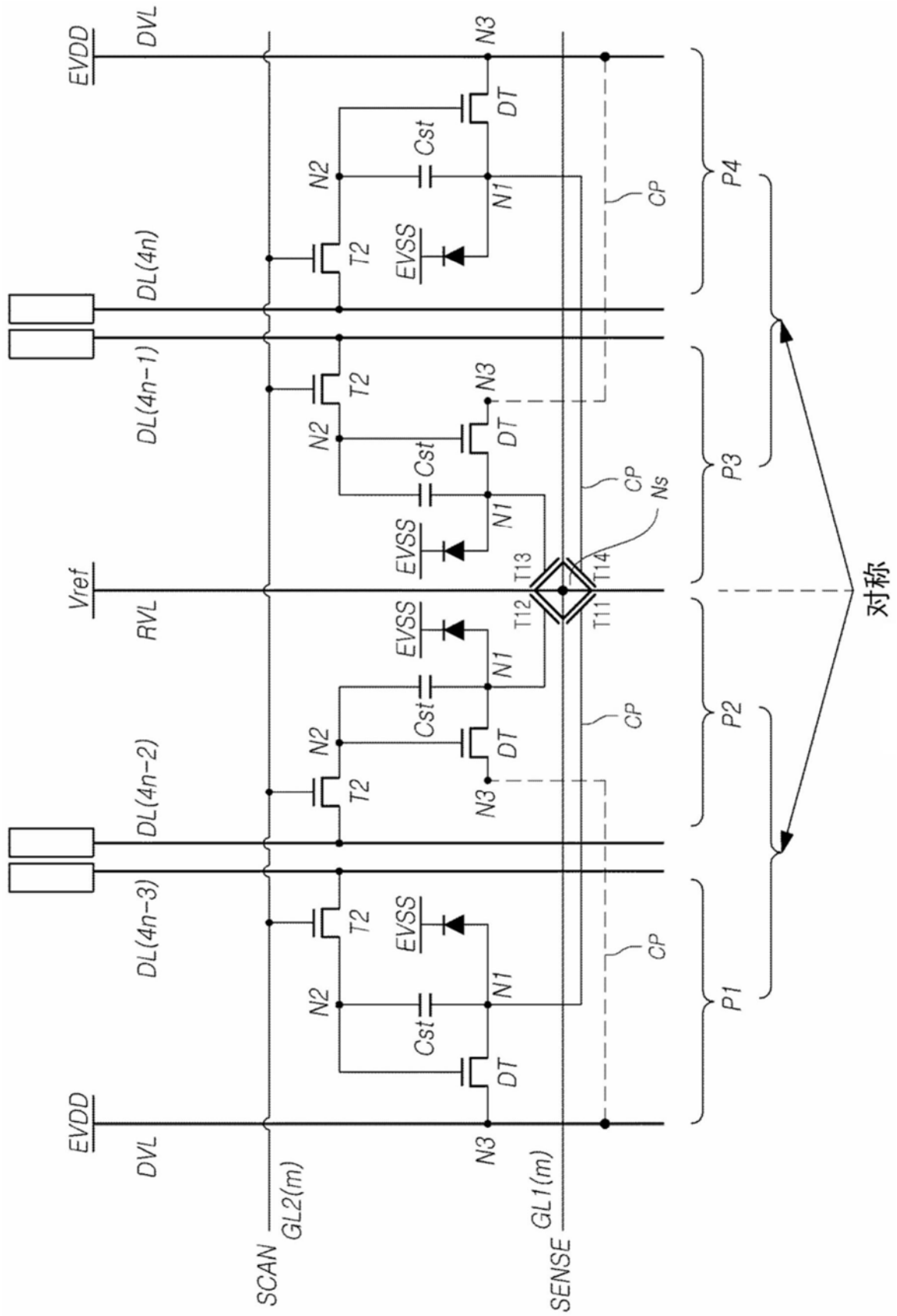


图4A

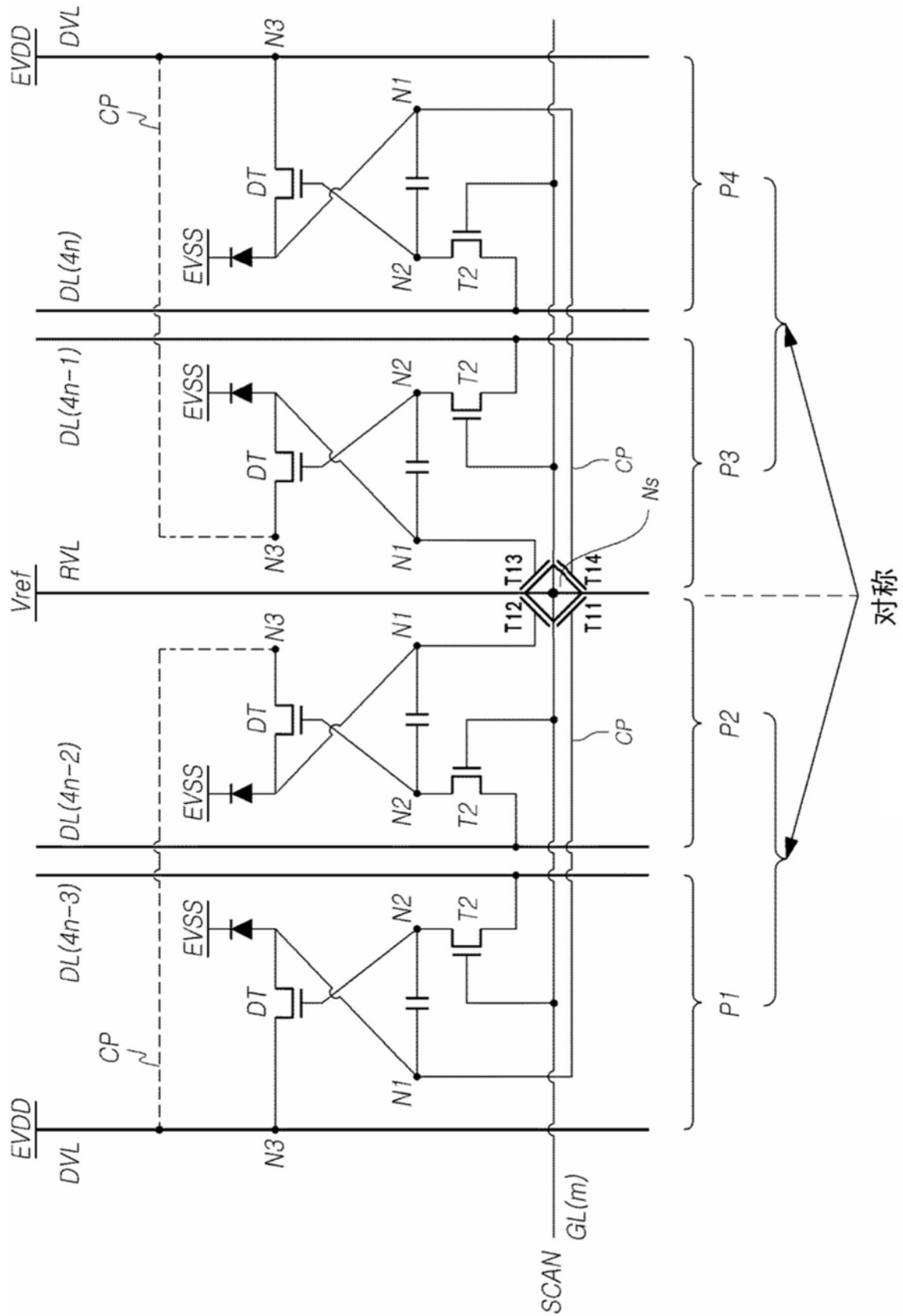


图4B

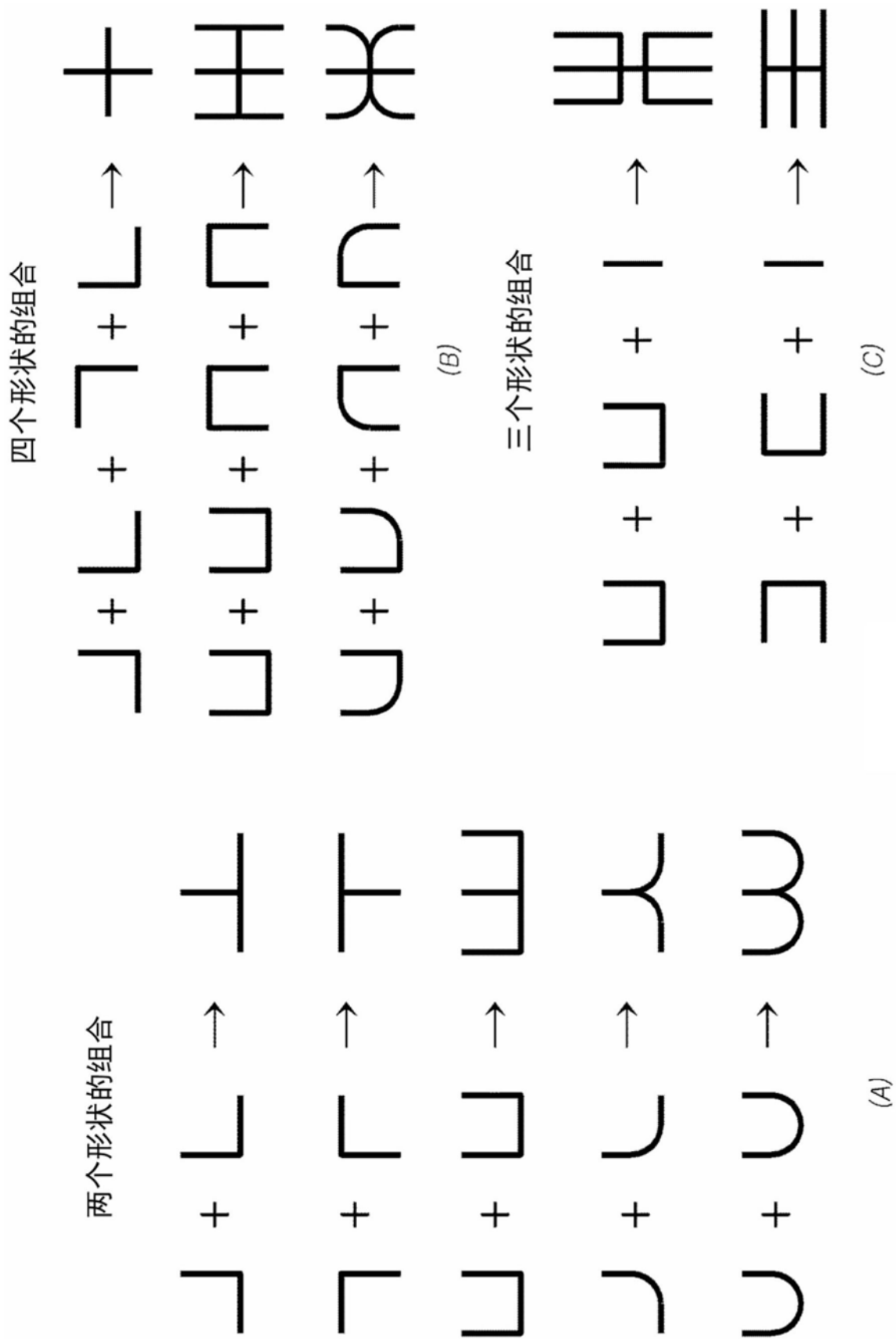


图5

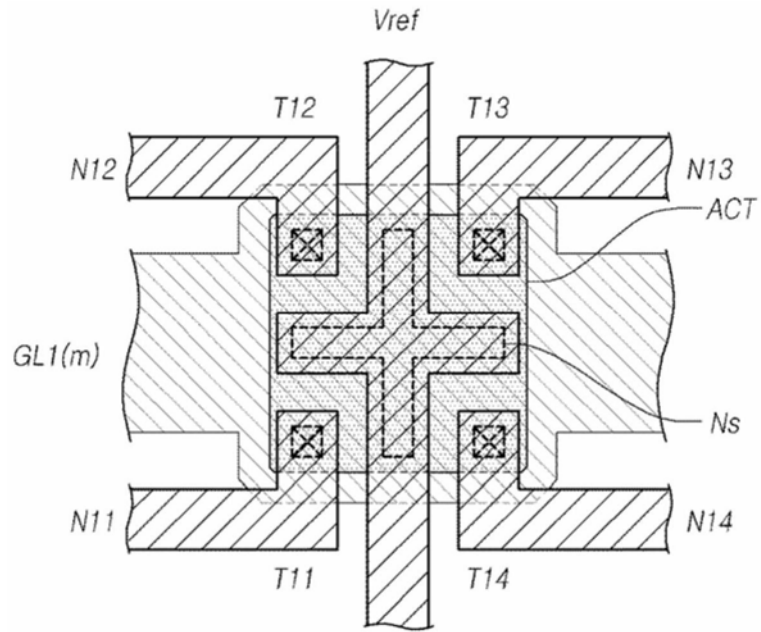


图6A

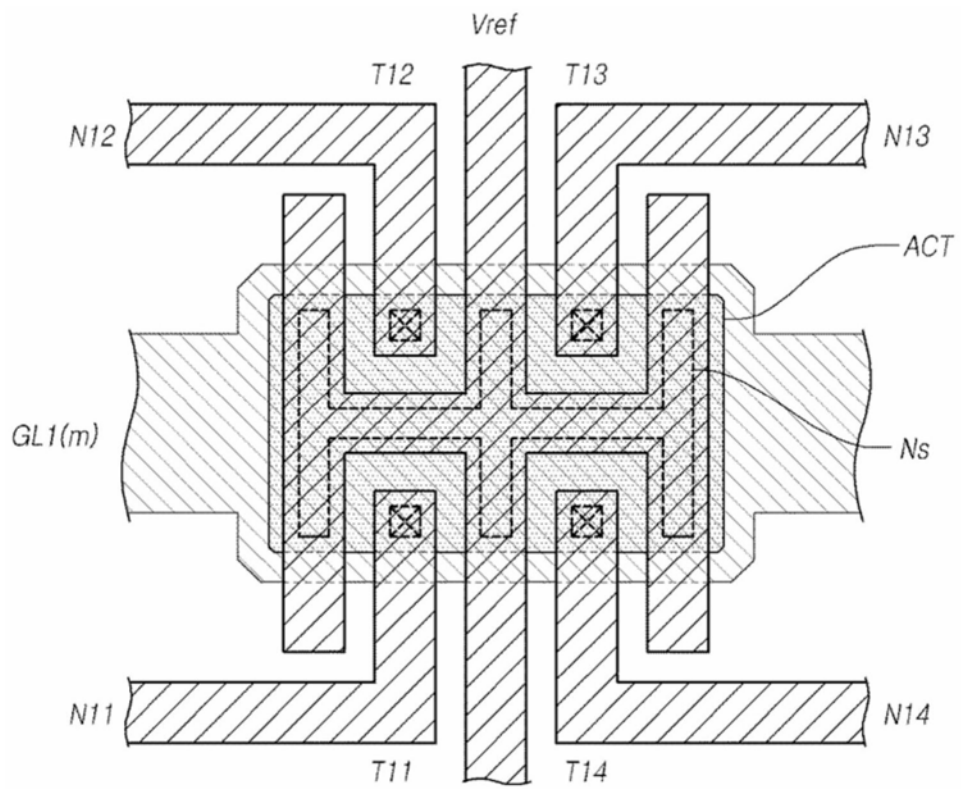


图6B

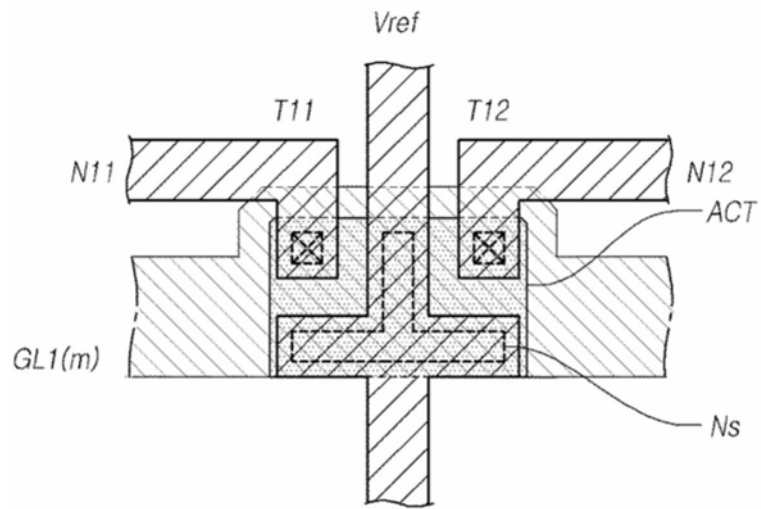


图6C

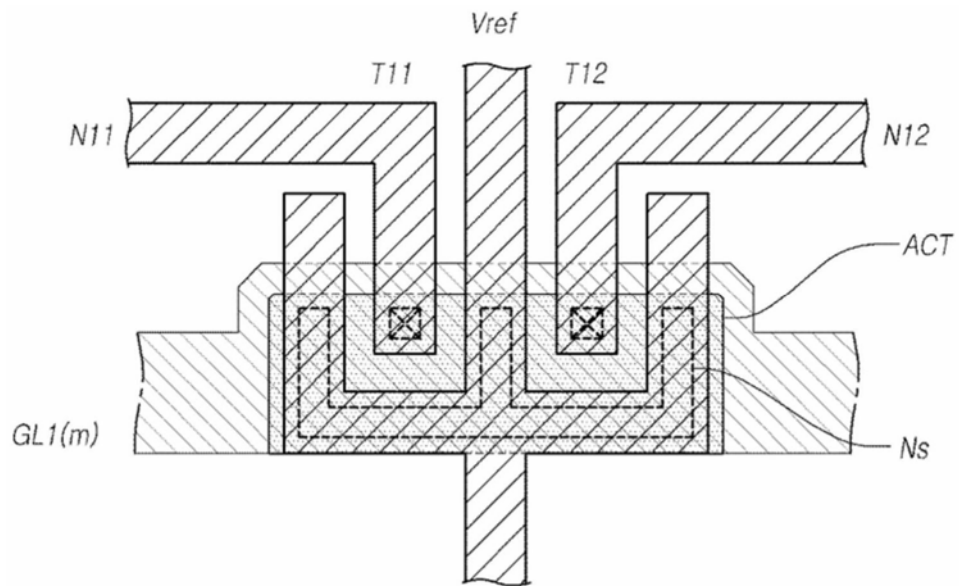


图6D

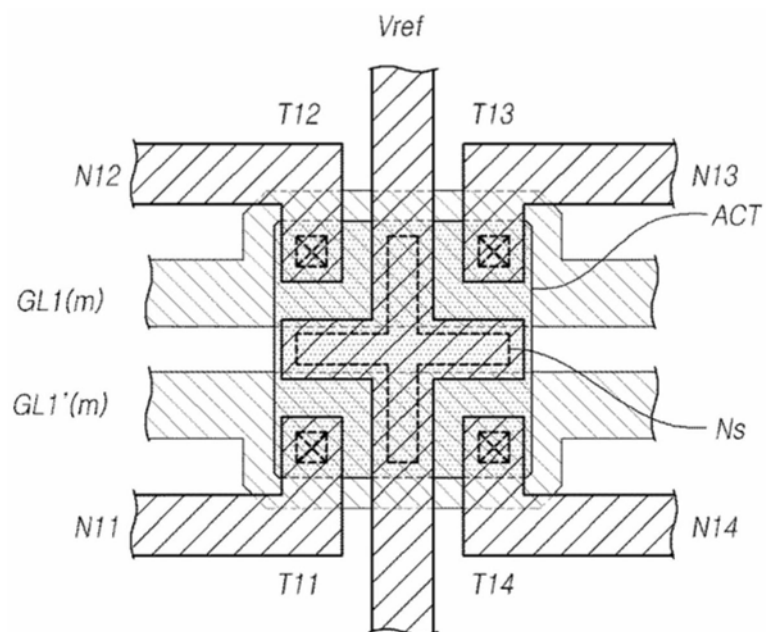


图6E

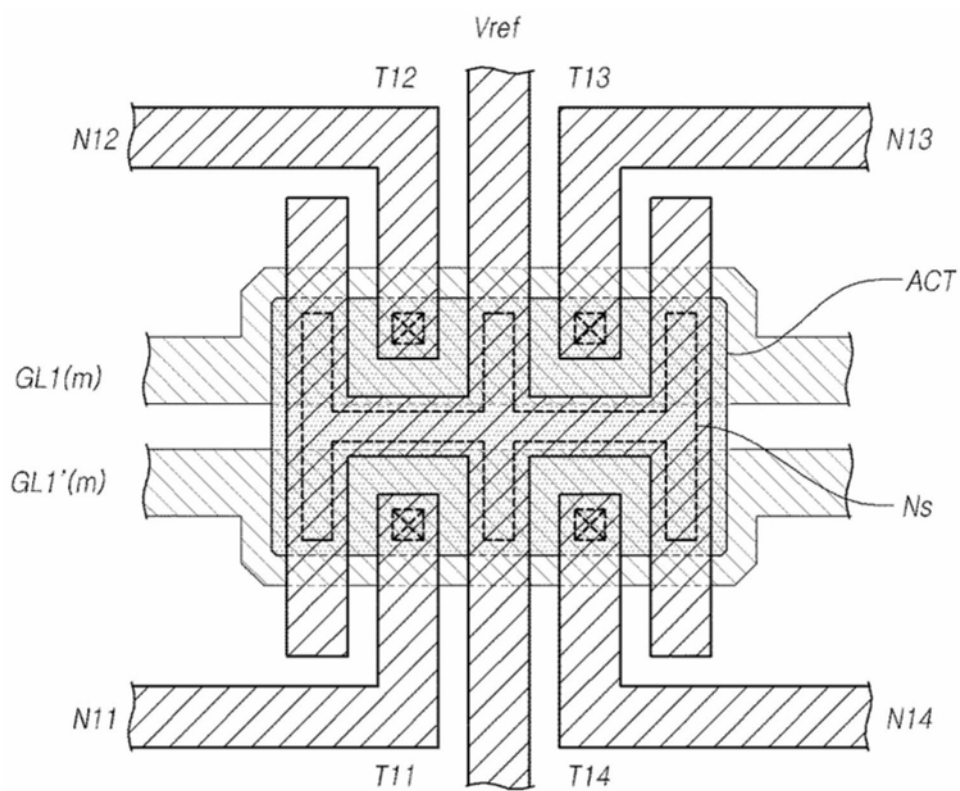


图6F

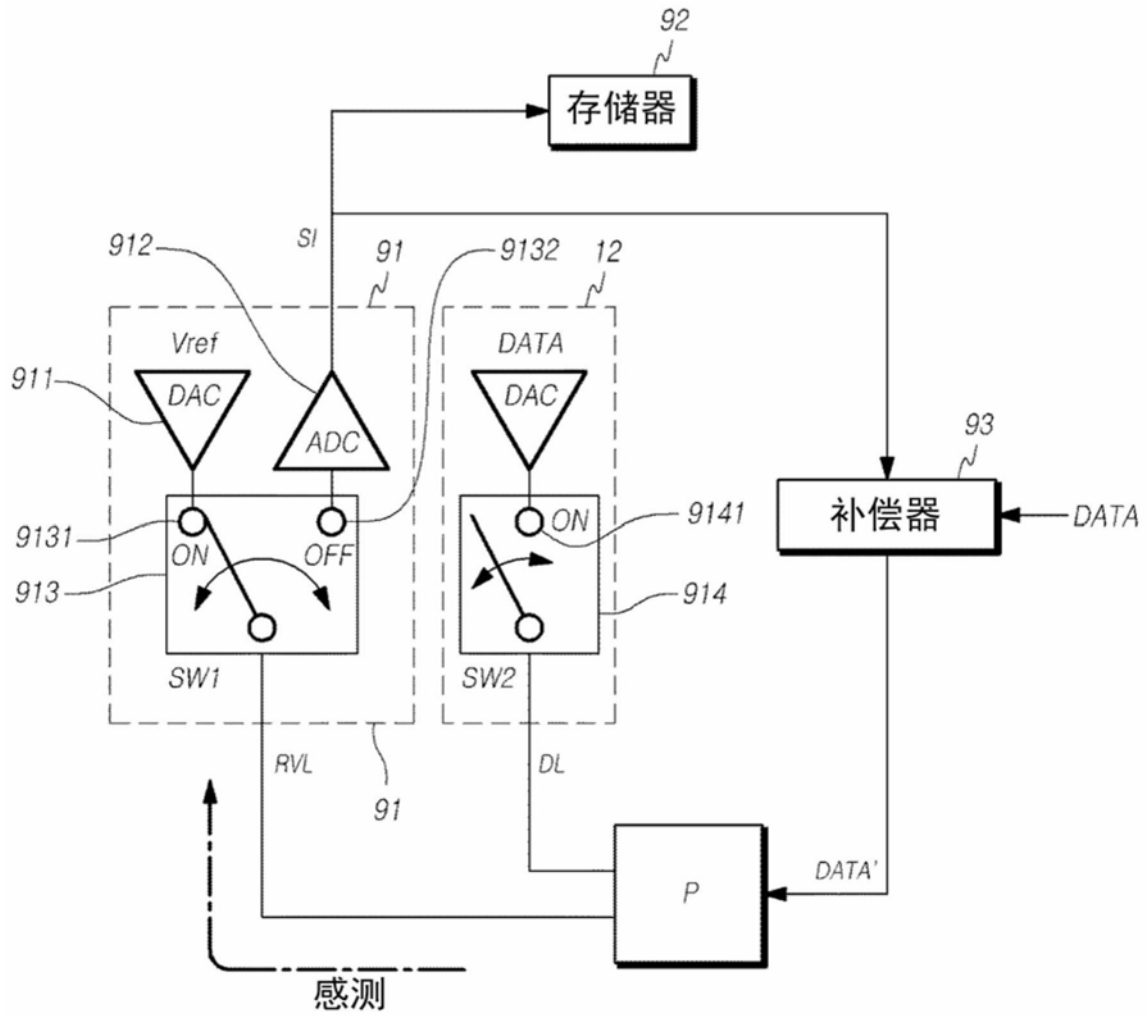


图7

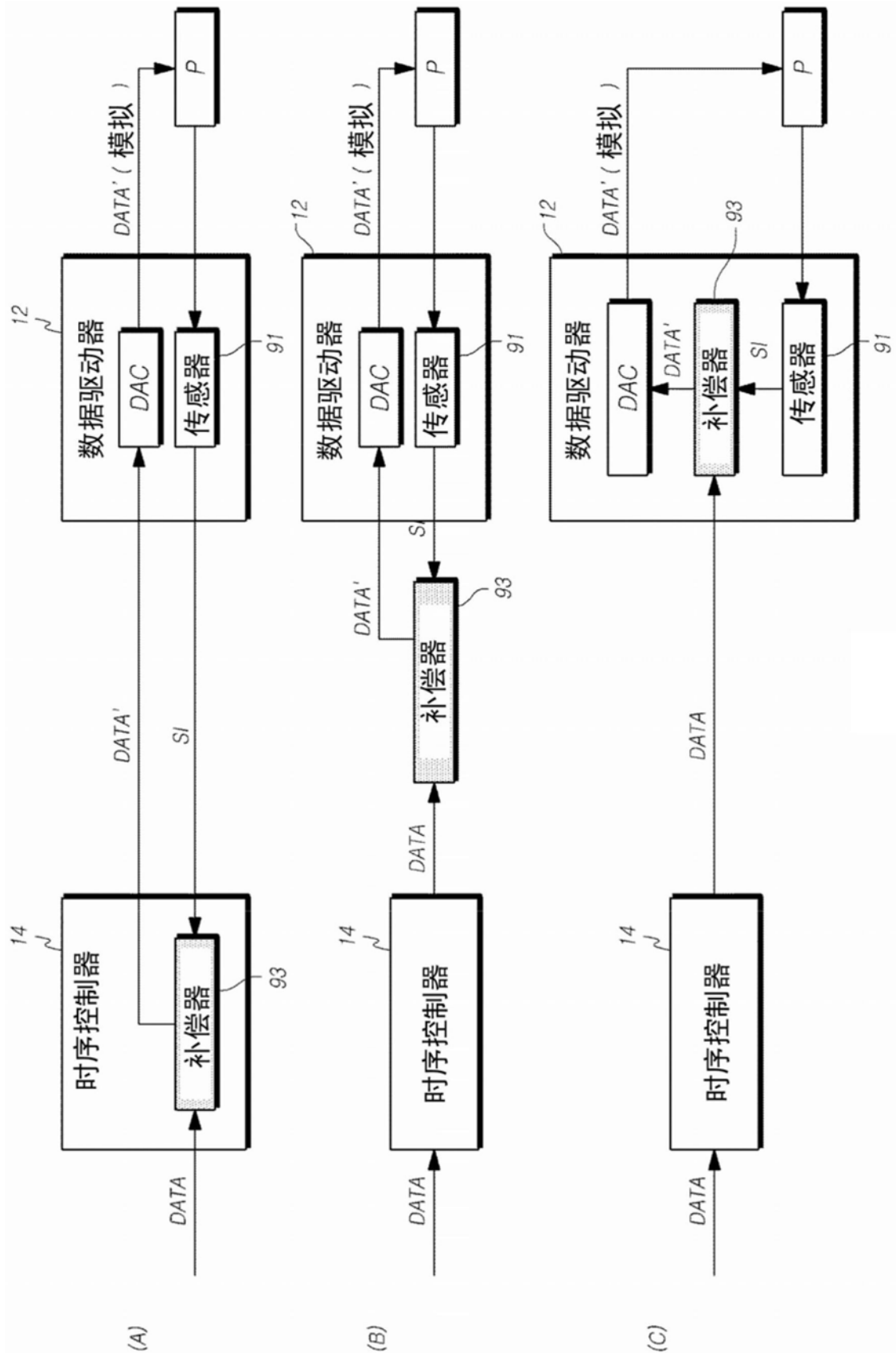


图8

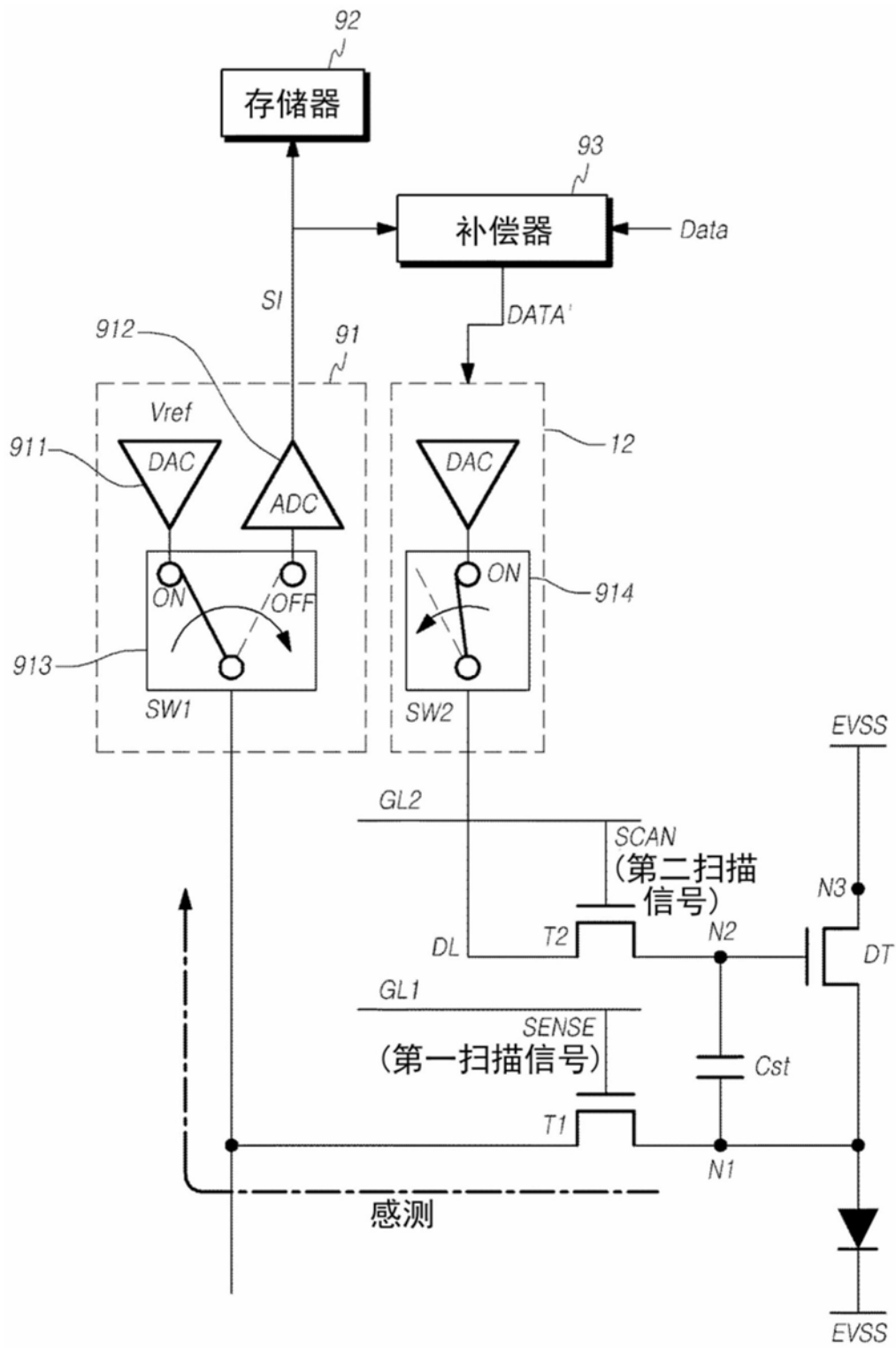


图9A

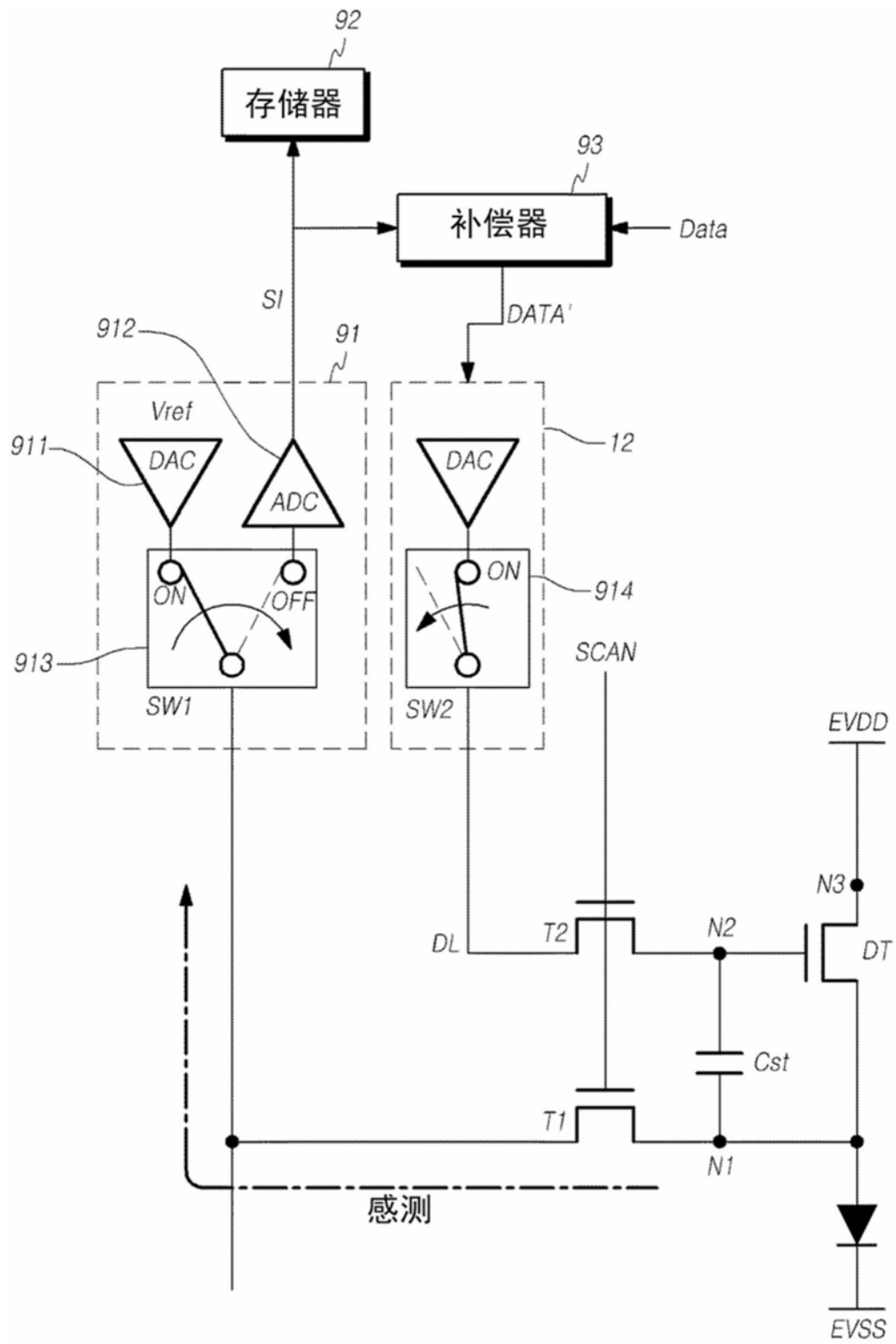


图9B

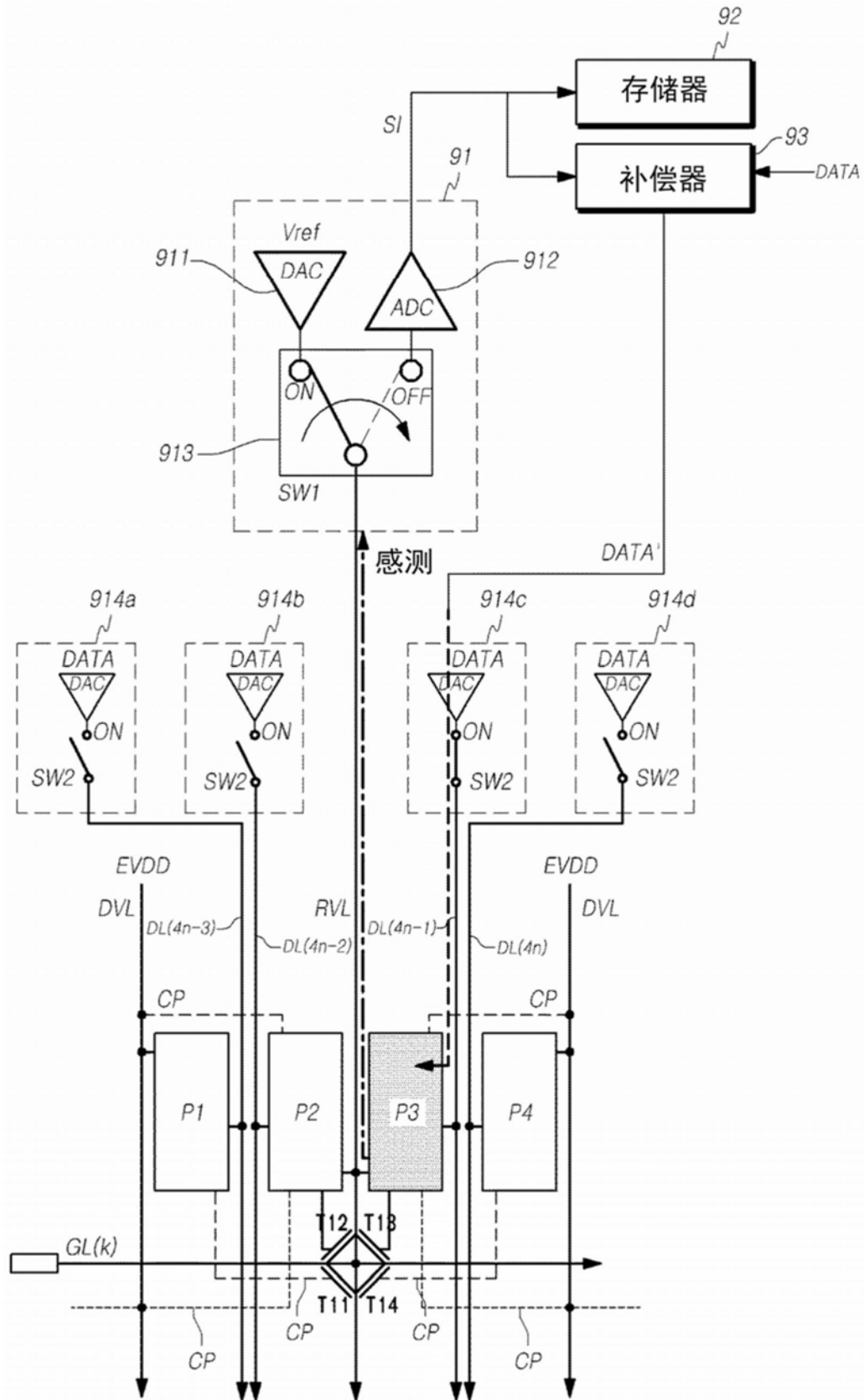


图10

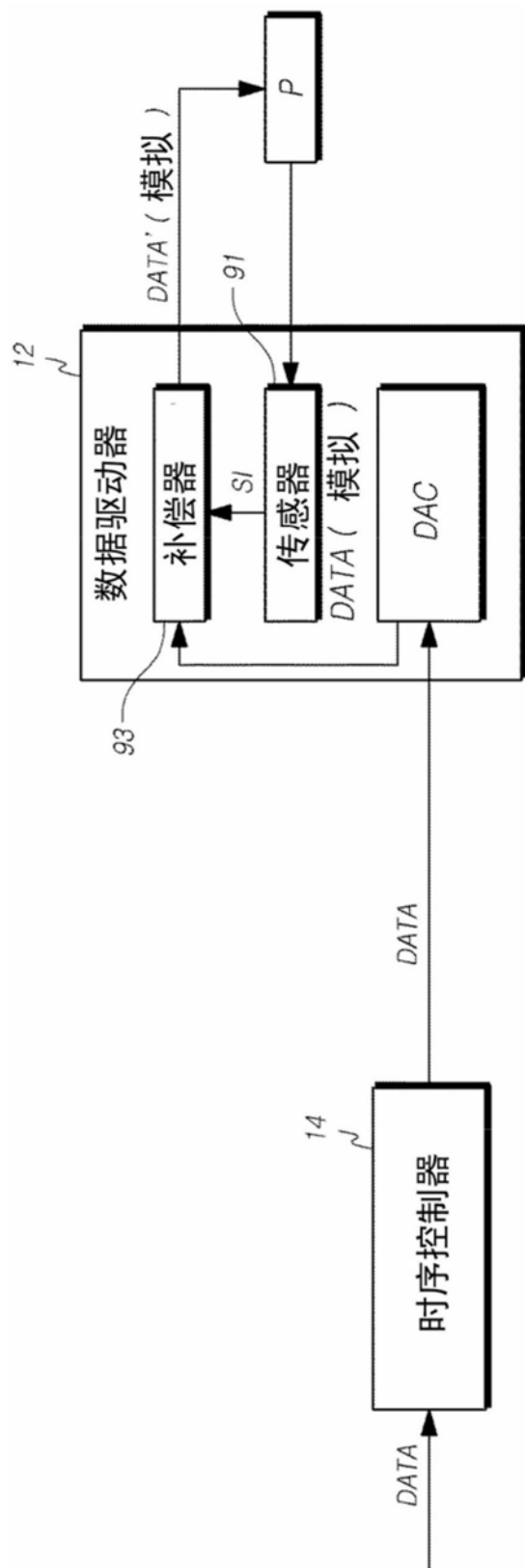


图11

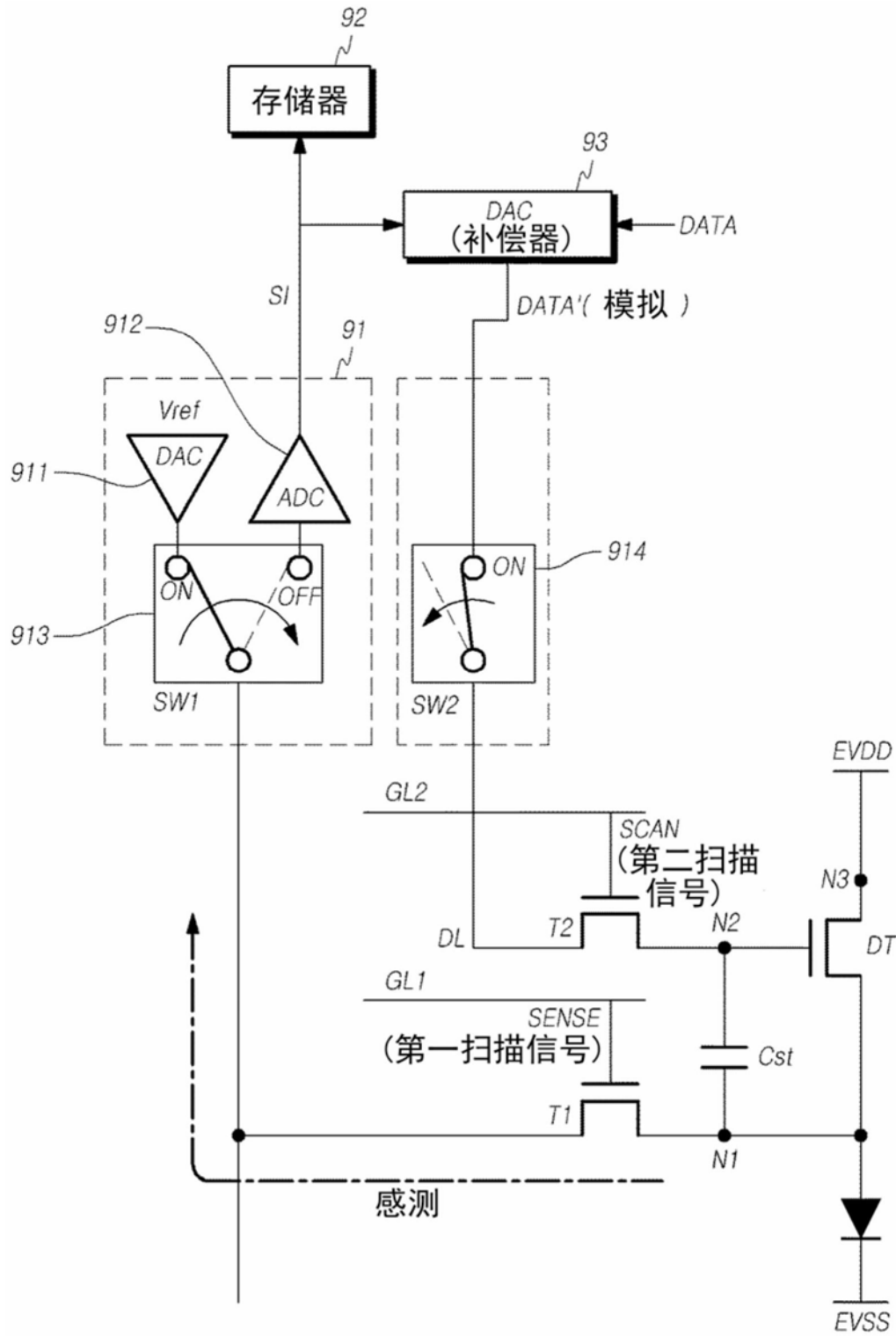


图12A

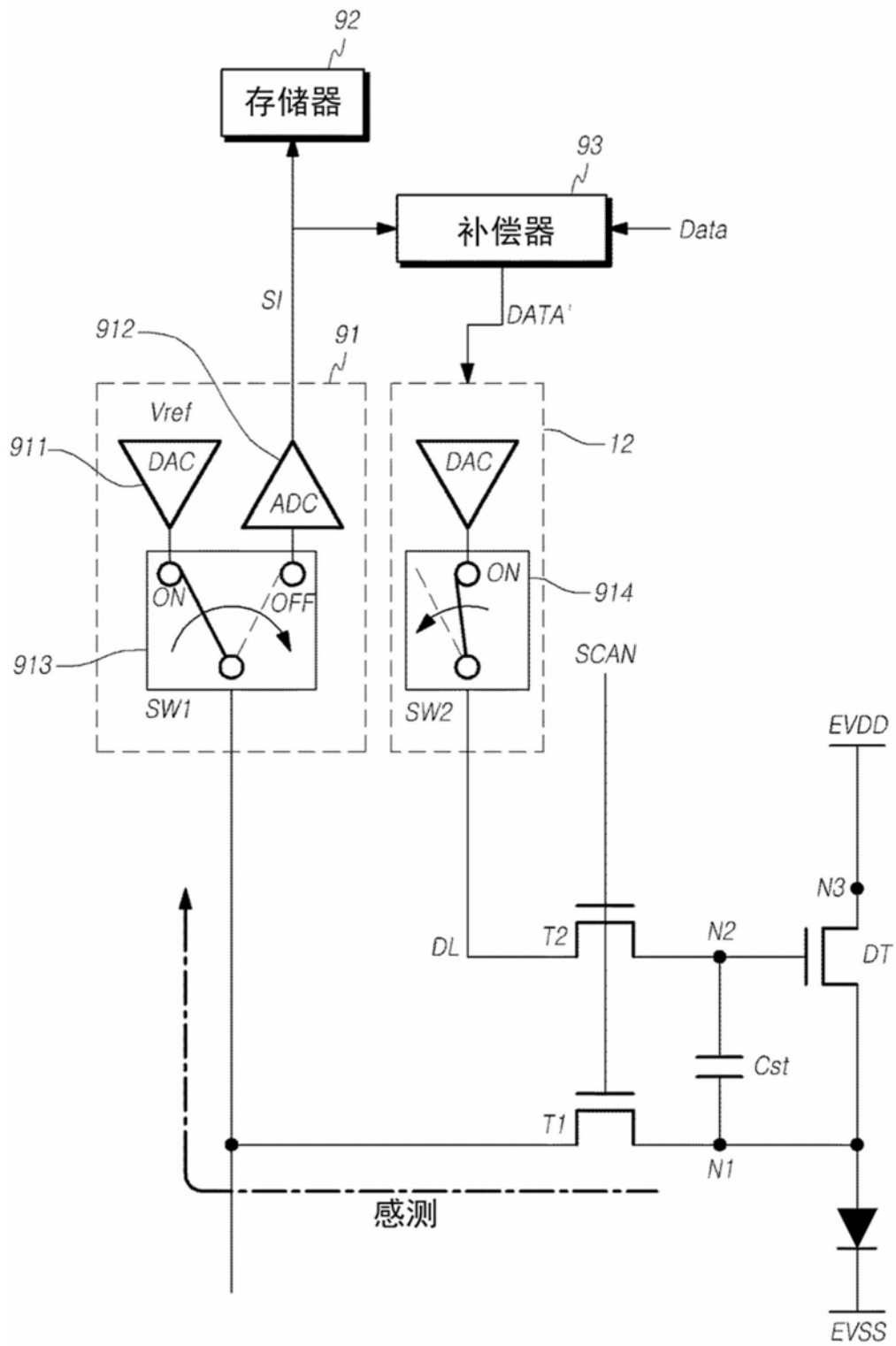


图12B

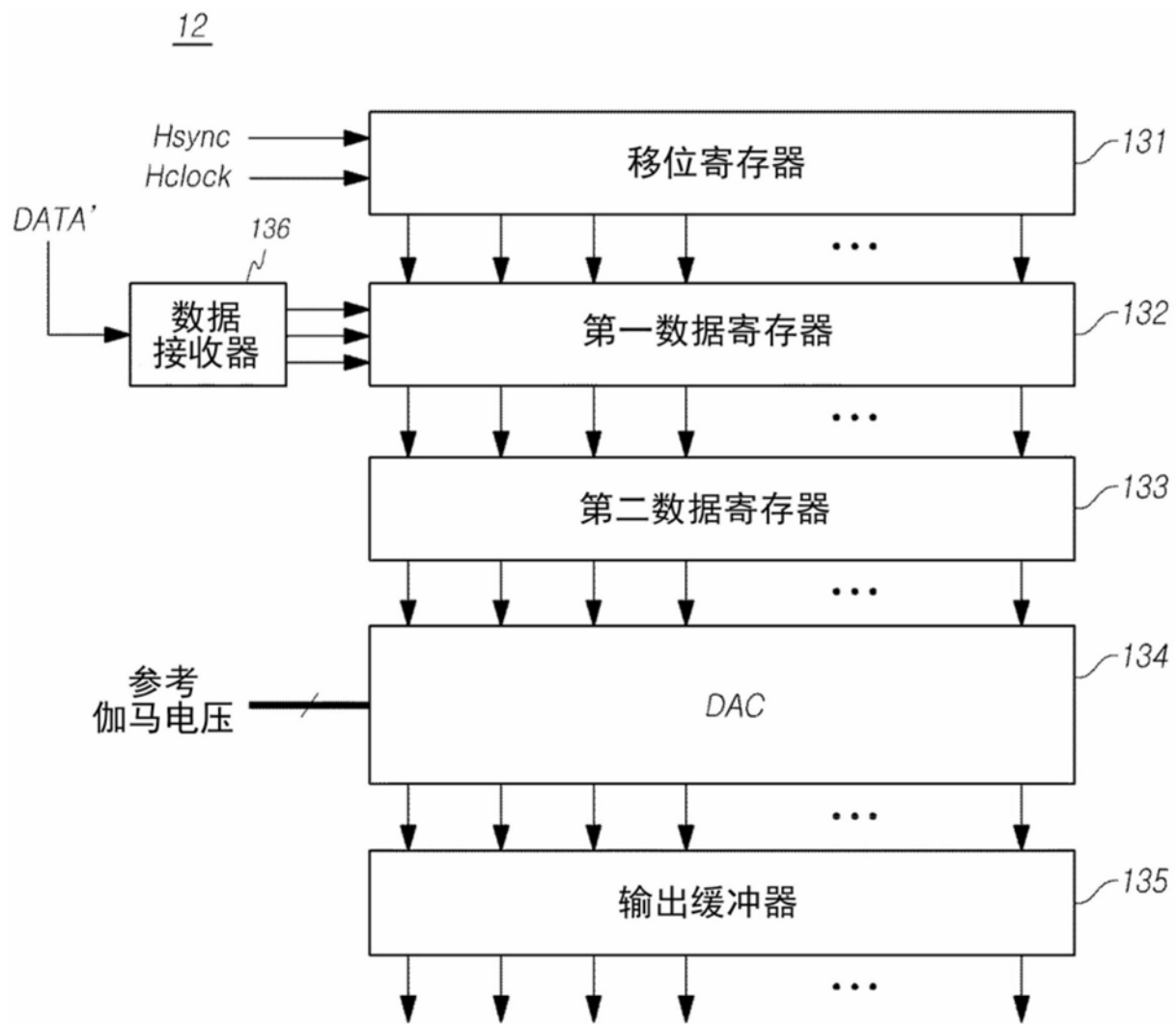


图13A

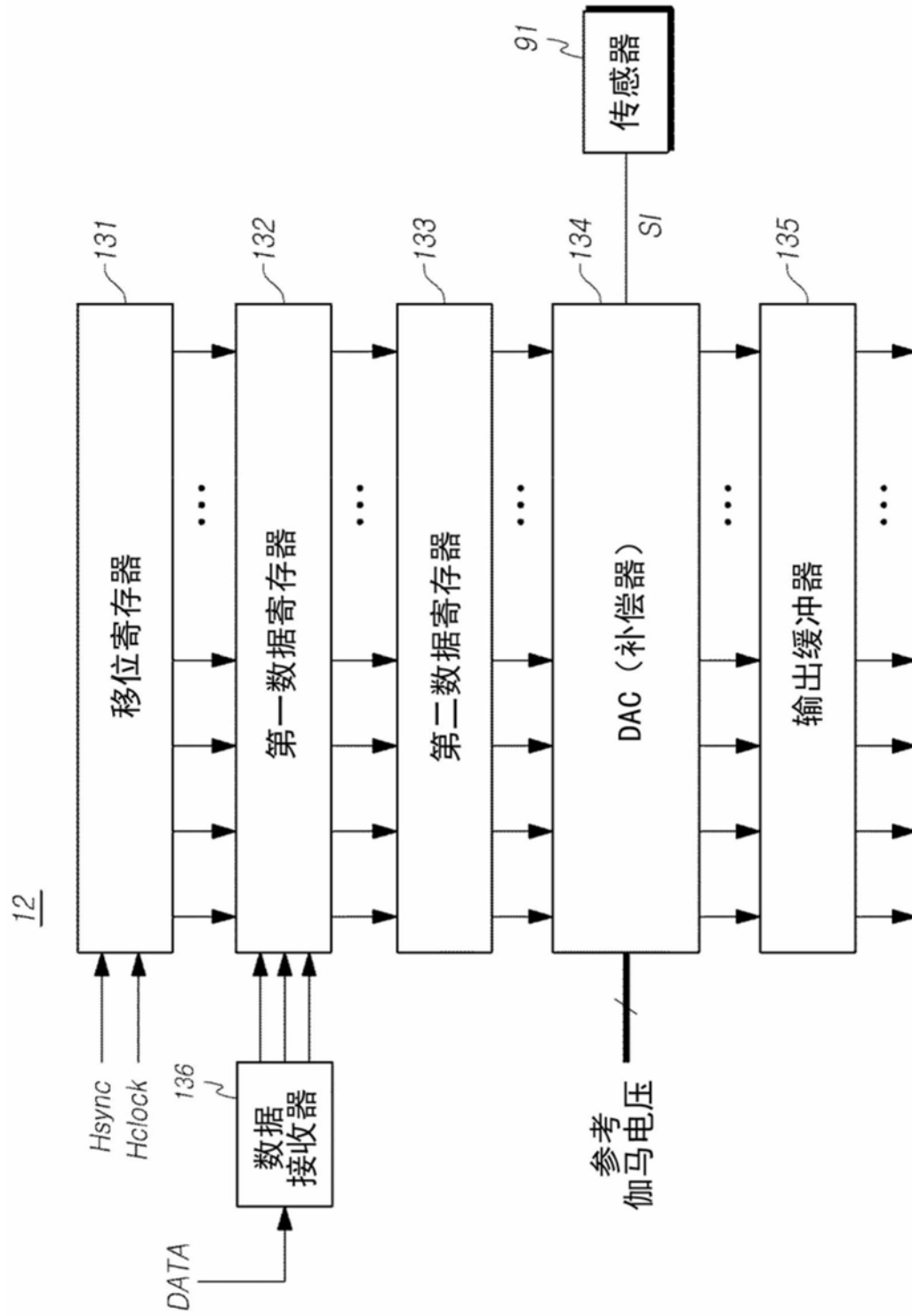


图13B

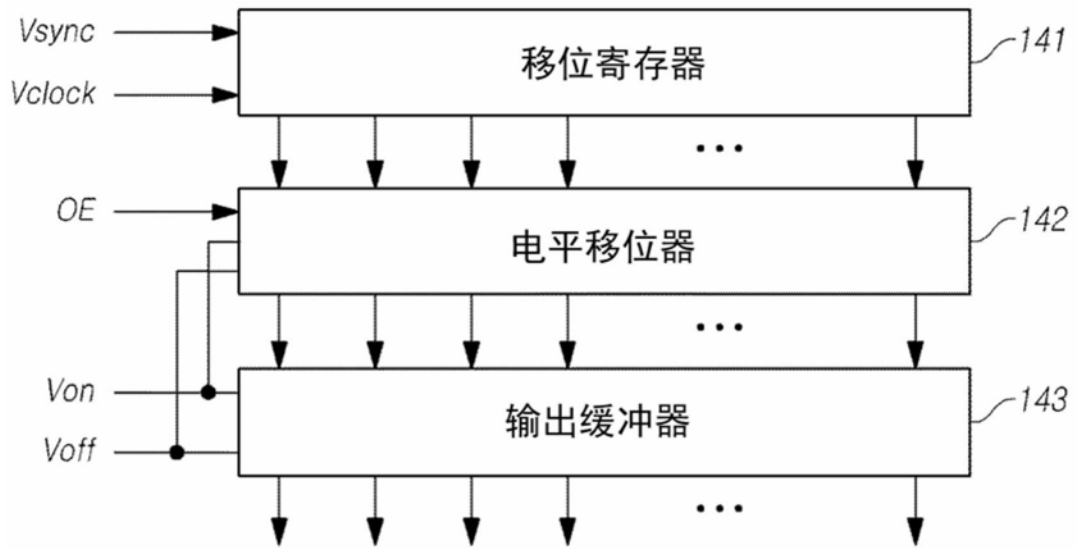
13

图14

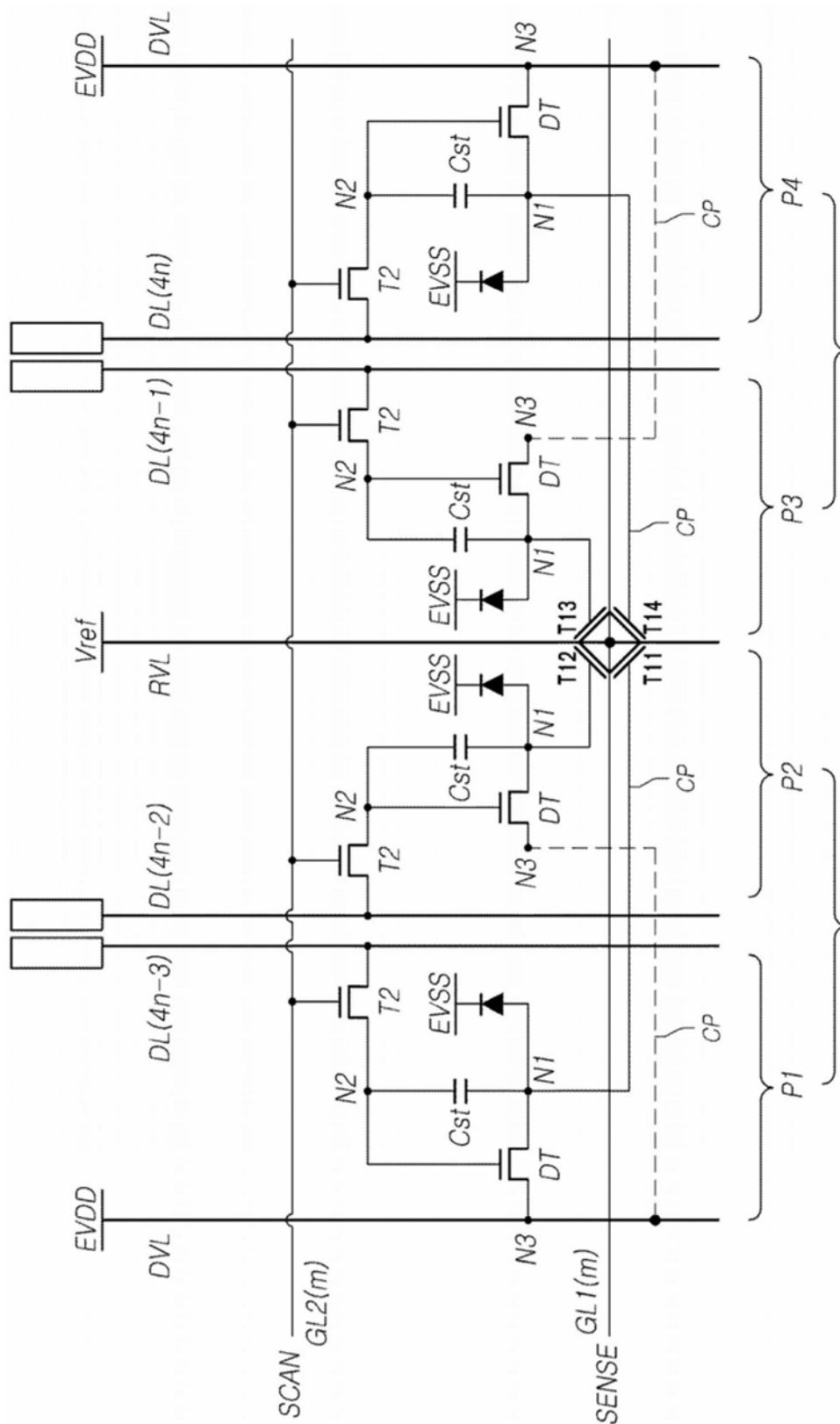


图15A

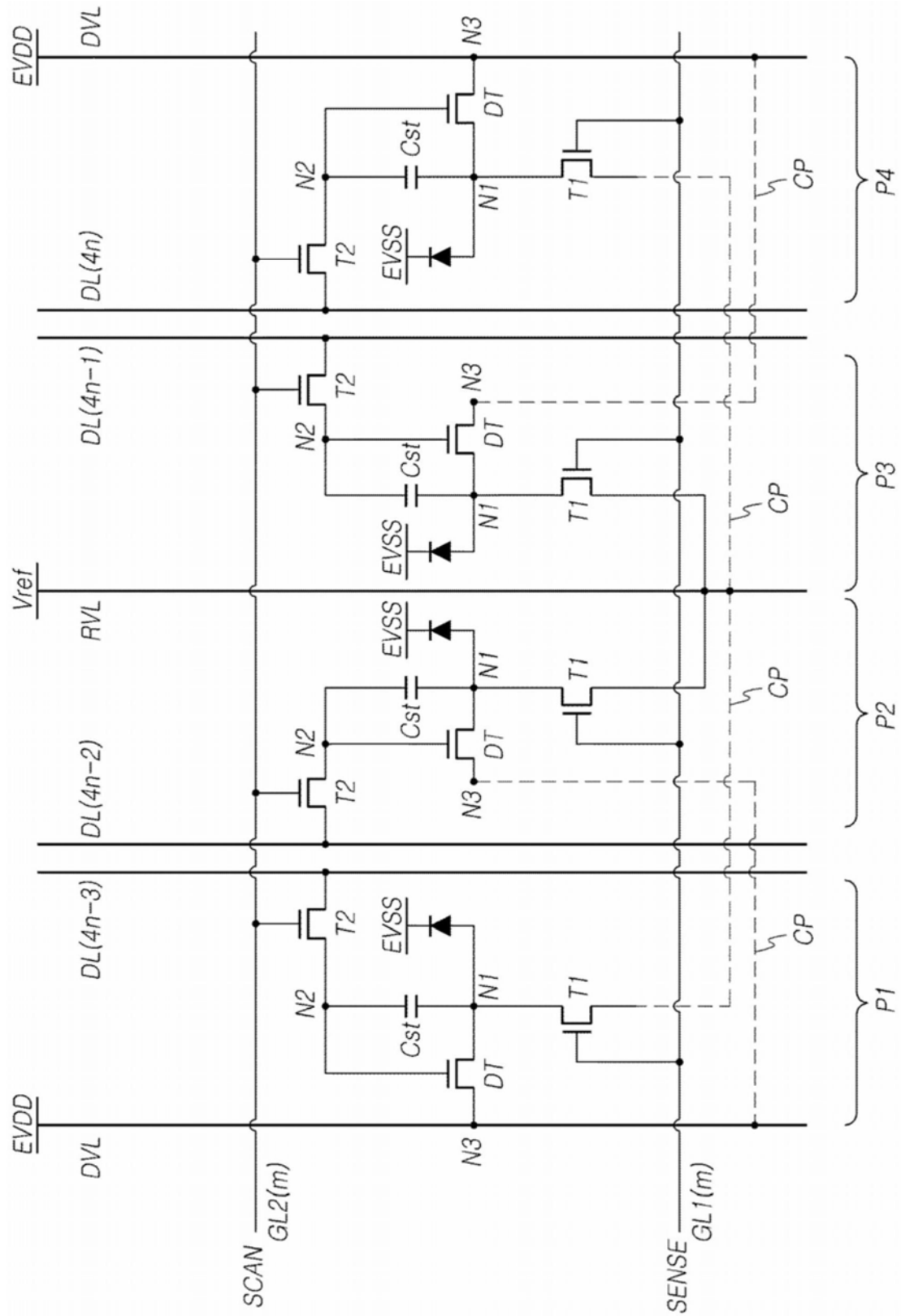


图15B

专利名称(译)	有机发光显示装置及用于其的晶体管结构		
公开(公告)号	CN105489169B	公开(公告)日	2018-12-28
申请号	CN201510459683.1	申请日	2015-07-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	朴俊民		
发明人	朴俊民		
IPC分类号	G09G3/3275		
CPC分类号	G09G3/3233 G09G2300/0465 G09G2300/0842 G09G2310/0262 G09G2320/0295 G09G2320/043		
代理人(译)	徐金国		
审查员(译)	陈晨		
优先权	1020140134069 2014-10-06 KR		
其他公开文献	CN105489169A		
外部链接	Espacenet SIPO		

摘要(译)

公开了一种用于显示器的晶体管结构以及有机发光显示装置(10)。所述晶体管结构包括：电压线(RVL)，所述电压线(RVL)设置在一个方向上并配置成给像素(P)提供电压；以及两个或更多个晶体管(T11，T12，T13，T14)，所述两个或更多个晶体管(T11，T12，T13，T14)共享与所述电压线(RVL)形成为一体的漏极和源极中的一个，并分别包括单独形成且与不同节点(N1)直接连接或通过连接图案(CP)与不同节点(N1)连接的漏极和源极中的另一个。

