



(12) 发明专利申请

(10) 申请公布号 CN 104518002 A

(43) 申请公布日 2015. 04. 15

(21) 申请号 201410521919. 5

(22) 申请日 2014. 09. 30

(30) 优先权数据

2013-207137 2013. 10. 02 JP

(71) 申请人 株式会社日本显示器

地址 日本东京都

(72) 发明人 鹤冈历人

(74) 专利代理机构 北京尚诚知识产权代理有限公司

公司 11322

代理人 邸万杰 季向冈

(51) Int. Cl.

H01L 27/32(2006. 01)

H01L 51/56(2006. 01)

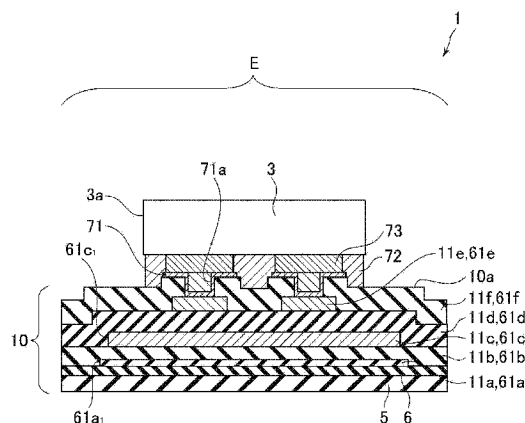
权利要求书2页 说明书10页 附图8页

(54) 发明名称

显示装置和显示装置的制造方法

(57) 摘要

本发明提供一种显示装置和显示装置的制造方法。本发明的显示装置 (1) 包括：第一基板 (10)，其具有挠性基板 (5)，被划分为显示区域 (D) 和其外侧的非显示区域 (E)，在上述显示区域的上述挠性基板上形成有薄膜晶体管 (11) 和电致发光元件 (30)；与上述第一基板的上述显示区域的上表面 (10a) 相对地配置的第二基板 (50)；和隔着各向异性导电膜 (72) 压接在上述第一基板的上述非显示区域上的 IC 芯片 (3)，上述第一基板中，在上述挠性基板与上述各向异性导电膜之间，具有至少一层以上的俯视形状比上述 IC 芯片大、硬度比上述挠性基板高的支承层 (61a、61c)，上述 IC 芯片在俯视时位于上述支承层的内侧。



1. 一种显示装置,其特征在于,包括:

第一基板,其具有挠性基板,被划分为显示区域和其外侧的非显示区域,在所述显示区域的所述挠性基板上形成有薄膜晶体管和显示元件;

与所述第一基板的所述显示区域的上表面相对地配置的第二基板;和

压接在所述第一基板的所述非显示区域上的 IC 芯片,

所述第一基板中,

在所述挠性基板与所述 IC 芯片之间,具有至少一层以上的俯视形状比所述 IC 芯片大、硬度比所述挠性基板高的支承层,

所述 IC 芯片在俯视时位于设置有所述支承层的区域的内侧。

2. 如权利要求 1 所述的显示装置,其特征在于:

所述支承层在俯视时位于所述显示区域的外侧。

3. 如权利要求 1 或 2 所述的显示装置,其特征在于:

所述支承层中的一层是包含金属的金属支承层。

4. 如权利要求 3 所述的显示装置,其特征在于:

所述金属支承层与所述薄膜晶体管的配线形成在同一层。

5. 如权利要求 1 所述的显示装置,其特征在于:

所述支承层中的一层是包含绝缘材料的绝缘支承层。

6. 如权利要求 1 所述的显示装置,其特征在于:

所述支承层中的一层由多晶硅形成。

7. 如权利要求 1 所述的显示装置,其特征在于:

所述支承层具有包含绝缘材料的绝缘支承层和包含金属的金属支承层,

所述绝缘支承层与所述金属支承层相比形成在更靠所述挠性基板一侧的位置,

在所述绝缘支承层与所述金属支承层之间形成有绝缘膜。

8. 如权利要求 7 所述的显示装置,其特征在于:

所述绝缘膜是所述薄膜晶体管的栅极绝缘膜。

9. 一种显示装置的制造方法,其特征在于,包括:

在基础基板上形成划分为显示区域和其外侧的非显示区域的挠性基板的工序;

在所述挠性基板上形成至少一层以上的硬度比所述挠性基板高的支承层的工序;

在所述挠性基板的所述显示区域上形成薄膜晶体管和显示元件的工序;

与所述显示区域相对地配置相对基板的工序;

在所述支承层的所述非显示区域上,以使俯视形状比所述支承层小的 IC 芯片在俯视时位于设置有所述支承层的区域的内侧的方式压接该 IC 芯片的工序;和

从所述挠性基板剥离所述基础基板的工序。

10. 如权利要求 9 所述的显示装置的制造方法,其特征在于:

在形成所述支承层的工序中,

以俯视时位于所述显示区域的外侧的方式形成所述支承层。

11. 如权利要求 9 所述的显示装置的制造方法,其特征在于:

由金属形成所述支承层中的一层即金属支承层。

12. 如权利要求 11 所述的显示装置的制造方法,其特征在于:

在与所述薄膜晶体管的配线相同的层形成所述金属支承层。

13. 如权利要求 9 所述的显示装置的制造方法,其特征在于:

用多晶硅形成所述支承层中的一层即绝缘支承层。

14. 如权利要求 9 所述的显示装置的制造方法,其特征在于:

所述支承层具有包含绝缘材料的绝缘支承层和包含金属的金属支承层,

所述绝缘支承层与所述金属支承层相比形成在更靠所述挠性基板一侧的位置,

在所述绝缘支承层与所述金属支承层之间形成有绝缘膜。

显示装置和显示装置的制造方法

技术领域

[0001] 本发明涉及显示装置和显示装置的制造方法。

背景技术

[0002] 近年来,开发了具有能够挠曲的基板的可挠曲显示装置。作为这样的显示装置的基板,使用在可挠曲的树脂基板上形成有薄膜晶体管的 TFT(thin film transistor) 基板、在树脂基板上形成有彩色滤光片的彩色滤光片基板。TFT 基板中,在其显示区域内形成有电路,在显示区域的外侧的非显示区域中形成有使该电路与外部连接设备连接的端子。

[0003] 作为这样的显示装置的 TFT 基板,在日本专利 3850915 号公报中公开了具有安装有 IC 芯片的聚酰亚胺膜的 TFT 基板。该 TFT 基板是可挠曲的,在聚酰亚胺膜安装的电路部件,沿着其外周形成有焊点。

发明内容

[0004] 通常,这样的显示装置中的 TFT 基板的制造方法具有:在玻璃基板上依次形成可挠曲的树脂基板和薄膜晶体管的工序;在树脂基板上隔着各向异性导电膜压接 IC 芯片的工序;和从玻璃基板剥离树脂基板的工序。

[0005] 因为树脂基板的硬度比玻璃基板低,所以这样的制造方法中,在树脂基板上压接 IC 芯片时,从 IC 芯片对各向异性导电膜作用的压力被树脂基板吸收。因此,隔着各向异性导电膜进行的 IC 芯片与薄膜晶体管的导通可能不稳定。

[0006] 本发明鉴于这样的情况提出,目的在于实现显示装置的可靠性的提高。

[0007] (1) 本发明的显示装置的特征在于,包括:第一基板,其具有树脂基板,被划分为显示区域和其外侧的非显示区域,在上述显示区域的上述树脂基板上形成有薄膜晶体管和电致发光元件;与上述第一基板的上述显示区域的上表面相对地配置的第二基板;和压接在上述第一基板的上述非显示区域上的 IC 芯片,上述第一基板中,在上述树脂基板与上述 IC 芯片之间,具有至少一层以上的俯视形状比上述 IC 芯片大、硬度比上述树脂基板高的支承层,上述 IC 芯片在俯视时位于设置有上述支承层的区域的内侧。

[0008] (2) 本发明的显示装置可以是,在(1)中,上述支承层在俯视时位于上述显示区域的外侧。

[0009] (3) 本发明的显示装置可以是,在(1)或(2)中,上述支承层中的一层是包含金属的金属支承层。

[0010] (4) 本发明的显示装置可以是,在(3)中,上述金属支承层与上述薄膜晶体管的配线形成在同一层。

[0011] (5) 本发明的显示装置可以是,在(1)至(4)中的任一项中,上述支承层中的一层是包含绝缘材料的绝缘支承层。

[0012] (6) 本发明的显示装置可以是,在(1)至(5)中的任一项中,上述支承层中的一层由多晶硅形成。

[0013] (7) 本发明的显示装置可以是,在(1)至(6)中的任一项中,上述支承层具有包含绝缘材料的绝缘支承层和包含金属的金属支承层,上述绝缘支承层与上述金属支承层相比形成在更靠上述树脂基板一侧的位置,在上述绝缘支承层与上述金属支承层之间形成有绝缘膜。

[0014] (8) 本发明的显示装置可以是,在(7)中,上述绝缘膜是上述薄膜晶体管的栅极绝缘膜。

[0015] (9) 本发明的显示装置的制造方法的特征在于,包括:在基础基板上形成划分为显示区域和其外侧的非显示区域的树脂基板的工序;在上述树脂基板上形成至少一层以上的硬度比上述树脂基板高的支承层的工序;在上述树脂基板的上述显示区域上形成薄膜晶体管和电致发光元件的工序;与上述显示区域相对地配置相对基板的工序;在上述支承层的上述非显示区域上,以使俯视形状比上述支承层小的 IC 芯片在俯视时位于设置有上述支承层的区域的内侧的方式压接该 IC 芯片的工序;和从上述基础基板剥离上述树脂基板的工序。

[0016] (10) 本发明的显示装置的制造方法可以是,在(9)中,在形成上述支承层的工序中,以俯视时位于上述显示区域的外侧的方式形成上述支承层。

[0017] (11) 本发明的显示装置的制造方法可以是,在(9)或(10)中,由金属形成上述支承层中的一层即金属支承层。

[0018] (12) 本发明的显示装置的制造方法可以是,在(11)中,在与上述薄膜晶体管的配线相同的层形成上述金属支承层。

[0019] (13) 本发明的显示装置的制造方法可以是,在(9)至(12)中的任一项中,用多晶硅形成上述支承层中的一层即绝缘支承层。

[0020] (14) 本发明的显示装置的制造方法可以是,在(9)至(13)中的任一项中,上述支承层具有包含绝缘材料的绝缘支承层和包含金属的金属支承层,上述绝缘支承层与上述金属支承层相比形成在更靠上述树脂基板一侧的位置,上述绝缘支承层与上述金属支承层之间形成有绝缘膜。

附图说明

[0021] 图 1 是本发明的一个实施方式的显示装置的概要平面图。

[0022] 图 2 是图 1 所示的显示装置的 II-II 截断线上的概要截面图。

[0023] 图 3 是图 1 所示的显示装置的 III-III 截断线上的概要截面图。

[0024] 图 4 是在与图 3 同样的视野中表示图 1 所示的显示装置的变形例的概要截面图。

[0025] 图 5 是表示本发明的一个实施方式的显示装置的制造方法、在与图 3 同样的视野中表示图 1 所示的显示装置的概要截面图。

[0026] 图 6 是表示本发明的一个实施方式的显示装置的制造方法、在与图 3 同样的视野中表示图 1 所示的显示装置的概要截面图。

[0027] 图 7 是表示本发明的一个实施方式的显示装置的制造方法、在与图 3 同样的视野中表示图 1 所示的显示装置的概要截面图。

[0028] 图 8 是表示本发明的一个实施方式的显示装置的制造方法、在与图 3 同样的视野中表示图 1 所示的显示装置的概要截面图。

[0029] 图 9 是表示本发明的一个实施方式的显示装置的制造方法、在与图 3 同样的视野中表示图 1 所示的显示装置的概要截面图。

[0030] 图 10 是表示本发明的一个实施方式的显示装置的制造方法、在与图 3 同样的视野中表示图 1 所示的显示装置的概要截面图。

[0031] 图 11 是表示本发明的一个实施方式的显示装置的制造方法、在与图 3 同样的视野中表示图 1 所示的显示装置的概要截面图。

[0032] 图 12 是表示本发明的一个实施方式的显示装置的制造方法的变形例、在与图 3 同样的视野中表示图 4 所示的显示装置的概要截面图。

[0033] 附图标记说明

[0034] 1 显示装置 ;3 IC 芯片 ;5 树脂基板 ;6 底涂层 ;10 第一基板 ;10a 上表面 ;11 薄膜晶体管 ;11a 多晶硅半导体层 ;11b 栅极绝缘层 (第一绝缘膜) ;11c 栅极电极 ;11d 第二绝缘膜 ;11e 源极、漏极电极 ;11f 第三绝缘膜 ;12 电路层 ;13 平坦化膜 ;14 像素分离膜 ;20 配线 ;30 有机电致发光元件 ;32 阳极 ;32a 接触孔 ;33 有机层 ;34 阴极 ;40 密封膜 ;50 第二基板 ;61a 绝缘支承基板 ;61b 第一绝缘膜 ;61c 金属支承基板 ;61d 第二绝缘膜 ;61e 数据配线 ;61f 第三绝缘膜 ;71 端子电极 ;72 各向异性导电膜 ;73 端子 ;D 显示区域 ;E 非显示区域。

具体实施方式

[0035] 以下,对于本发明的一个实施方式的显示装置,以显示装置 1 为例基于附图进行说明。另外,以下说明中参考的附图中,有时为了易于理解特征而适当将特征的部分放大表示,各构成要素的尺寸比例等不一定与实际相同。此外,以下说明中举例的材料等只是一例,各构成要素可以与其不同,能够在不变更其主旨的范围内变更实施。

[0036] 图 1 是本发明的一个实施方式的显示装置 1 的概要平面图,图 2 是图 1 所示的显示装置 1 的 II-II 截断线上的概要截面图。显示装置 1 具有:形成有薄膜晶体管 11 的第一基板 10 ;与第一基板 10 的显示区域 D 相对地配置的第二基板 50 ;在第一基板 10 的非显示区域 E 上配置的 IC 芯片 (Integrated Circuit) 3。

[0037] 第一基板 10 是与其显示区域 D 的上表面 10a 相对地配置第二基板 50 的部件。第一基板 10 被划分为显示区域 D 和显示区域 D 外侧的非显示区域 E,在显示区域 D 中,在例如包含树脂的挠性基板 5 上,层叠有底涂层 6、具有薄膜晶体管 11 的电路层 12、平坦化膜 13、作为显示元件的有机电致发光元件 30、密封膜 40。

[0038] 挠性基板 5 是作为第一基板 10 的基材起作用的可挠曲的基板。挠性基板包含例如聚酰亚胺等树脂,但只要具有能够使第一基板 10 弯曲的柔软性,则也可以是其它材料。

[0039] 此外,挠性基板 5 的上表面可以被底涂层 6 覆盖。底涂层 6 是确保挠性基板 5 与薄膜晶体管 11 之间的绝缘性的、包含绝缘材料的层。底涂层 6 例如包含 SiO_2 ,但也可以是其它材料,此外,也可以是层叠有 2 层以上的结构。

[0040] 电路层 12 是形成有薄膜晶体管 11、钝化膜 11f 和未图示的电配线的层,是为了驱动有机电致发光元件 30 而形成的。

[0041] 薄膜晶体管 11 在挠性基板 5 上按每个像素 P 设置。薄膜晶体管 11 具体而言例如由多晶硅半导体层 11a、栅极绝缘层 (第一绝缘膜) 11b、例如包含 MoW (钼钨合金) 的栅极电极 (配线) 11c、第二绝缘膜 11d 和例如包含 Al (铝) 的源极、漏极电极 11e 构成。其中,

栅极电极 11c 和源极、漏极电极 11e 的材料不限于上述例子,也可以使用其它金属材料或合金。

[0042] 此外,薄膜晶体管 11 上被钝化膜(第三绝缘膜)11f 覆盖。钝化膜 11f 是为了保护薄膜晶体管、并且确保薄膜晶体管 11 与有机电致发光元件 30 之间的绝缘性而形成的。

[0043] 平坦化膜 13 是例如包含 SiO_2 或 SiN 、丙烯酸、聚酰亚胺等绝缘材料的层,以覆盖电路层 12 上的方式形成。平坦化膜 13 在挠性基板 5 与有机电致发光元件 30 之间形成,由此使邻接的薄膜晶体管 11 彼此之间以及薄膜晶体管 11 与有机电致发光元件 30 之间电绝缘。

[0044] 此外,在平坦化膜 13,形成有使薄膜晶体管 11 与有机电致发光元件 30 电连接的接触孔 32a。

[0045] 此外,在平坦化膜 13 上的与各像素 P 对应的区域中,也可以形成反射膜 31。反射膜 31 是使从有机电致发光元件 30 射出的光向第二基板 50 侧反射的膜。反射膜优选光反射率尽量高,例如使用包含铝或银(Ag)等的金属膜作为材料。

[0046] 在平坦化膜 13 上,例如隔着反射膜 31 形成有多个有机电致发光元件 30。有机电致发光元件 30 在挠性基板 5 上的与显示区域 D 对应的区域中,与各像素 P 对应地矩阵状地设置有多个。

[0047] 有机电致发光元件 30 具有阳极 32、至少具有发光层的有机层 33、以覆盖有机层 33 上的方式形成的阴极 34,由此起到发光源的作用。

[0048] 阳极 32 是对有机层 33 注入驱动电流的电极。阳极 32 与接触孔 32a 连接,由此与薄膜晶体管 11 电连接,从薄膜晶体管 11 对其供给驱动电流。

[0049] 阳极 32 包含具有导电性的材料。阳极 32 的材料,具体而言优选例如 ITO(Indium Tin Oxide,氧化铟锡),但也可以是 IZO(铟锌复合氧化物)、氧化锡、氧化锌、氧化铟、氧化铝复合氧化物等具有透光性和导电性的材料。此外,如果反射膜 31 包含银等金属、并且与阳极 32 接触,则反射膜作为阳极 32 的一部分起作用。

[0050] 在邻接的各阳极 32 彼此之间,沿着邻接的像素 P 彼此之间的边界形成有像素分离膜 14。像素分离膜 14 具有防止邻接的阳极 32 彼此的接触和阳极 32 与阴极 34 之间的漏电流的功能。像素分离膜 14 包含绝缘材料,具体而言例如包含感光性的树脂组成物。

[0051] 有机层 33 是至少具有发光层的、由有机材料形成的层,以覆盖阳极 32 上的方式形成。有机层 33 不限于按每个阳极 32 形成的结构,可以以覆盖显示区域 D 内的配置有像素 P 的区域整个面的方式形成。有机层 33 具有发光的发光层,其发出的光可以是白色,也可以是其它颜色。

[0052] 有机层 33 中,例如从阳极 32 侧起依次层叠未图示的空穴注入层、空穴输送层、发光层、电子输送层、电子注入层。此外,有机层 33 的层叠结构不限于此处列举的结构,只要至少包括发光层,就不限定其层叠结构。

[0053] 发光层由例如通过空穴与电子结合而发光的有机电致发光物质构成。作为这样的有机电致发光物质例如可以使用一般用作有机发光材料的物质。

[0054] 阴极 34 以覆盖有机层 33 上的方式形成。阴极 34 不限于按每个像素 P 形成的结构,也可以以覆盖显示区域 D 内的配置有像素 P 的区域整个面的方式形成。通过具有这样的结构,阴极 34 与多个有机电致发光元件 30 的有机层 33 共用地接触。

[0055] 阴极 34 包含透光性和导电性的材料。阴极 34 的材料,具体而言优选例如 ITO,但

也可以是在 IT0、InZnO 等导电性金属氧化物中混入有银、镁等金属的材料,或者银、镁等金属薄膜与导电性金属氧化物层叠的材料。

[0056] 有机电致发光元件 30 上(阴极 34 上)跨多个像素 P 地被密封膜 40 覆盖。密封膜 40 是通过覆盖第一基板 10 整体而防止氧和水分对有机层 33 等各层的浸透的、包含绝缘材料的透明的膜。

[0057] 第一基板 10 的上表面(密封膜 40 的上表面 40a)隔着例如包含无机材料的填充剂 45 被第二基板 50 覆盖。第二基板 50 例如是具有在俯视时比第一基板 10 小的外周的基板,与第一基板 10 的显示区域 D 相对地配置。作为这样的第二基板 50,具体而言例如在有机层 33 的发光层发出白色光时,能够使用彩色滤光片基板。通过使用彩色滤光片基板作为第二基板 50,显示装置 1 能够进行彩色显示。

[0058] 接着,用图 1、图 3 说明在第一基板 10 的非显示区域 E 上配置的 IC 芯片 3 及其周边结构的详细结构。图 3 是图 1 所示的显示装置 1 的 III-III 截断线上的概要截面图。

[0059] IC 芯片 3 是从显示装置 1 的外部通过未图示的外部设备被供给图像数据的、配置在第一基板 10 上的 IC(Integrated Circuit,集成电路)。如图 1 所示,IC 芯片 3 设置在第一基板 10 的上表面 10a 中的没有配置第二基板 50 的区域。此外,IC 芯片 3 通过非显示区域 E 中形成的第一配线 20 与显示区域 D 内的薄膜晶体管 11 连接。

[0060] 如图 3 所示,IC 芯片 3 具有与第一基板 10 连接的端子 73。端子 73 例如包含金属,隔着各向异性导电膜(anisotropic conductive film)72 压接于在第一基板 10 的上表面 10a 形成的端子电极 71。

[0061] 各向异性导电膜 72 中,含有未图示的导电颗粒。通过对各向异性导电膜 72 从 IC 芯片 3 的端子 73 施加朝向第一基板 10 侧的压力,在导电颗粒的表面形成导电通路,端子 73 与端子电极 71 导通。

[0062] 接着,对于与配置 IC 芯片 3 的区域对应的第一基板 10 的区域的详细结构进行说明。如图 3 所示,该第一基板 10 的区域例如具有:挠性基板 5;在挠性基板 5 上依次层叠的底涂层 6、绝缘支承层 61a、第一绝缘膜 61b、金属支承层 61c、第二绝缘膜 61d、第二配线 61e、第三绝缘膜 61f;和端子电极 71。挠性基板 5 和底涂层 6 的结构与显示区域 D 中的第一基板 10 相同,以下对于绝缘支承层 61a 到端子电极 71 的各结构说明其详细内容。

[0063] 绝缘支承层 61a 是用于抑制 IC 芯片 3 的应力作用于 IC 芯片 3 的周边的第一基板 10 并且抑制从 IC 芯片 3 对第一基板 10 作用的压力被挠性基板 5 吸收的、硬度比挠性基板 5 高的支承层。

[0064] 如图 1、3 所示,绝缘支承层 61a 的俯视形状比 IC 芯片 3 的俯视形状大。设绝缘支承层 61a 的外周为外周 61a1 时,该外周 61a1 在俯视时位于 IC 芯片 3 的外周 3a 的外侧。绝缘支承层 61a 以覆盖底涂层 6 的上表面中的至少与配置有 IC 芯片 3 的区域对应的区域的方式形成。

[0065] 绝缘支承层 61a 具体而言例如包含多晶硅等绝缘材料。绝缘支承层 61a 的材料不限于多晶硅。只要支承层 61a 的硬度比挠性基板 5 大,支承层 61a 就可以由多晶硅以外的其它材料形成。

[0066] 此外,图 3 所示的非显示区域 E 中的绝缘支承层 61a 例如与图 2 所示的显示区域 D 中的多晶硅半导体层 11a 形成在同一层。此外,绝缘支承层 61a 的形成位置不限于与多晶

硅半导体层 11a 同一层。绝缘支承层 61a 只要位于挠性基板 5 与各向异性导电膜 72 之间，就可以形成在其它层上。

[0067] 此外，绝缘支承层 61a 优选在俯视时位于显示区域 D 的外侧。如图 1 所示，绝缘支承层 61a 具体而言在俯视时配置在第一基板 10 的上表面 10a 的与非显示区域 E 对应的区域中的、没有配置第二基板 50 的区域内。

[0068] 绝缘支承层 61a 上和底涂层 6 上之中的从绝缘支承层 61a 露出的区域被第一绝缘膜 61b 覆盖。该第一绝缘膜 61b 例如包含与显示区域 D 中的栅极绝缘层 11b 相同的材料，在与栅极绝缘层 11b 相同的层形成。

[0069] 金属支承层 61c 是为了抑制 IC 芯片 3 的应力作用于 IC 芯片 3 的周围的第一基板 10 并且抑制从 IC 芯片 3 对第一基板 10 作用的压力被挠性基板 5 吸收的、硬度比挠性基板 5 高的支承层。金属支承层 61c 以覆盖第一绝缘膜 61b 上表面中的至少与配置 IC 芯片 3 的区域对应的区域的方式形成。如图 1、3 所示，金属支承层 61c 的俯视形状比 IC 芯片 3 的俯视形状大，金属支承层 61c 的外周 61c1 位于 IC 芯片 3 的外周 3a 的外侧。

[0070] 如图 1 所示，金属支承层 61c 俯视时位于显示区域 D 的外侧。此外，如图 2、3 所示，金属支承层 61c 例如与显示区域 D 中的栅极电极（配线）11c 形成在同一层。金属支承层 61c 例如包含与栅极电极 11c 相同的材料即 MoW。此外，金属支承层 61c 只要硬度比挠性基板 5 高，就可以由其它材料形成。此外，金属支承层 61c 的形成位置不限于与栅极电极 11c 相同的层。金属支承层 61c 只要位于挠性基板 5 与各向异性导电膜 72 之间，就可以形成在其它层上。

[0071] 金属支承层 61c 和第一绝缘膜 61b 上的从金属支承层 61c 露出的区域被第二绝缘膜 61d 覆盖。该第二绝缘膜 61d 例如包含与显示区域 D 中的第二绝缘膜 11d 相同的材料。此外，第二绝缘膜 61d 在与第二绝缘膜 11d 相同的层形成。

[0072] 在第二绝缘膜 61d 上，形成有例如包含铝的第二配线 61e。第二配线 61e 是对显示区域 D 中的源极、漏极电极 11e 发送来自 IC 芯片 3 的影像信号的配线。第二配线 61e 例如包含与显示区域 D 中的源极、漏极电极 11e 相同的材料。此外，第二配线 61e 在与源极、漏极电极 11e 相同的层形成。

[0073] 第二配线 61e 上和第二绝缘膜 61d 上之中的从第二配线 61e 露出的区域被第三绝缘膜 61f 覆盖。第三绝缘膜 61f 例如包含与显示区域 D 中的第三绝缘膜 11f 相同的材料。此外，第三绝缘膜 61f 在与第三绝缘膜 11f 相同的层形成。

[0074] 在第三绝缘膜 61f 上，形成有使 IC 芯片 3 与第二配线 61e 经由各向异性导电膜 72 连接的端子电极 71。端子电极 71 通过贯通第三绝缘膜 61f 的接触孔 71a 与第二配线 61e 连接。端子电极 71 例如包含 ITO 等具有透光性的材料。此外，端子电极 71 与显示区域 D 中的阳极 32 形成在同一层。端子电极 71 与 IC 芯片 3 的端子 73 导通，从而使 IC 芯片 3 与显示区域 D 中的薄膜晶体管 11 电连接。

[0075] 本实施方式中的显示装置 1，在各向异性导电膜 72 与挠性基板 5 之间，形成有俯视时形状比 IC 芯片 3 大、并且硬度比挠性基板 5 高的支承层（绝缘支承层 61a 和金属支承层 61c 中的至少一方）。由此，与没有支承层的显示装置相比，能够抑制从 IC 芯片 3 对各向异性导电膜 72 作用的压力被挠性基板 5 吸收。

[0076] 因此，本实施方式中的显示装置 1 与没有本结构的显示装置相比，能够实现 IC 芯

片 3 与薄膜晶体管 11 通过各向异性导电膜 72 的导通稳定化,由此能够实现显示装置 1 的可靠性提高。

[0077] 此外,本实施方式中的显示装置 1,通过形成支承层,与没有本结构的显示装置相比,抑制了因温度变化而产生的 IC 芯片 3 的应力作用于 IC 芯片 3 周围的第一基板 10。因此,能够防止在 IC 芯片 3 周边的第一基板 10 的表面发生褶皱等变形,实现显示装置 1 的可靠性提高。

[0078] 此外,本实施方式中的显示装置 1 中,绝缘支承层 61a 在俯视时位于显示区域 D 的外侧,由此能够采用在与显示区域 D 内的栅极绝缘层 11b 相同的层形成绝缘支承层 61a 的结构。因此,本实施方式中的显示装置 1 与没有本结构的显示装置相比,能够不增加显示区域 D 中的第一基板 10 的厚度就得到上述的本发明的效果。

[0079] 同样,本实施方式中的显示装置 1 中,金属支承层 61c 在俯视时位于显示区域 D 的外侧,由此能够采用在与显示区域 D 内的栅极电极 11c 相同的层形成金属支承层 61c 的结构。因此,与没有本结构的显示装置相比,能够不增加显示区域 D 中的第一基板 10 的厚度就得到上述的本发明的效果。

[0080] 此外,本实施方式中的显示装置 1 中,包含金属的金属支承层 61c 在各向异性导电膜 72 与挠性基板 5 之间形成,由此与仅形成有绝缘支承层 61a 的显示装置相比,能够抑制从 IC 芯片 3 对各向异性导电膜 72 作用的压力被挠性基板 5 吸收。因此,本实施方式中的显示装置 1 能够实现可靠性提高。

[0081] 此外,实施方式中的显示装置 1 中,金属支承层 61c 在与 IC 芯片 3 对应的区域中形成,由此与仅形成有绝缘支承层 61a 的显示装置相比,能够进一步抑制 IC 芯片 3 的应力作用于 IC 芯片 3 周围的第一基板 10。因此,本实施方式中的显示装置 1 能够实现可靠性提高。

[0082] 此外,本实施方式中的显示装置 1 中,支承层中的至少一层是包含绝缘材料的绝缘支承层 61a,由此与没有本结构的显示装置相比,端子电极 71 与挠性基板 5 之间的绝缘性提高。由此,本实施方式中的显示装置 1 能够实现可靠性提高。

[0083] 以上说明了本实施方式的显示装置 1,但显示装置 1 的结构不限于上述实施方式。图 4 是在与图 3 同样的视野中表示图 1 所示的显示装置 1 的变形体的概要截面图。优选形成绝缘支承层 61a 和金属支承层 61c 这双者,但例如也可以如图 4 所示仅形成其中一方。

[0084] 这样,仅形成绝缘支承层 61a 作为支承层的情况下,包含与显示区域 D 中的栅极电极 11c 相同的材料的配线下部 62c 可以在与栅极电极 11c 相同的层形成。显示装置 1 具有这样的结构的情况下,配线下部 62c 与第二配线 61e 连接,作为第二配线 61e 的一部分起作用。

[0085] 显示装置 1 中,像这样仅形成包含绝缘材料的绝缘支承层 61a 作为支承层,由此与没有本结构的显示装置相比,能够防止端子电极 71 与支承层之间的短路。因此,本实施方式中的显示装置 1 能够实现可靠性提高。

[0086] 此外,支承层的数量不限于 2 层以下。只要支承层的硬度比挠性基板 5 高、并且支承层在挠性基板 5 与各向异性导电膜 72 之间形成、俯视形状比 IC 芯片 3 大,则也可以重合 3 层以上的支承层。

[0087] 接着,用附图说明本发明的一个实施方式的显示装置 1 的制造方法。本实施方式

中的显示装置 1 的制造方法具有：在基础基板 70 上形成挠性基板 5 的工序；在非显示区域 E 中的挠性基板 5 上形成一层以上的支承层的工序；在显示区域 D 中的挠性基板 5 上形成薄膜晶体管 11 和电致发光元件 30 的工序；在显示区域 D 上配置相对基板 50 的工序；在非显示区域 E 压接 IC 芯片 3 的工序；从基础基板 70 剥离挠性基板 5 的工序。

[0088] 图 5 是表示本发明的一个实施方式的显示装置 1 的制造方法、在与图 3 同样的视野中表示图 1 所示的显示装置 1 的概要截面图。首先，在基础基板 70 上形成划分为显示区域 D 和其外侧的非显示区域 E 的例如包含聚酰亚胺的挠性基板 5。基础基板 70 是用作挠性基板 5 的基座的基板，例如使用玻璃基板。此外，基础基板 70 不限于玻璃基板，只要具有起到挠性基板 5 的基座的作用的强度，也可以是包含其它材料的基板。接着，在挠性基板 5 上层叠包含绝缘材料的底涂层 6。

[0089] 图 6 是表示本发明的一个实施方式的显示装置 1 的制造方法、在与图 3 同样的视野中表示图 1 所示的显示装置 1 的概要截面图。接着，以覆盖非显示区域 E 中的底涂层 6 的上表面的方式，形成例如包含多晶硅等绝缘材料的层。此时，也可以不仅在非显示区域 E 中，在显示区域 D 中也同样形成包含绝缘材料的层。此外，该绝缘材料不限于多晶硅，只要硬度比挠性基板 5 高，则也可以是其它材料。

[0090] 接着，对该包含绝缘材料的层进行图案形成，在非显示区域 E 中形成硬度比挠性基板 5 高的支承层即绝缘支承层 61a。该图案形成中，如图 1、6 所示，以绝缘支承层 61a 在俯视时位于显示区域 D 的外侧的方式，调整绝缘支承层 61a 的形成范围。

[0091] 此外，该对绝缘支承层 61a 进行图案形成的工序中，也可以通过同时在显示区域 D 中也进行包含绝缘材料的层的图案形成，而在与非显示区域 E 的绝缘支承层 61a 相同的层中的显示区域 D，形成图 2 所示的多晶硅半导体层 11a。

[0092] 图 7 是表示本发明的一个实施方式的显示装置 1 的制造方法、在与图 3 同样的视野中表示图 1 所示的显示装置 1 的概要截面图。接着，以覆盖绝缘支承层 61a 上和从绝缘支承层 61a 露出的底涂层 6 上的方式，形成包含绝缘材料的第一绝缘膜 61b。该工序中，也可以在图 2 所示的显示区域 D 的底涂层 6 上，也形成包含与第一绝缘膜 61b 相同的材料的栅极绝缘层 11b。

[0093] 接着，以覆盖非显示区域 E 中的第一绝缘膜 61b 上的方式，形成例如 MoW 等金属膜。该工序中，也可以在图 2 所示的显示区域 D 的栅极绝缘层 11b 上也形成金属膜。此外，该金属膜的材料不限于 MoW，只要是硬度比挠性基板 5 高的材料，则也可以是其他材料。

[0094] 图 8 是表示本发明的一个实施方式的显示装置 1 的制造方法、在与图 3 同样的视野中表示图 1 所示的显示装置 1 的概要截面图。接着，对第一绝缘膜 61b 上形成的金属膜进行图案形成，在非显示区域 E 中，形成硬度比挠性基板 5 高的支承层即金属支承层 61c。该图案形成中，如图 1、图 8 所示，以金属支承层 61c 在俯视时位于显示区域 D 的外侧的方式，调整其形成范围。

[0095] 此外，该形成金属支承层 61c 的工序中，也可以通过同时在显示区域 D 中也进行金属膜的图案形成，而在显示区域 D 的与金属支承层 61c 相同的层，形成图 2 所示的栅极电极（配线）11c。

[0096] 接着，以覆盖金属支承层 61c 上和从金属支承层 61c 露出的第一绝缘膜 61b 上的方式，形成包含绝缘材料的第二绝缘膜 61d。此时，也可以通过在显示区域 D 中也以覆盖栅

极电极（配线）11c 的方式形成绝缘材料，而在显示区域 D 中形成与非显示区域 E 的第二绝缘膜 61d 同一层的第二绝缘膜 11d。

[0097] 接着，以覆盖第二绝缘膜 61d 的方式，形成例如铝膜。图 9 是表示本发明的一个实施方式的显示装置 1 的制造方法、在与图 3 同样的视野中表示图 1 所示的显示装置 1 的概要截面图。接着，通过对该铝膜进行图案形成，而在与绝缘支承层 61a 和金属支承层 61c 对应的区域中形成第二配线 61e。此外，第二配线 61e 的材料不限于铝，也可以是其它材料。

[0098] 此外，该工序中，也可以通过在显示区域 D 中的与第二配线 61e 相同的层中也对铝膜进行图案形成，而形成包含与第二配线 61e 相同的材料的源极、漏极电极 11e。

[0099] 图 10 是表示本发明的一个实施方式的显示装置 1 的制造方法、在与图 3 同样的视野中表示图 1 所示的显示装置 1 的概要截面图。接着，以覆盖第二配线 61e 上和第二绝缘膜 61d 上露出的区域的方式，形成包含绝缘材料的第三绝缘膜 61f。

[0100] 该形成第三绝缘膜 61f 的工序中，也可以通过在显示区域 D 中同样地使绝缘材料层叠，而形成与非显示区域 E 的第三绝缘膜 61f 同一层的第三绝缘膜 11f。由此，在挠性基板 5 的显示区域 D 上，形成图 2 所示的薄膜晶体管 11。

[0101] 接着，如图 10 所示，形成贯通非显示区域 E 中的第三绝缘膜 61f 使第二配线 61e 的上表面 61e1 露出的接触孔 71a。

[0102] 图 11 是表示本发明的一个实施方式的显示装置 1 的制造方法、在与图 3 同样的视野中表示图 1 所示的显示装置 1 的概要截面图。接着，以覆盖第三绝缘膜 61f 的上表面和接触孔 71a 内的方式，包覆包含 IT0 等具有透光性的材料的透光膜。接着，通过对该透光膜进行图案形成，形成覆盖接触孔 71a 内的端子电极 71。

[0103] 该形成端子电极 71 的工序中，也可以通过在显示区域 D 中同样地形成透光膜并进行图案形成，而形成阳极 32。

[0104] 之后，如图 2 所示，通过在挠性基板 5 的显示区域 D 上形成像素分离膜 14、有机电致发光元件 30 和密封膜 40，形成具有挠性基板 5、底涂层 6、具有薄膜晶体管 11 的电路层 12、平坦化膜 13、有机电致发光元件 30、密封膜 40 的第一基板 10。

[0105] 接着，以隔着填充剂 45 与第一基板 10 的显示区域 D 的上表面相对的方式配置第二基板（相对基板）50。

[0106] 接着，如图 1、3 所示，在支承层（绝缘支承层 61a、金属支承层 61c）的非显示区域 E 上，以俯视形状比支承层小的 IC 芯片 3 在俯视时位于支承层的内侧的方式隔着各向异性导电膜 72 压接该 IC 芯片 3。

[0107] 具体而言，首先，在端子电极 71 上贴合各向异性导电膜 72。接着，配置具有端子 73 的 IC 芯片 3，使端子 73 隔着各向异性导电膜 72 位于端子电极 71 上。接着，通过在加热的同时从 IC 芯片 3 之上施加压力，使 IC 芯片 3 的端子 73 隔着各向异性导电膜 72 压接于端子电极 71。由此，IC 芯片 3 与显示区域 D 中的薄膜晶体管 11 导通。

[0108] 之后，通过从基础基板 70 剥离挠性基板 5，形成图 1 至图 3 所示的显示装置 1。

[0109] 本实施方式中的显示装置 1 的制造方法中，在各向异性导电膜 72 与挠性基板 5 之间形成绝缘支承层 61a 和金属支承层 61c 中的至少一方，作为俯视形状比 IC 芯片 3 大并且硬度比挠性基板 5 高的支承层，由此与没有本结构的显示装置的制造方法相比，能够抑制压接 IC 芯片 3 时作用于各向异性导电膜 72 的压力被挠性基板 5 吸收。因此，能够使 IC 芯

片 3 与薄膜晶体管 11 稳定地导通,由此能够制造可靠性高的显示装置 1。

[0110] 此外,本实施方式中的显示装置 1 的制造方法中,形成例如绝缘支承层 61a 作为支承层,因此与没有本结构的显示装置的制造方法相比,能够抑制压接 IC 芯片 3 时的加热和冷却所引起的应力作用于 IC 芯片 3 周围的第一基板 10。因此,能够使 IC 芯片 3 周边的第一基板 10 的表面不发生变形地使 IC 芯片 3 与第一基板 10 压接。

[0111] 此外,本实施方式中的显示装置 1 的制造方法中,形成包含绝缘材料的绝缘支承层 61a 作为支承层,因此与没有本结构的显示装置的制造方法相比,能够提高端子电极 71 与挠性基板 5 之间的绝缘性,能够制造可靠性高的显示装置 1。

[0112] 此外,本实施方式中的显示装置 1 的制造方法中,以俯视时位于显示区域 D 的外侧的方式形成支承层,因此能够在与显示区域 D 内的栅极绝缘层 11b 相同的层形成绝缘支承层 61a。因此,与没有本结构的显示装置相比,能够不增加显示区域 D 中的第一基板 10 的厚度地得到上述的本发明的效果。

[0113] 此外,本实施方式中的显示装置 1 的制造方法中,在各向异性导电膜 72 与挠性基板 5 之间形成包含金属的金属支承层 61c 作为支承层中的一层,因此与没有本结构的显示装置相比,能够抑制从 IC 芯片 3 作用于各向异性导电膜 72 的压力被挠性基板 5 吸收。因此,能够实现显示装置 1 的可靠性提高。

[0114] 此外,金属支承层 61c 在与显示装置 D 中的薄膜晶体管 11 的栅极电极(配线)11c 相同的层形成,因此与没有本结构的显示装置的制造方法相比,能够不增加显示区域 D 中的第一基板 10 的厚度地得到上述的本发明的效果。

[0115] 此外,本实施方式中的显示装置 1 的制造方法中,形成绝缘支承层 61a 和金属支承层 61c 这两者作为支承层,因此与仅形成某一方的支承层的制造方法相比,能够抑制压接 IC 芯片 3 时的第一基板 10 的表面发生变形,并抑制 IC 芯片 3 与薄膜晶体管 11 的导通不良。

[0116] 以上说明了本发明的实施方式,但本发明不限于上述实施方式。例如,上述实施方式中说明的结构也可以用实质上相同的结构、起到相同作用效果的结构、或者能够达成相同目的的结构置换。

[0117] 图 12 是表示本发明的一个实施方式的显示装置的制造方法的变形例、在与图 3 同样的视野中表示图 4 所示的显示装置 1 的概要截面图。例如,也可以这样在与显示区域 D 中的栅极电极 11c 相同的层形成配线下部 62c 以代替金属支承层 61c。通过这样仅形成绝缘支承层 61a 作为支承层,与没有本结构的显示装置的制造方法相比,能够制造能够防止端子电极 71 与支承层短路的可靠性高的显示装置 1。

[0118] 此外,形成的支承层的数量不限于 2 层以下。只要硬度比挠性基板 5 高、俯视形状比 IC 芯片 3 大、且在挠性基板 5 与各向异性导电膜 72 之间形成,则也可以形成 3 层以上的支承层。

[0119] 以上描述了本发明的实施例,但也可以进行各种变形,本发明的主旨范围内的各种变形都包括在权利要求的范围内。

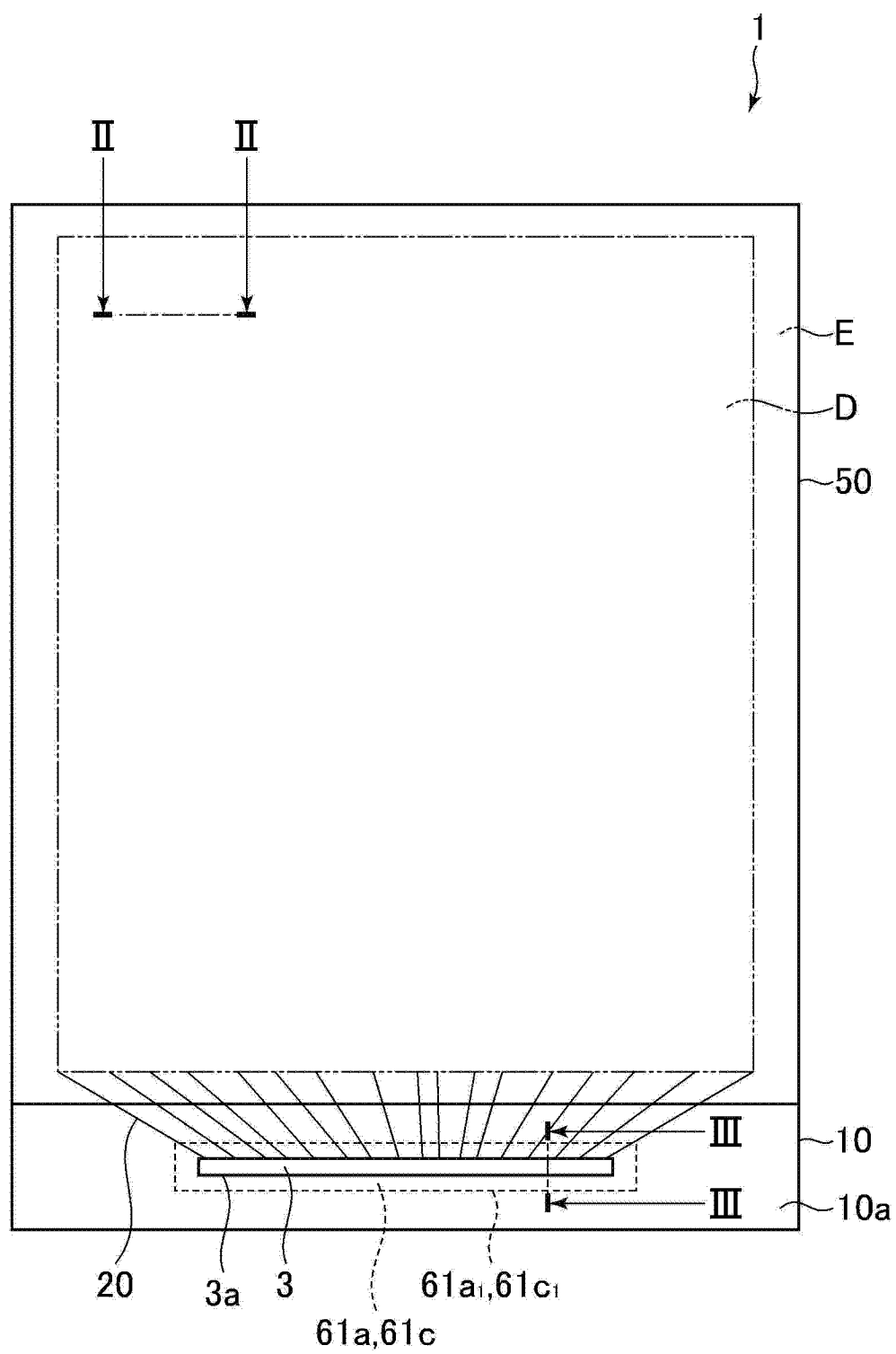


图 1

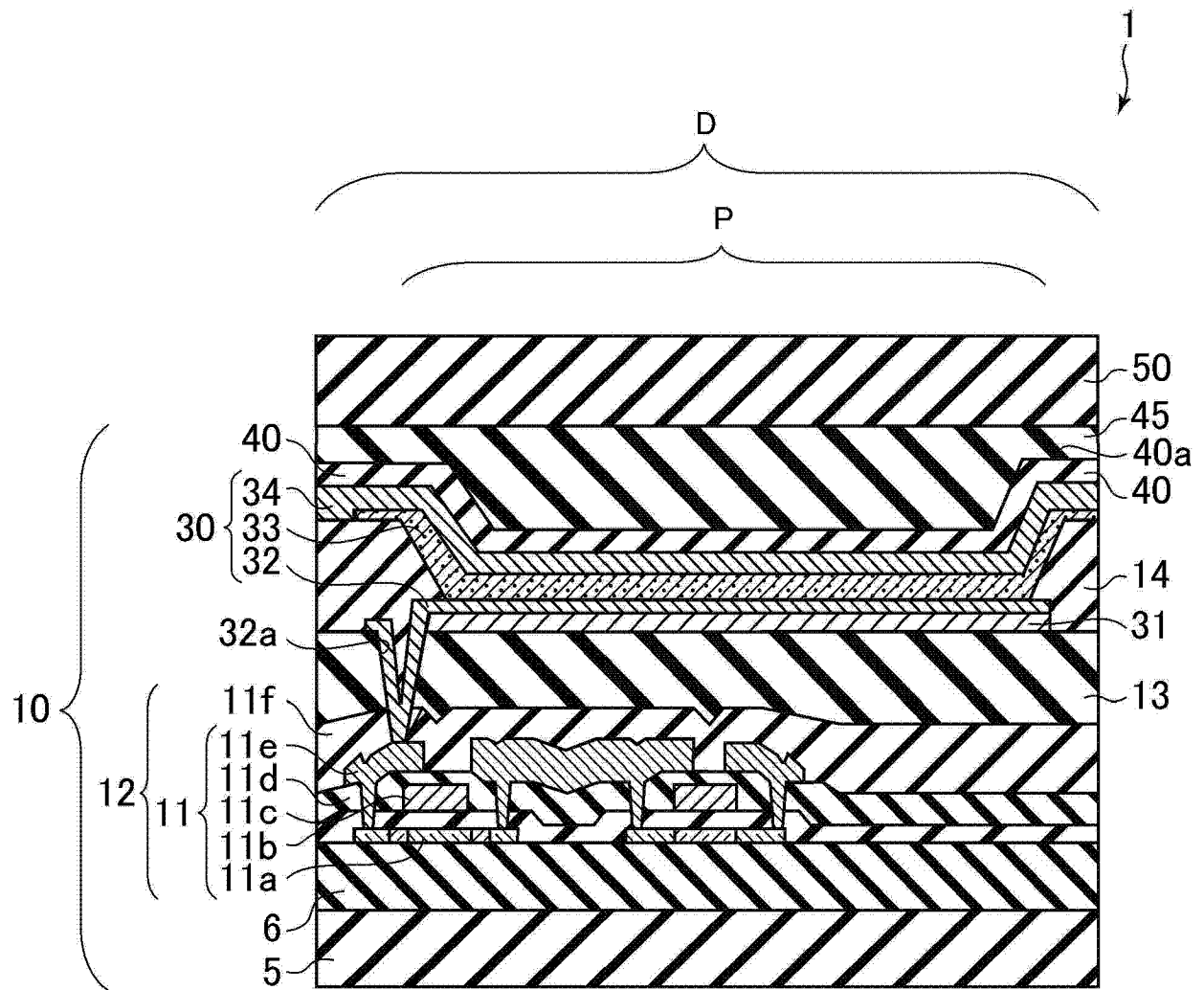


图 2

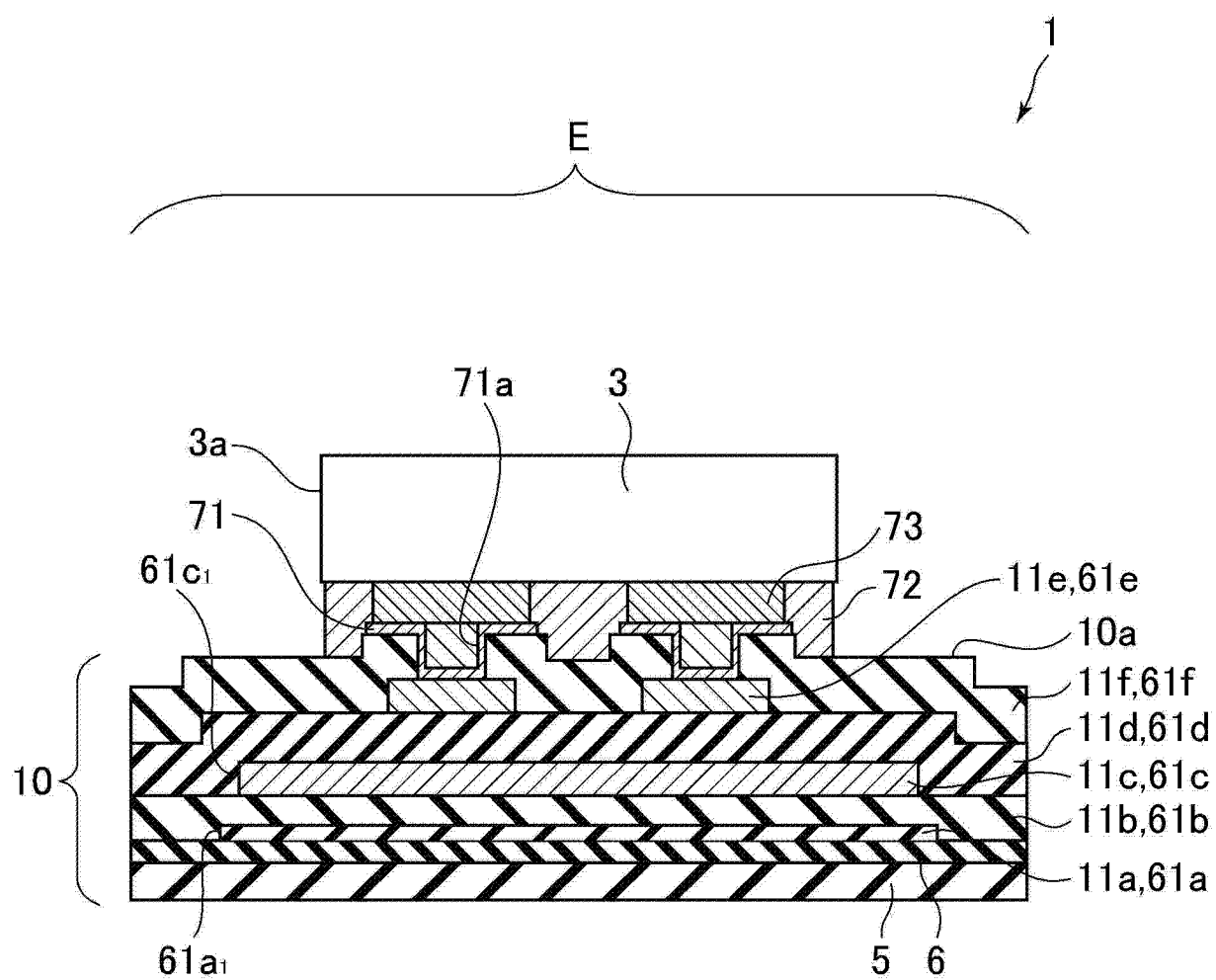


图 3

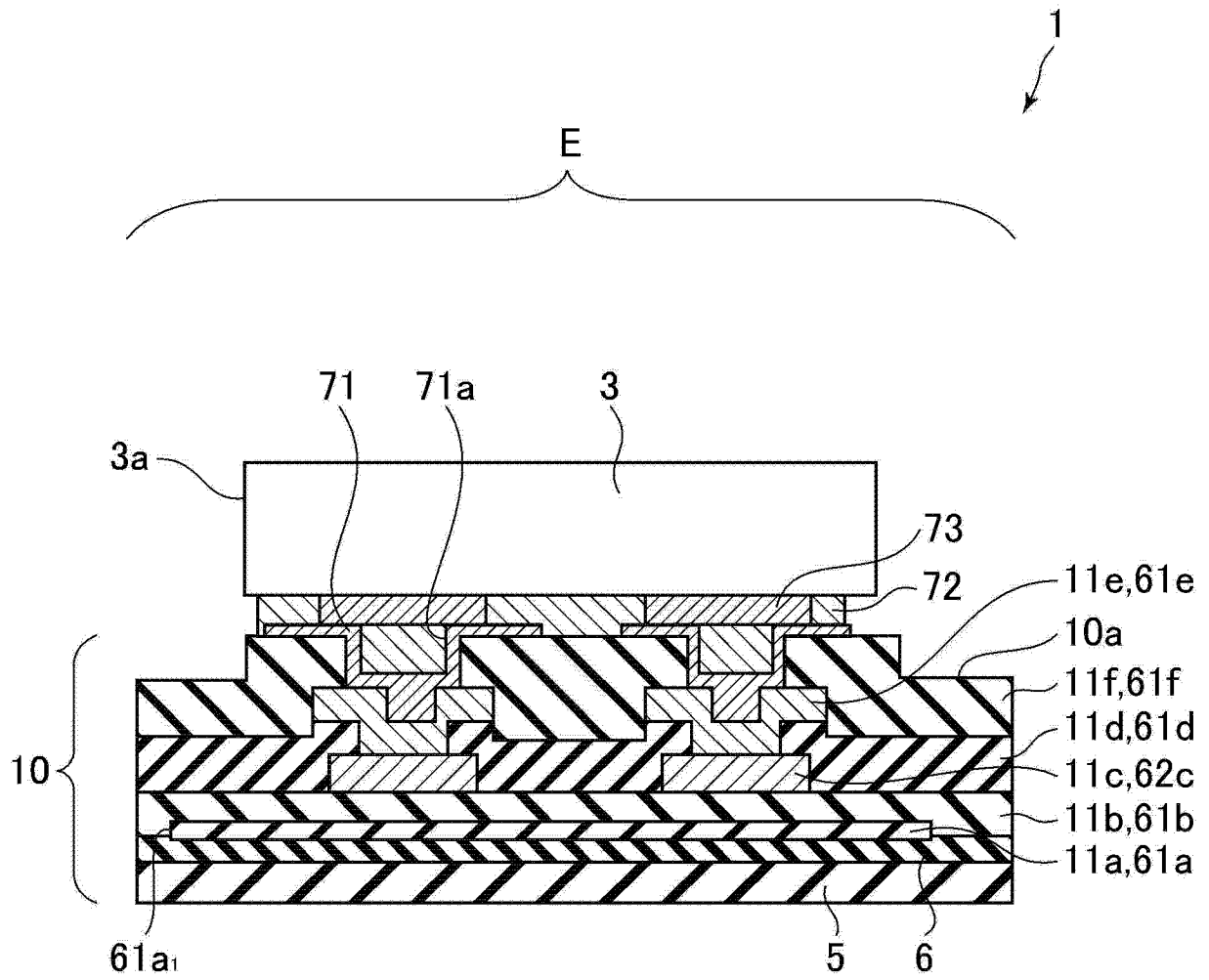


图 4

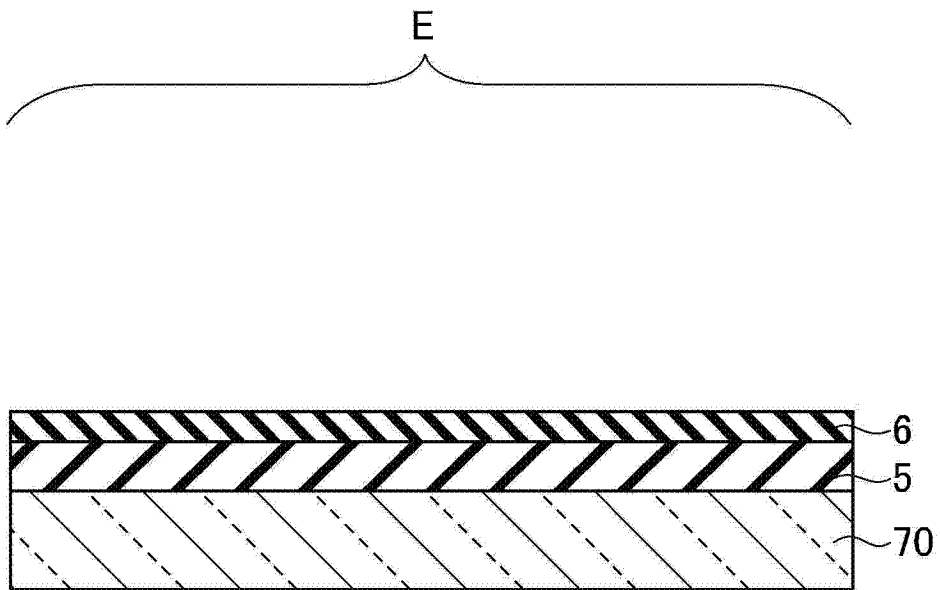


图 5

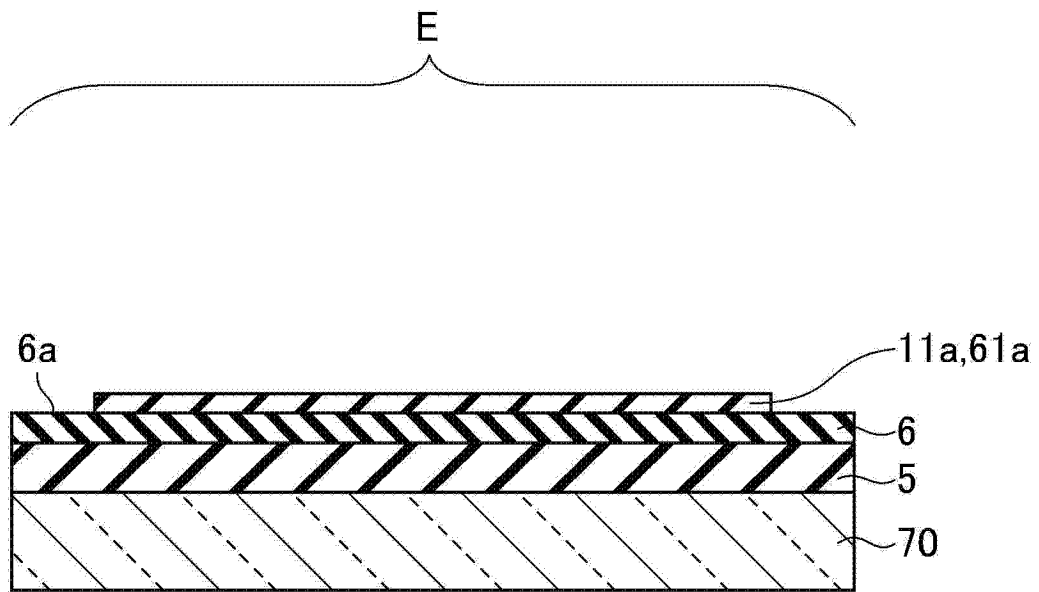


图 6

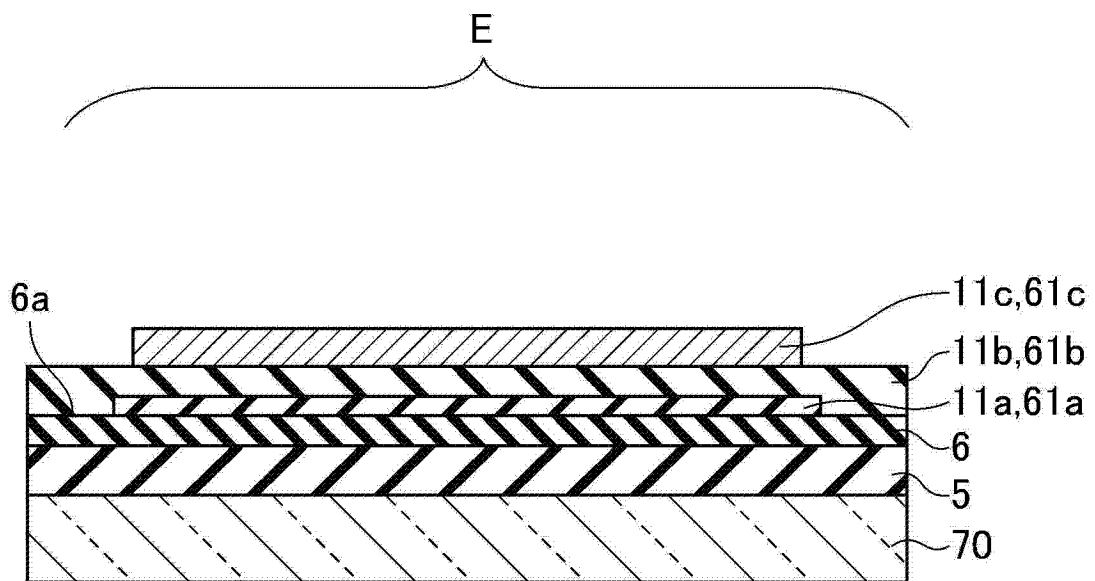


图 7

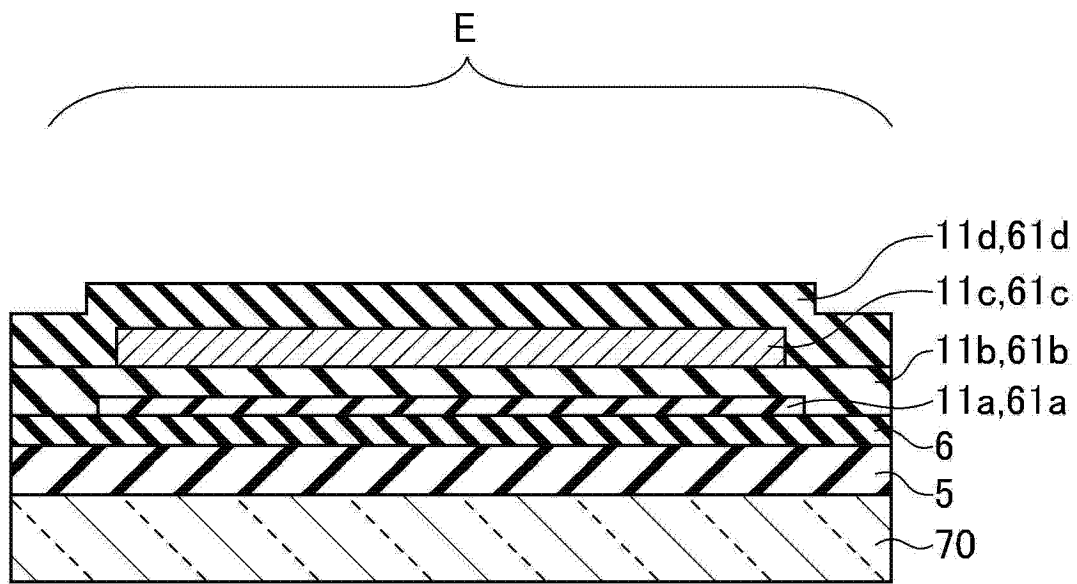


图 8

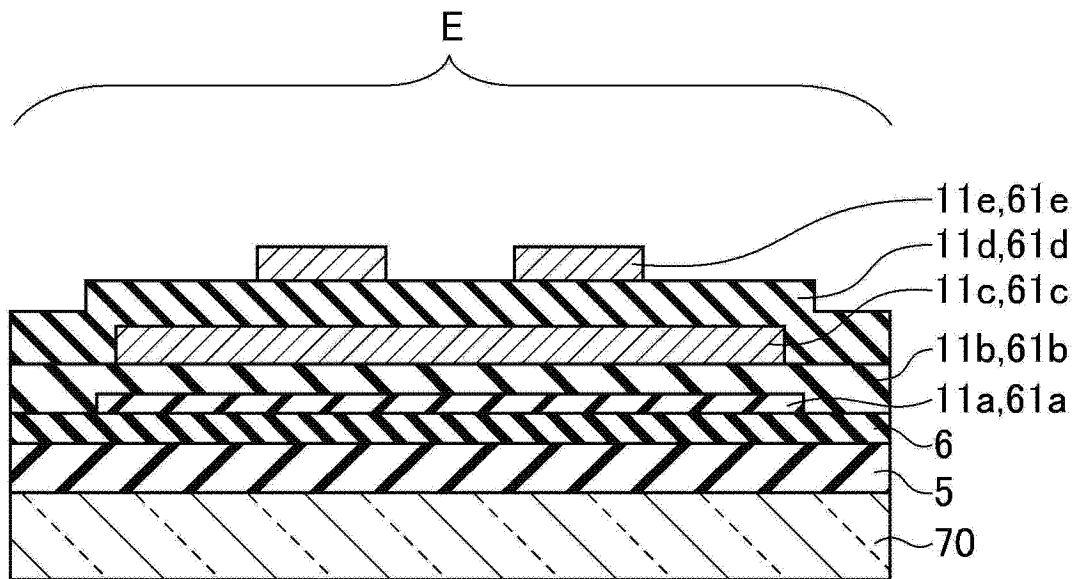


图 9

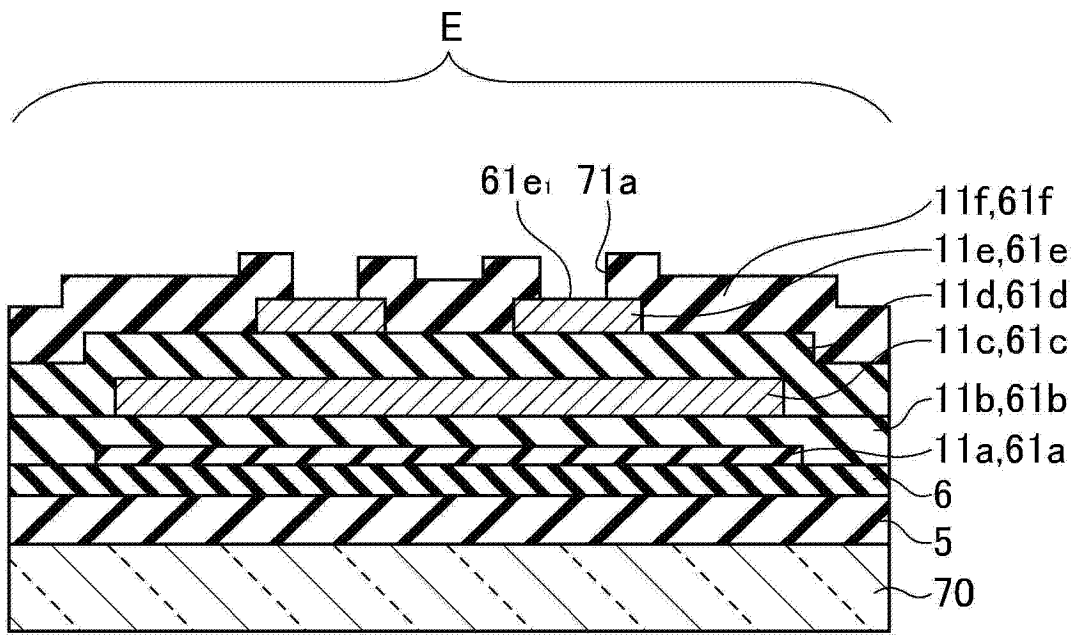


图 10

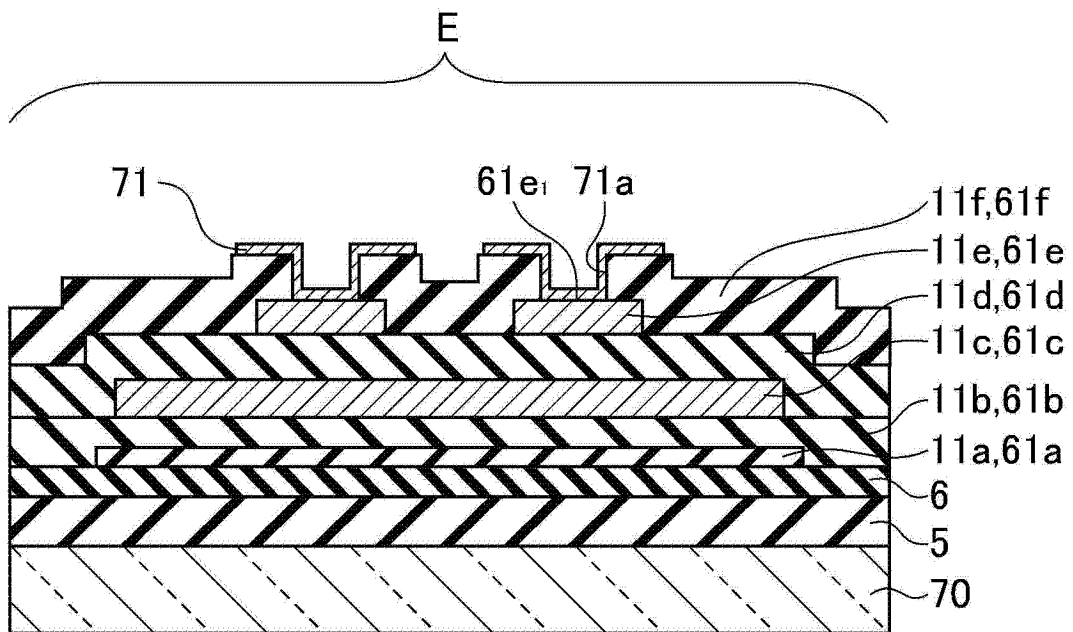


图 11

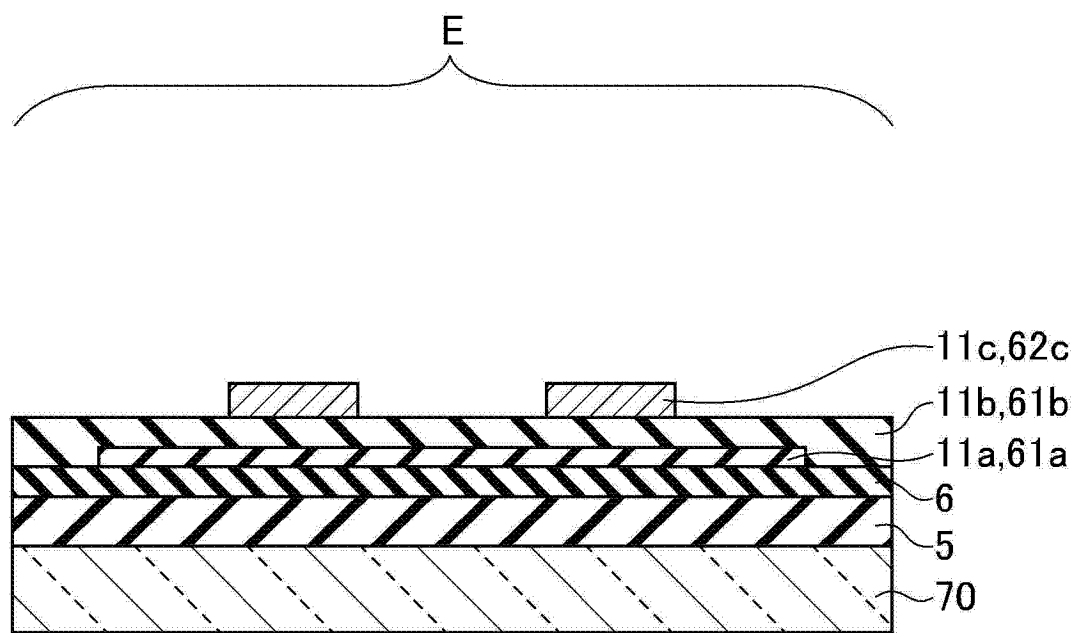


图 12

专利名称(译)	显示装置和显示装置的制造方法		
公开(公告)号	CN104518002A	公开(公告)日	2015-04-15
申请号	CN201410521919.5	申请日	2014-09-30
[标]申请(专利权)人(译)	株式会社日本显示器		
申请(专利权)人(译)	株式会社日本显示器		
当前申请(专利权)人(译)	株式会社日本显示器		
[标]发明人	鹤冈历人		
发明人	鹤冈历人		
IPC分类号	H01L27/32 H01L51/56		
CPC分类号	H01L27/3262 H01L51/56 H01L2227/323 H01L51/5246 H01L51/5243 H01L27/3276 H01L24/16 H01L24/32 H01L24/73 H01L27/124 H01L27/3255 H01L51/0097 H01L51/5237 H01L2224/16225 H01L2224/16227 H01L2224/32225 H01L2224/32227 H01L2224/73203 H01L2224/73204 Y02E10/549 Y02P70/521 H01L2924/00		
优先权	2013207137 2013-10-02 JP		
其他公开文献	CN104518002B		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种显示装置和显示装置的制造方法。本发明的显示装置(1)包括：第一基板(10)，其具有挠性基板(5)，被划分为显示区域(D)和其外侧的非显示区域(E)，在上述显示区域的上述挠性基板上形成有薄膜晶体管(11)和电致发光元件(30)；与上述第一基板的上述显示区域的上表面(10a)相对地配置的第二基板(50)；和隔着各向异性导电膜(72)压接在上述第一基板的上述非显示区域上的IC芯片(3)，上述第一基板中，在上述挠性基板与上述各向异性导电膜之间，具有至少一层以上的俯视形状比上述IC芯片大、硬度比上述挠性基板高的支承层(61a、61c)，上述IC芯片在俯视时位于上述支承层的内侧。

