



(12) 实用新型专利

(10) 授权公告号 CN 204204377 U

(45) 授权公告日 2015. 03. 11

(21) 申请号 201420653815. 5

(ESM) 同样的发明创造已同日申请发明专利

(22) 申请日 2014. 11. 04

(30) 优先权数据

61/929, 907 2014. 01. 21 US

14/488, 725 2014. 09. 17 US

(73) 专利权人 苹果公司

地址 美国加利福尼亚州

(72) 发明人 崔宰源 J-P·吉洛 张世昌

蔡宗廷 V·格普塔 朴英培

(74) 专利代理机构 北京市金杜律师事务所

11256

代理人 王茂华

(51) Int. Cl.

G09G 3/32(2006. 01)

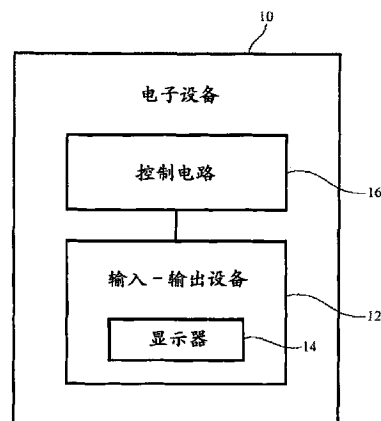
权利要求书1页 说明书8页 附图6页

(54) 实用新型名称

显示器和电子设备显示器

(57) 摘要

本实用新型涉及显示器和电子设备显示器。显示器可具有有机发光二极管显示器像素的阵列。每个显示器像素可具有在驱动晶体管控制下发光的发光二极管。每个显示器像素还可具有用于补偿和编程操作的控制晶体管。显示器像素的阵列可具有行和列。行线可用于向显示器像素的行施加行控制信号。可以使用列线(数据线)向相应显示器像素的列施加显示数据和其他信号。可以在每个驱动晶体管下方形成底部导电屏蔽结构。底部导电屏蔽结构可用于将驱动晶体管从自相邻行线和列线产生的任何电场屏蔽开。底部导电屏蔽结构可以是电浮置的或耦合到电源线路。



1. 一种显示器,其特征在于,所述显示器包括:
基板;
薄膜晶体管,其形成于所述基板上;
至少一个缓冲层,其插置于所述薄膜晶体管和所述基板之间;以及
导电屏蔽结构,其直接在所述薄膜晶体管之下而形成于所述缓冲层中。
2. 根据权利要求1所述的显示器,其特征在于,所述导电屏蔽结构由透明导电材料形成。
3. 根据权利要求1所述的显示器,其特征在于,所述导电屏蔽结构由不透明导电材料形成。
4. 根据权利要求1所述的显示器,其特征在于,所述导电屏蔽结构是电浮置的。
5. 根据权利要求1所述的显示器,其特征在于,所述显示器还包括:
电源线路,其中所述导电屏蔽结构短接到所述电源线路。
6. 根据权利要求1所述的显示器,其特征在于,所述显示器还包括:
阴极电极,其通过通孔而短接到所述导电屏蔽结构。
7. 根据权利要求1所述的显示器,其特征在于,所述薄膜晶体管具有在栅极绝缘层上形成的栅极,并且所述导电屏蔽结构不与所述栅极绝缘层直接接触。
8. 根据权利要求1所述的显示器,其特征在于,所述显示器还包括:
另外的薄膜晶体管,其中所述导电屏蔽结构仅形成于所述薄膜晶体管下方而不在所述另外的薄膜晶体管下方。
9. 一种电子设备显示器,其特征在于,所述电子设备显示器包括:
布置成阵列的显示器像素,其中所述阵列中的每个显示器像素包括:
驱动晶体管;以及
导电屏蔽,其形成于所述驱动晶体管下方。
10. 根据权利要求9所述的电子设备显示器,其特征在于,所述阵列中的每个显示器像素还包括耦合到所述驱动晶体管的发光二极管。
11. 根据权利要求10所述的电子设备显示器,其特征在于,所述阵列中的每个显示器像素中的所述导电屏蔽是电浮置的。
12. 根据权利要求10所述的电子设备显示器,其特征在于,所述阵列中的每个显示器像素中的所述导电屏蔽短接到公共电极。
13. 根据权利要求10所述的电子设备显示器,其特征在于,所述阵列的第一部分中的每个显示器像素中的所述导电屏蔽是电浮置的,并且所述阵列的第二部分中的每个显示器像素中的所述导电屏蔽短接到公共电极。

显示器和电子设备显示器

[0001] 相关申请交叉引用

[0002] 本申请要求 2014 年 9 月 17 日提交的美国专利申请 14/488,725 和 2014 年 1 月 21 日提交的美国临时专利申请 61/929,907 的优先权,上述专利申请据此全文以引用方式并入本文。

技术领域

[0003] 本实用新型整体涉及具有显示器的电子设备,更具体地,涉及用于显示器诸如有机发光二极管显示器的显示驱动器电路。

背景技术

[0004] 电子设备通常包括显示器。例如,蜂窝电话和便携式计算机包括用于向用户呈现信息的显示器。

[0005] 显示器,诸如有机发光二极管显示器,具有基于发光二极管的显示器像素阵列。在这种类型的显示器中,每个显示器像素都包括发光二极管和薄膜晶体管,薄膜晶体管用于控制向发光二极管施加信号以产生光。

[0006] 有机发光二极管显示器像素包括经由接入薄膜晶体管连接到数据线的驱动薄膜晶体管。接入晶体管可具有栅极端子,其经由对应的扫描线接收扫描信号。可以通过认定扫描信号以导通接入晶体管而将数据线上的图像数据加载到显示器像素中。

[0007] 在常规的有机发光二极管显示器像素中,扫描线较接近驱动晶体管而形成。在特定的操作情形中,可以偏置扫描线,从而可以在扫描线和驱动晶体管的沟道区之间产生水平电场。以这种方式产生的电场可能会干扰驱动薄膜晶体管的操作,从而导致不希望有的彩色伪影。

[0008] 因此,希望能够提供改进的显示器,诸如改进的有机发光二极管显示器。

实用新型内容

[0009] 电子设备可包括具有显示器像素阵列的显示器。显示器像素可以是有机发光二极管显示器像素。每个显示器像素可具有发光的有机发光二极管。每个显示器像素中的驱动晶体管可以向该显示器像素中的有机发光二极管施加电流。驱动晶体管可以通过阈值电压来表征。

[0010] 每个显示器像素可具有控制晶体管,该控制晶体管用于针对阈值电压中的变化来补偿显示器像素。在补偿操作期间,可以向显示器像素提供基准电压。控制晶体管也可用于在编程操作期间向显示器像素中加载显示数据以及控制显示器像素的发射操作。

[0011] 可以为每个显示器像素提供形成于驱动晶体管正下方的导电屏蔽结构,以防止因偏置控制晶体管而产生的任何水平电场干扰驱动晶体管的操作。导电屏蔽结构可以仅形成于驱动晶体管下方而不是控制晶体管下方。

[0012] 导电屏蔽结构可由透明导电材料或不透明导电材料形成。导电屏蔽结构可以是电

浮置的,或者可以短接到公共电源线路诸如公共阴极电极。具体地,导电屏蔽结构可形成于插置在驱动晶体管和其上方形成有驱动晶体管的透明基板之间的至少一个缓冲层。因此,有时将以这种方式形成的导电屏蔽称为底部屏蔽

[0013] 在一方面,公开一种显示器。该显示器包括:基板;薄膜晶体管,其形成于所述基板上;至少一个缓冲层,其插置于所述薄膜晶体管和所述基板之间;以及导电屏蔽结构,其直接在所述薄膜晶体管之下而形成于所述缓冲层中。

[0014] 在一个实施例中,所述导电屏蔽结构由透明导电材料形成。在一个实施例中,所述导电屏蔽结构由不透明导电材料形成。在一个实施例中,所述导电屏蔽结构是电浮置的。在一个实施例中,该显示器还包括:电源线路,其中所述导电屏蔽结构短接到所述电源线路。在一个实施例中,该显示器还包括:阴极电极,其通过通孔而短接到所述导电屏蔽结构。在一个实施例中,所述薄膜晶体管具有在栅极绝缘层上形成的栅极,并且其中所述导电屏蔽结构不与所述栅极绝缘层直接接触。在一个实施例中,该显示器还包括:另外的薄膜晶体管,其中所述导电屏蔽结构仅形成于所述薄膜晶体管下方而不在所述另外的薄膜晶体管下方。

[0015] 在另一方面,公开一种电子设备显示器。该电子设备显示器包括:布置成阵列的显示器像素,其中所述阵列中的每个显示器像素包括:驱动晶体管;以及导电屏蔽,其形成于所述驱动晶体管下方。

[0016] 在一个实施例中,所述阵列中的每个显示器像素还包括耦合到所述驱动晶体管的发光二极管。在一个实施例中,所述阵列中的每个显示器像素中的所述导电屏蔽是电浮置的。在一个实施例中,所述阵列中的每个显示器像素中的所述导电屏蔽短接到公共电极。在一个实施例中,所述阵列的第一部分中的每个显示器像素中的所述导电屏蔽是电浮置的,并且所述阵列的第二部分中的每个显示器像素中的所述导电屏蔽短接到公共电极。

附图说明

[0017] 图 1 是根据一个实施例的具有显示器的例证性电子设备的图示。

[0018] 图 2 是根据一个实施例的例证性显示器诸如具有有机发光二极管显示器像素阵列的有机发光二极管显示器的图示。

[0019] 图 3 是根据一个实施例的可用于显示器中的类型的例证性有机发光二极管显示器像素的图示。

[0020] 图 4 是常规有机发光二极管显示器像素结构的横截面侧视图。

[0021] 图 5 是根据一个实施例的具有驱动晶体管和驱动晶体管正下方形成的导电屏蔽结构的例证性有机发光二极管显示器像素的横截面侧视图。

[0022] 图 6 是根据一个实施例的具有电浮置的导电屏蔽结构的图 5 中所示类型的多个显示器像素的顶视图。

[0023] 图 7 是根据一个实施例的具有彼此电短接的导电屏蔽结构的图 5 中所示类型的多个显示器像素的顶视图。

[0024] 图 8 是示出了根据一个实施例如何将显示器像素阵列中的至少一些导电屏蔽结构短接到公共阴极电极的图示。

[0025] 图 9 是显示器像素阵列的周边部分的横截面侧视图,示出了根据一个实施例如何

可利用通孔将导电屏蔽结构连接到阴极电极。

具体实施方式

[0026] 图 1 中示出了可以装备有机发光二极管 (OLED) 显示器的类型的例证性电子设备。如图 1 中所示, 电子设备 10 可具有控制电路 16。控制电路 16 可包括用于支持设备 10 的操作的存储和处理电路。存储和处理电路可包括存储装置, 诸如硬盘驱动器存储装置、非易失性存储器 (例如, 被配置为形成固态驱动器的闪存存储器或其他电可编程只读存储器)、易失性存储器 (例如, 静态或动态随机存取存储器), 等等。控制电路 16 中的处理电路可用于控制设备 10 的操作。处理电路可基于一个或多个微处理器、微控制器、数字信号处理器、基带处理器、电源管理单元、音频编解码芯片、专用集成电路、可编程集成电路等。

[0027] 设备 10 中的输入 - 输出电路, 诸如输入 - 输出设备 12, 可用于允许将数据提供给设备 10 以及允许将数据从设备 10 提供给外部设备。输入 - 输出设备 12 可包括按钮、操纵杆、点击轮、滚轮、触控板、小键盘、键盘、麦克风、扬声器、音频发生器、振动器、摄像机、传感器、发光二极管和其他状态指示器、数据端口等。用户可通过经由输入 - 输出设备 12 提供命令来控制设备 10 的操作并且可使用输入 - 输出设备 12 的输出资源从设备 10 接收状态信息和其他输出。

[0028] 输入 - 输出设备 12 可包括一个或多个显示器, 诸如显示器 14。显示器 14 可以是触摸屏显示器, 其包括触摸传感器以用于从用户采集触摸输入, 或者显示器 14 可以对触摸不敏感。用于显示器 14 的触摸传感器可以基于电容性触摸传感器电极、声学触摸传感器结构、电阻性触摸部件、基于力的触摸传感器结构、基于光的触摸传感器的阵列或其他适当的触摸传感器布置。

[0029] 可以使用控制电路 16 在设备 10 上运行软件, 诸如操作系统代码和应用程序。在设备 10 的操作期间, 运行于控制电路 16 上的软件可以在输入 - 输出设备中的显示器 14 上显示图像。

[0030] 图 2 示出了显示器 14, 其包括形成于一个或多个层诸如基板 24 上的结构。诸如基板 24 的层可由诸如平面玻璃层的材料的平面矩形层形成。显示器 14 可具有显示器像素 22 的阵列以用于为用户显示图像。显示器像素 22 的阵列可由基板 24 上的显示器像素结构的行和列形成。这些结构可包括薄膜晶体管, 诸如多晶硅薄膜晶体管、半导体氧化物薄膜晶体管等。在显示器像素 22 的阵列中可以有任意适当数量的行和列 (例如, 十个或更多、一百个或更多、或者一千个或更多)。

[0031] 可以利用焊料或导电粘合剂将显示驱动器电路诸如显示驱动器集成电路 15 耦合到导电通路诸如基板 24 上的金属迹线。显示驱动器集成电路 15 (有时称为定时控制器芯片) 可包含用于通过通路 25 与系统控制电路 16 通信的通信电路。通路 25 可由柔性印刷电路上的迹线或其他缆线形成。控制电路可位于电子设备中的主逻辑板上, 电子设备包括诸如蜂窝电话、计算机、电视、机顶盒、媒体播放器、便携式电子设备、或正在使用显示器 14 的其他电子设备。在操作期间, 控制电路可以为显示驱动器集成电路 15 提供要在显示器 14 上显示的图像的信息。为了在显示器像素 22 上显示图像, 显示驱动器集成电路 15 可以向显示驱动器电路, 诸如行驱动器电路 18 和列驱动器电路 20, 提供时钟信号和其他控制信号。行驱动器电路 18 和 / 或列驱动器电路 20 可由一个或多个集成电路和 / 或一个或多个

薄膜晶体管电路形成。

[0032] 行驱动器电路 18 可以位于显示器 14 的左右边缘,仅在显示器 14 的单个边缘,或显示器 14 中的别处。在操作期间,行驱动器电路 18 可在水平线 28(有时称为行线或“扫描”线)上提供行控制信号。有时可将行驱动器电路称为扫描线驱动器电路。

[0033] 可使用列驱动器电路 20 向多个对应的垂直线 26 上提供来自显示驱动器集成电路 15 的数据信号 D。列驱动器电路 20 有时可以称为数据线驱动器电路或源极驱动器电路。垂直线 26 有时称为数据线。在补偿操作期间,列驱动器电路 20 可以使用垂直线 26 来提供基准电压。在编程操作期间,利用线路 26 向显示器像素 22 中加载显示数据。

[0034] 每一数据线 26 都与相应列的显示器像素 22 相关联。多组水平信号线 28 通过显示器 14 水平延伸。每组水平信号线 28 都与相应行的显示器像素 22 相关联。每行中的水平信号线的数目由被水平信号线独立控制的显示器像素 22 中的晶体管数目决定。可由不同数量的扫描线来操作不同配置的显示器像素。

[0035] 行驱动器电路 18 可以认定控制信号,诸如显示器 14 中的行线 28 上的扫描信号。例如,驱动器电路 18 可从显示驱动器集成电路 15 接收时钟信号和其他控制信号,并可响应于所接收的信号认定每行显示器像素 22 中的扫描信号和发射信号。可以依次处理显示器像素 22 的行,(例如)针对每帧图像数据的处理开始于显示器像素阵列的顶部,并结束于阵列的底部。在认定行中的扫描线时,由电路 16 提供给列驱动器电路 20 的控制信号和数据信号指示电路 20 对关联的数据信号 D 解复用并驱动到数据线 26 上,从而将利用出现在数据线 D 上的显示数据来对行中的显示器像素进行编程。显示器像素然后能够显示加载的显示数据。

[0036] 在有机发光二极管显示器中,每个显示器像素都包含相应的有机发光二极管。图 3 中示出了例证性有机发光二极管显示器像素 22 的示意图。如图 3 中所示,显示器像素 22 可包括耦合到驱动晶体管 TD 的发光二极管 30。可以将正电源电压 $V_{DD\text{EL}}$ 提供给正电源端子 34,而可以将接地电源电压 $V_{SS\text{EL}}$ 提供给接地电源端子 36。驱动晶体管 TD 的状态控制流经二极管 30 的电流,因此控制来自显示器像素 22 的发射光 40 的量。

[0037] 显示器像素 22 可具有存储电容器 Cst1 和 Cst2 以及一个或多个用作开关的晶体管,诸如晶体管 SW1、SW2 和 SW3。利用行线 28 向一行显示器像素 22 提供信号 EM 和扫描信号 SCAN1 与 SCAN2。经由数据线 26 向一系列显示器像素 22 提供数据 D。

[0038] 信号 EM 用于控制发射晶体管 SW3 的操作。晶体管 SW1 用于向连接到驱动晶体管 TD 的栅极的节点 A 施加数据线 26 的电压。晶体管 SW2 用于在补偿操作期间向节点 B 施加直流(DC)偏压 V_{ini} 以进行电路初始化。

[0039] 在补偿操作期间,针对像素间的变化,诸如晶体管阈值电压变化,来补偿显示器像素 22。补偿周期包括初始化阶段和阈值电压生成阶段。在补偿之后(即,在已经完成补偿周期的补偿操作之后),向显示器像素中加载数据。数据加载过程有时称为数据编程,其发生于编程周期期间。在彩色显示器中,编程可涉及对数据解复用以及向红、绿和蓝像素中加载解复用的数据。

[0040] 在补偿和编程之后(即在补偿和编程周期到期之后),可以使用该行的显示器像素来发光。正使用显示器像素来发光的时间周期(即发光二极管 30 发光 40 期间的时间)有时称为发射周期。

[0041] 在初始化阶段期间,电路 18 认定 SCAN1 和 SCAN2(即,取 SCAN1 和 SCAN2 的高值)。这将导通晶体管 SW1 和 SW2,使得分别向节点 A 和 B 施加基准电压信号 V_{ref} 和初始化电压信号 V_{ini} 。在补偿周期的阈值电压生成阶段期间,认定信号 EM 并导通开关 SW3,使得电流流经驱动晶体管 TD 以为节点 B 处的电容充电。随着节点 B 处的电压升高,通过驱动晶体管 TD 的电流将减小,因为驱动晶体管 TD 的栅极-源极电压 V_{gs} 将接近驱动晶体管 TD 的阈值电压 V_t 。节点 B 处的电压将因此达到 $V_{ref}-V_t$ 。

[0042] 在补偿之后(即,在初始化和阈值电压生成之后),将数据编程到经补偿的显示器像素中。在编程期间,通过解除认定信号 EM 来截止发射晶体管 SW3,并利用数据线 26 向节点 A 施加期望的数据电压 D。在编程之后节点 A 处的电压是显示数据电压 V_{data} 。因为与节点 A 耦合,所以节点 B 处的电压会升高。具体地讲,取节点 B 处的电压为 $V_{ref}-V_t+(V_{data}-V_{ref})\cdot K$,其中 K 等于 $C_{st1}/(C_{st1}+C_{st2}+C_{oled})$,其中 C_{oled} 是与二极管 30 相关联的电容。

[0043] 在已经完成补偿和编程操作之后,显示器 14 的显示驱动器电路将经过补偿和编程的显示器像素置于发射模式(即,开始发射周期)。在发射期间,针对每个经补偿和编程的显示器像素认定信号 EM,以导通晶体管 SW3。节点 B 处的电压达到 V_{oled} ,即与二极管 30 相关联的电压。节点 A 处的电压达到 $V_{data}+V_{oled}-(V_{ref}-V_t)-(V_{data}-V_{ref})\cdot K$ 。针对驱动晶体管的 $V_{gs}-V_t$ 值等于节点 A 处电压 V_a 和节点 B 处电压 V_b 之间的差值。 V_a-V_b 的值为 $(V_{data}-V_{ref})\cdot (1-K)$,其与 V_t 无关。因此,已经针对阈值电压的变化为每个显示器像素 22 进行了补偿,使得由该行中每个显示器像素 22 发射的光 40 的量仅与用于那些显示器像素的每个的数据信号 D 的量值成比例。

[0044] 图 4 是常规 OLED 显示器像素结构的横截面侧视图。如图 4 中所示,像素结构形成于透光的聚酰亚胺 (PI) 基板 100 上。多个缓冲层 102 形成于 PI 基板 100 上。在缓冲层 102 上使多晶硅 108 图案化以形成用于驱动晶体管 106 的有源区。在多晶硅 108 上方的缓冲层 102 上形成栅极绝缘层 104。金属栅极导体 110 形成于栅极绝缘层 104 上并充当驱动晶体管 106 的栅极端子。与晶体管 106 相邻形成的金属通路 130 可以充当用于显示器像素的扫描线之一。氮化硅钝化层(图 4 中未示出)可形成于金属结构 110 和 130 上方的栅极绝缘层 104 上。

[0045] 通过这种方式形成的薄膜驱动晶体管 106 在发光二极管 119 的阴极 58(即氧化铟锡电极)和阳极 116(即金属层)之间传递电流。由于这一电流通过有机发光二极管发射电致发光层(发射层)118,所以产生光 122。以这种方式产生光 122 的显示器像素通常称为顶部发射显示器像素。

[0046] 在正常显示操作期间,有时将扫描线 130 偏置到负电压(即,扫描线 130 可以被偏置到 -5V)。假设缓冲层 102 包括两个缓冲层,在 PI 基板 100 的顶部会引发负电荷。以这种方式引发的负电荷可能会不利地降低流经驱动晶体管 106 的电流(即,如线 132 所示,在扫描线 130 和晶体管 106 的沟道之间产生的电场会对晶体管 106 的性能产生负面影响)。因此,可能希望形成不受此水平场效应影响的显示器像素。

[0047] 根据一个实施例,提供了一种具有底部导电屏蔽的显示器像素 22(例如,参见图 5)。如图 5 中所示,薄膜晶体管结构诸如薄膜驱动晶体管 TD 可形成于由玻璃、聚酰亚胺或其他透明电介质材料制成的透明基板 200 上。薄膜晶体管 TD 可以充当结合图 3 描述的显

示器像素驱动晶体管 TD。

[0048] 可在基板 200 上形成诸如缓冲层 306 的一个或多个缓冲层。缓冲层 306 可包括有时称为多缓冲 (MB) 层的层、有源氧化物层和由任何适当透明电介质材料形成的其他层。

[0049] 可在缓冲层 202 上形成用于晶体管 TD 的有源材料 208。有源材料 208 可以是多晶硅、氧化铟镓锌、非晶硅或其他半导体材料的层。栅极绝缘层诸如栅极绝缘层 204 可形成于缓冲层 202 上和/或有源材料上方。栅极绝缘体 204 可由电介质诸如氧化硅形成。导电栅极结构诸如栅极导体 210 可以设置于栅极绝缘体 204 上方。栅极导体 210 可以充当用于薄膜晶体管 TD 的栅极端子。栅极 210 正下方的有源材料 208 部分可以充当晶体管 TD 的沟道区。

[0050] 导电通路诸如通路 230 可以形成或接近晶体管 TD。例如通路 230 可以是用于向显示器像素 22 传输控制/数据信号之一的控制线的一部分。在一种布置中,通路 230 可以是用于向像素 22 (图 3) 中的对应开关 SW1 输送信号 SCAN1 的扫描线的一部分。在另一种布置中,通路 230 可以是用于向像素 22 中的对应开关 SW2 输送信号 SCAN2 的扫描线的一部分。在另一种布置中,通路 230 可以是用于向像素 22 中的对应开关 SW3 输送信号 EM 的控制线的一部分。

[0051] 可以任选地在栅极绝缘层 204 上和栅极 210 上方形成钝化层,诸如氮化硅层 (图 5 中未示出)。在沉积钝化层之后,可以施加氢化退火工艺以钝化薄膜晶体管结构。

[0052] 可在薄膜晶体管结构上方形成一个或多个电介质层 212 (有时称为层间电介质或“ILD”层)。形成栅极 210 和通路 230 的材料有时称为“M1”金属。因此,可以将其中形成 M1 金属的电介质层称为 M1 金属路由层。

[0053] 诸如薄膜晶体管 TD 的薄膜晶体管结构可以在发光二极管 219 的阴极 220 (例如,透明导电层诸如氧化铟锡或氧化铟锌) 和阳极 216 (例如,光反射金属层) 之间传递电流。由于这一电流穿过有机发光二极管发射电致发光层 (发射层) 218,因此可以产生光。以这种方式产生的光可以穿过对应的滤色元件 (未示出),其为发射的光赋予期望的颜色。通常,可以为显示器 14 实施顶部发射或底部发射显示器像素配置。

[0054] 如上所述,有时可能在晶体管 TD 和相邻控制通路诸如通路 230 之间产生电场,如虚线场力线 232 所示。根据本实用新型的一个实施例,可在缓冲层 202 之内的驱动晶体管 TD 正下方形成导电屏蔽结构诸如屏蔽 250。屏蔽 250 不应与有源材料 208 和栅极绝缘层 204 直接接触。屏蔽结构 250 可由透明导电材料诸如氧化铟锡、钼和钼钨或不透明导电材料诸如钛、铜、铝或其他金属形成。以这种方式形成后,导电底部屏蔽 250 可用于遮挡从金属通路 230 或用于晶体管 TD 的任何其他相邻控制线产生的任何水平场 (例如,屏蔽 250 可防止任何不希望的水平电场不利地影响晶体管 TD 的操作)。因此,有时将以这种方式形成于晶体管 TD 下方的屏蔽 250 称为“底部”屏蔽或电场屏蔽。

[0055] 通常,可能仅希望在每个像素中的驱动晶体管正下方形成底部导电屏蔽。换句话说,不必为周边开关晶体管 SW1、SW2 和 SW3 (图 3) 形成底部导电屏蔽。仅在驱动薄膜晶体管 TD 下方形成屏蔽 250 能够帮助减小像素 22 之内的任何不希望的寄生电容,从而使动态功率消耗最小化。

[0056] 图 5 的结构形成特定颜色的单个子像素。在显示器 14 中,每个显示器像素 22 可以有三个或四个子像素或每个显示器像素 22 可以有其他适当数量的子像素。图 6 是具有三个子像素 22-R、22-G 和 22-B 的示例性显示器像素 22 的图示。子像素 22-R 可包括用于

显示红光的电路（例如，子像素 22-R 可包括通过红色滤色元件发光的发光二极管）。子像素 22-G 可包括用于显示绿光的电路（例如，子像素 22-G 可包括通过绿色滤色元件发光的发光二极管）。子像素 22-B 可包括用于显示蓝光的电路（例如，子像素 22-B 可包括通过蓝色滤色元件发光的发光二极管）。这仅是例证性的。通常，显示器像素 22 可包括任意数量的配置为传输红光、绿光、蓝光、青光、品红光、黄光、白光和 / 或可见光谱中其他类型光的子像素。

[0057] 如图 6 中所示，每个子像素包括驱动晶体管 TD 和相应导电光屏蔽 250，该光屏蔽直接与驱动晶体管 TD 的覆盖区重叠。以这种方式配置后，光屏蔽结构 250 用于防止因施加于控制通路 230 上的偏压而产生的任何电场干扰驱动晶体管的操作。图 6 的实例仅仅是例证性的，其中底部屏蔽 250 是电浮置的（即，屏蔽 250 未被任何上拉或下拉电路有源地驱动且未彼此连接）。在其他适当的布置中，可利用导电短接通路 252（例如，参见图 7）短接底部屏蔽 250。

[0058] 如图 7 中所示，可在与导电屏蔽 250 相同的层中形成导电短接通路 252（例如，可在图 5 的缓冲层 202 中形成导电短接通路 252）。导电短接通路 252 也可由与屏蔽 250 相同的材料形成（例如，短接通路 252 可由透明导电材料诸如氧化铟锡、钼和钼钨或不透明导电材料诸如钛、铜、铝或其他金属形成）。经由导电通路 252 将底部屏蔽短接在一起能够提供改善的屏蔽能力，尤其是在将通路 252 短接到一些电源线路时。

[0059] 图 8 是示出了显示器 14 中的像素 22 的阵列的图示。如图 8 中所示，可经由通路 252 将底部屏蔽 250 的至少一部分（例如，导电屏蔽 250-R、250-G 与 250-B）短接到电源线路 254（例如，提供接地电源电压 $V_{SS\text{EL}}$ 的电源线路）。可仅在显示器 14 的周边将底部屏蔽短接通路 252 耦合到地线 254。通过以这种方式连接，将每个显示器子像素中的底部屏蔽驱动到恒定电压 $V_{SS\text{EL}}$ ，这使得驱动晶体管能够在整个显示器像素阵列上以更一致的方式操作。

[0060] 仍然参考图 8，至少一些显示器像素 22 中的底部屏蔽是浮置的，未连接到电源线路 254。这仅是例证性的。又如，整个像素阵列中的每个子像素的导电屏蔽 250 都可以是电浮置的。又如，可将整个像素阵列中的每个子像素的导电屏蔽 250 全部短接到接地电源线路、正电源线路或其他电源线路。

[0061] 如上文结合图 5 所述，底部屏蔽结构 250 可形成于缓冲层 202 中。在将底部屏蔽结构 250 短接到接地线（例如，公共阴极电极）的布置中，可通过经薄膜晶体管层形成的导电通孔或“通孔”结构将底部屏蔽结构耦合到阴极。

[0062] 图 9 中示出了显示器 14 的周边部分 260 的横截面侧视图，示出了可以如何将底部屏蔽结构短接到阴极电极。如图 9 中所示，导电短接通路 252 形成于缓冲层 202 中并可延伸到显示器 14 的周边中。可在栅极绝缘层 204 上形成一个或多个 M1 金属路由通路，诸如金属结构 231。可通过层 212 和 204 形成第一通孔结构 290 以形成与底部导电通路 252 的接触。具体地讲，通孔 290 可以建立通路 252 和阳极 216 之间的电连接。可通过层 218 形成第二通孔结构 292 以形成与阳极 216 的接触。具体地讲，通孔 282 可用于建立阳极 216 和阴极 220 之间的电连接。通过以这种方式配置，可通过导电通路 252 和通孔 290 和 292 将图 5、图 7 和图 8 中所示类型的底部屏蔽结构 250 短接到接地阴极电极。

[0063] 根据一个实施例，提供了一种显示器，该显示器包括基板、形成于基板上方的薄膜晶体管、插入薄膜晶体管和基板之间的至少一个缓冲层、以及形成于薄膜晶体管正下方的

缓冲层中的导电屏蔽结构。

[0064] 根据另一个实施例,导电屏蔽结构由透明导电材料形成。

[0065] 根据另一个实施例,导电屏蔽结构由不透明导电材料形成。

[0066] 根据另一个实施例,导电屏蔽结构是电浮置的。

[0067] 根据另一个实施例,显示器包括电源线路,导电屏蔽结构短接到电源线路。

[0068] 根据另一个实施例,显示器包括通过通孔短接到导电屏蔽结构的阴极电极。

[0069] 根据另一个实施例,薄膜晶体管具有在栅极绝缘层上形成的栅极,导电屏蔽结构不与栅极绝缘层直接接触。

[0070] 根据另一个实施例,显示器包括另外的薄膜晶体管,导电屏蔽结构仅形成于薄膜晶体管下方而不在另外的薄膜晶体管下方。

[0071] 根据一个实施例,提供了一种制造显示器像素的方法,包括在基板上方形成薄膜晶体管,形成插置于薄膜晶体管和基板之间的缓冲层,以及在缓冲层中形成用于薄膜晶体管的电场屏蔽。

[0072] 根据另一个实施例,形成电场屏蔽包括在薄膜晶体管正下方形成导电屏蔽结构。

[0073] 根据另一个实施例,该方法包括形成耦合到薄膜晶体管的发光二极管。

[0074] 根据另一个实施例,发光二极管具有阴极电极,该方法包括通过导电通孔结构将电场屏蔽短接到阴极电极。

[0075] 根据另一个实施例,电场屏蔽不是有源驱动的。

[0076] 根据另一个实施例,该方法包括在基板上方形成另外的薄膜晶体管,以及在缓冲层中为另外薄膜晶体管形成另外的电场屏蔽。

[0077] 根据另一个实施例,该方法包括在缓冲层中形成短接电场屏蔽和另外的电场屏蔽的导电通路。

[0078] 根据一个实施例,提供了一种电子设备显示器,包括布置成阵列的显示器像素,阵列中的每个显示器像素包括驱动晶体管和驱动晶体管下方形成的导电屏蔽。

[0079] 根据另一个实施例,阵列中的每个显示器像素还包括耦合到驱动晶体管的发光二极管。

[0080] 根据另一个实施例,阵列中的每个显示器像素中的导电屏蔽是电浮置的。

[0081] 根据另一个实施例,阵列中的每个显示器像素中的导电屏蔽短接到公共电极。

[0082] 根据另一个实施例,阵列的第一部分中的每个显示器像素中的导电屏蔽是电浮置的,并且阵列的第二部分中的每个显示器像素中的导电屏蔽短接到公共电极。

[0083] 以上内容仅仅是说明性的,本领域的技术人员可以在不脱离所述实施例的范围和实质的情况下做出各种修改。上述实施例可单独实施,也可以任意组合实施。

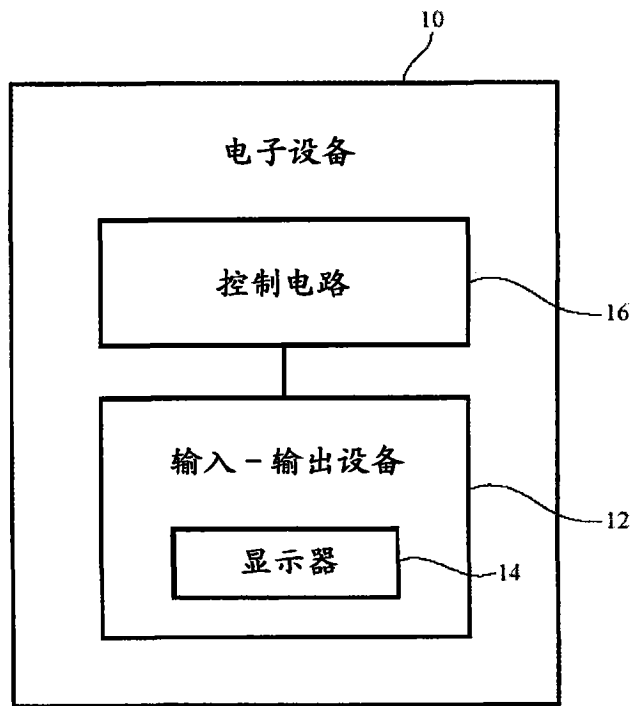


图 1

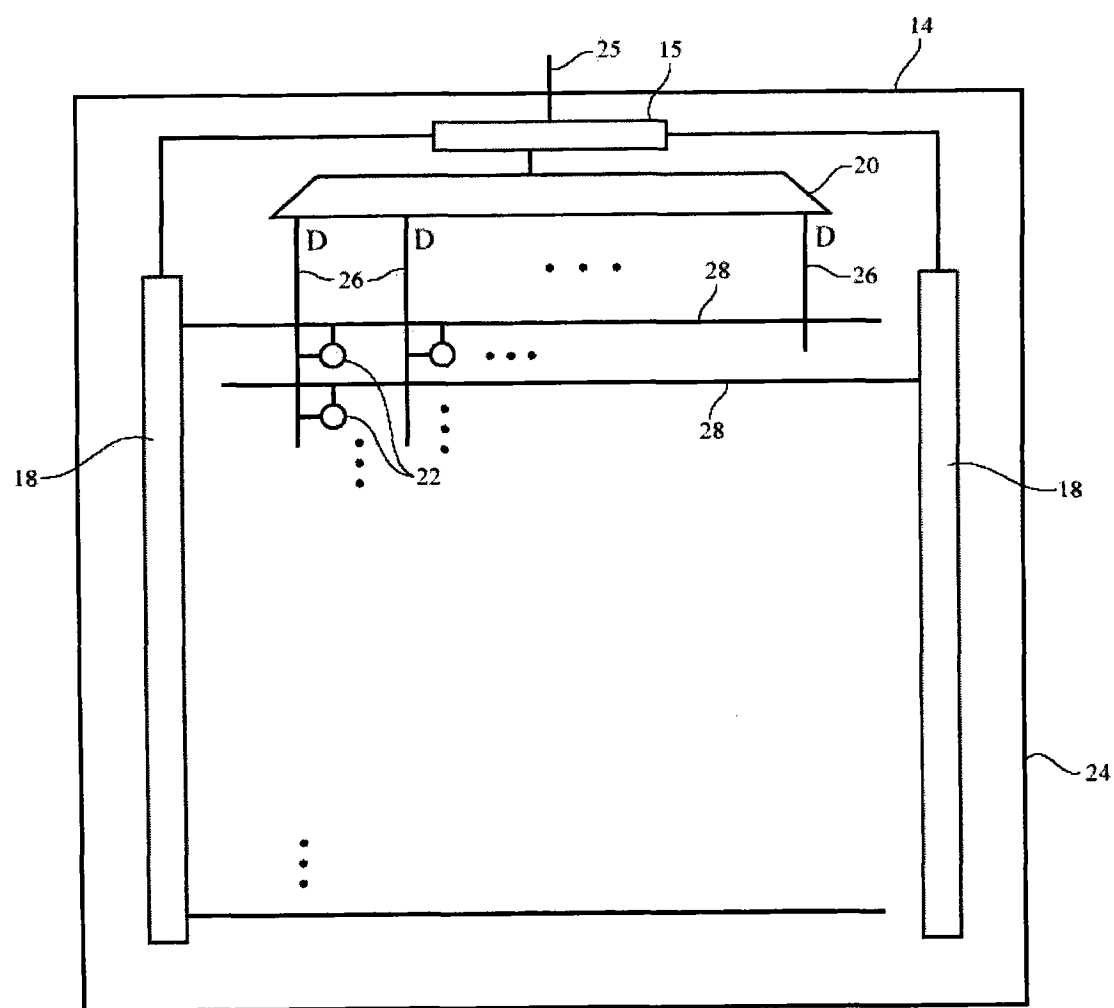


图 2

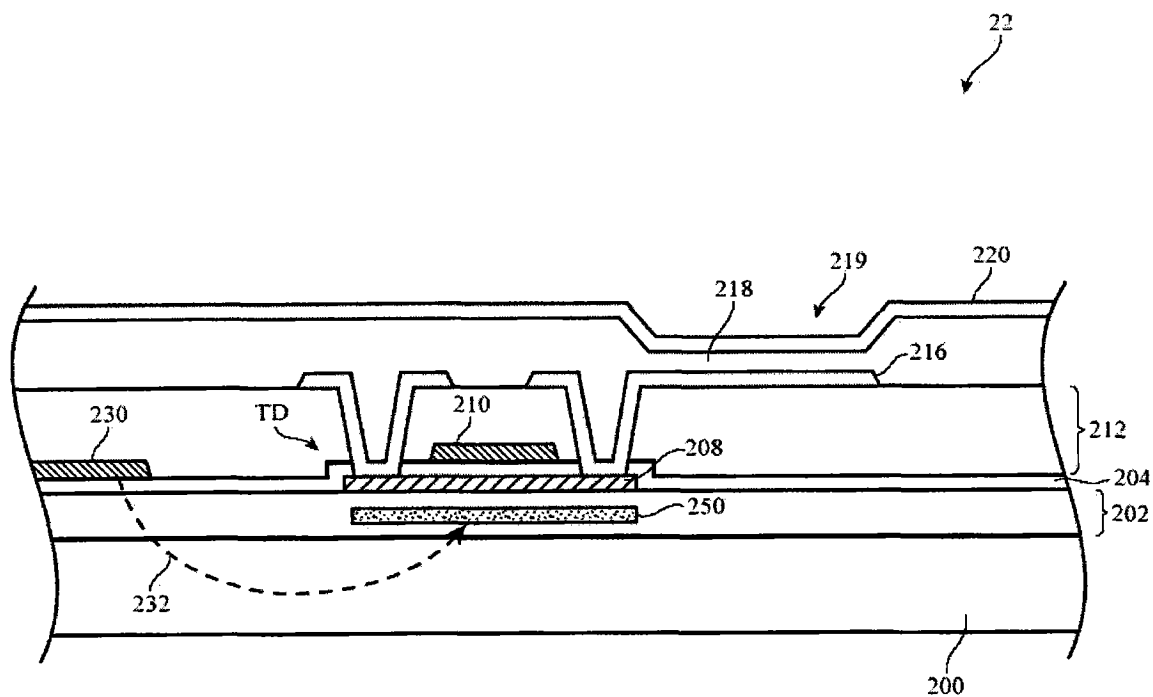


图 5

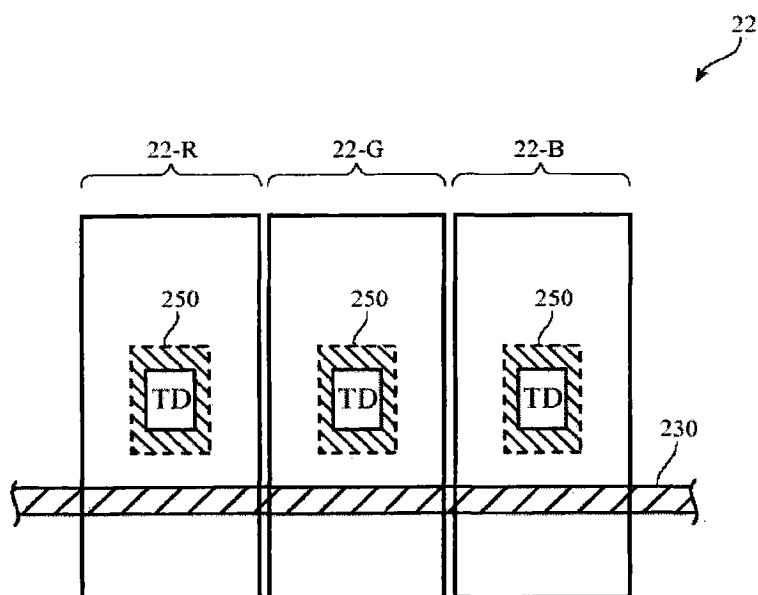


图 6

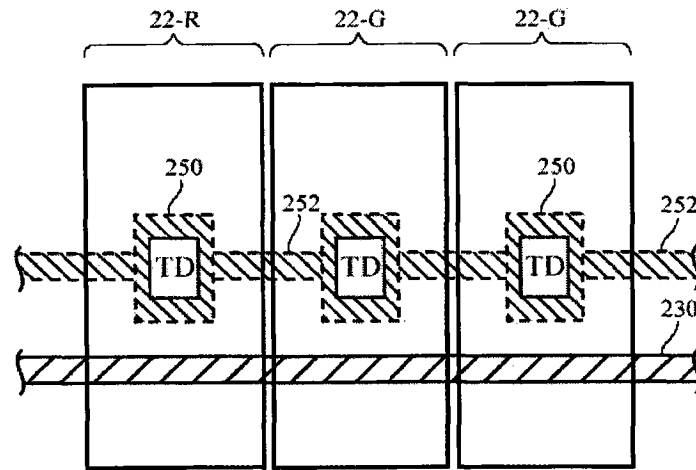


图 7

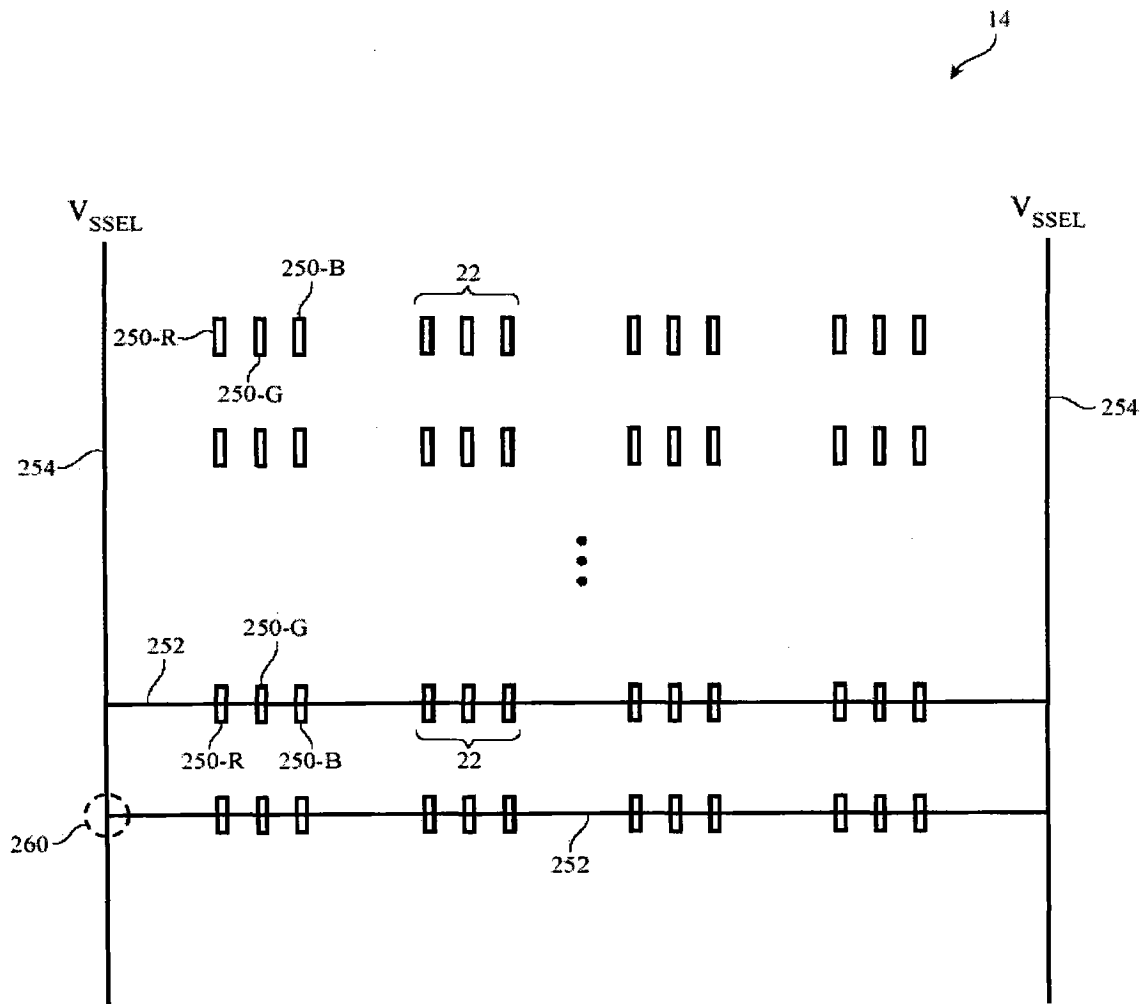


图 8

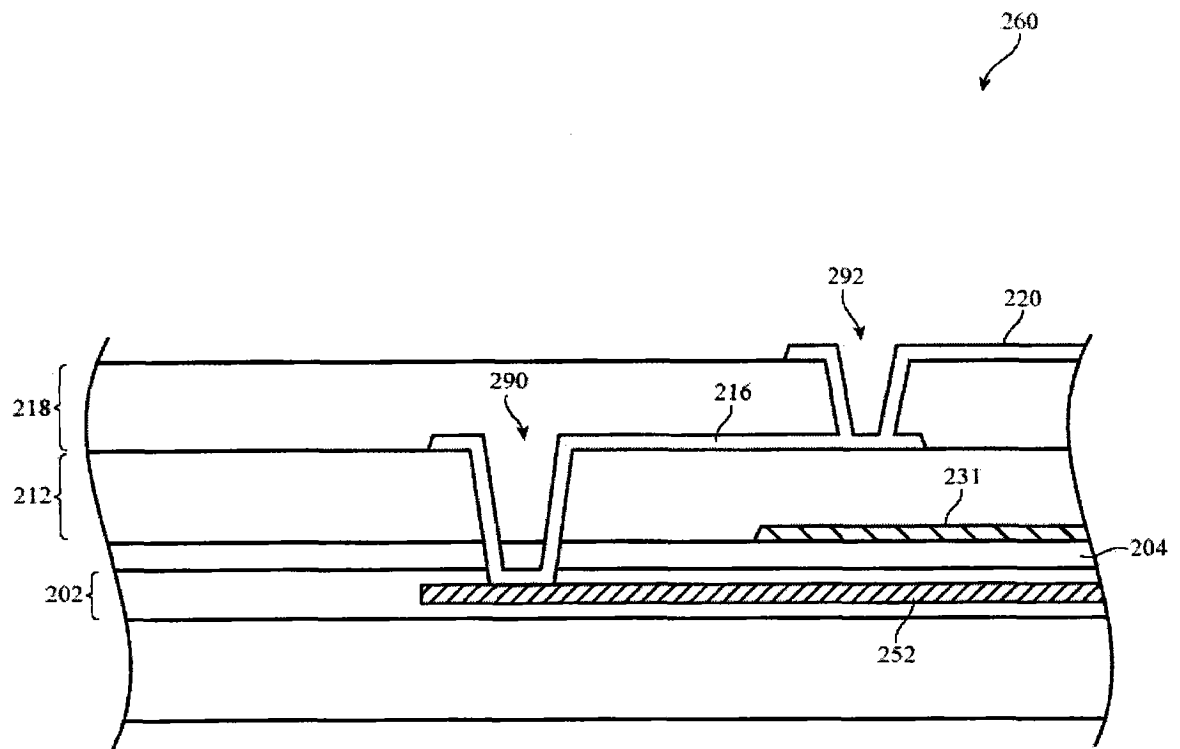


图 9

专利名称(译)	显示器和电子设备显示器		
公开(公告)号	CN204204377U	公开(公告)日	2015-03-11
申请号	CN201420653815.5	申请日	2014-11-04
[标]申请(专利权)人(译)	苹果公司		
申请(专利权)人(译)	苹果公司		
当前申请(专利权)人(译)	苹果公司		
[标]发明人	崔宰源 J P 吉洛 张世昌 蔡宗廷 V 格普塔 朴英培		
发明人	崔宰源 J-P·吉洛 张世昌 蔡宗廷 V·格普塔 朴英培		
IPC分类号	G09G3/32 G09G3/3225		
代理人(译)	王茂华		
优先权	14/488725 2014-09-17 US 61/929907 2014-01-21 US		
外部链接	Espacenet SIPO		

摘要(译)

本实用新型涉及显示器和电子设备显示器。显示器可具有有机发光二极管显示器像素的阵列。每个显示器像素可具有在驱动晶体管控制下发光的发光二极管。每个显示器像素还可具有用于补偿和编程操作的控制晶体管。显示器像素的阵列可具有行和列。行线可用于向显示器像素的行施加行控制信号。可以使用列线(数据线)向相应显示器像素的列施加显示数据和其他信号。可以在每个驱动晶体管下方形成底部导电屏蔽结构。底部导电屏蔽结构可用于将驱动晶体管从自相邻行线和列线产生的任何电场屏蔽开。底部导电屏蔽结构可以是电浮置的或耦合到电源线路。

