



(12) 实用新型专利

(10) 授权公告号 CN 203950535 U

(45) 授权公告日 2014. 11. 19

(21) 申请号 201420381170. 4

(22) 申请日 2014. 07. 10

(73) 专利权人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路 10 号

专利权人 北京京东方光电科技有限公司

(72) 发明人 杨盛际

(74) 专利代理机构 北京路浩知识产权代理有限公司

公司 11002

代理人 李相雨

(51) Int. Cl.

G09G 3/32 (2006. 01)

(ESM) 同样的发明创造已同日申请发明专利

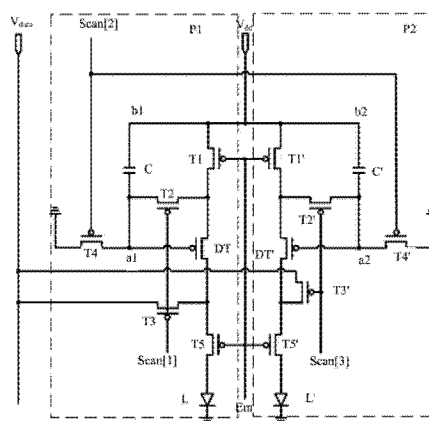
权利要求书1页 说明书4页 附图7页

(54) 实用新型名称

像素电路和显示装置

(57) 摘要

本实用新型提供了一种像素电路,包括两个子像素电路,每个子像素电路包括:每个子像素电路包括:五个开关单元、驱动单元、储能单元和电致发光单元,第一子像素电路的第一开关单元、第二开关单元、第五开关单元与第二子像素电路的第一开关单元、第二开关单元、第五开关单元共用扫描信号线。本实用新型提供的像素电路中,流经电致发光单元器件的工作电流不受对应的驱动晶体管的阈值电压的影响,彻底解决了由于驱动晶体管的阈值电压漂移导致显示亮度不均的问题。同时本实用新型中,使用一个补偿电路来完成两个像素的驱动,相邻的两个像素共用多条信号线路,能够缩减显示装置中用于像素电路的信号线路数目,降低集成电路成本,并缩减像素间距,提高像素密度。



1. 一种像素电路,其特征在于,包括两个子像素电路;

每个子像素电路包括:第一开关单元、第二开关单元、第三开关单元、第四开关单元、第五开关单元、驱动单元、储能单元和电致发光单元;并且,

第一开关单元、第五开关单元的控制端连接到第一扫描信号线;第一开关单元的第一端连接到工作电压线,第二端连接到驱动单元的输入端;第五开关单元的第一端连接到驱动单元的输出端,第二端与电致发光单元相连;

第二开关单元的第一端连接到驱动单元的输入端,第二端连接到储能单元的第一端;

第三开关单元的第一端连接到驱动单元的输出端,第二端连接到数据电压线;

第四开关单元的控制端接入到第二扫描信号线,第一端连接到驱动单元的控制端,第二端接地;

储能单元的第一端还与驱动单元的控制端相连,第二端连接到工作电压线;

其中,第一子像素电路的第二开关单元和第三开关单元的控制端均接入第三扫描信号线;第二子像素电路的第二开关单元和第三开关单元的控制端均接入第四扫描信号线。

2. 如权利要求1所述的像素电路,其特征在于,所述开关单元和所述驱动单元为薄膜场效应晶体管,各个开关单元的控制端为栅极,第一端为源极,第二端为漏极,所述驱动单元的输入端为源极,控制端为栅极,输出端为漏极。

3. 如权利要求2所述的像素电路,其特征在于,各个薄膜场效应晶体管均为P沟道型。

4. 如权利要求1所述的像素电路,其特征在于,所述储能单元为电容。

5. 如权利要求1-4 其中任一项所述的像素电路,其特征在于,所述电致发光单元为有机发光二极管。

6. 一种显示装置,其特征在于,包括如权利要求1-5 任一项所述的像素电路。

7. 如权利要求6所述的显示装置,其他特征在于,所述像素电路的两个子像素电路分别位于两个相邻像素内。

8. 如权利要求7所述的显示装置,其特征在于,所述两个相邻像素分别位于所述数据电压线的两侧。

9. 如权利要求7所述的显示装置,其特征在于,所述两个相邻像素位于所述数据电压线的同一侧。

像素电路和显示装置

技术领域

[0001] 本实用新型涉及显示技术领域,尤其涉及一种像素电路和显示装置。

背景技术

[0002] 有机发光显示器 (OLED) 是当今平板显示器研究领域的热点之一,与液晶显示器相比, OLED 具有低能耗、生产成本低、自发光、宽视角及响应速度快等优点。目前,在手机、PDA、数码相机等显示领域 OLED 已经开始取代传统的液晶 (LCD) 显示屏。像素驱动电路设计是 OLED 显示器核心技术内容,具有重要的研究意义。

[0003] 与 TFT(薄膜场效应晶体管)-LCD 利用稳定的电压控制亮度不同, OLED 属于电流驱动,需要稳定的电流来控制发光。

[0004] 由于工艺制程和器件老化等原因,在原始的 2T1C 驱动电路(包括两个薄膜场效应晶体管和一个电容)中,各像素点的驱动 TFT 的阈值电压存在不均匀性,这样就导致了流过每个像素点 OLED 的电流发生变化使得显示亮度不均,从而影响整个图像的显示效果。

[0005] 并且现有技术中,一个像素电路一般对应于一个像素,每个像素电路都至少包含一条数据电压线、一条工作电压线和多条扫描信号线,这样就导致相应的制作工艺较为复杂,并且不利于缩小像素间距。

实用新型内容

[0006] 本实用新型的目的是解决显示装置显示亮度不均的问题,并缩减显示装置中用于像素电路的信号线路数目,降低集成电路成本,同时提高显示装置的像素密度。

[0007] 为了实现上述目的,本实用新型提供了一种像素电路,包括两个子像素电路;

[0008] 每个子像素电路包括:第一开关单元、第二开关单元、第三开关单元、第四开关单元、第五开关单元、驱动单元、储能单元和电致发光单元;并且,

[0009] 第一开关单元、第五开关单元的控制端连接到第一扫描信号线;第一开关单元的第一端连接到工作电压线,第二端连接到驱动单元的输入端;第五开关单元的第一端连接到驱动单元的输出端,第二端与电致发光单元相连;

[0010] 第二开关单元的第一端连接到驱动单元的输入端,第二端连接到储能单元的第一端;

[0011] 第三开关单元的第一端连接到驱动单元的输入端,第二端连接到数据电压线;

[0012] 第四开关单元的控制端接入到第二扫描信号线,第一端连接到驱动单元的控制端,第二端接地;

[0013] 储能单元的第二端连接到工作电压线;

[0014] 其中,第一子像素电路的第二开关单元和第三开关单元的控制端均接入第二扫描信号线;第二子像素电路的第二开关单元和第三开关单元的控制端均接入第四扫描信号线。

[0015] 优选的,所述开关单元和所述驱动单元为薄膜场效应晶体管,各个开关单元的控制

制端为栅极,第一端为源极,第二端为漏极,所述驱动单元的输入端为源极,控制端为栅极,输出端为漏极。

[0016] 优选的,各个薄膜场效应晶体管均为 P 沟道型。

[0017] 优选的,所述储能单元为电容。

[0018] 优选的,所述电致发光单元为有机发光二极管。

[0019] 本实用新型还提供了一种显示装置,包括上述任一项所述的像素电路。

[0020] 优选的,所述像素电路的两个子像素电路分别位于两个相邻像素内。

[0021] 优选的,所述两个相邻像素分别位于所述数据电压线的两侧。

[0022] 优选的,所述两个相邻像素位于所述数据电压线的同一侧。

[0023] 本实用新型提供的像素电路中,流经电致发光单元的工作电流不受对应的驱动晶体管的阈值电压的影响,彻底解决了由于驱动晶体管的阈值电压漂移导致显示亮度不均的问题。同时本实用新型中,使用一个补偿电路来完成两个像素的驱动,相邻的两个像素共用多条信号线路,能够缩减显示装置中用于像素电路的信号线路数目,降低集成电路成本,并缩减像素间距,提高像素密度。

附图说明

[0024] 图 1 为本实用新型提供的像素电路的结构示意图;

[0025] 图 2 为本实用新型提供的像素电路中关键信号的时序图;

[0026] 图 3a-3d 为本实用新型中的像素电路在不同时序下的电流流向和电压值的示意图;

[0027] 图 4 为本实用新型提供的显示装置中像素电路与像素的一种位置关系的示意图;

[0028] 图 5 为本实用新型提供的显示装置中像素电路与像素的一种位置关系的示意图。

具体实施方式

[0029] 下面结合附图和实施例,对本实用新型的具体实施方式作进一步描述。以下实施例仅用于更加清楚地说明本实用新型的技术方案,而不能以此来限制本实用新型的保护范围。

[0030] 本实用新型提供了一种像素电路,如图 1 或图 3 所示,包括:两个子像素电路 P1 和 P2,这里的每个子像素电路对应于一个像素;每个像素子电路包括:五个开关单元 T1、T2、T3、T4、T5,一个驱动单元 DT,一个储能单元 C,一个电致发光单元 L(为了便于区分,在图 1 或图 3 中,P2 中的五个开关单元分别表示为 T1'、T2'、T3'、T4'、T5',驱动单元表示为 DT',储能单元为 C',电致发光单元为 L',下同),

[0031] T1 和 T5 的控制端均连接到第一扫描信号线 Em;T1 的第一端连接到工作电压线 V_{dd} ,第二端连接到 DT 的输入端;T5 的第一端连接到 DT 的输出端,第二端与电致发光单元 L 相连;

[0032] T2 的第一端连接到 DT 的输入端,第二端连接到 C 的第一端 a1 端(对于 C',其第一端为图中所示的 a2 端,第二端为图中所示的 b2 端);

[0033] T3 的第一端连接到 DT 的输出端,第二端连接到数据电压线 V_{data} ;

[0034] T4 的控制端接入到第二扫描信号线 Scan[2],第一端连接到 DT 的控制端,第二端

接地；

[0035] 储能单元 C 的第一端 a1 端还与 DT 的控制端相连，第二端 b1 连接到工作电压线 V_{dd} ；

[0036] 并且，第一子像素电路 P1 的 T2 和 T3 的控制端均连接到第三扫描信号线 Scan[1]，第二子像素电路 P2 的 T2' 和 T3' 的控制端均连接到第四扫描信号线 Scan[3]。

[0037] 可以理解的是，本实用新型中，控制端连接到同一扫描信号线的多个开关单元（比如连接到 Em 的四个开关单元 T1、T1'、T5、T5'，连接到 Scan[1] 的两个开关单元 T2、T3，连接到 Scan[3] 的两个开关单元 T2' 和 T3'）应为同一沟道类型的开关，即同为高电平导通或者同为低电平导通，从而保证连接到同一扫描信号线的两个开关单元的导通或关断状态相同。

[0038] 本实用新型提供的像素电路中，流经电致发光单元的工作电流不受对应的驱动晶体管的阈值电压的影响，彻底解决了由于驱动晶体管的阈值电压漂移导致显示亮度不均的问题。同时本实用新型中，使用一个补偿电路来完成两个像素的驱动，压缩了补偿的 TFT 器件的个数，并减少了一个数据电压线，从而减少了信号线路的数目，这样可大幅缩减像素间距大小并降低 IC 成本，从而获得更高的像素密度。

[0039] 优选的，所述开关单元和驱动单元为薄膜场效应晶体管 TFT，各个开关单元的控制端为栅极，第一端为源极，第二端为漏极，所述驱动单元的输入端为源极，控制端为栅极，输出端为漏极。当然开关单元和驱动单元也可以为其他合适的器件或器件组合。

[0040] 进一步的，本实用新型中，所有各个薄膜场效应晶体管均为 P 沟道型。使用同一类型的晶体管，能够实现工艺流程的统一，从而提高产品的良品率。本领域技术人员可以理解的是，在实际应用中，各个晶体管的类型也可以不完全相同，比如 T1 和 T5 可以为 N 沟道型晶体管，而 T2 和 T3 可以为 P 沟道型晶体管，只要能够使控制端连接到同一扫描信号线的两个开关单元的导通 / 关断状态相同，即可实现本申请提供的技术方案，本实用新型优选的实施方式不应理解为对本实用新型保护范围的限定。

[0041] 优选的，所述储能单元 C 为电容。当然实际应用中，根据设计需要也可以采用其他具有储能功能的元件。

[0042] 优选的，所述电致发光单元 L 可以为有机发光二极管 (OLED)。当然实际应用中，根据设计需要也可以采用其他具有电致发光功能的元件。

[0043] 下面结合图 2 和图 3 对本实用新型优选的实施例提供的像素电路的工作原理进行详细说明，如图 2 所示为本实用新型提供的像素电路工作时输入到各个扫描信号线中的扫描信号的时序图，可分为四个阶段，在图 2 中分别表示为重置阶段 W1、第一放电阶段 W2、第二放电阶段 W3、发光阶段 W4，在各个阶段，像素电路的电流流向和电压值分别如图 3a、图 3b、图 3c、图 3d 所示。为了方便说明，假设各个开关单元均为 P 沟道型 TFT。

[0044] 在重置阶段 W1，如图 2 所示，Scan[2] 为低电平，其他扫描信号线为高电平，此时如图 3a 所示，T4 和 T4' 导通，其他 TFT 均断开，电容 C1 的 a1 点与电容 C2 的 a2 点同时接地，两点电势为 0V。

[0045] 在第一放电阶段 W2，如图 2 所示，Scan[1] 为低电平，其他扫描信号线为高电平， $V_{data} = V_1$ ， V_1 为电致发光单元 L 所对应的电压，此时 T2 和 T3 导通，其他 TFT 均断开，其电流流向如图 3b 中的 Lb 所示，放电结束后，a1 点电势为 $V_1 - V_{th1}$ ，b1 点电势为 V_{dd} ，其中 V_{th1} 和

V_{th2} 分别为 DT 和 DT' 的阈值电压。

[0046] 在第二放电阶段 W3, 如图 2 所示, Scan[3] 为低电平, 其他扫描信号线为高电平, $V_{data} = V_2$, V_2 为电致发光单元 L' 所对应的电压, 此时 T2' 和 T3' 导通, 其他 TFT 均断开, 其电流流向如图 3c 中的 Lc 所示, 放电结束后, a2 点电势为 $V_2 - V_{th2}$, b2 点电势为 V_{dd} 。

[0047] 在发光阶段 W4, 如图 2 所示, 扫描信号线中, Em 为低电平, 其他扫描信号线为高电平, 此时 T1、T1'、T5、T5', DT, DT' 导通, 其他 TFT 关断, V_{dd} 沿图 3d 中的 Ld 对 L 和 L' 供应电流, 使 L 和 L' 发光。

[0048] 根据饱和电流公式可知, 此时流经 L 的电流 $I_L = K(V_{GS} - V_{th1})^2 = [V_{dd} - (V_1 - V_{th1}) - V_{th1}]^2 = K*(V_{dd} - V_1)^2$ 。

[0049] 同理, $I_{L'} = K*(V_{dd} - V_2)^2$ 。

[0050] 由上式中可以看到此时流经两个电致发光单元的工作电流不受驱动晶体管阈值电压的影响, 只与此时的数据电压 V_{data} 有关。彻底解决了驱动 TFT 由于工艺制程及长时间的操作造成阈值电压 (V_{th}) 漂移的问题, 消除其对流经电致发光单元的电流的影响, 保证电致发光单元的正常工作的。同时本实用新型中, 两个像素共用同一条数据电压线、工作电压线、并仅使用三个扫描信号线, 大大缩减了相应的信号线路的数目, 降低集成电路成本, 并缩减像素间距, 提高像素密度。

[0051] 基于相同的构思, 本实用新型还提供了一种显示装置, 包括上述任一项所示的像素电路。

[0052] 优选的, 该显示装置中, 像素电路的两个子像素电路分别位于两个相邻像素内。这样能够使得元器件在相应的基板上的分布更加均匀。

[0053] 优选的, 所述两个相邻像素位于其数据电压线的同一侧, 图 4 示出了其中一个像素电路 PU 对应的两个相邻像素在其对应数据电压线 V_{data} 一侧的情况; 或者, 所述两个相邻像素分别位于其数据电压线的两侧, 图 5 示出了其中一个所述像素电路 PU 对应的两个相邻像素在其对应数据电压线 V_{data} 两侧的情况。

[0054] 显示装置可以为: 电子纸、手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。

[0055] 以上所述仅是本实用新型的优选实施方式, 应当指出, 对于本技术领域的普通技术人员来说, 在不脱离本实用新型技术原理的前提下, 还可以做出若干改进和润饰, 这些改进和润饰也应视为本实用新型的保护范围。

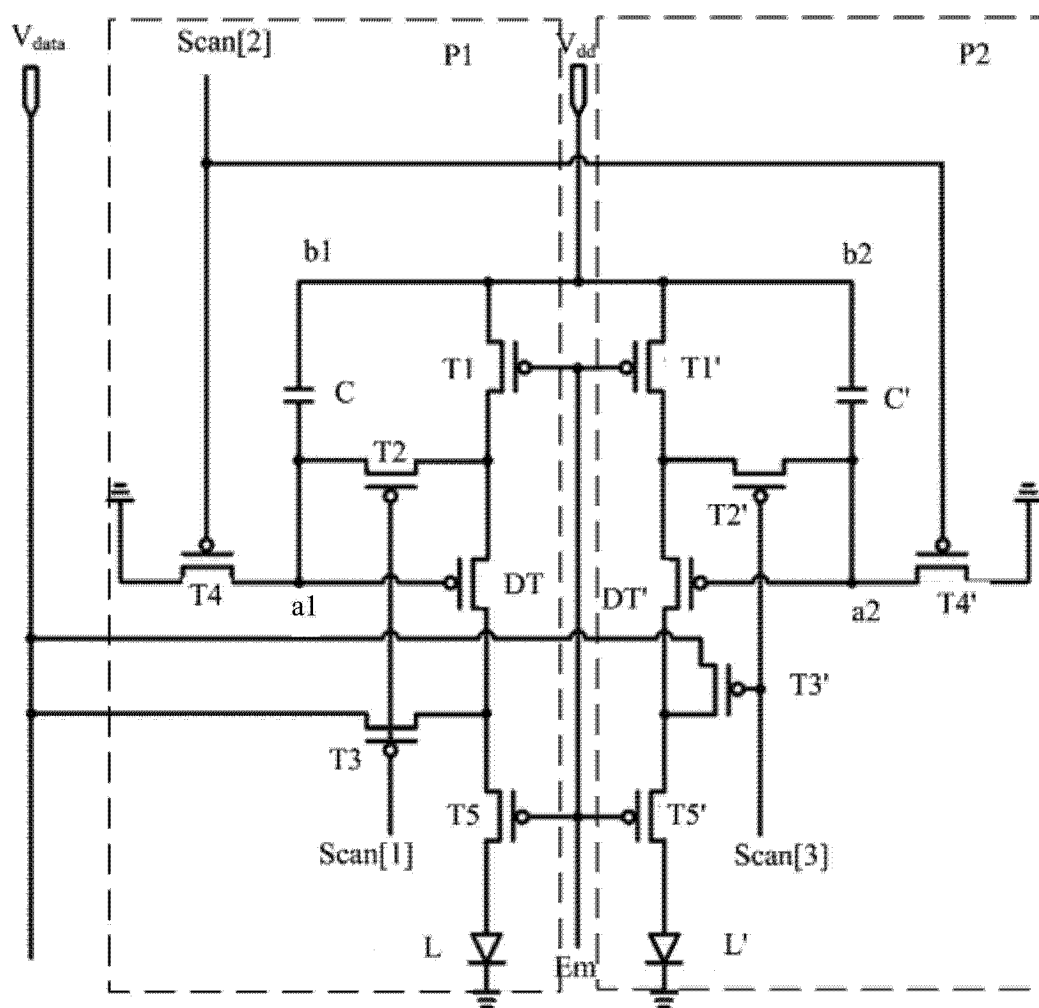


图 1

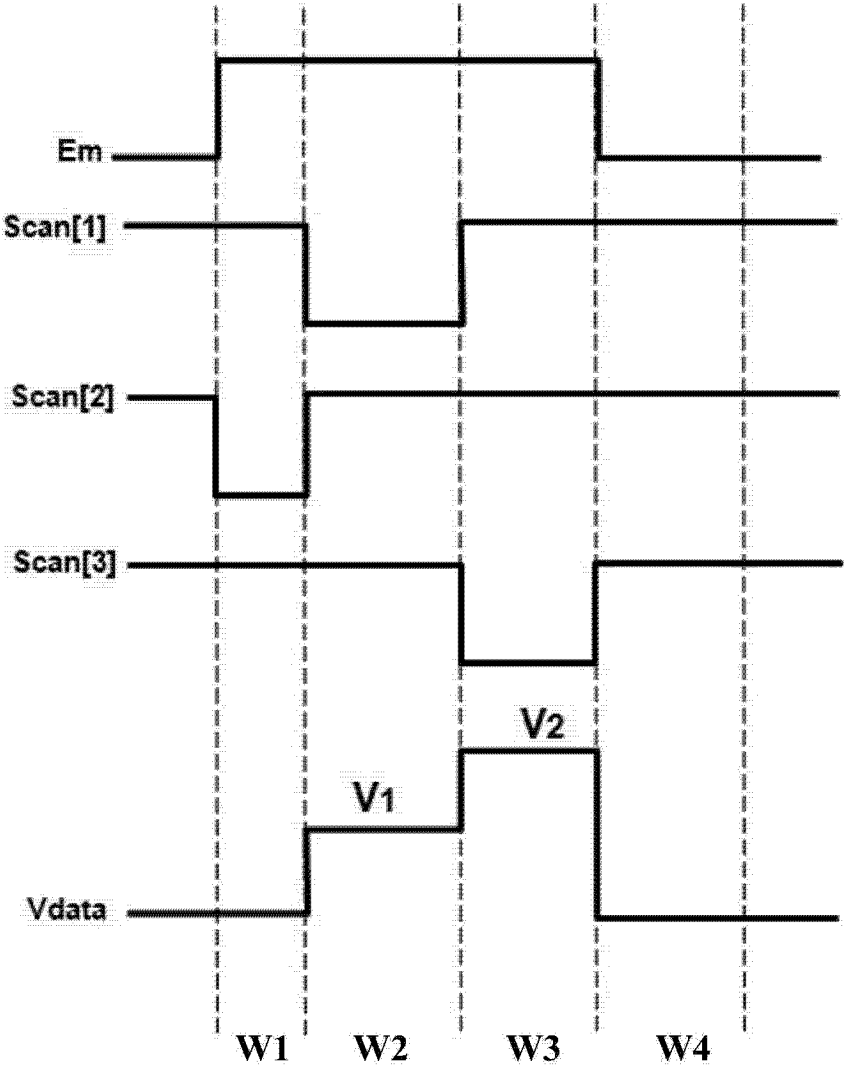


图 2

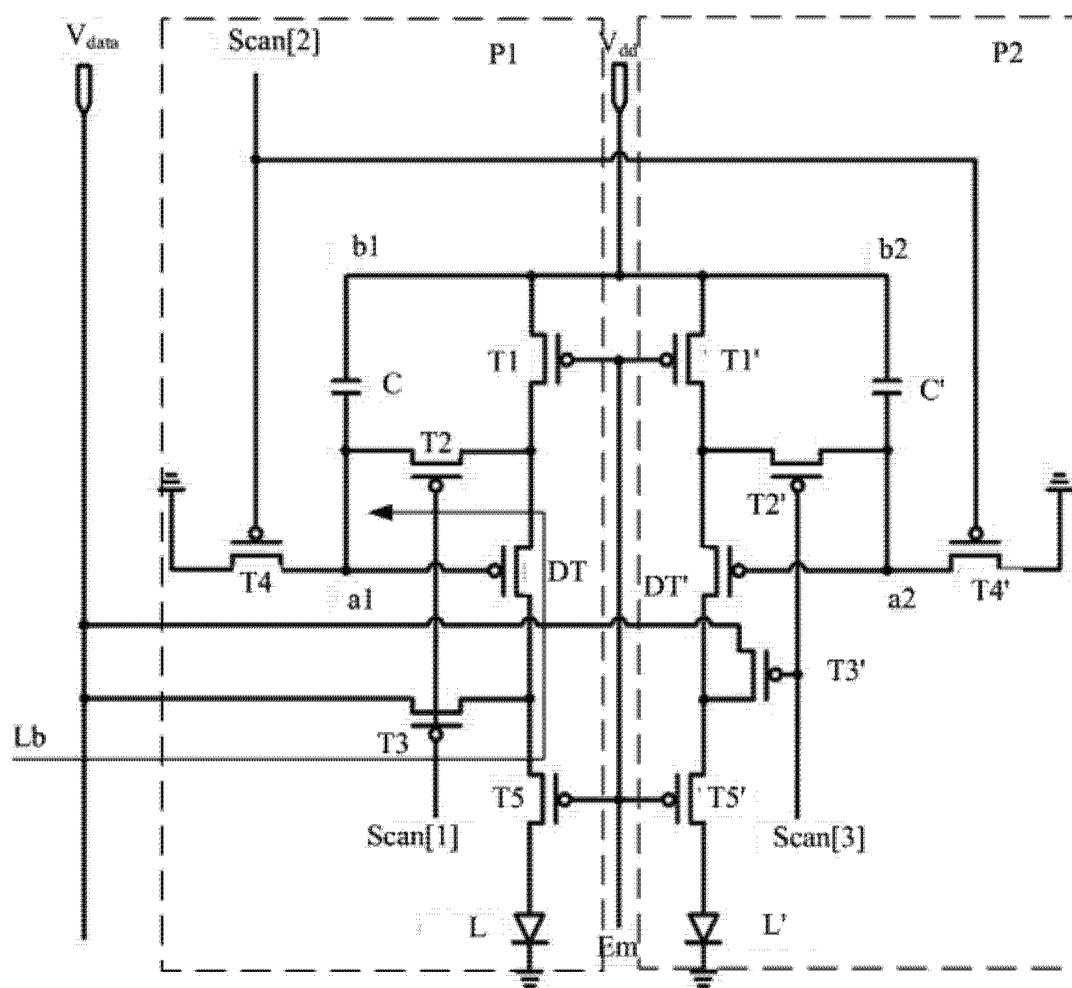


图 3b

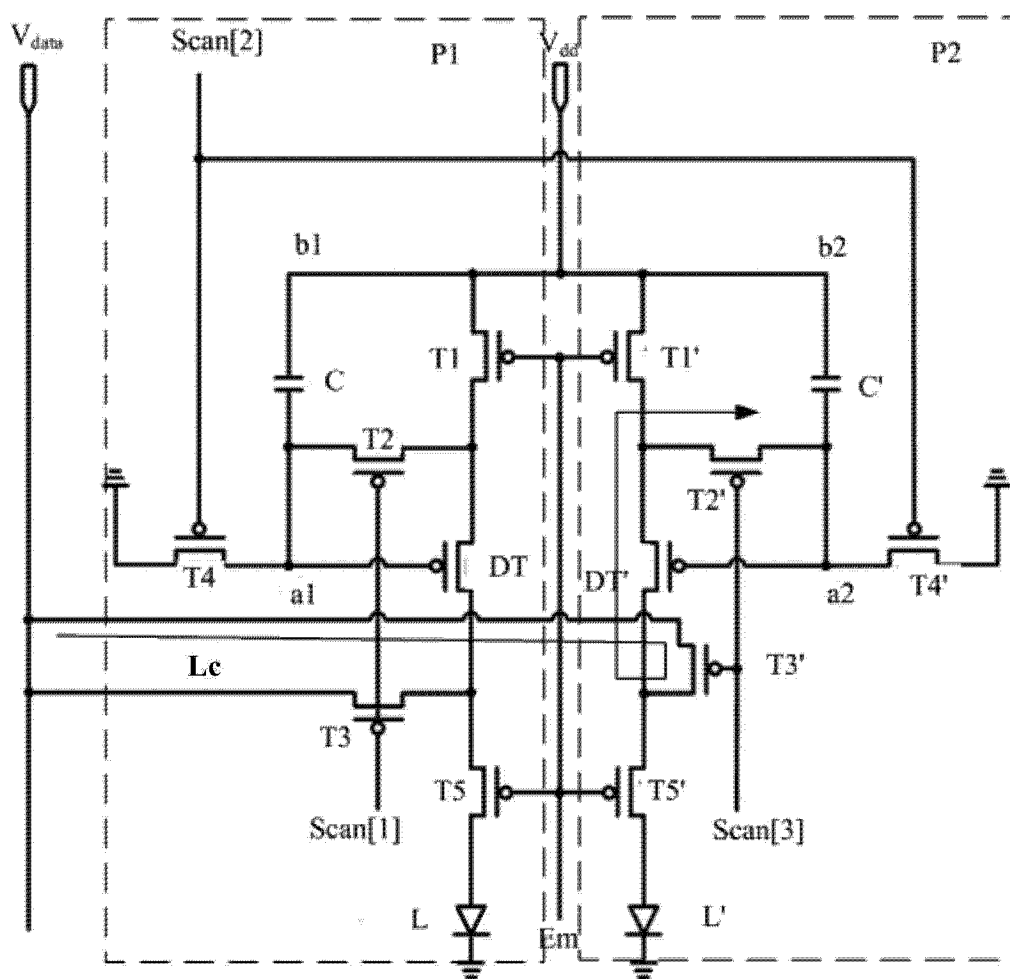


图 3c

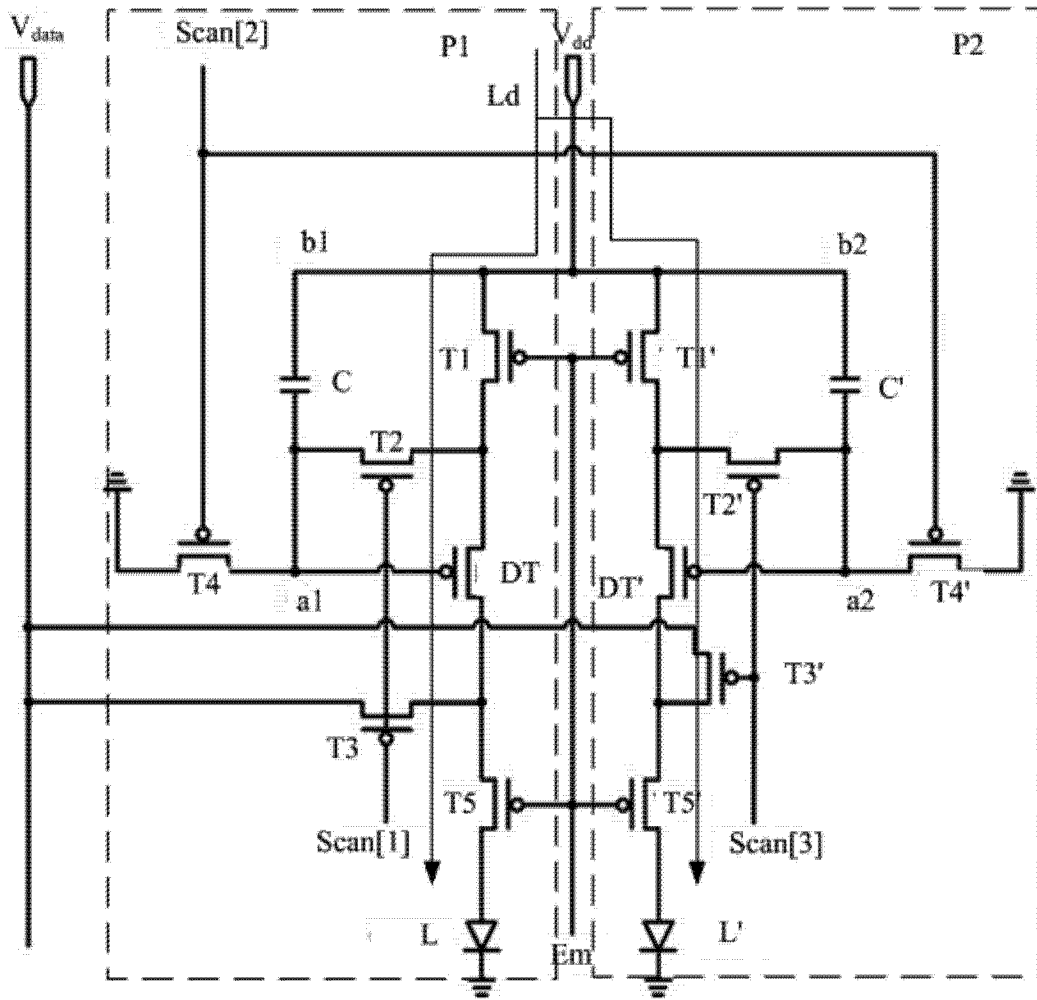


图 3d

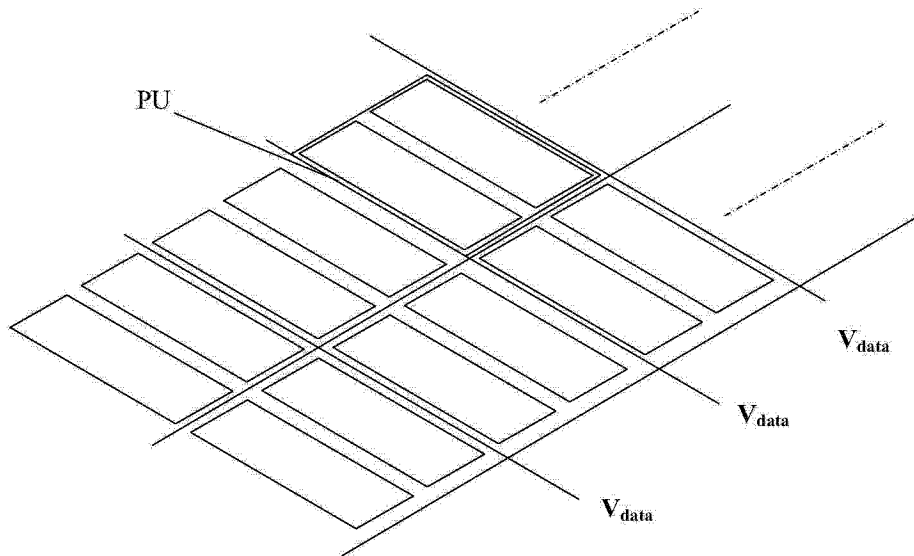


图 4

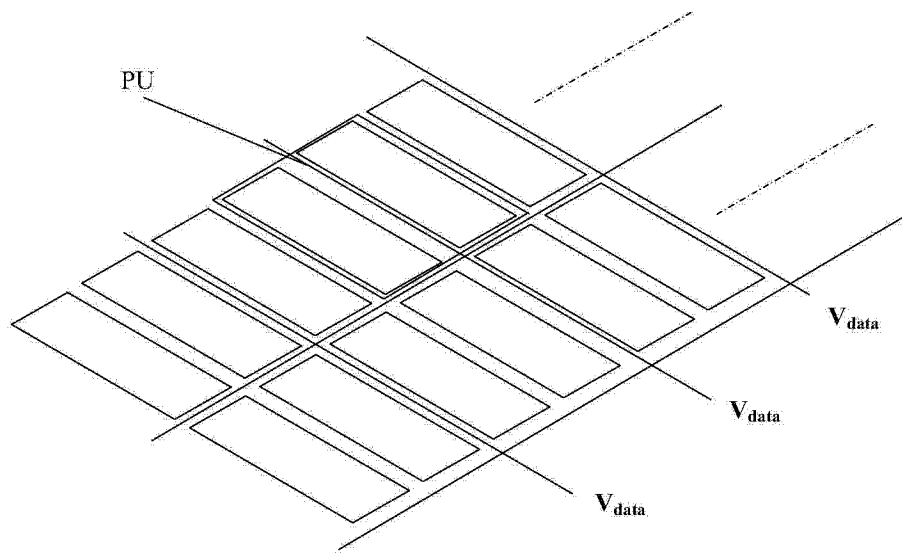


图 5

专利名称(译)	像素电路和显示装置		
公开(公告)号	CN203950535U	公开(公告)日	2014-11-19
申请号	CN201420381170.4	申请日	2014-07-10
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 北京京东方光电科技有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司 北京京东方光电科技有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 北京京东方光电科技有限公司		
[标]发明人	杨盛际		
发明人	杨盛际		
IPC分类号	G09G3/32 G09G3/3266 G09G3/3291		
代理人(译)	李相雨		
外部链接	Espacenet SIPO		

摘要(译)

本实用新型提供了一种像素电路，包括两个子像素电路，每个子像素电路包括：每个子像素电路包括：五个开关单元、驱动单元、储能单元和电致发光单元，第一子像素电路的第一开关单元、第二开关单元、第五开关单元与第二子像素电路的第一开关单元、第二开关单元、第五开关单元共用扫描信号线。本实用新型提供的像素电路中，流经电致发光单元器件的工作电流不受对应的驱动晶体管的阈值电压的影响，彻底解决了由于驱动晶体管的阈值电压漂移导致显示亮度不均的问题。同时本实用新型中，使用一个补偿电路来完成两个像素的驱动，相邻的两个像素共用多条信号线路，能够缩减显示装置中用于像素电路的信号线路数目，降低集成电路成本，并缩减像素间距，提高像素密度。

