



(12)发明专利申请

(10)申请公布号 CN 111244138 A

(43)申请公布日 2020.06.05

(21)申请号 201911201960.3

G02B 27/01(2006.01)

(22)申请日 2019.11.29

(30)优先权数据

10-2018-0151383 2018.11.29 KR

(71)申请人 乐金显示有限公司

地址 韩国首尔

(72)发明人 金大熙 朴智暎 崔惠珠

(74)专利代理机构 北京集佳知识产权代理有限公司 11227

代理人 杜诚 刘敏

(51)Int.Cl.

H01L 27/32(2006.01)

H01L 51/50(2006.01)

H01L 51/52(2006.01)

H01L 51/56(2006.01)

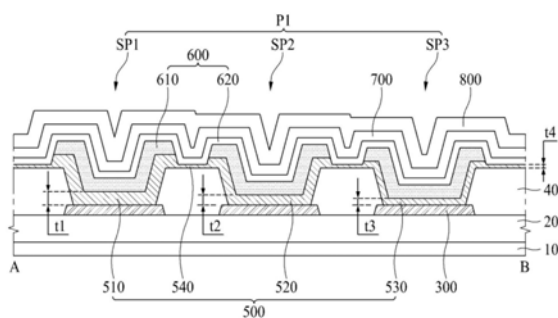
权利要求书3页 说明书15页 附图9页

(54)发明名称

电致发光显示装置

(57)摘要

本公开提供了一种电致发光显示装置,包括:基板,其包括第一子像素、第二子像素以及第三子像素;第一电极,其在基板上的第一子像素、第二子像素和第三子像素中的每一个中;堤部,其设置在第一子像素、第二子像素和第三子像素中的任何两个之间的边界中以覆盖第一电极的边缘;在第一电极和堤部上的保护层;在保护层上的发光层;以及在发光层上的第二电极。



1. 一种电致发光显示装置,包括:

基板,其包括第一子像素、第二子像素和第三子像素;

第一电极,其在所述基板上的所述第一子像素、所述第二子像素和所述第三子像素中的每一个中;

堤部,其设置在所述第一子像素、所述第二子像素和所述第三子像素中的任何两个之间的边界中,以覆盖所述第一电极的边缘;

在所述第一电极和所述堤部上的保护层;

在所述保护层上的发光层;以及

在所述发光层上的第二电极。

2. 根据权利要求1所述的电致发光显示装置,其中,

所述保护层包括与所述第一子像素交叠的第一部分,与所述第二子像素交叠的第二部分,与所述第三子像素交叠的第三部分,以及与所述第一子像素、所述第二子像素和所述第三子像素中的任何两个之间的所述边界交叠的第四部分,并且

所述第一部分的厚度比所述第二部分的厚度厚,所述第二部分的厚度比所述第三部分的厚度厚,并且所述第三部分的厚度比所述第四部分的厚度厚。

3. 根据权利要求2所述的电致发光显示装置,其中,

所述第一部分沿着所述堤部的与所述第一子像素相邻的侧表面延伸至所述第一子像素的第一电极的上表面和所述堤部的上表面的一部分,

所述第二部分沿着所述堤部的与所述第二子像素相邻的侧表面延伸至所述第二子像素的第一电极的上表面和所述堤部的上表面的一部分,

所述第三部分沿着所述堤部的与所述第三子像素相邻的侧表面延伸至所述第三子像素的第一电极的上表面和所述堤部的上表面的一部分,并且

所述第四部分设置在所述第一子像素和所述第二子像素之间的堤部的上表面上以及所述第二子像素和所述第三子像素之间的堤部的上表面上。

4. 根据权利要求3所述的电致发光显示装置,其中,在所述第一部分和所述第二部分之间,所述第四部分连接至所述第一部分和所述第二部分,并且在所述第二部分和所述第三部分之间,所述第四部分连接至所述第二部分和所述第三部分。

5. 根据权利要求2所述的电致发光显示装置,其中,

所述发光层包括下层和设置在所述下层上的上层,

所述下层设置为多个,并且所述多个下层在所述第一子像素、所述第二子像素和所述第三子像素中分别被图案化并且彼此间隔开,并且

所述上层设置在所述第一子像素的区域、所述第二子像素的区域、所述第三子像素的区域、以及所述第一子像素、所述第二子像素和所述第三子像素中的任何两个之间的边界区域中。

6. 根据权利要求5所述的电致发光显示装置,其中,设置在所述第一子像素中的下层被设置成具有与所述保护层的所述第一部分的图案相同的图案,设置在所述第二子像素中的下层被设置成具有与所述保护层的所述第二部分的图案相同的图案,并且设置在所述第三子像素中的下层被设置成具有与所述保护层的所述第三部分的图案相同的图案。

7. 根据权利要求6所述的电致发光显示装置,其中,设置在所述第一子像素中的下层包

括含有红色发光层的多个有机层,设置在所述第二子像素中的下层包括含有绿色发光层的多个有机层,并且设置在所述第三子像素中的下层包括含有蓝色发光层的多个有机层。

8. 根据权利要求2所述的电致发光显示装置,其中,所述发光层设置为多个,并且所述多个发光层在所述第一子像素、所述第二子像素和所述第三子像素中分别被图案化并且彼此间隔开。

9. 根据权利要求8所述的电致发光显示装置,其中,设置在所述第一子像素中的发光层被设置成具有与所述保护层的所述第一部分的图案相同的图案,设置在所述第二子像素中的发光层被设置成具有与所述保护层的所述第二部分的图案相同的图案,并且设置在所述第三子像素中的发光层被设置成具有与所述保护层的所述第三部分的图案相同的图案。

10. 根据权利要求1所述的电致发光显示装置,其中,所述保护层的最大厚度为 $0.3\mu\text{m}$ 或更小。

11. 一种电致发光显示装置,包括:

第一像素,其包括发射第一颜色的光的第一子像素、发射第二颜色的光的第二子像素以及发射第三颜色的光的第三子像素,所述第一像素设置在基板中;

第二像素,其包括发射所述第一颜色的光的第一子像素、发射所述第二颜色的光的第二子像素以及发射所述第三颜色的光的第三子像素,所述第二像素设置在所述基板中;

第一电极,其在所述第一像素和所述第二像素中的每一个的第一子像素、第二子像素和第三子像素中的每一个中;

在所述第一电极上的保护层;

在所述保护层上的发光层;以及

在所述发光层上的第二电极,

其中,所述保护层包括与所述第一子像素交叠的第一部分,与所述第二子像素交叠的第二部分,与所述第三子像素交叠的第三部分,与所述第一子像素、所述第二子像素和所述第三子像素中的任何两个之间的边界交叠的第四部分,以及与所述第一像素和所述第二像素之间的边界交叠的第五部分。

12. 根据权利要求11所述的电致发光显示装置,其中,所述第一部分的厚度比所述第二部分的厚度厚,所述第二部分的厚度比所述第三部分的厚度厚,并且所述第三部分的厚度比所述第四部分的厚度厚。

13. 根据权利要求11所述的电致发光显示装置,其中,所述第五部分的厚度与所述第四部分的厚度相同。

14. 根据权利要求11所述的电致发光显示装置,其中,所述第五部分的厚度比所述第四部分的厚度厚。

15. 根据权利要求14所述的电致发光显示装置,其中,与所述第一像素的第一子像素和所述第二像素的第一子像素之间的边界区域交叠的第五部分的厚度与所述第一部分的厚度相同。

16. 根据权利要求14所述的电致发光显示装置,其中,

与所述第一像素的第二子像素和所述第二像素的第二子像素之间的边界区域交叠的第五部分的厚度与所述第二部分的厚度相同,并且

与所述第一像素的第三子像素和所述第二像素的第三子像素之间的边界区域交叠的

第五部分的厚度与所述第三部分的厚度相同。

17. 根据权利要求11所述的电致发光显示装置, 其中,

所述发光层包括下层和设置在所述下层上的上层,

所述下层设置为多个, 并且所述多个下层在所述第一子像素、所述第二子像素和所述第三子像素中分别被图案化并且彼此间隔开,

所述上层设置在所述第一子像素的区域、所述第二子像素的区域、所述第三子像素的区域、以及所述第一子像素、所述第二子像素和所述第三子像素中的任何两个之间的边界区域中, 并且

设置在所述第一子像素中的下层被设置成具有与所述保护层的所述第一部分的图案相同的图案, 设置在所述第二子像素中的下层被设置成具有与所述保护层的所述第二部分的图案相同的图案, 并且设置在所述第三子像素中的下层被设置成具有与所述保护层的所述第三部分的图案相同的图案。

18. 根据权利要求11所述的电致发光显示装置, 其中,

所述发光层设置为多个, 并且所述多个发光层在所述第一子像素、所述第二子像素和所述第三子像素中分别被图案化并且彼此间隔开, 并且

设置在所述第一子像素中的发光层被设置成具有与所述保护层的所述第一部分的图案相同的图案, 设置在所述第二子像素中的发光层被设置成具有与所述保护层的所述第二部分的图案相同的图案, 并且设置在所述第三子像素中的发光层被设置成具有与所述保护层的所述第三部分的图案相同的图案。

19. 一种头戴式显示装置, 包括:

根据权利要求1-18中任一项所述的电致发光显示装置;

与所述电致发光显示装置间隔开的透镜阵列; 以及

容纳壳体, 其容纳所述电致发光显示装置和所述透镜阵列。

电致发光显示装置

[0001] 相关申请的交叉引用

[0002] 本申请要求2018年11月29日提交的韩国专利申请第10-2018-0151383号的权益，该申请通过引用结合于此，如同在此完全阐述一样。

技术领域

[0003] 本公开涉及一种电致发光显示装置，更具体地，涉及一种用于从子像素发射不同颜色的光的电致发光显示装置。

背景技术

[0004] 电致发光显示装置是以下装置：其中发光层设置在两个电极（即，阳极电极和阴极电极）之间，并且利用在两个电极之间产生的电场发光，从而显示图像。

[0005] 发光层可以由有机材料或诸如量子点的无机材料形成。在发光层中，通过电子和空穴的组合产生激子，并且当激子从激发态转变成基态时发出光。

[0006] 发光层可以在子像素中发射不同颜色（例如，红色、绿色和蓝色）的光，并且可以在子像素中发射相同颜色的光（例如，白光）。

[0007] 在发光层在每个子像素中发射相同颜色的光（例如，白光）的情况下，电荷在彼此相邻的子像素之间通过发光层移动，并且由此发生漏电流，导致图像质量劣化。

[0008] 另一方面，在发光层在子像素中发射不同颜色的光（例如，红光、绿光和蓝光）的情况下，不发生漏电流。然而，在这种情况下，在密集布置的子像素中精确地沉积不同的发光层的过程方面存在限制。

发明内容

[0009] 因此，本公开涉及提供一种电致发光显示装置，其基本上消除了由于现有技术的限制和缺点导致的一个或更多个问题。

[0010] 本公开的一个方面涉及提供一种电致发光显示装置，其中在子像素中设置不同的发光层以防止漏电流的发生，因此，不同的发光层被精确地设置在密集布置的子像素中。

[0011] 本公开的其他优点和特征将部分地在下面的描述中阐述，并且部分地在本领域普通技术人员研究下文之后将变得明显，或者可以从本公开的实践中获知。可以通过书面描述及其权利要求以及附图中特别指出的结构来实现和获得本公开的目的和其他优点。

[0012] 为了实现这些和其他优点并且根据本公开的目的，如本文中所述并广泛描述的，提供了一种电致发光显示装置，包括：基板，其包括第一子像素、第二子像素和第三子像素；第一电极，其在基板上的第一子像素、第二子像素和第三子像素中的每一个中；堤部，其设置在第一子像素、第二子像素和第三子像素中的任何两个之间的边界中以覆盖第一电极的边缘；在第一电极和堤部上的保护层；在保护层上的发光层；以及在发光层上的第二电极。

[0013] 在本公开的另一方面，提供了一种电致发光显示装置，包括：第一像素，其包括发

射第一颜色的光的第一子像素、发射第二颜色的光的第二子像素、以及发射第三颜色的光的第三子像素,第一像素设置在基板中;第二像素,其包括在基板中的第一子像素、第二子像素和第三子像素,第二像素设置在基板中;第一电极,其在第一像素和第二像素中的每一个的第一子像素、第二子像素和第三子像素中的每一个中;在第一电极上的保护层;在保护层上的发光层;以及在发光层上的第二电极,其中保护层包括与第一子像素交叠的第一部分,与第二子像素交叠的第二部分,与第三子像素交叠的第三部分,与第一子像素、第二子像素和第三子像素中的任何两个之间的边界交叠的第四部分,以及与第一像素和第二像素之间的边界交叠的第五部分。

[0014] 应理解,本公开的前述一般描述和以下详细描述都是示例性和说明性的,并且旨在提供对要求保护的本公开的进一步说明。

附图说明

[0015] 本发明包括附图以提供对本公开的进一步理解,并且附图被并入且构成本申请的一部分,附图示出了本公开的实施方式,并且与说明书一起用于解释本公开的原理。在附图中:

[0016] 图1是根据本公开的一个实施方式的电致发光显示装置的示意性平面图;

[0017] 图2是根据本公开的一个实施方式的电致发光显示装置的截面图,并且是根据一个实施方式的沿图1的线A-B截取的截面图;

[0018] 图3是示出根据本公开的一个实施方式的发光层的结构的示意性截面图;

[0019] 图4是根据本公开的一个实施方式的电致发光显示装置的截面图,并且是根据一个实施方式的沿图1的线C-D截取的截面图;

[0020] 图5A至图5K是根据本公开的一个实施方式的电致发光显示装置的制造过程图;

[0021] 图6是根据本公开另一实施方式的电致发光显示装置的截面图,并且是根据另一实施方式的沿图1中的线A-B截取的截面图;

[0022] 图7是示出根据本公开另一实施方式的发光层的结构的示意性截面图;

[0023] 图8是根据本公开另一实施方式的电致发光显示装置的示意性平面图;

[0024] 图9是根据本公开另一实施方式的电致发光显示装置的截面图,并且是根据一个实施方式的沿图8的线A-B截取的截面图;

[0025] 图10A至图10C是根据本公开的一个实施方式的电致发光显示装置的制造过程图,图10A是根据一个实施方式的沿图8的线C-D截取的截面图,图10B是根据一个实施方式的沿图8的线E-F截取的截面图,图10C是根据一个实施方式的沿图8的线G-H截取的截面图;以及

[0026] 图11A至图11C涉及根据本公开另一实施方式的电致发光显示装置,并且涉及头戴式显示器(HMD)装置。

具体实施方式

[0027] 现在将详细参考本公开的示例性实施方式,其示例在附图中示出。只要有可能,在整个附图中将使用相同的附图标记来表示相同或相似的部分。

[0028] 通过以下参考附图描述的实施方式,将阐明本公开的优点和特征及其实现方法。然而,本公开可以以不同的形式来实施,并且不应该被解释为限于本文中阐述的实施方式。

相反,提供这些实施方式是为了使本公开彻底和完整,并且将本公开的范围完全传达给本领域技术人员。此外,本公开仅由权利要求的范围限定。

[0029] 用于描述本公开的实施方式的附图中所公开的形状、尺寸、比率、角度和数量仅仅是示例,因此,本公开不限于所示出的细节。在整个说明书中,相同的附图标记表示相同的元件。在以下描述中,当确定相关已知功能或配置的详细描述不必要地模糊本公开的重点时,将省略详细描述。

[0030] 在解释元件时,尽管没有明确的描述,但该元件被解释为包括误差范围。

[0031] 在描述位置关系时,例如,当两个部分之间的位置关系被描述为“上”、“上方”、“下方”和“旁边”时,一个或多个其他部分可以设置在这两部分之间,除非使用“紧接”或“直接”。

[0032] 在描述时间关系时,例如,当时间顺序被描述为“之后”、“随后”、“接着”和“之前”时,可以包括不连续的情况,除非使用“紧接”或“直接”。

[0033] 应当理解,尽管在本文中可以使用术语“第一”、“第二”等来描述各种元件,但是这些元件不应受这些术语的限制。这些术语仅用于区分一个元件与另一个元件。例如,在不脱离本公开的范围的情况下,第一元件可以被称为第二元件,并且类似地,第二元件可以被称为第一元件。

[0034] 本公开的各种实施方式的特征可以部分地或整体地彼此耦合或组合,并且可以彼此不同地互操作并且在技术上被驱动,如本领域技术人员可以充分理解的。本公开的实施方式可以彼此独立地执行,或者可以以相互依赖的关系一起执行。

[0035] 在下文中,将参照附图详细描述本公开的示例性实施方式。

[0036] 图1是根据本公开的一个实施方式的电致发光显示装置的示意性平面图。

[0037] 如图1所示,根据本公开的一个实施方式的电致发光显示装置可以包括设置在基板100中的多个像素。

[0038] 多个像素可以包括彼此相邻的第一像素P1和第二像素P2。在附图中,仅示出了在长度方向上彼此相邻的两个像素P1和P2,但是像素不限于此。在其他实施方式中,多个像素P1和P2可以沿宽度方向和长度方向布置。

[0039] 像素P1和P2中的每一个可以包括多个子像素SP1至SP3。多个子像素SP1至SP3可以包括第一子像素SP1、第二子像素SP2和第三子像素SP3。

[0040] 第一子像素SP1、第二子像素SP2和第三子像素SP3可以沿宽度方向依次布置,因此,第一子像素SP1和第二子像素SP2可以彼此相邻地设置,并且第二子像素SP2和第三子像素SP3可以彼此相邻地设置。

[0041] 第一子像素SP1可以设置成发射红色(R)光,第二子像素SP2可以设置成发射绿色(G)光,并且第三子像素SP3可以设置成发射蓝色(B)光。然而,本公开不限于此,并且可以不同地改变从第一子像素SP1至第三子像素SP3中的每一个发射的光的颜色。在附图中,示出了发射相同颜色的光的子像素SP1至SP3沿长度方向布置的示例,但是本公开不限于此。在其他实施方式中,可以将像素P1和P2中的每一个的多个子像素SP1至SP3的布置结构改变成本领域技术人员已知的各种结构。

[0042] 第一子像素SP1可以包括发射红色(R)光的红色发光层EML(R),第二子像素SP2可以包括发射绿色(G)光的绿色发光层EML(G),第三子像素SP3可以包括发射蓝色(B)光的蓝

色发光层EML (B)。

[0043] 在这种情况下,可以在第一像素P1的第一子像素SP1和第二像素P2的第一子像素SP1中的每一个中对红色发光层EML (R) 进行图案化。即,设置在第一像素P1的第一子像素SP1中的红色发光层EML (R) 可以与设置在第二像素P2的第一子像素SP1中的红色发光层EML (R) 间隔开。

[0044] 类似地,可以在第一像素P1的第二子像素SP2和第二像素P2的第二子像素SP2中的每一个中对绿色发光层EML (G) 进行图案化。即,设置在第一像素P1的第二子像素SP2中的绿色发光层EML (G) 可以与设置在第二像素P2的第二子像素SP2中的绿色发光层EML (G) 间隔开。另外,可以在第一像素P1的第三子像素SP3和第二像素P2的第三子像素SP3中的每一个中对蓝色发光层EML (B) 进行图案化。即,设置在第一像素P1的第三子像素SP3中的蓝色发光层EML (B) 可以与设置在第二像素P2的第三子像素SP3中的蓝色发光层EML (B) 间隔开。

[0045] 在下文中,将参考截面结构更详细地描述根据本公开的一个实施方式的电致发光显示装置。

[0046] 图2是根据本公开的一个实施方式的电致发光显示装置的截面图,并且是根据一个实施方式的沿图1的线A-B截取的截面图。

[0047] 如图2所示,根据本公开的一个实施方式的电致发光显示装置可以包括基板100、电路器件层200、第一电极300、堤部400、保护层500、发光层600、第二电极700和封装层800。

[0048] 基板100可以由玻璃或塑料形成,但不限于此,并且可以由诸如硅晶片的半导体材料形成。基板100可以由透明材料或不透明材料形成。根据本公开的一个实施方式的电致发光显示装置可以实现为发射的光被释放到上部的顶部发光型。因此,基板100的材料可以使用不透明材料以及透明材料。

[0049] 电路器件层200可以设置在基板100上。

[0050] 包括各种信号线、薄膜晶体管(TFT)、电容器等的电路器件可以设置在子像素SP1至SP3中的每一个中的电路器件层200中。

[0051] 信号线可以包括栅极线、数据线、电力线和参考线,并且TFT可以包括开关TFT、驱动TFT和感测TFT。

[0052] 开关TFT可以根据通过栅极线提供的栅极信号而导通,并且可以将通过数据线提供的的数据电压传送至驱动TFT。

[0053] 驱动TFT可以利用通过开关TFT提供的的数据电压而导通,并且可以根据通过电力线提供的电力而产生数据电流,以将数据电流提供至第一电极300。

[0054] 感测TFT可以感测引起图像质量劣化的驱动TFT的阈值电压偏差,并且可以响应于通过栅极线或单独的感测线提供的感测控制信号,将驱动TFT的电流提供至参考线。

[0055] 电容器可以在一帧期间保持提供给驱动TFT的数据电压,并且可以连接至驱动TFT的栅极端子和源极端子。

[0056] 开关TFT、驱动TFT和感测TFT中的每一个可以改变成具有诸如本领域技术人员已知的顶栅结构和底栅结构的各种结构。另外,电路器件层200还可以包括用于保护开关TFT、驱动TFT和感测TFT的钝化层以及设置在钝化层上的平坦化层。

[0057] 可以在子像素SP1至SP3中的每一个中的电路器件层200上对第一电极300进行图案化。即,一个第一电极300可以设置在第一子像素SP1中,另一个第一电极300可以设置在

第二子像素SP2中,并且另一个第一电极300可以设置在第三子像素SP3中。第一电极300可以用作电致发光显示装置的阳极。

[0058] 第一电极300可以连接至设置在电路器件层200中的驱动TFT。详细地,第一电极300可以通过设置在钝化层和平坦化层中的接触孔而连接至驱动TFT的源电极或漏电极。

[0059] 堤部400可以设置在多个子像素SP1至SP3之间的边界区域中,以覆盖第一电极300的边缘。堤部400可以设置在彼此相邻的多个子像素SP1至SP3之间的边界区域中,因此可以完全以矩阵结构设置。可以通过堤部400在多个子像素SP1至SP3中限定发光区域。即,第一电极300的露出的而未被堤部400覆盖的露出区域可以构成发光区域。

[0060] 保护层500可以设置在第一电极300的露出的而未被堤部400覆盖的上表面和堤部400的上表面上,并且可以保护第一电极300和堤部400。

[0061] 保护层500可以包括具有不同厚度的第一部分510、第二部分520、第三部分530和第四部分540。

[0062] 第一部分510可以设置成与第一子像素SP1交叠。详细地,第一部分510可以设置在第一子像素SP1的第一电极300的上表面上,并且可以沿着堤部400的与第一子像素SP1相邻的侧表面延伸至堤部400的上表面的一部分。

[0063] 第二部分520可以设置成与第二子像素SP2交叠。详细地,第二部分520可以设置在第二子像素SP2的第一电极300的上表面上,并且可以沿着堤部400的与第二子像素SP2相邻的侧表面延伸至堤部400的上表面的一部分。

[0064] 第三部分530可以设置成与第三子像素SP3交叠。详细地,第三部分530可以设置在第三子像素SP3的第一电极300的上表面上,并且可以沿着堤部400的与第三子像素SP3相邻的侧表面延伸至堤部400的上表面的一部分。

[0065] 第四部分540可以设置成与子像素SP1至SP3之间的边界区域交叠,并且详细地,可以设置在堤部400的上表面上。即,第四部分540可以设置在第一子像素SP1和第二子像素SP2之间的堤部400的上表面、第二子像素SP2和第三子像素SP3之间的堤部400的上表面、以及第三子像素SP3和第一子像素SP1之间的堤部400的上表面中的每一个上。

[0066] 第四部分540可以连接至第一部分510和第二部分520、位于第一部分510和第二部分520之间,可以连接至第二部分520和第三部分530、位于第二部分520和第三部分520之间,以及可以连接至第三部分530和第一部分510、位于第三部分530和第一部分510之间。因此,第一部分510、第二部分520、第三部分530和第四部分540可以以彼此完全连接的一体结构设置。另外,第一部分510、第二部分520、第三部分530和第四部分540均可以由相同的材料形成。

[0067] 第一部分510可以具有第一厚度 t_1 ,第二部分520可以具有第二厚度 t_2 ,第三部分530可以具有第三厚度 t_3 ,第四部分540可以具有第四厚度 t_4 。在这种情况下,在厚度 t_1 至 t_4 中,第一厚度 t_1 可以是最厚的,第二厚度 t_2 可以是第二厚度,第三厚度 t_3 可以是第三厚度,第四厚度 t_4 可以是最薄的。即,厚度 t_1 至 t_4 可以具有关系“ $t_1 > t_2 > t_3 > t_4$ ”。

[0068] 如上所述,根据本公开的一个实施方式,由于保护层500设置在第一电极300的上表面上,所以在制造过程中保留在第一电极300的上表面上的颗粒可以被保护层500覆盖,从而防止由颗粒引起的短路。为提供详细描述,可以在形成第一电极300和堤部400之后执行基板传送过程、清洁过程、烘焙过程等,并且在这样的过程中,颗粒可能保留在第一电极

300的上表面上。当在颗粒保留在第一电极300的上表面上的状态下在颗粒上形成发光层600和第二电极700时,发光层600可能不能平滑地堆叠在出现颗粒的部分上,导致第一电极300和第二电极700之间发生短路。因此,根据本公开的一个实施方式,由于保护层500设置在第一电极300的上表面上,因此尽管颗粒保留在第一电极300的上表面上,但是颗粒可以被保护层500覆盖,从而防止在第一电极300和第二电极700之间发生短路。

[0069] 此外,根据本公开的一个实施方式,由于保护层500设置在堤部400的上表面上,因此保护层500可以阻挡在堤部400中出现的气体。为提供详细描述,堤部400可以主要由有机材料形成,有机材料可能在高温下放出气体。因此,在高温下沉积有机材料或者在形成堤部400之后接合封装层800的过程中可能从堤部400放出气体,但是在本公开的一个实施方式中,由于保护层500阻挡从堤部400放出的气体,所以可以防止发光层600被气体损坏。

[0070] 此外,根据本公开的一个实施方式,构成保护层500的第一部分510至第三部分530的厚度可以不同,因此,可以在子像素SP1至SP3中的每一个中容易地实现微腔效应(micro-cavity effect)。为提供详细描述,当第一电极300包括反射电极并且第二电极700包括半透明电极时,可以在反射电极和半透明电极之间重复光的反射和再反射,并且在这种情况下,当反射电极和半透明电极之间的距离是具有特定波长的光的半波长“ $\lambda/2$ ”的整数倍时,可以发生相长干涉,从而提高外部光提取效率。光的特性可以称为微腔特性。

[0071] 为了实现微腔特性,应该在子像素SP1至SP3中不同地设置第一电极300和第二电极700之间的距离,使得该距离是具有特定波长的光的半波长“ $\lambda/2$ ”的整数倍。在本公开的一个实施方式中,设置在第一子像素SP1中的第一部分510的厚度、设置在第二子像素SP2中的第二部分520的厚度、以及设置在第三子像素SP3中的第三部分530的厚度可以不同,并且因此,容易在子像素SP1至SP3中不同地设置第一电极300和第二电极700之间的距离。例如,第一子像素SP1可以被配置为红色子像素,其中第一电极300和第二电极700之间的距离应当相对较长地设置,这是因为红色子像素发射具有长波长的光,并且第三子像素SP3可以被配置为蓝色子像素,其中第一电极300和第二电极700之间的距离应该相对较短地设置,这是因为蓝色子像素发射具有短波长的光。

[0072] 由于保护层500设置在第一电极300和发光层600之间,因此保护层500可能阻碍由第一电极300产生的被提供至发光层600的空穴。因此,保护层500可以由能够使第一电极300产生的空穴容易地提供至发光层600的材料形成。例如,保护层500可以包括诸如能够呈现隧道效应的镉锌氧化物(IZO)的无机材料。另外,可以通过适当地调整保护层500的厚度来增强隧道效应,因此,可以更容易地转移空穴。为此,保护层500的厚度(特别地,最厚的第一部分510的厚度)可以设定为 $0.3\mu\text{m}$ 或更小。

[0073] 发光层600可以设置在保护层500上。发光层600可以包括下层610和上层620。

[0074] 下层610可以在子像素SP1至SP3中的每一个中被图案化。即,一个下层610可以在第一子像素SP1中被图案化,另一个下层610可以在第二子像素SP2中被图案化,并且另一个下层610可以在第三子像素SP3中被图案化。

[0075] 设置在第一子像素SP1中的下层610可以包括发射第一颜色(例如,红色)的光的发光层,设置在第二子像素SP2中的下层610可以包括发射第二颜色(例如,绿色)的光的发光层,并且设置在第三子像素SP3中的下层610可以包括发射第三颜色(例如,蓝色)的光的发光层。如上所述,根据本公开的一个实施方式,子像素SP1至SP3可以发出不同颜色的光,因

此,可以不必需要滤色器。

[0076] 第一子像素SP1的下层610可以与保护层500的第一部分510交叠,并且可以具有与第一部分510的图案相同的图案。即,第一子像素SP1的下层610的一端和另一端可以与第一部分510的一端和另一端匹配。另外,第二子像素SP2的下层610可以与保护层500的第二部分520交叠,并且可以具有与第二部分520的图案相同的图案。即,第二子像素SP2的下层610的一端和另一端可以与第二部分520的一端和另一端匹配。另外,第三子像素SP3的下层610可以与保护层500的第三部分530交叠,并且可以具有与第三部分530的图案相同的图案。即,第三子像素SP3的下层610的一端和另一端可以与第三部分530的一端和另一端匹配。因此,第一子像素SP1的下层610、第二子像素SP2的下层610和第三子像素SP3的下层610可以彼此间隔开,其中保护层500的第四部分540位于它们之间。

[0077] 上层620可以不分别在子像素SP1至SP3中被图案化,并且可以设置为子像素SP1至SP3中的一体以及子像素SP1至SP3之间的边界。即,上层620可以设置在保护层500的第四部分540的上表面以及第一子像素SP1至第三子像素SP3中所设置的下层610的上表面上。

[0078] 以下将参照图3描述包括下层610和上层620的发光层600的配置。

[0079] 图3是示出根据本公开的一个实施方式的发光层的结构的示意性截面图。如图3所示,下层610可以分别在子像素SP1至SP3中被图案化并且可以彼此间隔开,并且上层620可以作为一体设置在下层610上。

[0080] 第一子像素SP1的下层610可以由多个有机层形成,并且详细地,可以设置成如下结构:其中依次堆叠空穴注入层HIL、空穴传输层HTL、电子阻挡层EBL、红色发光层EML (R) 和空穴阻挡层HBL。

[0081] 第二子像素SP2的下层610可以由多个有机层形成,并且详细地,可以设置成如下结构:其中依次堆叠空穴注入层HIL、空穴传输层HTL、电子阻挡层EBL、绿色发光层EML (G) 和空穴阻挡层HBL。

[0082] 第三子像素SP3的下层610可以由多个有机层形成,并且详细地,可以设置成如下结构:其中依次堆叠空穴注入层HIL、空穴传输层HTL、电子阻挡层EBL、蓝色发光层EML (B) 和空穴阻挡层HBL。

[0083] 构成下层610中的每一个的有机层可以由本领域技术人员已知的各种材料形成,并且多个有机层的构造可以进行各种改变。例如,可以省略电子阻挡层EBL和空穴阻挡层HBL中的至少一个。

[0084] 构成下层610中的每一个的相同有机层可以由相同的材料形成,或者可以由不同的材料形成。例如,第一子像素SP1的空穴传输层HTL、第二子像素SP2的空穴传输层HTL和第三子像素SP3的空穴传输层HTL可以由相同的材料形成,或者可以由不同的材料形成。另外,构成下层610中的每一个的相同有机层可以各自具有相同的厚度,或者可以设置为基于子像素SP1至SP3中的每一个的微腔特性而具有不同的厚度。例如,第一子像素SP1的空穴传输层HTL的厚度可以设定为最厚,第二子像素SP2的空穴传输层HTL可以设定为第二厚,并且第三子像素SP3的空穴传输层HTL可以设置为最薄。

[0085] 上层620可以由多个有机层形成,并且详细地,可以包括设置在空穴阻挡层HBL上的电子传输层ETL和设置在电子传输层ETL上的电子注入层EIL。电子注入层EIL可以使用无机材料,并且在这种情况下,上层620可以由有机层和无机层的组合形成。

[0086] 再次参照图2,第二电极700可以设置在发光层600上。第二电极700可以用作电致发光显示装置的阴极。第二电极700可以设置在子像素SP1至SP3中的每一个以及它们之间的边界区域中。在根据本公开的一个实施方式的电致发光显示装置被实现为顶部发光型的情况下,第二电极700可以包括用于使从发光层600发射的光向上部透射的透明导电材料。另外,第二电极700可以是半透明电极,因此,子像素SP1至SP3中的每一个可以获得微腔效应。即,可以在包括半透明电极的第二电极700和包括反射电极的第一电极300之间重复光的反射和再反射,因此,可以获得微腔效应,从而提高光效率。

[0087] 封装层800可以设置在第二电极700上,并且可以防止外部水渗透到发光层600中。封装层800可以由无机绝缘材料形成,或者可以形成为无机绝缘材料和有机绝缘材料交替堆叠的结构,但不限于此。

[0088] 此外,还可以在第二电极700和封装层800之间设置覆盖层,从而提高光提取效果。

[0089] 图4是根据本公开的一个实施方式的电致发光显示装置的截面图,并且是根据一个实施方式的沿图1的线C-D截取的截面图。在下文中,省略了与上述元件相同的元件的重复描述。

[0090] 如图4所示,可以在基板100上设置电路器件层200,并且可以在电路器件层200上设置第一电极300。第一电极300可以在第一像素P1的第一子像素SP1和第二像素P2的第一子像素SP1的每一个中被图案化。

[0091] 可以在电路器件层200上设置覆盖第一电极300的边缘的堤部400,并且可以在堤部400上和第一电极300的未被堤部400覆盖的上表面上设置保护层500。

[0092] 保护层500可以包括第一部分510和第四部分540。第一部分510可以设置在第一像素P1和第二像素P2中的每一个中的第一子像素SP1的第一电极300的上表面上,并且可以沿着堤部400的与第一子像素SP1相邻的侧表面延伸至堤部400的上表面的一部分。第四部分540可以设置在堤部400的上表面上、位于第一像素P1的第一子像素SP1和第二像素P2的第一子像素SP1之间。第一部分510可以具有相对厚的第一厚度 t_1 ,第四部分540可以具有相对薄的第四厚度 t_4 ,并且第一部分510可以连接至第四部分540。

[0093] 可以在保护层500上设置包括下层610和上层620的发光层600。下层610可以在第一像素P1的第一子像素SP1和第二像素P2的第一子像素SP1中的每一个中被图案化。第一像素P1的第一子像素SP1和第二像素P2的第一子像素SP1中的每一个中所设置的下层610可以包括发射第一颜色(例如,红色)的光的发光层。下层610可以与保护层500的第一部分510交叠,并且可以具有与第一部分510的图案相同的图案。上层620也可以设置在第一像素P1的第一子像素SP1与第二像素P2的第一子像素SP1之间的边界中。因此,上层620可以设置在保护层500的第四部分540的上表面以及第一子像素SP1中所设置的下层610的上表面上。

[0094] 可以在发光层600上设置第二电极700,并且可以在第二电极700上设置封装层800。

[0095] 图5A至图5K是根据本公开的一个实施方式的电致发光显示装置的制造过程图,并且涉及制造图2的上述电致发光显示装置的过程。

[0096] 首先,如图5A所示,可以在基板100上形成电路器件层200,可以在子像素(例如,第一子像素至第三子像素)SP1至SP3中的每一个中的电路器件层200上形成第一电极300,并且可以形成堤部400以覆盖第一电极300的边缘。随后,可以在第一电极300和堤部400中的

每一个的上表面上形成保护层500。保护层500可以形成为具有第一厚度 t_1 。

[0097] 随后,如图5B所示,可以在保护层500上依次形成屏蔽层910和光致抗蚀剂层920,然后,可以在第一子像素SP1区域被掩模950覆盖的状态下将光照射到光致抗蚀剂层920上。

[0098] 可以在下述图5E的过程中剥离屏蔽层910。屏蔽层910可以另外形成在光致抗蚀剂层920下方,因此,在剥离过程中光致抗蚀剂层920可以不保留。屏蔽层910可以包含氟聚合物,但不限于此。

[0099] 随后,如图5C所示,可以在屏蔽层910和光致抗蚀剂层920上执行显影过程。因此,屏蔽层910和光致抗蚀剂层920可以在掩模950未覆盖的区域(即,光照射区)中保留,并且可以从被掩模950覆盖的区域(即,未照射光的区域)中去除屏蔽层910和光致抗蚀剂层920。可以通过显影过程来使第一子像素SP1的保护层500露出。

[0100] 随后,如图5D所示,可以在第一子像素SP1的露出的保护层500的上表面和其余的光致抗蚀剂层920的上表面上形成构成发光层600的下层610。下层610可以与上面参照图3描述的第一子像素SP1的下层610相同。即,可以通过依次堆叠空穴注入层HIL、空穴传输层HTL、电子阻挡层EBL、红色发光层EML(R)和空穴阻挡层HBL而形成下层610。

[0101] 随后,如图5E所示,可以通过剥离过程去除分别设置在第二子像素SP2区域和第三子像素SP3区域中的屏蔽层910、光致抗蚀剂层920和下层610。因此,构成发光层600的下层610可以仅在第一子像素SP1中保留。

[0102] 随后,如图5F所示,可以对基板100的前表面执行灰化(ashing)。灰化可以完全去除在剥离过程之后剩余的屏蔽层910。

[0103] 当执行灰化时,可以减小保护层500的厚度。虽然保护层500可以被第一子像素SP1中的下层610覆盖,但是保护层500可以在第二子像素SP2和第三子像素SP3中露出。因此,由于灰化,第一子像素SP1的保护层500的厚度可以保持为第一厚度 t_1 ,但是第二子像素SP2和第三子像素SP3中的每一个的保护层500可以具有比第一厚度 t_1 薄的第二厚度 t_2 。

[0104] 更详细地,保护层500可以具有在第一子像素SP1的第一电极300的上表面区域中的第一厚度 t_1 ,以及沿着堤部400的与第一子像素SP1相邻的侧表面延伸至堤部400的上表面的一部分的区域,并且在另一区域中保护层500可以具有第二厚度 t_2 。

[0105] 随后,可以重复图5B至图5E的上述过程,并且图5B的掩模950可以移动至第二子像素SP3,并且图5D的下层610的堆叠结构可以被配置成与上述图3中的第二子像素SP2的下层610相同。因此,如图5G中那样,构成发光层600的下层610可以仅在第二子像素SP2中保留。

[0106] 随后,如图5H所示,可以对基板100的前表面执行灰化。当执行灰化时,可以减小保护层500的厚度。虽然保护层500可以被第一子像素SP1和第二子像素SP2中的下层610覆盖,但是保护层500可以在第三子像素SP3中以及子像素SP1至SP3之间的边界中露出。因此,由于灰化,第一子像素SP1的保护层500的厚度可以保持为第一厚度 t_1 ,并且第二子像素SP2的保护层500的厚度可以保持为第二厚度 t_2 ,但是第三子像素SP3以及子像素SP1至SP3之间的边界区域中的保护层500的厚度可以具有比第二厚度 t_2 薄的第三厚度 t_3 。

[0107] 更详细地,保护层500可以具有在第一子像素SP1的第一电极300的上表面区域中的第一厚度 t_1 以及沿着堤部400的与第一子像素SP1相邻的侧表面延伸至堤部400的上表面的一部分的区域,保护层500可以具有在第二子像素SP2的第一电极300的上表面区域中的第二厚度 t_2 以及沿着堤部400的与第二子像素SP2相邻的侧表面延伸至堤部400的上表面的

一部分的区域,并且在另一区域中保护层500可以具有第三厚度 t_3 。

[0108] 随后,可以重复图5B至图5E的上述过程,并且图5B的掩模950可以移动至第三子像素SP3,并且图5D的下层610的堆叠结构可以被配置成与上述图3中的第三子像素SP3的下层610相同。因此,如图5I中那样,构成发光层600的下层610可以仅在第三子像素SP3中保留。

[0109] 随后,如图5J所示,可以对基板100的前表面执行灰化。当执行灰化时,可以减小保护层500的厚度。虽然保护层500可以被第一子像素SP1、第二子像素SP2和第三子像素SP3中的下层610覆盖,但是保护层500可以在子像素SP1至SP3之间的边界中露出。因此,由于灰化,第一子像素SP1的保护层500的厚度可以保持为第一厚度 t_1 ,第二子像素SP2的保护层500的厚度可以保持为第二厚度 t_2 ,并且第三子像素SP3的保护层500的厚度可以保持为第三厚度 t_3 ,但是子像素SP1至SP3之间的边界区域中的保护层500的厚度可以具有比第三厚度 t_3 薄的第四厚度 t_4 。

[0110] 更详细地,保护层500可以具有在第一子像素SP1的第一电极300的上表面区域中的第一厚度 t_1 以及沿着堤部400的与第一子像素SP1相邻的侧表面延伸至堤部400的上表面的一部分的区域,保护层500可以具有在第二子像素SP2的第一电极300的上表面区域中的第二厚度 t_2 以及沿着堤部400的与第二子像素SP2相邻的侧表面延伸至堤部400的上表面的一部分的区域,保护层500可以具有在第三子像素SP3的第一电极300的上表面区域中的第三厚度 t_3 以及沿着堤部400的与第三子像素SP3相邻的侧表面延伸至堤部400的上表面的一部分的区域,并且在另一区域(即,子像素SP1至SP3之间的边界区域)中保护层500可以具有第四厚度 t_4 。

[0111] 因此,可以形成包括具有第一厚度 t_1 的第一部分510、具有第二厚度 t_2 的第二部分520、具有第三厚度 t_3 的第三部分530、以及具有第四厚度 t_4 的第四部分540的保护层500。

[0112] 随后,如图5K所示,可以在子像素SP1至SP3之间的边界区域中的保护层500的第四部分540的上表面和子像素SP1至SP3中的每一个中所设置的下层610的上表面上形成上层620,并且可以形成包括下层610和上层620的发光层600。

[0113] 随后,可以在发光层600的上层620上形成第二电极700,并且可以在第二电极700上形成封装层800。

[0114] 如上所述,根据本公开的一个实施方式,可以通过使用屏蔽层910和光致抗蚀剂层920在子像素SP1至SP3中对发射不同颜色的光的发光层600的下层610分别进行图案化,并且因此,发光层600的下层610可以在密集布置的子像素SP1至SP3中被精确地图案化。

[0115] 特别地,根据本公开的一个实施方式,可以在屏蔽层910下方另外形成保护层500,并且因此,在通过剥离过程去除屏蔽层910和光致抗蚀剂层920以及通过灰化另外地去除剩余屏蔽层910的过程中可以保护第一电极300和堤部400。

[0116] 图6是根据本公开另一实施方式的电致发光显示装置的截面图,并且是根据另一实施方式的沿图1的线A-B截取的截面图。除了发光层600的配置改变之外,图6的电致发光显示装置与图2的电致发光显示装置相同。因此,相同的附图标记表示相同的元件。在下文中,将仅描述不同的元件。

[0117] 根据上述图2,发光层600可以包括在子像素SP1至SP3中的每一个中被图案化的下层610以及在子像素SP1至SP3中的每一个以及子像素SP1至SP3之间的边界中设置为一体的上层620。

[0118] 与图2不同,根据图6,可以在子像素SP1至SP3中分别图案化所有发光层600。即,发射第一颜色(例如,红色)的光的发光层600可以在第一子像素SP1中被图案化,发射第二颜色(例如,绿色)的光的发光层600可以在第二子像素SP2中被图案化,并且发射第三颜色(例如,蓝色)的光的发光层600可以在第三子像素SP3中被图案化。

[0119] 第一子像素SP1的发光层600可以与保护层500的第一部分510交叠,并且可以具有与第一部分510的图案相同的图案。即,第一子像素SP1的发光层600的一端和另一端可以与第一部分510的一端和另一端匹配。另外,第二子像素SP2的发光层600可以与保护层500的第二部分520交叠并且可以具有与第二部分520的图案相同的图案。即,第二子像素SP2的发光层600的一端和另一端可以与第二部分520的一端和另一端匹配。另外,第三子像素SP3的发光层600可以与保护层500的第三部分530交叠,并且可以具有与第三部分530的图案相同的图案。即,第三子像素SP3的发光层600的一端和另一端可以与第三部分530的一端和另一端匹配。因此,第一子像素SP1的发光层600、第二子像素SP2的发光层600和第三子像素SP3的发光层600可以彼此间隔开,其中保护层500的第四部分540位于其间。

[0120] 下面将参照图7描述发光层600的配置。

[0121] 图7是示出根据本公开另一实施方式的发光层的结构的示意性截面图。如图7所示,多个发光层600可以分别在子像素(例如,第一子像素至第三子像素)SP1至SP3中被图案化,并且可以彼此间隔开。

[0122] 第一子像素SP1的发光层600可以由多个有机层形成,并且详细地,可以设置成如下结构:其中依次堆叠空穴注入层HIL、空穴传输层HTL、电子阻挡层EBL、红色发光层EML(R)、空穴阻挡层HBL、电子传输层ETL和电子注入层EIL。

[0123] 第二子像素SP2的发光层600可以由多个有机层形成,并且详细地,可以设置成如下结构:其中依次堆叠空穴注入层HIL、空穴传输层HTL、电子阻挡层EBL、绿色发光层EML(G)、空穴阻挡层HBL、电子传输层ETL和电子注入层EIL。

[0124] 第三子像素SP3的发光层600可以由多个有机层形成,并且详细地,可以设置成如下结构:其中依次堆叠空穴注入层HIL、空穴传输层HTL、电子阻挡层EBL、蓝色发光层EML(B)、空穴阻挡层HBL、电子传输层ETL和电子注入层EIL。

[0125] 发光层600中的每一个的有机层的详细配置如以上参照图3所述,因此,省略其重复描述。

[0126] 图8是根据本公开另一实施方式的电致发光显示装置的示意性平面图。除了发光层的配置改变之外,图8的电致发光显示装置与图1的电致发光显示装置相同。因此,在下文中,将仅描述不同的元件。

[0127] 根据上述图1,包括在第一像素P1的第一子像素SP1中的红色发光层EML(R)可以与包括在第二像素P2的第一子像素SP1中的红色发光层EML(R)间隔开,包括在第一像素P1的第二子像素SP2中的绿色发光层EML(G)可以与包括在第二像素P2的第二子像素SP2中的绿色发光层EML(G)间隔开,并且包括在第一像素P1的第三子像素SP3中的蓝色发光层EML(B)可以与包括在第二像素P2的第三子像素SP3中的蓝色发光层EML(B)间隔开。

[0128] 与图1不同,根据图8,包括在第一像素P1的第一子像素SP1中的红色发光层EML(R)可以连接至包括在第二像素P2的第一子像素SP1中的红色发光层EML(R)。即,红色发光层EML(R)可以设置在第一像素P1和第二像素P2之间的边界区域中。另外,包括在第一像素P1

的第二子像素SP2中的绿色发光层EML (G) 可以连接至包括在第二像素P2的第二子像素SP2中的绿色发光层EML (G)。即,绿色发光层EML (G) 可以设置在第一像素P1和第二像素P2之间的边界区域中。另外,包括在第一像素P1的第三子像素SP3中的蓝色发光层EML (B) 可以连接至包括在第二像素P2的第三子像素SP3中的蓝色发光层EML (B)。即,蓝色发光层EML (B) 可以设置在第一像素P1和第二像素P2之间的边界区域中。

[0129] 以这种方式,根据图8,红色发光层EML (R)、绿色发光层EML (G) 和蓝色发光层EML (B) 可以沿第一方向(例如,垂直方向)交替地延伸,因此,发光层EML (R)、EML (G) 和EML (B) 可以全部设置成条形结构。

[0130] 图9是根据本公开另一实施方式的电致发光显示装置的截面图,并且是根据一个实施方式的沿图8的线A-B截取的截面图。

[0131] 沿着图8的线A-B截取的截面可以与沿着图1的线A-B截取的截面相同,因此,图9可以与上述图2相同。因此,省略了对图9的重复描述。

[0132] 尽管未示出,但是图9的发光层600的结构可以改变成上述图6或图7的发光层600的结构。

[0133] 图10A至图10C是根据本公开的一个实施方式的电致发光显示装置的制造过程图,图10A是根据一个实施方式的沿图8的线C-D截取的截面图,图10B是根据一个实施方式的沿着图8的线E-F截取的截面图,并且图10C是根据一个实施方式的沿着图8的线G-H截取的截面图。

[0134] 首先,参照图10A描述图8的线C-D,可以在基板100上形成电路器件层200,并且可以在电路器件层200上形成第一电极300。第一电极300可以在第一像素P1的第一子像素SP1和第二像素P2的第一子像素SP1中的每一个中被图案化。

[0135] 可以在电路器件层200上设置覆盖第一电极300的边缘的堤部400,并且可以在堤部400上以及第一电极300的未被堤部400覆盖的上表面上设置保护层500。

[0136] 保护层500可以包括第一部分510和第五部分550。

[0137] 第一部分510可以是与第一像素P1的第一子像素SP1和第二像素P2的第一子像素SP1中的每一个交叠的部分,并且第五部分550可以是与第一像素P1的第一子像素SP1和第二像素P2的第一子像素SP1之间的边界区域交叠的部分。

[0138] 第一部分510可以沿着堤部400的与第一子像素SP1相邻的侧表面从第一子像素SP1的第一电极300的上表面延伸至堤部400的上表面的一部分。第五部分550可以设置在堤部400的上表面上、位于第一像素P1的第一子像素SP1和第二像素P2的第一子像素SP1之间。第一部分510可以连接至第五部分550。

[0139] 第一部分510和第五部分550可以设置成具有相同的厚度(详细地,第一厚度 t_1)。

[0140] 可以在保护层500上设置包括下层610和上层620的发光层600。下层610可以设置在第一部分510和第五部分550中的每一个的整个上表面上。即,下层610可以在第一像素P1的第一子像素SP1区域、第二像素P2的第一子像素SP1区域、以及第一像素P1的第一子像素SP1和第二像素P2的第一子像素SP1之间的边界区域中被设置为一体。下层610可以包括发射第一颜色(例如,红色)的光的发光层。另外,上层620可以设置在下层610的整个上表面上。

[0141] 可以在发光层600上设置第二电极700,并且可以在第二电极700上设置封装层

800。

[0142] 接下来,参照图10B描述图8的线E-F,可以在基板100上形成电路器件层200,并且可以在电路器件层200上形成第一电极300。第一电极300可以在第一像素P1的第二子像素SP2和第二像素P2的第二子像素SP2中的每一个中被图案化。

[0143] 可以在电路器件层200上设置覆盖第一电极300的边缘的堤部400,并且可以在堤部400上以及第一电极300的未被堤部400覆盖的上表面上设置保护层500。

[0144] 保护层500可以包括第二部分520和第五部分550。

[0145] 第二部分520可以是与第一像素P1的第二子像素SP2和第二像素P2的第二子像素SP2中的每一个交叠的部分,并且第五部分550可以是与第一像素P1的第二子像素SP2和第二像素P2的第二子像素SP2之间的边界区域交叠的部分。

[0146] 第二部分520可以沿着堤部400的与第二子像素SP2相邻的侧表面从第二子像素SP2的第一电极300的上表面延伸至堤部400的上表面的一部分。第五部分550可以设置在堤部400的上表面上、位于第一像素P1的第二子像素SP2和第二像素P2的第二子像素SP2之间。第二部分520可以连接至第五部分550。

[0147] 第二部分520和第五部分550可以设置成具有相同的厚度(详细地,第二厚度 t_2)。

[0148] 可以在保护层500上设置包括下层610和上层620的发光层600。下层610可以设置在第二部分520和第五部分550中的每一个的整个上表面上。即,下层610可以在第一像素P1的第二子像素SP2区域、第二像素P2的第二子像素SP2区域、以及第一像素P1的第二子像素SP2和第二像素P2的第二子像素SP2之间的边界区域中设置为一体。下层610可以包括发射第二颜色(例如,绿色)的光的发光层。另外,上层620可以设置在下层610的整个上表面上。

[0149] 可以在发光层600上设置第二电极700,并且可以在第二电极700上设置封装层800。

[0150] 接下来,参照图10C描述图8的线G-H,可以在基板100上形成电路器件层200,并且可以在电路器件层200上形成第一电极300。第一电极300可以在第一像素P1的第三子像素SP3和第二像素P2的第三子像素SP3中的每一个中被图案化。

[0151] 可以在电路器件层200上设置覆盖第一电极300的边缘的堤部400,并且可以在堤部400上以及第一电极300的未被堤部400覆盖的上表面上设置保护层500。

[0152] 保护层500可以包括第三部分530和第五部分550。

[0153] 第三部分530可以是与第一像素P1的第三子像素SP3和第二像素P2的第三子像素SP3中的每一个交叠的部分,并且第五部分550可以是与第一像素P1的第三子像素SP3和第二像素P2的第三子像素SP3之间的边界区域交叠的部分。

[0154] 第三部分530可以沿着堤部400的与第三子像素SP3相邻的侧表面从第三子像素SP3的第一电极300的上表面延伸至堤部400的上表面的一部分。第五部分550可以设置在堤部400的上表面上、位于第一像素P1的第三子像素SP3和第二像素P2的第三子像素SP3之间。第三部分530可以连接至第五部分550。

[0155] 第三部分530和第五部分550可以设置成具有相同的厚度(详细地,第三厚度 t_3)。

[0156] 可以在保护层500上设置包括下层610和上层620的发光层600。下层610可以设置在第三部分530和第五部分550中的每一个的整个上表面上。即,下层610可以在第一像素P1的第三子像素SP3区域、第二像素P2的第三子像素SP3区域、以及第一像素P1的第三子像素

SP3和第二像素P2的第三子像素SP3之间的边界区域中设置为一体。下层610可以包括发射第三颜色(例如,蓝色)的光的发光层。另外,上层620可以设置在下层610的整个上表面上。

[0157] 可以在发光层600上设置第二电极700,并且可以在第二电极700上设置封装层800。

[0158] 如上所述,根据图10A至图10C,与第一像素P1的第一子像素SP1和第二像素P2的第一子像素SP1之间的边界区域交叠的第五部分550的厚度可以与第一部分510的厚度相同,与第一像素P1的第二子像素SP2和第二像素P2的第二子像素SP2之间的边界区域交叠的第五部分550的厚度可以与第二部分520的厚度相同,与第一像素P1的第三子像素SP3和第二像素P2的第三子像素SP3之间的边界区域交叠的第五部分550的厚度可以与第三部分530的厚度相同。

[0159] 另一方面,在上述图1至图4中的每一个中示出的电致发光显示装置中,与第一像素P1的第一子像素SP1和第二像素P2的第一子像素SP1之间的边界区域交叠的保护层500的厚度、与第一像素P1的第二子像素SP2和第二像素P2的第二子像素SP2之间的边界区域交叠的保护层500的厚度、与第一像素P1的第三子像素SP3和第二像素P2的第三子像素SP3之间的边界区域交叠的保护层500的厚度均可以与第四部分540的厚度(即,第四厚度 t_4)相同,其中该第四部分540与子像素SP1至SP3之间的边界区域交叠。

[0160] 图11A至图11C涉及根据本公开另一实施方式的电致发光显示装置,并且涉及头戴式显示器(HMD)装置。图11A是示意性透视图,图11B是虚拟现实(VR)结构的示意性平面图,图11C是增强现实(AR)结构的示意性截面图。

[0161] 如图11A中所示,根据本公开的HMD装置可以包括容纳壳体10和头戴式带30。

[0162] 容纳壳体10可以容纳诸如显示装置、透镜阵列和目镜透镜的元件。

[0163] 头戴式带30可以固定至容纳壳体10。头戴式带30被示出为设置成围绕使用者的两个侧表面的上表面,但是不限于此。头戴式带30可以将HMD装置固定到用户的头部,并且可以由眼镜框架型结构或头盔型结构代替。

[0164] 如图11B所示,根据本公开的具有VR结构的HMD装置可以包括左眼显示装置12、右眼显示装置11、透镜阵列13、左眼目镜透镜20a、右眼目镜透镜20b。

[0165] 左眼显示装置12、右眼显示装置11、透镜阵列13、左眼目镜透镜20a和右眼目镜透镜20b可以容纳在容纳壳体10中。

[0166] 左眼显示装置12和右眼显示装置11可以显示相同的图像,并且在这种情况下,用户可以观看二维(2D)图像。替选地,左眼显示装置12可以显示左眼图像,并且右眼显示装置11可以显示右眼图像。左眼显示装置12和右眼显示装置11中的每一个可以被配置为图1至图10C中的每一个的电致发光显示装置。在这种情况下,在图1至图10C中,显示图像的表面(例如,封装层800)可以面向透镜阵列13。

[0167] 透镜阵列13可以与左眼目镜透镜20a和左眼显示装置12中的每一个间隔开,并且可以设置在左眼目镜透镜20a和左眼显示装置12之间。即,透镜阵列13可以设置在左眼目镜透镜20a的前面和左眼显示装置12的后面。另外,透镜阵列13可以与右眼目镜透镜20b和右眼显示装置11中的每一个间隔开,并且可以设置在右眼目镜透镜20b和右眼显示装置11之间。即,透镜阵列13可以设置在右眼目镜透镜20b的前面和右眼显示装置11的后面。

[0168] 透镜阵列13可以是微透镜阵列。透镜阵列13可以由针孔阵列(pin hole array)代

替。通过使用透镜阵列13,由左眼显示装置12或右眼显示装置11显示的图像可以以一定放大率放大,因此,用户可以看到放大的图像。

[0169] 用户的左眼LE可以位于左眼目镜透镜20a处,并且用户的右眼RE可以位于右眼目镜透镜20b处。

[0170] 如图11C所示,根据本公开的具有AR结构的HMD装置可以包括左眼显示装置12、透镜阵列13、左眼目镜透镜20a、透射反射部14以及透射窗15。在图11C中,为方便起见,仅示出了左眼元件,右眼元件可以与左眼元件相同。

[0171] 左眼显示装置12、透镜阵列13、左眼目镜透镜20a、透射反射部14和透射窗15可以容纳在容纳壳体10中。

[0172] 左眼显示装置12可以设置在透射反射部14的一侧(例如,上侧)而不覆盖透射窗15。因此,左眼显示装置12可以向透射反射部14提供图像而不覆盖通过透射窗15看到的外部背景。

[0173] 左眼显示装置12可以被配置为图1至图10C中的每一个的电致发光显示装置。在这种情况下,在图1至图10C中,显示图像的表面(例如,封装层800)可以面向透镜阵列13。

[0174] 透镜阵列13可以设置在左眼目镜透镜20a和透射反射部14之间。

[0175] 用户的左眼可以位于左眼目镜透镜20a处。

[0176] 透射反射部14可以设置在透镜阵列13和透射窗15之间。透射反射部14可以包括使光的一部分透射并且使光的另一部分反射的反射表面14A。反射表面14A可以设置成使得由左眼显示装置12显示的图像行进至透镜阵列13。因此,用户可以通过透射窗15看到外部背景和由左眼显示装置12显示的图像。即,用户可以看到包括真实背景和虚拟图像的一个图像,因此,可以实现AR。

[0177] 透射窗15可以设置在透射反射部14的前面。

[0178] 根据本公开的实施方式,可以通过使用屏蔽层和光致抗蚀剂层在子像素中分别对发射不同光的多个发光层进行图案化,因此,可以在密集布置的子像素中对发光层精确地进行图案化。

[0179] 特别地,根据本公开的实施方式,可以在第一电极和堤部上设置保护层,并且可以在保护层上对发光层进行图案化,从而在通过剥离过程去除屏蔽层和光致抗蚀剂层的过程以及通过灰化过程另外地去除剩余屏蔽层的过程中保护第一电极和堤部。

[0180] 本公开的上述特征、结构和效果包括在本公开的至少一个实施方式中,但不仅限于一个实施方式。此外,本公开的至少一个实施方式中描述的特征、结构和效果可以由本领域技术人员通过组合或修改其他实施方式来实现。因此,与组合和修改相关联的内容应被解释为在本公开的范围之内。

[0181] 对于本领域技术人员明显的是,在不脱离本公开的精神或范围的情况下,可以在本公开中进行各种修改和变化。因此,本公开意图覆盖本公开的修改和变化,只要它们落入所附权利要求及其等同物的范围内。

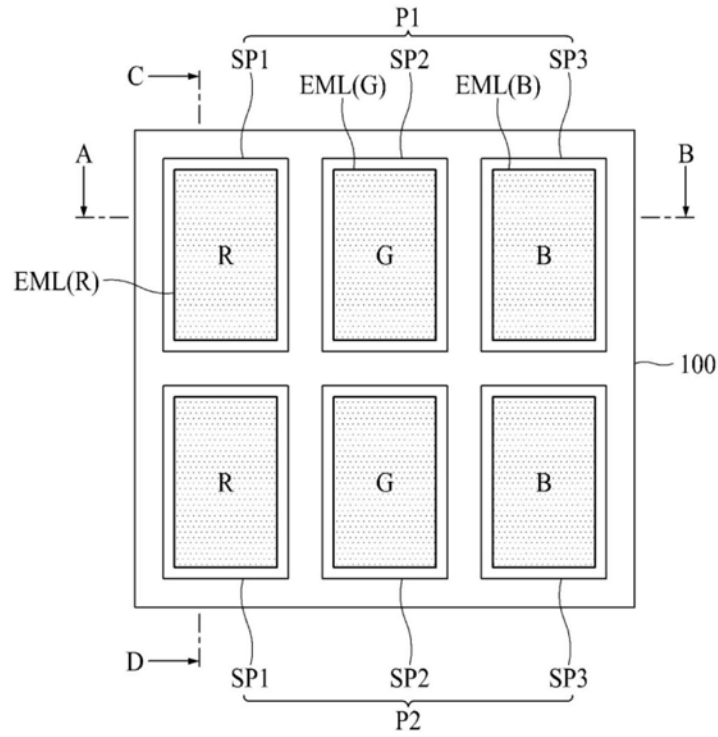


图1

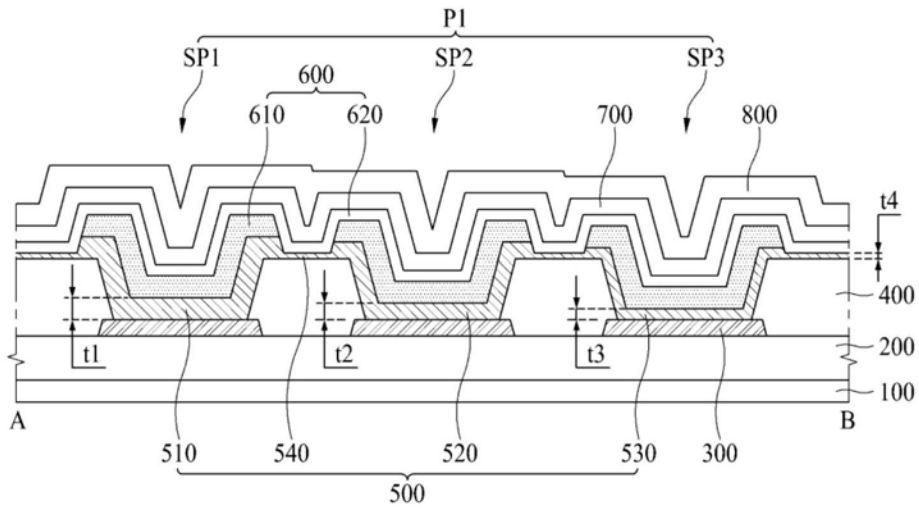


图2

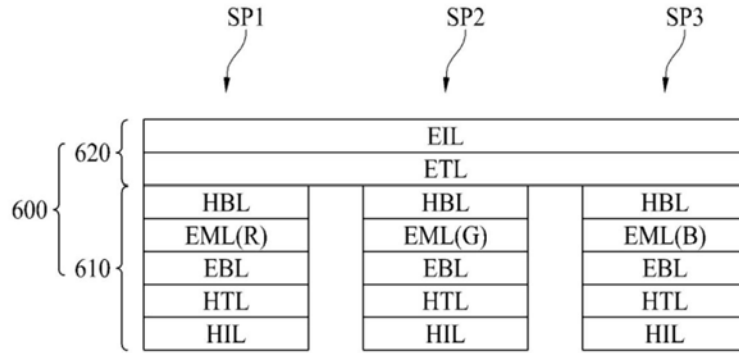


图3

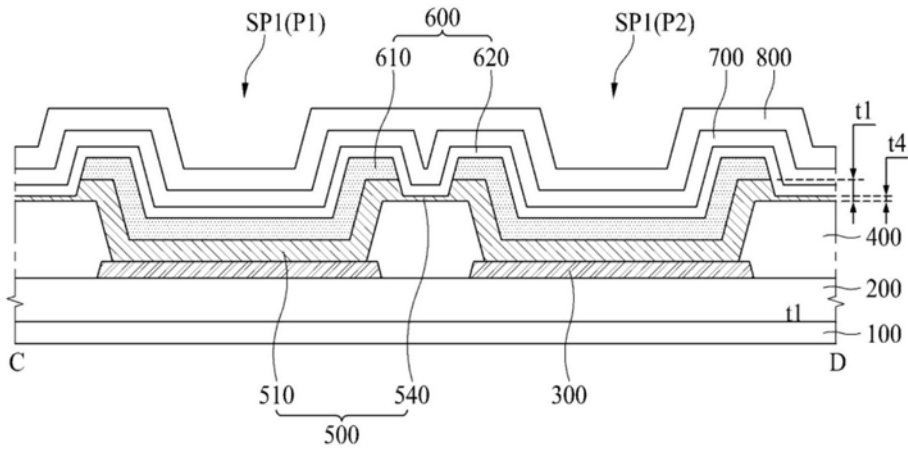


图4

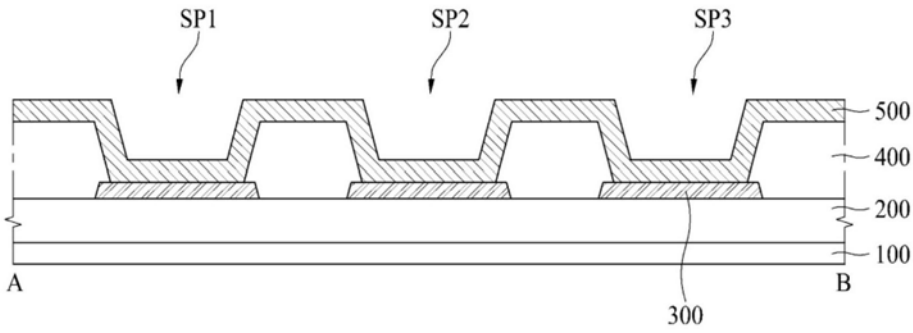


图5A

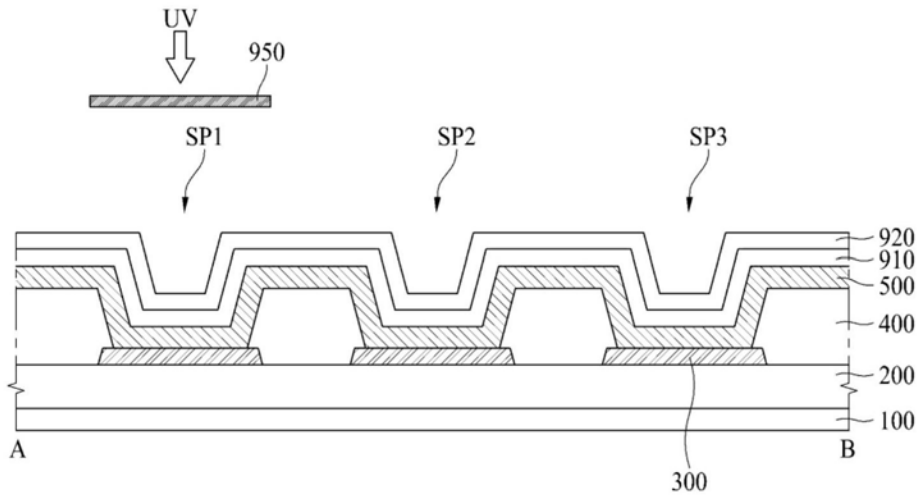


图5B

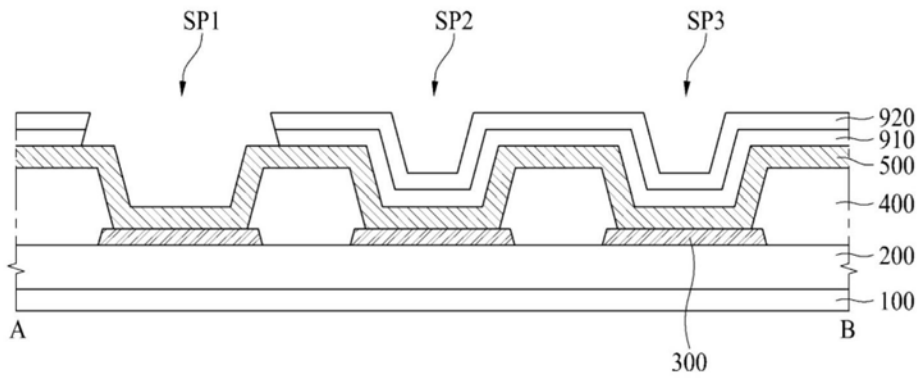


图5C

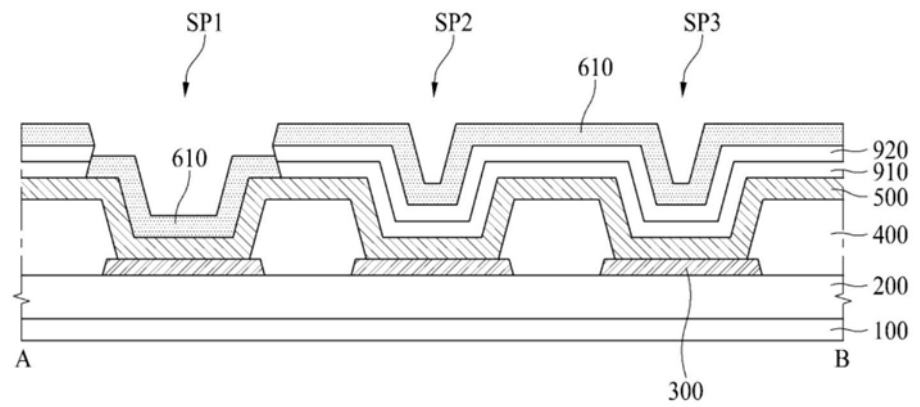


图5D

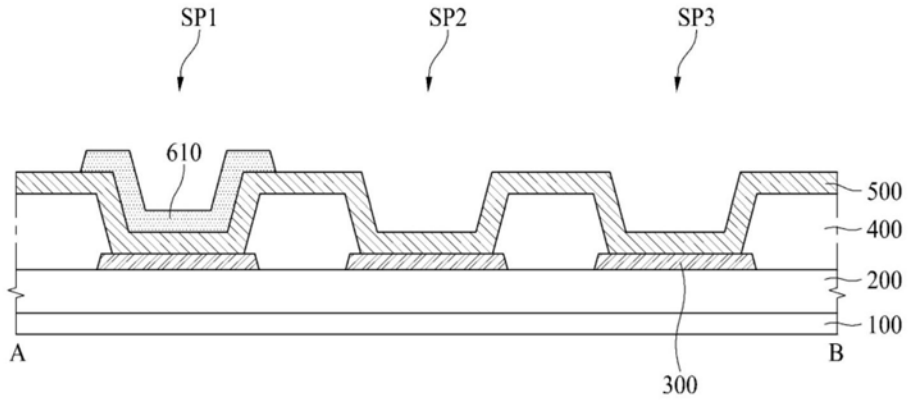


图5E

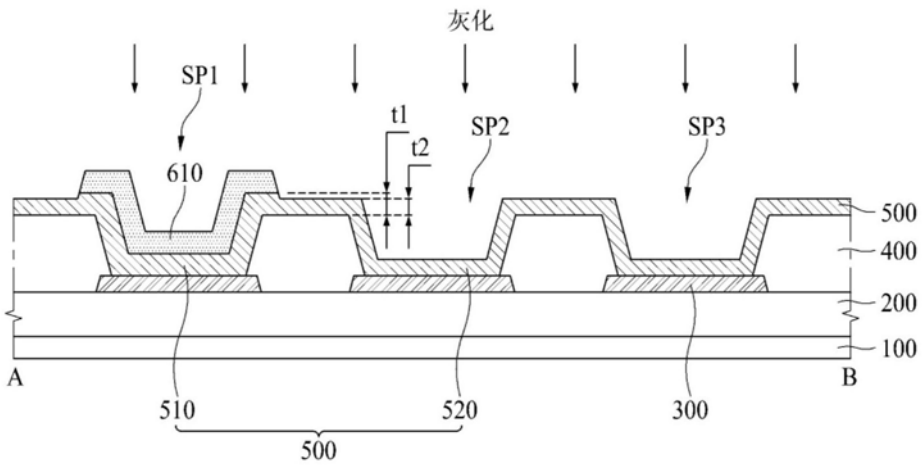


图5F

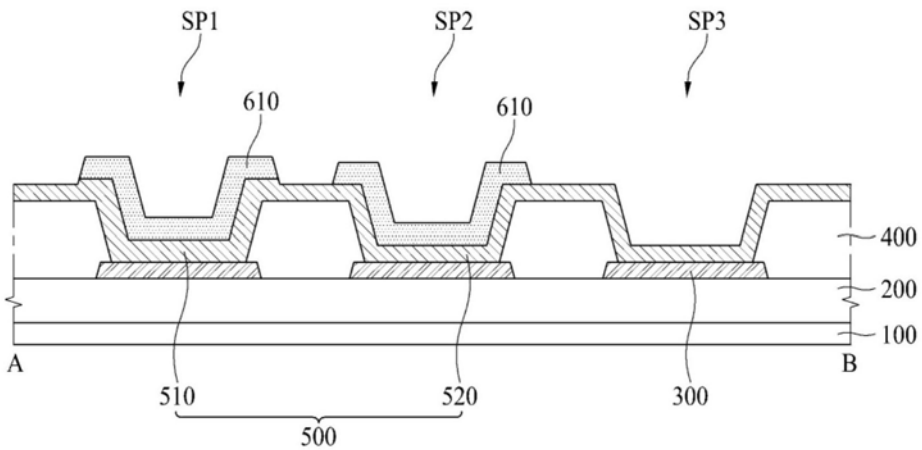


图5G

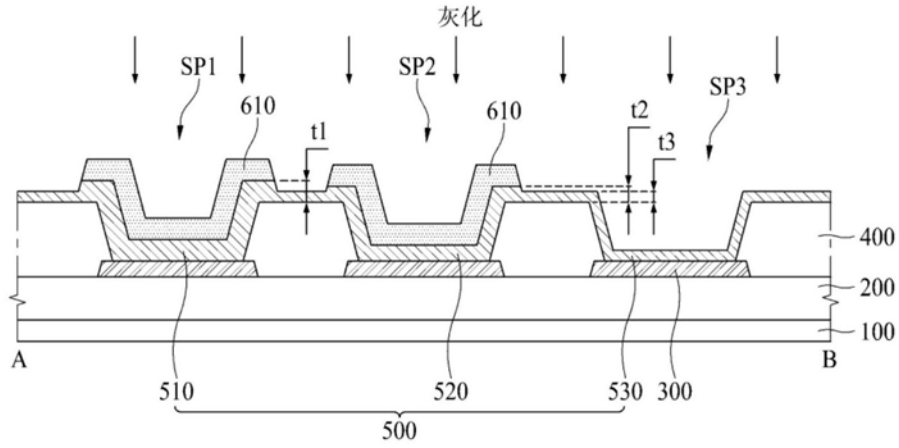


图5H

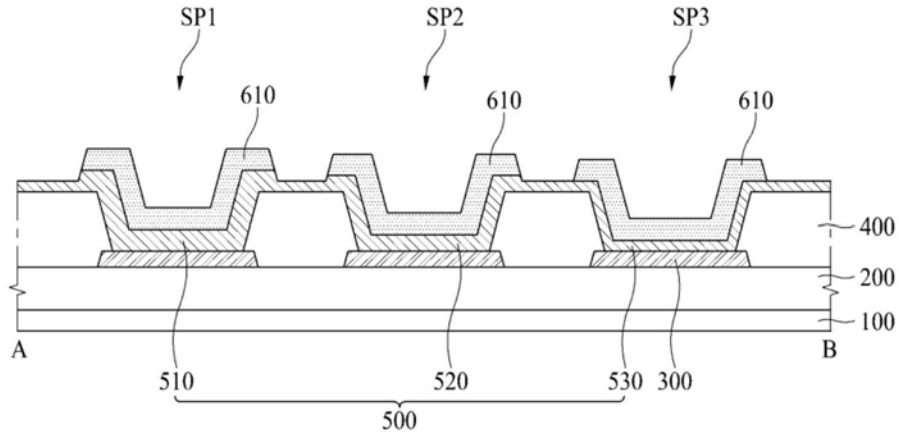


图5I

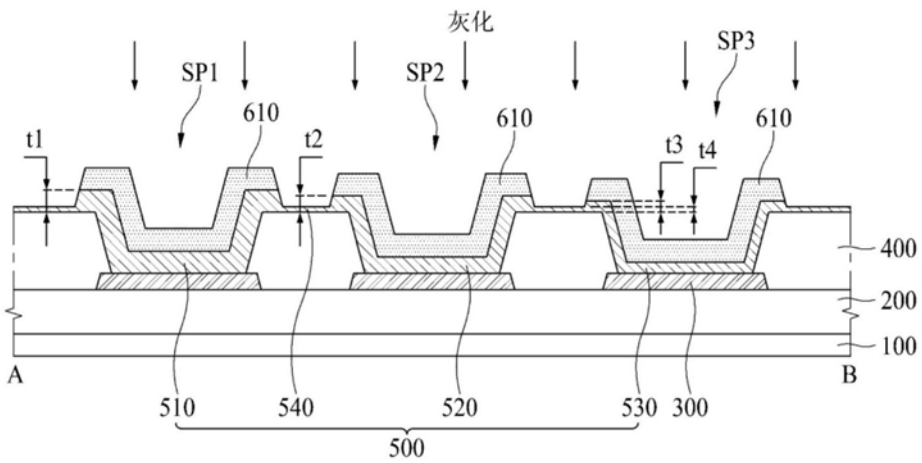


图5J

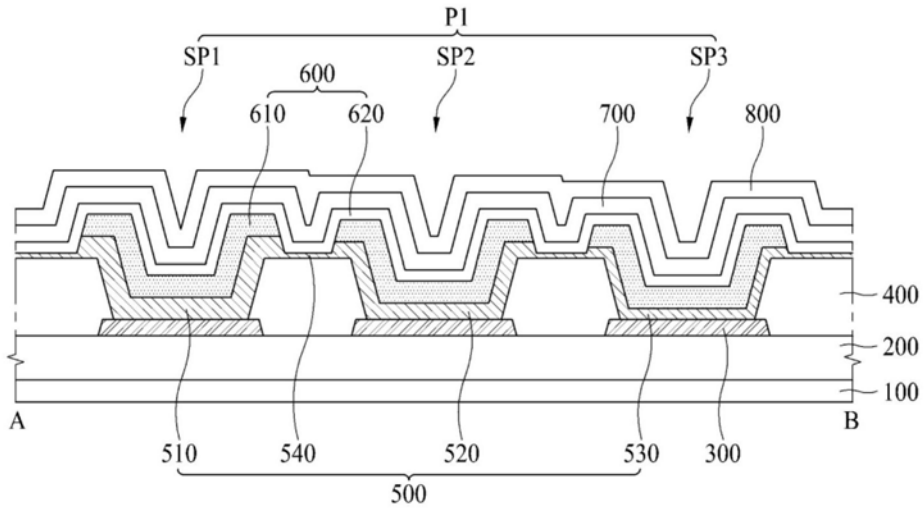


图5K

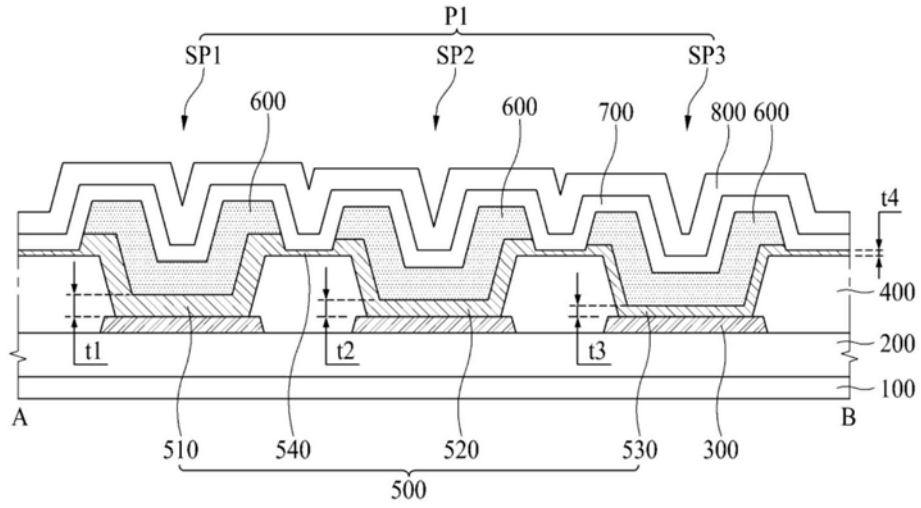


图6

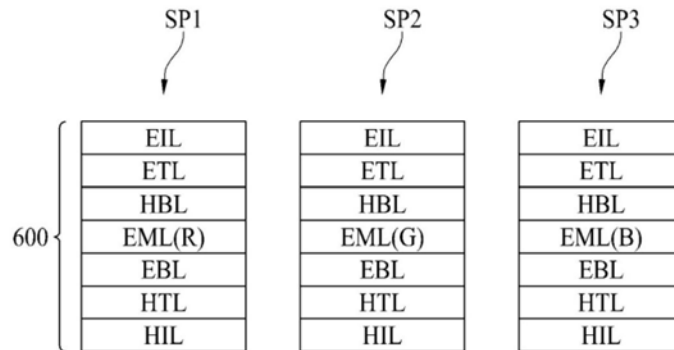


图7

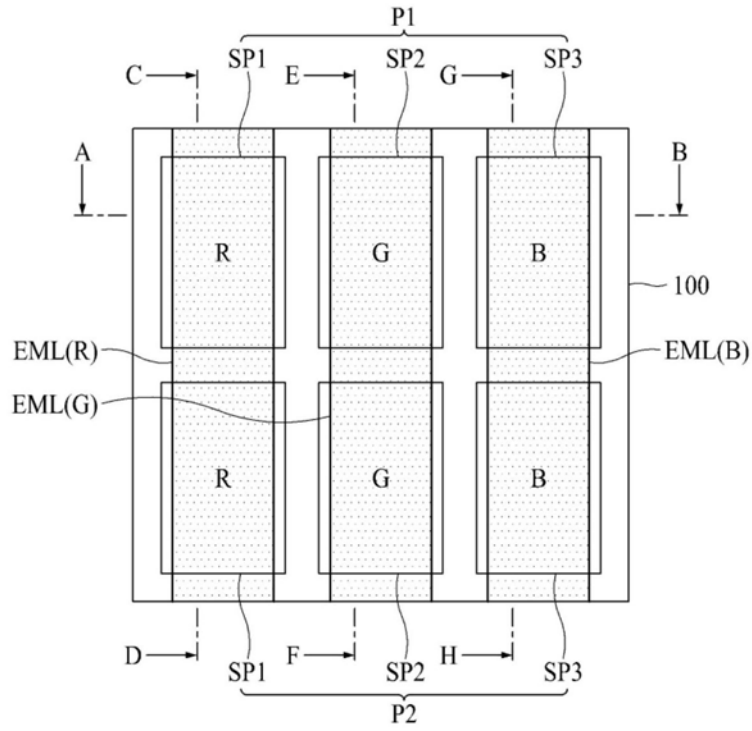


图8

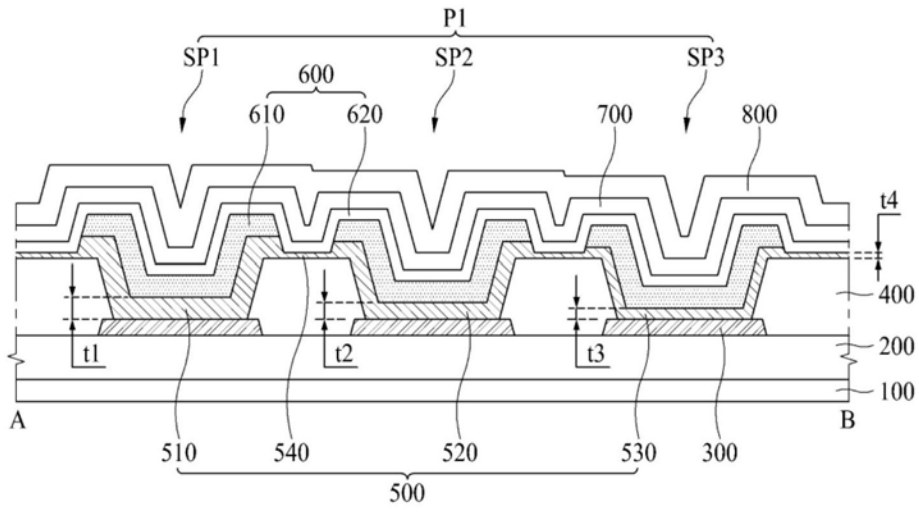


图9

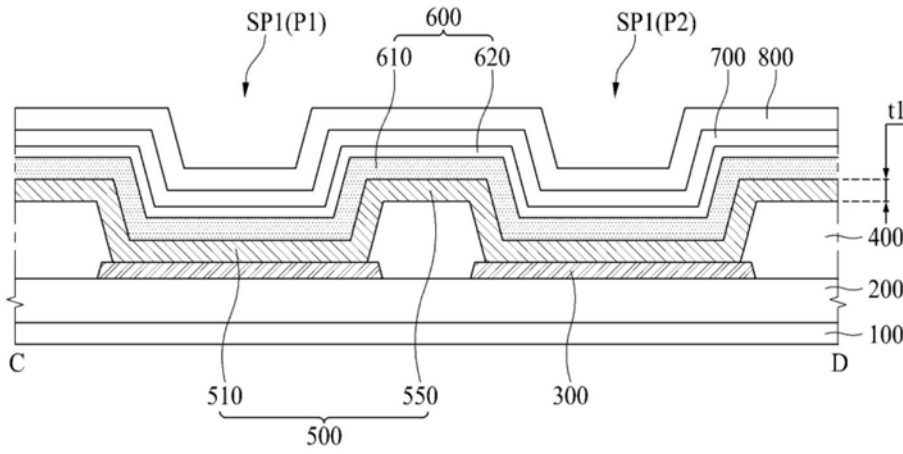


图10A

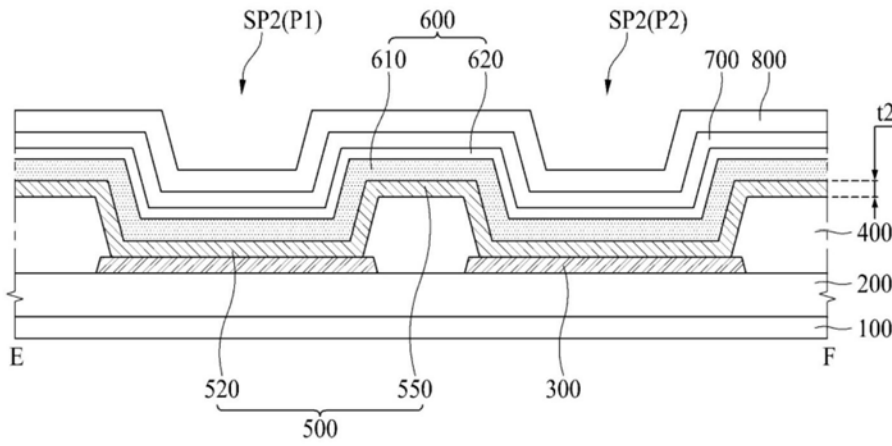


图10B

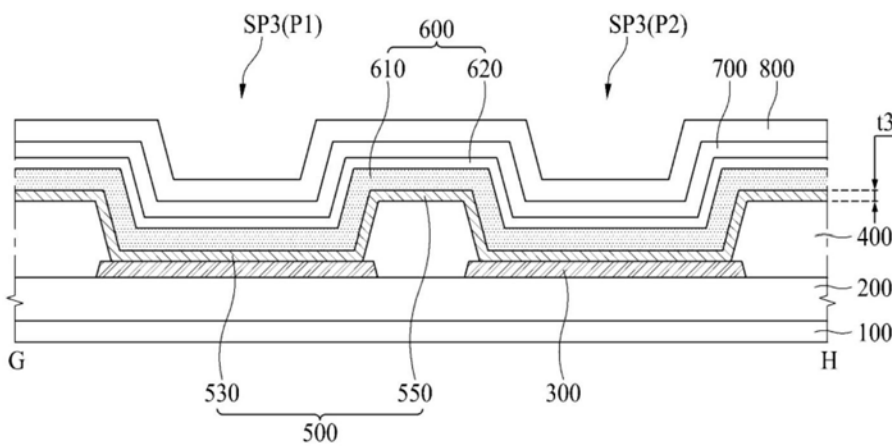


图10C

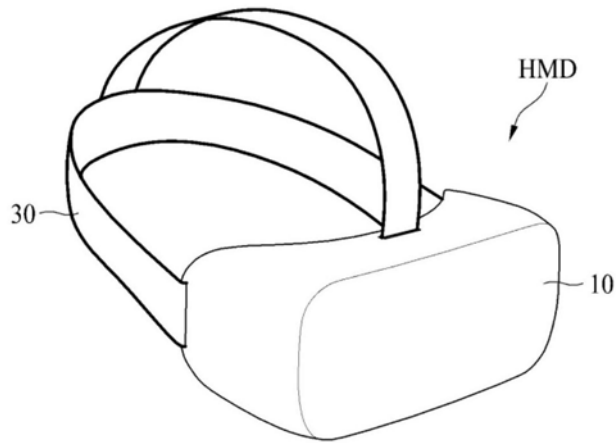


图11A

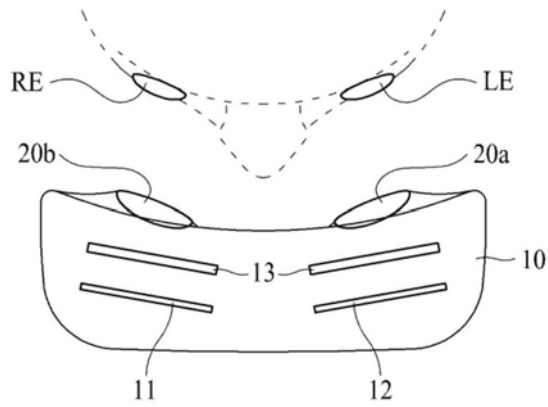


图11B

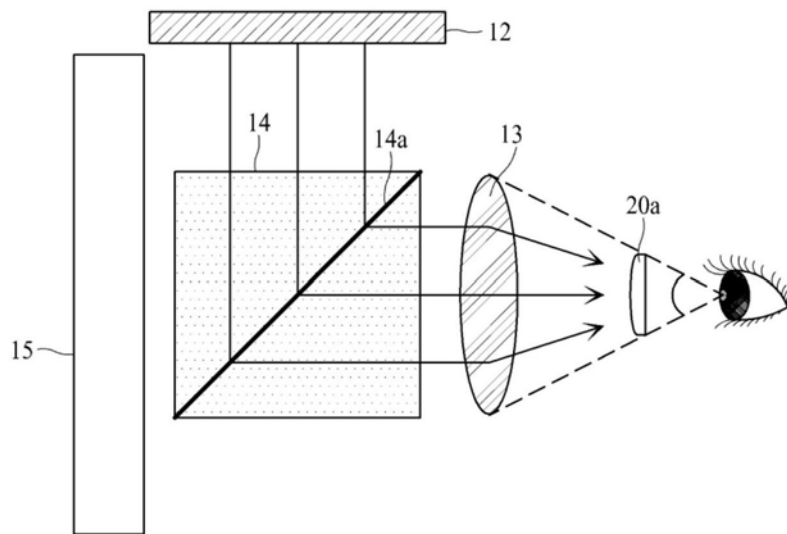


图11C

专利名称(译)	电致发光显示装置		
公开(公告)号	CN111244138A	公开(公告)日	2020-06-05
申请号	CN201911201960.3	申请日	2019-11-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	金大熙 朴智暎 崔惠珠		
发明人	金大熙 朴智暎 崔惠珠		
IPC分类号	H01L27/32 H01L51/50 H01L51/52 H01L51/56 G02B27/01		
CPC分类号	H01L27/3218 H01L27/3246 H01L51/504 H01L51/5206 H01L51/5221 H01L51/5253 H01L51/56 H01L2227/323 H01L2251/558		
代理人(译)	杜诚 刘敏		
优先权	1020180151383 2018-11-29 KR		
外部链接	Espacenet SIPO		

摘要(译)

本公开提供了一种电致发光显示装置，包括：基板，其包括第一子像素、第二子像素以及第三子像素；第一电极，其在基板上的第一子像素、第二子像素和第三子像素中的每一个中；堤部，其设置在第一子像素、第二子像素和第三子像素中的任何两个之间的边界中以覆盖第一电极的边缘；在第一电极和堤部上的保护层；在保护层上的发光层；以及在发光层上的第二电极。

