



(12)发明专利申请

(10)申请公布号 CN 110491929 A

(43)申请公布日 2019. 11. 22

(21)申请号 201910837688.1

(22)申请日 2019.09.05

(71)申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

(72)发明人 田宏伟 牛亚男 张帅 刘明

王晶 王品凡 刘政

(74)专利代理机构 北京志霖恒远知识产权代理

事务所(普通合伙) 11435

代理人 周颖颖

(51)Int.Cl.

H01L 27/32(2006.01)

H01L 51/00(2006.01)

H01L 51/52(2006.01)

H01L 51/56(2006.01)

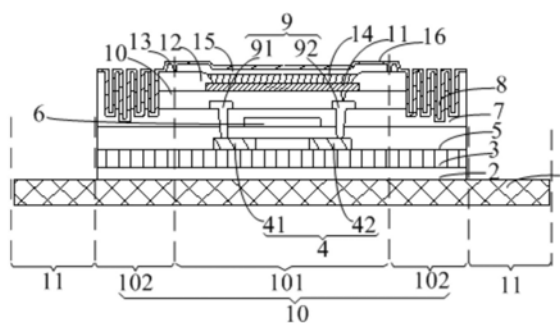
权利要求书1页 说明书6页 附图3页

(54)发明名称

显示基板、制备方法及显示装置

(57)摘要

本申请公开一种显示基板、制备方法及显示装置,显示基板包括柔性基底,柔性基底具有多个间隔的像素岛区,像素岛区包括显示区和环绕显示区的非显示区,非显示区内设置有环绕显示区的凹槽;显示区包括电致发光层,电致发光层上形成有薄膜封装层,薄膜封装层的至少部分边缘部位位于凹槽内。显示装置包括该显示基板。制备方法用于制备该显示基板。本申请通过凹槽确保封装的有效长度,在保证封装强度的同时缩小像素岛区的非显示区所占的面积,以增加像素岛区的数量,从而提高分辨率以得到更好的显示效果。



1. 一种显示基板, 其特征在于, 包括柔性基底, 所述柔性基底具有多个间隔的像素岛区, 所述像素岛区包括显示区和环绕所述显示区的非显示区, 所述非显示区内设置有环绕所述显示区的凹槽;

所述显示区包括电致发光层, 所述电致发光层上形成有薄膜封装层, 所述薄膜封装层的至少部分边缘部位位于所述凹槽内。

2. 根据权利要求1所述的显示基板, 其特征在于, 所述非显示区内设置有一圈、多圈连续布置或多圈间隔布置的所述凹槽, 每圈所述凹槽整圈或间断的环设于所述显示区的周向。

3. 根据权利要求1或2所述的显示基板, 其特征在于, 所述凹槽各个位置的深度不一。

4. 根据权利要求3所述的显示基板, 其特征在于, 所述凹槽的深度为10-5000nm。

5. 根据权利要求1或2或4所述的显示基板, 其特征在于, 所述凹槽的宽度为1-10 μ m。

6. 一种显示装置, 其特征在于, 包括如权利要求1-5任一项所述的显示基板。

7. 一种显示基板的制备方法, 其特征在于, 包括:

提供柔性基底, 所述柔性基底具有多个间隔的像素岛区, 所述像素岛区包括显示区和环绕所述显示区的非显示区;

在所述像素岛区内形成电致发光层, 通过构图工艺在所述非显示区内形成环绕所述显示区的凹槽;

在所述电致发光层上形成薄膜封装层, 所述薄膜封装层覆盖所述凹槽的表面。

8. 根据权利要求7所述的显示基板的制备方法, 其特征在于, 所述在所述像素岛区内形成电致发光层之前, 在所述柔性基底的像素岛区内形成阵列基板层, 包括: 在所述柔性基底的像素岛区上依次形成阻挡层、缓冲层、有源层、栅极绝缘层、栅极层、层间绝缘层、源漏金属层和平坦化层;

所述在像素岛区内形成电致发光层包括: 在所述平坦化层上依次形成阳极层、像素定义层、支撑层、发光层和阴极层, 其中,

所述阳极层经所述像素定义层的像素开口区域与所述发光层电连接。

9. 根据权利要求8所述的显示基板的制备方法, 其特征在于, 所述通过构图工艺在所述非显示区内形成环绕所述显示区的凹槽, 包括:

在非显示区内涂覆光刻胶层, 并按预设图案对所述光刻胶层进行曝光及显影;

以曝光及显影后的光刻胶层为掩模板, 至多蚀刻露出所述阻挡层;

剥离曝光及显影后的光刻胶层。

10. 根据权利要求7所述的显示基板的制备方法, 其特征在于, 所述非显示区内设置有一圈、多圈连续布置或多圈间隔布置的所述凹槽, 每圈所述凹槽整圈或间断的环设于所述显示区的周向。

11. 根据权利要求7-10任一所述的显示基板的制备方法, 其特征在于,

所述凹槽各个位置的深度不一; 和/或,

所述凹槽的深度为10-5000nm; 和/或,

所述凹槽的宽度为1-10 μ m。

显示基板、制备方法及显示装置

技术领域

[0001] 本申请一般涉及显示技术领域,尤其涉及一种显示基板、制备方法及显示装置。

背景技术

[0002] 有机电致发光显示基板(Organic Electroluminescent Display,OLED)凭借其低功耗、高色饱和度、广视角、薄厚度、能实现柔性化等优异性能,逐渐成为显示领域的主流,可以广泛应用于智能手机、平板电脑、电视等终端产品。其中,又以柔性OLED产品最为显著,逐步以其可以满足各种特殊结构而成为OLED显示主流。

[0003] 随着柔性工艺的发展,从弯曲(Bendable),弯折(Foldable),逐步过渡到弹性柔性(Stretchable)。对器件柔性方面的要求也逐步提升,弹性柔性器件逐步进入了大家的视野。现有的可拉伸器件普遍采用岛-桥-空位的方式进行制作,由于每个岛区需要单独封装,因此每个岛的封装距离成为影响分辨率最关键的因素之一。

[0004] 目前,如何获得更好的分辨率,同时不改变每个岛的封装效果成为目前亟待解决的技术问题。

发明内容

[0005] 鉴于现有技术中的上述缺陷或不足,期望提供一种显示基板、制备方法及显示装置。

[0006] 第一方面,本发明实施例提供一种显示基板,包括柔性基底,所述柔性基底具有多个间隔的像素岛区,所述像素岛区包括显示区和环绕所述显示区的非显示区,所述非显示区内设置有环绕所述显示区的凹槽;

[0007] 所述显示区包括电致发光层,所述电致发光层上形成有薄膜封装层,所述薄膜封装层的至少部分边缘部位位于所述凹槽内。

[0008] 可选地,所述非显示区内设置有一圈、多圈连续布置或多圈间隔布置的所述凹槽,每圈所述凹槽整圈或间断的环设于所述显示区的周向。

[0009] 可选地,所述凹槽各个位置的深度不一。

[0010] 可选地,所述凹槽的深度为10-5000nm。

[0011] 可选地,所述凹槽的宽度为1-10um。

[0012] 第二方面,本发明实施例提供一种显示装置,包括上述显示基板。

[0013] 第三方面,本发明实施例提供一种显示基板的制备方法,包括:

[0014] 提供柔性基底,所述柔性基底具有多个间隔的像素岛区,所述像素岛区包括显示区和环绕所述显示区的非显示区;

[0015] 在所述像素岛区内形成电致发光层,通过构图工艺在所述非显示区内形成环绕所述显示区的凹槽;

[0016] 在所述电致发光层上形成薄膜封装层,所述薄膜封装层覆盖所述凹槽的表面。

[0017] 可选地,所述在所述像素岛区内形成电致发光层之前,在所述柔性基底的像素岛

区内形成阵列基板层,包括:在所述柔性基底的像素岛区上依次形成阻挡层、缓冲层、有源层、栅极绝缘层、栅极层、层间绝缘层、源漏金属层和平坦化层;

[0018] 所述在像素岛区内形成电致发光层包括:在所述平坦化层上依次形成阳极层、像素定义层、支撑层、发光层和阴极层,其中,

[0019] 所述阳极层经所述像素定义层的像素开口区域与所述发光层电连接。

[0020] 可选地,所述通过构图工艺在所述非显示区内形成环绕所述显示区的凹槽,包括:

[0021] 在非显示区内涂覆光刻胶层,并按预设图案对所述光刻胶层进行曝光及显影;

[0022] 以曝光及显影后的光刻胶层为掩模板,至多蚀刻露出所述阻挡层;

[0023] 剥离曝光及显影后的光刻胶层。

[0024] 可选地,所述非显示区内设置有一圈、多圈连续布置或间隔布置的所述凹槽,每圈所述凹槽整圈或间断的环设于所述显示区的周向。

[0025] 可选地,所述凹槽各个位置的深度不一;和/或,

[0026] 所述凹槽的深度为10-5000nm;和/或,

[0027] 所述凹槽的宽度为1-10 μ m。

[0028] 根据本申请实施例提供的技术方案,在像素岛区的非显示区内设置环绕显示区的凹槽,通过凹槽确保各个像素岛区的有效封装长度,且凹槽使得薄膜封装层形成类似褶皱的结构,在保证封装效果的同时能够缩小非显示区所占面积,从而在柔性基底上可设置较多的像素岛区,即可增加显示结构的数量来提高分辨率,从而得到良好的显示效果。

附图说明

[0029] 通过阅读参照以下附图所作的对非限制性实施例所作的详细描述,本申请的其它特征、目的和优点将会变得更明显:

[0030] 图1为本发明实施例提供的显示基板的结构示意图;

[0031] 图2为图1中一个像素岛区的放大图;

[0032] 图3为图2中像素岛区、岛间连接区的剖视图;

[0033] 图4为本发明实施例提供的显示基板的制备方法的流程图;

[0034] 图5为本发明实施例提供的显示基板的制备方法的流程结构图之一;

[0035] 图6为本发明实施例提供的显示基板的制备方法的流程结构图之二;

[0036] 图7为本发明实施例提供的显示基板的制备方法的流程结构图之三;

[0037] 图8为本发明实施例提供的显示基板的制备方法的流程结构图之四。

具体实施方式

[0038] 下面结合附图和实施例对本申请作进一步的详细说明。可以理解的是,此处所描述的具体实施例仅仅用于解释相关发明,而非对该发明的限定。另外还需要说明的是,为了便于描述,附图中仅示出了与发明相关的部分。

[0039] 需要说明的是,在不冲突的情况下,本申请中的实施例及实施例中的特征可以相互组合。下面将参考附图并结合实施例来详细说明本申请。

[0040] 为解决现有的可拉伸器件采用岛-桥-空位方式制作时,单个像素岛区在单独封装时,各个像素岛区的封装宽度过宽会影响显示基板的分辨率,本发明实施例提供一种显示

基板、制备方法及显示装置,在使得显示基板获得更好分辨率的同时,确保各个像素岛区封装的有效性和可靠性。

[0041] 如图1至图3所示,本发明实施例提供一种显示基板,包括柔性基底1,柔性基底1具有多个间隔的像素岛区10,像素岛区10包括显示区101和环绕显示区101的非显示区102,非显示区102内设置有环绕显示区101的凹槽8,相邻像素岛区10之间的区域为岛间连接区11,岛间连接区11内布置有连接像素岛区的导线;

[0042] 显示区包括电致发光层,电致发光层上形成有薄膜封装层16,薄膜封装层16的至少部分边缘部位位于凹槽8内。

[0043] 参考图3,像素岛区10包括设置在柔性基底1上的阵列基板层,电致发光层形成于阵列基板层的上方。阵列基板层包括依次形成在柔性基底1的像素岛区10上的阻挡层2、缓冲层3、有源层4、栅极绝缘层5、栅极层6、层间绝缘层7、源漏金属层9和平坦化层10,栅极绝缘层5覆盖缓冲层3和有源层4,层间绝缘层7覆盖栅极绝缘层5和栅极层6,平坦化层10覆盖层间绝缘层7和源漏金属层9。其中,有源层4包括源极区域41和漏极区域42,源漏金属层9包括源极91和漏极92,源极91与有源层4中的源极区域41电连接,漏极92与有源层4中的漏极区域42电连接。

[0044] 阻挡层2起到阻挡水汽和氧气渗透的作用。在阵列基板层的非显示区内,凹槽8可贯通平坦化层10并伸入层间绝缘层7的内部,凹槽8至多露出阻挡层2。

[0045] 电致发光层包括与源漏金属层9的漏极92电连接的阳极层11、形成在阳极层11上的像素定义层12、形成在像素定义层12上的支撑层13、形成在像素定义层的像素开口区域上的发光层14、形成在发光层14上的阴极层15,像素定义层12上的像素开口区域露出阳极层11。像素定义层限定像素开口区域以露出阳极层11,发光层14经像素开口区域与阳极层11电连接,支撑层13为设置在像素定义层12上的多个支撑垫,发光层14在支撑层13处断开。像素定义层12具有正对凹槽8的开口。如图3所示,凹槽8贯通像素定义层12、平坦化层10且伸入层间绝缘层7的内部。

[0046] 薄膜封装层16覆盖阴极层15、支撑层13、像素定义层12以及凹槽8,薄膜封装层16可以是CVD(化学气相沉积)工艺形成的薄膜,通过环绕显示区的凹槽8形成类似褶皱的封装结构,环绕显示区的凹槽8能够确保像素岛区的有效封装长度,从而确保封装强度,同时能够缩小非显示区所占的面积,从而减小像素岛区的面积,以设置更多的显示结构,提高分辨率进而提高显示效果。

[0047] 作为一种可选的实施方式,非显示区102内设置有一圈、多圈连续布置或多圈间隔布置的凹槽8,每圈凹槽8整圈或间断的环设于显示区101的周向。

[0048] 如图2和图3所示,例如非显示区102内间隔开设有四圈凹槽8。自显示区至非显示区的径向方向上,四圈凹槽等间距的分布,每圈凹槽以整圈的形式环设于显示区101的周向,可使得环绕显示区的凹槽的长度足够长,利用足够长的凹槽,显示区的外周具有足够的封装长度,且凹槽结构使得薄膜封装层形成类似褶皱的结构,从而确保各个像素岛区封装效果的稳定性及可靠性。或者,自显示区至非显示区的径向方向上,四圈凹槽等间距的分布,每圈凹槽以多个间断的凹槽结构环设于显示区的周向;或者,自显示区至非显示区的径向方向上,四圈凹槽连续以形成螺旋的凹槽结构,每圈凹槽连续或间断的环设于显示区的周向,上述凹槽的设置形式均可以增加封装长度,形成类似褶皱的薄膜封装层,确保各个像

素岛区的封装效果。

[0049] 进一步地,凹槽各个位置的深度不一。参考图2和图3,自显示区至非显示区的径向上,等间距分布的四圈凹槽中第三圈凹槽的深度大于其他三圈的深度。薄膜封装层填充于深度不一的凹槽的内部,能够增强薄膜封装层与电致发光层之间的附着力,从而有效提升封装强度。

[0050] 进一步地,凹槽8的深度为10-5000nm。凹槽8至多露出阻挡层2,确保还有阻挡层能够起到阻挡水汽和氧气渗透的作用。

[0051] 进一步地,凹槽8的宽度为1-10 μ m。通过合理设计凹槽8的宽度、深度,确保各像素岛区的封装的有效性和可靠性。

[0052] 进一步地,柔性基底1上的像素岛区10呈阵列分布,有利于简化制作过程;或,柔性基底1上的像素岛区10呈相互错开分布,相比于阵列分布,在保证每个像素岛区的封装强度的同时,可进一步缩小相邻像素岛区之间的岛间连接区的面积,增加像素岛区数量,也即显示结构的数量,从而提升分辨率,改善显示效果。

[0053] 下面通过本实施例显示基板的制备过程进一步说明本发明实施例的技术方案。其中,本实施例中所说的构图工艺包括涂覆光刻胶、掩膜曝光、显影、蚀刻、剥离光刻胶等处理,本实施例中所说的光刻工艺包括涂覆膜层、掩模曝光、显影等处理,本实施例中所说的蒸镀、沉积、涂覆等均是相关技术中成熟的制备工艺。

[0054] 如图4至图8所示,本发明的实施例提供的显示基板的制备方法,包括如下步骤:

[0055] S10、提供柔性基底1,柔性基底具有多个间隔的像素岛区10,像素岛区包括显示区101和环绕显示区的非显示区102;

[0056] S20、在像素岛区内形成电致发光层,通过构图工艺在非显示区内形成环绕显示区的凹槽8;

[0057] S30、在电致发光层上形成薄膜封装层16,薄膜封装层16覆盖凹槽8的表面。

[0058] 步骤S10,在玻璃载板上涂布柔性材料,固化成膜,形成柔性基底1,柔性基底上划分有多个间隔的像素岛区10和连接相邻像素岛区10的岛间连接区11,岛间连接区11内布置有连接像素岛区的导线。本实施例中,柔性材料可以是聚酰亚胺(PI)、聚对苯二甲酸乙二醇(PET)或经表面处理的聚合物软膜等材料。

[0059] 在实施步骤S10之后,在柔性基底的像素岛区内先形成阵列基板层,然后实施步骤S20。

[0060] 形成阵列基板层的过程包括:在柔性基底1的像素岛区10上依次形成阻挡层2、缓冲层3、有源层4、栅极绝缘层5、栅极层6和层间绝缘层7;

[0061] 自层间绝缘层7朝向柔性基底1的方向,可以通过构图工艺在像素岛区10的非显示区102内形成围绕显示区101的凹槽8,凹槽8至多露出阻挡层;

[0062] 在具有开口的层间绝缘层7上依次形成源漏金属层9和平坦化层10,通过构图工艺在平坦化层的非显示区102内形成正对凹槽8的开口。

[0063] 具体的,在柔性基底1上沉积一层阻挡薄膜,形成阻挡层2。阻挡薄膜可以采用氮化硅(SiN_x)或氧化硅(SiO_x),可以是单层,也可以是 $\text{SiN}_x/\text{SiO}_x$ 的多层结构。由阻挡层起到阻挡水汽和氧气渗透的作用。

[0064] 随后在阻挡层上沉积一层缓冲薄膜,形成缓冲层3。缓冲薄膜可以采用 SiN_x 或

SiO_x,可以是单层,也可以是SiN_x/SiO_x的多层结构。

[0065] 随后沉积一层有源层薄膜,通过构图工艺对有源层薄膜进行构图,在像素岛区形成设置在缓冲层3上的有源层4图案,有源层4包括源极区域41和漏极区域42。

[0066] 随后沉积第一绝缘薄膜和第一金属薄膜,通过构图工艺对第一金属薄膜进行构图,在像素岛区形成覆盖有源层4的栅极绝缘层(GI)5、设置在栅极绝缘层5上的栅极层6。

[0067] 随后沉积第二绝缘薄膜形成层间绝缘层(ILD)7,通过构图工艺对第二绝缘薄膜进行构图,在显示区形成两个第一过孔,两个第一过孔中的第二绝缘薄膜和第一绝缘薄膜被刻蚀掉,暴露出有源层4;在非显示区形成环绕显示区的凹槽8,自层间绝缘层7至柔性基底1的方向上,至少蚀刻部分层间绝缘层7,至多蚀刻至阻挡层上方,参照图5。

[0068] 随后沉积第二金属薄膜,通过构图工艺对第二金属薄膜进行构图,在显示区形成源极91、漏极92,源极91、漏极92分别通过两个过孔与有源层4连接;

[0069] 随后在形成前述图案的基础上涂覆第三绝缘薄膜,通过掩膜曝光显影的光刻工艺在像素岛区形成覆盖成源极91和漏极92的平坦化层(PLN)9,平坦化层9开设有暴露出漏极92的第二过孔。至此,在基底上制备完成阵列基板层,参照图6。

[0070] 进一步地,非显示区内设置有一圈、多圈多圈连续或多圈间隔布置的凹槽,每圈凹槽整圈或间断的环设于显示区的周向。

[0071] 该实施例在各像素岛区的显示区外围形成凹槽,凹槽作为封装时的填充区域确保各像素岛区的有效封装长度,保证封装强度,同时由于凹槽结构可缩小非显示区所占面积,减小像素岛区在显示基板上所占面积,即可设置更多的显示结构,提高分辨率以提升显示效果。

[0072] 步骤S20包括:在平坦化层10上依次形成阳极层11、像素定义层12、支撑层13、发光层14和阴极层15,像素定义层具有像素区域开口,发光层形成于像素区域开口内以与阳极层电连接,发光层在支撑层处断开。

[0073] 具体的,在形成前述图案的基础上沉积透明导电薄膜,通过构图工艺对透明导电薄膜进行构图,在显示区形成阳极层11,阳极层11通过第二过孔与漏极92连接。其中,透明导电薄膜可以为氧化铟锡(ITO)或氧化铟锌(IZO)。

[0074] 随后涂覆像素定义薄膜,通过光刻工艺形成像素定义层12,像素定义层具有暴露阳极层11的像素开口区域。

[0075] 随后在像素定义层上涂覆一层负性光刻胶,通过光刻工艺在像素定义层上形成支撑层(PS)13,支撑层包括多个支撑垫。

[0076] 随后依次蒸镀有机发光材料及阴极金属薄膜,形成发光层14和阴极层15。在像素岛区,发光层14与像素定义层12限定出的像素开口区域内的阳极层连接,阴极层设置在有发光层上,参照图7。

[0077] 步骤S104包括:涂覆薄膜封装层,薄膜封装层覆盖阴极层、支撑层、像素定义层以及凹槽,参照图8。

[0078] 最后剥离玻璃载板,形成本发明实施例提供的显示基板。

[0079] 上述显示基板的制备方法,在形成层间绝缘层之后形成凹槽,然后在形成平坦化层、像素定义层的时候,分别形成对应于凹槽的开口。

[0080] 该实施例提供的显示基板的制备方法,还可以是在柔性基板的像素岛区内依次形

成阻挡层2、缓冲层3、有源层4、栅极绝缘层5、栅极层6、层间绝缘层7、源漏金属层9、平坦化层10、阳极层11、像素定义层12、支撑层13、发光层14和阴极层15,其中,有源层4、栅极层6、源漏金属层9、阳极层11、发光层14、阴极层15位于显示区内;然后通过构图工艺在非显示区内形成环绕显示区的凹槽8,凹槽8至多蚀刻露出阻挡层2,由阻挡层2起到阻挡水汽和氧气渗透的作用;接着涂覆薄膜封装层,薄膜封装层的至少部分边缘部位位于凹槽内,利用环设显示区的较长的凹槽,形成类似褶皱的薄膜封装层,对像素岛区形成良好的封装,且减小各像素岛区的面积。

[0081] 该实施例中,凹槽各个位置的深度不一。薄膜封装层填充于深度不一的凹槽的内部,能够增强薄膜封装层与电致发光层之间的附着力,从而有效提升封装强度。

[0082] 进一步地,凹槽8的深度为10-5000nm。凹槽8至多露出阻挡层2,确保还有阻挡层能够起到阻挡水汽和氧气渗透的作用。

[0083] 进一步地,凹槽8的宽度为1-10 μ m。通过合理设计凹槽8的宽度、深度,确保各像素岛区的封装的有效性和可靠性。

[0084] 本实施例还提供了一种显示装置,包括前述实施例的显示基板。显示装置可以为:手机、平板电脑、显示器、电视机、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。

[0085] 以上描述仅为本申请的较佳实施例以及对所运用技术原理的说明。本领域技术人员应当理解,本申请中所涉及的发明范围,并不限于上述技术特征的特定组合而成的技术方案,同时也应涵盖在不脱离发明构思的情况下,由上述技术特征或其等同特征进行任意组合而形成的其它技术方案。例如上述特征与本申请中公开的(但不限于)具有类似功能的技术特征进行互相替换而形成的技术方案。

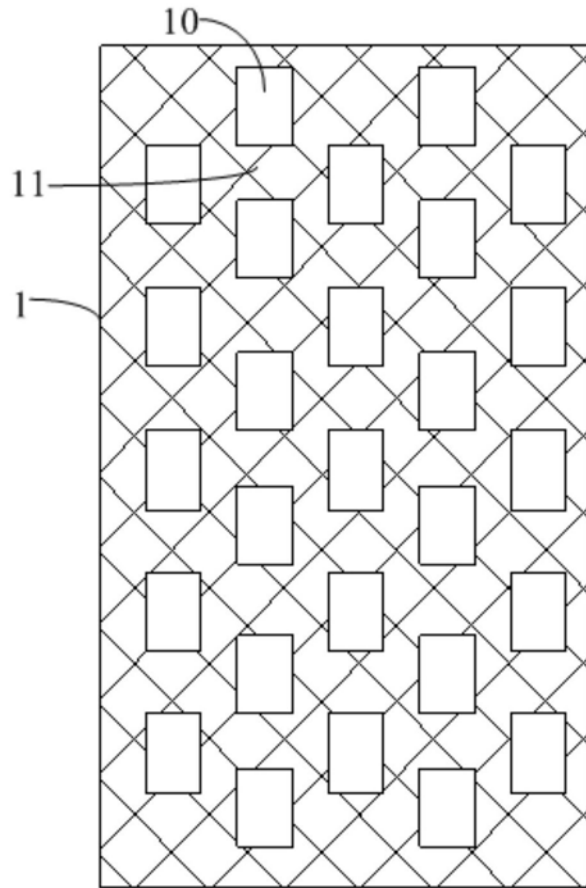


图1

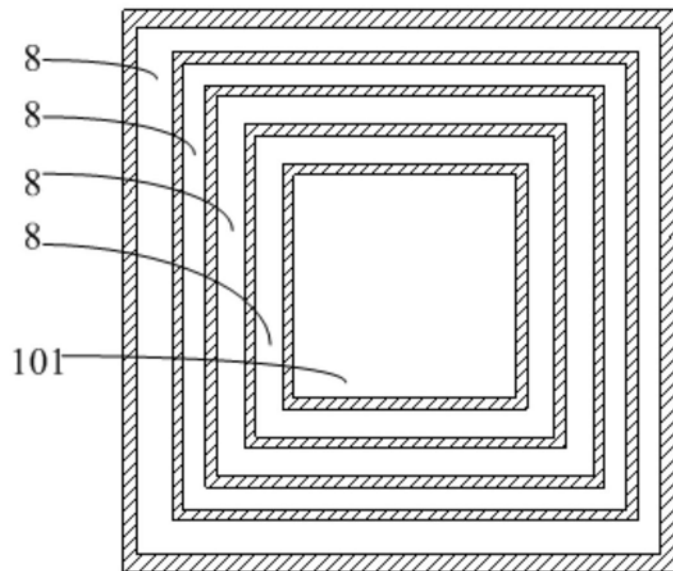


图2

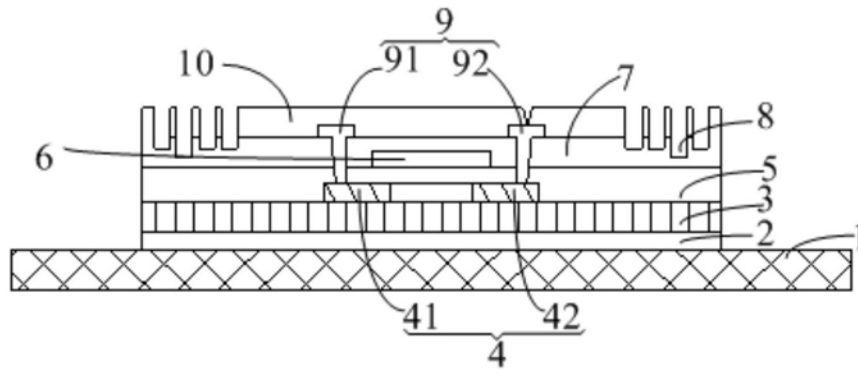


图6

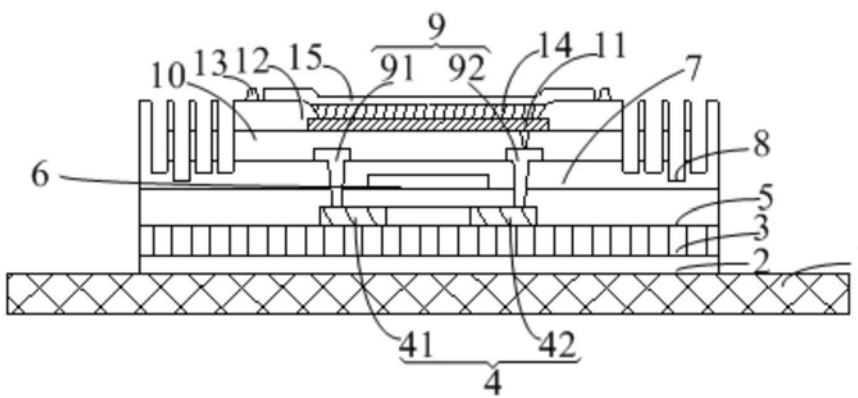


图7

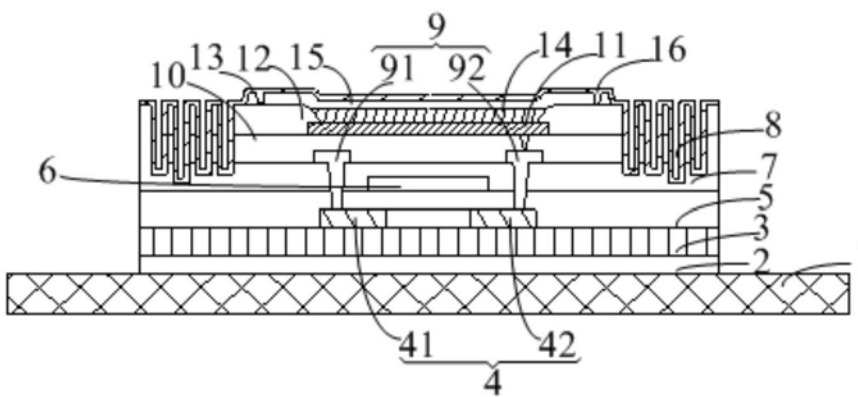


图8

专利名称(译)	显示基板、制备方法及显示装置		
公开(公告)号	CN110491929A	公开(公告)日	2019-11-22
申请号	CN201910837688.1	申请日	2019-09-05
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	田宏伟 牛亚男 张帅 刘明 王晶 王品凡 刘政		
发明人	田宏伟 牛亚男 张帅 刘明 王晶 王品凡 刘政		
IPC分类号	H01L27/32 H01L51/00 H01L51/52 H01L51/56		
CPC分类号	H01L27/3244 H01L51/0097 H01L51/5253 H01L51/56		
代理人(译)	周颖颖		
外部链接	Espacenet SIPO		

摘要(译)

本申请公开一种显示基板、制备方法及显示装置，显示基板包括柔性基底，柔性基底具有多个间隔的像素岛区，像素岛区包括显示区和环绕显示区的非显示区，非显示区内设置有环绕显示区的凹槽；显示区包括电致发光层，电致发光层上形成有薄膜封装层，薄膜封装层的至少部分边缘部位位于凹槽内。显示装置包括该显示基板。制备方法用于制备该显示基板。本申请通过凹槽确保封装的有效长度，在保证封装强度的同时缩小像素岛区的非显示区所占的面积，以增加像素岛区的数量，从而提高分辨率以得到更好的显示效果。

