



(12)发明专利申请

(10)申请公布号 CN 109841186 A

(43)申请公布日 2019.06.04

(21)申请号 201811229893.1

(22)申请日 2018.10.22

(30)优先权数据

10-2017-0158696 2017.11.24 KR

(71)申请人 乐金显示有限公司

地址 韩国首尔

(72)发明人 吴宗建

(74)专利代理机构 北京集佳知识产权代理有限公司 11227

代理人 高岩 杜诚

(51)Int.Cl.

G09G 3/3208(2016.01)

G09G 3/3258(2016.01)

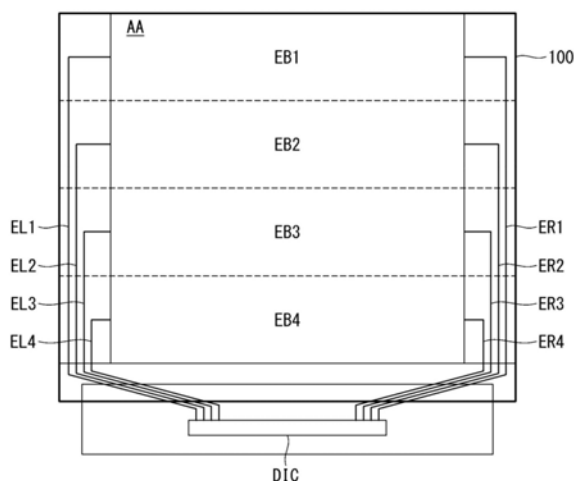
权利要求书2页 说明书12页 附图17页

(54)发明名称

电致发光显示器

(57)摘要

提供了一种电致发光显示器。电致发光显示器包括：多个像素；第一电源线和第二电源线，分别耦接到所述多个像素中的每一个像素以提供第一电压和第二电压；以及切换电路，被配置为分别将所述第一电压和所述第二电压在高电平电压和低电平电压之间切换。



1. 一种电致发光显示器,包括:

多个像素;

第一电源线和第二电源线,分别耦接到所述多个像素中的每一个像素以提供第一电压和第二电压;以及

切换电路,被配置为分别将所述第一电压和所述第二电压在高电平电压和低电平电压之间切换。

2. 根据权利要求1所述的电致发光显示器,其中,

所述切换电路包括第一切换电路和第二切换电路,所述第一切换电路用于对所述第一电压进行切换,所述第二切换电路用于对所述第二电压进行切换,其中,所述第一切换电路执行的切换与所述第二切换电路执行的切换的方向相反。

3. 根据权利要求1所述的电致发光显示器,其中,所述切换电路以相同的切换定时对所述第一电压和所述第二电压进行切换。

4. 根据权利要求1所述的电致发光显示器,其中,所述多个像素被划分为至少包括第一像素块和第二像素块的多个像素块,每个像素块中的像素耦接到该像素块的第一电源线和第二电源线,其中,各个像素块的第一电源线相互分开,各个像素块的第二电源线相互分开。

5. 根据权利要求4所述的电致发光显示器,其中,所述切换电路以相同的切换定时切换所述多个像素块的电压,以及每个像素块的电压包括该像素块的第一电压和第二电压。

6. 根据权利要求4所述的电致发光显示器,其中,所述切换电路以针对所述多个像素块中的每一个像素块的切换定时来切换该像素块的电压,其中,每个像素块的电压包括该像素块的第一电压和第二电压,所述第二像素块的切换定时相对于所述第一像素块的切换定时具有预定延迟。

7. 根据权利要求5或6所述的电致发光显示器,其中,所述切换电路以针对每一个像素块的切换定时将该像素块的第一电压从低电平电压切换到高电平电压以及将该像素块的第二电压从高电平电压切换到低电平电压,以使得该像素块中的像素发光,并且各个像素块的切换定时被设置为使得各个像素块的发光时间段具有交叠部分,在所述交叠部分中,所有像素均发光。

8. 根据权利要求1所述的电致发光显示器,还包括:

控制器,被配置为对所述切换电路的切换定时进行控制。

9. 根据权利要求8所述的电致发光显示器,其中,所述控制器被配置为向所述切换电路提供用于所述第一电压的切换的第一切换信号和用于所述第二电压的切换的第二切换信号,所述第一切换信号和所述第二切换信号具有相反的相位。

10. 根据权利要求9所述的电致发光显示器,其中,所述多个像素被划分为至少包括第一像素块和第二像素块的多个像素块,每个像素块中的像素耦接到该像素块的第一电源线和第二电源线,其中,各个像素块的第一电源线相互分开,各个像素块的第二电源线相互分开,所述控制器分别向多个像素块中的每一个像素块提供针对该像素块的第一切换信号和第二切换信号。

11. 根据权利要求10所述的电致发光显示器,其中,针对所述第一像素块的第一切换信号和第二切换信号的切换定时与针对所述第二像素块的第一切换信号和第二切换信号的

切换定时相同。

12. 根据权利要求10所述的电致发光显示器, 其中, 针对所述第二像素块的第一切换信号和第二切换信号的切换定时相对于针对所述第一像素块的第一切换信号和第二切换信号的切换定时具有预定延迟。

13. 根据权利要求1所述的电致发光显示器, 其中, 所述切换电路在没有像素数据输入的垂直消隐间隔期间将所述第一电压切换为高电平电压并且将所述第二电压切换为低电平电压。

14. 根据权利要求1所述的电致发光显示器, 其中, 每个像素包括具有不同颜色的多个子像素, 每个子像素包括:

发光元件, 所述发光元件的阴极耦接到所述像素的第二电源线;

驱动元件, 所述驱动元件的漏极耦接到所述像素的第一电源线, 用于驱动所述发光元件;

第一开关元件, 所述第一开关元件响应于与数据电压同步的第一栅极信号而导通, 并且将所述数据电压提供至所述驱动元件的栅极;

第二开关元件, 所述第二开关元件响应于第二栅极信号而导通, 并且将预定参考电压提供给所述驱动元件的源极和所述发光元件的阳极; 以及

电容器, 耦接在所述驱动元件的栅极和源极之间。

15. 一种电致发光显示器, 包括:

多个块, 所述多个块中的每个块包括多个像素;

用于所述多个块中的每个块的单独的电源线; 以及

用于将每个块的电源线上的电压在高电平电压和低电平电压之间切换的切换电路。

16. 根据权利要求15所述的电致发光显示器, 其中, 所述切换电路同时切换各个块的电源线上的电压。

17. 根据权利要求15所述的电致发光显示器, 其中, 所述切换电路逐块地顺序切换各个块的电源线上的电压。

18. 根据权利要求17所述的电致发光显示器, 其中, 所述切换电路切换各个块的电源线上的电压, 以使得在脉冲驱动时间段期间, 所有块中的像素同时发光。

19. 根据权利要求15所述的电致发光显示器, 其中, 针对所述多个块中的每个块, 第一电源线和第二电源线耦接至该块中的像素, 第一切换电路切换所述第一电源线上的电压, 第二切换电路切换所述第二电源线上的电压, 其中, 所述第一切换电路以相同的定时执行与所述第二切换电路执行的切换方向相反的切换。

20. 根据权利要求19所述的电致发光显示器, 其中, 针对所述多个块中的每个块, 当第一电源线处于所述高电平电压且所述第二电源线处于所述低电平电压时, 所述块中的像素发光。

电致发光显示器

[0001] 相关申请的交叉引用

[0002] 本申请要求于2017年11月24日提交的韩国专利申请第10-2017-0158696号的权益,其全部内容如同在本文中完全阐述的一样通过引用并入本文中以用于所有目的。

技术领域

[0003] 本公开内容涉及电致发光显示器。

背景技术

[0004] 根据发光层的材料,电致发光显示器大致分为无机发光显示器和有机发光显示器。在这些中,有源矩阵有机发光显示器包括有机发光二极管(以下称为“OLED”),其自发光并且具有快速响应时间、高发光效率、高亮度和宽视角的优点。

[0005] 有机发光显示器的每个像素包括OLED和以栅源电压向OLED提供电流的驱动元件。有机发光显示器的OLED包括阳极、阴极和位于这些电极之间的有机化合物层。有机化合物层包括空穴注入层(HIL)、空穴传输层(HTL)、发光层(EML)、电子传输层(ETL)和电子注入层(EIL)。当电流流过OLED时,穿过空穴传输层HTL的空穴和穿过电子传输层ETL的电子移动到发光层EML,从而形成激子。结果,发光层EML产生可见光。

[0006] 在有机发光显示器中,将数据写入像素的寻址时间段和像素发光的发光时间段在时间轴上是分开的。由于这种驱动方法,在有机发光显示器上可能看到运动模糊,并且峰值电流使其易受到EMI(电磁干扰)的影响。

发明内容

[0007] 电致发光显示装置中的像素电路可以包括连接至信号线的多个晶体管。当施加到这种晶体管的栅极的栅极信号的电压改变时,可能由于该晶体管的栅极和源极之间的寄生电容而发生反冲(kickback)。由于反冲引起的晶体管中的电压变化可能导致用于驱动元件的晶体管的栅源电压 V_{gs} 的降低。驱动元件的栅源电压 V_{gs} 的降低可能会降低OLED中的电流,导致像素亮度劣化。当屏幕上的栅极信号的延迟量变化时,由于晶体管的寄生电容引起的反冲可能成为取决于显示面板的位置的亮度差异较大的原因。

[0008] 因此,本公开内容提供了一种电致发光显示器,其可以减小像素电路中的反冲电压的影响并且提高屏幕亮度的均匀性。

[0009] 在一个方面中,提供了一种电致发光显示器,其包括:第一块,其中布置有多个像素;第一电源线和第二电源线,其连接至第一块中的像素;第一切换电路,其将提供至第一电源线的电压在高电平电压和低电平电压之间切换;第二切换电路,其将提供至第二电源线的电压在高电平电压和低电平电压之间切换;第二块,其中布置有多个像素;第三电源线和第四电源线,其连接至第二块中的像素;第三切换电路,其将提供至第三电源线的电压在高电平电压和低电平电压之间切换;以及第四切换电路,其将提供至第四电源线的电压在高电平电压和低电平电压之间切换。

[0010] 提供至第一电源线至第四电源线的电压在高电平电压和低电平电压之间摆动。

[0011] 另一方面,提供了一种电致发光显示器,包括:多个块,多个块中的每个块包括多个像素;用于多个块中的每个块的单独的电源线;以及用于将每个块的电源线上的电压在高电平电压和低电平电压之间切换的切换电路。

附图说明

[0012] 包括附图以提供对本公开内容的进一步理解并且附图被并入且构成本说明书的一部分,附图示出了本公开内容的实施方式,并且与说明书一起用于说明本公开内容的原理。在附图中:

[0013] 图1是示出根据本公开内容的示例性实施方式的电致发光显示器的框图;

[0014] 图2是示出像素电路和连接至像素电路的感测路径的电路图;

[0015] 图3是示出通电序列、显示驱动时间段以及断电序列的图;

[0016] 图4是详细示出有效时间段和垂直消隐间隔的图;

[0017] 图5和图6是示出在屏幕上被分别提供有VDD和VSS的单独块的图;

[0018] 图7是示出用于在VDD和VSS之间切换的切换电路和块控制器的电路图;

[0019] 图8至图10是示出可用于本公开内容中的各种块驱动方法的图;

[0020] 图11A和图11B是示出响应于切换控制信号来驱动块的方法的波形图;

[0021] 图12是示出当VDD固定且VSS摆动时像素电路中的漏电流的流动的示例的电路图;

[0022] 图13是示出当VSS固定且VDD摆动时像素电路中的漏电流的流动的示例的电路图;

[0023] 图14至图16是详细示出当VSS摆动时像素电路如何操作的图;

[0024] 图17至图19是详细示出当VDD摆动时像素电路如何操作的图;以及

[0025] 图20是示出当OLED在VDD和VSS之间摆动时在OLED的发光时间段期间OLED中的电流如何变化的模拟结果的图。

具体实施方式

[0026] 现在将详细参照本公开内容的实施方式,其示例在附图中示出。然而,本公开内容不限于以下公开的实施方式,并且可以以各种形式来实现。提供这些实施方式以使得本公开内容更完整地描述,并且将本公开内容的范围完全传达给本公开内容所属领域的技术人员。本公开内容的特定特征可以由权利要求的范围限定。

[0027] 用于描述本公开内容的实施方式的附图中示出的形状、尺寸、比率、角度、数量等仅仅是示例性的,并且本公开内容不限于此,除非这样指定。贯穿全文相同的附图标记指代相同的元件。在下面的描述中,省略了可能不必要地模糊本发明的要点的与本文件相关的某些功能或配置的详细描述。

[0028] 在本公开内容中,当使用术语“包括”、“具有”、“由……组成”等时,除非使用“仅”,否则可以添加其他部件。单数表达可以包括复数表达,只要它在上下文中没有明显不同的含义。

[0029] 在对部件的说明中,即使没有单独的描述,它也被解释为包括误差裕量或误差范围。

[0030] 在位置关系的描述中,当结构被描述为位于“在……之上或上方”、“在……之下或

下方”、“紧挨着”另一结构时,该描述应当被理解为包括结构彼此直接接触的情况以及其间设置有第三结构的情况。在连接关系的描述中,当描述两个部件相“连接”或“耦接”时,应当将其理解为包括这两个部件直接连接的情况以及其间设置有其他部件的情况。

[0031] 应当理解,尽管可以使用术语第一、第二等来区分一个元件与另一个元件,但是这些元件的功能或结构不应受到在元件之前出现的序号或术语的限制。例如,图4的像素电路中的元件之前的序号,诸如第一、第二、第三和第四按数据线通过开关元件S1至S4顺序地充电的顺序给出。

[0032] 以下示例性实施方式可以部分地或全部地彼此组合,并且可以以各种方式在技术上相互作用或一起工作。示例性实施方式可以独立地或彼此相关联地执行。

[0033] 在有机发光显示器中,可以使用用于补偿用于驱动像素的驱动元件的特性变化的补偿电路。补偿电路可以分为内部补偿电路和外部补偿电路。使用置于每个像素中的内部补偿电路,通过对驱动元件的阈值电压进行采样并将阈值电压与用于像素数据的数据电压相加以驱动像素,像素电路在内部自动地补偿驱动元件之间的阈值电压变化。外部补偿电路通过感测驱动元件的电特性并基于感测结果调制输入图像的像素数据,来补偿每个像素的驱动特性的变化。在以下示例性实施方式中,将描述本发明,着重于但不限于使用外部补偿电路的电致发光显示器。

[0034] 在下文中,将参照附图详细描述本发明的各种示例性实施方式。在以下示例性实施方式中,将针对包括有机发光材料的有机发光显示器来描述电致发光显示器。然而,应当注意,本发明的技术实质不限于有机发光显示器,而是还可以应用于包含无机发光材料的无机发光显示器。

[0035] 图1是示出根据本公开内容的示例性实施方式的电致发光显示器的框图。图2是示出连接至像素电路的感测路径的电路图。

[0036] 参照图1和图2,根据本公开内容的示例性实施方式的电致发光显示器包括显示面板100和显示面板驱动电路。

[0037] 显示面板100上的屏幕包括显示输入图像的有源区域AA。在有源区域AA中布置有像素阵列。像素阵列包括多条数据线102、与数据线102交叉的多条栅极线104以及布置成矩阵的像素。

[0038] 每个显示像素可以被分成红色子像素、绿色子像素和蓝色子像素以产生颜色。每个像素还可以包括白色子像素。每个子像素101包括如图2所示的像素电路。

[0039] 触摸传感器(未示出)可以放置在显示面板100上。可以使用触摸传感器或通过像素来感测触摸输入。触摸传感器可以被实现为放置在显示面板的屏幕上的单元上(on-cell)型触摸传感器或附加(add-on)型触摸传感器,或嵌入在像素阵列中的单元内(in-cell)型触摸传感器。

[0040] 显示面板驱动电路110、112和120包括数据驱动器110和栅极驱动器120。解复用器112可以放置在数据驱动器110和数据线102之间。

[0041] 显示面板驱动电路110、112和120在定时控制器(TCON) 130的控制下将输入图像的像素数据写入显示面板100的像素,以在显示驱动时间段期间在屏幕上显示输入图像。显示面板驱动电路还可以包括用于驱动触摸传感器的触摸传感器驱动器。在图1中省略了触摸传感器驱动器。如图5所示,在移动设备或可穿戴设备中,数据驱动器110、定时控制器130和

电源电路可以集成在驱动IC(集成电路;DIC)中。

[0042] 如图2所示,数据驱动器110通过数模转换器(下文中称为DAC)将对于每个帧的从定时控制器130接收的输入图像的像素数据(数字数据)转换为伽马补偿电压以产生数据电压。数据电压通过解复用器112和数据线102提供至像素。使用多个开关元件将解复用器112放置在数据驱动器110和数据线102之间,并且解复用器112将从数据驱动器110输出的数据电压分配到数据线102。由于解复用器112,数据驱动器110的一个通道被时分并连接至多条数据线,从而减少了数据线102的数目。

[0043] 栅极驱动器120连同有源区域中的晶体管阵列一起可以被实现为直接形成在显示面板上的边框区域中的GIP(板内栅极)电路。在定时控制器130的控制下,栅极驱动器120向栅极线104输出栅极信号。栅极驱动器120可以通过移位寄存器移位栅极信号来将这些信号顺序地提供至栅极线104。如图2所示,栅极信号可以被分成第一扫描信号SCAN1和第二扫描信号SCAN2。第一扫描信号SCAN1与数据电压同步并选择施加有数据电压的像素。第二扫描信号SCAN2可以与第一扫描信号SCAN1同步。第二扫描信号SCAN2选择其中使用外部补偿感测形成在像素中的驱动元件DT的电特性的像素。驱动元件的电特性包括迁移率 μ 和阈值电压 V_{th} 。

[0044] 在外部补偿中,驱动元件的阈值电压 V_{th} 或迁移率 μ 可以通过激活第二扫描信号SCAN2并连接像素电路来感测。感测方法可以分为产品出货之前和之后。在产品出货之前通过连接至像素的感测路径来感测每个子像素中的驱动元件DT的阈值电压,并且然后基于感测结果来补偿每个子像素中的阈值电压变化。此外,可以感测每个子像素中的驱动元件DT的迁移率,从而补偿迁移率的变化。

[0045] 如图3所示,产品出货后的感测方法在通电序列ON、垂直消隐间隔VB和断电序列OFF中执行。在断电序列OFF中,在接收到断电信号之后,显示面板驱动电路和感测路径被进一步驱动持续预设的延迟时间,以感测每个子像素中的驱动元件的阈值电压 V_{th} 。

[0046] 定时控制器130从主机系统(未示出)接收输入图像的像素数据和与数字数据同步的定时信号。定时信号包括垂直同步信号 V_{sync} 、水平同步信号 H_{sync} 、时钟信号DCLK和数据使能信号DE。主机系统可以是以下任何一种:TV(电视)系统、机顶盒、导航系统、个人计算机PC、家庭影院系统和移动设备系统。

[0047] 垂直同步信号 V_{sync} 定义1帧。水平同步信号 H_{sync} 定义1个水平时间。数据使能信号DE与待显示在显示面板100的像素阵列中的像素数据同步并且定义有效像素数据的持续时间。数据使能信号DE的1个脉冲间隔是1个水平时间,并且数据使能信号DE的高逻辑部分表示输入1个像素行的像素数据的时间。1个水平时间1H是向显示面板100上的像素的1个像素行写入数据所需的时间。像素行沿着栅极线布置,并且每个像素行包括连接至同一栅极线的像素。1个像素行的像素共享施加有扫描信号的栅极线,并且响应于来自该栅极线的扫描信号而被同时寻址并且被提供有像素数据的数据电压。

[0048] 定时控制器130通过基于从主机系统接收的定时信号 V_{sync} 、 H_{sync} 和DE生成用于控制数据驱动器110的数据定时控制信号、用于控制解复用器112的操作定时的开关控制信号、用于感测路径的开关元件的控制信号以及用于控制栅极驱动器120的操作定时的栅极定时控制信号,来控制显示面板驱动电路110、112和120的操作定时。从定时控制器130输出的栅极定时控制信号的电压电平可以通过电平转换器被转换为栅极导通电压或栅极截止

电压并且被提供至栅极驱动器120。电平转换器将栅极定时控制信号的低电平电压转换为栅极低电压VGL,并将栅极定时控制信号的高电平电压转换为栅极高电压VGH。

[0049] 如图2所示,感测路径可以包括感测线103、模数转换器(下文中称为“ADC”)以及第一开关元件M1和第二开关元件M2。感测路径可以通过感测驱动元件DT处的源极电压来感测驱动元件DT的电特性。第一开关元件M1通过向感测线103提供预定的参考电压Vref来将驱动元件DT的源极电压重置为参考电压Vref。第二开关元件M2在第一开关元件M1关断之后导通并将驱动元件DT的源极电压提供至ADC。ADC将模拟感测电压转换成数字感测数据并将其发送到补偿器131。取决于感测方法,驱动元件DT的源极电压可以表示驱动元件DT的阈值电压或迁移率。驱动元件DT的阈值电压或迁移率可以通过使用公知的感测方法通过感测路径来感测。ADC连同DAC一起可以集成在数据驱动器110的IC(集成电路)中。

[0050] 补偿器131存储用于补偿每个子像素中的驱动元件的阈值电压 V_{th} 和迁移率 μ 的补偿值。补偿器131基于通过ADC接收的数字感测数据来选择预设补偿值,并且将该补偿值加到输入图像的像素数据(数字数据)或者将它们一起相乘以补偿像素数据。这样补偿的像素数据被发送到数据驱动器110,通过数据驱动器110的DAC转换成数据电压Vdata,并提供至数据线102。以通过数据线102提供的的数据电压驱动像素电路的驱动元件DT以产生电流。通过驱动元件DT流向OLED(即,发光元件)的电流由驱动元件DT的栅源电压Vgs确定。补偿器131可以被实现为定时控制器130内的操作电路。

[0051] 图3是示出通电序列、显示驱动时间段和断电序列的图。图4是详细示出有效时间段AT和垂直消隐间隔VB的图。

[0052] 参照图3和图4,通电序列ON在显示器通电之后开始。在通电序列中,产生用于显示面板驱动电路和显示面板100的驱动电压,并且显示面板驱动电路被重置。在通电序列ON和显示驱动时间段中的垂直消隐间隔VB中,感测驱动元件DT的迁移率,并且通过基于感测结果选择的迁移率补偿值来补偿驱动元件DT的迁移率的变化。可以基于驱动元件DT的迁移率的该感测结果来更新迁移率补偿值。在显示驱动时间段期间,对于每个帧更新写入到像素的像素数据,并且在屏幕上显示图像。

[0053] 在接收到显示器断电信号之后,断电序列OFF开始。在断电序列OFF中,在进一步驱动显示面板驱动电路和感测路径的延迟时间期间感测每个子像素的阈值电压 V_{th} 。

[0054] 定时控制器130在有效时间段AT期间接收数据使能信号DE和输入图像的数据。在垂直消隐间隔VB期间不提供数据使能信号DE和输入图像像素数据。在有效时间段AT期间,定时控制器130接收要写入所有像素的1帧数据。1帧时间段是有效时间段AT和垂直消隐间隔VB的总和。

[0055] 从数据使能信号DE可以看出,在垂直消隐间隔VB期间没有输入数据被显示设备接收。垂直消隐间隔VB包括垂直同步时间VS、垂直前沿FP和垂直后沿BP。垂直同步时间VS是从Vsync的下降沿到表示图片的开始(或结束)定时的上升沿之间的时间。垂直前沿FP是最后一个DE的下降沿和垂直同步时间VS的开始之间的时间,该最后一个DE是一帧数据的最后一行的数据定时。垂直后沿BP是垂直同步时间VS的结束与第一DE的上升沿之间的时间,第一DE的上升沿是一帧数据的第一行的数据定时。

[0056] 图2中示出了像素电路的示例。如图2所示,像素电路包括作为发光元件的OLED、连接至OLED的驱动元件DT、第一开关元件S1和第二开关元件S2、以及电容器Cst。像素电路的

驱动元件和开关元件可以被实现为MOSFET(金属氧化物半导体场效应晶体管)。驱动元件DT和开关元件S1和S2例如是图2中的n型晶体管,但不限于它们。

[0057] OLED包括形成在阳极和阴极之间的有机化合物层。有机化合物层可以包括但不限于空穴注入层HIL、空穴传输层HTL、发光层EML、电子传输层ETL和电子注入层EIL。OLED的阳极经由第二节点2连接至驱动元件DT,并且OLED的阴极连接至施加有低电平电压VSS的VSS电极。

[0058] 驱动元件DT通过用栅源电压V_{gs}调节OLED中的电流来驱动OLED。驱动元件DT包括连接至第一节点n1的栅极、被提供有高电平电压VDD的第一电极(或漏极)以及经由第二节点n2连接至OLED的阳极的第二电极(或源极)。电容器C_{st}经由第一节点n1和第二节点n2连接在驱动元件DT的栅极和源极之间。

[0059] 第一开关元件S1响应于第一扫描信号SCAN1而导通,并将数据电压V_{data}提供至与第一节点n1连接的驱动元件DT的栅极。第一开关元件S1包括连接至施加有第一扫描信号SCAN1的第一栅极线1041的栅极、连接至数据线102的第一电极以及连接至第一节点n1的第二电极。

[0060] 第二开关元件S2响应于第二扫描信号SCAN2而导通,并将参考电压V_{ref}提供至第二节点n2。参考电压V_{ref}与低电平电压VSS之间的电压差低于OLED的阈值电压。因此,当将参考电压V_{ref}施加到OLED的阳极时,没有电流流过OLED,由此OLED不发光。第二开关元件S2包括连接至施加有第二扫描信号SCAN2的第二栅极线1042的栅极、连接至施加参考电压V_{ref}的感测线103的第一电极以及连接至第二节点n2的第二电极。

[0061] 通过驱动元件DT将高电平电压VDD施加到OLED的阳极。将低电平电压VSS施加到OLED的阴极。因此,通过驱动元件DT将高电平电压VDD提供至OLED的阳极。

[0062] 图5和图6是示出在屏幕上的被分别提供有VDD和VSS的单独块的图。在图6中省略了像素电路的驱动元件、开关元件和电容器。

[0063] 参照图5和图6,显示面板100上的屏幕AA可以以至少两个单独的块被驱动。第一块EB1和第二块EB2各自包括多个像素。显示面板包括连接至第一块EB1中的像素的第一电源线和第二电源线(或馈线)、用于将提供至第一电源线的电压在VDD和VSS之间切换的第一切换电路、用于将提供至第二电源线的电压在VDD和VSS之间切换的第二切换电路、连接至第二块EB2中的像素的第三电源线和第四电源线、用于将提供至第三电源线的电压在VDD和VSS之间切换的第三切换电路、以及用于将提供至第四电源线的电压在VDD和VSS之间切换的第四切换电路。

[0064] 显示面板100上的屏幕AA被分成多个块EB1至EB4。电源线EL1至EL4和ER1至ER4在块EB1至EB4之间分开,以分别向块EB1至EB4提供VDD和VSS。电源线EL1至EL4和ER1至ER4被分成VDD电源线EL1至EL4和VSS电源线ER1至ER4。VDD电源线EL1至EL4在不同的块之间分开并连接至像素的阳极。VDD电源线EL1至EL4可以通过驱动元件DT连接至像素的阳极。VSS电源线ER1至ER4在不同的块之间分开并连接至像素的阴极。像素的阳极连接至OLED的阳极,并且像素的阴极连接至OLED的阴极。

[0065] 第一块EB1中的像素连接至第一VDD电源线EL1和第一VSS电源线ER1。第二块EB2中的像素连接至第二VDD电源线EL2和第二VSS电源线ER2。第三块EB3中的像素连接至第三VDD电源线EL3和第三VSS电源线ER3。第四块EB4中的像素连接至第四VDD电源线EL4和第四VSS

电源线ER4。

[0066] 电源线EL1至EL4和ER1至ER4可以分布在显示面板100上的屏幕AA周围的左边框区域和右边框区域中。例如,第一VDD电源线EL1至第四VDD电源线EL4可以放置在显示面板100的左边框区域中。第一VSS电源线ER1至第四VSS电源线ER4可以放置在显示面板100的右边框区域中。

[0067] 切换电路SL1至SL4和SR1至SR4分别连接至电源线EL1至EL4和ER1至ER4。切换电路SL1至SL4和SR1至SR4在块控制器EBC的控制下在VDD和VSS之间进行选择,并将它们提供至电源线EL1至EL4和ER1至ER4。块控制器EBC产生切换控制信号SW1至SW4和/SW1至/SW4,以控制切换电路SL1至SL4和SR1至SR4的操作定时。

[0068] 第1-1切换电路SL1响应于第一切换控制信号SW1在VDD和VSS之间进行选择,并将它们提供至第一VDD电源线EL1。第1-2切换电路SR1响应于第一反转切换控制信号/SW1在VDD和VSS之间进行选择,并将它们提供至第一VSS电源线ER1。第一切换控制信号SW1和第一反转切换控制信号/SW1具有相反的相位。因此,如图11A和图11B所示,当第一切换控制信号SW1处于高逻辑电平H时,第1-1切换电路SL1将VDD提供至第一VDD电源线EL1。同时,第1-2切换电路SR1响应于第一反转切换控制信号/SW1的低逻辑电平L将VSS提供至第一VSS电源线ER1。

[0069] 第2-1切换电路SL2响应于第二切换控制信号SW2在VDD和VSS之间进行选择,并将它们提供至第二VDD电源线EL2。第2-2切换电路SR2响应于第二反转切换控制信号/SW2在VDD和VSS之间进行选择,并将它们提供至第二VSS电源线ER2。第二切换控制信号SW2和第二反转切换控制信号/SW2具有相反的相位。因此,如图11A和图11B所示,当第二切换控制信号SW2处于高逻辑电平H时,第2-1切换电路SL2将VDD提供至第二VDD电源线EL2。同时,第2-2切换电路SR2响应于第二反转切换控制信号/SW2的低逻辑电平L将VSS提供至第二VSS电源线ER2。

[0070] 第3-1切换电路SL3响应于第三切换控制信号SW3在VDD和VSS之间进行选择,并将它们提供至第三VDD电源线EL3。第3-2切换电路SR3响应于第三反转切换控制信号/SW3在VDD和VSS之间进行选择,并将它们提供至第三VSS电源线ER3。第4-1切换电路SL4响应于第四切换控制信号SW4在VDD和VSS之间进行选择,并将它们提供至第四VDD电源线EL4。第4-2切换电路SR4响应于第四反转切换控制信号/SW4在VDD和VSS之间进行选择,并将它们提供至第四VSS电源线ER4。

[0071] 如图7所示,块控制器EBC和切换电路SL1至SL4和SR1至SR4可以实现在IC中,或者可以连同数据驱动器110一起集成在驱动IC(DIC)中。

[0072] 参照图7,切换电路SL1至SL4分别包括用于响应于切换控制信号SW1至SW4在VDD和VSS之间进行选择的切换元件T01和T02。切换元件T01可以实现为n沟道晶体管,并且切换元件T02可以实现为p沟道晶体管。切换元件T01响应于切换控制信号SW1至SW4的高逻辑电平电压而导通,并将VDD提供至VDD电源线EL1至EL4。切换元件T02响应于切换控制信号SW1至SW4的低逻辑电平电压而导通,并将VSS提供至VDD电源线EL1至EL4。在驱动IC(DIC)中,第一电源输出焊盘EBL将切换电路SL1至SL4的输出端连接至VDD电源线EL1至EL4。

[0073] 切换电路SR1至SR4分别包括用于响应于反转切换控制信号/SW1至/SW4在VDD和VSS之间进行选择的切换元件T03和T04。切换元件T03可以被实现为n沟道晶体管,并且切换

元件T04可以被实现为p沟道晶体管。切换元件T03响应于反转切换控制信号/SW1至/SW4的高逻辑电平电压而导通,并且将VDD提供至VSS电源线ER1至ER4。切换元件T04响应于反转切换控制信号/SW1至/SW4的低逻辑电平电压而导通,并将VSS提供至VSS电源线ER1至ER4。在驱动IC(DIC)中,第二电源输出焊盘EBR将切换电路SR1至SR4的输出端连接至VSS电源线ER1至ER4。

[0074] 其上安装有驱动器IC(DIC)的COF(膜上芯片)被结合到显示面板100上。驱动IC(DIC)的源极输出焊盘电连接至显示面板100上的数据线。

[0075] 块控制器EBC可以以各种块驱动方法,如图8至图10所示,通过根据预设的块驱动方法接通/关断切换控制信号SW1至SW4和/SW1至/SW4,来控制像素的发光定时。

[0076] 图8至图10是示出可用于本公开内容中的各种块驱动方法的图。

[0077] 参照图8至图10,在每帧的有效时间段AT期间,栅极驱动器120从第一像素行到第N像素行将与数据电压同步的扫描信号SCAN1顺序地提供至栅极线104。第N像素行是在有效时间段AT内由最后一个扫描信号寻址的最后一个像素行。像素在有效时间段AT期间以每像素行为基础被寻址。像素数据被写入由扫描信号寻址的像素。

[0078] 如图8所示,块控制器EBC可以允许在没有像素数据输入的垂直消隐间隔VB期间所有块EB1至EB4中的像素同时发光。这种方法被称为“全局快门(global shutter)”方法,因为整个屏幕上的像素同时导通或关断。全局快门方法可以改善运动模糊,这是因为像素是通过需要高帧频的虚拟现实设备(VR)上的脉冲来驱动的。

[0079] 如图9和图10所示,块控制器EBC可以驱动像素。如图9和图10所示,像素数据被写入到其中的像素可以被提供有VDD和VSS,在块控制器EBC的控制下,电压在VDD和VSS之间切换,并且像素发光,其中它们的发光时间段按第一块EB1至EB4的顺序变换。包括在第N像素行的寻址之前被寻址的像素的其它块可以在发光时间段中被驱动。例如,第一块EB1至第三块EB3中的像素可以在最后的像素行的寻址之前的发光时间段中被驱动,并且发光时间段可以逐块地变换。此处,块EB1至EB4的发光时间段以预定时间间隔顺序地变换。顺便提及,如图9和图10中的粗虚线所示,在垂直消隐间隔VB内存在脉冲(impulse)驱动时间段,在该脉冲驱动时间段内所有块EB1至EB4的发光时间段在时间轴上交叠,并且这些块EB1至EB4中的像素同时发光。由于所有块EB1至EB4中的像素在脉冲驱动时间段期间同时发光,因此本发明可以改善运动模糊。而且,由于电源线在块之间分开,所以峰值电流被分散,由此改善EMI。

[0080] 块控制器EBC可以通过根据寄存器设置,通过选择图8至图10的块驱动方法之一来调节像素的发光定时。块控制器EBC可以通过图8的块驱动方法,通过在垂直消隐间隔VB期间同时将切换控制信号SW1至SW4反转为高逻辑电平H来控制块EB1至EB4的发光定时。当切换控制信号SW1至SW4被反转为高逻辑电平H时,反转切换控制信号/SW1至/SW4被反转为低逻辑电平L。当切换控制信号SW1至SW4处于高逻辑电平H时,VDD施加到VDD电源线EL1至EL4,并且VSS施加到VSS电源线ER1至ER4。在这种情况下,VDD被施加到像素电路的驱动TFT(DT),并且VSS被施加到OLED的阴极,由此允许OLED发光。

[0081] 如图11A所示,块控制器EBC可以通过在垂直消隐间隔VB期间控制切换控制信号SW1至SW4和/SW1至/SW4的导通/关断定时来同时控制块EB1至EB4的发光定时。块EB1至EB4的发光时间段可以被设置在不存在输入图像的像素数据的垂直消隐间隔VB内。块EB1至EB4

中的每一个的发光时间段可以短于垂直消隐间隔VB,并且脉冲驱动时间段可以短于发光时间段。在图11A中,块EB1至EB4的发光时间段同时开始和结束。

[0082] 如图11B所示,块控制器EBC可以在垂直消隐间隔VB期间逐块地顺序地变换切换控制信号SW1至SW4和/SW1至/SW4的导通/关断定时,以使得如图9和图10的块驱动方法中那样,块EB1至EB4的发光定时逐块地顺序地变换。例如,第二块EB2的发光时间段(第二发光时间段)可以在第一块EB1的发光时间段(第一发光时间段)开始之后开始。第二发光时间段可以在第一发光时间段结束之后结束。

[0083] 在像素被寻址的有效时间段AT期间,切换控制信号SW1至SW4保持在逻辑低电平L。因此,VSS被施加到VDD电源线EL1至EL4,并且VDD被施加到VSS电源线ER1至ER4。在这种情况下,VSS被施加到像素电路的驱动TFT(DT),并且由于OLED的阴极电压是VDD,所以反向偏压被施加到OLED,由此OLED不发光。

[0084] 每个块中的像素电路基本相同。第一块EB1中的每个子像素包括:OLED,其阴极连接至第一VSS馈线ER1;驱动元件DT,其连接至第一VDD电源线EL1用于驱动OLED;第一开关元件S1,其响应于与数据电压同步的第一扫描信号而导通以将数据电压提供至驱动元件DT的栅极;第二开关元件S2,其响应于第二扫描信号而导通以将参考电压Vref提供至驱动元件DT的源极和OLED的阳极;以及电容器Cst,其连接在驱动元件DT的栅极和源极之间。

[0085] 第二块EB2中的每个子像素包括:OLED,其阴极连接至第二VSS电源线ER2;驱动元件DT,其连接至第二VDD电源线EL2用于驱动OLED;第一开关元件S1,其响应于与数据电压同步的第一扫描信号而导通以将数据电压提供至驱动元件DT的栅极;第二开关元件S2,其响应于第二扫描信号而导通以提供参考电压Vref提供至驱动元件DT的源极和OLED的阳极;以及电容器Cst,其连接在驱动元件DT的栅极和源极之间。

[0086] 像素中的OLED的阴极电压VSS可以摆动到交流电压以便调节像素的发光定时。然而,在该方法中,如果VDD固定,则可能在像素中产生漏电流。在本公开内容中,OLED的阳极电压VDD和阴极电压可以根据像素的发光时间段或非发光时间段同时改变,由此使像素中的漏电流最小化并且减少由漏电流引起的亮度劣化。这将结合图12和图13进行描述。在图12和图13中,数据电压Vdata是5V,并且参考电压Vref是0V。

[0087] 参照图12,当OLED的阴极所连接的VSS电源线的电压在17V和0V之间摆动并且VDD电源线的电压固定在17V时,当驱动元件DT导通时17V被施加到OLED的阳极。当OLED的阴极电压为0V时OLED导通并发光,当OLED的阴极电压为17V时,OLED不发光。当OLED的阳极电压升高至17V时,由于通过电容器Cst的耦合,第一节点n1的电压上升到22V。结果,如箭头所示,开关元件S1和S2的漏源电压Vds变高,并且漏电流流过开关元件S1和S2。该漏电流导致驱动元件DT的栅源电压Vgs降低,从而降低了OLED中的电流并降低了像素的亮度。

[0088] 参照图13,当OLED的阴极所连接的VSS电源线的电压固定在VSS=GND=0V时,VDD电源线的电压在17V和0V之间摆动。当OLED的阳极电压为17V时OLED导通并且发光,当OLED的阳极电压为0V时OLED不发光。通过借由VDD摆动而改变OLED的阳极电压来控制OLED的发光定时,由于在OLED的非发光时间段期间VDD较低、即VDD=0V,所以可以减小流过开关元件S1和S2的漏电流。通过适当地调节参考电压Vref,开关元件S1和S2中的漏电流可以被最小化。例如,如果参考电压Vref增加到高于0V的电压(例如3V),则这降低了开关元件S1和S2的Vds,由此使漏电流最小化。

[0089] 像素电路的操作可以被划分为重置和数据写入步骤以及发光步骤。在像素电路操作中,取决于VSS摆动或VDD摆动,漏电流不同。这将结合图14至图19进行描述。

[0090] 图14至图16示出了当VSS摆动时像素电路如何操作。

[0091] 图14至图16示出了像素电路如何在电容器Cst的重置和数据写入步骤中操作。

[0092] 参照图14,在电容器的重置和数据写入步骤中,像素电路的驱动电压为 $VDD=17V$, $VSS=17V$ 和 $Vref=0V$ 。在这种情况下,第一扫描信号SCAN1和第二扫描信号SCAN2的电压上升到VGH,从而导通开关元件S1和S2。

[0093] 在电容器的重置和数据写入步骤中,将数据电压($Vdata=5V$)施加到驱动元件DT的栅极,并且将参考电压($Vref=0V$)施加到驱动元件DT的源极。因此,在重置和数据写入步骤中,驱动元件DT的栅源电压Vgs是 $Vgs=Vdata-Vref$,其等于电容器Cst的电压。驱动元件DT的栅极电压Vg、源极电压Vs和漏源电压Vds分别为5V、0V和17V。

[0094] 在电容器的重置和数据写入步骤中,驱动元件DT的Vgs高于阈值电压Vth,由此驱动元件DT导通并且驱动元件DT的漏极和源极之间的电流Ids如箭头所示流动。在这种情况下,将 $VSS=17V$ 施加到OLED的阴极,OLED保持关断并且没有电流流过OLED。

[0095] 由于驱动元件DT中的电流Ids,驱动元件DT的源极电压上升到17V,并且由于通过电容器Cst的耦合,驱动元件DT的栅极电压上升到 $5V+17V=22V$ 。在这种情况下,驱动元件DT的Vgs保持在5V,从而存储在电容器Cst中的电压保持不变,并且没有数据电压丢失。

[0096] 图15示出了在发光步骤之前的像素电路中的电流。

[0097] 参照图15,像素电路的驱动电压维持在 $VDD=17V$, $VSS=17V$ 和 $Vref=0V$ 。当扫描信号SCAN1和SCAN2的电压变为VGL时,开关元件S1和S2关断。在扫描信号SCAN1和SCAN2关断时,开关元件S1和S2中不应有漏电流,但如果VDD保持在17V的高电压,则漏电流流过开关元件S1和S2,如图15所示。

[0098] 紧接着在扫描信号SCAN1和SCAN2的电压变为VGL之后,驱动元件DT的Vgs低于Vth。因此,驱动元件DT关断,并且没有电流Ids流过驱动元件DT。顺便提及,第一开关元件S1的Vds是 $Vds=22V-5V$,并且第二开关元件S2的Vds是 $Vds=17V-0$,这意味着第一开关元件S1和第二开关元件S2的Vds为高,由此漏电流沿着箭头的方向流动。如果显示面板100具有高分辨率和高PPI(每英寸像素),则存储电容器Cst的电容小。这导致驱动元件DT的Vgs变化很大,使得像素的亮度易受影响。

[0099] 图16示出了发光步骤中的像素电路中的电流。

[0100] 参照图16,在发光步骤中,VSS变为0V,并且像素电路的驱动电压是 $VDD=17V$, $VSS=0V$ 和 $Vref=0V$ 。在发光步骤中,开关元件S1和S2处于关断状态。

[0101] 在发光步骤中,驱动元件DT的电压为 $Vg=22V$, $Vs=0V$, $Vgs=5V$ 和 $Vds=17V$,并且驱动元件DT导通。因此,通过驱动元件DT,驱动元件DT的源极电压、即OLED的阳极电压升高,并且OLED导通。在这种情况下,当OLED的驱动电压达到Voled时,驱动元件DT的电压由于通过电容器Cst的耦合而保持在 $Vg=22V-Vx$, $Vs(Voled)=17V-Vx$ 和 $Vgs=5V$,并且OLED的两端在Voled处发光。

[0102] 尽管在发光步骤中开关元件S1和S2处于关断状态,但是第一开关元件S1的Vds等于 $22V-Vx-5V$ 并且第二开关元件S2的Vds等于 $17V-Vx-0V$,均为高。因此,通过开关元件S1和S2产生漏电流。

[0103] 图17至图19是详细示出当VDD摆动时像素电路如何操作的图。

[0104] 图17示出了像素电路如何在电容器Cst的重置和数据写入步骤中操作。

[0105] 参照图17,在电容器的重置和数据写入步骤中,像素电路的驱动电压是 $VDD=GND$, $VSS=GND$ 和 $Vref=0V$ 。 GND 可以是0V。在这种情况下,扫描信号SCAN1和SCAN2的电压可以上升到 VGH ,并且开关元件S1和S2导通。

[0106] 在电容器的重置和数据写入步骤中,将数据电压($Vdata=5V$)施加到驱动元件DT的栅极,并且将参考电压($Vref=0V$)施加到驱动元件DT的源极。因此,在电容器的重置和数据写入步骤中,驱动元件DT的栅源电压 Vgs 是 $Vgs=Vdata-Vref$,其等于电容器Cst的电压。驱动元件DT的栅极电压 Vg 、源极电压 Vs 、栅源电压 Vgs 和漏源电压 Vds 分别为 $Vg=5V$, $Vs=0V$, $Vgs=5V$,和 $Vds=0V$ 。

[0107] 在电容器的重置和数据写入步骤中,驱动元件DT的 Vgs 低于阈值电压 Vth ,由此驱动元件DT关断并且没有电流流过驱动元件DT。在这种情况下,驱动元件DT的源极电压是 $Vs=Vref=0V$ 。因此,开关元件S1和S2的 Vds 保持在0V,并且没有漏电流。而且,驱动元件DT的 Vgs 保持在5V,并且没有数据电压丢失。

[0108] 图18示出了发光步骤之前像素电路中的电流。

[0109] 参照图18,像素电路的驱动电压保持在 $VDD=GND$, $VSS=GND$ 和 $Vref=0V$ 。当扫描信号SCAN1和SCAN2的电压改变为 VGL 时,开关元件S1和S2关断。在这种情况下,驱动元件DT的源极电压保持在 $Vs=Vref=0V$,这是因为没有电流 Ids 流过驱动元件DT。因此,开关元件S1和S2的 Vds 保持在0V,不需要电力消耗,并且驱动元件DT的 Vgs 保持在5V,不会导致数据电压的损失。

[0110] 图19示出了发光步骤中的像素电路中的电流。

[0111] 参照图19,在发光步骤中VDD变为17V,并且像素电路的驱动电压是 $VDD=17V$, $VSS=GND=0V$, $Vref=0V$ 。在发光步骤中,开关元件S1和S2处于关断状态。

[0112] 在发光步骤中,驱动元件DT的电压为 $Vg=5V$, $Vs=0V$, $Vgs=5V$ 和 $Vds=17V$,并且驱动元件DT导通。因此,通过驱动元件DT,驱动元件DT的源极电压、即OLED的阳极电压升高,并且OLED导通。在这种情况下,当OLED的驱动电压达到 $Voled$ 时,由于通过电容器Cst的耦合,驱动元件DT的电压为 $Vg=5V-Vx$, $Vs(Voled)=0V-Vx$,并且 $Vgs=5V$,OLED导通并发光。

[0113] 尽管在发光步骤中开关元件S1和S2处于关断状态,但是第一开关元件S1的 Vds 等于 $(5V+Vx)-5V$ 并且第二开关元件S2的 Vds 等于 $(0V+Vx)-0V$ 。因此,几乎没有漏电流流动。

[0114] 图20是示出当OLED在VDD和VSS之间摆动时在OLED的发光时间段期间OLED中的电流如何变化的模拟结果的图。在图20中,横轴表示时间(ms),并且纵轴表示电流(nA)。

[0115] 在图20中,“正常驱动”表示在不存在VDD和VSS之间的摆动的传统显示装置中,在发光时间段期间OLED中的电流如何改变。“全局快门(VSS摆动)”表示在施加到OLED的阴极的VSS摆动的显示装置中,在发光时间段期间OLED中的电流如何改变。“全局快门(VDD摆动)”表示在施加到OLED的阳极的VDD摆动的显示装置中,在发光时间段期间OLED的电流如何改变。

[0116] 从图20中可以看出,在VDD摆动的示例中像素电路的OLED中的电流减少量小于在VSS摆动的比较例中的电流减少量,这导致亮度劣化较小。

[0117] 如上所述,在本发明中,通过将屏幕划分为多个块并且以每个块为基础分别控制

高电平电压VDD和低电平电压VSS,像素可以通过整个屏幕上的脉冲被驱动。这可以改善运动模糊并且还通过在块之间分配峰值电流来降低EMI。

[0118] 本发明可以防止像素中的亮度劣化,这是因为可以通过摆动施加到像素的VDD来避免像素中的漏电流。

[0119] 尽管已经参照多个说明性实施方式描述了实施方式,但是应当理解,本领域技术人员可以设计出落入本公开内容的原理的范围内的许多其他修改和实施方式。更具体地,在本公开内容、附图和所附权利要求的范围内,在主题组合布置的组成部分和/或布置中可以进行各种变化和修改。除了组成部分和/或布置的变化和修改之外,替代性用途对于本领域技术人员也将是明显的。

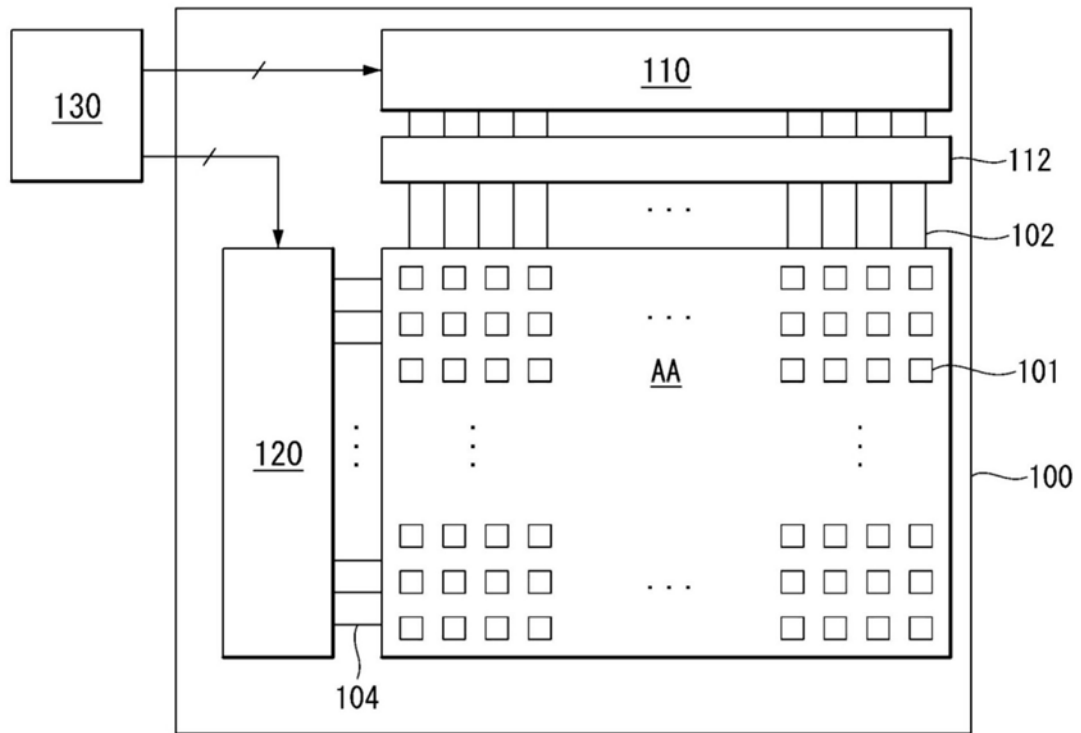


图1

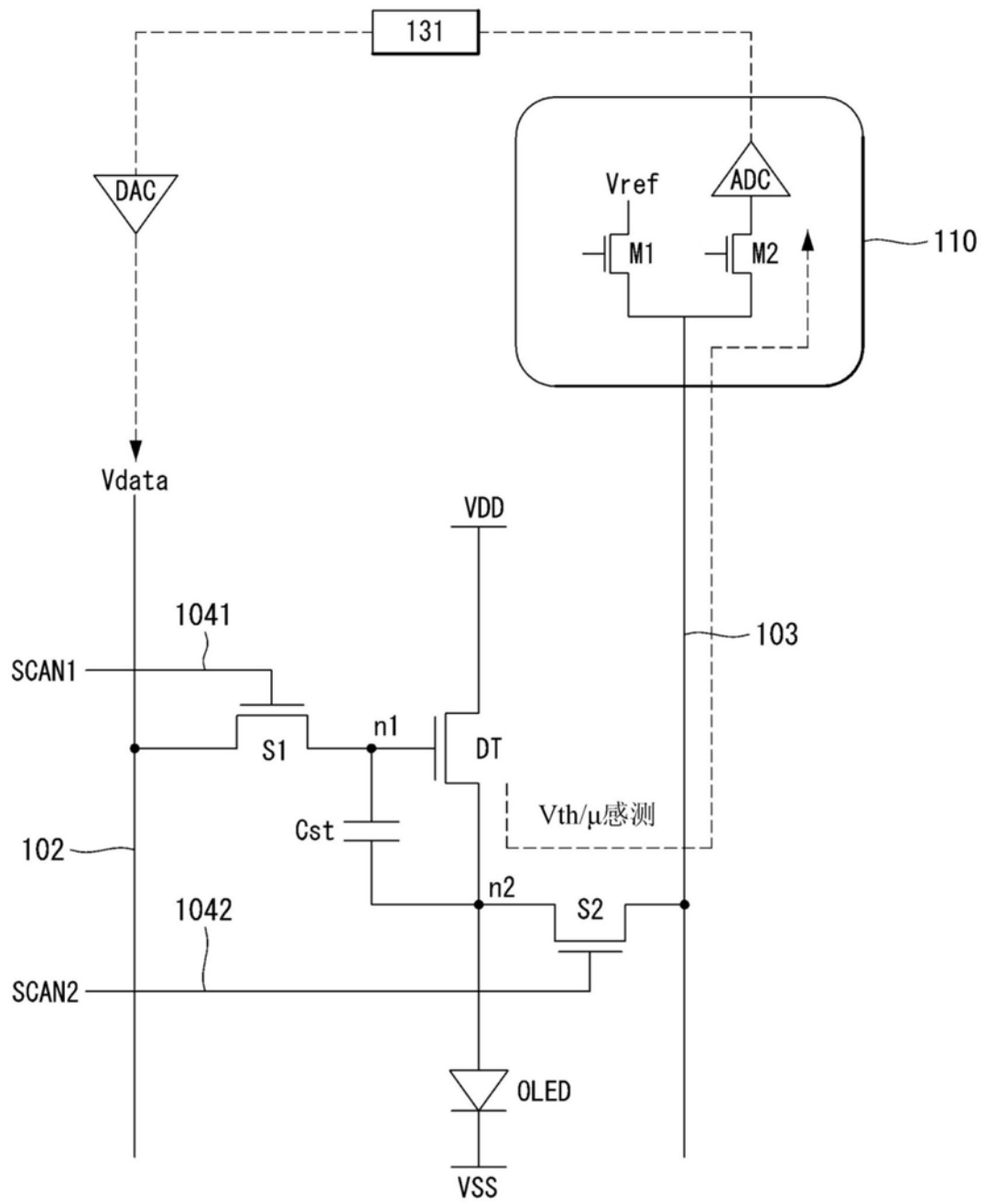


图2

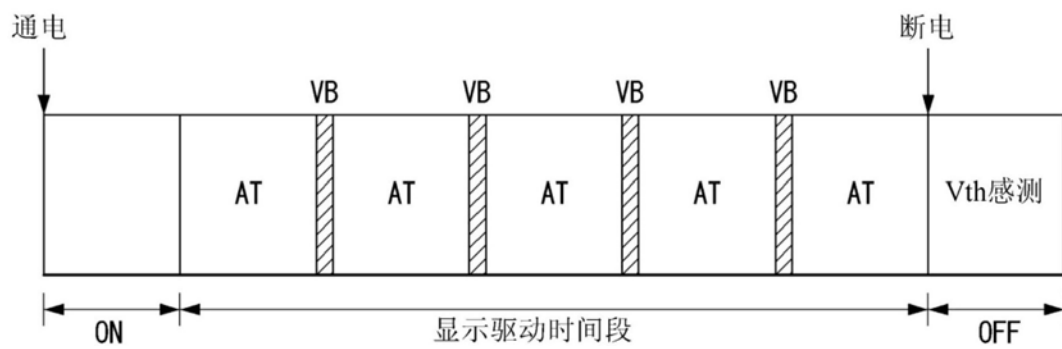


图3

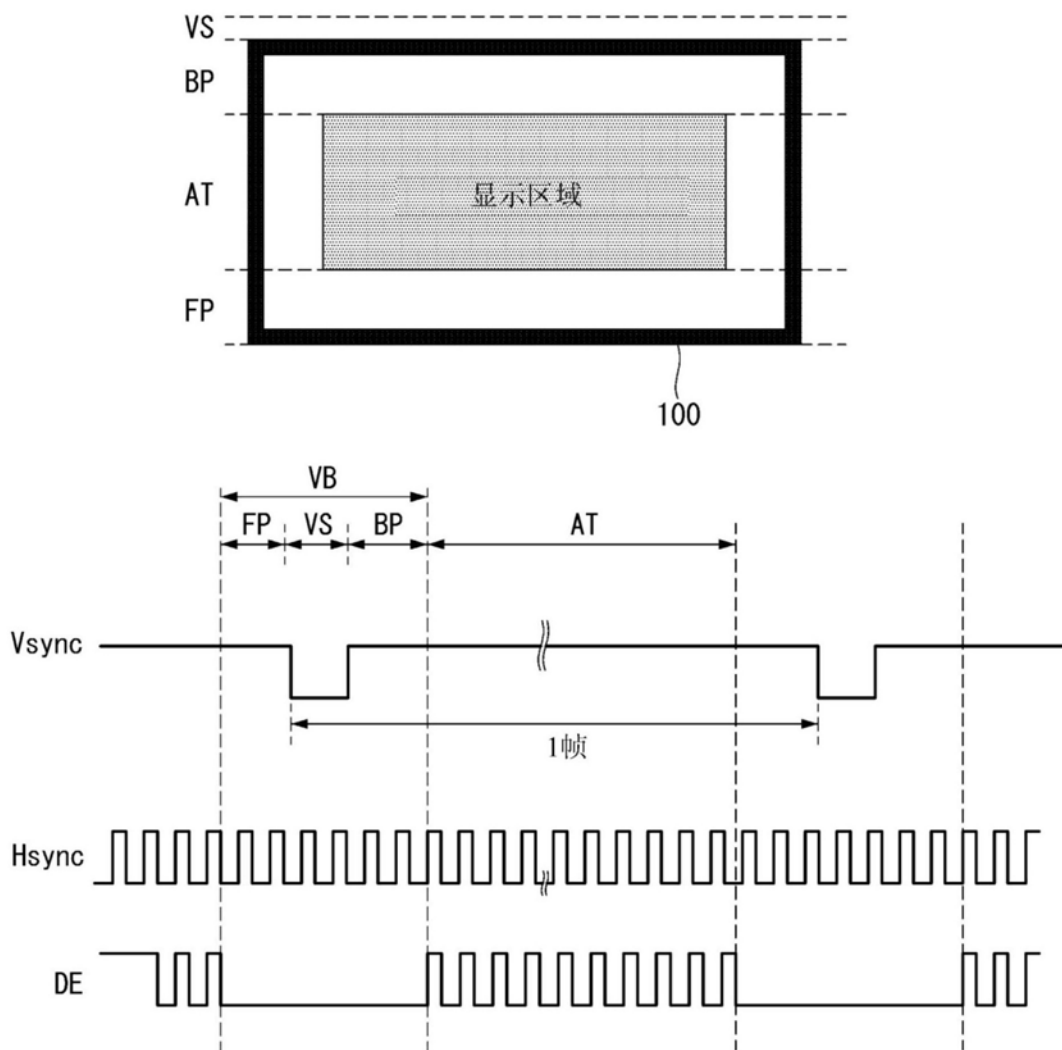


图4

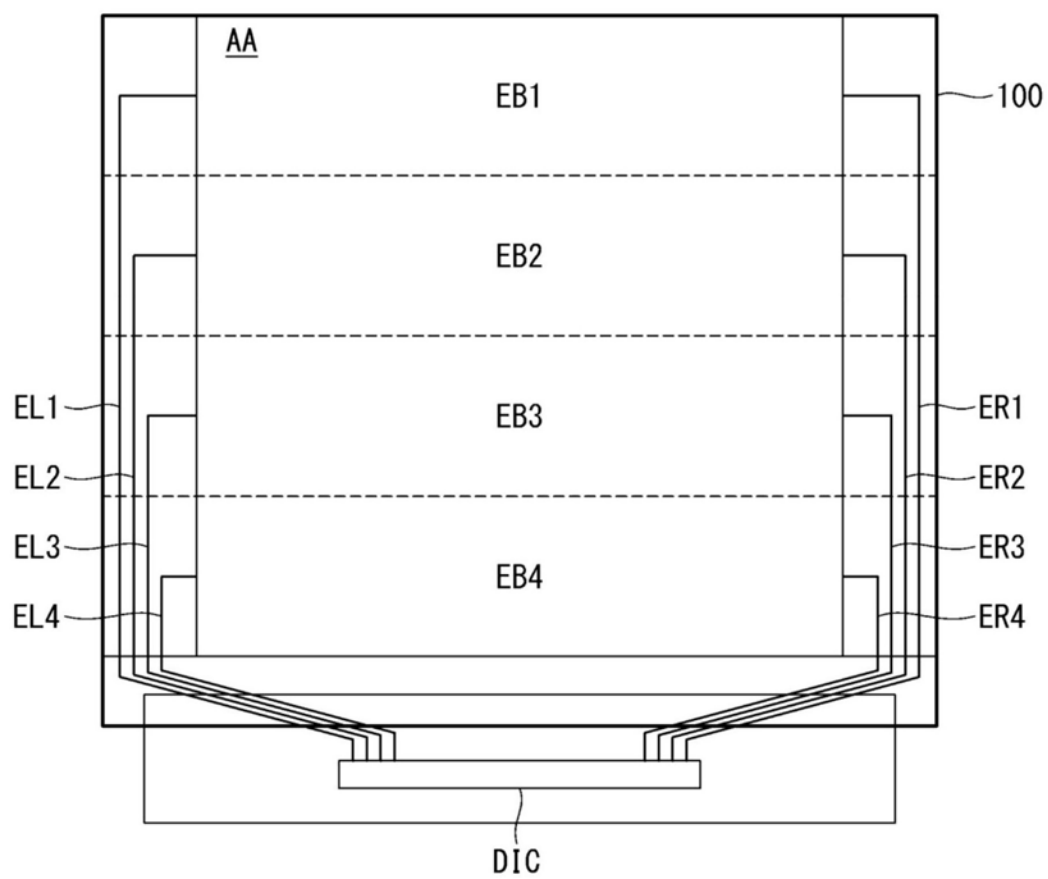


图5

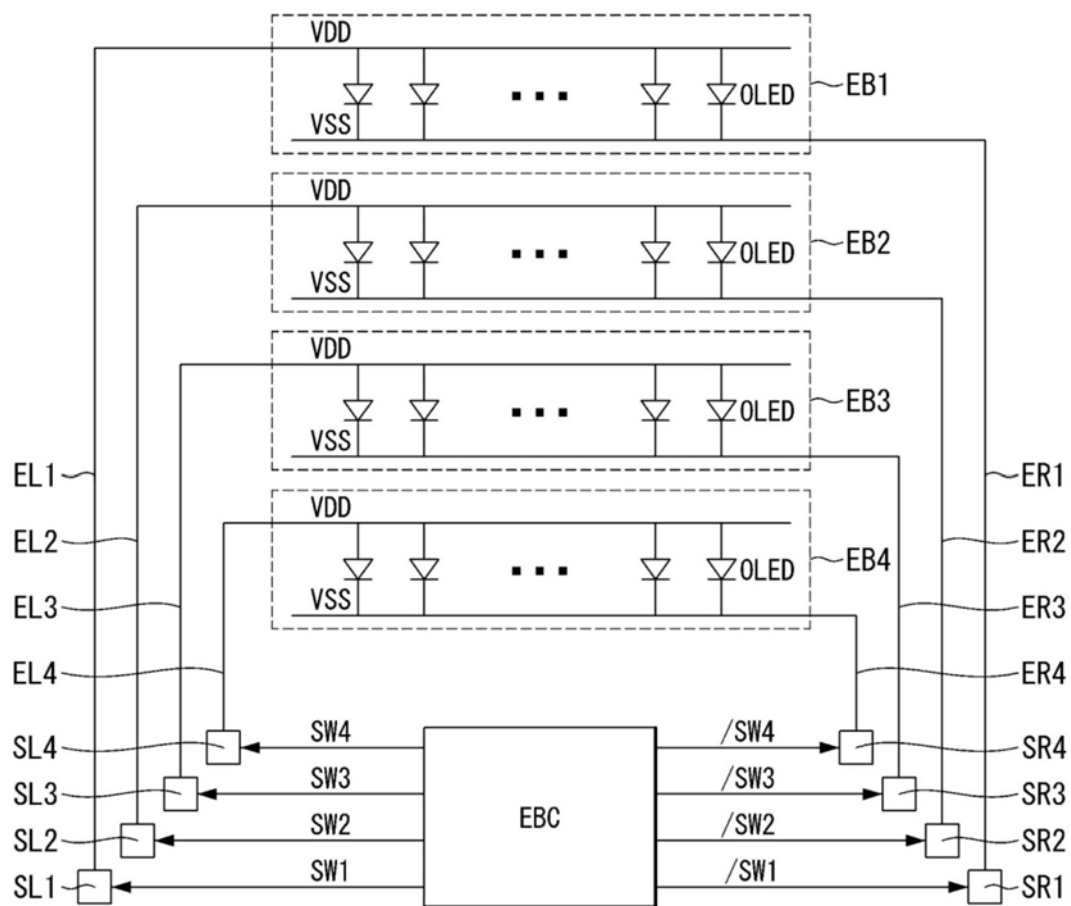


图6

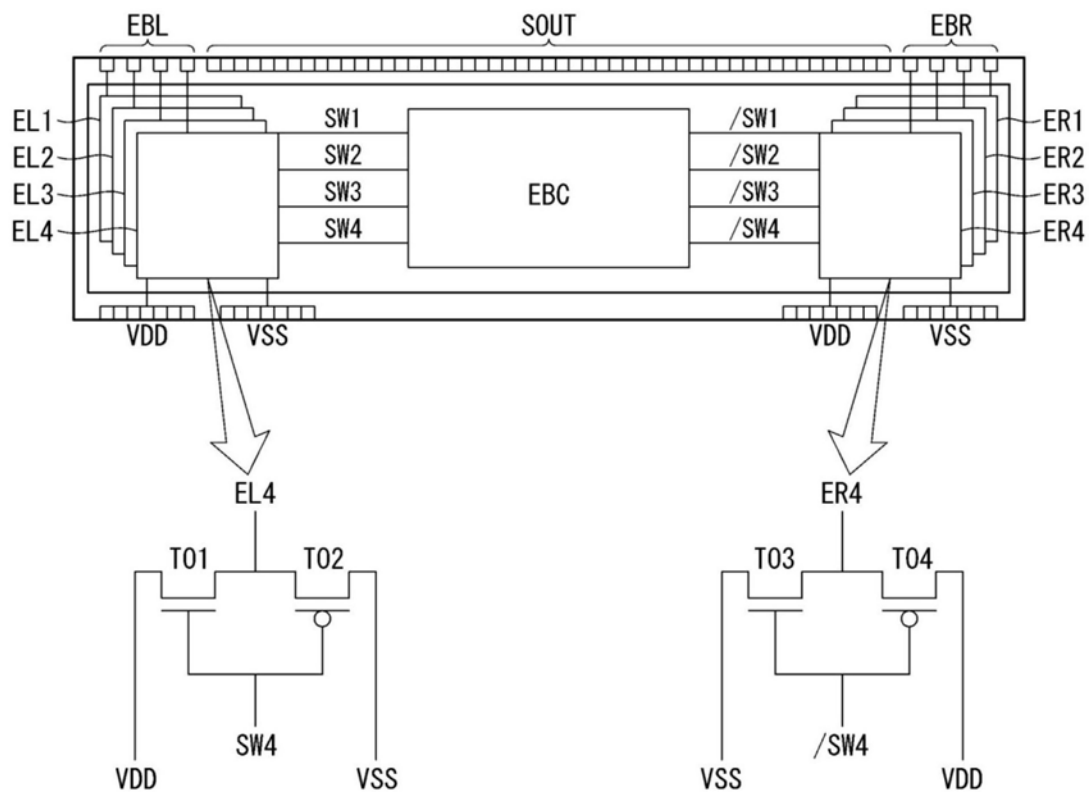


图7

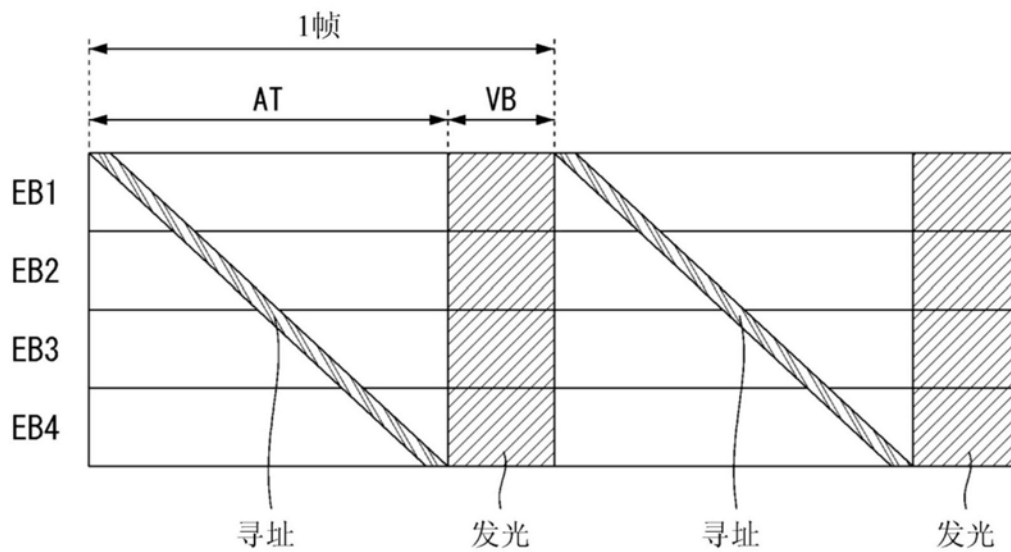


图8

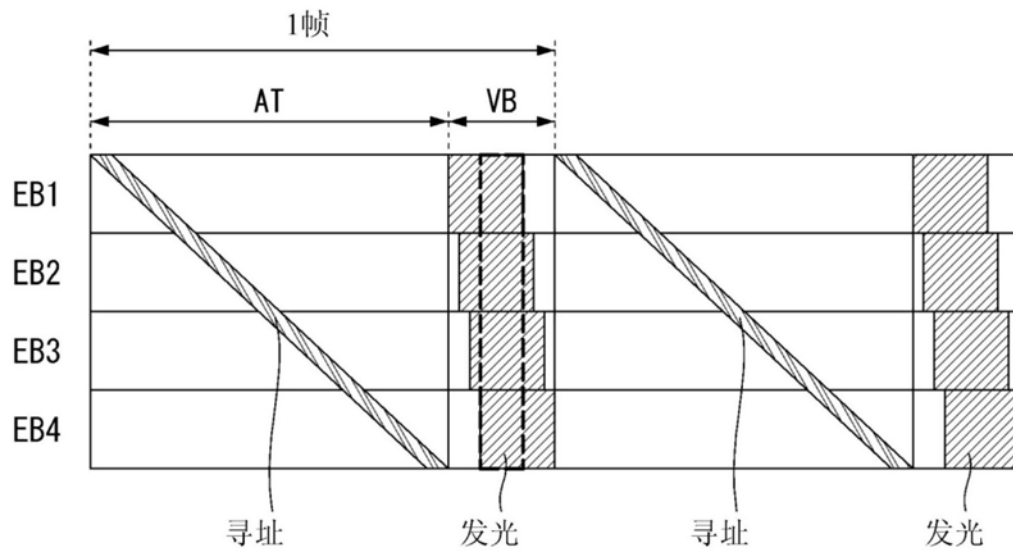


图9

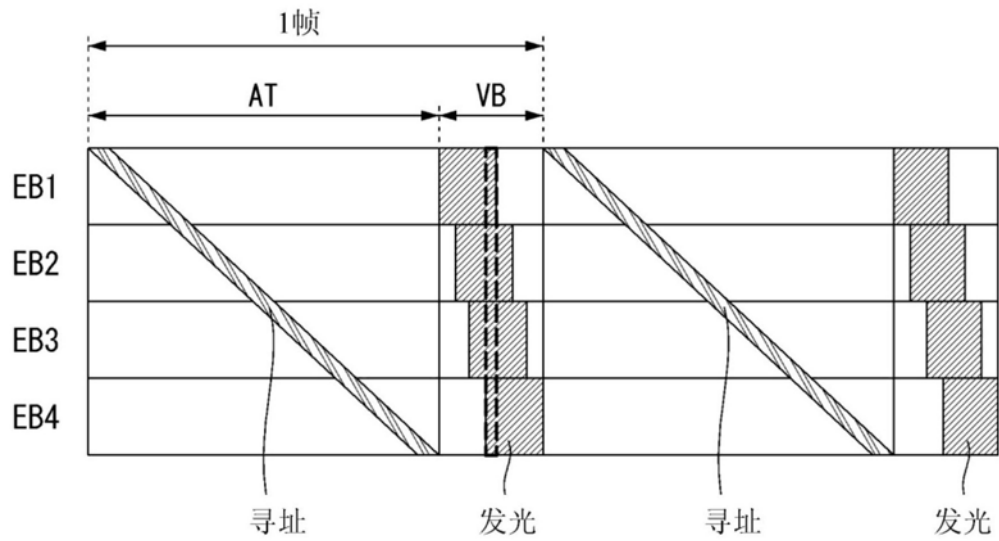


图10

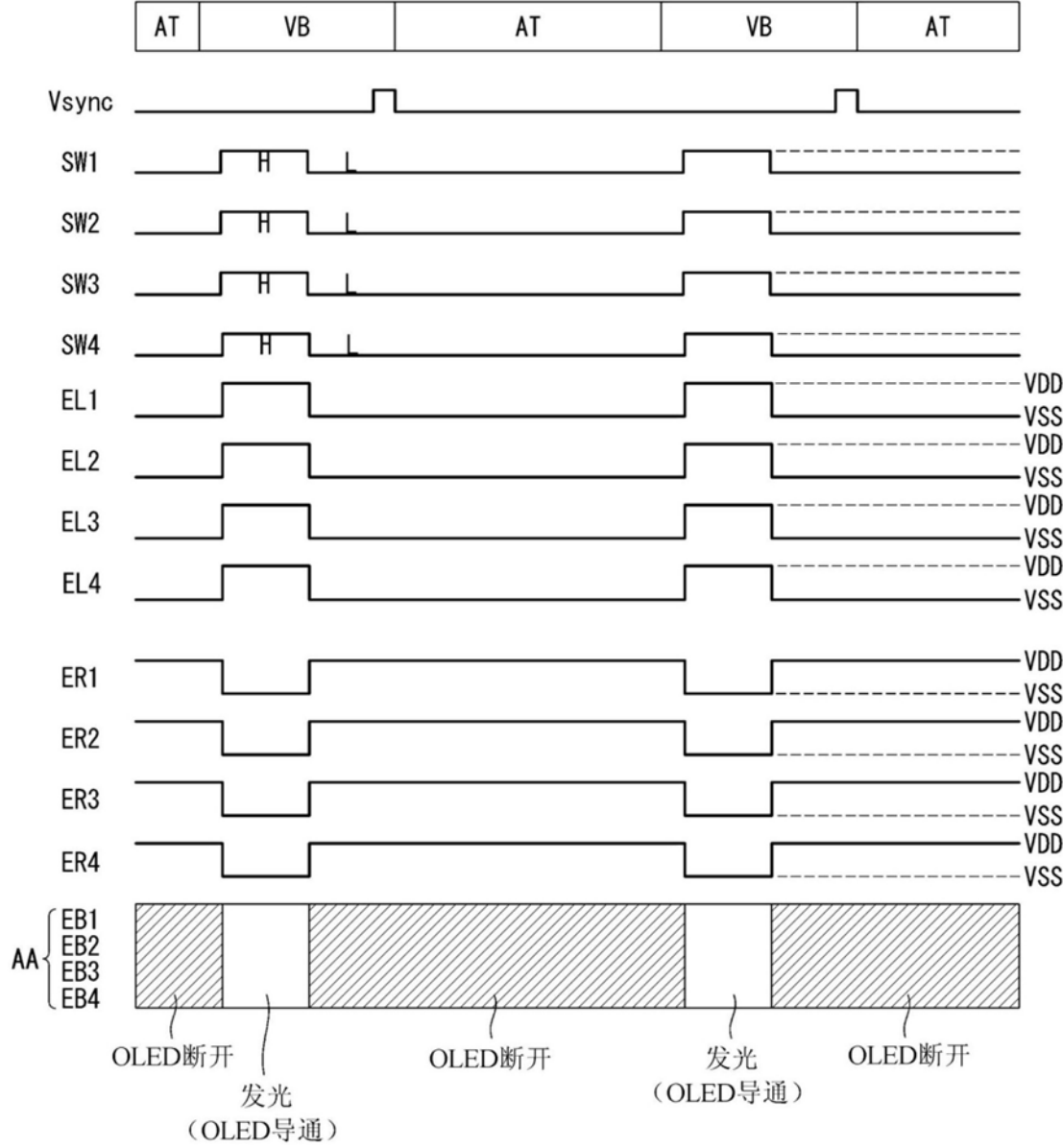


图11A

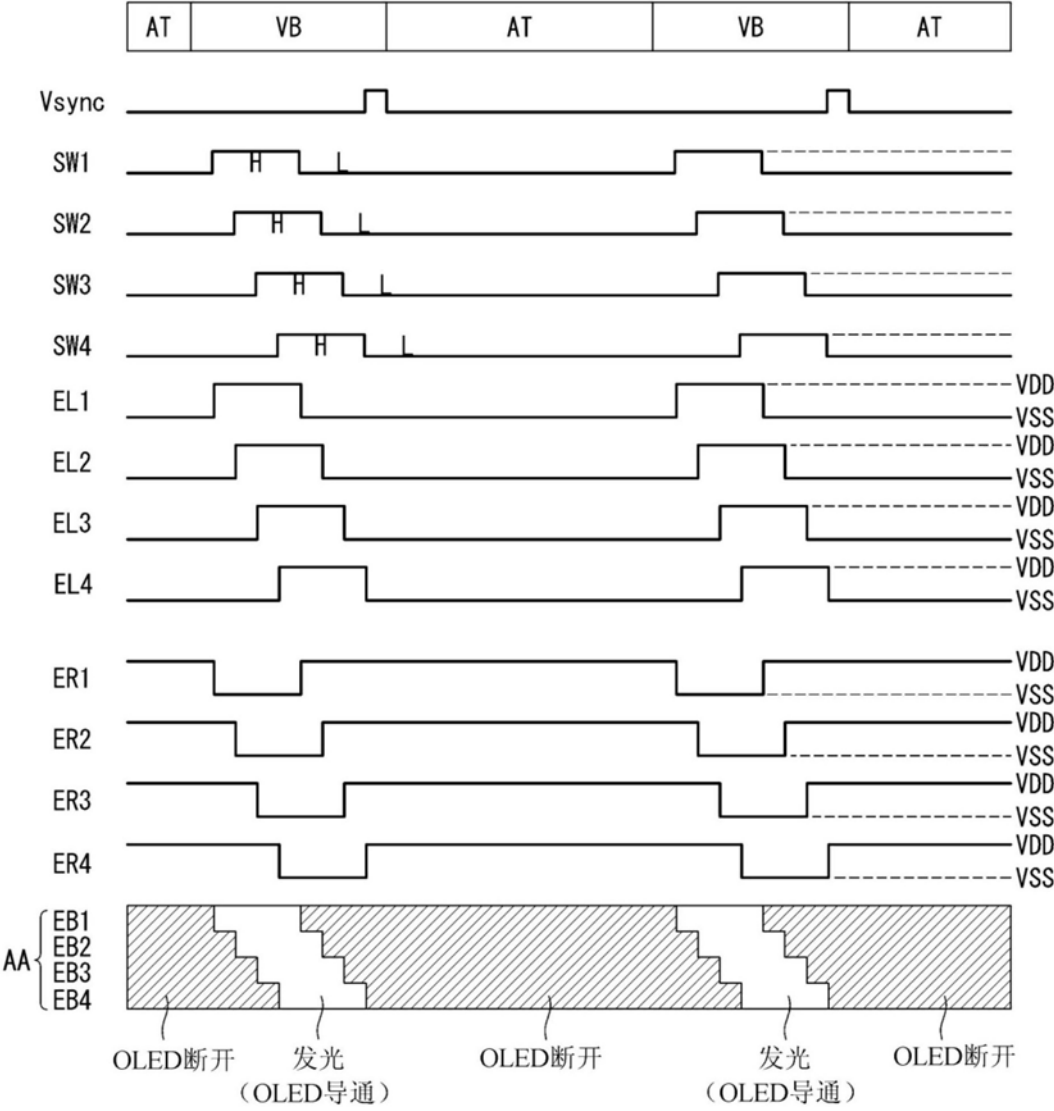


图11B

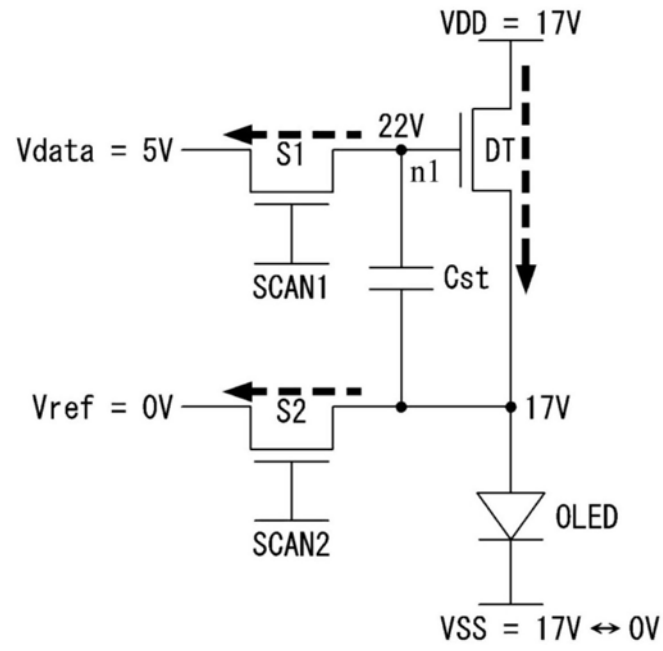


图12

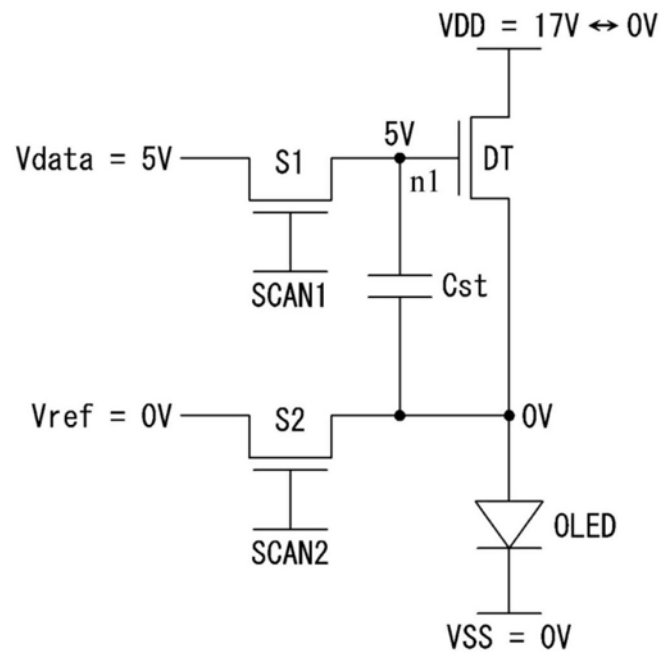


图13

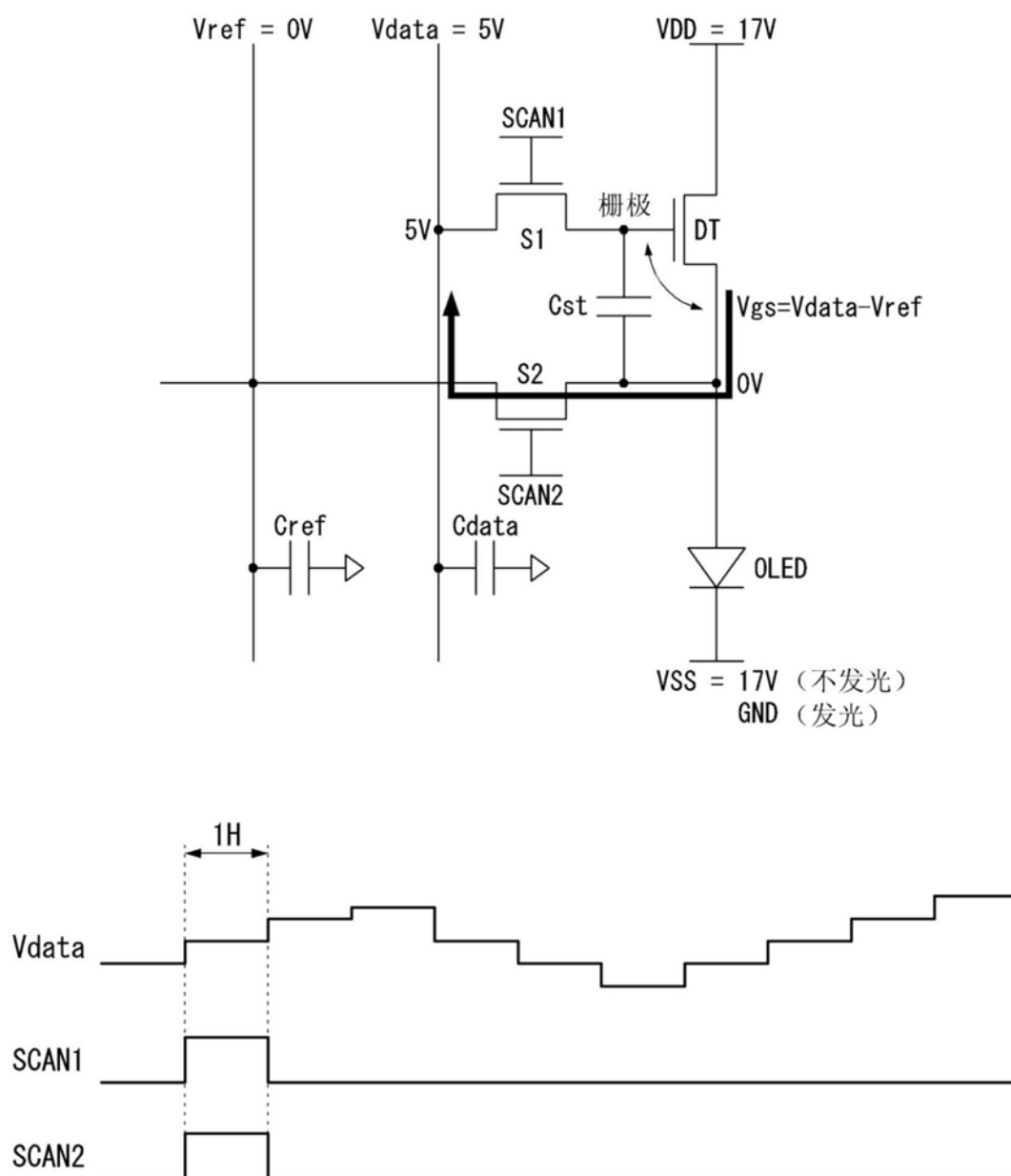


图14

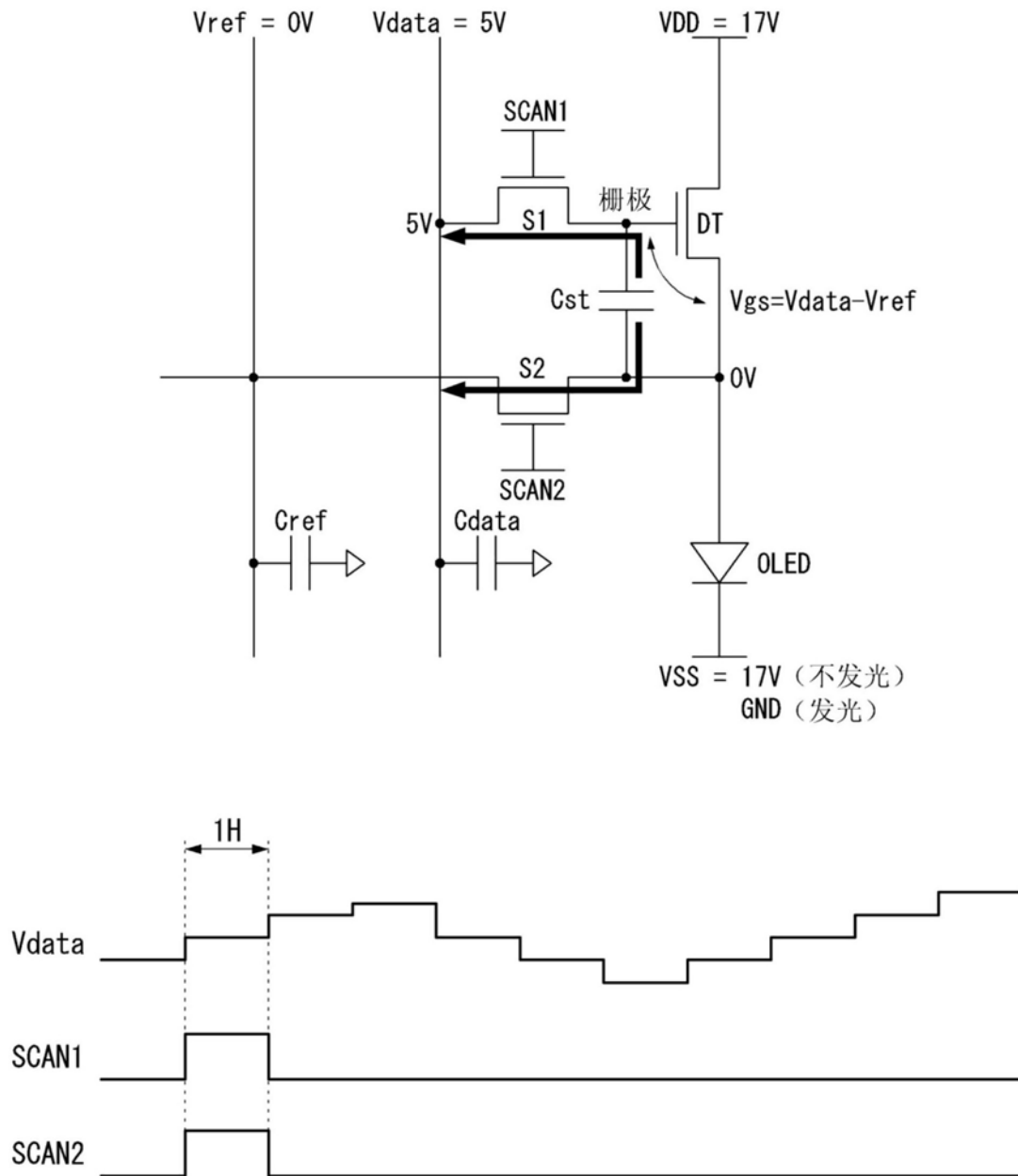


图15

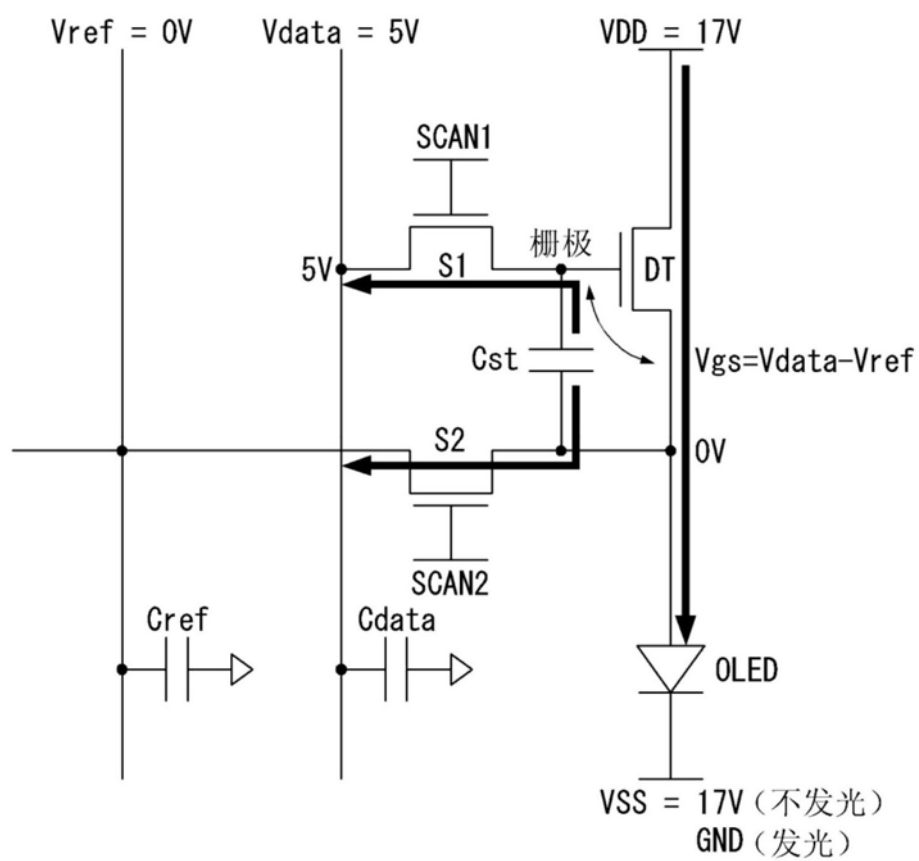


图16

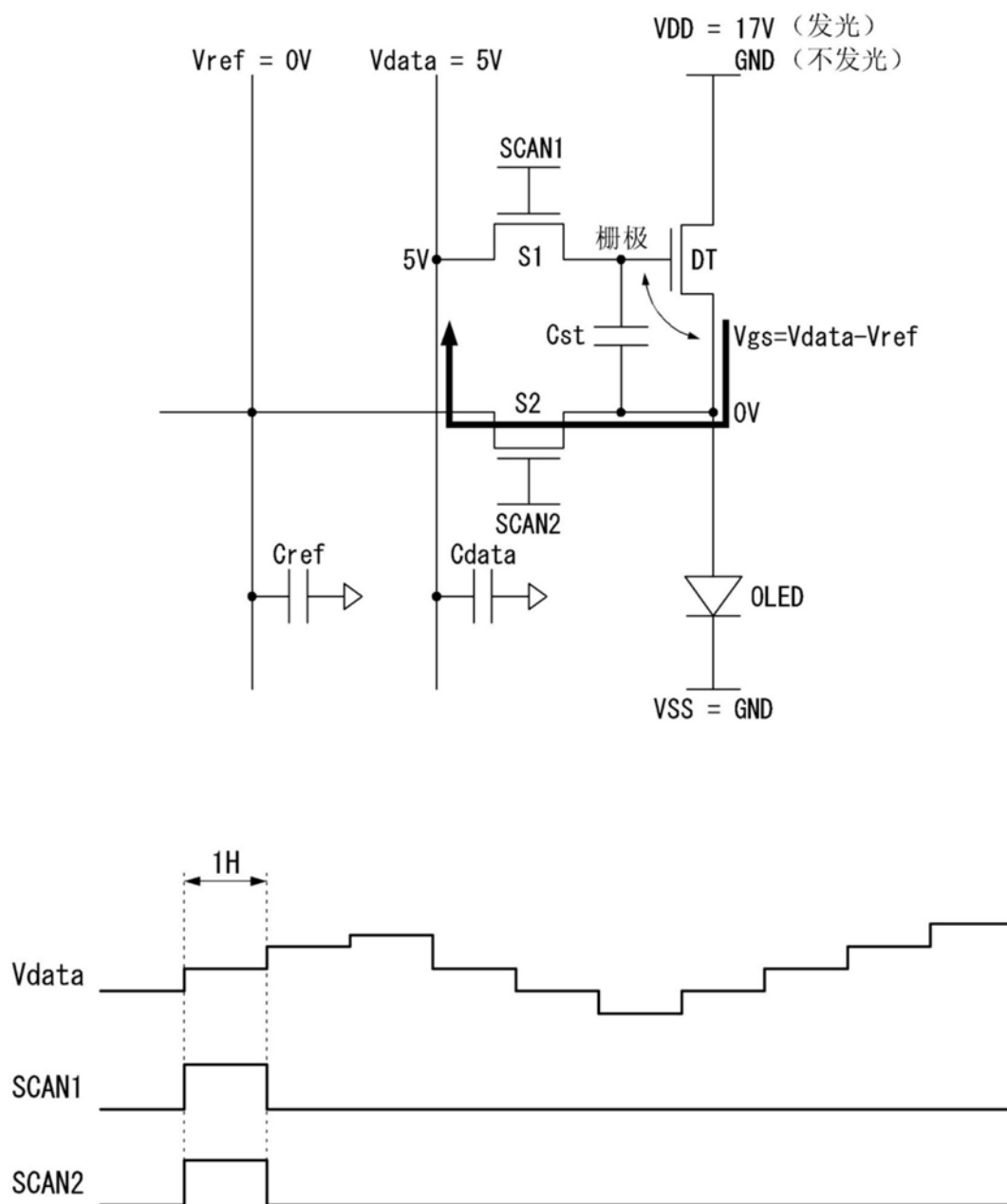


图17

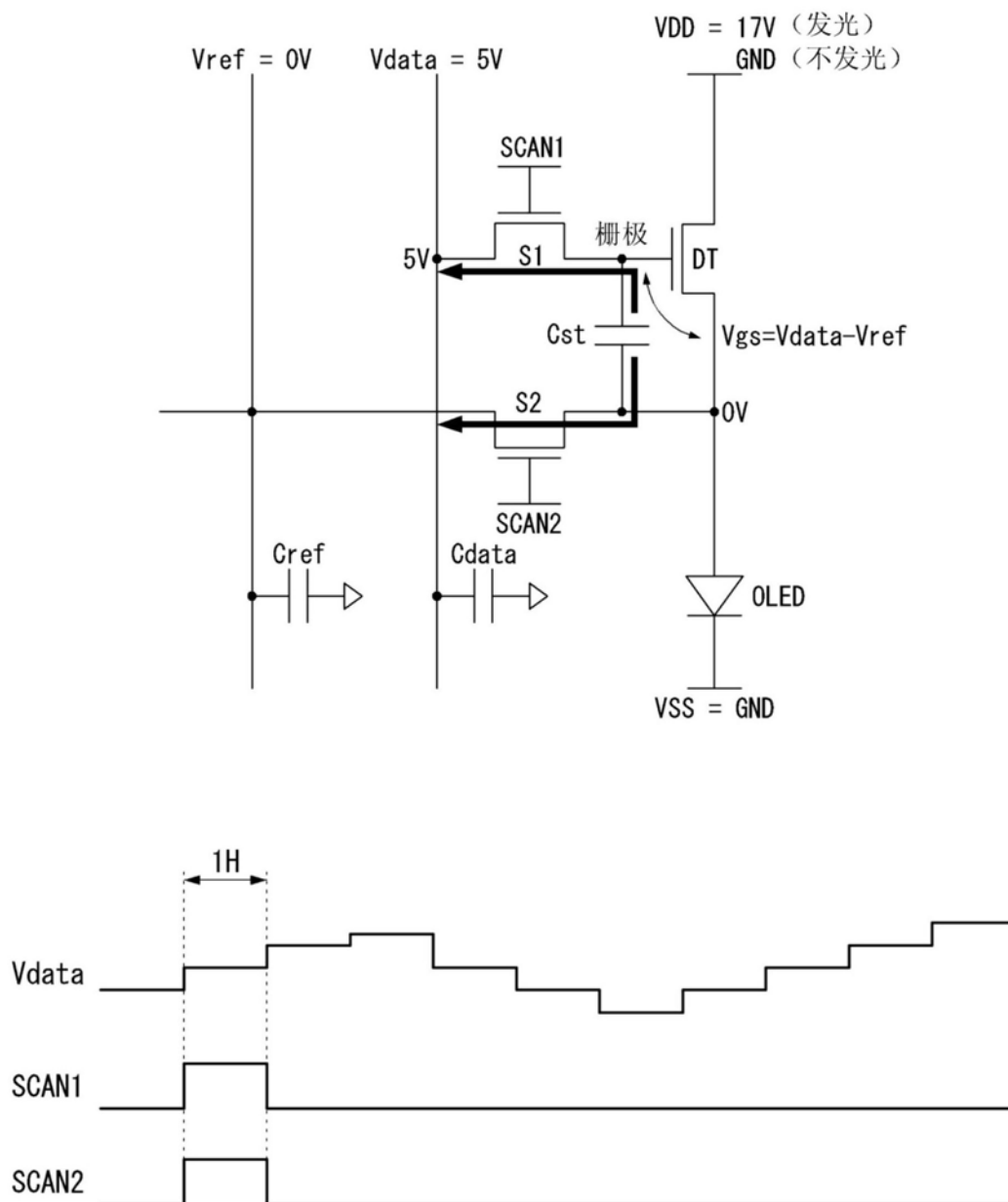


图18

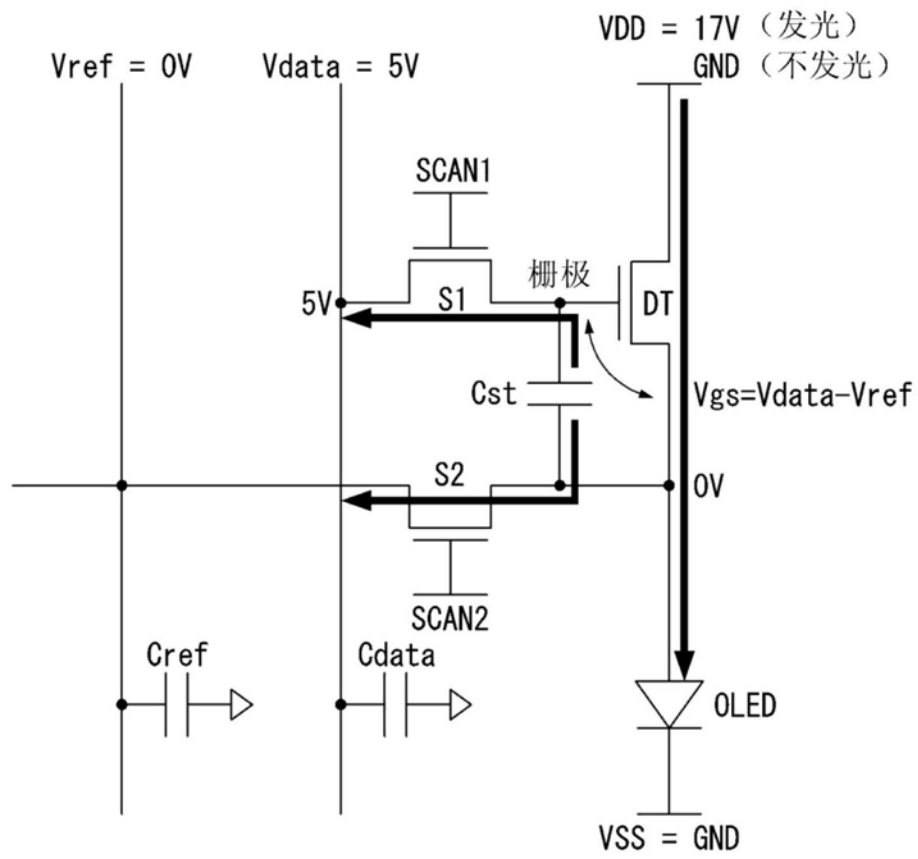


图19

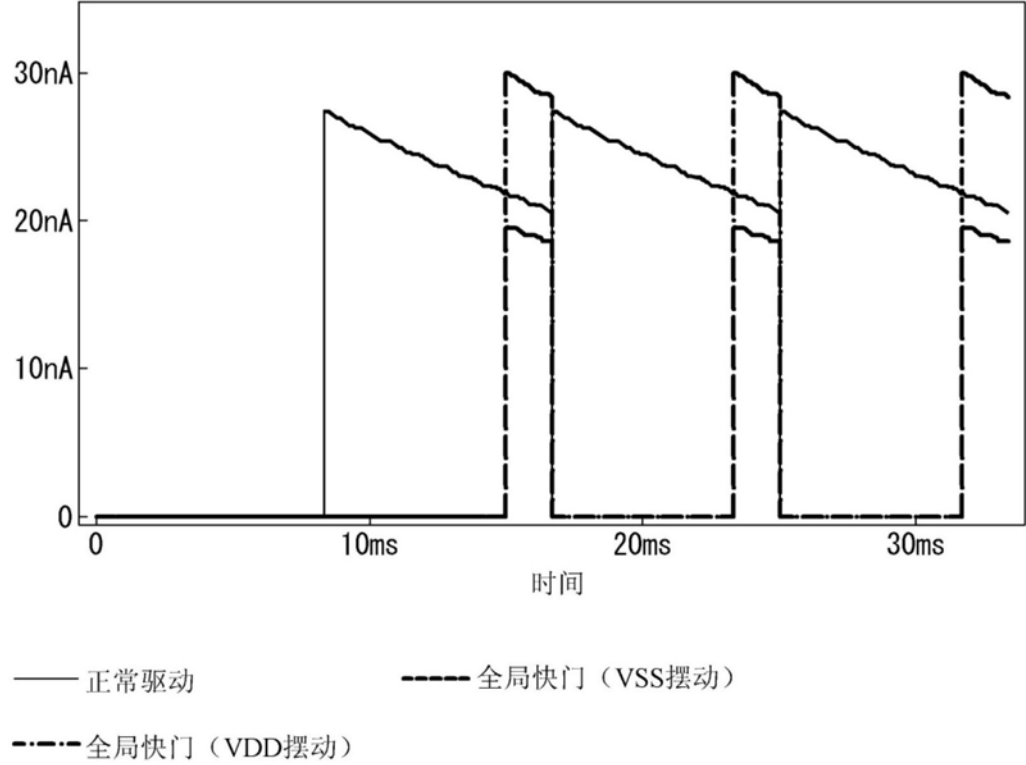


图20

专利名称(译)	电致发光显示器		
公开(公告)号	CN109841186A	公开(公告)日	2019-06-04
申请号	CN201811229893.1	申请日	2018-10-22
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	吴宗建		
发明人	吴宗建		
IPC分类号	G09G3/3208 G09G3/3258		
CPC分类号	G09G3/3233 G09G3/3258 G09G2300/0819 G09G2300/0842 G09G2310/08 G09G2320/0233 G09G2330/025 G09G2330/06		
代理人(译)	高岩 杜诚		
优先权	1020170158696 2017-11-24 KR		
外部链接	Espacenet SIPO		

摘要(译)

提供了一种电致发光显示器。电致发光显示器包括：多个像素；第一电源线和第二电源线，分别耦接到所述多个像素中的每一个像素以提供第一电压和第二电压；以及切换电路，被配置为分别将所述第一电压和所述第二电压在高电平电压和低电平电压之间切换。

