



(12)发明专利

(10)授权公告号 CN 106847188 B

(45)授权公告日 2019.02.22

(21)申请号 201710210549.7

(22)申请日 2017.03.31

(65)同一申请的已公布的文献号

申请公布号 CN 106847188 A

(43)申请公布日 2017.06.13

(73)专利权人 昆山国显光电有限公司

地址 215300 江苏省苏州市昆山市开发区
龙腾路1号4幢

(72)发明人 张春雷

(74)专利代理机构 上海思微知识产权代理事务
所(普通合伙) 31237

代理人 智云

(51)Int.Cl.

G09G 3/3258(2016.01)

G09G 3/3266(2016.01)

(56)对比文件

CN 101996579 A, 2011.03.30, 说明书第27-49段, 附图1-2.

CN 104821150 A, 2015.08.05, 全文.

CN 103474023 A, 2013.12.25, 全文.

CN 101986378 A, 2011.03.16, 全文.

CN 101976545 A, 2011.02.16, 全文.

US 2016314740 A1, 2016.10.27, 全文.

审查员 刘承奇

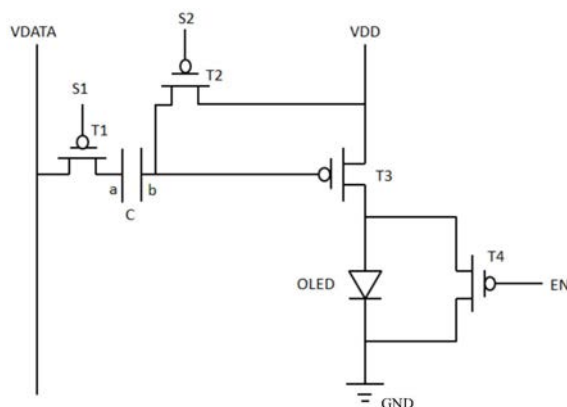
权利要求书2页 说明书7页 附图1页

(54)发明名称

像素电路及其驱动方法、显示面板与显示装置

(57)摘要

本发明提供一种像素电路及其驱动方法、显示面板与显示装置,像素电路包括三个晶体管、一个电容以及一个有机发光二极管,第一晶体管的栅极连接第一控制信号,第一电极连接数据信号,第二电极连接电容的一端;第二晶体管的栅极连接第二控制信号,第一电极连接电容的另一端,第二电极连接电源电压信号;第三晶体管的栅极连接电容的一端,第一电极连接有机发光二极管,第二电极连接电源电压信号;通过第一控制信号与第二控制信号的时序控制第一晶体管、第二晶体管的导通与关闭时间,从而控制所述电容两端的电压值,通过电压值的变化控制所述第三晶体管的导通时间,从而调整OLED在一个周期内点亮时间的占空比,实现OLED亮度的精确控制。



1. 一种像素电路,其特征在于,包括:第一晶体管、第二晶体管、第三晶体管、电容以及有机发光二极管,其中,

所述第一晶体管的栅极连接于一第一控制信号,所述第一晶体管的第一电极连接于一数据信号,所述第一晶体管的第二电极连接于所述电容的一端;

所述第二晶体管的栅极连接于一第二控制信号,所述第二晶体管的第一电极连接于所述电容的另一端,所述第二晶体管的第二电极连接于一电源电压信号;

所述第三晶体管的栅极连接于所述电容的另一端,所述第三晶体管的第一电极连接于所述有机发光二极管,所述第三晶体管的第二电极连接于所述电源电压信号;

所述像素电路的驱动时序包括第一阶段至第七阶段;在第一阶段,所述第一晶体管、第二晶体管和第三晶体管均截止,所述有机发光二极管关闭;在第二阶段,所述第一晶体管与第二晶体管导通,所述第三晶体管截止,所述电源电压信号与数据信号的电压存储在电容中,所述有机发光二极管保持关闭;在第三阶段,所述第一晶体管导通,所述第二晶体管截止,所述数据信号对所述电容的一端充电,所述第三晶体管阶段性导通,所述有机发光二极管发光;在第四阶段,所述第一晶体管与第二晶体管截止,所述电容两端的电压保持不变,所述第三晶体管持续导通,所述有机发光二极管持续发光;在第五阶段,所述第一晶体管与第二晶体管导通,所述第三晶体管截止,所述有机发光二极管关闭;在第六阶段,所述第一晶体管导通,所述第二晶体管和第三晶体管截止,所述电容两端的电压不变,所述有机发光二极管关闭;在第七阶段,所述第一晶体管、第二晶体管和第三晶体管均截止,所述有机发光二极管保持关闭。

2. 如权利要求1所述的像素电路,其特征在于,所述有机发光二极管的阳极连接于所述第三晶体管的第一电极,所述有机发光二极管的阴极连接于接地端。

3. 如权利要求2所述的像素电路,其特征在于,还包括一第四晶体管,所述第四晶体管连接于所述有机发光二极管的两端。

4. 如权利要求3所述的像素电路,其特征在于,所述第四晶体管的栅极连接于一第三控制信号,所述第四晶体管的第一电极连接于所述有机发光二极管的阳极,所述第四晶体管的第二电极连接于所述有机发光二极管的阴极。

5. 如权利要求1~4中任一项所述的像素电路,其特征在于,所述第一电极为源极,所述第二电极为漏极;或者,所述第一电极为漏极,所述第二电极为源极。

6. 如权利要求4所述的像素电路,其特征在于,所述第一控制信号与第二控制信号均具有高电平与低电平,且高电平的占空比不同;所述第三控制信号与所述数据信号均为在一段时间段具有低电平的信号,在其余时间段为高电平。

7. 如权利要求1~4中任一项所述的像素电路,其特征在于,在第一阶段,所述第一控制信号、第二控制信号、第三控制信号以及数据信号均为高电平;在第二阶段,所述第一控制信号与第二控制信号为低电平,所述第三控制信号与数据信号为高电平;在第三阶段,所述第一控制信号为低电平,所述第二控制信号与第三控制信号为高电平,所述数据信号由高电平变为低电平;在第四阶段,所述第一控制信号、第二控制信号与第三控制信号为高电平,所述数据信号为低电平;在第五阶段,所述第一控制信号、第二控制信号与第三控制信号为低电平,所述数据信号为高电平;在第六阶段,所述第一控制信号为低电平,所述第二控制信号、第三控制信号与数据信号为高电平;在第七阶段,所述第一控制信号、第二控制

信号、第三控制信号以及数据信号均为高电平。

8. 一种像素电路的驱动方法, 其特征在于, 应用于如权利要求1~7中任一项所述的像素电路, 所述像素电路的驱动方法包括:

第一阶段: 所有晶体管均截止, 有机发光二极管关闭;

第二阶段: 第一晶体管与第二晶体管导通, 电源电压信号与数据信号的电压存储在电容中;

第三阶段: 所述第二晶体管关闭, 所述数据信号在该阶段高低电平相互转换, 电容靠近所述第二晶体管一侧的电压发生变化, 使得第三晶体管导通, 有机发光二极管在电源电压信号的驱动下发光;

第四阶段: 所述第一晶体管与第二晶体管截止, 所述电容两端的电压保持不变, 所述第三晶体管持续导通, 所述有机发光二极管持续发光;

第五阶段: 所述第一晶体管与第二晶体管导通, 所述第三晶体管截止, 所述有机发光二极管关闭; 第四晶体管导通, 所述有机发光二极管两端短接;

第六阶段: 所述第二晶体管关闭, 所述有机发光二极管保持关闭;

第七阶段: 所述第一晶体管关闭, 所述有机发光二极管保持关闭。

9. 一种显示面板, 其特征在于, 包括如权利要求1~7中任一项所述的像素电路。

10. 一种显示装置, 其特征在于, 包括权利要求9所述的显示面板。

像素电路及其驱动方法、显示面板与显示装置

技术领域

[0001] 本发明涉及平面显示技术领域，具体涉及一种像素电路及其驱动方法、显示面板与显示装置。

背景技术

[0002] 有机发光器件，即有机发光二极管 (Organic Light-Emitting Diode, 简称OLED)，又称为有机电致发光显示 (Organic Electroluminescence Display, 简称OLED) 具有广视角、高亮度、高对比度、低能耗、体积更轻薄等优点，是目前平板显示技术关注的焦点。

[0003] 在OLED照明领域中，主要是通过控制流经OLED的电流或者OLED两端的电压来控制OLED显示亮度，但是由于噪声等其他干扰因素的影响，电流和电压都难以实现精确的控制，会造成屏体显示抖动、不均等问题。

[0004] 因此，如何精确控制OLED的显示亮度是本领域技术人员亟需解决的技术问题。

发明内容

[0005] 本发明的目的在于提供一种像素电路及其驱动方法、显示面板与显示装置，能够精确控制OLED的显示亮度，消除电源控制时带来的不良影响。

[0006] 为实现上述目的，本发明提供一种像素电路，包括：第一晶体管、第二晶体管、第三晶体管、电容以及有机发光二极管，其中，

[0007] 所述第一晶体管的栅极连接于一第一控制信号，所述第一晶体管的第一电极连接于一数据信号，所述第一晶体管的第二电极连接于所述电容的一端；

[0008] 所述第二晶体管的栅极连接于一第二控制信号，所述第二晶体管的第一电极连接于所述电容的另一端，所述第二晶体管的第二电极连接于一电源电压信号；

[0009] 所述第三晶体管的栅极连接于所述电容的另一端，所述第三晶体管的第一电极连接于所述有机发光二极管，所述第三晶体管的第二电极连接于所述电源电压信号。

[0010] 可选的，所述有机发光二极管的阳极连接于所述第三晶体管的第一电极，所述有机发光二极管的阴极连接于接地端。

[0011] 可选的，还包括一第四晶体管，所述第四晶体管连接于所述有机发光二极管的两端。

[0012] 可选的，所述第四晶体管的栅极连接于一第三控制信号，所述第四晶体管的第一电极连接于所述有机发光二极管的阳极，所述第四晶体管的第二电极连接于所述有机发光二极管的阴极。

[0013] 可选的，所述第一电极为源极，所述第二电极为漏极；或者，所述第一电极为漏极，所述第二电极为源极。

[0014] 可选的，所述第一控制信号与第二控制信号均具有高电平与低电平，且高电平的占空比不同；所述第三控制信号与所述数据信号均为在一段时间具有低电平的信号，在其余时间段为高电平。

[0015] 可选的,所述像素电路的驱动时序包括第一阶段至第七阶段;在第一阶段,所述第一控制信号、第二控制信号、第三控制信号以及数据信号均为高电平;在第二阶段,所述第一控制信号与第二控制信号为低电平,所述第三控制信号与数据信号为高电平;在第三阶段,所述第一控制信号为低电平,所述第二控制信号与第三控制信号为高电平,所述数据信号由高电平变为低电平;在第四阶段,所述第一控制信号、第二控制信号与第三控制信号为高电平,所述数据信号为低电平;在第五阶段,所述第一控制信号、第二控制信号与第三控制信号为低电平,所述数据信号为高电平;在第六阶段,所述第一控制信号为低电平,所述第二控制信号、第三控制信号与数据信号为高电平;在第七阶段,所述第一控制信号、第二控制信号、第三控制信号以及数据信号均为高电平。

[0016] 相应的,本发明还提供一种像素电路的驱动方法,应用于如上所述的像素电路,所述像素电路的驱动方法包括:

[0017] 第一阶段:所有晶体管均截止,有机发光二极管关闭;

[0018] 第二阶段:第一晶体管与第二晶体管导通,电源电压信号与数据信号的电压存储在电容中;

[0019] 第三阶段:所述第二晶体管关闭,所述数据信号在该阶段高低电平相互转换,电容靠近所述第二晶体管一侧的电压发生变化,使得第三晶体管导通,有机发光二极管在电源电压信号的驱动下发光;

[0020] 第四阶段:所述第一晶体管与第二晶体管截止,所述电容两端的电压保持不变,所述第三晶体管持续导通,所述有机发光二极管持续发光;

[0021] 第五阶段:所述第一晶体管与第二晶体管导通,所述第三晶体管截止,所述有机发光二极管关闭;第四晶体管导通,所述有机发光二极管两端短接;

[0022] 第六阶段:所述第二晶体管关闭,所述有机发光二极管保持关闭;

[0023] 第七阶段:所述第一晶体管关闭,所述有机发光二极管保持关闭。

[0024] 相应的,本发明还提供一种显示面板,包括如上所述的像素电路。

[0025] 相应的,本发明还提供一种显示装置,包括如上所述的显示面板。

[0026] 与现有技术相比,本发明提供的像素电路及其驱动方法、显示面板与显示装置具有以下有益效果:

[0027] 1、第一晶体管的栅极连接第一控制信号,第一电极连接数据信号,第二电极连接电容的一端;第二晶体管的栅极连接第二控制信号,第一电极连接电容的另一端,第二电极连接电源电压信号;第三晶体管的栅极连接电容的一端,第一电极连接有机发光二极管,第二电极连接电源电压信号;通过所述第一控制信号与第二控制信号的时序控制所述第一晶体管、第二晶体管的导通与关闭时间,从而控制所述电容两端的电压值,通过电压值的变化控制所述第三晶体管的导通时间,从而调整OLED在一个周期内点亮时间的占空比,实现OLED亮度的精确控制;

[0028] 2、在有机发光二极管的两端连接有第四晶体管,所述第四晶体管的第一电极与第二电极连接于所述有机发光二极管的两端,所述第四晶体管的栅极连接至第三控制信号;通过第三控制信号的时序控制所述第四晶体管的导通,使得所述有机发光二极管的两端短接,以此消除所述有机发光二极管寄生电容的影响,使得显示画面的黑态更黑。

附图说明

[0029] 图1为本发明一实施例所提供的像素电路的结构示意图；

[0030] 图2为本发明一实施例所提供的像素电路中各信号的时序图。

具体实施方式

[0031] 为使本发明的内容更加清楚易懂，以下结合说明书附图，对本发明的内容做进一步说明。当然本发明并不局限于该具体实施例，本领域的技术人员所熟知的一般替换也涵盖在本发明的保护范围内。

[0032] 其次，本发明利用示意图进行了详细的表述，在详述本发明实施例时，为了便于说明，示意图不依照一般比例局部放大，不应对此作为本发明的限定。

[0033] 本发明的核心思想之一在于，本发明提供一种像素电路，包括：第一晶体管、第二晶体管、第三晶体管、电容以及发光二极管，其中，所述第一晶体管的栅极连接于一第一控制信号，所述第一晶体管的第一电极连接于一数据信号，所述第一晶体管的第二电极连接于所述电容的一端；所述第二晶体管的栅极连接于一第二控制信号，所述第二晶体管的第一电极连接于所述电容的另一端，所述第二晶体管的第二电极连接于一电源电压信号；所述第三晶体管的栅极连接于所述电容的另一端，所述第三晶体管的第一电极连接于所述发光二极管，所述第三晶体管的第二电极连接于所述电源电压信号。

[0034] 本发明通过所述第一控制信号与第二控制信号的时序控制所述第一晶体管、第二晶体管的导通与关闭时间，从而控制所述电容两端的电压值，通过电压值的变化控制所述第三晶体管的导通时间，从而调整OLED在一个周期内点亮时间的占空比，实现OLED亮度的精确控制。

[0035] 本发明提供的包含有如上所述像素电路的显示面板或者显示装置，能够通过控制OLED发光时间的占空比，更加精确地控制OLED照明显示亮度，可消除现有技术中采用电源控制亮度调节时带来的不良影响，提高画面显示效果。

[0036] 以下结合附图对本发明所提供的像素电路及其驱动方法、显示面板与显示装置作进一步详细说明。

[0037] 图1为本发明一实施例所提供的像素电路的结构示意图，如图1所示，本发明提出一像素电路，包括第一晶体管T1、第二晶体管T2、第三晶体管T3、电容C以及有机发光二极管OLED，其中，所述第一晶体管T1的栅极连接于一第一控制信号S1，所述第一晶体管T1的第一电极连接于一数据信号VDATA，所述第一晶体管T1的第二电极连接于所述电容C的a端；所述第二晶体管T2的栅极连接于一第二控制信号S2，所述第二晶体管T2的第一电极连接于所述电容C的b端，所述第二晶体管T2的第二电极连接于一电源电压信号VDD；所述第三晶体管T3的栅极连接于所述电容C的b端，所述第三晶体管T3的第一电极连接于所述有机发光二极管OLED，所述第三晶体管T3的第二电极连接于所述电源电压信号VDD。

[0038] 所述像素电路还包括第四晶体管T4，所述第四晶体管T4连接于所述有机发光二极管OLED的两端。具体的，所述第四晶体管T4的栅极连接于一第三控制信号EN，所述第四晶体管T4的第一电极连接于所述有机发光二极管OLED的阳极，所述第四晶体管T4的第二电极连接于所述有机发光二极管OLED的阴极。所述有机发光二极管OLED的阳极连接于所述第三晶体管T3的第一电极，所述有机发光二极管OLED的阴极连接于接地端GND。

[0039] 本实施例中,所述第一电极为源极,所述第二电极为漏极;或者所述第一电极为漏极,所述第二电极为源极。本发明所有实施例中采用的晶体管均可以为薄膜晶体管或场效应管或其他特性相同的器件。优选的,所述第一晶体管T1、第二晶体管T2、第三晶体管T3与第四晶体管T4均为薄膜晶体管,更优选的,所述第一晶体管T1、第二晶体管T2、第三晶体管T3与第四晶体管T4可以为低温多晶硅薄膜晶体管、氧化物半导体薄膜晶体管或非晶硅薄膜晶体管。

[0040] 根据晶体管沟道类型的不同,可以将晶体管分为P沟道晶体管(称为P型晶体管)和N沟道晶体管(称为N型晶体管)。本实施例中,所述第一晶体管T1至第四晶体管T4均为P型晶体管,低电平时导通。在其他实施例中,所述第一晶体管T1至第四晶体管T4也可以为N型晶体管,高电平时导通,同时需要对各信号的时序进行相应的调整。应理解,所述第一晶体管T1至第四晶体管T4也可以是不同类型的薄膜晶体管,比如,第一晶体管T1至第三晶体管T3为P型晶体管,而第四晶体管T4为N型晶体管。

[0041] 所述第一控制信号S1与第二控制信号S2均具有高电平与低电平,且高电平的占空比不同,优选的,所述第一控制信号S1中高电平的占空比为25%,所述第二控制信号S2中高电平的占空比为75%。所述高电平的占空比是指高电平在一个周期中所占的比例。并且所述第一控制信号S1与第二控制信号S2具有相互重合的高电平、相互重合的低电平,并且还具有各自不同电平的阶段,例如所述第一控制信号S1为低电平时所述第二控制信号S2为高电平。所述第三控制信号EN与所述数据信号VDATA均为在一时间段内具有低电平的信号,在其余时间段内为高电平,在同一周期中,所述数据信号VDATA的低电平阶段早于所述第三控制信号EN的低电平阶段。所述第一控制信号S1、第二控制信号S2、所述第三控制信号EN、所述数据信号VDATA以及所述电源电压信号VDD均可以由外部电路提供,优选的,所述电源电压信号VDD由外部的电源电压提供,所述数据信号VDATA由数据驱动器提供,所述第三控制信号EN由发射控制驱动器提供。

[0042] 图2为本发明一实施例所提供的像素电路中各信号的时序图,如图2所示,所述像素电路的时序驱动时序包括第一阶段至第七阶段;在第一阶段H1,所述第一控制信号S1、第二控制信号S2、第三控制信号EN以及数据信号VDATA均为高电平;在第二阶段H2,所述第一控制信号S1与第二控制信号S2为低电平,所述第三控制信号EN与数据信号VDATA为高电平;在第三阶段H3,所述第一控制信号S1为低电平,所述第二控制信号S2与第三控制信号EN为高电平,所述数据信号VDATA先是高电平,之后由高电平转变为低电平;在第四阶段H4,所述第一控制信号S1、第二控制信号S2与第三控制信号EN为高电平,所述数据信号VDATA为低电平;在第五阶段H5,所述第一控制信号S1、第二控制信号S2与第三控制信号EN为低电平,所述数据信号VDATA为高电平;在第六阶段H6,所述第一控制信号S1为低电平,所述第二控制信号S2、第三控制信号EN与数据信号VDATA为高电平;在第七阶段H7,所述第一控制信号S1、第二控制信号S2、第三控制信号EN以及数据信号VDATA均为高电平。

[0043] 相应的,本发明还提供一种像素电路的驱动方法,驱动如上所述的像素电路。所述像素电路的驱动方法包括:

[0044] 第一阶段:所有晶体管均截止,有机发光二极管关闭;

[0045] 第二阶段:,第一晶体管与第二晶体管导通,电源电压信号与数据信号的电压存储在电容中;

[0046] 第三阶段:所述第二晶体管关闭,所述数据信号在该阶段高低电平相互转换,电容靠近所述第二晶体管一侧的电压发生变化,使得第三晶体管导通,有机发光二极管在电源电压信号的驱动下发光;

[0047] 第四阶段:所述第一晶体管与第二晶体管截止,所述电容两端的电压保持不变,所述第三晶体管持续导通,所述有机发光二极管持续发光;

[0048] 第五阶段:所述第一晶体管与第二晶体管导通,所述第三晶体管截止,所述有机发光二极管关闭;第四晶体管导通,所述有机发光二极管两端短接;

[0049] 第六阶段:所述第二晶体管关闭,所述有机发光二极管保持关闭;

[0050] 第七阶段:所述第一晶体管关闭,所述有机发光二极管保持关闭。

[0051] 以晶体管均为P型晶体管为例,请参照图2所示的信号时序图,并结合图1所示的像素电路的结构示意图,对本发明所提供的像素电路的驱动方法作进一步详细说明。

[0052] 在第一阶段H1:该阶段为预备阶段,所述第一控制信号S1、第二控制信号S2、第三控制信号EN以及数据信号VDATA均为高电平,所述第一晶体管T1、第二晶体管T2、第三晶体管T3以及第四晶体管T4均截止,此时所述有机发光二极管OLED处于关闭状态。

[0053] 在第二阶段H2:所述第一控制信号S1与第二控制信号S2为低电平,所述第一晶体管T1与第二晶体管T2导通,所述电源电压信号VDD与数据信号VDATA为高电平,所述电源电压信号VDD与数据信号VDATA的高电平的电压存储在所述电容C中。此时所述第三晶体管T3与第四晶体管T4截止。

[0054] 在第三阶段H3:所述第一控制信号S1保持低电平,所述第二控制信号S2变为高电平,所述第一晶体管T1保持导通,所述第二晶体管T2截止,所述数据信号VDATA对所述电容的a端充电,所述电源电压信号VDD停止对所述电容的b端充电。在该阶段,前半段时间(也可以是第三阶段H3三分之一、四分之一或者更多或更少的时间)所述数据信号VDATA为高电平,所述数据信号VDATA仍然对电容C的a端充高电压,后半段时间(也可以是第三阶段H3三分之二、四分之三或者更少或更多的时间)所述数据信号VDATA变为低电平,所述数据信号VDATA对所述电容C的a端充低电压,由于电容C的b端悬空,且由于所述数据信号VDATA下降 ΔV (由高电平变为低电平的电压降),则所述电容C的b端电压变为 $VDD - \Delta V$,所述第三晶体管T3的栅极电压降低,所述第三晶体管T3导通,所述有机发光二极管OLED在所述电源电压信号VDD的驱动下发光。

[0055] 在第四阶段H4:所述第一控制信号S1与第二控制信号S2为高电平,所述第一晶体管T1与第二晶体管T2截止,所述电容C两端的电压保持不变,所述第三晶体管T3持续导通,有机发光二极管OLED持续发光。

[0056] 在第五阶段H5:所述第一控制信号S1与第二控制信号S2为低电平,所述第一晶体管T1与第二晶体管T2导通,所述电容C的b端的电压升高至VDD,所述第三晶体管T3截止,所述有机发光二极管OLED关闭。此时所述第三控制信号EN为低电平,所述第四晶体管T4导通,所述有机发光二极管OLED阴极与阳极两端短接,从而消除所述有机发光二极管OLED寄生电容的影响,使得显示画面的黑态更黑。

[0057] 在第六阶段H6:所述第一控制信号S1保持低电平,所述第二控制信号S2变为高电平,所述第一晶体管T1保持导通,所述第二晶体管T2截止,所述电容C两端的电压不变,所述第三晶体管T3截止,所述有机发光二极管OLED保持关闭。

[0058] 在第七阶段H7:所述第一控制信号S1变为高电平,所述第二控制信号S2保持高电平,所述第一晶体管T1与第二晶体管T2均截止,所述电容C两端的电压不变,所述第三晶体管T3保持截止,所述有机发光二极管OLED保持关闭。

[0059] 以上完成第一阶段H1至第七阶段H7为完成一个驱动周期,在每一个周期内,在第三阶段H3的后半段与第四阶段H4,所述有机发光二极管OLED发光。可以调整每个阶段在一个周期中所占的比例来增加或减少所述有机发光二极管OLED的发光时间,因此,可以通过时序波形控制有机发光二极管OLED的发光阶段在一个周期内所占的比例,即占空比,实现OLED亮度的精确调节。

[0060] 当晶体管均为N型晶体管时,图2所示的信号时序图中所有信号的高低电平均相反。例如:在第一阶段H1:该阶段为预备阶段,所述第一控制信号S1、第二控制信号S2、第三控制信号EN以及数据信号VDATA均为低电平,所述第一晶体管T1、第二晶体管T2、第三晶体管T3以及第四晶体管T4均截止,此时所述有机发光二极管OLED处于关闭状态。

[0061] 在第二阶段H2:所述第一控制信号S1与第二控制信号S2为高电平,所述第一晶体管T1与第二晶体管T2导通,所述电源电压信号VDD与数据信号VDATA为低电平,所述电源电压信号VDD与数据信号VDATA的低电平的电压存储在所述电容C中。此时所述第三晶体管T3与第四晶体管T4截止。

[0062] 在第三阶段H3:所述第一控制信号S1保持高电平,所述第二控制信号S2变为低电平,所述第一晶体管T1保持导通,所述第二晶体管T2截止,所述数据信号VDATA对所述电容的a端充电,所述电源电压信号VDD停止对所述电容的b端充电。在该阶段,前半段时间(也可以是第三阶段H3三分之一、四分之一或者更多或更少的时间)所述数据信号VDATA为低电平,所述数据信号VDATA仍然对电容C的a端充低电压,后半段时间(也可以是第三阶段H3三分之二、四分之三或者更少或更多的时间)所述数据信号VDATA变为高电平,所述数据信号VDATA对所述电容C的a端充高电压,由于电容C的b端悬空,且由于所述数据信号VDATA上升 ΔV (由低电平变为高电平的电压升),则所述电容C的b端电压变为 $VDD + \Delta V$,所述第三晶体管T3的栅极电压升高,所述第三晶体管T3导通,所述有机发光二极管OLED在所述电源电压信号VDD的驱动下发光。

[0063] 在第四阶段H4:所述第一控制信号S1与第二控制信号S2为低电平,所述第一晶体管T1与第二晶体管T2截止,所述电容C两端的电压保持不变,所述第三晶体管T3持续导通,有机发光二极管OLED持续发光。

[0064] 在第五阶段H5:所述第一控制信号S1与第二控制信号S2为高电平,所述第一晶体管T1与第二晶体管T2导通,所述电容C的b端的电压降低至VDD,所述第三晶体管T3截止,所述有机发光二极管OLED关闭。此时所述第三控制信号EN为高电平,所述第四晶体管T4导通,所述有机发光二极管OLED阴极与阳极两端短接,从而消除所述有机发光二极管OLED寄生电容的影响,使得显示画面的黑态更黑。

[0065] 在第六阶段H6:所述第一控制信号S1保持高电平,所述第二控制信号S2变为低电平,所述第一晶体管T1保持导通,所述第二晶体管T2截止,所述电容C两端的电压不变,所述第三晶体管T3截止,所述有机发光二极管OLED保持关闭。

[0066] 在第七阶段H7:所述第一控制信号S1变为低电平,所述第二控制信号S2保持低电平,所述第一晶体管T1与第二晶体管T2均截止,所述电容C两端的电压不变,所述第三晶体

管T3保持截止,所述有机发光二极管OLED保持关闭。

[0067] 当所述第一晶体管T1至第四晶体管T4是不同类型的晶体管时,需要根据实际情况对各信号的时序进行调整,满足P型晶体管时低电平时导通,N型晶体管时高电平时导通即可。

[0068] 在每一个周期内,在第三阶段H3的后半段与第四阶段H4,所述有机发光二极管OLED发光。可以调整每个阶段在一个周期中所占的比例来增加或减少所述有机发光二极管OLED的发光时间,因此,可以通过时序波形控制有机发光二极管OLED的发光阶段在一个周期内所占的比例,即占空比,实现OLED亮度的精确调节。

[0069] 相应的,本发明还提供一种显示面板,包含如上所述的像素电路。

[0070] 相应的,本发明还提供一种显示装置,包含如上所述的显示面板。

[0071] 综上所述,本发明提供的像素电路及其驱动方法、显示面板与显示装置,第一晶体管的栅极连接第一控制信号,第一电极连接数据信号,第二电极连接电容的一端;第二晶体管的栅极连接第二控制信号,第一电极连接电容的另一端,第二电极连接电源电压信号;第三晶体管的栅极连接电容的一端,第一电极连接有机发光二极管,第二电极连接电源电压信号;通过所述第一控制信号与第二控制信号的时序控制所述第一晶体管、第二晶体管的导通与关闭时间,从而控制所述电容两端的电压值,通过电压值的变化控制所述第三晶体管的导通时间,从而调整OLED在一个周期内点亮时间的占空比,实现OLED亮度的精确控制。

[0072] 进一步的,在有机发光二极管的两端连接有第四晶体管,所述第四晶体管的第一电极与第二电极连接于所述有机发光二极管的两端,所述第四晶体管的栅极连接至第三控制信号;通过第三控制信号的时序控制所述第四晶体管的导通,使得所述有机发光二极管的两端短接,以此消除所述有机发光二极管寄生电容的影响,使得显示画面的黑态更黑。

[0073] 上述描述仅是对本发明较佳实施例的描述,并非对本发明范围的任何限定,本发明领域的普通技术人员根据上述揭示内容做的任何变更、修饰,均属于权利要求书的保护范围。

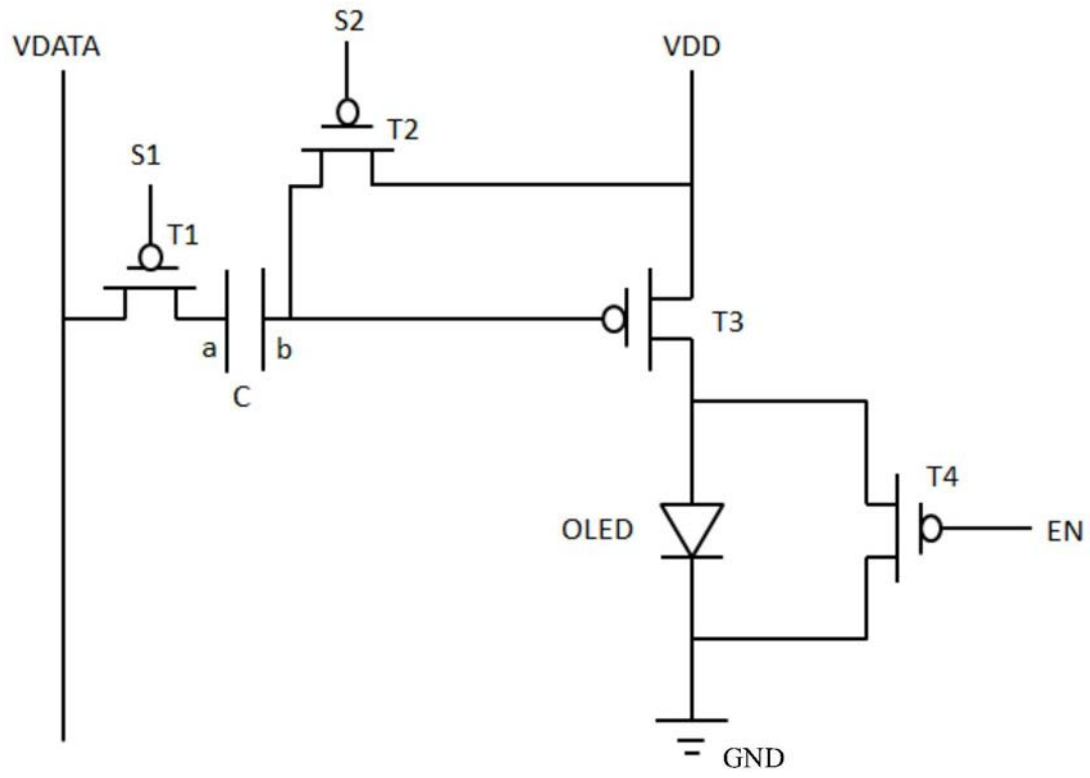


图1

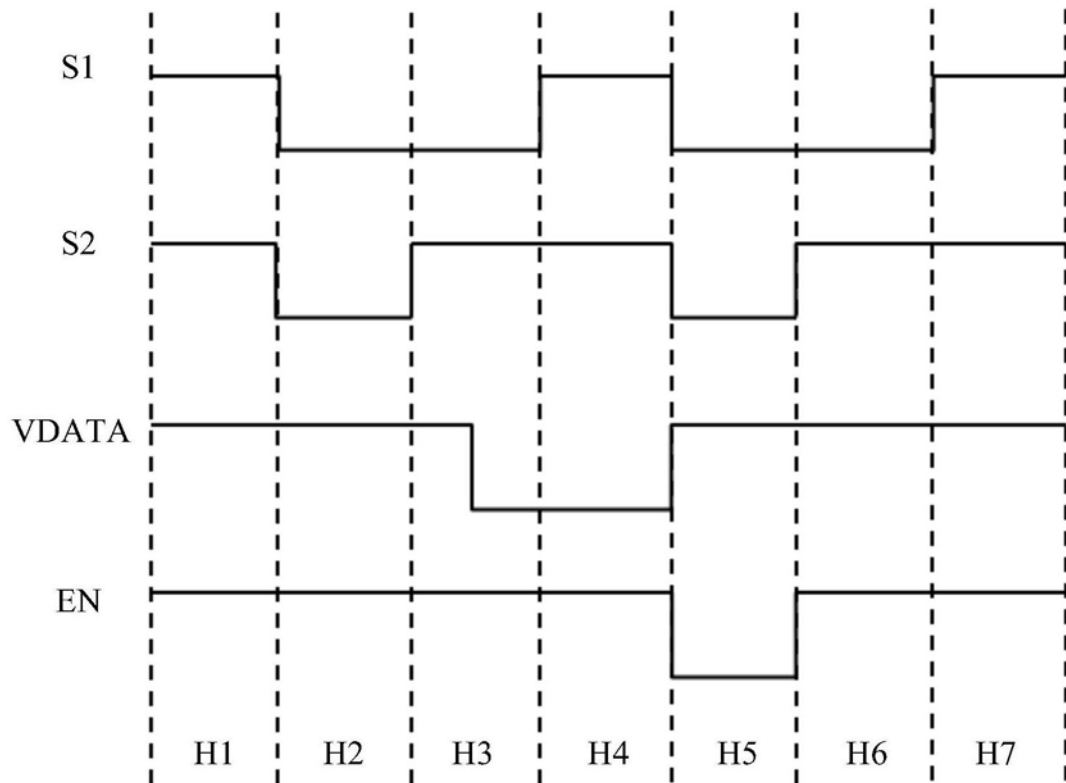


图2

专利名称(译)	像素电路及其驱动方法、显示面板与显示装置		
公开(公告)号	CN106847188B	公开(公告)日	2019-02-22
申请号	CN2017110210549.7	申请日	2017-03-31
[标]申请(专利权)人(译)	昆山国显光电有限公司		
申请(专利权)人(译)	昆山国显光电有限公司		
当前申请(专利权)人(译)	昆山国显光电有限公司		
[标]发明人	张春雷		
发明人	张春雷		
IPC分类号	G09G3/3258 G09G3/3266		
CPC分类号	G09G3/3258 G09G3/3266 G09G2320/0233		
审查员(译)	刘承奇		
其他公开文献	CN106847188A		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种像素电路及其驱动方法、显示面板与显示装置，像素电路包括三个晶体管、一个电容以及一个有机发光二极管，第一晶体管的栅极连接第一控制信号，第一电极连接数据信号，第二电极连接电容的一端；第二晶体管的栅极连接第二控制信号，第一电极连接电容的另一端，第二电极连接电源电压信号；第三晶体管的栅极连接电容的一端，第一电极连接有机发光二极管，第二电极连接电源电压信号；通过第一控制信号与第二控制信号的时序控制第一晶体管、第二晶体管的导通与关闭时间，从而控制所述电容两端的电压值，通过电压值的变化控制所述第三晶体管的导通时间，从而调整OLED在一个周期内点亮时间的占空比，实现OLED亮度的精确控制。

