



(12)发明专利

(10)授权公告号 CN 104751776 B

(45)授權公告日 2017.08.04

(21)申请号 201310737589.9

(22)申请日 2013.12.27

(65)同一申请的已公布的文献号

申请公布号 CN 104751776 A

(43)申请公布日 2015.07.01

(73)专利权人 昆山工研院新型平板显示技术中心有限公司

地址 215300 江苏省苏州市昆山市开发区
光电产业园富春江路320号

专利权人 昆山国显光电有限公司

(72)发明人 朱晖 胡思明

(74) 专利代理机构 北京三聚阳光知识产权代理有限公司 11250

代理人 彭秀丽

(51) Int.Cl.

G09G 3/3266(2016.01)

(56)对比文件

CN 102867477 A, 2013.01.09, 说明书第18段、第27—30段、附图1.

US 2011/0193853 A1, 2011.08.11, 全文.

CN 102394042 A, 2012.03.28, 全文.

审查员 王鑫

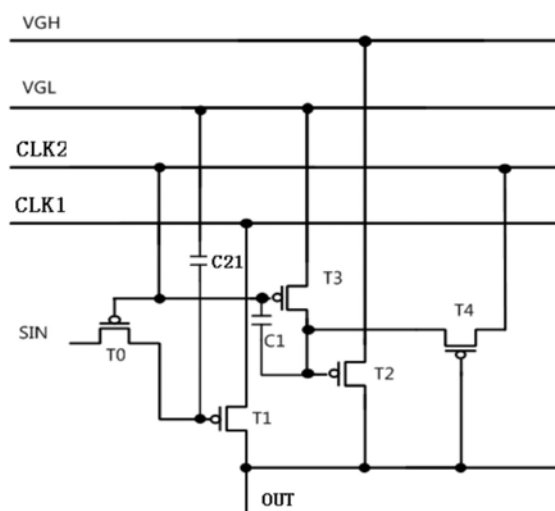
权利要求书1页 说明书6页 附图6页

(54)发明名称

一种栅极扫描电路、扫描驱动器和一种有机发光显示器

(57)摘要

本发明所述的栅极扫描电路、扫描驱动器和一种有机发光显示器,晶体管T4的第二端与时序信号连接,能够提高晶体管T4的驱动电流,加快改变被驱动像素电路中的驱动晶体管M02的栅极电压,提高扫描电路整体的翻转速度和工作频率。并且,当时序信号CLK1为低电平、时序信号CLK2为高电平时,由于电容C1、电容C21和电容C22的存储作用,晶体管T1、T2和T3的栅极依然能够保持高电平,使得晶体管T1、T2和T3保持截止状态,减少了从输出端OUT通过晶体管T1、晶体管T2和晶体管T3输入到时序信号的电流。本发明可以减小时序信号和高电平信号消耗的电流,增加时序信号的驱动能力,提高显示器显示的一致性以及显示器的良品率。



1. 一种栅极扫描电路,与时序信号CLK1、时序信号CLK2、启始信号SIN、高电平信号VGH和低电平信号VGL连接;其特征在于:

其包括晶体管T0、晶体管T1、晶体管T2、晶体管T3和晶体管T4,每一个晶体管均包括栅极、第一端和第二端;其中:

所述晶体管T0,其栅极与所述时序信号CLK2、所述晶体管T3的栅极连接;其第一端与所述启始信号SIN连接;其第二端与所述晶体管T1的栅极连接;

所述晶体管T1,其第一端与所述时序信号CLK1连接,其第二端作为输出端OUT;

所述晶体管T2,其栅极与所述晶体管T3的第二端、所述晶体管T4的第一端连接;其第一端与所述高电平信号VGH连接;其第二端与所述输出端OUT连接;

所述晶体管T3,其第一端与所述低电平信号VGL连接;

所述晶体管T4,其栅极与所述输出端OUT连接;其第二端与所述时序信号CLK2连接。

2. 根据权利要求1所述的栅极扫描电路,其特征在于:

还包括电容C1,该电容具有第一端和第二端,其第一端与所述晶体管T0的栅极、所述晶体管T3的栅极连接;其第二端与所述晶体管T2的栅极、所述晶体管T4的第一端连接。

3. 根据权利要求2所述的栅极扫描电路,其特征在于:

还包括电容C21,该电容具有第一端和第二端,其第一端与所述低电平信号VGL连接;其第二端与所述晶体管T1的栅极连接。

4. 根据权利要求2所述的栅极扫描电路,其特征在于:

还包括电容C22,该电容具有第一端和第二端,其第一端与所述输出端OUT连接;其第二端与所述晶体管T1的栅极连接。

5. 根据权利要求1-4任一所述的栅极扫描电路,其特征在于:

所述高电平信号VGH的电压为0V,所述低电平信号VGL的电压为-8V。

6. 根据权利要求5所述的栅极扫描电路,其特征在于:

晶体管T0-T4均为P沟道低温多晶硅TFT器件。

7. 根据权利要求6所述的栅极扫描电路,其特征在于:

所述晶体管T1与所述晶体管T2的沟道具有相同的宽长比。

8. 一种扫描驱动器,与第一时序信号、第二时序信号和启始信号输入端连接,其特征在于,包括权利要求1-7任一所述的栅极扫描电路组成的N级栅极扫描电路,N为大于2的整数;其中:

所述第一时序信号,与奇数级的栅极扫描电路的时序信号CLK1和偶数级的栅极扫描电路的时序信号CLK2连接;

所述第二时序信号,与偶数级的栅极扫描电路的时序信号CLK1和奇数级的栅极扫描电路的时序信号CLK2连接;

所述启始信号输入端与第一级栅极扫描电路的启始信号SIN连接;

每一级的栅极扫描电路的输出端OUT与像素电路的信号扫描线Si连接,同时与下一级栅极扫描电路的启始信号SIN连接。

9. 一种有机发光显示器,其特征在于,采用权利要求8所述的扫描驱动器驱动像素电路。

一种栅极扫描电路、扫描驱动器和一种有机发光显示器

技术领域

[0001] 本发明涉及显示技术,具体涉及一种应用于有源矩阵有机发光显示器的栅极扫描电路以及一种应用该栅极扫描电路的扫描驱动器和一种应用该扫描驱动器的有机发光显示器。

背景技术

[0002] AMOLED(Active Matrix Organic Light Emitting Diode)是有源矩阵有机发光显示器。相比传统的液晶面板,AMOLED具有反应速度较快、对比度更高、视角较广等特点,因此被广泛应用。

[0003] 如图1所示是一种AMOLED显示器的结构图,由扫描驱动器111,数据驱动器110、时序控制线114和多个像素112组成,第一电源ELVDD连接至每个像素驱动管的源极,第二电源ELVSS连接至每个像素中OLED发光管的阴极。

[0004] 现有技术中常用的像素112的电路如图2所示,晶体管M01的栅极扫描信号Si由扫描驱动器111提供,晶体管M01的源极(漏极)电压由数据驱动器110及驱动IC(Integrated Circuit)提供,电容C0一端连接ELVDD,另一端连接驱动晶体管M02的栅极,晶体管M01的漏极(源极)连接至驱动晶体管M02的栅极,驱动晶体管M02的源极连接ELVDD,驱动晶体管M02产生电流流向OLED(Organic Light-Emitting Diode),使得OLED发光。

[0005] 其中晶体管M01的扫描信号是由扫描驱动电路提供,其连接方式如图3所示。高电平信号VGH和低电平信号VGL均连接栅极扫描电路113,第一时序信号1和第二时序信号2则是按照奇偶分开的方式依次连接,更具体地第一时序信号1连接第一级栅极扫描电路的时序信号CLK1、第二级栅极扫描电路的时序信号CLK2、第三级栅极扫描电路的时序信号CLK1、第四级栅极扫描电路的时序信号CLK2……,第二时序信号2连接第一级栅极扫描电路的时序信号CLK2、第二级栅极扫描电路的时序信号CLK1、第三级栅极扫描电路的时序信号CLK2、第四级栅极扫描电路的时序信号CLK1……。

[0006] 现有技术中提供的栅极扫描电路如图4所示,由晶体管M1、晶体管M2、晶体管M3、晶体管M4和晶体管M5组成。从图中可以看出,晶体管M5的源极连接到高电平信号VGH,晶体管M5的驱动电流会比较小,在改变像素电路中驱动晶体管M02的栅极电压时效率低,影响扫描电路整体的翻转速度和工作频率。

[0007] 另外,当时序信号CLK1为低电平、时序信号CLK2为高电平,SIN端为高电平时:晶体管M1栅极为低电平,晶体管M1导通;晶体管M2的栅极是高电平,晶体管M2截止。当时序信号CLK1为高电平、时序信号CLK2为低电平时,晶体管M1栅极和源极均为高电平,晶体管M1截止,晶体管M1的漏极即晶体管M2的栅极保持之前的高电平。当时序信号CLK2从高电平跳转为低电平时,由于晶体管M2内寄生电容的耦合作用,晶体管M2栅极的高电平会稍微降低,晶体管M2微导通,此时便会导致电压输出端OUT到时序信号CLK2具有(VGH-VGL)电压差,产生了从电压输出端OUT到时序信号CLK2的电流。若整个显示器共有N行扫描电路,便会产生几毫安甚至更大的电流,远远超过了高电平信号VGH和时序信号CLK2的电流能力,亦超出驱动

IC提供的电流能力,这会导致显示器产生显示不均的不良后果,甚至有可能产生最后几行无法正常显示的现象,影响了显示器的良率和显示品质。

发明内容

[0008] 为此,本发明所要解决的技术问题在于现有技术中的栅极扫描电路输出端与时序信号之间的电流较大影响显示器显示效果,从而提供一种栅极扫描电路、扫描驱动器和一种有机发光显示器。

[0009] 为解决上述技术问题,本发明的技术方案如下:

[0010] 本发明提供一种栅极扫描电路,与时序信号CLK1、时序信号CLK2、启始信号SIN、高电平信号VGH和低电平信号VGL连接;

[0011] 其包括晶体管T0、晶体管T1、晶体管T2、晶体管T3和晶体管T4,每一个晶体管均包括栅极、第一端和第二端;其中:

[0012] 所述晶体管T0,其栅极与所述时序信号CLK2、所述晶体管T3的栅极连接;其第一端与所述启始信号SIN连接;其第二端与所述晶体管T1的栅极连接;

[0013] 所述晶体管T1,其第一端与所述时序信号CLK1连接,其第二端作为输出端OUT;

[0014] 所述晶体管T2,其栅极与所述晶体管T3的第二端、所述晶体管T4的第一端连接;其第一端与所述高电平信号VGH连接;其第二端与所述输出端OUT连接;

[0015] 所述晶体管T3,其第一端与所述低电平信号VGL连接;

[0016] 所述晶体管T4,其栅极与所述输出端OUT连接;其第二端与所述时序信号CLK2连接。

[0017] 上述的栅极扫描电路,还包括电容C1,该电容具有第一端和第二端,其第一端与所述晶体管T0的栅极、所述晶体管T3的栅极连接;其第二端与所述晶体管T2的栅极、所述晶体管T4的第一端连接。

[0018] 上述的栅极扫描电路,还包括电容C21,该电容具有第一端和第二端,其第一端与所述低电平信号VGL连接;其第二端与所述晶体管T1的栅极连接。

[0019] 上述的栅极扫描电路,还包括电容C22,该电容具有第一端和第二端,其第一端与所述输出端OUT连接;其第二端与所述晶体管T1的栅极连接。

[0020] 上述的栅极扫描电路,所述高电平信号VGH的电压为0V,所述低电平信号VGL的电压为-8V。

[0021] 上述的栅极扫描电路,晶体管T0-T4均为P沟道低温多晶硅TFT器件。

[0022] 上述的栅极扫描电路,所述晶体管T1与所述晶体管T2的沟道具有相同的宽长比。

[0023] 本发明还提供一种扫描驱动器,与第一时序信号、第二时序信号和启始信号输入端连接,包括上述的栅极扫描电路组成的N级栅极扫描电路,N为大于2的整数;其中:

[0024] 所述第一时序信号,与奇数级的栅极扫描电路的时序信号CLK1和偶数级的栅极扫描电路的时序信号CLK2连接;

[0025] 所述第二时序信号,与偶数级的栅极扫描电路的时序信号CLK1和奇数级的栅极扫描电路的时序信号CLK2连接;

[0026] 所述启始信号输入端与第一级栅极扫描电路的启始信号SIN连接;

[0027] 每一级的栅极扫描电路的输出端OUT与像素电路的信号扫描线Si连接,同时与下

一级栅极扫描电路的启始信号SIN连接。

[0028] 本发明还提供一种有机发光显示器,采用上述的扫描驱动器驱动像素电路。

[0029] 本发明的上述技术方案相比现有技术具有以下优点:

[0030] (1) 本发明所述的栅极扫描电路、扫描驱动器和一种有机发光显示器,其中的晶体管T4的第二端与时序信号CLK2连接,能够提高晶体管T4的驱动电流,能够加快改变像素电路中驱动晶体管M02的栅极电压,提高扫描电路整体的翻转速度和工作频率。

[0031] (2) 本发明所述的栅极扫描电路、扫描驱动器和一种有机发光显示器,当时序信号CLK1为高电平、时序信号CLK2为低电平时,晶体管T0导通,晶体管T1的栅极为SIN的高电平信号;晶体管T3导通,晶体管T2的栅极为低电平,晶体管T2导通,输出端OUT保持高电平信号VGH。当时序信号CLK1为低电平、时序信号CLK2为高电平时,晶体管T0和晶体管T1截止,由于电容C1、电容C21和电容C22的存储作用,晶体管T1、晶体管T2和晶体管T3的栅极依然能够保持高电平,使得晶体管T1、晶体管T2和晶体管T3保持截止状态,减少了从输出端OUT通过晶体管T1、晶体管T2和晶体管T3输入到时序信号的电流,由于晶体管T2仍然处于导通状态,输出端OUT的输出信号依然保持为高电平信号VGH。因此,可以有效减小时序信号和高电平信号消耗的电流,增加时序信号的驱动能力,提高显示器显示的一致性以及显示器的良品率。

[0032] (3) 本发明所述的栅极扫描电路、扫描驱动器和一种有机发光显示器,高电平信号VGH的电压由原来的8V降低到0V,使得晶体管T1和晶体管T2的驱动能力相当,可以提高栅极驱动电路的可靠性和稳定性。而且,晶体管T1和晶体管T2的沟道具有相同的宽长比,这样的设置可以使输出信号的电平信号的驱动能力与低电平信号的驱动能力尽可能的相等。

附图说明

[0033] 为了使本发明的内容更容易被清楚的理解,下面根据本发明的具体实施例并结合附图,对本发明作进一步详细的说明,其中

[0034] 图1是一种有源矩阵有机发光显示器的结构示意图;

[0035] 图2是一种有源矩阵有机发光显示器的像素电路图;

[0036] 图3是一种有源矩阵有机发光显示器的扫描驱动器结构示意图;

[0037] 图4是一种有源矩阵有机发光显示器的栅极扫描电路的电路图;

[0038] 图5是本发明一个实施例所述的栅极扫描电路的电路图;

[0039] 图6是本发明一个实施例所述的栅极扫描电路的电路图;

[0040] 图7是本发明一个实施例所述的栅极扫描电路的电路图;

[0041] 图8是本发明一个实施例所述扫描驱动器的扫描电路时序图。

[0042] 其中的附图标记为:1-第一时序信号,2-第二时序信号,110-数据驱动器,111-扫描驱动器,112-像素,114-时序控制器,113-栅极扫描电路。

具体实施方式

[0043] 以下参照附图描述根据本发明的特定示例性实施例。这里,当将第一元件描述为“连接”到第二元件时,第一元件可以直接连接至第二元件,或经过一个或多个附加元件间接连接至第二元件。进一步的,为了清楚起见,简明省略了对于充分理解本发明而言不是必须的某些元件。此外,相同的附图标记始终指代相同的元件。

[0044] 实施例1

[0045] 本实施例提供了一种栅极扫描电路,与时序信号CLK1、时序信号CLK2、启始信号SIN、高电平信号VGH和低电平信号VGL连接;如图5所示,其包括晶体管T0、晶体管T1、晶体管T2、晶体管T3和晶体管T4,每一个晶体管均包括栅极、第一端和第二端;其中:

[0046] 所述晶体管T0,其栅极与所述时序信号CLK2、所述晶体管T3的栅极连接;其第一端与所述启始信号SIN连接;其第二端与所述晶体管T1的栅极连接;

[0047] 所述晶体管T1,其第一端与所述时序信号CLK1连接,其第二端作为输出端OUT;

[0048] 所述晶体管T2,其栅极与所述晶体管T3的第二端、所述晶体管T4的第一端连接;其第一端与所述高电平信号VGH连接;其第二端与所述输出端OUT连接;

[0049] 所述晶体管T3,其第一端与所述低电平信号VGL连接;

[0050] 所述晶体管T4,其栅极与所述输出端OUT连接;其第二端与所述时序信号CLK2连接。

[0051] 本实施例中的上述技术方案,其中的晶体管T4的第二端与时序信号CLK2连接,能够提高晶体管T4的驱动电流,加快改变像素电路中驱动晶体管M02的栅极电压,提高扫描电路整体的翻转速度和工作频率。

[0052] 作为本实施例中一种优选的方案,该栅极扫描电路还包括电容C1,该电容具有第一端和第二端,其第一端与所述晶体管T0的栅极、所述晶体管T3的栅极连接;第二端与所述晶体管T2的栅极、所述晶体管T4的第一端连接。

[0053] 如图6所示,本实施例中的栅极扫描电路还包括电容C21,该电容具有第一端和第二端,其第一端与所述低电平信号VGL连接,其第二端与所述晶体管T1的栅极连接。或者如图7所示,本实施例中的栅极扫描电路还包括电容C22,该电容具有第一端和第二端,其第一端与所述输出端OUT连接;其第二端与所述晶体管T1的栅极连接。

[0054] 以图6所示电路图为例对该电路的工作原理进行说明。本实施例中的上述时序信号CLK1和时序信号CLK2以及启始信号SIN的时序图如图8所示。根据图8所示的时序图,图6所示的栅极扫描电路的工作原理为:

[0055] 第一阶段 t_1 : 启始信号SIN从高电平变为低电平,时序信号CLK1为高电平,时序信号CLK2为低电平。此时晶体管T0,晶体管T3导通,晶体管T0的第二端输出电压约等于低电平信号VGL,晶体管T1的栅极电压等于低电平信号VGL,晶体管T1的第一端连接时序信号CLK1为高电平,因此晶体管T1的第二端电压等于高电平信号VGH;晶体管T3导通,晶体管T2的栅极电压为低电平信号VGL,晶体管T2导通,因此输出端OUT的输出电压为高电平信号VGH。而高电平信号VGH同时使得晶体管T4截止,输出端OUT的输出电压保持为高电平电压信号VGH。

[0056] 第二阶段 t_2 : 启始信号SIN变为高电平、时序信号CLK1变为低电平、时序信号CLK2变为高电平的过程中,晶体管T0处于截止状态,晶体管T1维持之前的导通状态,使得输出端OUT输出的电压信号为时序信号CLK1的低电平。时序信号CLK2为高电平,晶体管T3的栅极为高电平,晶体管T3截止,晶体管T3无法向晶体管T2的栅极施加低电平;由于晶体管T4的栅极为时序信号CLK1的低电平,晶体管T4导通,时序信号CLK2的高电平输入至晶体管T2的栅极,使得晶体管T2截止,此时,输出端OUT为低电平,即输出一个低电平脉冲。

[0057] 第三阶段 t_3 : 时序信号CLK1为高电平,时序信号CLK2为低电平。时序信号CLK2的低电平使得晶体管T0导通,晶体管T1的栅极电压与启始信号SIN一致,为高电平,晶体管T1截

止;晶体管T3的栅极由于时序信号CLK2的低电平信号而导通;晶体管T2的栅极为低电平,晶体管T2导通,将高电平信号VGH传输至输出端OUT,使得输出端OUT输出高电平。

[0058] 需要注意的是,在下一帧信号到来之前,起始信号SIN和输出端OUT的输出信号均保持在高电平信号VGH。当时序信号CLK1为高电平、时序信号CLK2为低电平时,晶体管T0导通,晶体管T1的栅极为SIN的高电平信号;晶体管T3导通,晶体管T2的栅极为低电平,晶体管T2导通,输出端OUT保持高电平信号VGH。当时序信号CLK1为低电平、时序信号CLK2为高电平时,晶体管T0和晶体管T1截止,由于电容C1和电容C22的存储作用,晶体管T1、晶体管T2和晶体管T3的栅极依然能够保持高电平,使得晶体管T1、晶体管T2和晶体管T3保持截止状态,减少了从输出端OUT通过晶体管T1、晶体管T2和晶体管T3输入到时序信号的电流,由于晶体管T2仍然处于导通状态,输出端OUT的输出信号依然保持为高电平信号VGH。

[0059] 利用本实施例的上述栅极扫描电路,可以有效减小时序信号和高电平信号消耗的电流,增加时序信号的驱动能力,提高显示器显示的一致性以及显示器的良品率。

[0060] 另外,本实施例中优选高电平信号VGH的电压由原来的8V降低到0V,使得晶体管T1和T2的驱动能力相当,可以提高栅极驱动电路的可靠性和稳定性。

[0061] 本实施例中,所描述的晶体管的第一端既可以是源极也可以是漏极,第二端也既可以是源极也可以是漏极。对于同一个晶体管来说,当其第一端为源极时,其第二端为漏极;当其第一端为漏极时,其第二端即为源极。并且本实施例中的晶体管T0-T4的类型优选为P沟道低温多晶硅TFT器件。而且,为了使高电平信号的驱动能力与低电平信号的驱动能力尽可能的相等,本实施例中的晶体管T1和晶体管T2的沟道具有相同的宽长比。

[0062] 实施例2

[0063] 本实施例提供一种扫描驱动器,与第一时序信号1、第二时序信号2和起始信号IN输入端连接,其利用实施例1所述栅极扫描电路组成的N级栅极扫描电路113;其结构如图3所示:

[0064] 所述第一时序信号1,与奇数级的栅极扫描电路的时序信号CLK1和偶数级的栅极扫描电路的时序信号CLK2连接。所述第二时序信号2,与偶数级的栅极扫描电路的时序信号CLK1和奇数级的栅极扫描电路的时序信号CLK2连接。根据图3可知,采用按照上述连接方式后,其中第一级、第三级、第五级、第七级……等奇数级栅极扫描电路中的时序信号CLK1和时序信号CLK2分别与第一时序信号1连接;而第二级、第四级、第六级、第八级……等偶数级的栅极扫描电路中的时序信号CLK1和时序信号CLK2分别于第二时序信号2和第一时序信号1连接。

[0065] 所述起始信号输入端IN与第一级栅极扫描电路的起始信号SIN连接。

[0066] 每一级的栅极扫描电路的输出端OUT作为像素电路的信号扫描线Si,同时与下一级栅极扫描电路的起始信号SIN连接。

[0067] 其中不同级的栅极扫描电路输出的电压信号可以通过图8得出。其中的OUT1为第一级栅极扫描电路的输出端输出的信号,OUT2为第二级栅极扫描电路输出端输出的信号,依次类推。当N级栅极扫描电路均获得有效的输出信号后,即完成了一帧数据的扫描。

[0068] 本实施例还提供一种有机发光显示器,利用上述扫描驱动器驱动像素电路。其结构与图1所示的结构相同。其中的扫描驱动器111即采用上述结构的扫描驱动器。

[0069] 显然,上述实施例仅仅是为清楚地说明所作的举例,而并非对实施方式的限定。对

于所属领域的普通技术人员来说,在上述说明的基础上还可以做出其它不同形式的变化或变动。这里无需也无法对所有的实施方式予以穷举。而由此所引伸出的显而易见的变化或变动仍处于本发明的保护范围之中。

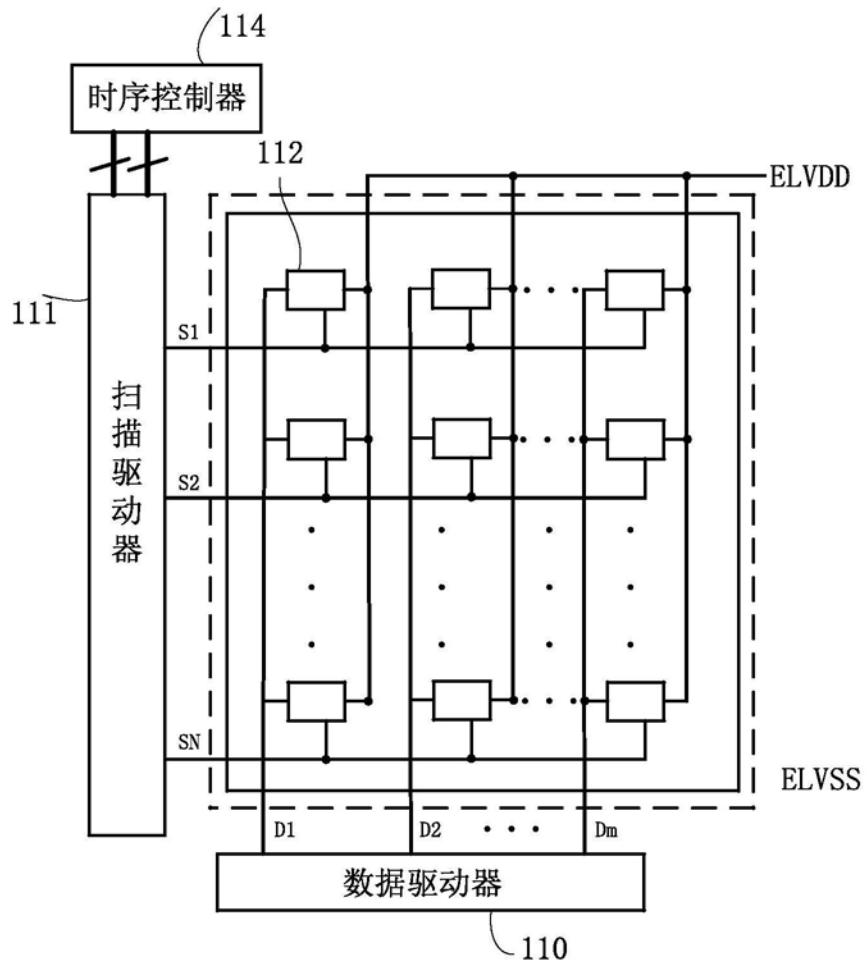


图1

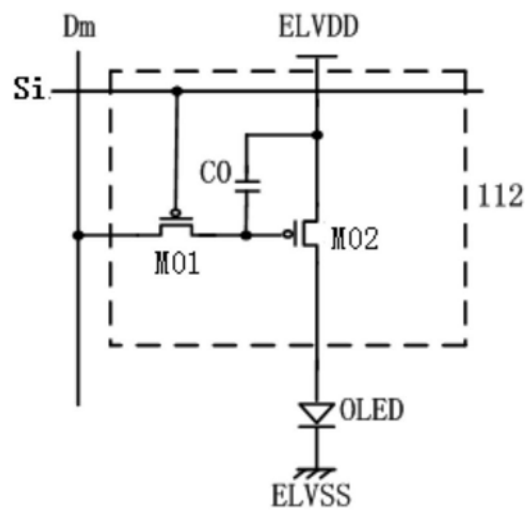


图2

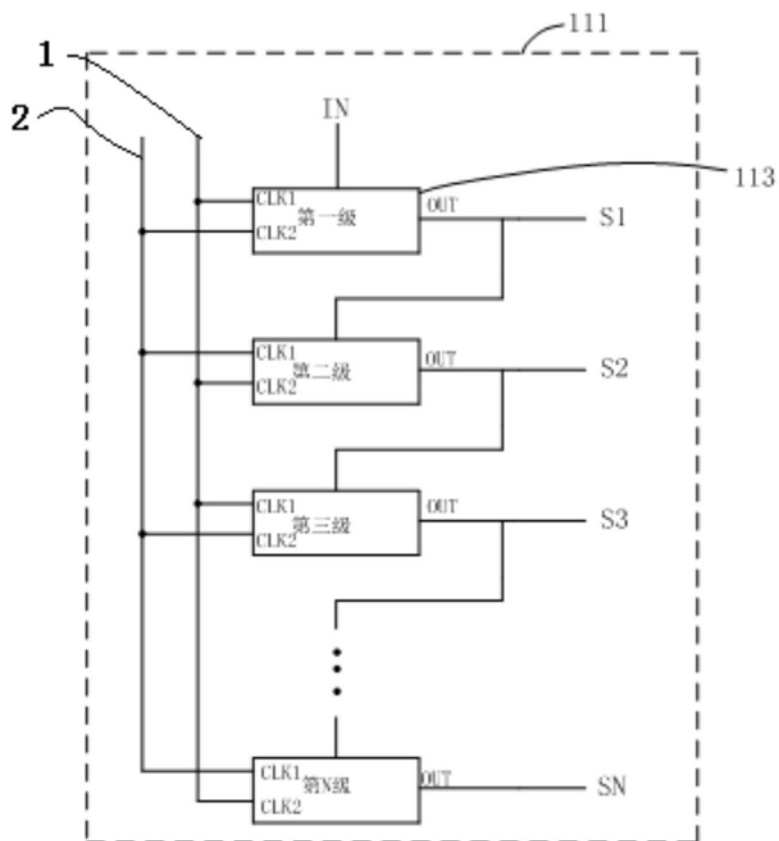


图3

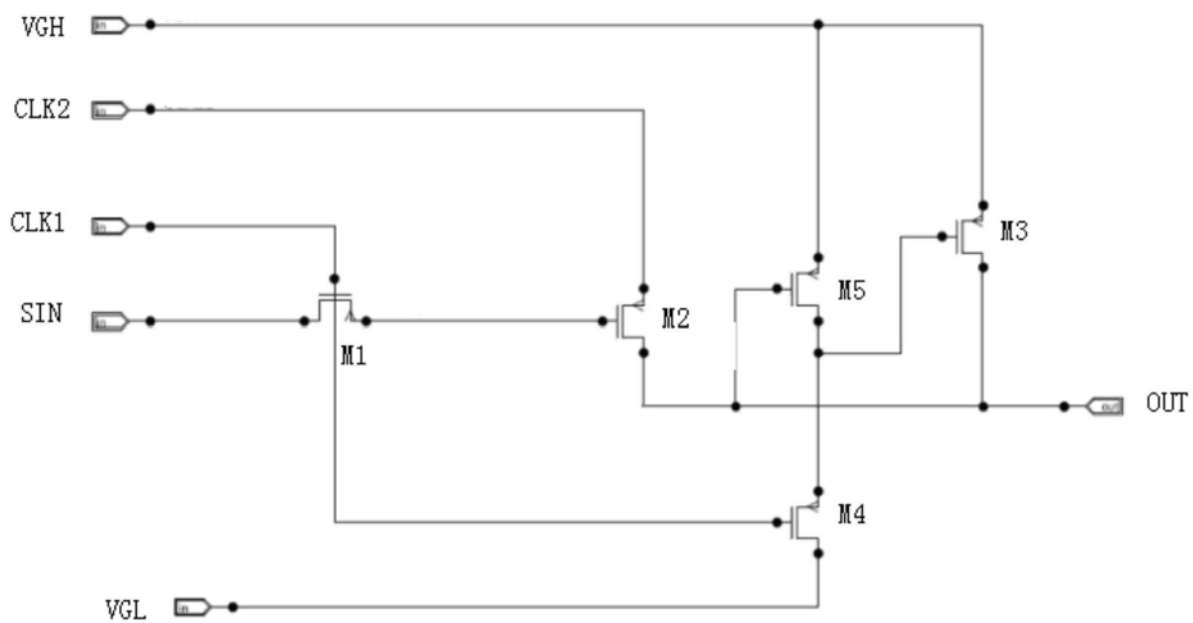


图4

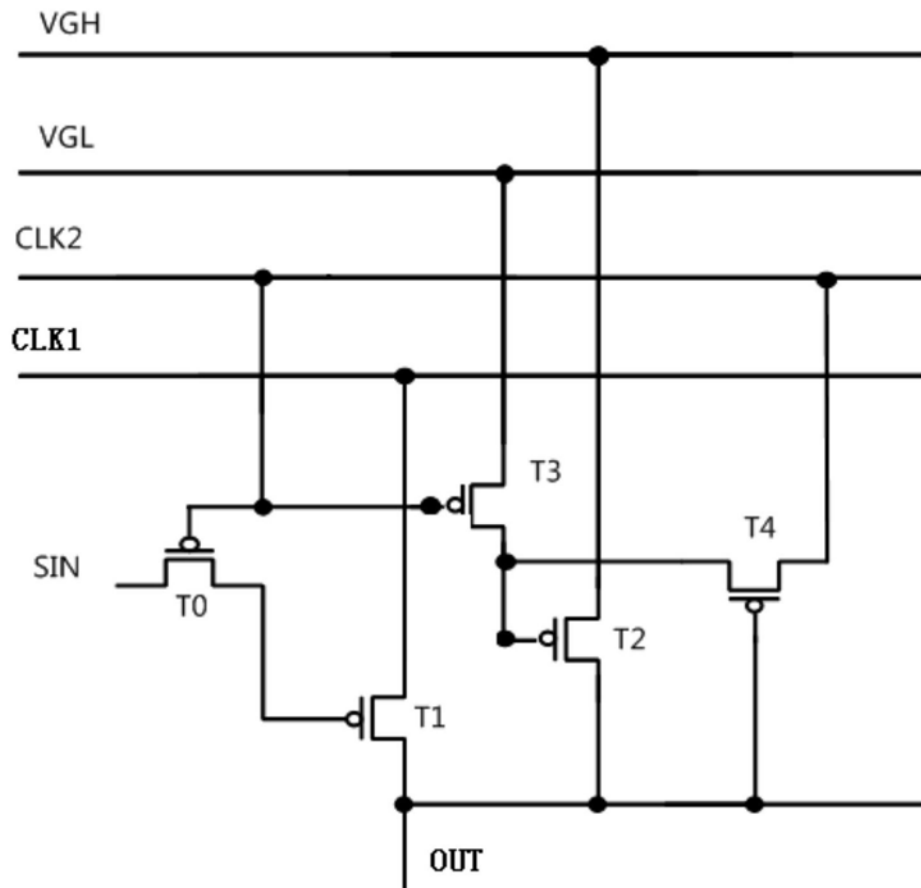


图5

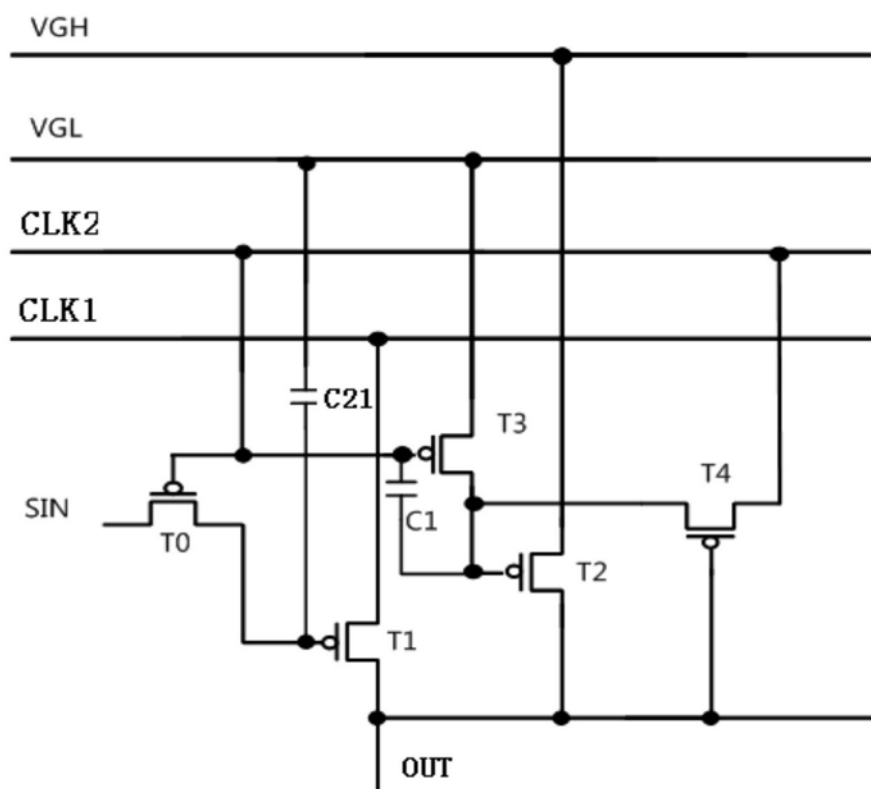


图6

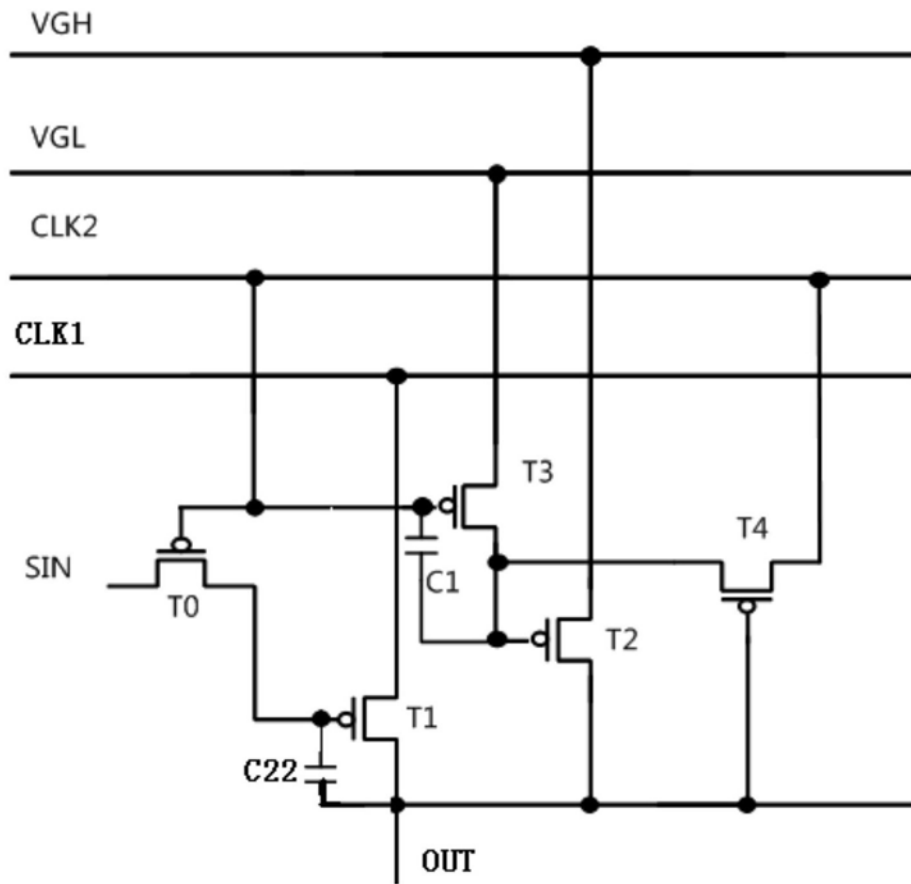


图7

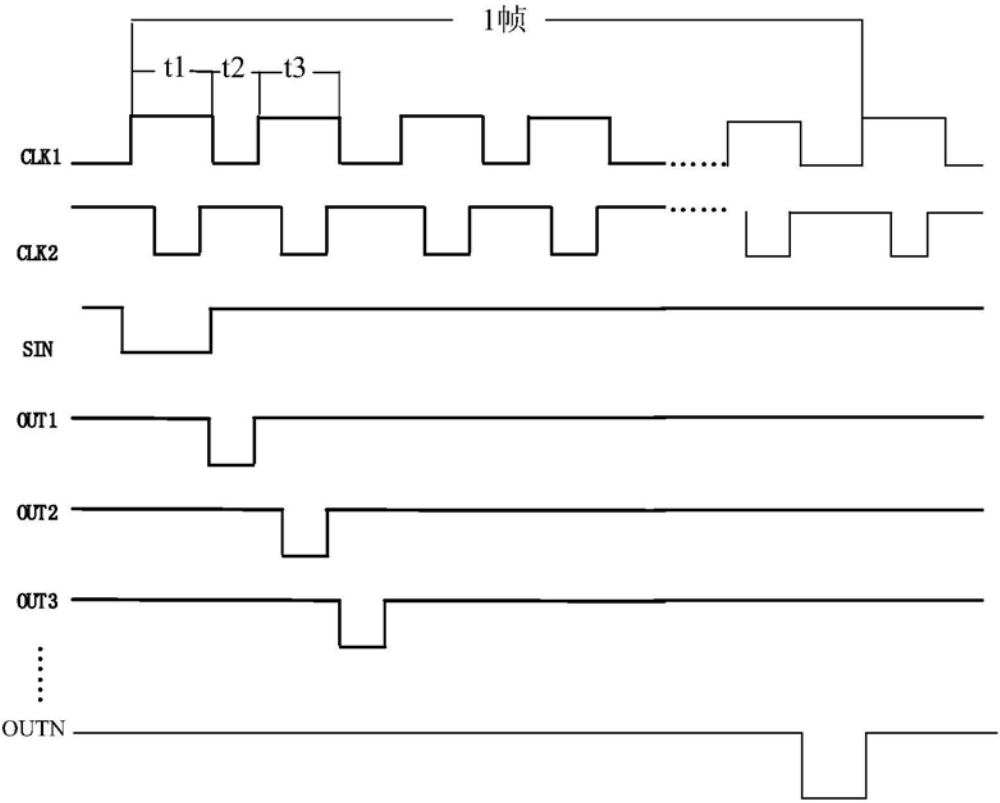


图8

专利名称(译)	一种栅极扫描电路、扫描驱动器和一种有机发光显示器		
公开(公告)号	CN104751776B	公开(公告)日	2017-08-04
申请号	CN201310737589.9	申请日	2013-12-27
[标]申请(专利权)人(译)	昆山工研院新型平板显示技术中心有限公司 昆山国显光电有限公司		
申请(专利权)人(译)	昆山工研院新型平板显示技术中心有限公司 昆山国显光电有限公司		
当前申请(专利权)人(译)	昆山工研院新型平板显示技术中心有限公司 昆山国显光电有限公司		
[标]发明人	朱晖 胡思明		
发明人	朱晖 胡思明		
IPC分类号	G09G3/3266 G09G3/3225		
代理人(译)	彭秀丽		
审查员(译)	王鑫		
其他公开文献	CN104751776A		
外部链接	Espacenet SIPO		

摘要(译)

本发明所述的栅极扫描电路、扫描驱动器和一种有机发光显示器，晶体管T4的第二端与时序信号连接，能够提高晶体管T4的驱动电流，加快改变被驱动像素电路中的驱动晶体管M02的栅极电压，提高扫描电路整体的翻转速度和工作频率。并且，当时序信号CLK1为低电平、时序信号CLK2为高电平时，由于电容C1、电容C21和电容C22的存储作用，晶体管T1、T2和T3的栅极依然能够保持高电平，使得晶体管T1、T2和T3保持截止状态，减少了从输出端OUT通过晶体管T1、晶体管T2和晶体管T3输入到时序信号的电流。本发明可以减小时序信号和高电平信号消耗的电流，增加时序信号的驱动能力，提高显示器显示的一致性以及显示器的良品率。

