



(12)实用新型专利

(10)授权公告号 CN 205722743 U

(45)授权公告日 2016. 11. 23

(21)申请号 201620233127.2

(22)申请日 2016.03.23

(73)专利权人 信利(惠州)智能显示有限公司

地址 516029 广东省惠州市仲恺高新区新
华大道南1号

(72)发明人 胡中艺 翁祖伟 吴锦坤 胡君文
田栋协 谢志生 苏君海 李建华

(74)专利代理机构 广州三环专利代理有限公司
44202

代理人 章兰芳

(51)Int.Cl.

G09G 3/3225(2016.01)

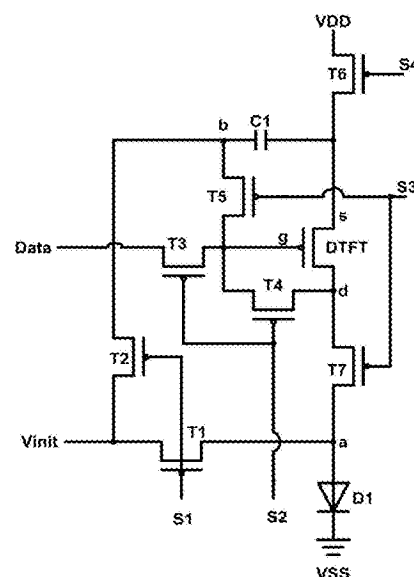
权利要求书1页 说明书4页 附图2页

(54)实用新型名称

一种OLED像素驱动电路及显示装置

(57)摘要

本实用新型提供一种OLED像素驱动电路及显示装置,包括第一晶体管(T1)、第二晶体管(T2)、第三晶体管(T3)、第四晶体管(T4)、第五晶体管(T5)、第六晶体管(T6)、第七晶体管(T7)、驱动晶体管(DTFT)、存储电容(C1)、发光二极管(D1)、第一电压源(VDD)、第二电压源(VSS)、初始化电源(Vinit)、资料信号线(Data)、第一节点(a)、第二节点(b)、第三节点(g)、第四节点(d)以及第五节点(s);并设置有第一选择信号线(S1)、第二选择信号线(S2)、第三发光控制线(S3)、第四发光控制线(S4);本实用新型提供的一种OLED像素驱动电路及显示装置,有效补偿了阈值电压(Vth)和电源压降,还能够避免有机发光二极管OLED的有机材料极性化问题,提高显示装置的显示效果及使用寿命。



1. 一种OLED像素驱动电路,其特征在于:包括第一晶体管(T1)、第二晶体管(T2)、第三晶体管(T3)、第四晶体管(T4)、第五晶体管(T5)、第六晶体管(T6)、第七晶体管(T7)、驱动晶体管(DTFT)、存储电容(C1)、发光二极管(D1)、第一电压源(VDD)、第二电压源(VSS)、初始化电源(Vinit)、资料信号线(Data)、第一节点(a)、第二节点(b)、第三节点(g)、第四节点(d)以及第五节点(s);并设置有第一选择信号线(S1)、第二选择信号线(S2)、第三发光控制线(S3)、第四发光控制线(S4);

所述第一晶体管(T1)的第一源极/漏极连接所述初始化电源(Vinit),栅极连接所述第一选择信号线(S1),第二源极/漏极连接所述第一节点(a);

所述第二晶体管(T2)的第一源极/漏极连接所述初始化电源(Vinit),栅极连接所述第一选择信号线(S1),第二源极/漏极连接所述第二节点(b);

所述第三晶体管(T3)的第一源极/漏极连接所述资料信号线(Data),栅极连接所述第二选择信号线(S2),第二源极/漏极连接所述第三节点(g);

所述第四晶体管(T4)的第一源极/漏极连接所述第四节点(d),栅极连接所述第二选择信号线(S2),第二源极/漏极连接所述第三节点(g);

所述第五晶体管(T5)的第一源极/漏极连接所述第二节点(b),栅极连接所述第三发光控制线(S3),第二源极/漏极连接所述第三节点(g);

所述第六晶体管(T6)的第一源极/漏极连接所述第一电压源(VDD),栅极连接所述第四发光控制线(S4),第二源极/漏极连接所述第五节点(s);

所述第七晶体管(T7)的第一源极/漏极连接所述第四节点(d),栅极连接所述第三发光控制线(S3),第二源极/漏极连接所述第一节点(a);

所述驱动晶体管(DTFT)的第一源极/漏极连接所述第五节点(s),栅极连接所述第三节点(g),第二源极/漏极连接所述第四节点(d);

所述存储电容(C1)的两端分别连接第五节点(s)和第二节点(b);

所述发光二极管(D1)的正极连接第一节点(a),负极连接第二电压源(VSS)。

2. 根据权利要求1所述的OLED像素驱动电路,其特征在于:

所述第一晶体管(T1)、第二晶体管(T2)、第三晶体管(T3)、第四晶体管(T4)、第五晶体管(T5)、第六晶体管(T6)、第七晶体管(T7)、驱动晶体管(DTFT)均为P型或N型薄膜晶体管。

3. 一种显示装置,包括多个发光元件,其特征在于:还包括用于对所述发光元件进行驱动的如前述权利要求1-2之一所述的OLED像素驱动电路。

一种OLED像素驱动电路及显示装置

技术领域

[0001] 本实用新型涉及OLED显示技术领域,具体涉及一种OLED像素驱动电路及显示装置。

背景技术

[0002] 相对于液晶显示装置,有机发光二极管(Organic Light Emitting Diode,OLED)显示装置具有自发光类型,有对比度高、响应快、功耗小等优点。现有的有机发光二极管一般都是用薄膜晶体管(TFT)的恒定电流去驱动OLED发光,此时作为驱动的薄膜晶体管(TFT)工作于饱和区,由于驱动薄膜晶体管阈值电压(V_{th})的变化,将相同灰度电压提供给像素电路时,会在各像素电路中产生不一样的电流,从而导致发光亮度不均匀。

发明内容

[0003] 针对上述现有技术的不足,本实用新型提供一种OLED像素驱动电路及显示装置,有效的补偿了阈值电压 V_{th} 和电源压降,解决了有机发光二极管OLED发光亮度不均匀问题,还能够避免有机发光二极管OLED长期处于直流偏置发光状态引起有机发光二极管OLED的有机材料极性问题,有效提高显示装置的显示效果及使用寿命。

[0004] 为解决上述问题,本实用新型采用的技术方案为:

[0005] 本实用新型提供一种OLED像素驱动电路,包括第一晶体管、第二晶体管、第三晶体管、第四晶体管、第五晶体管、第六晶体管、第七晶体管、驱动晶体管、存储电容、发光二极管、第一电压源、第二电压源、初始化电源、资料信号线、第一节点、第二节点、第三节点、第四节点以及第五节点;并设置有第一选择信号线、第二选择信号线、第三发光控制线、第四发光控制线;

[0006] 所述第一晶体管的第一源极/漏极连接所述初始化电源,栅极连接所述第一选择信号线,第二源极/漏极连接所述第一节点;

[0007] 所述第二晶体管的第一源极/漏极连接所述初始化电源,栅极连接所述第一选择信号线,第二源极/漏极连接所述第二节点;

[0008] 所述第三晶体管的第一源极/漏极连接所述资料信号线,栅极连接所述第二选择信号线,第二源极/漏极连接所述第三节点;

[0009] 所述第四晶体管的第一源极/漏极连接所述第四节点,栅极连接所述第二选择信号线,第二源极/漏极连接所述第三节点;

[0010] 所述第五晶体管的第一源极/漏极连接所述第二节点,栅极连接所述第三发光控制线,第二源极/漏极连接所述第三节点;

[0011] 所述第六晶体管的第一源极/漏极连接所述第一电压源,栅极连接所述第四发光控制线,第二源极/漏极连接所述第五节点;

[0012] 所述第七晶体管的第一源极/漏极连接所述第四节点,栅极连接所述第三发光控制线,第二源极/漏极连接所述第一节点;

[0013] 所述驱动晶体管的第一源极/漏极连接所述第五节点,栅极连接所述第三节点,第二源极/漏极连接所述第四节点;

[0014] 所述存储电容的两端分别连接第五节点和第二节点;

[0015] 所述发光二极管的正极连接第一节点,负极连接第二电压源。

[0016] 进一步地,第一晶体管、第二晶体管、第三晶体管、第四晶体管、第五晶体管、第六晶体管、第七晶体管、驱动晶体管均为P型或N型薄膜晶体管。

[0017] 需要说明的是,所述第一晶体管、第二晶体管、第三晶体管、第四晶体管、第五晶体管、第六晶体管、第七晶体管、驱动晶体管的第一源极/漏极和第二源极/漏极的制造工艺相同,名称上可互换,其可根据电压的方向在名称上改变。而且,同一像素电路中各个晶体管的类型可以相同,也可以不同,需根据自身阈值电压的特点调整相应的时序高低电平。

[0018] 本实用新型还提供一种显示装置,包括多个发光元件,还包括用于驱动所述多个发光元件的前述OLED像素驱动电路。

[0019] 本实用新型的有益效果在于:本实用新型提供的一种OLED像素驱动电路及显示装置既补偿了阈值电压和电源压降,解决亮度不均匀问题,还能够避免有机发光二极管OLED长期处于直流偏置发光状态引起有机发光二极管OLED的有机材料极性问题,有效提高显示装置的显示效果及使用寿命,本实用新型不仅功能多,而且电路结构简单,稳定性好,还利于制作高PPI(Pixels Per Inch,表示每英寸所拥有的像素数目)面板,适合大规模生产。

附图说明

[0020] 图1是本实用新型OLED像素驱动电路及显示装置的电路结构示意图;

[0021] 图2是图1中OLED像素驱动电路及显示装置的驱动时序示意图。

具体实施方式

[0022] 下面将结合附图,以P型晶体氧化物半导体场效应管PMOS为例,对本实用新型的技术方案进行清楚的描述,所描述的实施例仅仅是本实用新型的部分实施例,而不是全部的实施例。基于本实用新型中的实施例,采用N型晶体氧化物半导体场效应管NMOS实现该功能是本领域普通技术人员可在没有作出创造性劳动前提下轻易想到的,因此也属于本专利保护的范围。

[0023] 本实施例提供一种OLED像素驱动电路,如图1所示,包括第一晶体管T1、第二晶体管T2、第三晶体管T3、第四晶体管T4、第五晶体管T5、第六晶体管T6、第七晶体管T7、驱动晶体管DTFT、存储电容C1、发光二极管D1、第一电压源VDD、第二电压源VSS、初始化电源Vinit、资料信号线Data、第一节点a、第二节点b、第三节点g、第四节点d以及第五节点s;并设置有第一选择信号线S1、第二选择信号线S2、第三发光控制线S3、第四发光控制线S4;

[0024] 所述第一晶体管T1的第一源极/漏极连接所述初始化电源Vinit,栅极连接所述第一选择信号线S1,第二源极/漏极连接所述第一节点a;

[0025] 所述第二晶体管T2的第一源极/漏极连接所述初始化电源Vinit,栅极连接所述第一选择信号线S1,第二源极/漏极连接所述第二节点b;

[0026] 所述第三晶体管T3的第一源极/漏极连接所述资料信号线Data,栅极连接所述第二选择信号线S2,第二源极/漏极连接所述第三节点g;

[0027] 所述第四晶体管T4的第一源极/漏极连接所述第四节点d,栅极连接所述第二选择信号线S2,第二源极/漏极连接所述第三节点g;

[0028] 所述第五晶体管T5的第一源极/漏极连接所述第二节点b,栅极连接所述第三发光控制线S3,第二源极/漏极连接所述第三节点g;

[0029] 所述第六晶体管T6的第一源极/漏极连接所述第一电压源VDD,栅极连接所述第四发光控制线S4,第二源极/漏极连接所述第五节点s;

[0030] 所述第七晶体管T7的第一源极/漏极连接所述第四节点d,栅极连接所述第三发光控制线S3,第二源极/漏极连接所述第一节点a;

[0031] 所述驱动晶体管DTFT的第一源极/漏极连接所述第五节点s,栅极连接所述第三节点g,第二源极/漏极连接所述第四节点d;

[0032] 所述存储电容C1的两端分别连接第五节点s和第二节点b;

[0033] 所述发光二极管D1的正极连接第一节点a,负极连接第二电压源VSS。

[0034] 优选的,所述薄膜晶体管均为P型薄膜晶体管。

[0035] 图2示出了本实施例的OLED像素驱动电路的驱动时序示意图,即,资料信号线Data,第一选择信号线S1、第二选择信号线S2、第三发光控制线S3、第四发光控制线的输入信号波形图。

[0036] 本实施例还提供一种显示装置,包括多个发光元件,还包括用于驱动所述多个发光元件的前述OLED像素驱动电路。

[0037] 本实施例的OLED像素驱动电路的工作原理说明如下:

[0038] 其中初始化电压Vinit、第一电源电压VDD、第二源电压VSS均是固定的直流电压源。

[0039] t1阶段:存储电容C1电压初始化以及发光二极管D1反向偏置:

[0040] 第一选择信号线S1为低电平,第二选择信号线S2为高电平,第三发光控制线S3为高电平,第四发光控制线S4为低电平,晶体管T1、T2、T6导通,晶体管T3、T4、T5、T7截止,第一节点电压 $V_a = V_{init}$,发光二极管D1反向偏置;电容C1两端的电压被初始化,第二节点电压 $V_b = V_{init}$,第五节点电压 $V_s = V_{DD}$;

[0041] t2阶段:数据资料信号读入以及驱动晶体管DTFT的阈值电压 V_{th} 存储;

[0042] 第一选择信号线S1为低电平,第二选择信号线S2为低电平,第三发光控制线S3为高电平,第四发光控制线S4为高电平,晶体管T1、T2、T3、T4导通,晶体管T5、T6、T7截止,资料信号线Data提供资料数据电压 V_{data} ,使第三节点电压 $V_g = V_{data}$,由于驱动晶体管DTFT和第四晶体管T4组成了一个二极管结构,一定时间后,第五节点电压 V_s 便会从VDD放电到 $V_{data} - V_{th}$,此时电容C1两端的电压 $V_{bs} = V_{init} - (V_{data} - V_{th}) = V_{init} - V_{data} + V_{th}$,则数据信号data和驱动晶体管DTFT的阈值电压 V_{th} 均存储在电容C1了;

[0043] t3阶段:驱动晶体管DTFT的阈值电压 V_{th} 补偿后驱动发光二极管发光D1;

[0044] 第一选择信号线S1为高电平,第二选择信号线S2为高电平,第三发光控制线S3为低电平,第四发光控制线S4为低电平,晶体管T5、T6、T7导通,晶体管T1、T2、T3、T4截止,第五节点电压 V_s 拉至VDD,电容C1两端的电压差不变,即 $V_{gs} = V_{bs} = V_{init} - V_{data} + V_{th}$,可算出此时驱动晶体管的驱动电流为:

$$I_d = \frac{1}{2} \mu C_{ox} \frac{W}{L} (V_{gs} - V_{th})^2$$

$$[0045] \quad = \frac{1}{2} \mu C_{ox} \frac{W}{L} (V_{init} - V_{data} + V_{th} - V_{th})^2$$

$$= \frac{1}{2} \mu C_{ox} \frac{W}{L} (V_{init} - V_{data})^2$$

[0046] 其中, μ 为沟道的电子迁移率, C_{ox} 为驱动晶体管 DTFT 单位面积的沟道电容, W 为驱动晶体管的沟道宽度, L 为驱动晶体管的沟道长度。

[0047] 从上述实施例的驱动晶体管 DTFT 的驱动电流 I_d 的计算公式中可以看到, 驱动晶体管 DTFT 的驱动电流 I_d 已经和阈值电压 V_{th} 无关, 补偿了阈值电压 V_{th} 对驱动电流的影响, 另外虽然引入了初始化电源 V_{init} 电压, 但是初始化电源 V_{init} 电压基本不提供电流, 走线压降可以忽略不计, 消去了传统电路走线压降带来的影响。而对于发光二极管 D1 的反向偏置, 需要说明的是, 发光二极管 D1 为薄膜型器件, 正负极两端存在寄生电容, 如果总是处于正向偏置状态, 会在该寄生电容两端积累电荷, 形成一定的正向压降, 从而使发光二极管 D1 的跨压上升, 耗散功率上升, 进而影响发光效率。而在上述初始化阶段中, 由于初始化电源 V_{init} 的低电平信号能使发光二极管 D1 反向偏置, 因此发光二极管 D1 正、负极间积累的电荷会被清除, 从而保证发光二极管 D1 具有较长的使用寿命和较好的发光效率。

[0048] 在上述实施例中, 所述第一晶体管 T1、第二晶体管 T2、第三晶体管 T3、第四晶体管 T4、第五晶体管 T5、第六晶体管 T6、第七晶体管 T7、驱动晶体管 DTFT 的第一源极/漏极和第二源极/漏极的制作工艺相同, 名称上可互换, 其可根据电压的方向在名称上改变。而且, 同一像素电路中各个晶体管的类型可以相同, 也可以不同, 需根据自身阈值电压的特点调整相应的时序高低电平。

[0049] 如上述实施例为本实用新型较佳的实施方式, 但本实用新型的实施方式并不受上述实施例的限制, 其他的任何未背离本实用新型的精神实质与原理下所作的改变、修饰、替代、组合、简化, 均应为等效的置换方式, 都包含在本实用新型的保护范围之内。

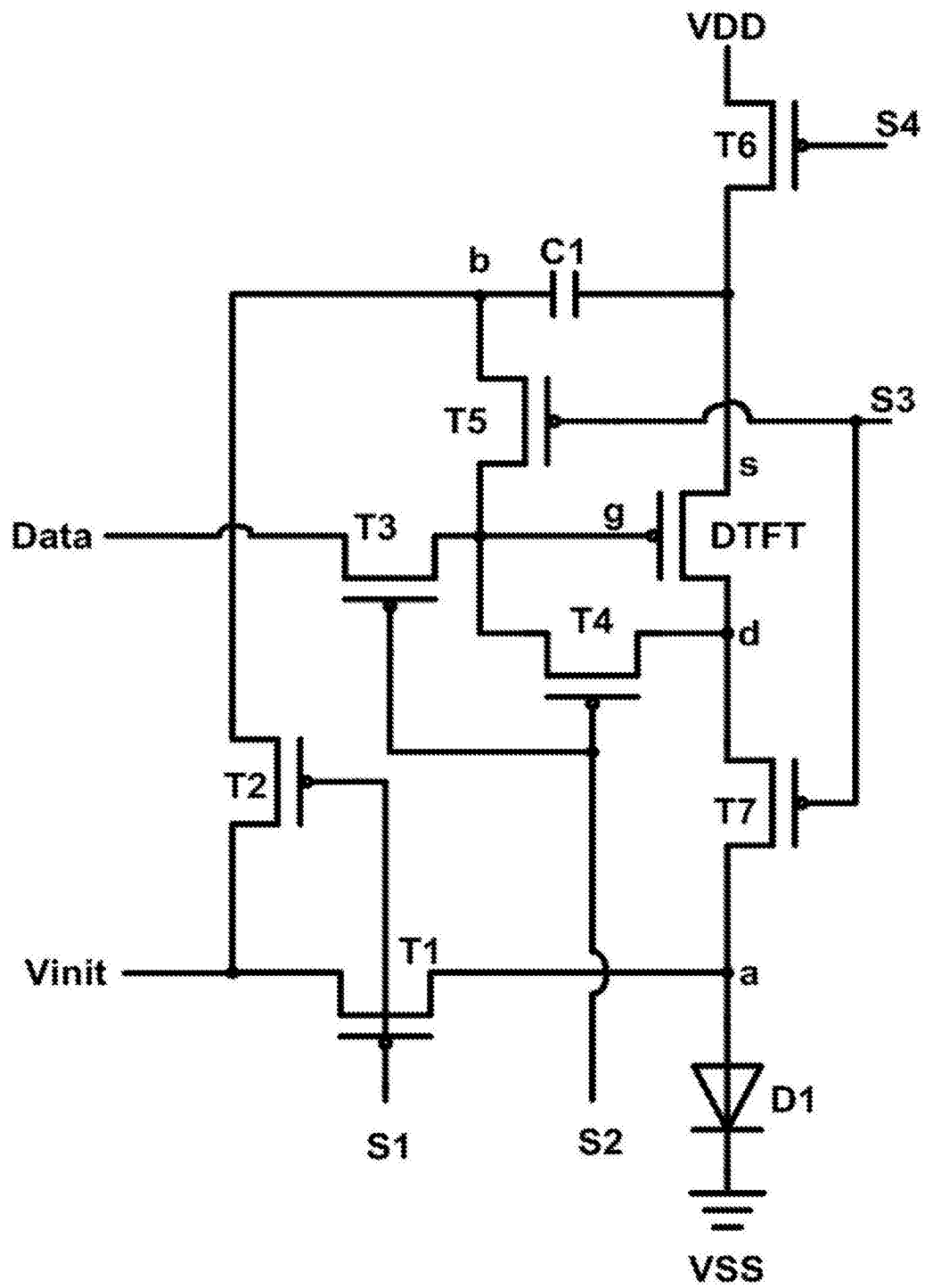


图1

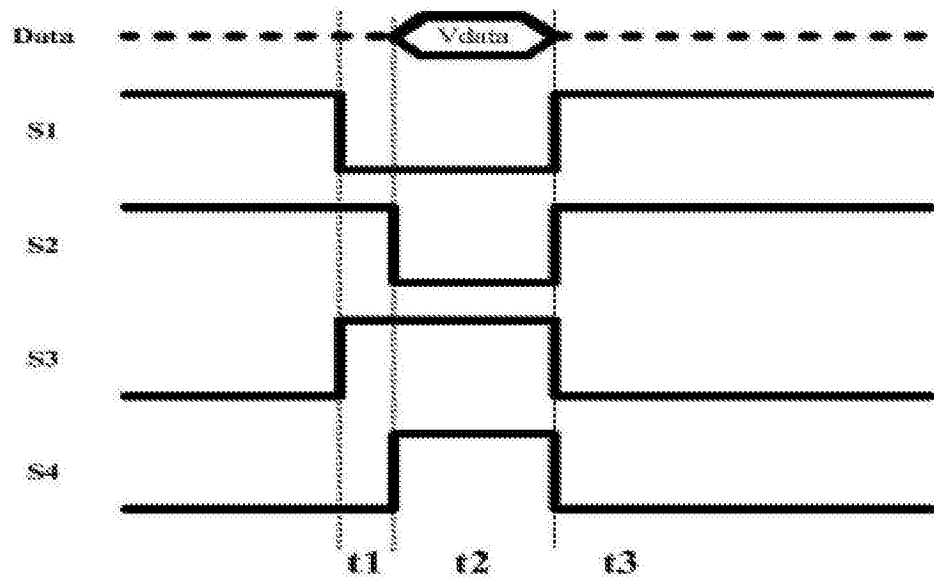


图2

专利名称(译)	一种OLED像素驱动电路及显示装置		
公开(公告)号	CN205722743U	公开(公告)日	2016-11-23
申请号	CN201620233127.2	申请日	2016-03-23
[标]申请(专利权)人(译)	信利(惠州)智能显示有限公司		
申请(专利权)人(译)	信利(惠州)智能显示有限公司		
当前申请(专利权)人(译)	信利(惠州)智能显示有限公司		
[标]发明人	胡中艺 翁祖伟 吴锦坤 胡君文 田栋协 谢志生 苏君海 李建华		
发明人	胡中艺 翁祖伟 吴锦坤 胡君文 田栋协 谢志生 苏君海 李建华		
IPC分类号	G09G3/3225		
外部链接	Espacenet SIPO		

摘要(译)

本实用新型提供一种OLED像素驱动电路及显示装置，包括第一晶体管(T1)、第二晶体管(T2)、第三晶体管(T3)、第四晶体管(T4)、第五晶体管(T5)、第六晶体管(T6)、第七晶体管(T7)、驱动晶体管(DTFT)、存储电容(C1)、发光二极管(D1)、第一电压源(VDD)、第二电压源(VSS)、初始化电源(Vinit)、资料信号线(Data)、第一节点(a)、第二节点(b)、第三节点(g)、第四节点(d)以及第五节点(s)；并设置有第一选择信号线(S1)、第二选择信号线(S2)、第三发光控制线(S3)、第四发光控制线(S4)；本实用新型提供的一种OLED像素驱动电路及显示装置，有效补偿了阈值电压(Vth)和电源电压降，还能够避免有机发光二极管OLED的有机材料极性化问题，提高显示装置的显示效果及使用寿命。

