



(12)发明专利申请

(10)申请公布号 CN 109524443 A

(43)申请公布日 2019.03.26

(21)申请号 201811543965.X

(22)申请日 2018.12.17

(71)申请人 合肥鑫晟光电科技有限公司

地址 230012 安徽省合肥市新站区工业园
内

申请人 京东方科技集团股份有限公司

(72)发明人 李杰威 臧丹丹 殷川 崔勇
童亚超 熊先江

(74)专利代理机构 北京中博世达专利商标代理
有限公司 11274

代理人 申健

(51)Int.Cl.

H01L 27/32(2006.01)

H01L 51/52(2006.01)

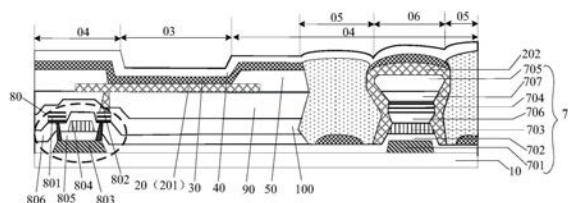
权利要求书2页 说明书12页 附图7页

(54)发明名称

一种OLED基板及OLED显示装置

(57)摘要

本发明实施例提供一种OLED基板及OLED显示装置,涉及显示技术领域,可改善第二电极层电阻过大导致的IR-drop问题。OLED基板的显示区划分为多个发光区和非发光区,所述非发光区包括第一连接区;所述OLED基板包括:依次设置于衬底上的第一电极层、像素界定层、发光功能层和第二电极层;所述像素界定层位于所述非发光区,所述像素界定层限定出多个所述发光区;所述第一电极层包括多个第一电极,每个所述第一电极位于一个所述发光区中;所述像素界定层在所述第一连接区镂空;所述OLED基板还包括:设置在所述第一连接区的导电结构,所述导电结构位于所述发光功能层远离所述衬底的一侧,且与所述第二电极层接触。



1. 一种OLED基板,其特征在于,显示区划分为多个发光区和非发光区,所述非发光区包括第一连接区;所述OLED基板包括:

依次设置于衬底上的第一电极层、像素界定层、发光功能层和第二电极层;

所述像素界定层位于所述非发光区,所述像素界定层限定出多个所述发光区;所述第一电极层包括多个第一电极,每个所述第一电极位于一个所述发光区中;所述像素界定层在所述第一连接区镂空;

所述OLED基板还包括:设置在所述第一连接区的导电结构,所述导电结构位于所述发光功能层远离所述衬底的一侧,且与所述第二电极层接触。

2. 根据权利要求1所述的OLED基板,其特征在于,所述发光功能层在所述第一连接区的边界断开,且所述导电结构远离所述衬底的表面高于所述像素界定层远离所述衬底的表面。

3. 根据权利要求1所述的OLED基板,其特征在于,所述导电结构位于所述发光功能层和所述第二电极层之间;

或者,所述导电结构位于所述第二电极层远离所述发光功能层的一侧。

4. 根据权利要求1-3任一项所述的OLED基板,其特征在于,所述非发光区还包括第二连接区,所述第二连接区与所述第一连接区相邻;

所述OLED基板还包括设置在所述第二连接区的垫高层和第一辅助电极,所述第一辅助电极覆盖所述垫高层的侧面和远离所述衬底的表面;所述导电结构与所述第一辅助电极中位于所述垫高层侧面的部分接触。

5. 根据权利要求4所述的OLED基板,其特征在于,所述像素界定层在所述第二连接区镂空;

所述第一辅助电极与所述第一电极同层同材料。

6. 根据权利要求4所述的OLED基板,其特征在于,所述OLED基板还包括薄膜晶体管以及设置在所述薄膜晶体管和所述第一电极层之间的平坦层;所述薄膜晶体管包括源极、漏极、有源层、栅极以及栅绝缘层,所述漏极与所述第一电极电连接;

所述垫高层包括第一子垫高层、第二子垫高层、第三子垫高层、第四子垫高层和第五子垫高层中的至少一层;所述第一子垫高层、所述第二子垫高层、所述第三子垫高层、所述第四子垫高层和第五子垫高层层叠设置;所述第一子垫高层与所述有源层同层同材料;所述栅绝缘层位于所述第二连接区的部分构成所述垫高层中的所述第二子垫高层;所述第三子垫高层与所述栅极同层同材料;所述第四子垫高层与所述源极、所述漏极同层同材料;所述平坦层位于所述第二连接区的部分构成所述垫高层中的所述第五子垫高层。

7. 根据权利要求6所述的OLED基板,其特征在于,所述第五子垫高层的侧面和所述第五子垫高层靠近所述第二电极层的表面通过圆弧段连接。

8. 根据权利要求6所述的OLED基板,其特征在于,所述薄膜晶体管还包括层间介电层;所述层间介电层在所述第一连接区镂空;

所述层间介电层位于所述第二连接区的部分构成所述垫高层中的第六子垫高层。

9. 根据权利要求8所述的OLED基板,其特征在于,所述第六子垫高层的侧面为倾斜面,所述第六子垫高层中靠近所述第二电极层表面的面积大于远离所述第二电极层表面的面积。

10. 根据权利要求6-9任一项所述的OLED基板,其特征在于,所述OLED基板还包括设置在所述薄膜晶体管和所述平坦层之间的钝化层;

所述钝化层位于所述第二连接区的部分构成所述垫高层中的第七子垫高层。

11. 根据权利要求10所述的OLED基板,其特征在于,所述第七子垫高层的侧面为倾斜面,所述第七子垫高层中靠近所述第二电极层表面的面积大于远离所述第二电极层表面的面积。

12. 根据权利要求4所述的OLED基板,其特征在于,所述导电结构为多个;

所述导电结构设置在所述垫高层的两侧,所述第一辅助电极中位于所述垫高层侧面的部分与设置在所述垫高层两侧的所述导电结构均接触。

13. 根据权利要求12所述的OLED基板,其特征在于,所述导电结构的形状为沿平行于所述衬底的任一条边延伸的条状。

14. 根据权利要求12所述的OLED基板,其特征在于,所述导电结构的形状为点状。

15. 一种OLED显示装置,其特征在于,包括OLED基板和用于封装所述OLED基板的封装层;

所述OLED基板为权利要求1-14任一项所述的OLED基板。

一种OLED基板及OLED显示装置

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种OLED基板及OLED显示装置。

背景技术

[0002] OLED(Organic Light Emitting Diode,有机电致发光二极管)显示装置由于具有自发光、响应速度快、亮度高、全视角、可柔性显示等一系列优点,因而成为目前极具竞争力和发展前景的下一代显示装置。

[0003] OLED显示装置包括底发射型结构和顶发射型结构。随着市场对高分辨率产品需求的增大,底发射型OLED显示装置由于受开口率的限制,难以实现高分辨率的显示需求,而顶发射型OLED显示装置具有开口率大的特性,更有利于实现高分辨率显示,因而目前顶发射型OLED显示装置受到了广泛的关注。

[0004] 顶发射型OLED显示装置的阴极通常是通过溅射或蒸镀沉积一层透明或半透明的导电材料形成,阴极的厚度越薄,光的透过率越高,越有利于提高OLED显示装置的亮度。然而,阴极的厚度越薄,阴极的电阻越大,而阴极电阻过大带来的电压降(IR-drop)会严重影响OLED显示装置的显示效果。这是因为OLED显示装置中心距离OLED显示装置边缘设置的信号输入口较远,而阴极电阻过大带来的电压降会导致电流传输至OLED显示装置中心时降低很多,从而导致OLED显示装置边缘和中间的亮度不一致,即OLED显示装置中间暗边缘亮。

发明内容

[0005] 本发明的实施例提供一种OLED基板及OLED显示装置,可改善第二电极层电阻过大导致的IR-drop问题。

[0006] 为达到上述目的,本发明的实施例采用如下技术方案:

[0007] 本发明的一些实施例提供一种OLED基板,显示区划分为多个发光区和非发光区,所述非发光区包括第一连接区;所述OLED基板包括:依次设置于衬底上的第一电极层、像素界定层、发光功能层和第二电极层;所述像素界定层位于所述非发光区,所述像素界定层限定出多个所述发光区;所述第一电极层包括多个第一电极,每个所述第一电极位于一个所述发光区中;所述像素界定层在所述第一连接区镂空;所述OLED基板还包括:设置在所述第一连接区的导电结构,所述导电结构位于所述发光功能层远离所述衬底的一侧,且与所述第二电极层接触。

[0008] 在一些实施例中,所述发光功能层在所述第一连接区的边界断开,且所述导电结构远离所述衬底的表面高于所述像素界定层远离所述衬底的表面。

[0009] 在一些实施例中,所述导电结构位于所述发光功能层和所述第二电极层之间;或者,所述导电结构位于所述第二电极层远离所述发光功能层的一侧。

[0010] 在一些实施例中,所述非发光区还包括第二连接区,所述第二连接区与所述第一连接区相邻;所述OLED基板还包括设置在所述第二连接区的垫高层和第一辅助电极,所述第一辅助电极覆盖所述垫高层的侧面和远离所述衬底的表面;所述导电结构与所述第一辅

助电极中位于所述垫高层侧面的部分接触。

[0011] 在一些实施例中,所述像素界定层在所述第二连接区镂空;所述第一辅助电极与所述第一电极同层同材料。

[0012] 在一些实施例中,所述OLED基板还包括薄膜晶体管以及设置在所述薄膜晶体管和所述第一电极层之间的平坦层;所述薄膜晶体管包括源极、漏极、有源层、栅极以及栅绝缘层,所述漏极与所述第一电极电连接;所述垫高层包括第一子垫高层、第二子垫高层、第三子垫高层、第四子垫高层和第五子垫高层中的至少一层;所述第一子垫高层、所述第二子垫高层、所述第三子垫高层、所述第四子垫高层和第五子垫高层层叠设置;所述第一子垫高层与所述有源层同层同材料;所述栅绝缘层位于所述第二连接区的部分构成所述垫高层中的所述第二子垫高层;所述第三子垫高层与所述栅极同层同材料;所述第四子垫高层与所述源极、所述漏极同层同材料;所述平坦层位于所述第二连接区的部分构成所述垫高层中的所述第五子垫高层。

[0013] 在一些实施例中,所述第五子垫高层的侧面和所述第五子垫高层靠近所述第二电极层的表面通过圆弧段连接。

[0014] 在一些实施例中,所述薄膜晶体管还包括层间介电层;所述层间介电层在所述第一连接区镂空;所述层间介电层位于所述第二连接区的部分构成所述垫高层中的第六子垫高层。

[0015] 在一些实施例中,所述第六子垫高层的侧面为倾斜面,所述第六子垫高层中靠近所述第二电极层表面的面积大于远离所述第二电极层表面的面积。

[0016] 在一些实施例中,所述OLED基板还包括设置在所述薄膜晶体管和所述平坦层之间的钝化层;所述钝化层位于所述第二连接区的部分构成所述垫高层中的第七子垫高层。

[0017] 在一些实施例中,所述第七子垫高层的侧面为倾斜面,所述第七子垫高层中靠近所述第二电极层表面的面积大于远离所述第二电极层表面的面积。

[0018] 在一些实施例中,所述导电结构为多个;所述导电结构设置在所述垫高层的两侧,所述第一辅助电极中位于所述垫高层侧面的部分与设置在所述垫高层两侧的所述导电结构均接触。

[0019] 在一些实施例中,所述导电结构的形状为沿平行于所述衬底的任一条边延伸的条状。

[0020] 在一些实施例中,所述导电结构的形状为点状。

[0021] 本发明的实施例还提供一种OLED显示装置,包括OLED基板和用于封装所述OLED基板的封装层;所述OLED基板为上述的OLED基板。

[0022] 本发明实施例提供一种OLED基板及OLED显示装置,由于OLED基板包括导电结构,且导电结构与第二电极层接触,因而导电结构可以降低第二电极层的电阻,从而改善了第二电极层电阻过大导致的IR-drop问题。

附图说明

[0023] 为了更清楚地说明本发明实施例或相关技术中的技术方案,下面将对实施例或相关技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以

根据这些附图获得其他的附图。

[0024] 图1为相关技术提供的一种OLED显示装置的结构示意图；

[0025] 图2为相关技术提供的一种OLED基板的结构示意图；

[0026] 图3为本发明实施例提供一种OLED基板不同区的划分示意图；

[0027] 图4a为本发明实施例提供一种OLED基板的结构示意图一；

[0028] 图4b为本发明实施例提供一种OLED基板的结构示意图二；

[0029] 图5为本发明实施例提供一种OLED基板的结构示意图三；

[0030] 图6为本发明实施例提供一种OLED基板的结构示意图四；

[0031] 图7为本发明实施例提供一种OLED基板的结构示意图五；

[0032] 图8a为本发明实施例提供一种OLED基板的结构示意图六；

[0033] 图8b为本发明实施例提供一种OLED基板的结构示意图七；

[0034] 图9为本发明实施例提供一种OLED基板的结构示意图八；

[0035] 图10a为本发明实施例提供一种OLED基板的结构示意图九；

[0036] 图10b为本发明实施例提供一种OLED基板的结构示意图十；

[0037] 图11为本发明实施例提供一种OLED基板的结构示意图十一；

[0038] 图12为本发明实施例提供一种OLED显示装置的结构示意图。

[0039] 附图标记：

[0040] 01-显示区；02-非显示区；03-发光区；04-非发光区；05-第一连接区；06-第二连接区；1-封装基板；2-辅助电极；3-阴极；4、10-衬底；5-阳极；6、30-发光功能层；7、50-像素界定层；8-绝缘图案；20-第一电极层；201-第一电极；202-第一辅助电极；40-第二电极层；60-导电结构；70-垫高层；701-第一子垫高层；702-第二子垫高层；703-第三子垫高层；704-第四子垫高层；705-第五子垫高层；706-第六子垫高层；707-第七子垫高层；80-薄膜晶体管；801-源极；802-漏极；803-有源层；804-栅极；805-栅绝缘层；806-层间介电层；90-平坦层；100-钝化层；110-OLED基板；120-封装层。

具体实施方式

[0041] 下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅仅是本发明一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。

[0042] 为了改善OLED显示装置因阴极电阻过大导致的IR-drop问题，相关技术中，主要采用两种方式。第一种，在透明的阴极上增设辅助电极。示例的，如图1所示，在封装基板1上设置增设导电层或网格状导线作为辅助电极2，辅助电极2与透明的阴极3接触，通过辅助电极2增加阴极3的导电率，从而降低阴极3的电阻。然而，为了实现辅助电极2与阴极3的接触，未使用薄膜封装层对OLED器件（OLED器件包括设置在衬底4上的阳极5、发光功能层6、阴极3以及用于间隔阳极5的像素界定层7）进行封装，从而导致了OLED器件劣化的风险增加。

[0043] 第二种，在透明的阴极3下增设辅助电极2。示例的，如图2所示，在位于非发光区的像素界定层7上增设绝缘图案8和辅助电极2。然而该方案中阴极3只能与辅助电极2的侧面接触，辅助电极2的大部分表面被发光功能层6覆盖，这样一来降低阴极3电阻的效果不明

显,此外,绝缘图案8和辅助电极2的形成需要额外增加两次成膜和光刻工艺,导致了OLED显示装置的制备工艺复杂。

[0044] 基于此,本发明实施例提供一种OLED基板,如图3所示,OLED基板划分为显示区01和非显示区02,显示区01划分为多个发光区03和非发光区04,非发光区04包括第一连接区05。此处,对于第一连接区05的位置不进行限定,在不影响OLED基板正常使用的前提下,第一连接区05可以在非发光区04任意设置。

[0045] 如图4a和图4b所示,OLED基板包括:依次设置于衬底10上的第一电极层20、像素界定层(Pixel Definition Layer,简称PDL) 50、发光功能层(Electroluminescent,简称EL) 30和第二电极层40;像素界定层50位于非发光区04,像素界定层50限定出多个发光区03,即像素界定层50包括多个开口区域,一个开口区域对应一个发光区03;第一电极层20包括多个第一电极(即像素电极) 201,每个第一电极201位于一个发光区03中;像素界定层50在第一连接区05镂空。

[0046] OLED基板还包括:设置在第一连接区05的导电结构60,导电结构60位于发光功能层30远离衬底10的一侧,且与第二电极层40接触。

[0047] 此处,对于衬底10的材质不进行限定,例如可以为玻璃。

[0048] 在一些实施例中,第一电极层20为阳极,第二电极层40为阴极。在另一些实施例中,第一电极层20为阴极,第二电极层40为阳极。

[0049] 对于第一电极层20的材料不进行限定,示例的,第一电极层20的材料可以选用Ag(银)、Al(铝)以及ITO(Indium Tin Oxide,氧化铟锡)中的一种或几种。此外,第一电极层20可以是单层结构,也可以是多层叠层结构。对于形成第一电极层20的具体工艺不进行限定,示例的,可以先沉积如利用PVD(Physical Vapor Deposition,物理气相沉积)工艺沉积一层或层叠的多层导电薄膜,再通过光刻和刻蚀工艺制作出图案化的第一电极201。

[0050] 对于第二电极层40的材料不进行限定,由于发光功能层30发出的光要从第二电极层40出射,因而第二电极层40的材料为透明材料。第二电极层40的材料例如可以选自ITO或IZO(Indium Zinc Oxide,氧化铟锌)中的至少一种。此处,可以采用蒸镀工艺在发光功能层30上蒸镀一层第二电极层40。

[0051] 在一些实施例中,发光功能层30仅包括发光层。在另一些实施例中,发光功能层30除包括发光层外,还包括电子传输层(election transporting layer,简称ETL)、电子注入层(election injection layer,简称EIL)、空穴传输层(hole transporting layer,简称HTL)以及空穴注入层(hole injection layer,简称HIL)中的至少一层。此处,可以采用蒸镀工艺在像素界定层50上蒸镀发光功能层30。

[0052] 此处,对于制作像素界定层50的工艺不进行限定,示例的,可以先在第一电极层20上形成(例如采用旋涂、转印或喷墨打印工艺中的一种)一层像素界定层薄膜,再通过光刻工艺对像素界定层薄膜进行图案化,从而形成像素界定层50。

[0053] 其中,对于导电结构60的材料不进行限定,以能导电为准。由于导电结构60设置在第一连接区05,而第一连接区05位于非发光区04,因而导电结构60的材料可以为透明材料,也可以为非透明材料。例如,导电结构60的材料可以为导电聚合物、金属、导电银浆或导电胶中的至少一种。

[0054] 在此基础上,对于如何在第一连接区05形成导电结构60不进行限定,例如,可以采

用喷墨打印 (Ink-Jet Printing, 简称IJP) 工艺在第一连接区05形成导电结构60。又例如, 可以采用丝网印刷工艺在第一连接区05形成导电结构60。

[0055] 需要说明的是, 导电结构60位于发光功能层30远离衬底10的一侧, 在一些实施例中, 如图4a所示, 导电结构60位于第二电极层40远离发光功能层30的一侧。此时, 先形成第二电极层40, 再形成导电结构60。在另一些实施例中, 如图4b所示, 导电结构60位于发光功能层30和第二电极层40之间。此时, 先形成导电结构60, 再形成第二电极层40。

[0056] 此外, 像素界定层50在第一连接区05镂空, 即像素界定层50在第一连接区05具有凹槽 (也称凹形落差区), 在第一连接区05 (即在凹槽中) 设置发光功能层30时, 在一些实施例中, 如图4a和图4b所示, 发光功能层30在第一连接区05的边界断开。在另一些实施例中, 发光功能层30在第一连接区05的边界未断开。凹槽的深度越大, 发光功能层30越容易断开。如图4a所示, 当导电结构60位于第二电极层40远离发光功能层30的一侧时, 第二电极层40可以在第一连接区05的边界断开, 也可以在第一连接区05的边界连续, 即不断开。

[0057] 本领域技术人员应该明白, 导电结构60与第二电极层40的接触面积越大, 越有利于降低第二电极层40的电阻。本发明实施例优选的, 第一连接区05为条状, 这样便可以将导电结构60设置为条状, 从而可以增加导电结构60与第二电极层40的接触面积。

[0058] 虽然像素界定层50在第一连接区05镂空, 但是由于第一连接区05设置有导电结构60, 因而无需考虑第二电极层40在第一连接区05连续差的风险, 就能够保证第二电极层40与导电结构60电连接。

[0059] 本发明实施例提供一种OLED基板, 由于OLED基板包括导电结构60, 且导电结构60与第二电极层40接触, 因而导电结构60可以降低第二电极层40的电阻, 从而改善了第二电极层40电阻过大导致的IR-drop问题。

[0060] 在此基础上, 相对于相关技术中的第一种方式, 由于导电结构60 (相当于辅助电极2) 设置在OLED基板上, 因而在能够降低第二电极层40电阻的同时, 不会影响OLED基板的封装。相对于相关技术中的第二种方式, 由于导电结构60设置在第二电极层40上, 或者第二电极层40设置在导电结构60上, 因而导电结构60与第二电极层40的接触面积较大, 可以有效地降低第二电极层40的电阻。此外, 利用IJP工艺或丝网印刷工艺便可以形成导电结构60, 无需光刻工艺, 因而不会增加制备OLED基板的工艺复杂度。

[0061] 优选的, 如图4a和图4b所示, 发光功能层30在第一连接区05的边界断开, 且导电结构60远离衬底10的表面 (即附图中的上表面) 高于像素界定层50远离衬底10的表面。

[0062] 需要说明的是, 在形成发光功能层30时, 第一连接区05的凹槽即落差区域的深度足够大, 才可以使发光功能层30在第一连接区05的边界断开。

[0063] 本发明实施例中, 由于发光功能层30在第一连接区05的边界断开, 因而避免了电子由一个亚像素 (即一个发光区03) 移动至另一个亚像素造成的横向漏电流, 进而避免了相邻子像素串扰的情况, 改善了显示画质。此外, 导电结构60远离衬底10的表面高于像素界定层50远离衬底10的表面, 这样一方面, 设置在第一连接区05的导电结构60的厚度较大, 更有利于降低第二电极层40的电阻; 另一方面, 改善了OLED基板表面的平坦度。

[0064] 在一些实施例中, 如图5所示, 非发光区04还包括第二连接区06, 第二连接区06与第一连接区05相邻。OLED基板还包括设置在第二连接区06的垫高层70和第一辅助电极202, 第一辅助电极202覆盖垫高层70的侧面和远离衬底10的表面; 导电结构60与第一辅助电极

202中位于垫高层70侧面的部分接触。

[0065] 第二连接区06与第一连接区05相邻,可以是第一连接区05包围第二连接区06,此时导电结构60围绕第一辅助电极202中位于垫高层70侧面的部分连续设置;也可以是第一连接区05位于第二连接区06的一侧或两侧,此时导电结构60设置在第一辅助电极202中位于垫高层70侧面的一侧或两侧。

[0066] 其中,垫高层70可以与OLED基板上的膜层同时制作,也可以额外单独制作。第一辅助电极202可以与OLED基板上的膜层同时制作,也可以额外单独制作。

[0067] 在一些实施例中,垫高层70和第一辅助电极202位于发光功能层30靠近衬底10的一侧。在另一些实施例中,垫高层70和第一辅助电极202位于发光功能层30和第二电极层40之间。在另一些实施例中,垫高层70和第一辅助电极202位于第二电极层40远离衬底10的一侧。

[0068] 需要说明的是,导电结构60与第一辅助电极202中位于垫高层70侧面的部分接触,在垫高层70和第一辅助电极202位于发光功能层30靠近衬底10的一侧情况下,在制作发光功能层30时,发光功能层30应在第二连接区06的边界断开,这样才能暴露出第一辅助电极202中位于垫高层70侧面的部分,从而可以确保导电结构60与第一辅助电极202中位于垫高层70侧面的部分接触。

[0069] 垫高层70的高度越大,第一辅助电极202中位于垫高层70侧面的部分的面积越大,这样一来导电结构60与第一辅助电极202中位于垫高层70侧面的部分的接触面积越大,越有利于降低第二电极层40的电阻。

[0070] 此处,像素界定层50可以在第二连接区06镂空,也可以在第二连接区06不镂空(附图5以像素界定层50在第二连接区06镂空为例进行示意)。

[0071] 在一些实施例中,第二电极层40在第二连接区06的边界断开。在另一些实施例中,第二电极层40在第二连接区06的边界不断开。

[0072] 本发明实施例中,由于OLED基板还包括第一辅助电极202,且导电结构60与第一辅助电极202中位于垫高层70侧面的部分接触,而导电结构60与第二电极层40接触,因而相当于给第二电极层40并联了一个电阻即第一辅助电极202,因而可以降低第二电极层40的电阻,改善第二电极层40电阻过大导致的IR-drop问题。

[0073] 在一些实施例中,像素界定层50在第二连接区06镂空;第一辅助电极202与第一电极201同层同材料。

[0074] 需要说明的是,由于第一辅助电极202与第一电极201同层同材料,因而垫高层70和第一辅助电极202位于发光功能层30靠近衬底10的一侧。

[0075] 本发明实施例中,由于第一辅助电极202与第一电极201同层同材料,因而可以在制作第一电极201的同时,制作覆盖垫高层70的侧面和远离衬底10的表面的第一辅助电极202,相对于单独制作第一辅助电极202,简化了OLED基板的制作工艺。

[0076] 在一些实施例中,如图6所示,OLED基板还包括薄膜晶体管80以及设置在薄膜晶体管80和第一电极层20之间的平坦层(Planarization,简称PLN)90。

[0077] 在一些实施例中,平坦层90在第一连接区05镂空。在另一些实施例中,平坦层90在第一连接区05不镂空。

[0078] 薄膜晶体管80包括源极801、漏极802、有源层(Active)803、栅极(Gate)804以及栅

绝缘层 (Gate Insulator, 简称GI) 805, 漏极802与一个第一电极201电连接, 源极801和漏极802分别与有源层803电连接。本领域技术人员应该明白, 当源极801、漏极802与有源层803之间还有其它膜层时, 源极801、漏极802通过该膜层上的过孔与有源层803电连接。

[0079] 垫高层70包括第一子垫高层701、第二子垫高层702、第三子垫高层703、第四子垫高层704和第五子垫高层705中的至少一层。第一子垫高层701、第二子垫高层702、第三子垫高层703、第四子垫高层704和第五子垫高层705层叠设置, 即在垫高层70包括两层以上子垫高层的情况下, 两层以上子垫高层是层叠设置的。本发明实施例优选的, 垫高层70包括第一子垫高层701、第二子垫高层702、第三子垫高层703、第四子垫高层704和第五子垫高层705, 这样可以增加垫高层70的高度, 从而在垫高层70上形成第一辅助电极202增大了落差, 因而可以增加位于垫高层70侧面的第一辅助电极202的面积, 这样一来, 增加了导电结构60与第一辅助电极202的接触面积, 更有利于改善IR-drop问题。

[0080] 第一子垫高层701与有源层803同层同材料; 栅绝缘层805位于第二连接区06的部分构成垫高层70中的第二子垫高层702; 第三子垫高层703与栅极804同层同材料; 第四子垫高层704与源极801、漏极802同层同材料; 平坦层90位于第二连接区06的部分构成垫高层70中的第五子垫高层705。

[0081] 由于第一子垫高层701与有源层803同层同材料, 因而可以在制作有源层803的同时制作第一子垫高层701, 从而简化了OLED基板的制作工艺。对于第一子垫高层701和有源层803的制作工艺不进行限定。示例的, 先在衬底10上形成如利用PVD工艺形成一层半导体薄膜, 通过光刻和刻蚀工艺对半导体薄膜进行构图以同时形成有源层803和第一子垫高层701。此处, 半导体薄膜的材料例如可以为IGZO (Indium Gallium Zinc Oxide, 铟镓锌氧化物)。

[0082] 需要说明的是, 在一些实施例中, 栅绝缘层805在第一连接区05镂空。在另一些实施例中, 栅绝缘层805在第一连接区05不镂空, 即在第一连接区05连续。为了避免衬底10中的杂质等扩散到设置在衬底10上的膜层中, 影响OLED基板的正常显示, 因而本发明实施例优选的, 如图6所示, 栅绝缘层805在第一连接区05不镂空。

[0083] 由于栅绝缘层805位于第二连接区06的部分构成垫高层70中的第二子垫高层702, 因而无需单独制作第二子垫高层702, 简化了OLED基板的制作工艺。此处, 可以利用化学气相沉积 (Chemical Vapor Deposition, 简称CVD) 工艺或等离子增强化学气相沉积 (Plasma Enhanced Chemical Vapor Deposition, 简称PECVD) 工艺沉积形成栅绝缘层805。栅绝缘层805的材料可以选自 SiO_x (氧化硅)、 SiN_x (氮化硅) 或 SiO_xN_y (氮氧化硅) 中的至少一种。栅绝缘层805还可以由 SiO_x 层、 SiN_x 层和 SiO_xN_y 层中的至少两层叠层构成。

[0084] 由于第三子垫高层703与栅极804同层同材料, 因而可以在制作栅极804的同时制作第三子垫高层703, 从而简化了OLED基板的制作工艺。示例的, 先形成如利用PVD成膜技术形成第一导电薄膜, 再利用光罩刻蚀工艺对第一导电薄膜进行构图, 以同时形成栅极804和第三子垫高层703。此处, 第一导电薄膜的材料可以选自Al (铝)、Cu (铜) 和Ti (钛) 中的至少一种。

[0085] 在一些实施例中, 如图7所示, 第三子垫高层703的侧面与第一辅助电极202接触。在另一些实施例中, 如图6所示, 第三子垫高层703的侧面与第一辅助电极202不接触。在第三子垫高层703的侧面与第一辅助电极202接触的情况下, 此时第三子垫高层703相当于第

二辅助电极,可以起到降低第二电极层40电阻的作用,有利于进一步改善第二电极层40电阻过大导致的IR-drop问题。

[0086] 由于第四子垫高层704与源极801、漏极802同层同材料,因而可以在制作源极801和漏极802的同时制作第四子垫高层704,从而简化了OLED基板的制作工艺。示例的,可以先形成如利用PVD工艺形成一层第二导电薄膜,再通过光刻及刻蚀工艺对第二导电薄膜进行图案化,以形成源极801和漏极802(即S/D电极)。此处,第二导电薄膜的材料可以选自Al、Mo、Cu、和Ti中的至少一种。

[0087] 在一些实施例中,第四子垫高层704的侧面与第一辅助电极202接触。在另一些实施例中,第四子垫高层704的侧面与第一辅助电极202不接触。在第四子垫高层704的侧面与第一辅助电极202接触的情况下,此时第四子垫高层704相当于第三辅助电极,可以起到降低第二电极层40电阻的作用,有利于进一步改善第二电极层40电阻过大导致的IR-drop问题。

[0088] 由于平坦层90位于第二连接区06的部分构成垫高层70中的第五子垫高层705,因而无需单独制作第五子垫高层705,简化了OLED基板的制作工艺。此处,可以先采用旋涂、转印或喷墨打印工艺中的一种制作一层平坦层薄膜,再对平坦层薄膜构图形成平坦层90。

[0089] 平坦层90用于起平坦化作用,为制作第一电极层20提供平坦的表面。

[0090] 本发明实施例,在制作薄膜晶体管80的同时制作垫高层70中的各子垫高层,由于无需单独制作垫高层70,因而简化了OLED基板的制作工艺。在此基础上,在第三子垫高层703的侧面与第一辅助电极202接触,和/或第四子垫高层704的侧面与第一辅助电极202接触的情况下,第三子垫高层703和第四子垫高层704还可以充当辅助电极,相当于给第二电极层40并联了一个电阻,从而可以进一步降低第二电极层40的电阻,有利于进一步改善第二电极层40电阻过大导致的IR-drop问题。此外,在第一辅助电极202之下,由于与薄膜晶体管80中的各层同层制作的各子垫高层可以增加垫高层70的高度,从而增加了导电结构60与第一辅助电极202的接触面积,更有利于改善IR-drop问题。

[0091] 在一些实施例中,在制作薄膜晶体管80的有源层803时,可以同时形成第三电极,在制作薄膜晶体管80的栅极804时,可以同时形成第四电极,第三电极和第四电极相对设置,从而形成存储电容(Cst)。

[0092] 本发明实施例,由于第五子垫高层705上形成有第一辅助电极202,若第五子垫高层705的侧面和第五子垫高层705靠近第二电极层40的表面形成的是一个尖角,则在形成第一辅助电极202时,第一辅助电极202容易在该尖角处断裂,从而导致第一辅助电极202中位于第五子垫高层705远离衬底10表面的部分没有与导电结构60电连接,因而不利于降低第二电极层40的电阻。

[0093] 基于上述,在一些实施例中,如图6和图7所示,第五子垫高层705的侧面和第五子垫高层705靠近第二电极层40的表面(即附图中的上表面)通过圆弧段连接。

[0094] 此处,在制作平坦层90时,可以通过控制沉积平坦层薄膜过程中平坦层薄膜的在不同厚度上的成分变化,光刻过程中的光照角度、不同位置的光照强弱、以及掩膜板与平坦层薄膜的距离等因素,来使得形成的第五子垫高层705的侧面和第五子垫高层705靠近第二电极层40的表面通过圆弧段连接。

[0095] 为了使发光功能层30在第二连接区06的边界断开,因而本发明实施例优选的,第

五子垫高层705的侧面为倾斜面,第五子垫高层705中靠近第二电极层40表面的面积大于或等于远离第二电极层40表面的面积。此处,可以采用负性光刻胶(即负性光致抗蚀聚合物)制作平坦层90,利用负性光刻胶随着膜厚增加,吸收光照的量逐渐减少的特点,通过光刻及显影工艺在平坦层90位于第二连接区06的部分制作出第五子垫高层705,以使第五子垫高层705靠近第二电极层40表面的面积大于或等于远离第二电极层40表面的面积。

[0096] 在一些实施例中,如图7所示,薄膜晶体管80还包括层间介电层806(Inter-layer Dielectric,简称ILD);层间介电层806在第一连接区05镂空。层间介电层806位于第二连接区06的部分构成垫高层70中的第六子垫高层706。

[0097] 此处,可以采用CVD工艺沉积形成层间介电层薄膜,对层间介电层薄膜构图后形成层间介电层806。对于层间介电层806的材料不进行限定,可以选自 SiO_x 、 SiN_x 或 SiO_xN_y 中的至少一种。

[0098] 本发明实施例,由于层间介电层806位于第二连接区06的部分构成垫高层70中的第六子垫高层706,因而无需单独制作第六子垫高层706,简化了OLED基板的制作工艺。此外,利用层间介电层806位于第二连接区06的部分充当第六子垫高层706,增加了垫高层70的高度,从而增加了第一辅助电极202位于垫高层70侧面的部分的面积,进而增加了导电结构60与第一辅助电极202的接触面积。

[0099] 优选的,如图7所示,第六子垫高层706的侧面为倾斜面,第六子垫高层706中靠近第二电极层40表面(即附图中的上表面)的面积大于远离第二电极层40表面的面积(即附图中的下表面)。即在一些实施例中,沿第六子垫高层706厚度的方向截取第六子垫高层706后,可以得到倒梯形的截面。

[0100] 对于如何制作第六子垫高层706不进行限定,以能形成上述第六子垫高层706的形状为准。以下提供两种具体的实施方式详细说明第六子垫高层706的制作过程。

[0101] 第一种:层间介电层806的材料为 SiO_xN_y 。在形成层间介电层薄膜的过程中,通过控制薄膜沉积过程中的气流比例、反应气压等工艺条件,让层间介电层薄膜的成分呈梯度变化,即最底层成分为 SiO_x (例如 SiO_2),随着薄膜厚度的增加,N含量逐渐增加,O含量逐渐降低,最顶层成分为 SiN_x (例如 SiN_2)。这样形成的薄膜从下向上,薄膜的致密性逐渐增加。这样一来,在对层间介电层薄膜构图形成层间介电层806时,在刻蚀过程中,刻蚀速率从下向上逐渐降低,从而可以在第二连接区06形成倒梯形结构。

[0102] 第二种:层间介电层806的材料为 SiN_x 。在形成层间介电层薄膜的过程中,通过控制薄膜沉积过程中的气体流量比来调控薄膜组成,即随着薄膜厚度的增加,Si含量逐渐增加,这样薄膜的致密性逐渐增加。这样一来,在对层间介电层薄膜构图形成层间介电层806时,在刻蚀过程中,刻蚀速率从下向上逐渐降低,从而可以在第二连接区06形成倒梯形结构。

[0103] 此处,可以通过光刻及刻蚀工艺,在层间介电层806上形成如图7所示的源极接触孔和漏极接触孔。

[0104] 本发明实施例中,由于第六子垫高层706的侧面为倾斜面,且第六子垫高层706中靠近第二电极层40表面的面积大于远离第二电极层40表面的面积,因而在形成发光功能层30时,有利于发光功能层30在第二连接区06的边界断开,这样一来,第一辅助电极202中位于垫高层70侧面的部分便可以与导电结构60接触。

[0105] 在一些实施例中,如图8a和图8b所示,OLED基板还包括设置在薄膜晶体管80和平坦层90之间的钝化层(Passivation,简称PV)100;钝化层100位于第二连接区06的部分构成垫高层70中的第七子垫高层707。

[0106] 此处,可以采用CVD工艺沉积形成钝化层100。对于钝化层100的材料不进行限定,可以选自 SiO_x 、 SiN_x 或 SiO_xN_y 中的至少一种。

[0107] 在一些实施例中,钝化层100在第一连接区05镂空。在另一些实施例中,钝化层100在第一连接区05不镂空。

[0108] 本发明实施例,在薄膜晶体管80和平坦层90之间设置钝化层100,可以防止薄膜晶体管80和自发光器件(自发光器件包括第一电极层20、发光功能层30和第二电极层40)相互影响。此外,钝化层100位于第二连接区06的部分构成垫高层70中的第七子垫高层707,因而无需单独制作第七子垫高层707,简化了OLED基板的制作工艺。在此基础上,利用钝化层100位于第二连接区06的部分充当第七子垫高层707,增加了垫高层70的高度,从而增加了第一辅助电极202位于垫高层70侧面的部分的面积,进而增加了导电结构60与第一辅助电极202的接触面积。

[0109] 优选的,如图8a和图8b所示,第七子垫高层707的侧面为倾斜面,第七子垫高层707中靠近第二电极层40表面的面积大于远离第二电极层40表面的面积。即在一些实施例中,沿第七子垫高层707厚度的方向截取第七子垫高层707后,可以得到倒梯形的截面。

[0110] 对于如何制作第七子垫高层707不进行限定,以能形成上述第七子垫高层707的形状为准。第七子垫高层707的制作方法可以与上述第六子垫高层706的制作方法相同,由于上述实施例已经详细地描述了第六子垫高层706的制作过程,因而此处不再赘述。

[0111] 本发明实施例,由于第七子垫高层707的侧面为倾斜面,且第七子垫高层707中靠近第二电极层40表面的面积大于远离第二电极层40表面的面积,因而在形成发光功能层30时,有利于发光功能层30在第二连接区06的边界断开,这样一来,第一辅助电极202中位于垫高层70侧面的部分便可以与导电结构60接触。

[0112] 基于上述,考虑到在钝化层100和/或层间介电层806的材料为 SiO_x 、 SiN_x 或 SiO_xN_y 中的至少一种的情况下,由于 SiO_x 、 SiN_x 或 SiO_xN_y 形成的膜层容易产生缺陷如凸起、微裂纹等,因而在钝化层100和/或层间介电层806位于第二连接区06的部分构成垫高层70中的子垫高层时,子垫高层的表面就会不平整,这样一来,在垫高层70的侧面和远离衬底10的表面形成第一辅助电极202时,第一辅助电极202就会出现不均匀或裂缝的缺陷。基于此,本发明实施例优选的,在第六子垫高层706和第七子垫高层707中的至少一层的侧面形成一层致密均匀的 Al_2O_3 膜层。当然还可以在第五子垫高层705的侧面和远离衬底10的表面形成 Al_2O_3 膜层。由于 Al_2O_3 膜层具有平滑的表面,可以覆盖 SiO_x 、 SiN_x 或 SiO_xN_y 形成的膜层产生的缺陷,因而可以为形成第一辅助电极202提供平滑的表面,防止了在形成第一辅助电极202时出现不均匀或裂缝的缺陷,有效改善第二电极层40的IR-drop。

[0113] 在一些实施例中,如图9、图10a和图10b所示,导电结构60为多个;导电结构60设置在垫高层70的两侧,第一辅助电极202中位于垫高层70侧面的部分与设置在垫高层70两侧的导电结构60均接触。

[0114] 此处,对于导电结构60的个数和设置位置不进行限定,可以根据需要任意设置。导电结构60与第二电极层40的接触面积越大,越有利于降低第二电极层40的电阻。

[0115] 本发明实施例中,由于垫高层70的两侧都设置有导电结构60,因而第一辅助电极202中位于垫高层70侧面的部分可以更多地与导电结构60接触,进而能够有效地降低第二电极层40的电阻。

[0116] 在一些实施例中,如图10a和图10b所示,导电结构60的形状为沿平行于衬底10的任一条边延伸的条状。

[0117] 需要说明的是,当导电结构60为沿平行于衬底10的任一条边延伸的条状时,条状的导电结构60可以如图10a所示,是连续的一整条;也可以是如图10b所示,一条导电结构60由多个相互断开的子条状导电结构构成。

[0118] 如图10a所示,若条状的导电结构60沿平行于衬底10的任一条边是连续的一整条,为了避免导电结构60与OLED基板上的栅线或数据线交叉重叠,因而本发明实施例优选的,平坦层90和/或钝化层100在第一连接区05不镂空,这样通过平坦层90和/或钝化层100便可以将导电结构60与OLED基板上的栅线或数据线绝缘开。在此情况下,可以采用丝网印刷工艺形成导电结构60。

[0119] 如图10b所示,若条状的导电结构60沿平行于衬底10的任一条边由多个相互断开的子条状导电结构构成,由于导电结构60可以避开OLED基板上的栅线或数据线,因而平坦层90和钝化层100在第一连接区05可以镂空设置,从而增加了设置在第一连接区05的导电结构60的厚度。在此情况下,可以采用喷墨打印工艺形成导电结构60。

[0120] 在另一些实施例中,如图9所示,导电结构60的形状为点状。在此情况下,可以采用喷墨打印工艺形成导电结构60。

[0121] 由于导电结构60为点状,因而在设置导电结构60时可以避开OLED基板上的栅线或数据线,这样一来,平坦层90和/或钝化层100在第一连接区05可以镂空设置,从而增加了设置在第一连接区05的导电结构60的厚度。

[0122] 在此基础上,在垫高层70包括第三子垫高层703的情况下,第三子垫高层703可以设置成与栅线平行的条状,且第三子垫高层703与栅线相互绝缘。如图11所示,在垫高层70包括第四子垫高层704的情况下,第四子垫高层704可以设置成与数据线平行的条状,且第四子垫高层704与数据线相互绝缘。

[0123] 本发明的实施例还提供一种OLED显示装置,如图12所示,包括OLED基板110和用于封装OLED基板110的封装层120;OLED基板110为上述的OLED基板。

[0124] 在一些实施例中,封装层120为封装基板,例如玻璃基板或彩膜基板。在另一些实施例中,封装层120为封装薄膜,即阻隔膜。封装薄膜的材料例如可以为聚合物。

[0125] 其中,OLED显示装置可以是显示不论运动(例如,视频)还是固定(例如,静止图像)的且不论文字还是的图像的任何装置。更明确地说,预期所述实施例可实施在多种电子装置中或与多种电子装置关联,所述多种电子装置例如(但不限于)为移动电话、无线装置、个人数据助理(PDA)、手持式或便携式计算机、GPS接收器/导航器、相机、MP4视频播放器、摄像机、游戏控制台、手表、时钟、计算器、电视监视器、平板显示器、计算机监视器、汽车显示器(例如,里程表显示器等)、导航仪、座舱控制器和/或显示器、相机视图的显示器(例如,车辆中后视相机的显示器)、电子相片、电子广告牌或指示牌、投影仪、建筑结构、包装和美学结构(例如,对于一件珠宝的图像的显示器)等。

[0126] 此外,OLED显示装置还可以是OLED显示面板。

[0127] 本发明实施例提供一种OLED显示装置，OLED显示装置包括上述的OLED基板，OLED显示装置中的OLED基板具有与上述实施例提供的OLED基板相同的结构和有益效果，由于上述实施例已经对OLED基板进行了详细的描述，因而此处不再赘述。

[0128] 以上所述，仅为本发明的具体实施方式，但本发明的保护范围并不局限于此，任何熟悉本技术领域的技术人员在本发明揭露的技术范围内，可轻易想到的变化或替换，都应涵盖在本发明的保护范围之内。因此，本发明的保护范围应以所述权利要求的保护范围为准。

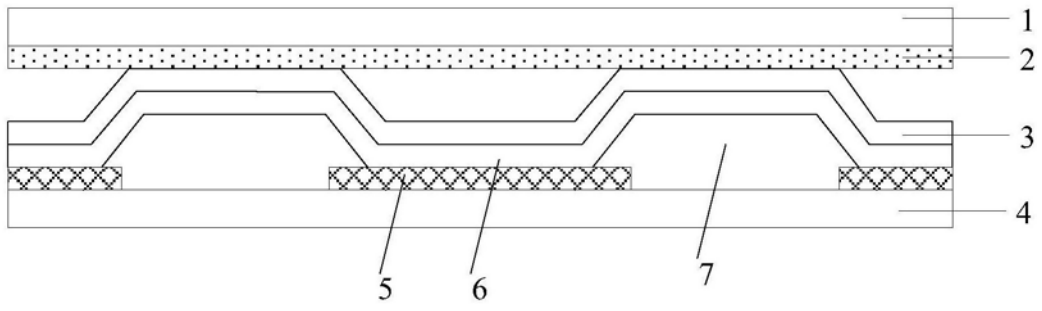


图1

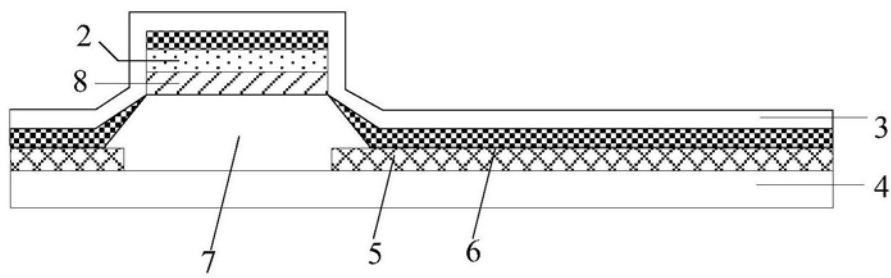


图2

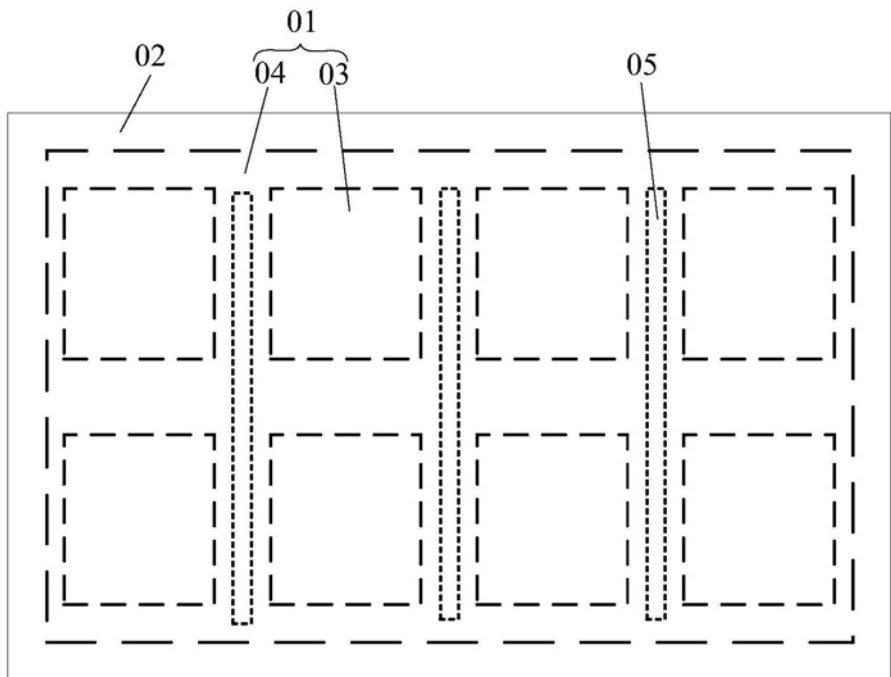


图3

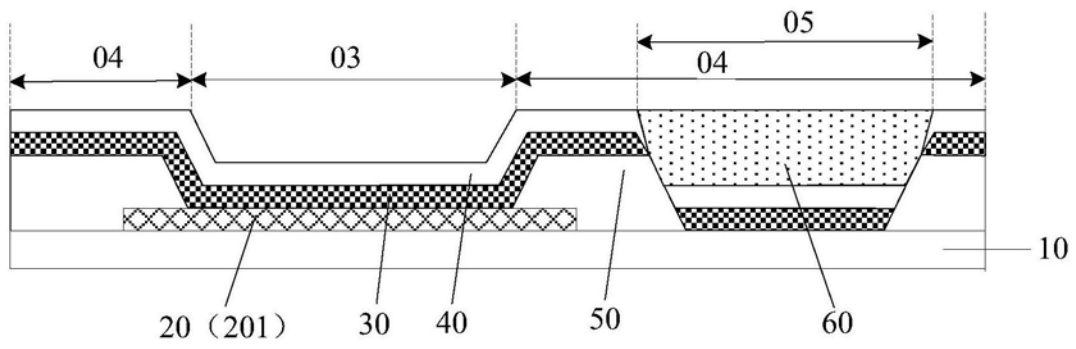


图4a

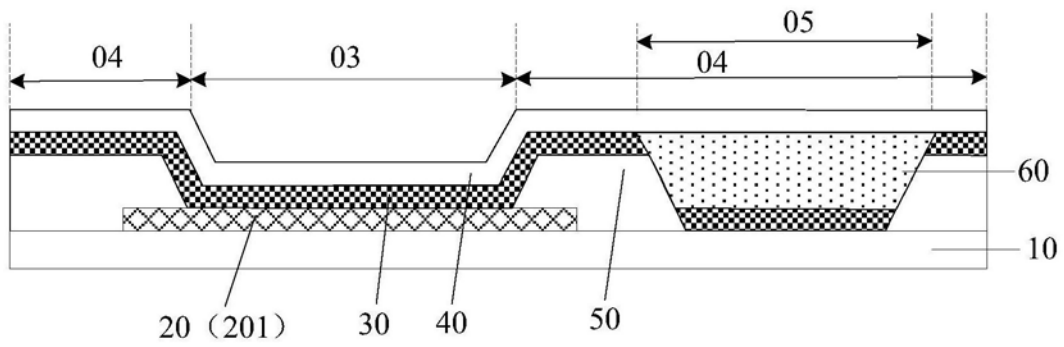


图4b

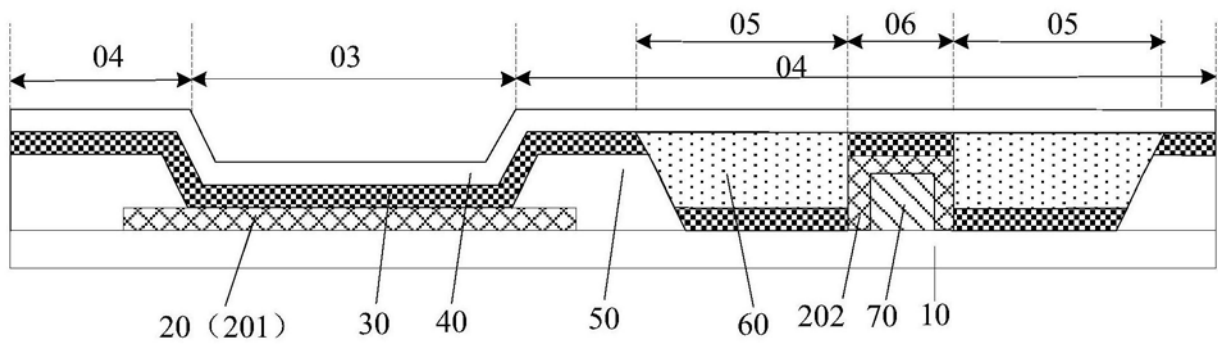


图5

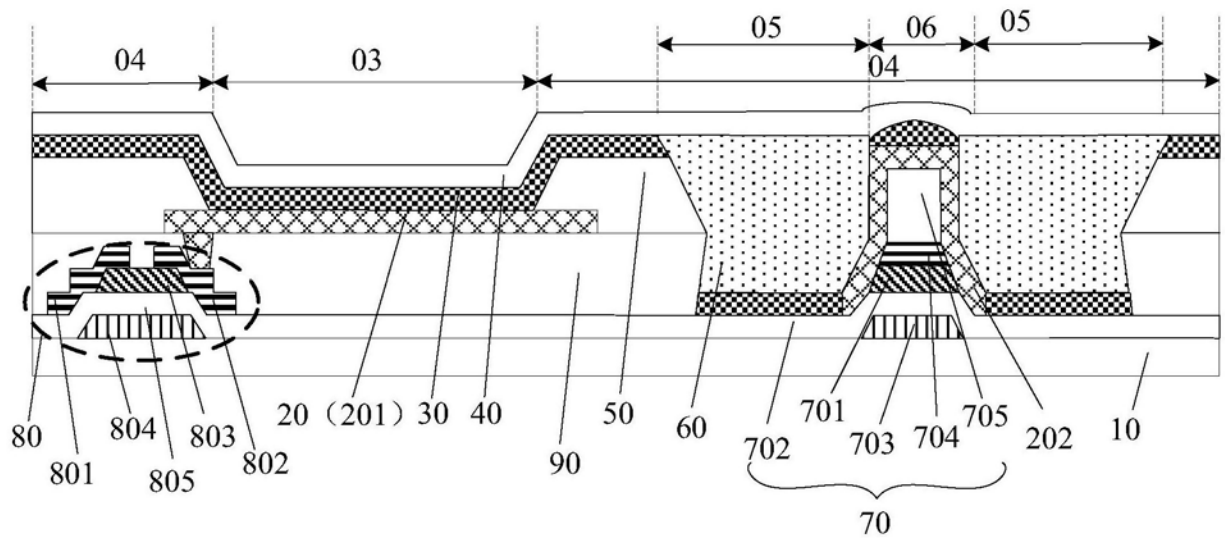


图6

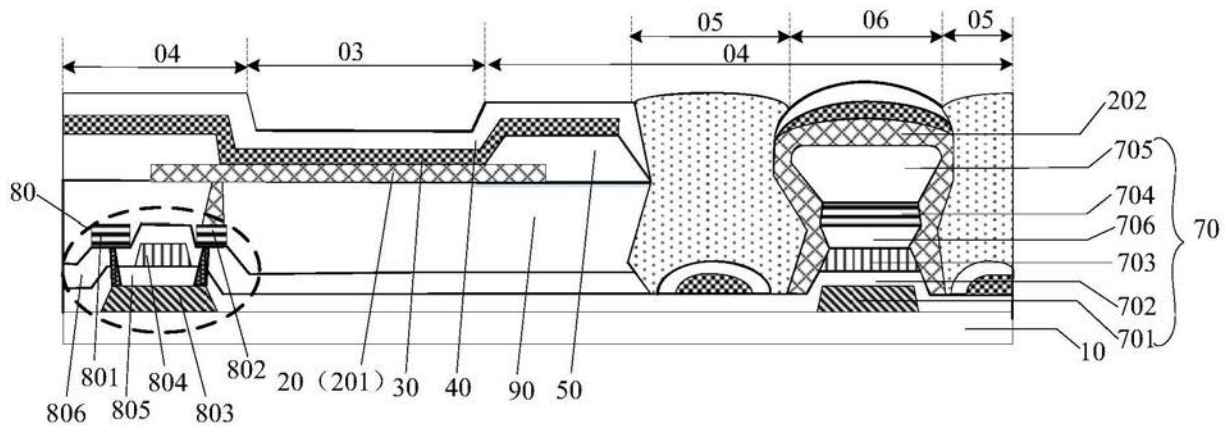


图7

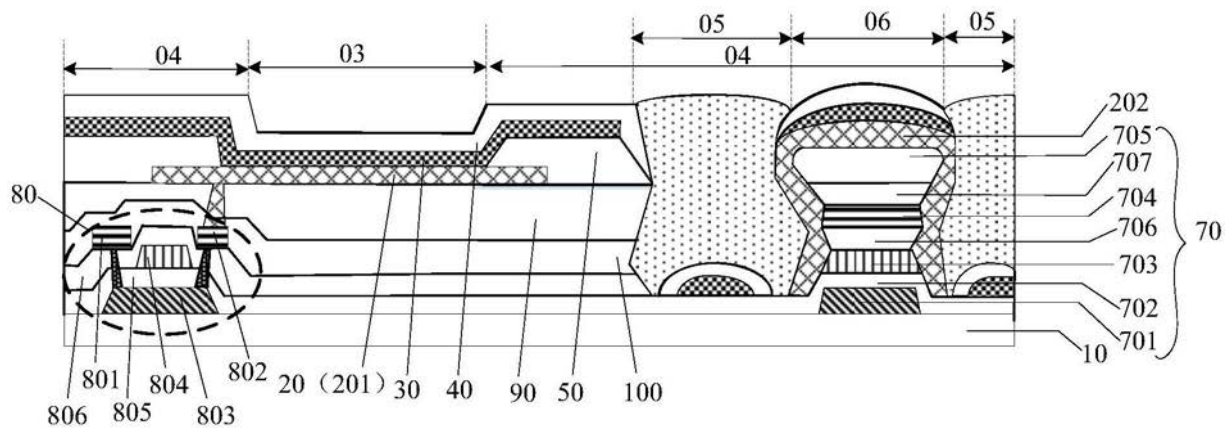


图8a

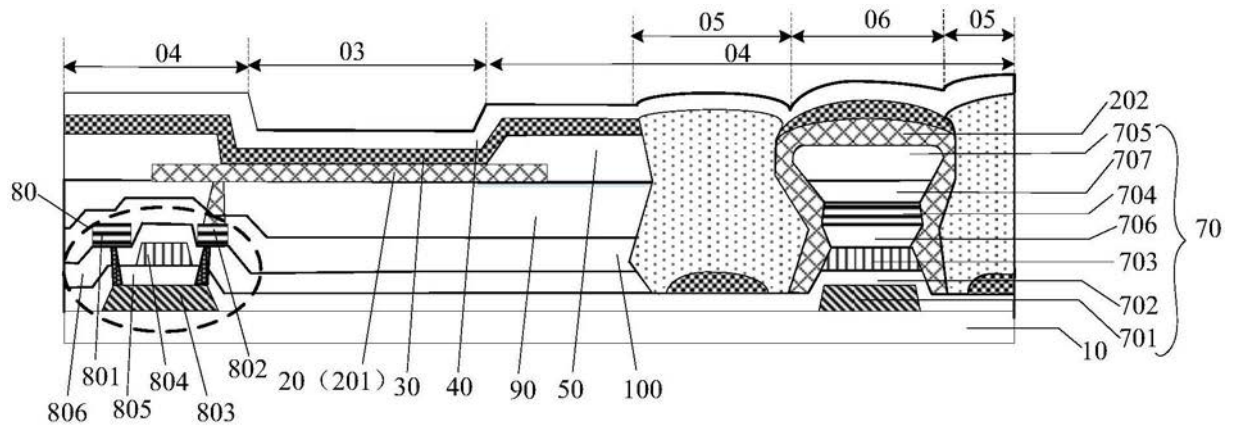


图8b

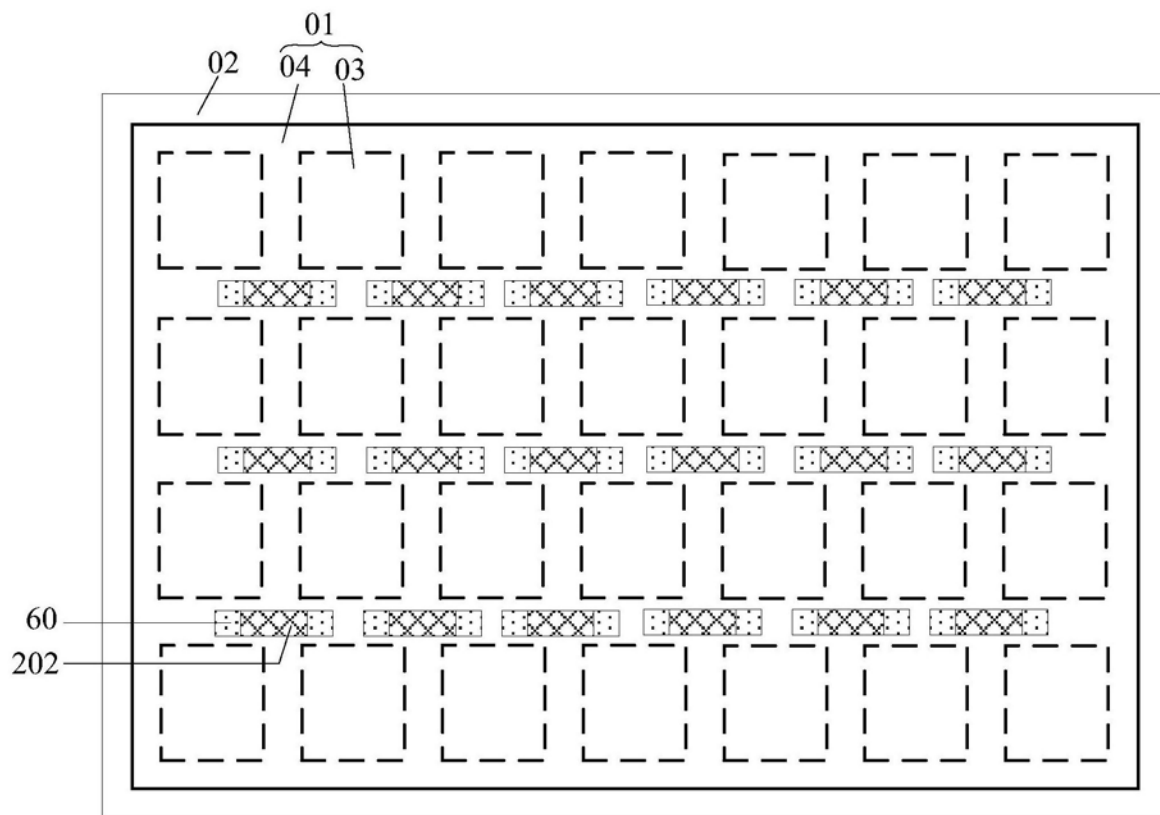


图9

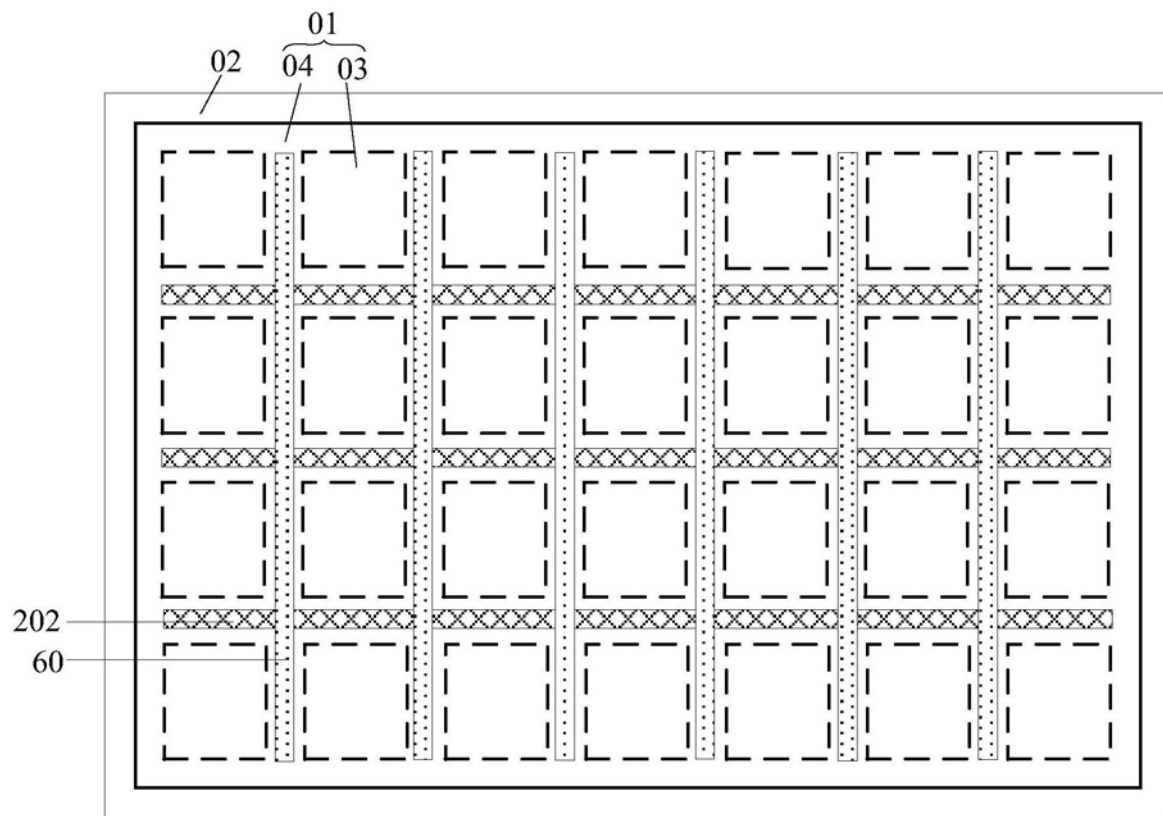


图10a

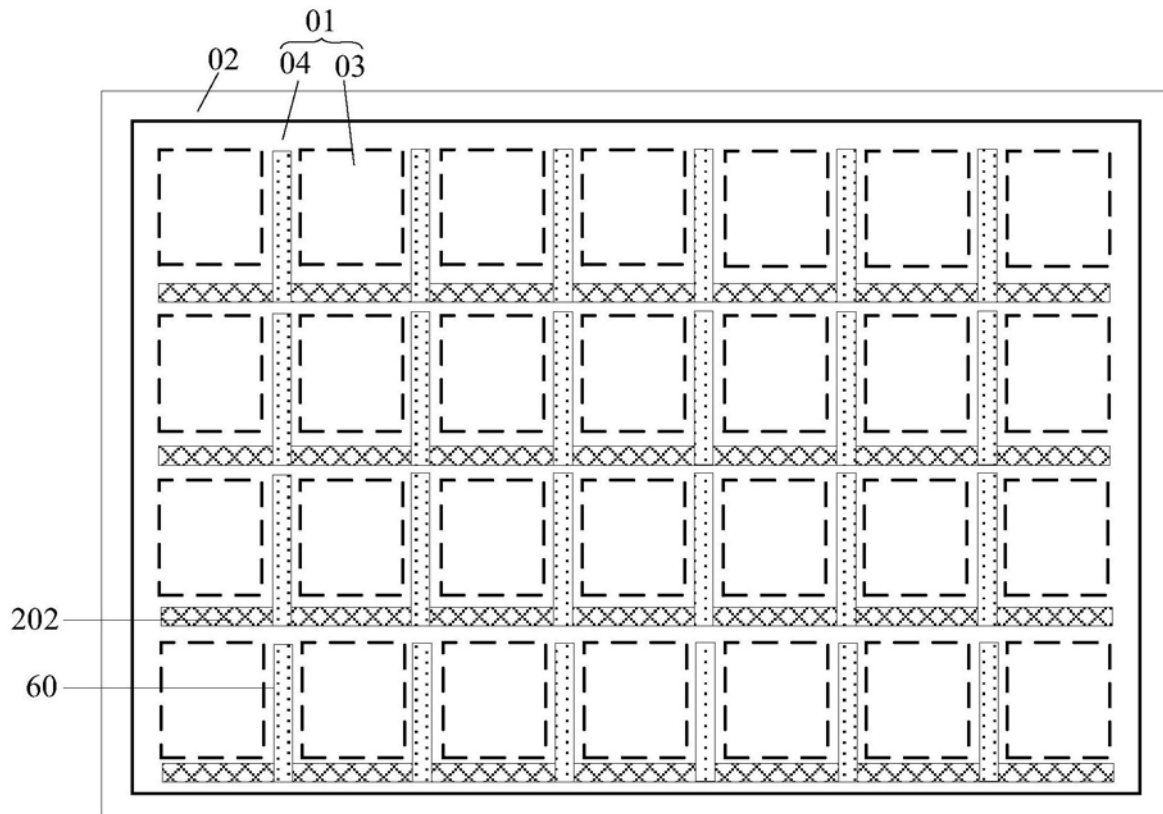


图10b

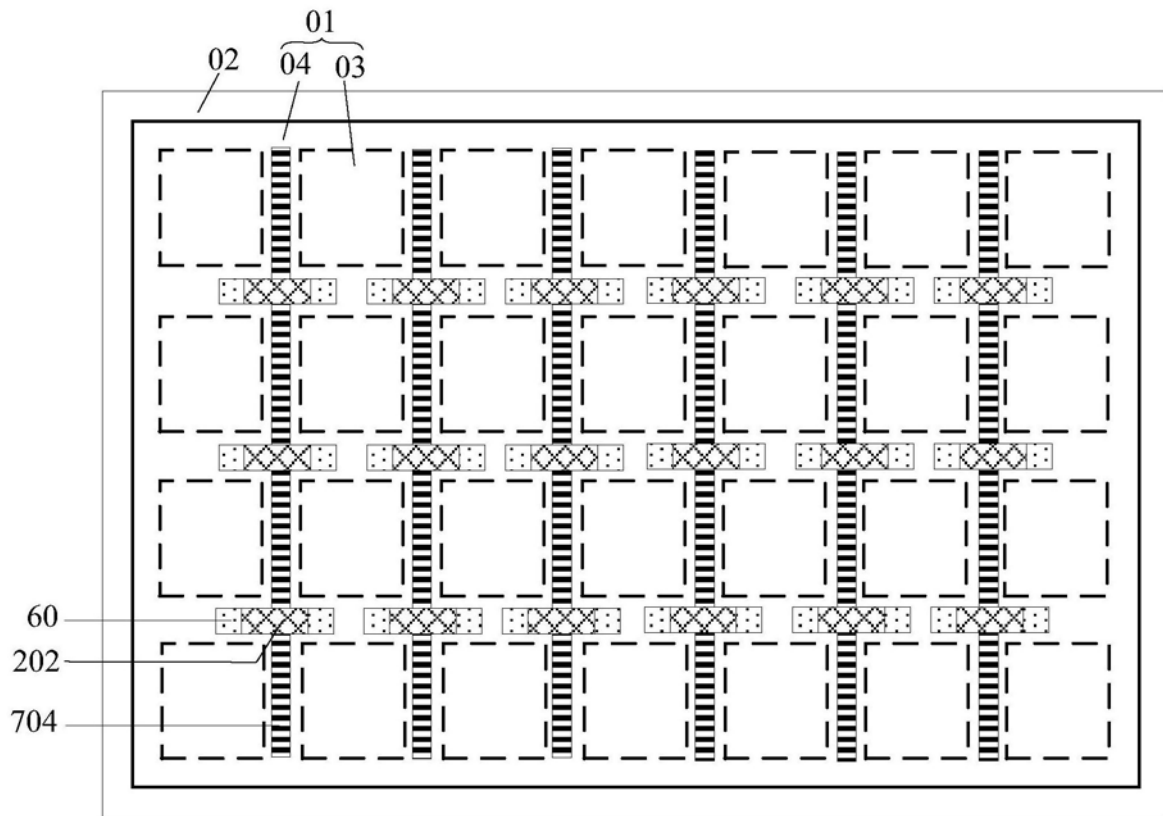


图11

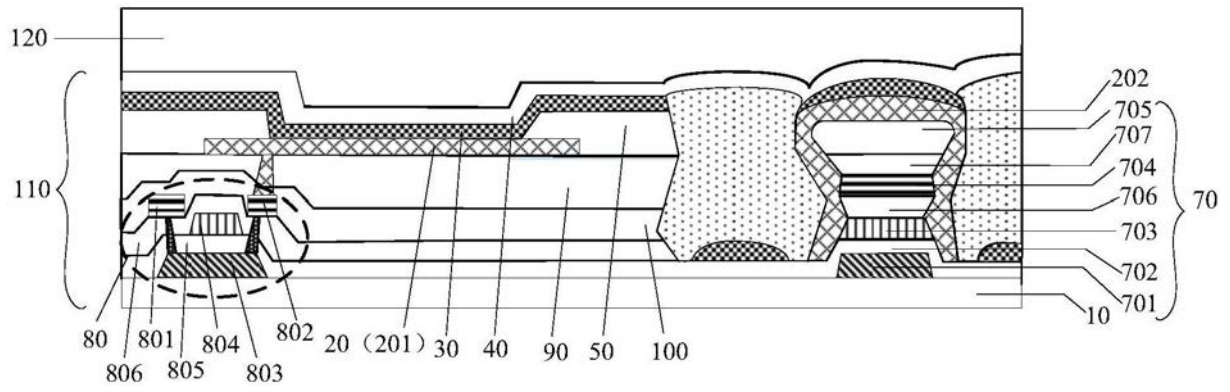


图12

专利名称(译)	一种OLED基板及OLED显示装置		
公开(公告)号	CN109524443A	公开(公告)日	2019-03-26
申请号	CN2018111543965.X	申请日	2018-12-17
[标]申请(专利权)人(译)	合肥鑫晟光电科技有限公司 京东方科技集团股份有限公司		
申请(专利权)人(译)	合肥鑫晟光电科技有限公司 京东方科技集团股份有限公司		
当前申请(专利权)人(译)	合肥鑫晟光电科技有限公司 京东方科技集团股份有限公司		
[标]发明人	李杰威 臧丹丹 殷川 崔勇 熊先江		
发明人	李杰威 臧丹丹 殷川 崔勇 童亚超 熊先江		
IPC分类号	H01L27/32 H01L51/52		
CPC分类号	H01L27/3279 H01L51/5212 H01L51/5228 H01L27/3246 H01L27/3258		
代理人(译)	申健		
其他公开文献	CN109524443B		
外部链接	Espacenet SIPO		

摘要(译)

本发明实施例提供一种OLED基板及OLED显示装置，涉及显示技术领域，可改善第二电极层电阻过大导致的IR-drop问题。OLED基板的显示区划分为多个发光区和非发光区，所述非发光区包括第一连接区；所述OLED基板包括：依次设置于衬底上的第一电极层、像素界定层、发光功能层和第二电极层；所述像素界定层位于所述非发光区，所述像素界定层限定出多个所述发光区；所述第一电极层包括多个第一电极，每个所述第一电极位于一个所述发光区中；所述像素界定层在所述第一连接区镂空；所述OLED基板还包括：设置在所述第一连接区的导电结构，所述导电结构位于所述发光功能层远离所述衬底的一侧，且与所述第二电极层接触。

