



(12)发明专利申请

(10)申请公布号 CN 108847186 A

(43)申请公布日 2018.11.20

(21)申请号 201810714758.X

(22)申请日 2018.06.29

(71)申请人 昆山国显光电有限公司

地址 215300 江苏省苏州市昆山市开发区
龙腾路1号4幢

(72)发明人 段培 金波

(74)专利代理机构 上海思微知识产权代理事务
所(普通合伙) 31237

代理人 智云

(51)Int.Cl.

G09G 3/3266(2016.01)

G09G 3/3233(2016.01)

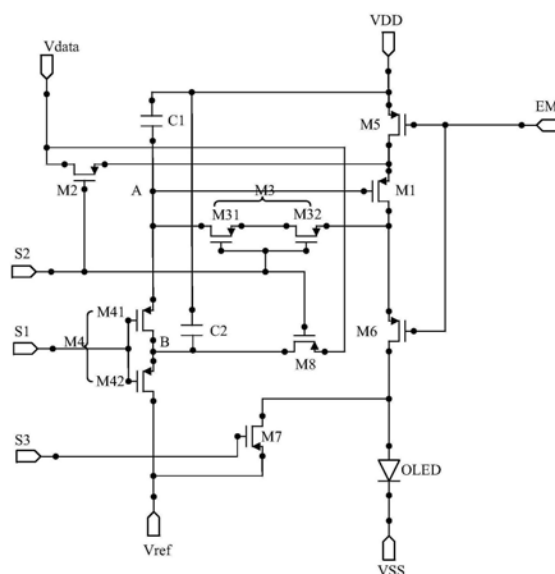
权利要求书2页 说明书8页 附图3页

(54)发明名称

像素电路及其驱动方法、显示面板及显示装置

(57)摘要

本发明提供一种像素电路及其驱动方法、显示面板及显示装置,像素电路包括八个晶体管、两个存储电容以及一有机发光元件,通过上述各晶体管和电容的相互配合对第一晶体管的阈值电压进行补偿,使驱动有机发光元件发光的驱动电流和第一晶体管的阈值电压无关,避免第一晶体管的阈值电压的波动对有机发光元件的影响,解决了由此引起的显示亮度不均的问题,提高了整个画面的显示效果;并且,由于第八晶体管能够减小所述第一存储电容与所述第二存储电容之间的漏电流,避免了第一晶体管栅极电压的降低,从而解决了由于漏电流造成的闪烁问题,进一步提高整个显示画面的显示效果。



1. 一种像素电路,其特征在于,包括:第一晶体管至第八晶体管、第一存储电容、第二存储电容和有机发光元件;其中,

第四晶体管用于在第一扫描信号端的控制下采用初始化信号端的信号对所述第一存储电容进行初始化;

第二晶体管与第三晶体管用于在第二扫描信号端的控制下将数据信号端的信号与所述第一晶体管的阈值电压存储至所述第一存储电容,以对所述第一晶体管的阈值电压进行补偿;

所述第八晶体管用于在所述第二扫描信号端的控制下将数据信号端的信号存储至所述第二存储电容,以减小所述第一存储电容与所述第二存储电容之间的漏电流;

第七晶体管用于在所述第三扫描信号端的控制下采用所述初始化信号端的信号对所述有机发光元件进行初始化;

第五晶体管用于在所述控制信号端的控制下将第一电压信号端的信号提供至所述第一晶体管;

第六晶体管用于在所述控制信号端的控制下使所述第一晶体管与所述有机发光元件导通;

所述第一存储电容用于保持所述第一晶体管的栅极电压;

所述第一晶体管用于根据所述数据信号端的信号生成驱动电流以驱动所述有机发光元件发光。

2. 如权利要求1所述的像素电路,其特征在于,所述第四晶体管的栅极与所述第一扫描信号端连接,所述第四晶体管的第一电极与所述第一存储电容的第一端连接,所述第四晶体管的第二电极与所述初始化信号端连接,所述第一存储电容的第二端与所述第一电压信号端连接;所述第七晶体管的栅极与所述第三扫描信号端连接,所述第七晶体管的第一电极与所述初始化信号端连接,所述第七晶体管的第二电极与所述有机发光元件的阳极连接,所述有机发光元件的阴极与第二电压信号端连接。

3. 如权利要求2所述的像素电路,其特征在于,所述第一晶体管的栅极与所述第一存储电容的第一端连接,所述第一晶体管的第一电极与所述第二晶体管的第一电极连接,所述第一晶体管的第二电极与所述第三晶体管的第一电极连接;所述第二晶体管的栅极与所述第二扫描信号端连接,所述第二晶体管的第二电极与所述数据信号端连接;所述第三晶体管的栅极与所述第二扫描信号端连接,所述第三晶体管的第二电极与所述存储电容的第一端连接。

4. 如权利要求3所述的像素电路,其特征在于,所述第五晶体管的栅极与所述控制信号端连接,所述第五晶体管的第一电极与所述第一电压信号端连接,所述第五晶体管的第二电极与所述第一晶体管的第一电极连接;所述第六晶体管的栅极与所述控制信号端连接,所述第六晶体管的第一电极与所述第一晶体管的第二电极连接,所述第六晶体管的第二电极与所述有机发光元件的阳极连接。

5. 如权利要求4所述的像素电路,其特征在于,所述第八晶体管的栅极与所述第二扫描信号端连接,所述第八晶体管的第一电极与所述数据信号端连接,所述第八晶体管的第二电极与所述第二存储电容的第一端连接,所述第二存储电容的第二端与所述第一电压信号端连接。

6. 如权利要求5所述的像素电路,其特征在于,所述第三晶体管包含相串连的两个子晶体管,第一子晶体管的栅极与所述第二扫描信号端连接,所述第一子晶体管的第一电极与第二子晶体管的第二电极连接,所述第一子晶体管的第二电极与所述第一存储电容的第一端连接;所述第二子晶体管的栅极与所述第二扫描信号端连接,所述第二子晶体管的第一电极与所述第一晶体管的第二电极连接。

7. 如权利要求6所述的像素电路,其特征在于,所述第四晶体管包含相串连的两个子晶体管,第三子晶体管的栅极与第一扫描信号端连接,所述第三子晶体管的第一电极与所述第一存储电容的第一端连接,所述第三子晶体管的第二电极与第四子晶体管的第一电极以及所述第二存储电容的第一端连接;所述第四子晶体管的栅极与第一扫描信号端连接,所述第四子晶体管的第二电极与所述初始化信号端连接。

8. 一种像素电路的驱动方法,其特征在于,应用于如权利要求1~7中任一项所述的像素电路,所述像素电路的驱动方法包括:

第一阶段:第一扫描信号端提供低电平信号,第四晶体管在所述第一扫描信号端的控制下采用初始化信号端的信号对所述第一存储电容进行初始化;

第二阶段:第二扫描信号端提供低电平信号,第二晶体管与第三晶体管在所述第二扫描信号端的控制下将数据信号端的信号与所述第一晶体管的阈值电压存储至所述第一存储电容,以对所述第一晶体管的阈值电压进行补偿;所述第八晶体管在所述第二扫描信号端的控制下将数据信号端的信号存储至所述第二存储电容,以减小所述第一存储电容与所述第二存储电容之间的漏电流;

第三阶段:第三扫描信号端提供低电平信号,第七晶体管用于在所述第三扫描信号端的控制下采用所述初始化信号端的信号对所述有机发光元件进行初始化;

第四阶段:控制信号端提供低电平信号,第五晶体管在所述控制信号端的控制下将第一电压信号端的信号提供至所述第一晶体管,第六晶体管在所述控制信号端的控制下使所述第一晶体管与所述有机发光元件导通,所述第一存储电容保持所述第一晶体管的栅极电压,所述第一晶体管根据所述数据信号端的信号生成驱动电流以驱动所述有机发光元件发光。

9. 一种显示面板,其特征在于,包括如权利要求1~7中任一项所述的像素电路。

10. 一种显示装置,其特征在于,包括权利要求9所述的显示面板。

像素电路及其驱动方法、显示面板及显示装置

技术领域

[0001] 本发明涉及平面显示技术领域,具体涉及一种像素电路及其驱动方法、显示面板及显示装置。

背景技术

[0002] 有机发光二极管(Organic Light Emitting Diode,简称OLED)是当今显示器研究领域的热点之一,与液晶显示器(Liquid Crystal Display,LCD)相比,OLED具有低能耗、生产成本低、自发光、宽视角及响应速度快等优点。目前,在手机、PDA、数码相机等显示领域,OLED显示器已经开始取代传统的LCD显示器。其中,像素电路设计是OLED显示器的核心技术内容,具有重要的研究意义。

[0003] 与LCD利用稳定的电压控制亮度的方法不同,OLED属于电流驱动,需要稳定的电流来控制发光。由于工艺制程和器件老化等原因,会使像素电路的驱动晶体管的阈值电压存在不均匀性,这样就导致了流过不同OLED像素的电流发生变化使得显示亮度不均,从而影响整个图像的显示效果。

[0004] 目前主要通过像素电路的内部补偿功能来解决该问题,像素电路的内部补偿一般只需通过具有补偿功能的像素电路就能实现,该像素电路一般为7T1C(7个晶体管与1个电容)电路,但是7T1C电路在数据写入阶段,由于晶体管本身的特性,使得其在关断时仍会有小电流通过,降低了驱动晶体管的栅极电压,使得有机发光元件的亮度随时间变化,形成闪烁问题。

发明内容

[0005] 本发明的目的在于提供一种像素电路及其驱动方法、显示面板及显示装置,在对驱动晶体管的阈值电压进行补偿的同时,降低驱动晶体管栅极漏电流,提高显示效果。

[0006] 为实现上述目的,本发明提供一种像素电路,包括:

[0007] 第一晶体管至第八晶体管、第一存储电容、第二存储电容和有机发光元件;其中,

[0008] 第四晶体管用于在第一扫描信号端的控制下采用初始化信号端的信号对所述第一存储电容进行初始化;

[0009] 第二晶体管与第三晶体管用于在第二扫描信号端的控制下将数据信号端的信号与所述第一晶体管的阈值电压存储至所述第一存储电容,以对所述第一晶体管的阈值电压进行补偿;

[0010] 所述第八晶体管用于在所述第二扫描信号端的控制下将数据信号端的信号存储至所述第二存储电容,以减小所述第一存储电容与所述第二存储电容之间的漏电流;

[0011] 第七晶体管用于在所述第三扫描信号端的控制下采用所述初始化信号端的信号对所述有机发光元件进行初始化;

[0012] 第五晶体管用于在所述控制信号端的控制下将第一电压信号端的信号提供至所述第一晶体管;

[0013] 第六晶体管用于在所述控制信号端的控制下使所述第一晶体管与所述有机发光元件导通；

[0014] 所述第一存储电容用于保持所述第一晶体管的栅极电压；

[0015] 所述第一晶体管用于根据所述数据信号端的信号生成驱动电流以驱动所述有机发光元件发光。

[0016] 可选的，所述第四晶体管的栅极与所述第一扫描信号端连接，所述第四晶体管的第一电极与所述第一存储电容的第一端连接，所述第四晶体管的第二电极与所述初始化信号端连接，所述第一存储电容的第二端与所述第一电压信号端连接；所述第七晶体管的栅极与所述第三扫描信号端连接，所述第七晶体管的第一电极与所述初始化信号端连接，所述第七晶体管的第二电极与所述有机发光元件的阳极连接，所述有机发光元件的阴极与所述第二电压信号端连接。

[0017] 可选的，所述第一晶体管的栅极与所述第一存储电容的第一端连接，所述第一晶体管的第一电极与所述第二晶体管的第一电极连接，所述第一晶体管的第二电极与所述第三晶体管的第一电极连接；所述第二晶体管的栅极与所述第二扫描信号端连接，所述第二晶体管的第二电极与所述数据信号端连接；所述第三晶体管的栅极与所述第二扫描信号端连接，所述第三晶体管的第二电极与所述存储电容的第一端连接。

[0018] 可选的，所述第五晶体管的栅极与所述控制信号端连接，所述第五晶体管的第一电极与所述第一电压信号端连接，所述第五晶体管的第二电极与所述第一晶体管的第一电极连接；所述第六晶体管的栅极与所述控制信号端连接，所述第六晶体管的第一电极与所述第一晶体管的第二电极连接，所述第六晶体管的第二电极与所述有机发光元件的阳极连接。

[0019] 可选的，所述第八晶体管的栅极与所述第二扫描信号端连接，所述第八晶体管的第一电极与所述数据信号端连接，所述第八晶体管的第二电极与所述第二存储电容的第一端连接，所述第二存储电容的第二端与所述第一电压信号端连接。

[0020] 可选的，所述第三晶体管包含相串联的两个子晶体管，第一子晶体管的栅极与所述第二扫描信号端连接，所述第一子晶体管的第一电极与第二子晶体管的第二电极连接，所述第一子晶体管的第二电极与所述第一存储电容的第一端连接；所述第二子晶体管的栅极与所述第二扫描信号端连接，所述第二子晶体管的第一电极与所述第一晶体管的第二电极连接。

[0021] 可选的，所述第四晶体管包含相串联的两个子晶体管，第三子晶体管的栅极与第一扫描信号端连接，所述第三子晶体管的第一电极与所述第一存储电容的第一端连接，所述第三子晶体管的第二电极与第四子晶体管的第一电极以及所述第二存储电容的第一端连接；所述第四子晶体管的栅极与第一扫描信号端连接，所述第四子晶体管的第二电极与所述初始化信号端连接。

[0022] 相应的，本发明还提供一种像素电路的驱动方法，应用于上述的像素电路，所述像素电路的驱动方法包括：

[0023] 第一阶段：第一扫描信号端提供低电平信号，第四晶体管在所述第一扫描信号端的控制下采用初始化信号端的信号对所述第一存储电容进行初始化；

[0024] 第二阶段：第二扫描信号端提供低电平信号，第二晶体管与第三晶体管在所述第

二扫描信号端的控制下将数据信号端的信号与所述第一晶体管的阈值电压存储至所述第一存储电容,以对所述第一晶体管的阈值电压进行补偿;所述第八晶体管在所述第二扫描信号端的控制下将数据信号端的信号存储至所述第二存储电容,以减小所述第一存储电容与所述第二存储电容之间的漏电流;

[0025] 第三阶段:第三扫描信号端提供低电平信号,第七晶体管用于在所述第三扫描信号端的控制下采用所述初始化信号端的信号对所述有机发光元件进行初始化;

[0026] 第四阶段:控制信号端提供低电平信号,第五晶体管在所述控制信号端的控制下将第一电压信号端的信号提供至所述第一晶体管,第六晶体管在所述控制信号端的控制下使所述第一晶体管与所述有机发光元件导通,所述第一存储电容保持所述第一晶体管的栅极电压,所述第一晶体管根据所述数据信号端的信号生成驱动电流以驱动所述有机发光元件发光。

[0027] 相应的,本发明还提供一种显示面板,包括上述的像素电路。

[0028] 相应的,本发明还提供一种显示装置,包括上述的显示面板。

[0029] 与现有技术相比,本发明提供的像素电路及其驱动方法、显示面板及显示装置具有以下有益效果:

[0030] 本发明所提供的像素电路包括八个晶体管、两个存储电容与一个有机发光元件,通过上述各晶体管和电容的相互配合对第一晶体管的阈值电压进行补偿,使驱动有机发光元件发光的驱动电流和第一晶体管的阈值电压无关,避免第一晶体管的阈值电压的波动对有机发光元件的影响,解决了由此引起的显示亮度不均的问题,提高了整个画面的显示效果;并且,由于第八晶体管能够减小所述第一存储电容与所述第二存储电容之间的漏电流,避免了第一晶体管栅极电压的降低,从而解决了由于漏电流造成的闪烁问题,进一步提高整个显示画面的显示效果。

附图说明

[0031] 图1为一像素电路的结构示意图;

[0032] 图2为本发明一实施例所提供的像素电路的结构示意图;

[0033] 图3为本发明一实施例所提供的像素电路驱动方法中电路工作时序示意图。

具体实施方式

[0034] 图1为一像素电路的结构示意图,如图1所示,所述像素电路包括:第一晶体管M1、第二晶体管M2、第三晶体管M3、第四晶体管M4、第五晶体管M5、第六晶体管M6、第七晶体管M7、存储电容Cst以及有机发光元件OLED。

[0035] 所述第一晶体管M1的栅极与所述存储电容Cst的第一端连接,所述第一晶体管M1的第一电极与所述第二晶体管M2的第一电极连接,所述第一晶体管M1的第二电极与所述第三晶体管M3的第一电极连接。所述第二晶体管M2的栅极与第二扫描信号端S2连接,所述第二晶体管M2的第二电极与数据信号端Vdata连接。所述第三晶体管M3的栅极与所述第二扫描信号端S2连接,所述第三晶体管M3的第二电极与所述存储电容Cst的第一端连接。所述存储电容Cst的第二端与第一电压信号端VDD连接。

[0036] 所述第四晶体管M4的栅极与第一扫描信号端S1连接,所述第四晶体管M4的第一电

极与所述存储电容Cst的第一端连接,所述第四晶体管M4的第二电极与初始化信号端Vref连接。所述第五晶体管M5的栅极与控制信号端EM连接,所述第五晶体管M5的第一电极与所述第一电压信号端VDD连接,所述第五晶体管M5的第二电极与所述第一晶体管M1的第一电极连接。所述第六晶体管M6的栅极与所述控制信号端EM连接,所述第六晶体管M6的第一电极与所述第一晶体管M1的第二电极连接,所述第六晶体管M6的第二电极与所述有机发光元件OLED的阳极连接。所述有机发光元件OLED的阴极与第二电压信号端VSS连接。

[0037] 所述第七晶体管M7的栅极与第三扫描信号端S3连接,所述第七晶体管M7的第一电极与所述初始化信号端Vref连接,所述第七晶体管M7的第二电极与所述有机发光元件OLED的阳极连接。

[0038] 优选的,所述第三晶体管M3包含相串连的两个子晶体管,第一子晶体管M31的栅极与所述第二扫描信号端S2连接,所述第一子晶体管M31的第一电极与第二子晶体管M32的第二电极连接,第一子晶体管M31的第二电极与所述存储电容Cst的第一端连接;所述第二子晶体管M32的栅极与所述第二扫描信号端S2连接,所述第二子晶体管M32的第一电极与所述第一晶体管M1的第二电极相连。

[0039] 优选的,所述第四晶体管M4包含相串连的两个子晶体管,第三子晶体管M41的栅极与所述第一扫描信号端S1连接,所述第三子晶体管M41的第一电极及与所述存储电容Cst的第一端连接,所述第三子晶体管M41的第二电极与第四子晶体管M42的第一电极连接;所述第四子晶体管M42的栅极与所述第一扫描信号端S1连接,所述第四子晶体管M42的第二电极与所述初始化信号端Vref连接。

[0040] 所述存储电容Cst的第一端、所述第一晶体管M1的栅极、所述第三晶体管M3的第二电极以及所述第四晶体管M4的第一电极相交于节点A。所述第三子晶体管M41的第二电极与所述第四子晶体管M42的第一电极相交于节点B。

[0041] 在初始化阶段,所述第一扫描信号端S1提供低电平信号,所述第四晶体管M4导通,所述初始化信号Vref通过所述第四晶体管M4对所述存储电容Cst进行初始化。在数据写入阶段,第二扫描信号端S2提供低电平信号,所述第二晶体管M2与第三晶体管M3导通,所述数据信号端Vdata提供的信号对所述存储电容Cst的第一端进行充电,至所述第一晶体管M1截止,此时节点A的电压为所述数据信号端Vdata提供的信号与所述第一晶体管M1的阈值电压的总和,而节点B处的电压仅是初始化信号端Vref提供的信号,为一低电平,因此在节点A与节点B之间会产生漏电流,即节点A会沿图1所示的箭头方向产生漏电流,拉低所述第一晶体管M1的栅极电压,从而使得所述有机发光元件OLED的亮度随时间变化,形成闪烁问题。

[0042] 针对上述技术问题,申请人经过研究,提供一种像素电路及其驱动方法、显示面板及显示装置,能够在对第一晶体管的阈值电压进行补偿的同时,降低第一晶体管栅极漏电流,提高显示效果。

[0043] 为使本发明的内容更加清楚易懂,以下结合说明书附图,对本发明的内容做进一步说明。当然本发明并不局限于该具体实施例,本领域的技术人员所熟知的一般替换也涵盖在本发明的保护范围内。

[0044] 显然,所描述的实施例仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其它实施例,都属于本发明保护的范围。其次,本发明利用示意图进行了详细的表述,在详述本发明

实例时,为了便于说明,示意图不依照一般比例局部放大,不应对此作为本发明的限定。

[0045] 本发明的核心思想在于,通过各晶体管和电容的相互配合对第一晶体管的阈值电压进行补偿,使驱动有机发光元件发光的驱动电流和第一晶体管的阈值电压无关,避免第一晶体管的阈值电压的波动对有机发光元件的影响,解决了由此引起的显示亮度不均的问题,提高了整个画面的显示效果;并且,由于第八晶体管能够减小所述第一存储电容与所述第二存储电容之间的漏电流,避免了第一晶体管栅极电压的降低,从而解决了由于漏电流造成的闪烁问题,进一步提高整个显示画面的显示效果。

[0046] 图2为本发明一实施例所提供的像素电路的结构示意图,如图2所示,本发明提出一像素电路,包括;第一晶体管M1、第二晶体管M2、第三晶体管M3、第四晶体管M4、第五晶体管M5、第六晶体管M6、第七晶体管M7、第八晶体管M8、第一存储电容C1、第二存储电容C2以及有机发光元件OLED,其中,所述第四晶体管M4用于在第一扫描信号端S1的控制下采用初始化信号端Vref的信号对所述第一存储电容C1进行初始化。所述第二晶体管M2与第三晶体管M3用于在第二扫描信号端S2的控制下将数据信号端Vdata的信号与所述第一晶体管M1的阈值电压存储至所述第一存储电容C1,以对所述第一晶体管M1的阈值电压进行补偿;所述第八晶体管M8用于在所述第二扫描信号端S2的控制下将数据信号端Vdata的信号存储至所述第二存储电容C2,以减小所述第一存储电容C1与所述第二存储电容C2之间的漏电流。所述第七晶体管M7用于在所述第三扫描信号端S3的控制下采用所述初始化信号端Vref的信号对所述有机发光元件OLED进行初始化。所述第五晶体管M5用于在所述控制信号端EM的控制下将第一电压信号端VDD的信号提供至所述第一晶体管M1;所述第六晶体管M6用于在所述控制信号端EM的控制下使所述第一晶体管M1与所述有机发光元件OLED导通;所述第一存储电容C1用于保持所述第一晶体管M1的栅极电压;所述第一晶体管M1用于根据所述数据信号端Vdata的信号生成驱动电流以驱动所述有机发光元件OLED发光。

[0047] 具体的,本发明实施例所提供的上述像素电路中,如图2所示,所述第四晶体管M4的栅极与所述第一扫描信号端S1连接,所述第四晶体管M4的第一电极与所述第一存储电容C1的第一端连接,所述第四晶体管M4的第二电极与所述初始化信号端Vref连接,所述第一存储电容C1的第二端与所述第一电压信号端VDD连接;所述第七晶体管M7的栅极与所述第三扫描信号端S3连接,所述第七晶体管M7的第一电极与所述初始化信号端Vref连接,所述第七晶体管M7的第二电极与所述有机发光元件OLED的阳极连接,所述有机发光元件OLED的阴极与第二电压信号端VSS连接。

[0048] 所述第一晶体管M1的栅极与所述第一存储电容C1的第一端连接,所述第一晶体管M1的第一电极与所述第二晶体管M2的第一电极连接,所述第一晶体管M1的第二电极与所述第三晶体管M3的第一电极连接;所述第二晶体管M2的栅极与所述第二扫描信号端S2连接,所述第二晶体管M2的第二电极与所述数据信号端Vdata连接;所述第三晶体管M3的栅极与所述第二扫描信号端S2连接,所述第三晶体管M3的第二电极与所述存储电容C1的第一端连接。

[0049] 所述第五晶体管M5的栅极与所述控制信号端EM连接,所述第五晶体管M5的第一电极与所述第一电压信号端VDD连接,所述第五晶体管M5的第二电极与所述第一晶体管M1的第一电极连接;所述第六晶体管M6的栅极与所述控制信号端EM连接,所述第六晶体管M6的第一电极与所述第一晶体管M1的第二电极连接,所述第六晶体管M6的第二电极与所述有机

发光元件OLED的阳极连接。

[0050] 所述第八晶体管M8的栅极与所述第二扫描信号端S2连接,所述第八晶体管M8的第一电极与所述数据信号端Vdata连接,所述第八晶体管M8的第二电极与所述第二存储电容C2的第一端连接,所述第二存储电容C2的第二端与所述第一电压信号端VDD连接。

[0051] 本实施例中,优选的,所述第三晶体管M3包含相串连的两个子晶体管,第一子晶体管M31的栅极与所述第二扫描信号端S2连接,所述第一子晶体管M31的第一电极与第二子晶体管M32的第二电极连接,所述第一子晶体管M31的第二电极与所述第一存储电容C1的第一端连接;所述第二子晶体管M32的栅极与所述第二扫描信号端S2连接,所述第二子晶体管M32的第一电极与所述第一晶体管M1的第二电极连接。

[0052] 优选的,所述第四晶体管M4包含相串连的两个子晶体管,第三子晶体管M41的栅极与第一扫描信号端S1连接,所述第三子晶体管M41的第一电极与所述第一存储电容C1的第一端连接,所述第三子晶体管M41的第二电极与第四子晶体管M42的第一电极以及所述第二存储电容C2的第一端连接;所述第四子晶体管M42的栅极与第一扫描信号端S1连接,所述第四子晶体管M42的第二电极与所述初始化信号端Vref连接。

[0053] 所述第一存储电容C1的第一端、所述第一晶体管M1的栅极、所述第三晶体管M3的第二电极以及所述第四晶体管M4的第一电极相交于节点A。所述第二存储电容C2的第一端、所述第八晶体管M8的栅极、所述第三子晶体管M41的第二电极以及所述第四子晶体管M42的第一电极相交于B点。

[0054] 本发明实施例中采用的所有的晶体管均可以为薄膜晶体管或场效应管或其他特性相同的器件。本实施例中,所述第一电极为源极,所述第二电极为漏极;或者所述第一电极为漏极,所述第二电极为源极。

[0055] 本实施例中所有的晶体管均为P型晶体管,在低电平时导通,在高电平时截止。例如,如图2所示,第二晶体管M2为P型晶体管,当所述第二扫描信号端S2提供的信号为低电平时所述第二晶体管M2处于导通状态,当所述第二扫描信号端S2提供的信号为高电平时所述第二晶体管M2处于截止状态。

[0056] 上述像素电路的驱动时序包括四个阶段,第一阶段T1、第二阶段T2、第三阶段T3和第四阶段T4。其中,所述第一扫描信号端S1在第一阶段T1的信号为低电平信号,在其余阶段的信号为高电平信号。所述第二扫描信号段S2在第二阶段T2的信号为低电平信号,在其余阶段的信号为高电平信号。所述第三扫描信号端S3在第三阶段T3的信号为低电平信号,在其余阶段的信号为高电平信号。所述控制信号端EM在第四阶段T4的信号为低电平信号,在其余阶段的信号为高电平信号。

[0057] 所述第一电压信号端VDD输出的信号相对而言是具有高电平的电压,而所述第二电压信号端VSS输出的信号相对而言是具有低电平的电压,前者大于后者。所述初始化信号端Vref提供的信号为初始化信号,所述数据信号端Data提供的信号为数据信号。

[0058] 图3为本发明一实施例所提供的像素电路驱动方法中电路工作时序示意图,如图3所示,并参考图2,本发明提供一种像素电路的驱动方法,应用于上述像素电路,所述像素电路的驱动方法包括:

[0059] 第一阶段T1:第一扫描信号端S1提供低电平信号,第四晶体管M4在所述第一扫描信号端S1的控制下采用初始化信号端Vref的信号对所述第一存储电容C1进行初始化;

[0060] 第二阶段T2:第二扫描信号端S2提供低电平信号,第二晶体管M2与第三晶体管M3在所述第二扫描信号端S2的控制下将数据信号端Vdata的信号与所述第一晶体管M1的阈值电压存储至所述第一存储电容C1,以对所述第一晶体管M1的阈值电压进行补偿;所述第八晶体管M8在所述第二扫描信号端S2的控制下将数据信号端Vdata的信号存储至所述第二存储电容C2,以减小所述第一存储电容C1与所述第二存储电容C2之间的漏电流;

[0061] 第三阶段T3:第三扫描信号端S3提供低电平信号,第七晶体管M7用于在所述第三扫描信号端S3的控制下采用所述初始化信号端Vref的信号对所述有机发光元件OLED进行初始化;

[0062] 第四阶段T4:控制信号端EM提供低电平信号,第五晶体管M5在所述控制信号端EM的控制下将第一电压信号端VDD的信号提供至所述第一晶体管M1,第六晶体管M6在所述控制信号端EM的控制下使所述第一晶体管M1与所述有机发光元件OLED导通,所述第一存储电容C1保持所述第一晶体管M1的栅极电压,所述第一晶体管M1根据所述数据信号端Vdata的信号生成驱动电流以驱动所述有机发光元件OLED发光。

[0063] 本发明所提供的像素电路的驱动方法的四个阶段可以不连续,例如配合外部电路的驱动时序,所述四个阶段之间有间隔。当然,上述四个阶段也可以连续,即四个阶段之间没有间隔。本实施例中,以所述四个阶段存在间隔为例进行说明。

[0064] 具体的,在第一阶段T1,所述第一扫描信号端S1提供的信号为低电平信号,所述第四晶体管M4导通,所述初始化信号端Vref提供的信号通过所述第四晶体管M4对所述第一存储电容C1进行初始化。

[0065] 在第二阶段T2,所述第一扫描信号端S1提供的信号为高电平信号,所述第四晶体管M4截止。所述第二扫描信号端S2提供的信号为低电平信号,所述第二晶体管M2与第三晶体管M3导通,并且由于在第一阶段T1进行初始化之后,节点A的电压为低电平(初始化信号端Vref提供的信号为低电平),所述第一晶体管M1也导通,因此,所述数据信号端Data提供的信号通过所述第二晶体管M2、第一晶体管M1以及第三晶体管M3对所述第一存储电容C1进行充电,待所述第一晶体管M1截止时,所述节点A的电压用公式一表示:

[0066] [公式一]: $V_A = V_{data} - I V_{th}$

[0067] 在公式一中, V_{data} 表示数据信号端Data的信号, V_{th} 表示所述第一晶体管M1的阈值电压。

[0068] 并且,所述第二扫描信号端S2提供的信号为低电平信号,所述第八晶体管M8导通,所述数据信号端Data提供的信号通过所述第八晶体管M8对所述第二存储电容C2进行充电,所述节点B的电压用公式二表示:

[0069] [公式二]: $V_B = V_{data}$

[0070] 在公式二中, V_{data} 表示数据信号端Data的信号。

[0071] 比较公式一与公式二可知,所述节点A与所述节点B之间的电压差值仅为 V_{th} ,与图1所示的像素电路相比,其电压差值减小,因而可以有效的降低节点A到节点B的漏电。

[0072] 在第三阶段T3,所述第二扫描信号端S2提供的信号为高电平信号,所述第二晶体管M2与第三晶体管M3截止。所述第三扫描信号端S3提供的信号为低电平信号,所述第七晶体管M7导通,所述初始化信号端Vref提供的信号通过所述第七晶体管M7对所述有机发光元件OLED进行初始化。

[0073] 在第四阶段T4,所述第三扫描信号端S3提供的信号为高电平信号,所述第七晶体管M7截止。所述控制信号端EM提供的信号为低电平信号,所述第五晶体管M5与所述第六晶体管M6导通,所述控制信号端EM的信号通过所述第五晶体管M5提供至所述第一晶体管M1,所述第一晶体管M1通过所述第六晶体管M6与所述有机发光二极管OLED导通,所述第一存储电容C1保持所述第一晶体管M1的栅极电压,所述第一晶体管M1根据所述数据信号端Vdata的信号生成驱动电流以驱动所述有机发光元件OLED发光。

[0074] 此时,所述第一晶体管M1的栅极和源极的电压差用公式三表示:

[0075] [公式三]: $V_{sg}=V_{DD}-V_A=V_{DD}-(V_{data}-I V_{th})$

[0076] 因为所述第一晶体管M1工作在饱和区,流过它沟道的驱动电流由其栅极和源极的电压差决定。根据晶体管饱和区的电流公式(可近似表示为公式四):

[0077] [公式四]: $I=K*(V_{sg}-V_{th})^2=K*[V_{DD}-(V_{data}-I V_{th})-I V_{th}]^2$

[0078] $=K*(V_{DD}-V_{data})^2$ 。

[0079] 在公式四中,I表示第一晶体管M1产生的驱动电流,也就是驱动所述有机发光元件OLED的驱动电流,K表示常数,例如与工艺相关的常数,Vdata表示所述数据信号端Data的信号,VDD表示所述第一电压信号端VDD的信号。

[0080] 从上述公式四可以看出,I不受所述第一晶体管M1的阈值电压 V_{th} 的影响,7T1C可消除所述第一晶体管M1的阈值电压 V_{th} 对驱动电流I的影响,从而使得各个像素的显示稳定而均匀,从而获得良好的显示效果。

[0081] 本发明提供一种显示面板,所述显示面板包括如上所述的像素电路。

[0082] 本实施例的显示面板中具有如上所述的像素电路,通过各晶体管和电容的相互配合对第一晶体管的阈值电压进行补偿,使驱动有机发光元件发光的驱动电流和第一晶体管的阈值电压无关,避免第一晶体管的阈值电压的波动对有机发光元件的影响,解决了由此引起的显示亮度不均的问题,提高了整个画面的显示效果;并且,并且,由于第八晶体管能够减小所述第一存储电容与所述第二存储电容之间的漏电流,避免了第一晶体管栅极电压的降低,从而解决了由于漏电流造成的闪烁问题,进一步提高整个显示画面的显示效果。

[0083] 相应的,本发明还提供一种显示装置,所述显示装置包括如上所述的显示面板。

[0084] 综上所述,本发明提供的像素电路及其驱动方法、显示面板及显示装置中,像素电路包括八个晶体管、两个存储电容与一个有机发光元件,通过上述各晶体管和电容的相互配合对第一晶体管的阈值电压进行补偿,使驱动有机发光元件发光的驱动电流和第一晶体管的阈值电压无关,避免第一晶体管的阈值电压的波动对有机发光元件的影响,解决了由此引起的显示亮度不均的问题,提高了整个画面的显示效果;并且,由于第八晶体管能够减小所述第一存储电容与所述第二存储电容之间的漏电流,避免了第一晶体管栅极电压的降低,从而解决了由于漏电流造成的闪烁问题,进一步提高整个显示画面的显示效果。

[0085] 上述描述仅是对本发明较佳实施例的描述,并非对本发明范围的任何限定,本发明领域的普通技术人员根据上述揭示内容做的任何变更、修饰,均属于权利要求书的保护范围。

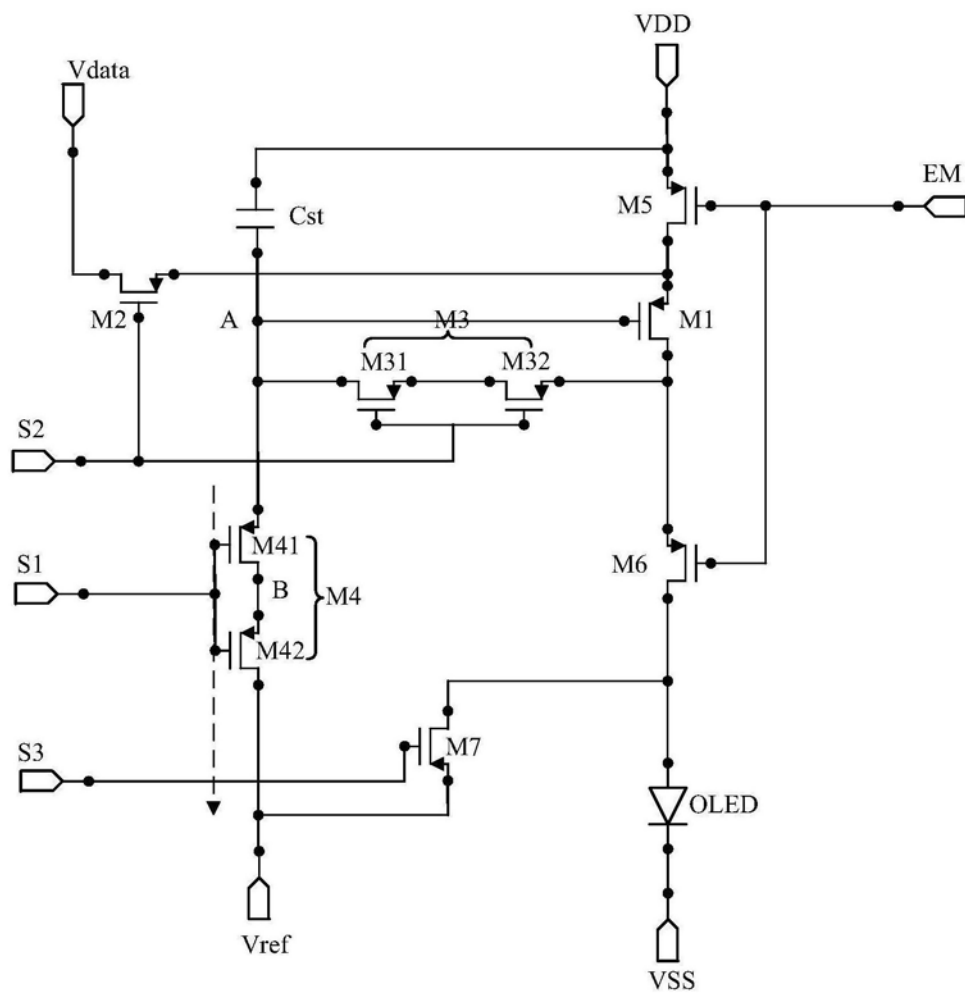


图1

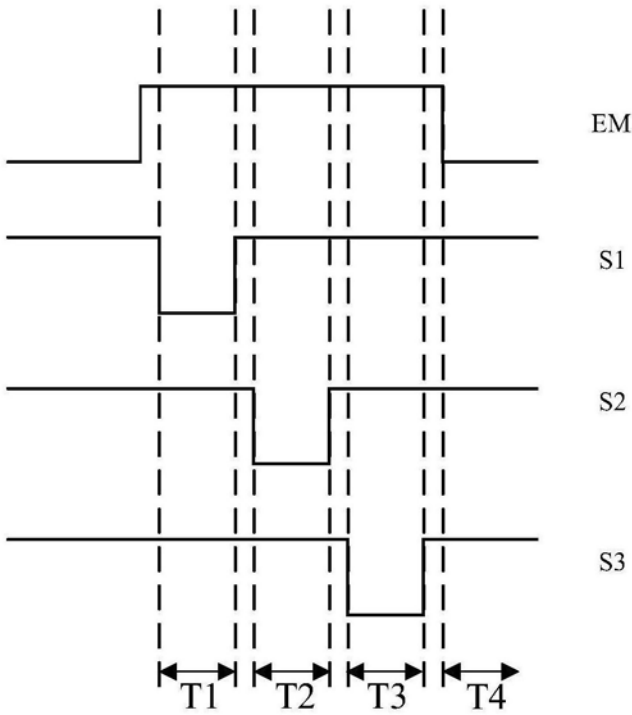


图3

专利名称(译)	像素电路及其驱动方法、显示面板及显示装置		
公开(公告)号	CN108847186A	公开(公告)日	2018-11-20
申请号	CN201810714758.X	申请日	2018-06-29
[标]申请(专利权)人(译)	昆山国显光电有限公司		
申请(专利权)人(译)	昆山国显光电有限公司		
当前申请(专利权)人(译)	昆山国显光电有限公司		
[标]发明人	段培 金波		
发明人	段培 金波		
IPC分类号	G09G3/3266 G09G3/3233		
CPC分类号	G09G3/3266 G09G3/3233 G09G2320/0233		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种像素电路及其驱动方法、显示面板及显示装置，像素电路包括八个晶体管、两个存储电容以及一有机发光元件，通过上述各晶体管和电容的相互配合对第一晶体管的阈值电压进行补偿，使驱动有机发光元件发光的驱动电流和第一晶体管的阈值电压无关，避免第一晶体管的阈值电压的波动对有机发光元件的影响，解决了由此引起的显示亮度不均的问题，提高了整个画面的显示效果；并且，由于第八晶体管能够减小所述第一存储电容与所述第二存储电容之间的漏电流，避免了第一晶体管栅极电压的降低，从而解决了由于漏电流造成的闪烁问题，进一步提高整个显示画面的显示效果。

