



(12)发明专利申请

(10)申请公布号 CN 107403608 A

(43)申请公布日 2017. 11. 28

(21)申请号 201710337776.6

G09G 3/3225(2016.01)

(22)申请日 2017.05.15

(30)优先权数据

10-2016-0061093 2016.05.18 KR

(71)申请人 三星显示有限公司

地址 韩国京畿道

申请人 汉阳大学校产学协力团

(72)发明人 蔡钟哲 权五敬 琴络铉 吴晷焕

徐荣完 许龙九 黄仁载

(74)专利代理机构 北京德琦知识产权代理有限公司 11018

代理人 郭艳芳 康泉

(51)Int.Cl.

G09G 3/3266(2016.01)

G09G 3/3275(2016.01)

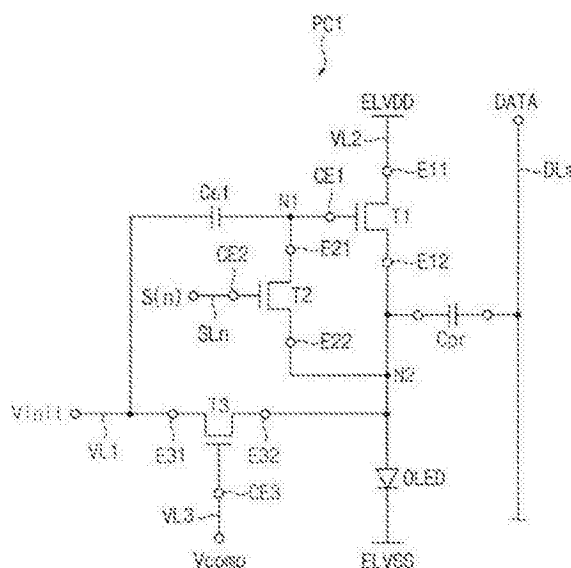
权利要求书3页 说明书19页 附图23页

(54)发明名称

显示装置及其驱动方法

(57)摘要

本发明公开一种显示装置及其驱动方法。该显示装置包括多个像素。像素包括：连接在接收第一驱动信号的第一电压线与第一节点之间的第一电容器；包括连接至第一节点的控制电极、连接至接收第一电源信号的第二电压线的第一电极和连接至第二节点的第二电极的第一晶体管；包括连接至第二节点的阳极和接收第二电源信号的阴极的有机发光二极管；连接在第m数据线与第二节点之间的第二电容器(其中，“m”是自然数)；以及包括连接至第n扫描线(其中，“n”是自然数)的控制电极、连接至第一节点的第一电极和连接至第二节点的第二电极的第二晶体管。



1. 一种显示装置,包括:
多个像素,其中所述多个像素中的像素包括:
第一电容器,连接在接收第一驱动信号的第一电压线与第一节点之间;
第一晶体管,包括连接至所述第一节点的控制电极、连接至接收第一电源信号的第二电压线的第一电极和连接至第二节点的第二电极;
有机发光二极管,包括连接至所述第二节点的阳极和接收第二电源信号的阴极;
第二电容器,连接在第m数据线与所述第二节点之间,其中“m”是自然数;以及
第二晶体管,包括连接至第n扫描线的控制电极、连接至所述第一节点的第一电极和连接至所述第二节点的第二电极,其中“n”是自然数。
2. 根据权利要求1所述的显示装置,其中所述像素进一步包括:
第三晶体管,包括连接至接收第二驱动信号的第三电压线的控制电极、连接至所述第一电压线的第一电极和连接至所述第二节点的第二电极。
3. 根据权利要求2所述的显示装置,其中所述第一晶体管、所述第二晶体管和所述第三晶体管中的每一个是N型晶体管。
4. 根据权利要求3所述的显示装置,其中在帧周期的第一周期期间,所述第一电压线接收所述第一驱动信号的低电压,所述第二电压线接收所述第一电源信号的高电压,所述第三电压线接收所述第二驱动信号的高电压,并且所述第n扫描线接收扫描信号的高电压。
5. 根据权利要求4所述的显示装置,其中在所述帧周期的第二周期期间,所述第一电压线接收所述第一驱动信号的低电压,所述第二电压线接收低于所述第一驱动信号的所述低电压的所述第一电源信号的低电压,所述第三电压线接收所述第二驱动信号的低电压,并且所述第n扫描线接收所述扫描信号的高电压。
6. 根据权利要求5所述的显示装置,其中在所述帧周期的第三周期期间,所述第一电压线接收所述第一驱动信号的低电压,所述第二电压线接收所述第一电源信号的高电压,所述第三电压线接收所述第二驱动信号的低电压,所述第n扫描线在所述第三周期中的第n水平周期期间接收所述扫描信号的高电压,并且所述第m数据线接收与多条水平线相对应的数据电压。
7. 根据权利要求6所述的显示装置,其中在所述第n水平周期期间,与第n水平线相对应的数据电压按照串联连接的所述第一电容器和所述第二电容器的分压比被分配,并且分压后的电压被施加到所述第一节点。
8. 根据权利要求6所述的显示装置,其中所述第m数据线在所述第m数据线接收与所述多条水平线中的第一水平线相对应的数据电压之前接收基准电压,并且
所述第m数据线在所述第m数据线接收与所述多条水平线中的最后一条水平线相对应的数据电压之后接收所述基准电压。
9. 根据权利要求8所述的显示装置,其中所述第m数据线在所述第一电压线接收所述第一驱动信号的高电压之前接收所述基准电压,并且
所述基准电压等于或低于所述数据电压的电压范围中的最低电压。
10. 根据权利要求6所述的显示装置,其中在所述帧周期的第四周期期间,所述第一电压线接收所述第一驱动信号的高电压,所述第二电压线接收所述第一电源信号的高电压,所述第三电压线接收所述第二驱动信号的低电压,并且所述第n扫描线接收所述扫描信号

的低电压。

11. 根据权利要求10所述的显示装置, 其中当所述第一驱动信号的所述高电压与所述低电压之间的差电压被施加到所述第一节点时,

所述第一晶体管导通, 并且与被施加到所述第一节点的所述数据电压相对应的驱动电流流过所述有机发光二极管。

12. 根据权利要求2所述的显示装置, 其中所述第一晶体管、所述第二晶体管和所述第三晶体管中的每一个是P型晶体管。

13. 根据权利要求12所述的显示装置, 其中在帧周期的第一周期期间, 所述第一电压线接收所述第一驱动信号的低电压, 所述第二电压线接收所述第一电源信号的低电压, 所述第三电压线接收所述第二驱动信号的低电压, 并且所述第n扫描线接收扫描信号的低电压。

14. 根据权利要求13所述的显示装置, 其中所述第一电源信号的所述低电压高于所述第一驱动信号的所述低电压。

15. 根据权利要求13所述的显示装置, 其中在所述帧周期的第二周期期间, 所述第一电压线接收所述第一驱动信号的低电压, 所述第二电压线接收所述第一电源信号的低电压, 所述第三电压线接收所述第二驱动信号的高电压, 并且所述第n扫描线接收所述扫描信号的低电压。

16. 根据权利要求15所述的显示装置, 其中在所述帧周期的第三周期期间, 所述第一电压线接收所述第一驱动信号的低电压, 所述第二电压线接收所述第一电源信号的低电压, 所述第三电压线接收所述第二驱动信号的高电压, 所述第n扫描线在所述第三周期中的第n水平周期期间接收所述扫描信号的低电压, 并且所述第m数据线接收与多条水平线相对应的数据电压。

17. 根据权利要求16所述的显示装置, 其中在所述第n水平周期期间, 与第n水平线相对应的数据电压按照串联连接的所述第一电容器和所述第二电容器的分压比被分配, 并且分压后的电压被施加到所述第一节点。

18. 根据权利要求16所述的显示装置, 其中所述第m数据线在所述第m数据线接收与所述多条水平线中的第一水平线相对应的数据电压之前接收基准电压, 并且

所述第m数据线在所述第m数据线接收与所述多条水平线中的最后一条水平线相对应的数据电压之后接收所述基准电压。

19. 根据权利要求18所述的显示装置, 其中所述第m数据线在所述第一电压线接收所述第一驱动信号的高电压之前接收所述基准电压, 并且

所述基准电压等于或低于所述数据电压的电压范围中的最低电压。

20. 根据权利要求16所述的显示装置, 其中在所述帧周期的第四周期期间, 所述第一电压线接收所述第一驱动信号的高电压, 所述第二电压线接收所述第一电源信号的高电压, 所述第三电压线接收所述第二驱动信号的高电压, 并且所述第n扫描线接收所述扫描信号的高电压。

21. 根据权利要求20所述的显示装置, 其中当所述第一驱动信号的所述高电压与所述低电压之间的差电压被施加到所述第一节点时,

所述第一晶体管导通, 并且与被施加到所述第一节点的所述数据电压相对应的驱动电流流过所述有机发光二极管。

22. 根据权利要求2所述的显示装置,其中所述第二晶体管和所述第三晶体管中的至少一个具有双栅极结构。

23. 根据权利要求1所述的显示装置,其中:

第一绝缘夹层被设置在所述第一晶体管的所述控制电极和所述第一电容器的第一电极上,所述第一电压线和所述第一电容器的第二电极被设置在所述第一绝缘夹层上,

第二绝缘夹层被设置在所述第一电压线和所述第一电容器的所述第二电极上,所述第m数据线和所述第二电容器的第一电极被设置在所述第二绝缘夹层上,并且

第三绝缘夹层被设置在所述第m数据线和所述第二电容器的所述第一电极上,所述第二电压线和所述第二电容器的第二电极被设置在所述第三绝缘夹层上。

24. 一种用于驱动显示装置的方法,所述显示装置包括分别包括有机发光二极管的多个像素,所述方法包括:

将第一驱动信号的低电压施加到所述有机发光二极管的阳极,以初始化所述阳极;

将第一电源信号的低电压施加到第一晶体管的第一电极,以二极管连接所述第一晶体管;

使用串联连接的第一电容器和第二电容器对被施加到数据线的的数据电压进行分配,以将分压后的电压施加到所述第一晶体管的控制电极;以及

将所述第一驱动信号的高电压施加到所述第一晶体管的所述控制电极,以从所述有机发光二极管发光。

25. 根据权利要求24所述的方法,其中当所述第一晶体管是N型晶体管时,所述第一电源信号的所述低电压低于所述第一驱动信号的所述低电压,并且

所述第一电源信号的所述低电压和所述第一驱动信号的所述低电压低于被施加到所述有机发光二极管的阴极的第二电源信号的电压。

26. 根据权利要求24所述的方法,其中当所述第一晶体管是P型晶体管时,所述第一电源信号的所述低电压高于所述第一驱动信号的所述低电压,并且

所述第一电源信号的所述低电压和所述第一驱动信号的所述低电压低于被施加到所述有机发光二极管的阴极的第二电源信号的电压。

27. 根据权利要求24所述的方法,其中所述第一驱动信号的所述高电压与所述低电压之间的差电压被施加到所述第一晶体管的控制电极,所述第一驱动信号的高电压基于所述第一晶体管的导通电压被预设。

28. 根据权利要求24所述的方法,进一步包括:

在所述数据线接收与多条水平线中的第一水平线相对应的数据电压之前,将基准电压施加到所述数据线,以及

在所述数据线接收与所述多条水平线中的最后一条水平线相对应的数据电压之后,将所述基准电压施加到所述数据线。

29. 根据权利要求28所述的方法,其中所述数据线在所述第一晶体管的控制电极接收所述第一驱动信号的所述高电压之前接收所述基准电压。

30. 根据权利要求24所述的方法,其中初始化所述阳极、二极管连接所述第一晶体管和从所述有机发光二极管发光中的每一个在所有像素中同时执行。

显示装置及其驱动方法

技术领域

[0001] 本发明构思的示例性实施例涉及显示装置和驱动该显示装置的方法。更特别地，本发明构思的示例性实施例涉及具有简单的像素结构的显示装置和驱动该显示装置的方法。

背景技术

[0002] 最近，已经开发了减少重量和体积的各种平板显示设备。平板显示设备包括液晶显示 (LCD) 设备、场致发射显示 (FED) 设备、等离子体显示面板 (PDP) 设备、有机发光显示 (OLED) 设备等。

[0003] 因为平板显示设备中的 OLED 设备使用在电子和空穴的复合期间发射光的有机发光二极管来显示图像，因此 OLED 设备具有诸如快速响应速度和低功耗的优点。

发明内容

[0004] 本发明构思的示例性实施例提供一种用于以作为低功率模式的待机模式提高显示质量的显示装置。

[0005] 本发明构思的示例性实施例提供一种用于驱动显示装置的方法。

[0006] 根据本发明构思的一个示例性实施例，提供了一种显示装置。该显示装置包括多个像素。多个像素中的像素包括：连接在接收第一驱动信号的第一电压线与第一节点之间的第一电容器；包括连接至第一节点的控制电极、连接至接收第一电源信号的第二电压线的第一电极和连接至第二节点的第二电极的第一晶体管；包括连接至第二节点的阳极和接收第二电源信号的阴极的有机发光二极管；连接在第 m 数据线与第二节点之间的第二电容器（其中，“ m ”是自然数）；以及包括连接至第 n 扫描线（其中，“ n ”是自然数）的控制电极、连接至第一节点的第一电极和连接至第二节点的第二电极的第二晶体管。

[0007] 在一个示例性实施例中，像素可以进一步包括：包括连接至接收第二驱动信号的第三电压线的控制电极、连接至第一电压线的第一电极和连接至第二节点的第二电极的第三晶体管。

[0008] 在一个示例性实施例中，第一晶体管、第二晶体管和第三晶体管中的每一个可以是 N 型晶体管。

[0009] 在一个示例性实施例中，在帧周期的第一周期期间，第一电压线可以接收第一驱动信号的低电压，第二电压线可以接收第一电源信号的高电压，第三电压线可以接收第二驱动信号的高电压，并且第 n 扫描线可以接收扫描信号的高电压。

[0010] 在一个示例性实施例中，在帧周期的第二周期期间，第一电压线可以接收第一驱动信号的低电压，第二电压线可以接收低于第一驱动信号的低电压的第一电源信号的低电压，第三电压线可以接收第二驱动信号的低电压，并且第 n 扫描线可以接收扫描信号的高电压。

[0011] 在一个示例性实施例中，在帧周期的第三周期期间，第一电压线可以接收第一驱

动信号的低电压,第二电压线可以接收第一电源信号的高电压,第三电压线可以接收第二驱动信号的低电压,第n扫描线可以在第三周期中的第n水平周期期间接收扫描信号的高电压,并且第m数据线可以接收与多条水平线相对应的数据电压。

[0012] 在一个示例性实施例中,在第n水平周期期间,与第n水平线相对应的数据电压可以按照串联连接的第一电容器和第二电容器的分压比被分配,并且分压后的电压可以被施加到第一节点。

[0013] 在一个示例性实施例中,第m数据线可以在第m数据线接收与多条水平线中的第一水平线相对应的数据电压之前接收基准电压,并且第m数据线可以在第m数据线接收与多条水平线中的最后一条水平线相对应的数据电压之后接收基准电压。

[0014] 在一个示例性实施例中,第m数据线可以在第一电压线接收第一驱动信号的高电压之前接收基准电压,并且基准电压可以等于或低于数据电压的电压范围中的最低电压。

[0015] 在一个示例性实施例中,在帧周期的第四周期期间,第一电压线可以接收第一驱动信号的高电压,第二电压线可以接收第一电源信号的高电压,第三电压线可以接收第二驱动信号的低电压,并且第n扫描线可以接收扫描信号的低电压。

[0016] 在一个示例性实施例中,当第一驱动信号的高电压与低电压之间的差电压被施加到第一节点时,第一晶体管可以导通,并且与被施加到第一节点的数据电压相对应的驱动电流可以流过有机发光二极管。

[0017] 在一个示例性实施例中,第一晶体管、第二晶体管和第三晶体管中的每一个可以是P型晶体管。

[0018] 在一个示例性实施例中,在帧周期的第一周期期间,第一电压线可以接收第一驱动信号的低电压,第二电压线可以接收第一电源信号的低电压,第三电压线可以接收第二驱动信号的低电压,并且第n扫描线接收扫描信号的低电压。

[0019] 在一个示例性实施例中,第一电源信号的低电压可以高于第一驱动信号的低电压。

[0020] 在一个示例性实施例中,在帧周期的第二周期期间,第一电压线可以接收第一驱动信号的低电压,第二电压线可以接收第一电源信号的低电压,第三电压线可以接收第二驱动信号的高电压,并且第n扫描线可以接收扫描信号的低电压。

[0021] 在一个示例性实施例中,在帧周期的第三周期期间,第一电压线可以接收第一驱动信号的低电压,第二电压线可以接收第一电源信号的低电压,第三电压线可以接收第二驱动信号的高电压,第n扫描线可以在第三周期中的第n水平周期期间接收扫描信号的低电压,并且第m数据线可以接收与多条水平线相对应的数据电压。

[0022] 在一个示例性实施例中,在第n水平周期期间,与第n水平线相对应的数据电压可以按照串联连接的第一电容器和第二电容器的分压比被分配,并且分压后的电压可以被施加到第一节点。

[0023] 在一个示例性实施例中,第m数据线可以在第m数据线接收与多条水平线中的第一水平线相对应的数据电压之前接收基准电压,并且第m数据线可以在第m数据线接收与多条水平线中的最后一条水平线相对应的数据电压之后接收基准电压。

[0024] 在一个示例性实施例中,第m数据线可以在第一电压线接收第一驱动信号的高电压之前接收基准电压,并且基准电压可以等于或低于数据电压的电压范围中的最低电压。

[0025] 在一个示例性实施例中,在帧周期的第四周期期间,第一电压线可以接收第一驱动信号的高电压,第二电压线可以接收第一电源信号的高电压,第三电压线可以接收第二驱动信号的高电压,并且第n扫描线可以接收扫描信号的高电压。

[0026] 在一个示例性实施例中,当第一驱动信号的高电压与低电压之间的差电压可以被施加到第一节点时,第一晶体管导通,并且与被施加到第一节点的数据电压相对应的驱动电流可以流过有机发光二极管。

[0027] 在一个示例性实施例中,第二晶体管和第三晶体管中的至少一个可以具有双栅极结构。

[0028] 在一个示例性实施例中,第一绝缘夹层可以被设置在第一晶体管的控制电极和第一电容器的第一电极上,第一电压线和第一电容器的第二电极被设置在第一绝缘夹层上,第二绝缘夹层可以被设置在第一电压线和第一电容器的第二电极上,第m数据线和第二电容器的第一电极被设置在第二绝缘夹层上,并且第三绝缘夹层可以被设置在第m数据线和第二电容器的第一电极上,第二电压线和第二电容器的第二电极被设置在第三绝缘夹层上。

[0029] 根据本发明构思的一个示例性实施例,提供了一种用于驱动显示装置的方法,显示装置包括分别包括有机发光二极管的多个像素。该方法包括:将第一驱动信号的低电压施加到有机发光二极管的阳极,以初始化阳极;将第一电源信号的低电压施加到第一晶体管的第一电极,以二极管连接第一晶体管;使用串联连接的第一电容器和第二电容器对被施加到数据线的数据电压进行分配,以将分压后的电压施加到第一晶体管的控制电极;以及将第一驱动信号的高电压施加到第一晶体管的控制电极,以从有机发光二极管发光。

[0030] 在一个示例性实施例中,当第一晶体管可以是N型晶体管时,第一电源信号的低电压可以低于第一驱动信号的低电压,并且第一电源信号的低电压和第一驱动信号的低电压可以低于被施加到有机发光二极管的阴极的第二电源信号的电压。

[0031] 在一个示例性实施例中,当第一晶体管可以是P型晶体管时,第一电源信号的低电压可以高于第一驱动信号的低电压,并且第一电源信号的低电压和第一驱动信号的低电压可以低于被施加到有机发光二极管的阴极的第二电源信号的电压。

[0032] 在一个示例性实施例中,第一驱动信号的高电压与低电压之间的差电压可以被施加到第一晶体管的控制电极,第一驱动信号的高电压基于第一晶体管的导通电压被预设。

[0033] 在一个示例性实施例中,该方法可以进一步包括:在数据线接收与多条水平线中的第一水平线相对应的数据电压之前,将基准电压施加到数据线;以及在数据线接收与多条水平线中的最后一条水平线相对应的数据电压之后,将基准电压施加到数据线。

[0034] 在一个示例性实施例中,数据线可以在第一晶体管的控制电极接收第一驱动信号的高电压之前接收基准电压。

[0035] 在一个示例性实施例中,初始化阳极、二极管连接第一晶体管和从有机发光二极管发光中的每一个可以在所有像素中同时执行。

[0036] 根据本发明构思的一个示例性实施例,提供了一种显示装置。该显示装置包括多个像素。多个像素中的像素包括:包括连接至第一节点的控制电极、连接至接收第一电源信号的第二电压线的第一电极和连接至第二节点的第二电极的第一晶体管;连接在接收第一驱动信号的第一电压线与第一节点之间的第一电容器;包括连接至第二节点的阳极和接收

第二电源信号的阴极的有机发光二极管；以及连接在第m数据线与第二节点之间的第二电容器(其中，“m”是自然数)。

[0037] 在一个示例性实施例中，像素可以进一步包括：包括连接至第n扫描线(其中，“n”是自然数)的控制电极、连接至第一节点的第一电极和连接至第二节点的第二电极的第二晶体管。

[0038] 在一个示例性实施例中，像素可以进一步包括：包括连接至接收第二驱动信号的第三电压线的控制电极、连接至第一电压线的第一电极和连接至第二节点的第二电极的第三晶体管。

[0039] 在一个示例性实施例中，第一晶体管、第二晶体管和第三晶体管中的每一个可以是N型晶体管，并且第一驱动信号的低电压大于第一电源信号的低电压和第一晶体管的阈值电压之和，并且小于第二电源信号和有机发光二极管的导通电压之和。

[0040] 在一个示例性实施例中，第一晶体管、第二晶体管和第三晶体管中的每一个是P型晶体管，并且第一电源信号的低电压大于第一驱动信号的低电压并且小于第二电源信号。

[0041] 根据本发明构思，像素电路可以仅包括三个晶体管和两个电容器，因此，可以使用像素电路容易地设计超高清显示器。另外，可以自由地控制并因此充分获得帧周期中的补偿周期。另外，可以通过调整第一电源信号的电平控制有机发光二极管是否发光。

附图说明

[0042] 通过参考附图详细地描述本发明构思的示例性实施例，本发明构思的上述和其它特征及优点将变得更加显而易见，附图中：

[0043] 图1是示出了根据一个示例性实施例的显示装置的框图；

[0044] 图2是示出了根据一个示例性实施例的像素电路的电路图；

[0045] 图3是示出了根据一个示例性实施例的显示装置的多个输入信号的时序图；

[0046] 图4A和图4B是示出了根据一个示例性实施例的驱动像素电路的方法的概念图；

[0047] 图5A和图5B是示出了根据一个示例性实施例的驱动像素电路的方法的概念图；

[0048] 图6A和图6B是示出了根据一个示例性实施例的驱动像素电路的方法的概念图；

[0049] 图7A和图7B是示出了根据一个示例性实施例的驱动像素电路的方法的概念图；

[0050] 图8是示出了根据一个示例性实施例的像素电路的电路图；

[0051] 图9是示出了根据一个示例性实施例的显示装置的多个输入信号的时序图；

[0052] 图10至图12是示出了根据示例性实施例的像素电路的电路图；

[0053] 图13是示出了根据一个示例性实施例的显示装置的显示部件的平面图；

[0054] 图14是沿图13的线I-I'截取的剖视图；和

[0055] 图15至图19是示出了根据一个示例性实施例的显示部件的制造方法的平面图。

具体实施方式

[0056] 在下文中将参考附图详细解释本发明构思。

[0057] 图1是示出了根据一个示例性实施例的显示装置的框图。

[0058] 参考图1，该显示装置可以包括控制器100、显示部件110、数据驱动器130、扫描驱动器150和电压发生器170。

[0059] 控制器100可以被配置为总体上控制显示装置以在显示部件110上显示图像。控制器100被配置为接收控制信号101c和图像数据101d。控制器100被配置为向数据驱动器130提供数据控制信号103c和图像数据103d,以便驱动数据驱动器130。控制器100被配置为向扫描驱动器150提供扫描控制信号105c,以便驱动扫描驱动器150。控制器100被配置为向电压发生器170提供电压控制信号107c,以便驱动电压发生器170。

[0060] 控制器100被配置为在可以包括初始化周期、补偿周期、数据编程周期和发光周期的帧周期期间驱动显示部件110。

[0061] 显示部件110可以包括多个像素P、多条数据线DL1、...、DLm、...、DLM、多条扫描线SL1、...、SLn、...、SLN、第一电压线VL1、第二电压线VL2和第三电压线VL3。

[0062] 多个像素P中的每一个可以包括有机发光二极管和驱动有机发光二极管的三个晶体管 and 两个电容器。

[0063] 数据线DL1、...、DLm、...、DLM可以分别在第一方向D1上延伸,并且沿与第一方向D1交叉的第二方向D2布置。每条数据线DLm被配置为将数据电压传送到被布置在第一方向D1上的同一像素列中的像素P。

[0064] 扫描线SL1、...、SLn、...、SLN可以在第二方向D2上延伸,并且沿第一方向D1被布置。每条扫描线SLn被配置为将扫描信号传送到被布置在第二方向D2上的同一像素行中的像素P。

[0065] 第一电压线VL1可以将第一驱动信号Vinit传送到多个像素P,并且多个像素P可以共同使用第一电压线VL1。

[0066] 第二电压线VL2可以将第一电源信号ELVDD传送到多个像素P,并且多个像素P可以共同使用第二电压线VL2。

[0067] 第三电压线VL3可以将第二驱动信号Vcomp传送到多个像素P,并且多个像素P可以共同使用第三电压线VL3。

[0068] 数据驱动器130被配置为在帧周期的数据编程周期期间向数据线DL1、...、DLm、...、DLM提供与图像数据相对应的数据电压。

[0069] 另外,数据驱动器130被配置为在数据编程周期之前或之后向数据线DL1、...、DLm、...、DLM提供基准电压。基准电压可以等于或低于与黑灰度相对应的黑电压。

[0070] 扫描驱动器150被配置为顺序地向扫描线SL1、...、SLn、...、SLN提供扫描信号。扫描信号可以具有高电压和低电压。

[0071] 电压发生器170被配置为产生第一驱动信号Vinit、第二驱动信号Vcomp、第一电源信号ELVDD和第二电源信号ELVSS。

[0072] 第一驱动信号Vinit被施加到第一电压线VL1,并且具有高电压和低电压。第一驱动信号Vinit的高电压和低电压可以分别具有用于驱动像素P的预定高电压和预定低电压。

[0073] 第二驱动信号Vcomp被施加到第三电压线VL3,并且具有高电压和低电压。第二驱动信号Vcomp的高电压和低电压可以分别对应于扫描信号的高电压和低电压。

[0074] 第一电源信号ELVDD被施加到第二电压线VL2,并且具有高电压和低电压。第一电源信号ELVDD的高电压可以具有普通正电源信号的高电压,并且第一电源信号ELVDD的低电压可以具有用于驱动像素P的预定低电压。

[0075] 第二电源信号ELVSS被施加到像素P的公共电极,也就是有机发光二极管的阴极,

并且可以具有普通负电源信号的低电压。

[0076] 图2是示出了根据一个示例性实施例的像素电路的电路图。

[0077] 参考图1和图2,像素电路PC1可以包括在显示部件110的像素P中。像素电路PC1是像素P的等效电路。

[0078] 像素电路PC1可以包括第一晶体管T1、第二晶体管T2、第三晶体管T3、第一电容器Cst、第二电容器Cpr和有机发光二极管OLED。

[0079] 根据该示例性实施例,第一晶体管T1、第二晶体管T2和第三晶体管T3中的每一个可以是N型晶体管。N型晶体管可以在高电压被施加到控制电极时导通,而在低电压被施加到控制电极时截止。根据该示例性实施例,高电压可以是N型晶体管的导通电压,并且低电压可以是N型晶体管的截止电压。

[0080] 第一晶体管T1可以包括连接至第一节点N1的控制电极CE1、连接至第二电压线VL2的第一电极E11和连接至第二节点N2的第二电极E12。第二电压线VL2被配置为接收第一电源信号ELVDD。

[0081] 第一电源信号ELVDD可以具有作为普通正电源信号的电压的高电压和作为用于驱动像素电路PC1的预定低电压的低电压。第一电源信号ELVDD可以在第一晶体管T1的阈值电压被补偿的补偿周期期间具有低电压,并且在帧周期的除了补偿周期之外的剩余周期期间具有高电压。

[0082] 第二晶体管T2可以包括连接至第n扫描线SLn的控制电极CE2、连接至第一节点N1的第一电极E21和连接至第二节点N2的第二电极E22。第n扫描线SLn被配置为接收第n扫描信号S(n)。第n扫描信号S(n)可以具有导通第二晶体管T2的高电压和截止第二晶体管T2的低电压。第二晶体管T2可以在补偿周期期间二极管联接第一晶体管T1。也就是说,第二晶体管T2可以在补偿周期期间连接第一晶体管T1的控制电极CE1和第二节点N2。

[0083] 第三晶体管T3可以包括连接至第三电压线VL3的控制电极CE3、连接至第一电压线VL1的第一电极E31和连接至第二节点N2的第二电极E32。第一电压线VL1被配置为接收第一驱动信号Vinit。

[0084] 第一驱动信号Vinit可以具有作为驱动像素电路PC1的预定高电压和预定低电压的高电压和低电压。第一驱动信号Vinit在有机发光二极管OLED发光的发光周期期间具有高电压,而在帧周期的除了发光周期之外的剩余周期期间具有低电压。

[0085] 第三电压线VL3被配置为接收第二驱动信号Vcomp。第二驱动信号Vcomp可以具有导通第三晶体管T3的高电压和截止第三晶体管T3的低电压。

[0086] 第一电容器Cst可以连接在第一电压线VL1与第一节点N1之间。第一电容器Cst可以存储被施加到第一节点N1的节点电压。

[0087] 第二电容器Cpr可以连接在第二节点N2与第m数据线DLm之间。第二电容器Cpr可以存储被施加到第m数据线DLm的数据电压。

[0088] 第一电容器Cst和第二电容器Cpr可以通过第二晶体管T2串联连接在第m数据线DLm与第一电压线VL1之间。被施加到第m数据线DLm的数据电压可以按照第一电容器Cst和第二电容器Cpr的分压比被分配,并且分压后的数据电压可以被施加到第一节点N1。

[0089] 有机发光二极管OLED可以包括连接至第二节点N2的阳极和接收第二电源信号ELVSS的阴极。

[0090] 当第一晶体管T1导通时,与被施加到第一节点N1的数据电压相对应的驱动电流可以流过有机发光二极管OLED,因此有机发光二极管OLED可以发光。

[0091] 图3是示出了根据一个示例性实施例的显示装置的多个输入信号的时序图。

[0092] 参考图1、图2和图3,显示部件可以接收多个输入信号。多个输入信号可以包括被施加到第二电压线VL2的第一电源信号ELVDD、被施加到第一电压线VL1的第一驱动信号Vinit、被施加到第三电压线VL3的第二驱动信号Vcomp、被施加到多条扫描线SL1、...、SLn、...、SLN的扫描信号S(1)、...、S(n)、...、S(N)、被施加到多条数据线DL1、...、DLm、...、DLM的数据电压DATA以及被施加到有机发光二极管OLED的阴极的第二电源信号ELVSS。数据电压DATA可以被称为被施加到多条数据线中的第m数据线DLm的数据电压。

[0093] 帧周期可以包括有机发光二极管OLED的阳极被初始化的第一周期“a”、第一晶体管T1的阈值电压被补偿的第二周期“b”、数据电压被施加到像素的第三周期“c”和有机发光二极管OLED发光的第四周期“d”。

[0094] 参考第一周期“a”,第一电压线VL1接收第一驱动信号Vinit的低电压init_L。第一驱动信号Vinit的低电压init_L可以被定义为如下公式1。

[0095] 公式1

[0096]
$$ELVDD_L + V_{th,T1} < Init_L < ELVSS + V_{on,OLED}$$

[0097] 在公式1中, $V_{th,T1}$ 表示第一晶体管T1的阈值电压, $V_{on,OLED}$ 表示有机发光二极管OLED发光时的有机发光二极管OLED的最小电压(“有机发光二极管OLED的导通电压”)。

[0098] 第三电压线VL3可以接收第二驱动信号Vcomp的高电压VGH。第二驱动信号Vcomp的高电压VGH可以具有第三晶体管T3的导通电压。例如,第二驱动信号Vcomp的高电压VGH可以是大约10V。

[0099] 第二电压线VL2可以接收第一电源信号ELVDD的高电压ELVDD_H。第一电源信号ELVDD的高电压ELVDD_H可以具有普通正电源信号的电压。

[0100] 例如,第一驱动信号Vinit的低电压init_L可以是大约-2.2V,第一电源信号ELVDD的高电压ELVDD_H可以是大约7V,第一电源信号ELVDD的低电压ELVDD_L可以是大约-7V,并且第二电源信号ELVSS可以是大约0V。

[0101] 多条扫描线SL1、...、SLn、...、SLN可以同时接收多个扫描信号S(1)、...、S(n)、...、S(N)的高电压VGH。扫描信号的高电压VGH可以具有第二晶体管T2的导通电压。例如,扫描信号的高电压VGH可以是大约10V。

[0102] 多条数据线DL1、...、DLm、...、DLM可以接收基准电压Vref。基准电压Vref可以等于或低于数据电压的电压范围中的最低电压。例如,当数据电压的电压范围为约0.5V至约7.5V时,基准电压Vref可以等于或低于约0.5V。

[0103] 在第一周期“a”期间,所有像素中的有机发光二极管OLED的连接至第二节点N2和第一节点N1的阳极可以同时由第一驱动信号Vinit的低电压init_L初始化。

[0104] 参考第二周期“b”,第一电压线VL1被配置为接收第一驱动信号Vinit的低电压init_L。

[0105] 第三电压线VL3被配置为接收第二驱动信号Vcomp的低电压VGL。第二驱动信号Vcomp的低电压VGL可以具有第三晶体管T3的截止电压。例如,第二驱动信号Vcomp的低电压VGL可以是大约-10V。

[0106] 第二电压线VL2被配置为接收第一电源信号ELVDD的低电压ELVDDL。例如,第一电源信号ELVDD的低电压ELVDDL可以是大约-7V。

[0107] 与第一周期“a”一样,多条扫描线SL1、...、SLn、...、SLN被配置为同时接收多个扫描信号S(1)、...、S(n)、...、S(N)的高电压VGH。

[0108] 与第一周期“a”一样,多条数据线DL1、...、DLm、...、DLM被配置为接收基准电压Vref。

[0109] 在第二周期“b”期间,可以使用第一电源信号ELVDD的低电压ELVDDL和对应的第一晶体管T1的阈值电压 $V_{th,T1}$ 的总和电压同时补偿所有像素中的第一晶体管T1的阈值电压。

[0110] 参考第三周期“c”,第二电压线VL2被配置为接收第一电源信号ELVDD的高电压ELVDDH。

[0111] 第一电压线VL1被配置为接收第一驱动信号Vinit的低电压initL。

[0112] 第三电压线VL3被配置为接收第二驱动信号Vcomp的低电压VGL。

[0113] 多条扫描线SL1、...、SLn、...、SLN被配置为顺序地接收多个扫描信号S(1)、...、S(n)、...、S(N)的高电压VGH。

[0114] 多条数据线DL1、...、DLm、...、DLM被配置为同步于多个扫描信号S(1)、...、S(n)、...、S(N)的高电压VGH而接收与多条水平线分别对应的数据电压DATA。

[0115] 第一节点N1被配置为在像素的对应水平周期期间接收按照第一电容器Cst和第二电容器Cpr的分压比分压后的数据电压。

[0116] 另外,第三周期“c”可以包括多条数据线DL1、...、DLm、...、DLM被配置为接收基准电压Vref的至少一个保持周期。保持周期可以设置在第一水平线的数据电压被施加到多条数据线DL1、...、DLm、...、DLM的第一水平周期之前并且设置在最后一条水平线的数据电压被施加到多条数据线DL1、...、DLm、...、DLM的最后水平周期之后。因此,在保持周期期间,多条数据线DL1、...、DLm、...、DLM可以保持在基准电压Vref。

[0117] 参考第四周期“d”,第二电压线VL2被配置为接收第一电源信号ELVDD的高电压ELVDDH。

[0118] 第一电压线VL1被配置为接收第一驱动信号Vinit的高电压initH。第一驱动信号Vinit的高电压initH可以基于第一晶体管T1的导通电压来确定。例如,第一驱动信号Vinit的高电压initH可以是大约6.5V。

[0119] 第三电压线VL3被配置为接收第二驱动信号Vcomp的低电压VGL。

[0120] 多条扫描线SL1、...、SLn、...、SLN被配置为同时接收多个扫描信号S(1)、...、S(n)、...、S(N)的低电压VGL。

[0121] 多条数据线DL1、...、DLm、...、DLM被配置为同时接收基准电压Vref。

[0122] 在第四周期“d”期间,可以将与被施加到第一节点N1的数据电压相对应的驱动电流提供给有机发光二极管OLED,并且有机发光二极管OLED可以发光。因此,所有像素中的有机发光二极管OLED可以同时发光。

[0123] 图4A和图4B是示出了根据一个示例性实施例的驱动像素电路的方法的概念图。

[0124] 参考图4A和图4B,第一周期“a”可以对应于有机发光二极管OLED的初始化周期。

[0125] 在第一周期“a”中,第一驱动信号Vinit的低电压initL被施加到第一电压线VL1,第二驱动信号Vcomp的高电压VGH被施加到第三电压线VL3,并且第一电源信号ELVDD的高电

压 $ELVDD_H$ 被施加到第二电压线 VL_2 。第 n 扫描线 SL_n 接收第 n 扫描信号 $S(n)$ 的高电压 V_{GH} 。第 m 数据线 DL_m 接收基准电压 V_{ref} 。

[0126] 参考驱动像素电路PC1的方法,第一驱动信号 V_{init} 的低电压 $init_L$ 被施加到第一节点 N_1 。第二晶体管 T_2 响应于第 n 扫描信号 $S(n)$ 的高电压 V_{GH} 而导通。

[0127] 第三晶体管 T_3 响应于第二驱动信号 V_{comp} 的高电压 V_{GH} 而导通,然后第一驱动信号 V_{init} 的低电压 $init_L$ 被提供给第二节点 N_2 。有机发光二极管OLED的连接至第二节点 N_2 的阳极可以由第一驱动信号 V_{init} 的低电压 $init_L$ 初始化。

[0128] 因此,在第一周期“a”期间,可以初始化有机发光二极管OLED。

[0129] 图5A和图5B是示出了根据一个示例性实施例的驱动像素电路的方法的概念图。

[0130] 参考图5A和图5B,第二周期“b”可以对应于第一晶体管 T_1 的阈值电压被补偿的补偿周期。

[0131] 在第二周期“b”中,第一驱动信号 V_{init} 的低电压 $init_L$ 被施加到第一电压线 VL_1 ,第二驱动信号 V_{comp} 的低电压 V_{GL} 被施加到第三电压线 VL_3 ,并且第一电源信号 $ELVDD$ 的低电压 $ELVDD_L$ 被施加到第二电压线 VL_2 。第 n 扫描线 SL_n 接收第 n 扫描信号 $S(n)$ 的高电压 V_{GH} 。第 m 数据线接收基准电压 V_{ref} 。

[0132] 第二晶体管 T_2 响应于第 n 扫描信号 $S(n)$ 的高电压 V_{GH} 而导通。第三晶体管 T_3 响应于第二驱动信号 V_{comp} 的低电压 V_{GL} 而截止。

[0133] 当第二晶体管 T_2 导通时,第一晶体管 T_1 的控制电极 CE_1 和第二电极 E_{12} 彼此连接,并且第一电源信号 $ELVDD$ 的低电压 $ELVDD_L$ 被施加到第一晶体管 T_1 的第一电极 E_{11} 。

[0134] 因为具有比源电极高的电压的漏电极连接至栅极,所以晶体管被二极管连接。

[0135] 被施加到第一晶体管 T_1 的第一电极 E_{11} 的电压被确定为低于被施加到第二电极 E_{12} 的第一驱动信号 V_{init} 的低电压 $init_L$,因此第一电极 E_{11} 可以作为源极驱动,并且第二电极 E_{12} 可以作为漏极驱动。

[0136] 因此,当第二晶体管 T_2 导通时,第一晶体管 T_1 的栅极和漏极彼此连接,并且第一晶体管 T_1 被二极管连接。

[0137] 当第一晶体管 T_1 被二极管连接时,连接至第一晶体管 T_1 的控制电极 CE_1 的第一节点 N_1 接收与第一电源信号 $ELVDD$ 的低电压 $ELVDD_L$ 和第一晶体管 T_1 的阈值电压 V_{th,T_1} 的总和电压相对应的电压。

[0138] 因此,可以补偿第一晶体管 T_1 的阈值电压。

[0139] 根据该示例性实施例,可以在帧周期中自由地调整第二周期“b”的长度,因此可以获得足够的补偿周期。

[0140] 图6A和图6B是示出了根据一个示例性实施例的驱动像素电路的方法的概念图。

[0141] 参考图6A和图6B,第三周期“c”可以对应于数据电压被施加到多个像素的数据编程周期。

[0142] 在第三周期“c”中,第一驱动信号 V_{init} 的低电压 $init_L$ 被施加到第一电压线 VL_1 ,第二驱动信号 V_{comp} 的低电压 V_{GL} 被施加到第三电压线 VL_3 ,并且第一电源信号 $ELVDD$ 的高电压 $ELVDD_H$ 被施加到第二电压线 VL_2 。第 n 扫描线 SL_n 在第三周期“c”的第 n 水平周期 H_n 期间接收第 n 扫描信号 $S(n)$ 的高电压 V_{GH} 。第 m 数据线 DL_m 在第 n 水平周期 H_n 期间接收与第 n 水平周期 H_n 相对应的第 n 水平线的第 n 数据电压 $V_{data}(n)$ 。

[0143] 参考驱动像素电路PC1的方法,因为第一晶体管T1的 V_{GS} 小于阈值电压 $V_{th,T1}$,因此具有连接至第一节点N1的控制电极CE1的第一晶体管T1截止。第一节点N1接收与第一电源信号ELVDD的低电压 $ELVDDL$ 、第一晶体管T1的阈值电压 $V_{th,T1}$ 和分压后的电压 $\alpha \Delta V_{data}$ 的总和电压相对应的电压($ELVDDL+V_{th,T1}+\alpha \Delta V_{data}$)。第三晶体管T3响应于第二驱动信号 V_{comp} 的低电压VGL而截止。

[0144] 第二晶体管T2响应于第n扫描信号 $S(n)$ 的高电压VGH而导通,然后第一节点N1连接至第二节点N2。第一电容器Cst和第二电容器Cpr通过导通的第二晶体管T2串联连接至第一节点N1。

[0145] 与像素电路PC1相对应的第n数据电压 $V_{data}(n)$ 被施加到第m数据线DLm。第m数据线DLm接收第n数据电压 $V_{data}(n)$ 与基准电压 V_{ref} 之间的差电压 ΔV_{data} 。

[0146] 串联连接至第一节点N1的第一电容器Cst和第二电容器Cpr具有与第一节点N1对应的分压比 α 。分压比 α 和差电压 ΔV_{data} 可以被定义为如下公式2。

[0147] 公式2

[0148]
$$\alpha = \frac{C_{pr}}{C_{st} + C_{pr}}$$

[0149]
$$\Delta V_{data} = V_{data}(n) - V_{ref}$$

[0150] 因此,差电压 ΔV_{data} 按照第一电容器Cst和第二电容器Cpr的分压比 α 被分配,并且与第n数据电压 $V_{data}(n)$ 相对应的分压后的电压 $\alpha \Delta V_{data}$ 被施加到第一节点N1。

[0151] 因此,可以在第n水平周期Hn期间将如下公式3所定义的电压施加到第一节点N1。

[0152] 公式3

[0153]
$$ELVDDL + V_{th,T1} + \alpha \cdot \Delta V_{data}$$

[0154] 根据该示例性实施例,第三周期“c”可以包括与第三周期“c”的早期相对应的第一保持周期h1以及与第三周期“c”的后期相对应的第二保持周期h2。

[0155] 第一保持周期h1可以对应于第一水平线的数据电压 $V_{data}(1)$ 被施加到多条数据线DL1、...、DLm、...、DLM的第一水平周期之前的周期。在第一保持周期h1期间,基准电压 V_{ref} 被施加到多条数据线DL1、...、DLm、...、DLM,因此,多条数据线DL1、...、DLm、...、DLM可以在第一水平周期之前保持基准电压 V_{ref} 。

[0156] 第二保持周期h2可以对应于第N水平线(也就是最后一条水平线)的数据电压 $V_{data}(N)$ 被施加到多条数据线DL1、...、DLm、...、DLM的第N水平周期之后的周期。在第二保持周期h2期间,基准电压 V_{ref} 被施加到多条数据线DL1、...、DLm、...、DLM,因此,多条数据线DL1、...、DLm、...、DLM可以在第N水平周期之后保持基准电压 V_{ref} 。

[0157] 图7A和图7B是示出了根据一个示例性实施例的驱动像素电路的方法的概念图。

[0158] 参考图7A和图7B,第四周期“d”可以对应于有机发光二极管OLED发光的发光周期。

[0159] 参考第四周期“d”,第一驱动信号Vinit的高电压 $init_h$ 被施加到第一电压线VL1,第二驱动信号 V_{comp} 的低电压VGL被施加到第三电压线VL3,并且第一电源信号ELVDD的高电压 $ELVDD_h$ 被施加到第二电压线VL2。第n扫描线SLn接收第n扫描信号 $S(n)$ 的低电压VGL。第m数据线DLm接收基准电压 V_{ref} 。

[0160] 参考驱动像素电路PC1的方法,第一驱动信号Vinit的高电压 $init_h$ 被施加到第一节点N1,因此,可以将如下公式4所定义的电压施加到第一节点N1。

[0161] 公式4

[0162] $ELVDD_L + V_{th,T1} + \alpha \cdot \Delta V_{data} + \Delta V_{init}$

[0163] 在公式4中,差电压 ΔV_{init} 表示第一驱动信号 V_{init} 的高电压 $init_H$ 与低电压 $init_L$ 之间的差电压。

[0164] 当公式4所定义的电压被施加到第一晶体管T1的控制电极CE1时,第一晶体管T1基于差电压 ΔV_{init} 导通。

[0165] 第二晶体管T2响应于第n扫描信号S(n)的低电压VGL而截止,并且第三晶体管T3响应于第二驱动信号Vcomp的低电压VGL而截止。

[0166] 因此,第一晶体管T1导通,从而与数据电压相对应的驱动电流ID可以流过有机发光二极管OLED。有机发光二极管OLED可以发光。

[0167] 根据该示例性实施例,像素电路可以仅包括三个晶体管和两个电容器,因此,可以使用像素电路容易地设计超高清显示器。另外,可以自由地控制帧周期中的补偿周期的长度,从而获得足够的补偿周期。此外,可以通过调整第一电源信号ELVDD的电平来控制有机发光二极管是否发光。

[0168] 图8是示出了根据一个示例性实施例的像素电路的电路图。

[0169] 参考图8,像素电路PC2可以包括第一晶体管T1、第二晶体管T2、第三晶体管T3、第一电容器Cst、第二电容器Cpr和有机发光二极管OLED。

[0170] 如同在前述示例中描述的像素电路PC1,像素电路PC2可以包括三个晶体管和两个电容器。然而,根据该示例性实施例的第一晶体管T1、第二晶体管T2和第三晶体管T3中的每一个可以是P型晶体管。P型晶体管在P型晶体管的控制电极接收低电压时导通,而在P型晶体管的控制电极接收高电压时截止。根据该示例性实施例,低电压可以是晶体管的导通电压,而高电压可以是晶体管的截止电压。

[0171] 在下文中,相同的附图标记被用来指代与前述示例性实施例中描述的部件相同或相似的部件,并且除非必要,不再重复相同的详细说明。

[0172] 第一晶体管T1可以包括连接至第一节点N1的控制电极CE1、连接至第二电压线VL2的第一电极E11和连接至第二节点N2的第二电极E12。第二电压线VL2被配置为接收第一电源信号ELVDD。

[0173] 第一电源信号ELVDD可以具有作为普通正电源信号的电压的高电压以及作为用于驱动像素电路PC2的预定低电压的低电压。

[0174] 第二晶体管T2可以包括连接至第n扫描线SLn的控制电极CE2、连接至第一节点N1的第一电极E21和连接至第二节点N2的第二电极E22。第n扫描线SLn被配置为接收第n扫描信号S(n)。第n扫描信号S(n)可以具有导通第二晶体管T2的低电压和截止第二晶体管T2的高电压。

[0175] 第三晶体管T3可以包括连接至第三电压线VL3的控制电极CE3、连接至第一电压线VL1的第一电极E31和连接至第二节点N2的第二电极E32。第一电压线VL1被配置为接收第一驱动信号Vinit,并且第三电压线VL3被配置为接收第二驱动信号Vcomp。

[0176] 第一驱动信号Vinit可以具有作为用于驱动像素电路PC2的预定高电压和预定低电压的高电压和低电压。

[0177] 第二驱动信号Vcomp可以具有导通第三晶体管T3的低电压和截止第三晶体管T3的

高电压。例如,第二驱动信号Vcomp的高电压和低电压可以分别等于第n扫描信号S(n)的高电压和低电压。

[0178] 第一电容器Cst可以连接在第一电压线VL1与第一节点N1之间。第一电容器Cst可以存储被施加到第一节点N1的节点电压。

[0179] 第二电容器Cpr可以连接在第二节点N2与第m数据线DLm之间。第二电容器Cpr可以存储被施加到第m数据线DLm的数据电压。

[0180] 第一电容器Cst和第二电容器Cpr可以通过第二晶体管T2串联连接至第一节点N1。被施加到第m数据线DLm的数据电压可以按照第一电容器Cst和第二电容器Cpr的分压比被分配,然后分压后的数据电压可以被施加到第一节点N1。

[0181] 有机发光二极管OLED可以包括连接至第二节点N2的阳极和接收第二电源信号ELVSS的阴极。第二电源信号ELVSS可以具有普通负电源信号的低电压。

[0182] 当第一晶体管T1导通时,与第一节点N1的数据电压相对应的驱动电流可以流过有机发光二极管OLED,因此,有机发光二极管OLED可以发光。

[0183] 图9是示出了根据一个示例性实施例的显示装置的多个输入信号的时序图。

[0184] 参考图8和图9,帧周期可以包括有机发光二极管OLED的阳极被初始化的第一周期“a”、第一晶体管T1的阈值电压被补偿的第二周期“b”、数据电压被编程的第三周期“c”以及有机发光二极管OLED发光的第四周期“d”。

[0185] 参考第一周期“a”,第一电压线VL1接收第一驱动信号Vinit的低电压initL。第三电压线VL3可以接收第二驱动信号Vcomp的低电压VGL。第二电压线VL2可以接收第一电源信号ELVDD的低电压ELVDDL。有机发光二极管OLED的阴极可以接收第二电源信号ELVSS。

[0186] 第一驱动信号Vinit的低电压initL和第二电源信号ELVSS可以被定义为如下公式5。

[0187] 公式5

[0188] $ELVSS > ELVDDL > initL$

[0189] 例如,第一驱动信号Vinit的低电压initL可以是大约-6V,第一电源信号ELVDD的低电压ELVDDL可以是大约-2V,并且第二电源信号ELVSS可以是大约0V。

[0190] 多条扫描线SL1、...、SLn、...、SLN可同时接收多个扫描信号S(1)、...、S(n)、...、S(N)的低电压VGL。因此,第n扫描线SLn接收第n扫描信号S(n)的低电压VGL。例如,扫描信号的低电压VGL可以是大约-10V。

[0191] 多条数据线DL1、...、DLm、...、DLM可以接收基准电压Vref。基准电压Vref可以等于或低于数据电压的电压范围中的最低电压。例如,当数据电压的电压范围为约1.5V至约4.5V时,基准电压Vref可以等于或低于约1.5V。

[0192] 参考在第一周期“a”中驱动像素电路PC2的方法,第一驱动信号Vinit的低电压initL被施加到第一节点N1。第一晶体管T1响应于被施加到第一节点N1的第一驱动信号Vinit的低电压initL而导通。第二晶体管T2响应于第n扫描信号S(n)的低电压VGL而导通。有机发光二极管OLED的连接至第二节点N2的阳极可以由第一驱动信号Vinit的低电压initL初始化。

[0193] 第一电源信号ELVDD的低电压ELVDDL可以高于第一驱动信号Vinit的低电压initL。第一电源信号ELVDD的低电压ELVDDL通过导通的第一晶体管T1被施加到第二节点N2。

[0194] 在第一周期“a”期间,所有像素中的有机发光二极管OLED的阳极可以同时由第一驱动信号Vinit的低电压 $init_L$ 初始化。

[0195] 参考第二周期“b”,第一电压线VL1被配置为接收第一驱动信号Vinit的低电压 $init_L$,第三电压线VL3被配置为接收第二驱动信号Vcomp的高电压VGH,并且第二电压线VL2被配置为接收第一电源信号ELVDD的低电压 $ELVDD_L$ 。有机发光二极管OLED的阴极被配置为接收第二电源信号ELVSS。

[0196] 与第一周期“a”一样,多条扫描线SL1、...、SLn、...、SLN被配置为同时接收多个扫描信号S(1)、...、S(n)、...、S(N)的低电压VGL。

[0197] 与第一周期“a”一样,多条数据线DL1、...、DLm、...、DLM被配置为接收基准电压Vref。

[0198] 参考在第二周期“b”中驱动像素电路PC2的方法,第二晶体管T2响应于第n扫描信号S(n)的低电压VGL而导通。第三晶体管T3响应于第二驱动信号Vcomp的高电压VGH而截止。

[0199] 第一晶体管T1的控制电极CE1和第二电极E12通过导通的第二晶体管T2彼此连接。P型晶体管的第一晶体管T1包括接收第一电源信号ELVDD的低电压 $ELVDD_L$ 的第一电极E11和接收第一驱动信号Vinit的低电压 $init_L$ 的第二电极E12。因此,第一晶体管T1的第一电极E11可以作为源极驱动,并且第二电极E12可以作为漏极驱动。因此,第一晶体管T1的栅极和漏极可以通过导通的第二晶体管T2连接,从而第一晶体管T1可以被二极管连接。连接至第一晶体管T1的控制电极CE1的第一节点N1接收与第一电源信号ELVDD的低电压 $ELVDD_L$ 和第一晶体管T1的阈值电压 $V_{th,T1}$ 之间的差电压相对应的电压。当第一晶体管T1是P型晶体管时,第一晶体管T1的阈值电压可以是负电压。在下文中,作为P型晶体管的第一晶体管T1的阈值电压可以是负数阈值电压的绝对值。

[0200] 因此,可以使用第一电源信号ELVDD的低电压 $ELVDD_L$ 与对应的第一晶体管T1的阈值电压 $V_{th,T1}$ 之间的差电压同时补偿所有像素中的第一晶体管T1的阈值电压。

[0201] 参考第三周期“c”,第一电压线VL1被配置为接收第一驱动信号Vinit的低电压 $init_L$,第三电压线VL3被配置为接收第二驱动信号Vcomp的高电压VGH,并且第二电压线VL2被配置为接收第一电源信号ELVDD的低电压 $ELVDD_L$ 。有机发光二极管OLED的阴极被配置为接收第二电源信号ELVSS。

[0202] 多条扫描线SL1、...、SLn、...、SLN被配置为顺序地接收多个扫描信号S(1)、...、S(n)、...、S(N)的低电压VGL。多条数据线DL1、...、DLm、...、DLM被配置为同步于多个扫描信号S(1)、...、S(n)、...、S(N)的低电压VGL而接收与多条水平线相对应的数据电压DATA。

[0203] 因此,第n扫描线SLn在第三周期“c”的第n水平周期Hn期间接收第n扫描信号S(n)的低电压VGL。第m数据线DLm在第n水平周期Hn期间接收与第n水平周期Hn相对应的第n水平线的第n数据电压Vdata(n)。

[0204] 参考在第三周期“c”中驱动像素电路PC2的方法,第一电源信号ELVDD的低电压 $ELVDD_L$ 被施加到第一晶体管T1的第一电极E11,并且与第n数据电压Vdata(n)相对应的电压被施加到第一晶体管T1的第二电极E12。高于第一晶体管T1的第一电极E11的电压的高电压被施加到第一晶体管T1的第二电极E12,因此,电流不会流过第一晶体管T1。

[0205] 第二晶体管T2响应于第n扫描信号S(n)的低电压VGL而导通,于是第一节点N1连接至第二节点N2。第一电容器Cst和第二电容器Cpr通过导通的第二晶体管T2串联连接至第一

节点N1。

[0206] 具有连接至第一节点N1的控制电极CE1的第一晶体管T1截止。第一节点N1接收与第一电源信号ELVDD的低电压ELVDDL和第一晶体管T1的阈值电压 $V_{th,T1}$ 之间的差电压相对应的电压。

[0207] 第三晶体管T3响应于第二驱动信号Vcomp的高电压VGH而截止。

[0208] 与像素电路PC2相对应的第n数据电压Vdata(n)被施加到第m数据线DLm。第m数据线DLm接收第n数据电压Vdata(n)与基准电压Vref之间的差电压($\Delta V_{data} = V_{data}(n) - V_{ref}$)。

[0209] 串联连接至第一节点N1的第一电容器Cst和第二电容器Cpr具有与第一节点N1相对应的分压比 α 。

[0210] 差电压 ΔV_{data} 按照第一电容器Cst和第二电容器Cpr的分压比 α 被分配,并且与第n数据电压Vdata(n)相对应的分压后的电压 $\alpha \Delta V_{data}$ 被施加到第一节点N1。

[0211] 因此,可以在第n水平周期Hn期间将如下公式6所定义的电压施加到第一节点N1。

[0212] 公式6

[0213] $ELVDDL - V_{th,T1} + \alpha \cdot \Delta V_{data}$

[0214] 根据该示例性实施例,第三周期“c”可以包括与第三周期“c”的早期对应的第一保持周期h1以及与第三周期“c”的后期对应的第二保持周期h2。

[0215] 第一保持周期h1可以对应于第一水平线的数据电压Vdata(1)被施加到多条数据线DL1、...、DLm、...、DLM的第一水平周期之前的周期。在第一保持周期h1期间,基准电压Vref被施加到多条数据线DL1、...、DLm、...、DLM,因此,多条数据线DL1、...、DLm、...、DLM可以在第一水平周期之前保持基准电压Vref。

[0216] 第二保持周期h2可以对应于第N水平线(也就是最后一条水平线)的数据电压Vdata(N)被施加到多条数据线DL1、...、DLm、...、DLM的第N水平周期之后的周期。在第二保持周期h2期间,基准电压Vref被施加到多条数据线DL1、...、DLm、...、DLM,因此,多条数据线DL1、...、DLm、...、DLM可以在第N水平周期之后保持基准电压Vref。

[0217] 参考第四周期“d”,第一驱动信号Vinit的高电压 $init_H$ 被施加到第一电压线VL1。第一驱动信号Vinit的高电压 $init_H$ 可以被确定为用于导通第一晶体管T1的预定电压。例如,第一驱动信号Vinit的高电压 $init_H$ 可以是大约2.5V。

[0218] 第三电压线VL3被配置为接收第二驱动信号Vcomp的高电压VGH。

[0219] 第二电压线VL2被配置为接收第一电源信号ELVDD的高电压ELVDDH。例如,第一电源信号ELVDD的高电压ELVDDH可以是大约7V。

[0220] 有机发光二极管OLED的阴极被配置为接收第二电源信号ELVSS。

[0221] 多条扫描线SL1、...、SLn、...、SLN被配置为同时接收多个扫描信号S(1)、...、S(n)、...、S(N)的高电压VGH。

[0222] 多条数据线DL1、...、DLm、...、DLM被配置为同时接收基准电压Vref。

[0223] 参考在第四周期“d”中驱动像素电路PC2的方法,第一节点N1可以具有如下公式7的节点电压。

[0224] 公式7

[0225] $ELVDDL - V_{th,T1} + \alpha \cdot \Delta V_{data} + \Delta V_{init}$

[0226] 在公式7中,差电压 ΔV_{init} 表示第一驱动信号 V_{init} 的高电压 $init_H$ 与低电压 $init_L$ 之间的差电压。

[0227] 当公式7所定义的节点电压被施加到第一晶体管T1的控制电极CE1时,第一晶体管T1基于差电压 ΔV_{init} 导通。然后,第一电源信号ELVDD的高电压ELVDD_H被施加到第一晶体管T1的第一电极E11,因此,与被施加到第一节点N的数据电压相对应的驱动电流可以流过有机发光二极管OLED。

[0228] 第二晶体管T2响应于第n扫描信号S(n)的高电压VGH而截止,并且第三晶体管T3响应于第二驱动信号Vcomp的高电压VGH而截止。

[0229] 因此,在第四周期“d”期间,与被施加到多个像素的数据电压相对应的驱动电流可流过多个像素中的有机发光二极管OLED,从而多个像素中的有机发光二极管OLED可以同时发光。

[0230] 根据该示例性实施例,像素电路可以仅包括三个晶体管和两个电容器,因此,可以使用像素电路容易地设计超高清显示器。另外,可以自由地控制并因此充分地获得帧周期中的补偿周期。另外,可以通过调整第一电源信号的电平来控制有机发光二极管是否发光。

[0231] 图10至图12是示出了根据示例性实施例的像素电路的电路图。

[0232] 参考图10,像素电路PC3可以包括第一晶体管T1、第二晶体管T2、第三晶体管T3、第一电容器Cst、第二电容器Cpr和有机发光二极管OLED。根据该示例性实施例,第二晶体管T2可以具有双栅极结构,以避免泄漏电流。

[0233] 像素电路PC3中的第一晶体管T1、第二晶体管T2和第三晶体管T3中的每一个可以是N型晶体管。具有N型晶体管的像素电路PC3可以如在参考图2和图3的前述示例中描述的像素电路PC1来驱动。

[0234] 可替代地,像素电路PC3中的第一晶体管T1、第二晶体管T2和第三晶体管T3中的每一个可以是P型晶体管。具有P型晶体管的像素电路PC3可以如在参考图8和图9的前述示例中描述的像素电路PC2来驱动。

[0235] 参考图11,像素电路PC4可以包括第一晶体管T1、第二晶体管T2、第三晶体管T3、第一电容器Cst、第二电容器Cpr和有机发光二极管OLED。根据该示例性实施例,第三晶体管T3可以具有双栅极结构,以避免泄漏电流。

[0236] 像素电路PC4中的第一晶体管T1、第二晶体管T2和第三晶体管T3中的每一个可以是N型晶体管。具有N型晶体管的像素电路PC4可以如在参考图2和图3的前述示例中描述的像素电路PC1来驱动。

[0237] 可替代地,像素电路PC4中的第一晶体管T1、第二晶体管T2和第三晶体管T3中的每一个可以是P型晶体管。具有P型晶体管的像素电路PC4可以如在参考图8和图9的前述示例描述的像素电路PC2来驱动。

[0238] 参考图12,像素电路PC5可以包括第一晶体管T1、第二晶体管T2、第三晶体管T3、第一电容器Cst、第二电容器Cpr和有机发光二极管OLED。根据该示例性实施例,第二晶体管T2和第三晶体管T3可以具有双栅极结构,以避免泄漏电流。

[0239] 像素电路PC5中的第一晶体管T1、第二晶体管T2和第三晶体管T3中的每一个可以是N型晶体管。具有N型晶体管的像素电路PC5可以如在参考图2和图3的前述示例中描述的像素电路PC1来驱动。

[0240] 可替代地,像素电路PC5中的第一晶体管T1、第二晶体管T2和第三晶体管T3中的每一个可以是P型晶体管。具有P型晶体管的像素电路PC5可以如在参考图8和图9的前述示例中描述的像素电路PC2来驱动。

[0241] 根据该示例性实施例,像素电路可以仅包括三个晶体管和两个电容器,因此,可以使用像素电路容易地设计超高清显示器。另外,可以自由地控制帧周期中的补偿周期的长度,从而获得足够的补偿周期。另外,可以通过调整第一电源信号的电平来控制有机发光二极管是否发光。另外,可以避免晶体管的泄露电流。

[0242] 图13是示出了根据一个示例性实施例的显示装置的显示部件的平面图。

[0243] 参考图2和图13,像素电路可以形成在像素电路区域PA中。因此,第一电压线VL1、第二电压线VL2、第三电压线VL3、第n扫描线SLn、第m数据线DLm、第一晶体管T1、第二晶体管T2、第三晶体管T3、第一电容器Cst和第二电容器Cpr可以形成在像素电路区域PA中。

[0244] 第一电压线VL1可以传送第一驱动信号Vinit并在第一方向D1上延伸。

[0245] 第二电压线VL2可以传送第一电源信号ELVDD并在第一方向D1上延伸。

[0246] 第三电压线VL3可以传送第二驱动信号Vcomp并在第二方向D2上延伸。

[0247] 第n扫描线SLn可以传送第n扫描信号S(n)并在第二方向D2上延伸。

[0248] 第m数据线DLm可以传送数据电压并在第一方向D1上延伸。第m数据线DLm可以形成跨过像素电路区域PA的中心区域。

[0249] 第一晶体管T1可以包括控制电极CE1、第一电极E11和第二电极E12。控制电极CE1可以具有岛形状,并且形成在像素电路区域PA的中心区域中。第一电极E11可以被限定在第二电压线VL2的通过第一接触部件CH1连接至有源图案ACT(如图14所示)的部分区域中。第二电极E12可以被限定在第二电容器Cpr的通过第二接触部件CH2连接至有源图案ACT的部分区域中。

[0250] 第二晶体管T2可以包括控制电极CE2、第一电极E21和第二电极E22。控制电极CE2可以被限定在第n扫描线SLn的部分区域中。第一电极E21可以被限定为通过第三接触部件CH3连接至有源图案ACT的电极。第二电极E22可以被限定在第二电容器Cpr的通过第二接触部件CH2连接至有源图案ACT的部分区域中。第一电极E21可以通过第四接触部件CH4连接至第一晶体管T1的控制电极CE1。

[0251] 第三晶体管T3可以包括控制电极CE3、第一电极E31和第二电极E32。控制电极CE3可以被限定在第三电压线VL3的部分区域中。第一电极E31可以被限定在第一电压线VL1的通过第五接触部件CH5连接至有源图案ACT的部分区域中。第二电极E32可以被限定在第二电容器Cpr的通过第二接触部件CH2连接至有源图案ACT的部分区域中。

[0252] 第三电压线VL3可以通过连接线和第六接触部件CH6连接至形成在相邻像素电路区域中的第三电压线VL3。

[0253] 第一电容器Cst可以被限定在从第一电压线VL1在第二方向D2上延伸的电极与第一晶体管T1的控制电极CE1重叠的重叠区域中。

[0254] 第二电容器Cpr可以被限定在位于像素电路区域PA的中心区域中的具有岛形状的电极与第m数据线DLm重叠的重叠区域中。第二电容器Cpr可以与第一电容器Cst重叠。

[0255] 图14是沿图13的线I-I'截取的剖视图。图15至图19是示出了根据一个示例性实施例的制造显示部件的方法的平面图。

[0256] 参考图2、图14和图15,显示部件可以包括基底基板111。

[0257] 基底基板111可以包括绝缘材料。例如,基底基板111可以包括玻璃、透明塑料、透明金属氧化物等。

[0258] 有源图案ACT可以被设置在基底基板111上。有源图案ACT可以包括硅。可替代地,有源图案ACT可以由包含含有铟、锌、镓、锡、钛、铝、钪(Hf)、锆(Zr)、镁(Mg)等的二元化合物(AB_x)、三元化合物(AB_xC_y)、四元化合物(AB_xC_yD_z)等的半导体氧化物形成。这些化合物可以单独使用或以其组合使用。

[0259] 有源图案ACT可以包括第一至第六区域a1、a2、a3、a4、a5和a6。第一至第六区域a1、a2、a3、a4、a5和a6可以被掺杂杂质,因此可以具有比有源图案ACT的其它区域的导电性高的导电性。第一至第六区域a1、a2、a3、a4、a5和a6可以是第一晶体管T1、第二晶体管T2和第三晶体管T3的第一电极和第二电极。第一至第六区域a1、a2、a3、a4、a5和a6之间的边界可以不被清楚地限定,并且第一至第六区域a1、a2、a3、a4、a5和a6可以彼此电连接。

[0260] 栅极绝缘层112可以被设置在有源图案ACT上。栅极绝缘层112可以包括硅化合物、金属氧化物等。例如,栅极绝缘层112可以包括氧化硅、氮化硅、氧氮化硅、氧化铝、氧化钽、氧化钪、氧化锆、氧化钛等,其可以单独使用或以其组合使用。在一个实施例中,栅极绝缘层112可以具有包括氧化硅层和氮化硅层的多层结构。

[0261] 从第一导电层图案化的第一导电图案MET1可以被设置在栅极绝缘层112上。第一导电层可以包括金属、合金、金属氮化物、导电金属氧化物、透明导电材料等,其可以单独使用或以其组合使用。

[0262] 第一导电图案MET1可以包括第n扫描线SL_n、第二晶体管T2的控制电极CE2、第三电压线VL3、第三晶体管T3的控制电极CE3、第一晶体管T1的控制电极CE1和第一电容器C_{st}的第一电容器电极CSE1。

[0263] 第n扫描线SL_n可以在第二方向D2上延伸。

[0264] 第二晶体管T2的控制电极CE2可以被限定在第n扫描线SL_n的部分区域中。

[0265] 第三电压线VL3可以与第n扫描线SL_n平行设置。

[0266] 第三晶体管T3的控制电极CE3可以被限定在第三电压线VL3的部分区域中。

[0267] 第一晶体管T1的控制电极CE1可以具有岛形状,并且被设置在像素电路区域PA的中心区域中。

[0268] 第一电容器C_{st}的第一电容器电极CSE1可以被限定在控制电极CE1的部分区域中。

[0269] 参考图2、图14和图16,第一绝缘夹层113可以被设置在第一导电图案MET1上。第一绝缘夹层113可以由氧化硅、氮化硅、氮氧化硅等形成。这些可以单独使用或彼此组合使用。

[0270] 像素电路区域PA可以包括第三接触部件CH3、第四接触部件CH4和第五接触部件CH5。栅极绝缘层112和第一绝缘夹层113被蚀刻,以形成第三接触部件CH3和第五接触部件CH5。第一绝缘夹层113被蚀刻,以形成第四接触部件CH4。

[0271] 从第二导电层图案化的第二导电图案MET2可以被设置在第一绝缘夹层113上。第二导电层可以包括金属、合金、金属氮化物、导电金属氧化物、透明导电材料等,其可以单独使用或以其组合使用。

[0272] 第二导电图案MET2可以包括第一电压线VL1、第一电容器C_{st}的第二电容器电极CSE2、第二晶体管T2的第一电极E21和第三晶体管T3的第一电极E31。

[0273] 第一电压线VL1可以在第一方向D1上延伸。第一电容器Cst的第二电容器电极CSE2可以从第一电压线VL1在第二方向D2上延伸。第一电容器Cst可以由第一导电图案MET1的第一电容器电极CSE1和第二导电图案MET2的第二电容器电极CSE2限定。

[0274] 第一电极E21的第一端部可以通过第三接触部件CH3连接至有源图案ACT,并且第一电极E21的第二端部可以通过第四接触部件CH4连接至第一晶体管T1的控制电极CE1。

[0275] 第三晶体管T3的第一电极E31可以被限定在第一电压线VL1的部分区域中,并且可以通过第五接触部件CH5连接至有源图案ACT。

[0276] 参考图2、图14和图17,第二绝缘夹层114可以被设置在第二导电图案MET2上。像素电路区域PA可以包括其中第一绝缘夹层113和第二绝缘夹层114被蚀刻的第六接触部件CH6。

[0277] 从第三导电层图案化的第三导电图案MET3可以被设置在第二绝缘夹层114上。第三导电图案MET3可以包括第m数据线DLm、第二电容器Cpr的第三电容器电极CPE1以及连接电极EE。

[0278] 第m数据线DLm可以在第一方向D1上延伸,并且可以被设置在像素电路区域PA的中心区域中。

[0279] 第二电容器Cpr的第三电容器电极CPE1可以从第m数据线DLm延伸。

[0280] 连接电极EE可以通过第六接触部件CH6连接至第三电压线VL3并且连接至被设置在相邻像素电路区域中的第三电压线VL3。

[0281] 参考图2、图14和图18,第三绝缘夹层115可以被设置在第三导电图案MET3上。像素电路区域PA可以包括其中栅极绝缘层112、第一绝缘夹层113、第二绝缘夹层114和第三绝缘夹层115被蚀刻的第一接触部件CH1和第二接触部件CH2。

[0282] 从第四导电层图案化的第四导电图案MET4可以被设置在第三绝缘夹层115上。

[0283] 第四导电图案MET4可以包括第二电压线VL2、第一晶体管T1的第一电极E11、第二电容器Cpr的第四电容器电极CPE2、第一晶体管T1的第二电极E12、第二晶体管T2的第二电极E22和第三晶体管T3的第二电极E32。

[0284] 第二电压线VL2可以在第一方向D1上延伸,并且可以与相邻像素电路区域PA中的第二电压线VL2一起限定像素电路区域PA在第二方向D2上的宽度。

[0285] 第一晶体管T1的第一电极E11可以被限定在第二电压线VL2的通过第一接触部件CH1连接至有源图案ACT的部分区域中。

[0286] 第二电容器Cpr的第四电容器电极CPE2可以具有岛形状,并且被设置在像素电路区域PA的中心区域中。第二电容器Cpr可以由第三导电图案MET3的第三电容器电极CPE1和第四导电图案MET4的第四电容器电极CPE2限定。

[0287] 第一晶体管T1的第二电极E12、第二晶体管T2的第二电极E22和第三晶体管T3的第二电极E32可以被分别限定在第四电容器电极CPE2的通过第二接触部件CH2连接至有源图案ACT的部分区域中。

[0288] 参考图2、图14和图19,第四绝缘夹层116可以被设置在第四导电图案MET4上。第四绝缘夹层116可以被形成具有足以覆盖第四导电图案MET4的高的厚度。

[0289] 像素电路区域PA可以包括其中第四绝缘夹层116被蚀刻的第七接触部件CH7。

[0290] 第一像素电极PE1可以被设置在第四绝缘夹层116上。第一像素电极PE1可以对应

于有机发光二极管的阳极。

[0291] 像素限定层117可以被设置在其上形成有第一像素电极PE1的第四绝缘夹层116上。

[0292] 像素限定层117可以在第一像素电极PE1的部分区域上形成开口,并且有机发光层EL可以被设置在开口中。因此,有机发光层EL可以位于通过像素限定层117的开口暴露的第一像素电极PE1上。

[0293] 第二像素电极PE2可以被设置在有机发光层EL上。第二像素电极PE2可以对应于有机发光二极管的阴极。第二像素电极PE2可以被共同设置在多个像素电路区域中。

[0294] 根据示例性实施例,像素电路可以仅包括三个晶体管 and 两个电容器,因此,可以使用像素电路容易地设计超高清显示器。另外,可以自由地控制帧周期中的补偿周期的长度,从而获得足够的补偿周期。另外,可以通过调整第一电源信号的电平来控制有机发光二极管是否发光。

[0295] 前述是对本发明构思的例示,不应被解释为对其的限制。尽管已经描述了本发明构思的一些示例性实施例,但本领域技术人员将容易地理解,在实质上不脱离本发明构思的新颖教导和优点的情况下,可以对示例性实施例进行许多修改。因此,所有这些修改旨在被包括在如权利要求中限定的本发明构思的范围内。在权利要求中,装置加功能的子句旨在覆盖本文描述为执行所述功能的结构,而不仅仅是结构等同,而且还包括等同结构。因此,应当理解,前述是对本发明构思的例示,不应被解释为限于所公开的特定示例性实施例,并且对所公开的示例性实施例以及其它示例性实施例的修改旨在被包括在所附权利要求的范围内。本发明构思由下面的权利要求以及被包括在本文中的权利要求的等同方案限定。

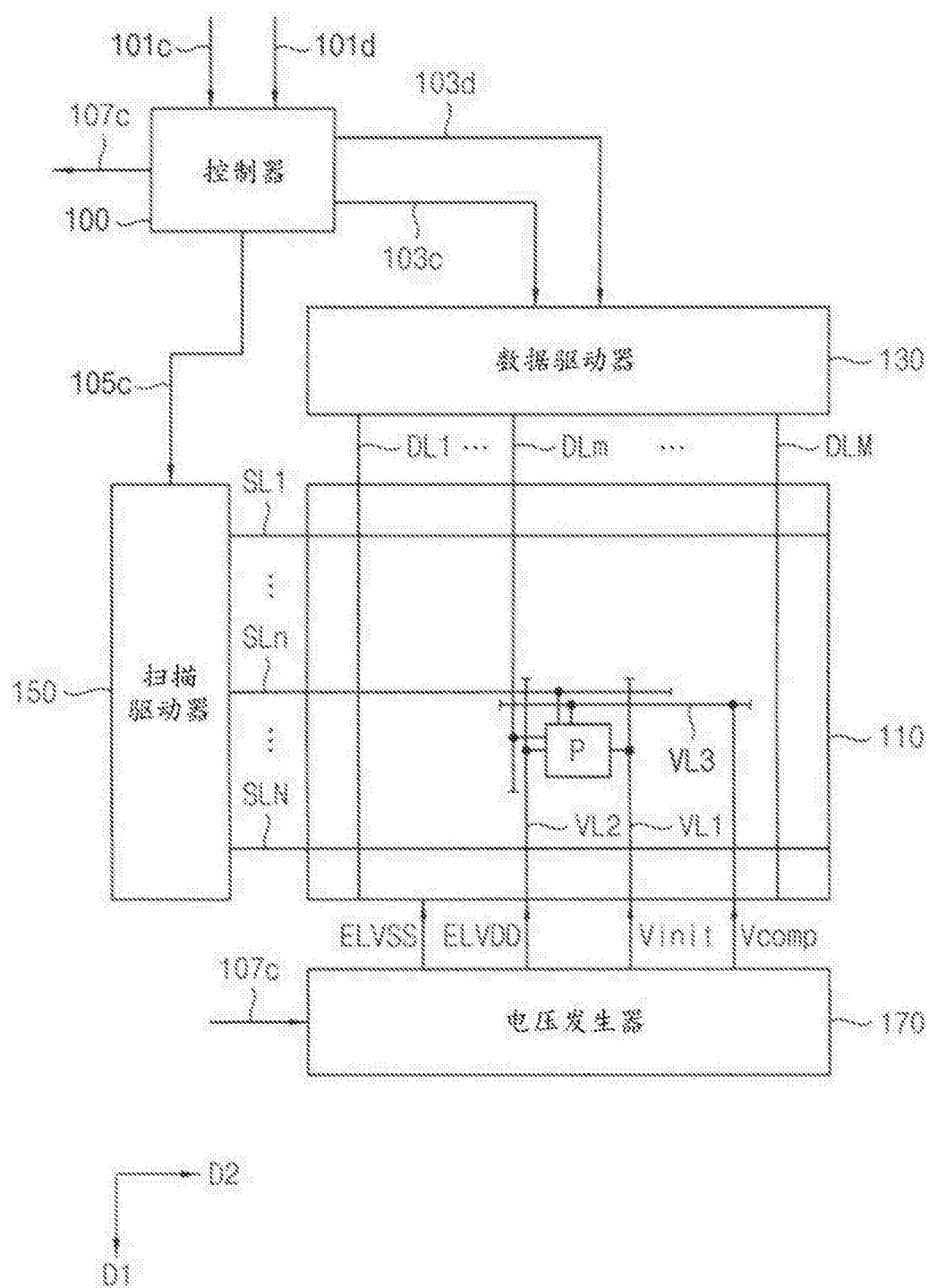


图 1

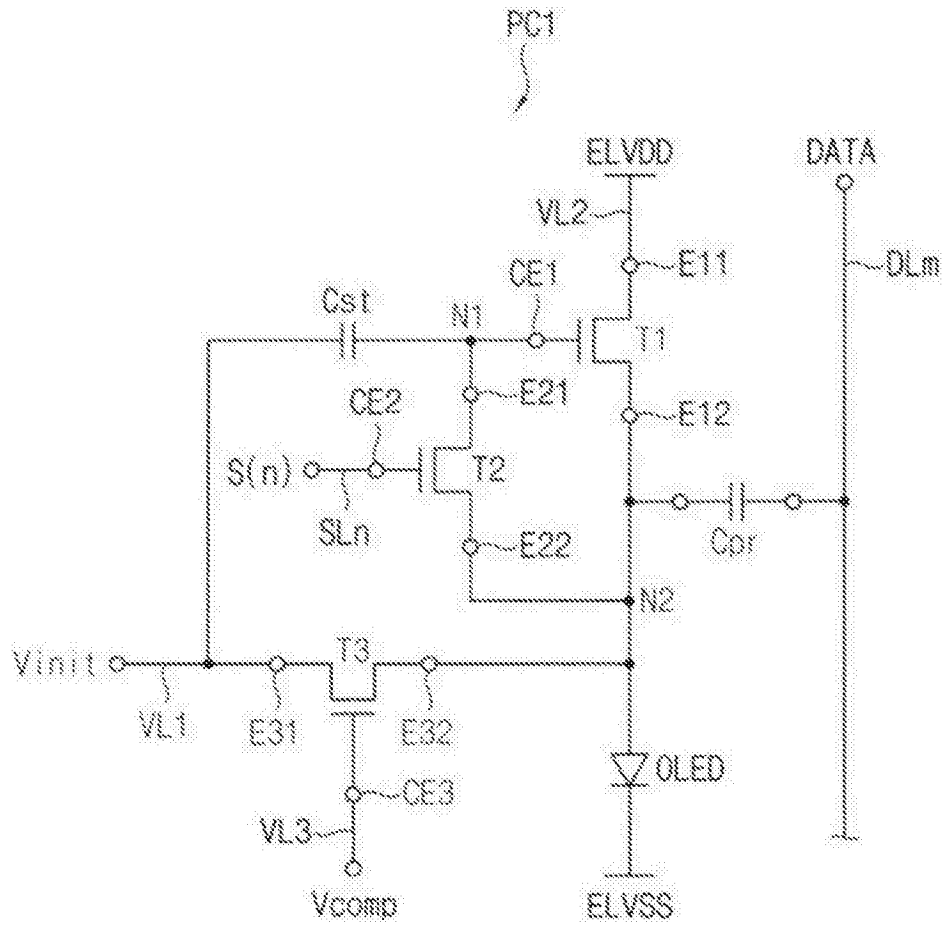


图2

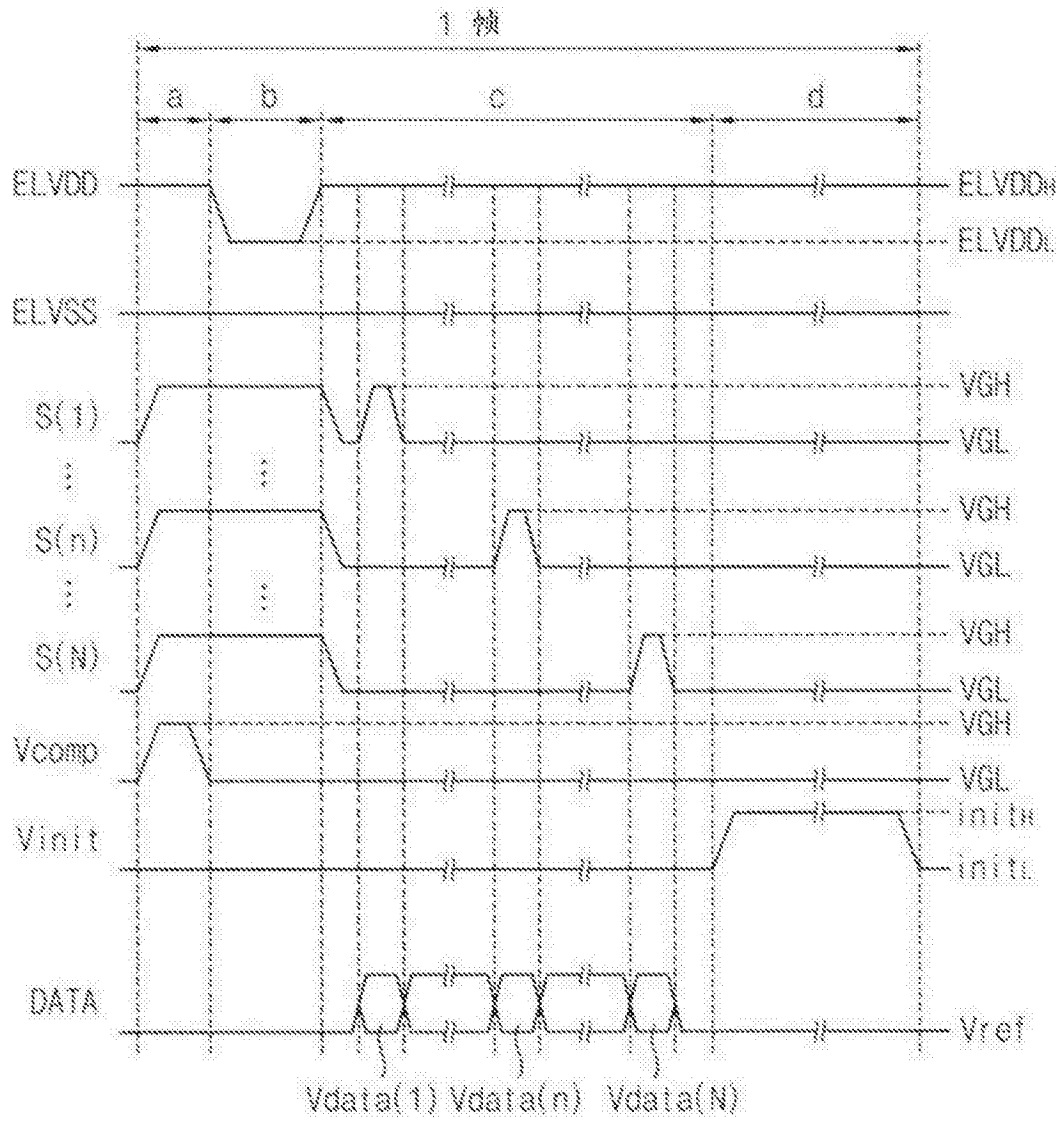


图3

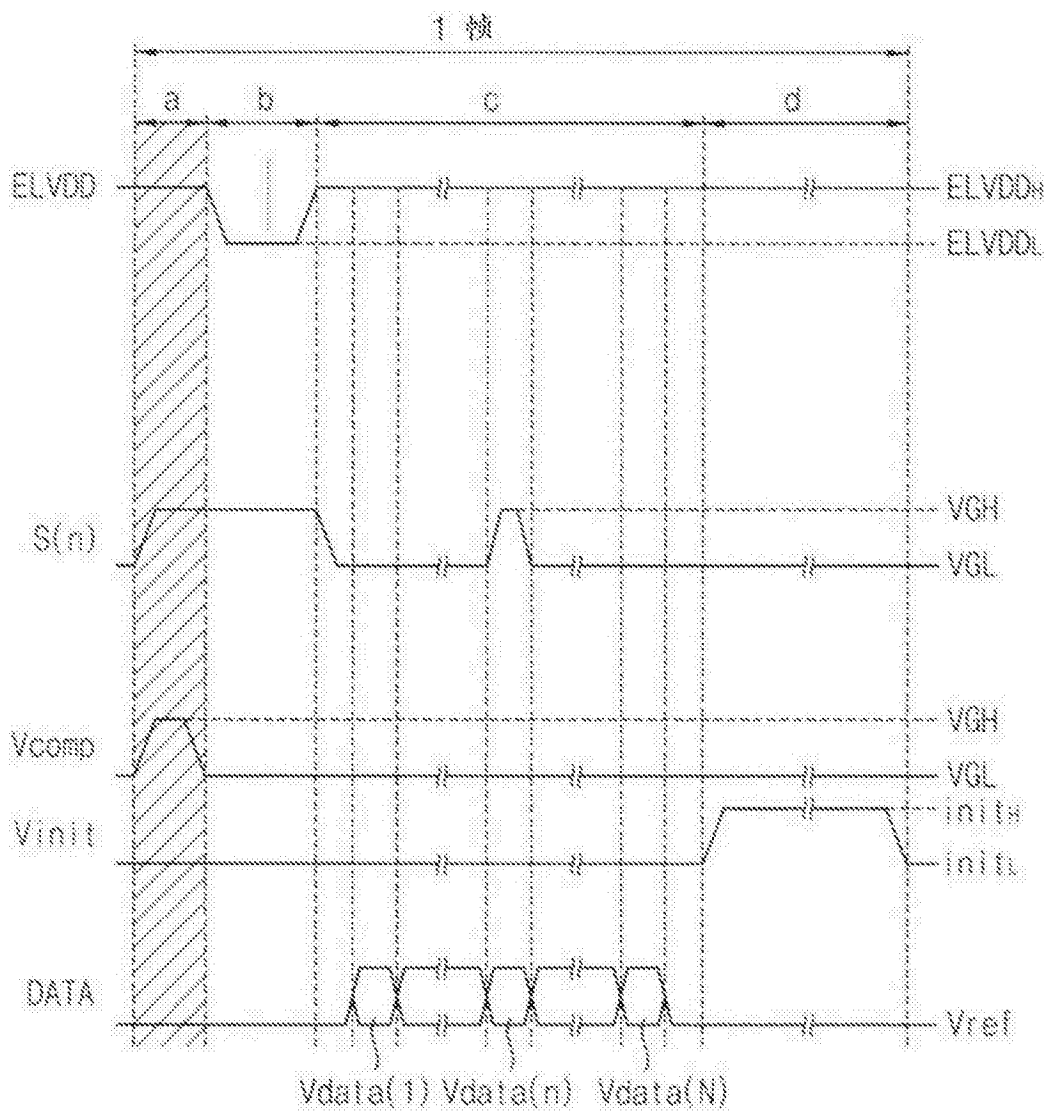


图4B

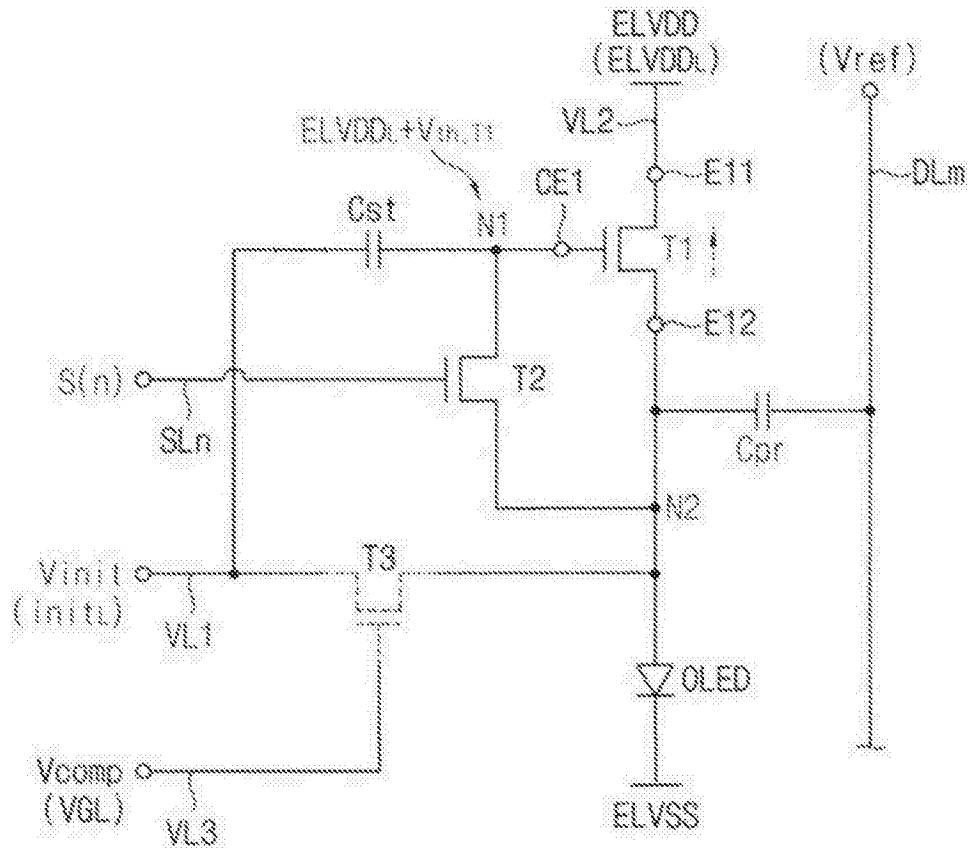


图5A

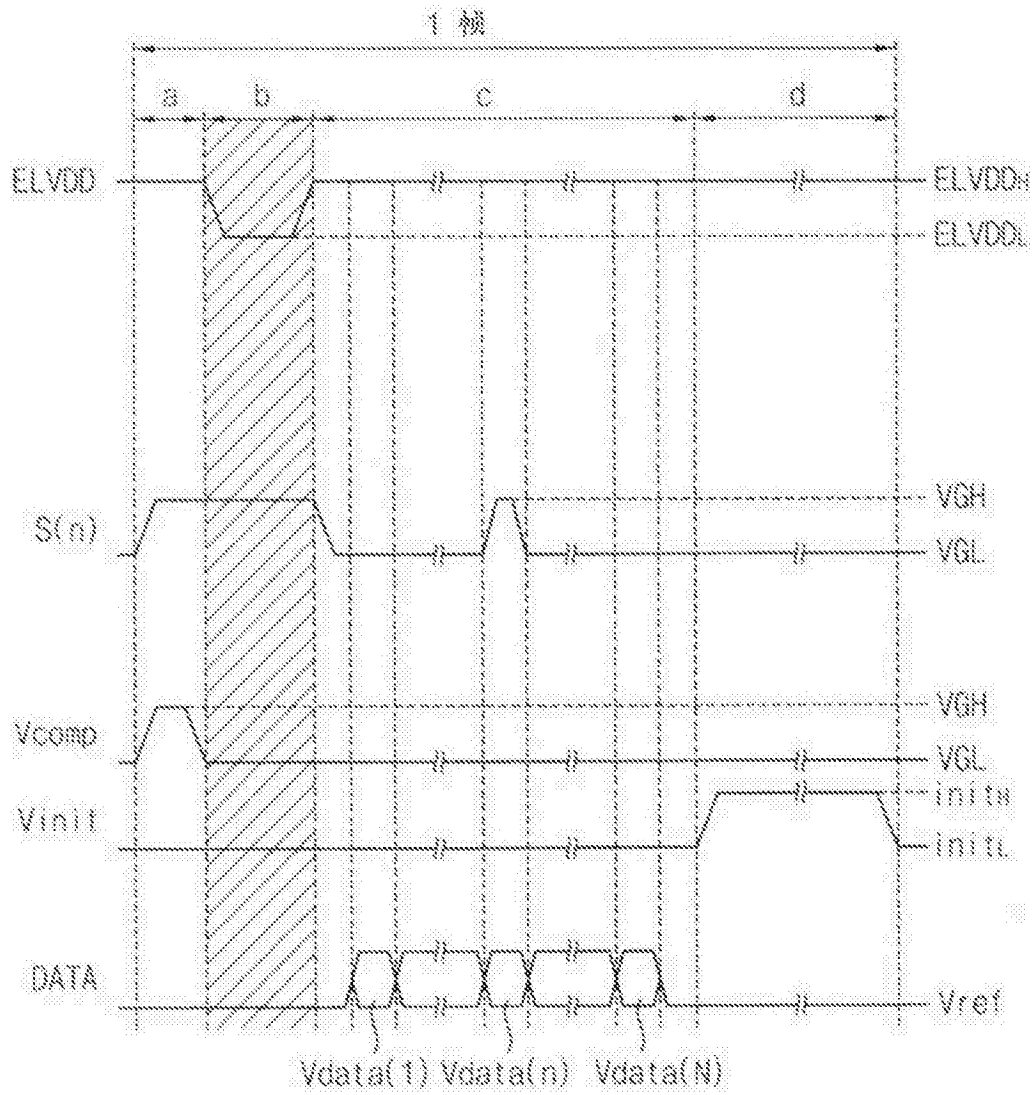


图5B

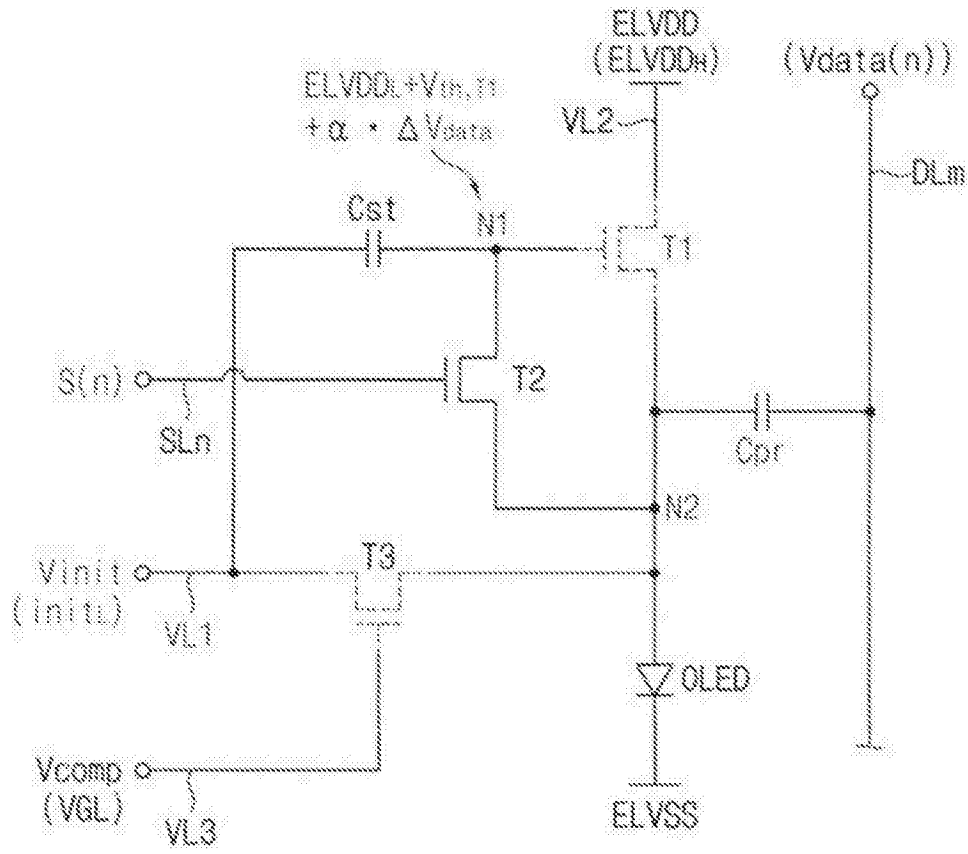


图6A

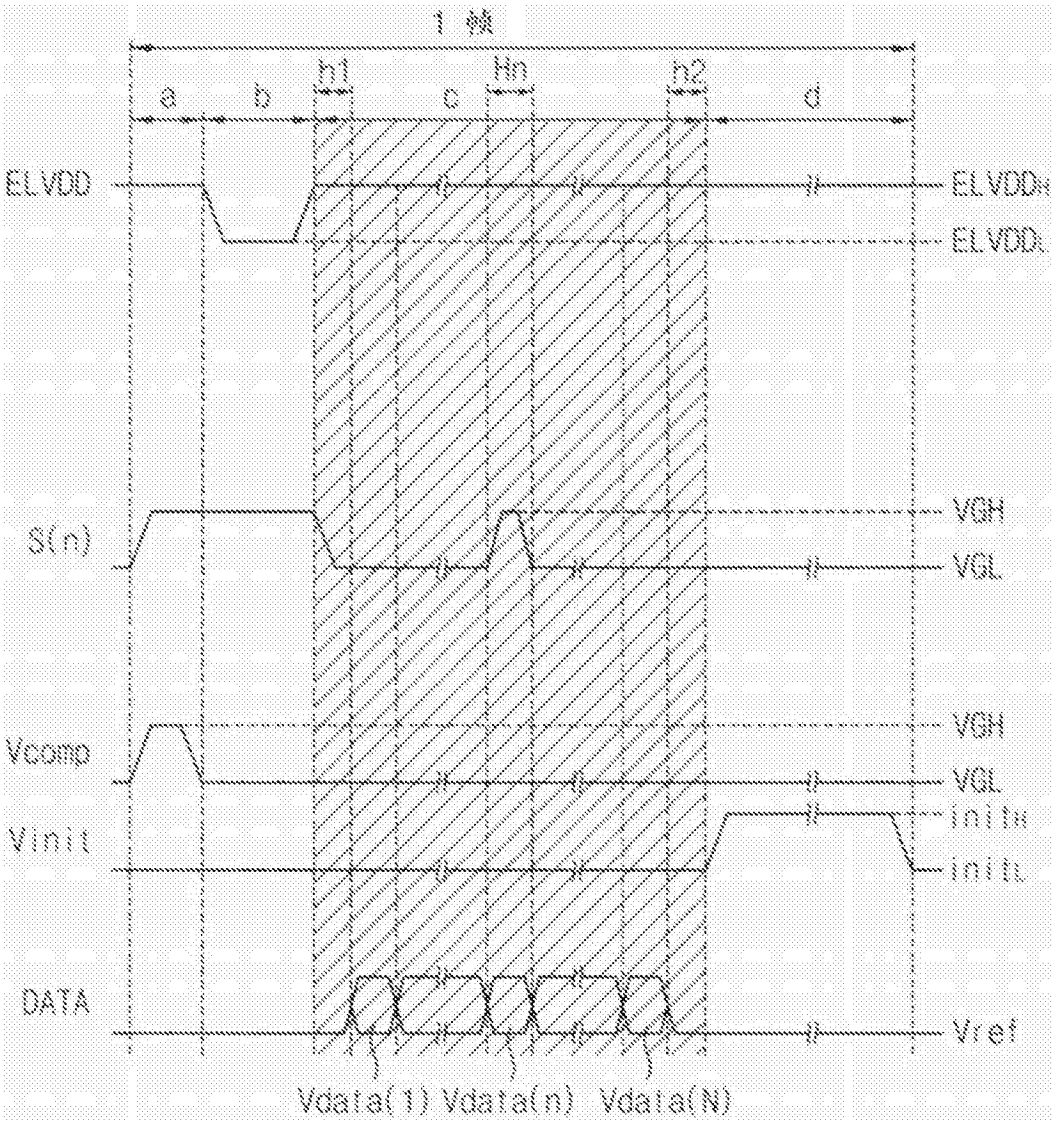


图6B

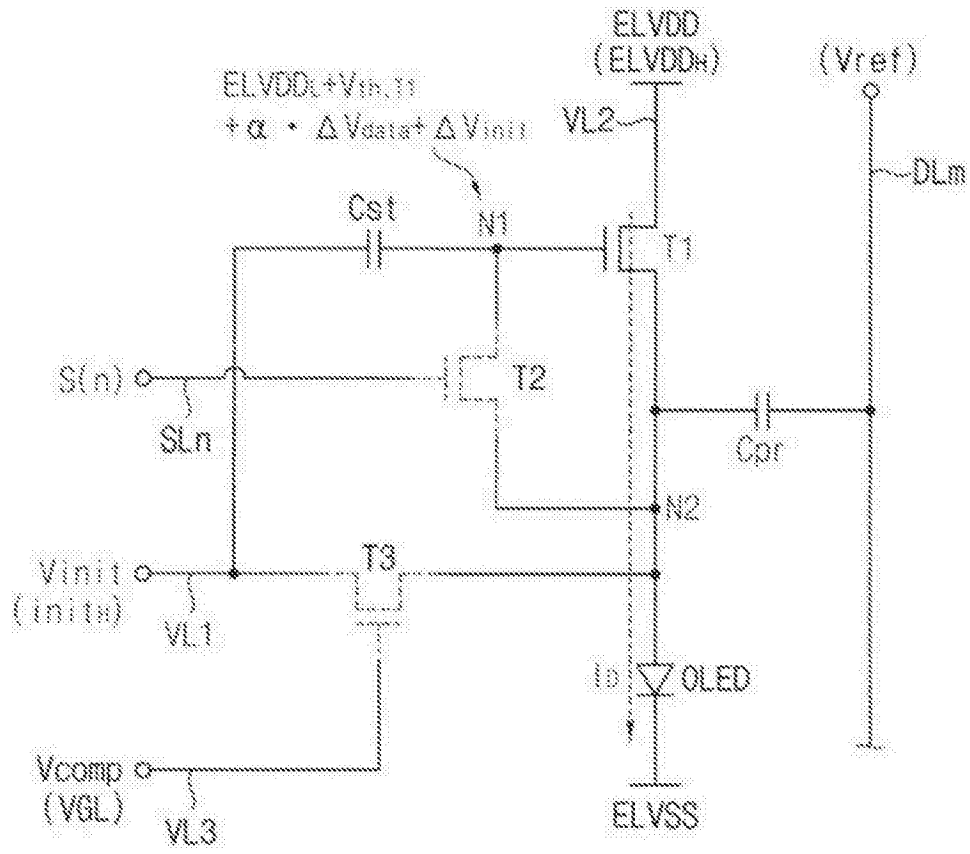


图7A

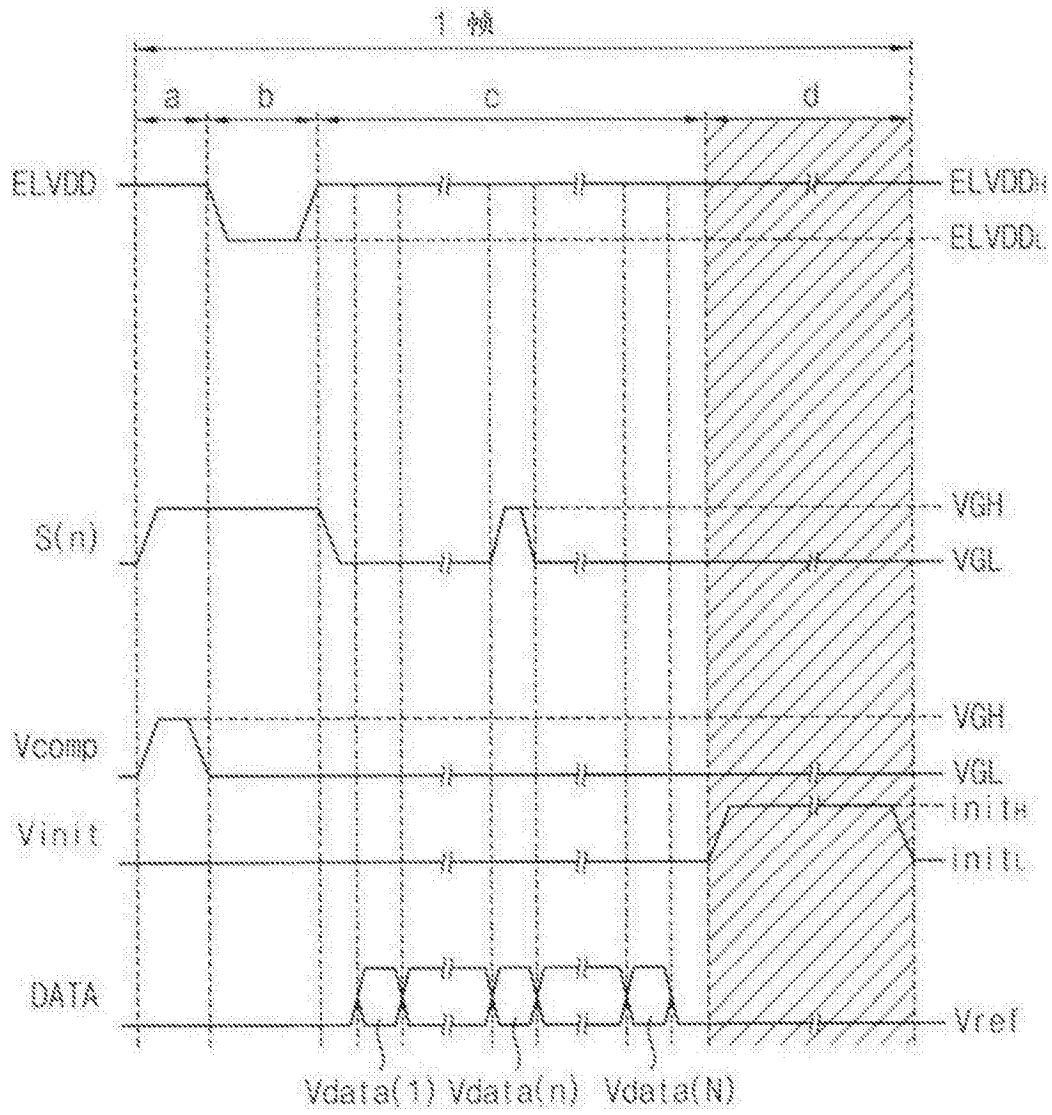


图7B

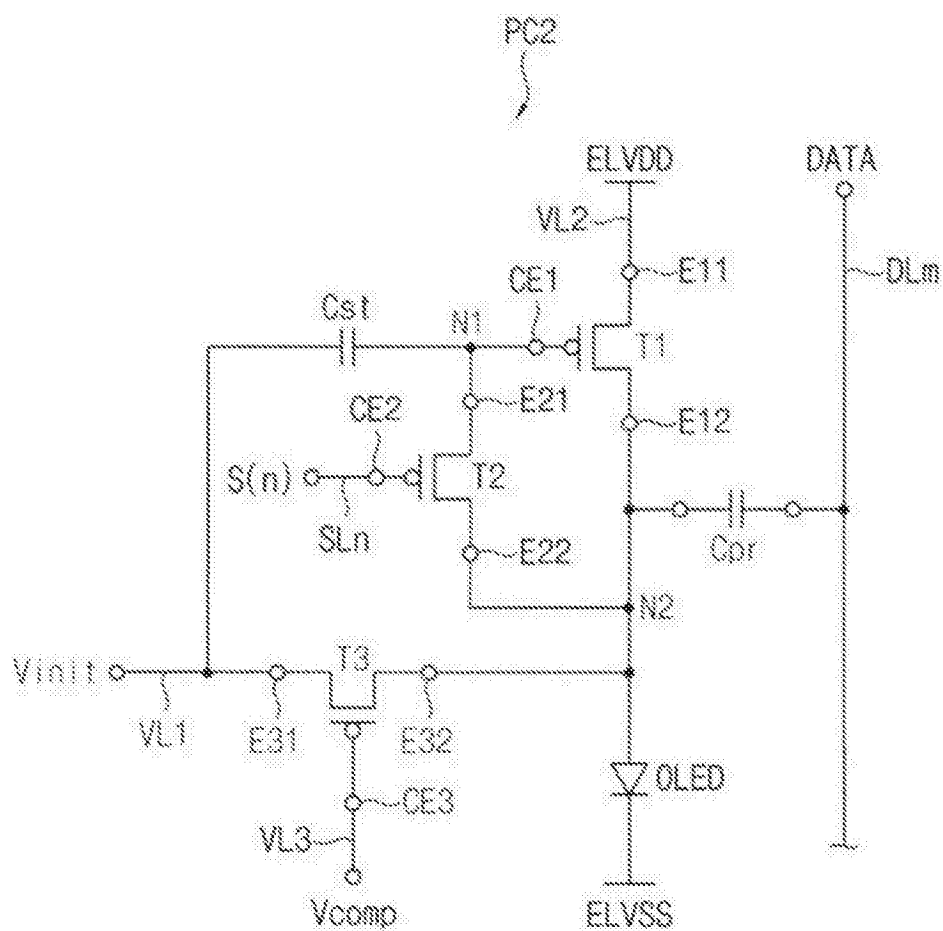


图8

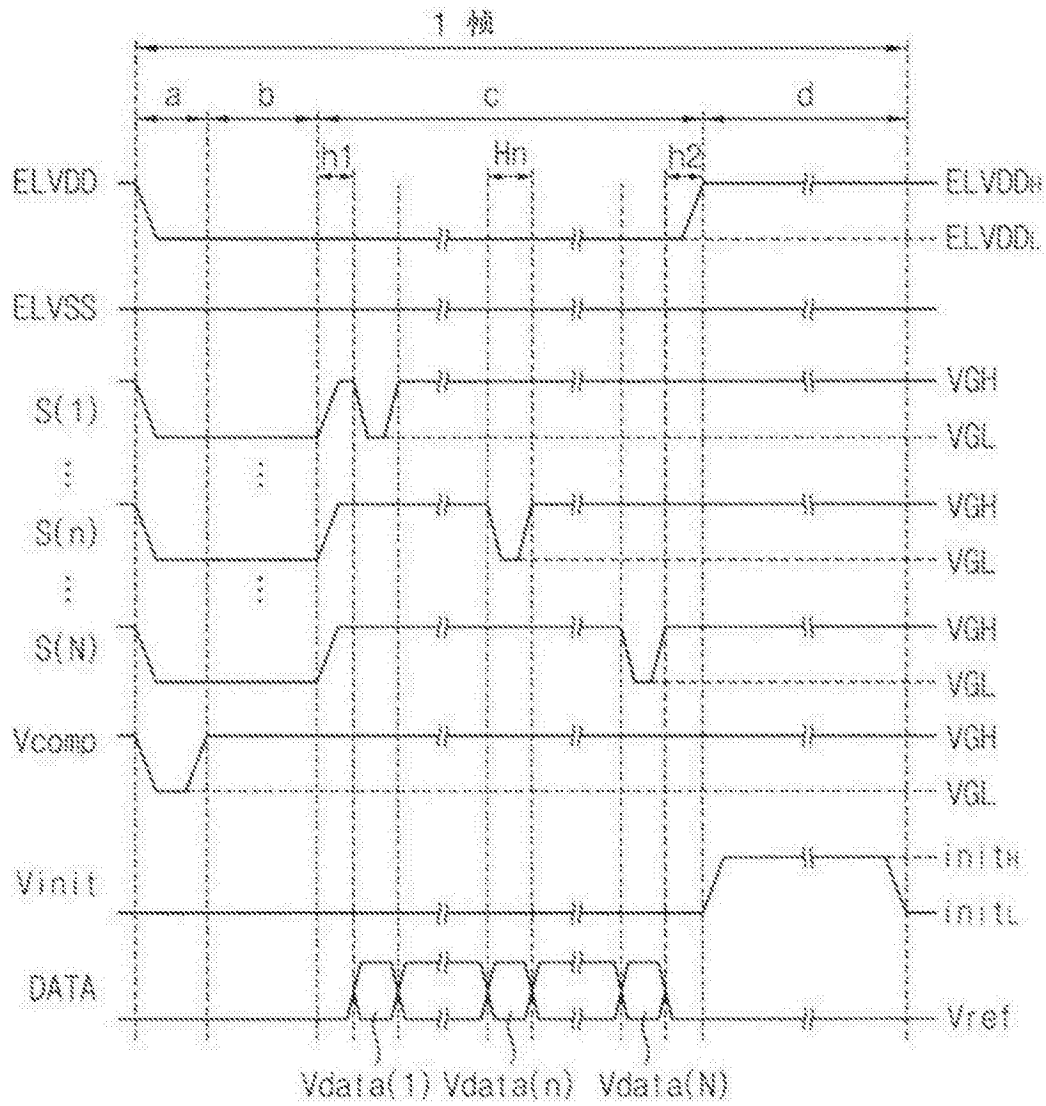


图9

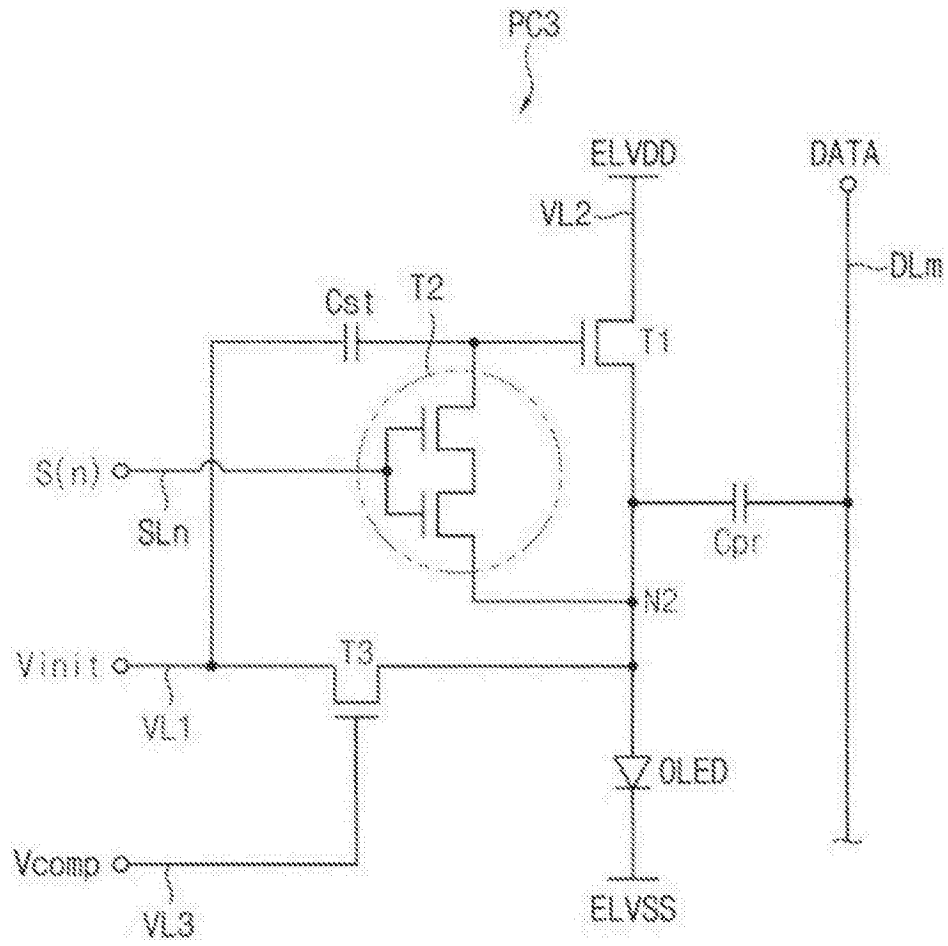


图10

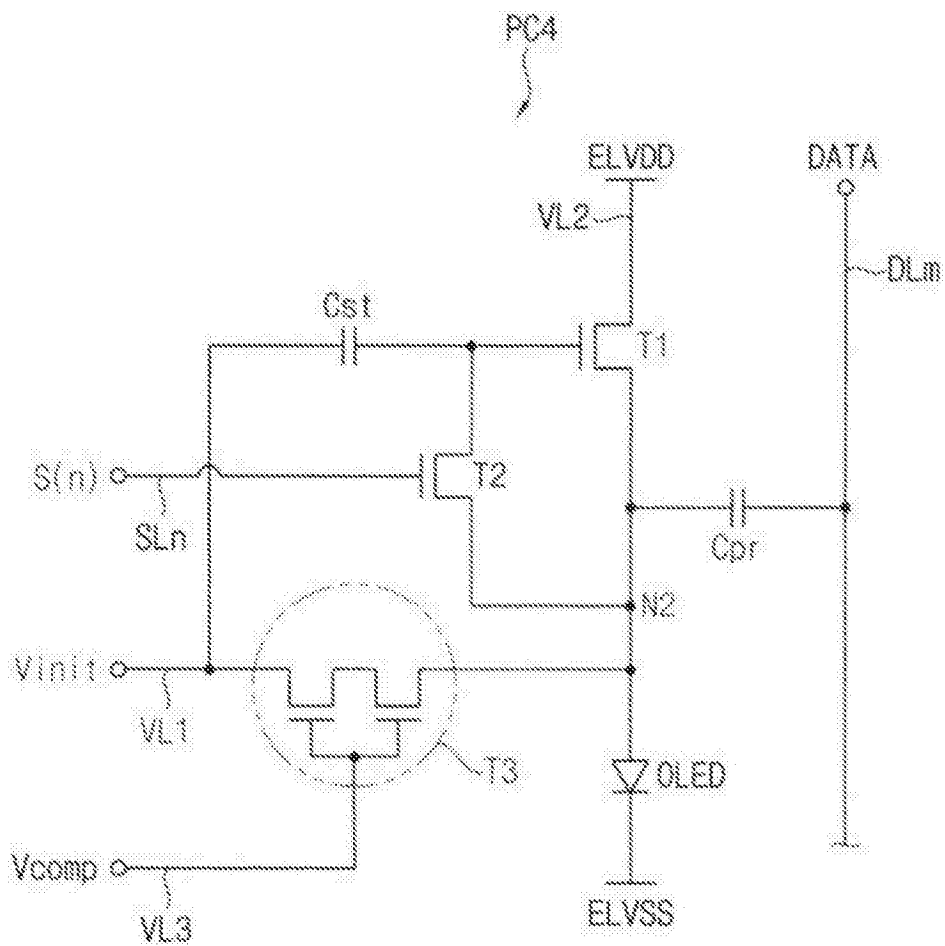


图11

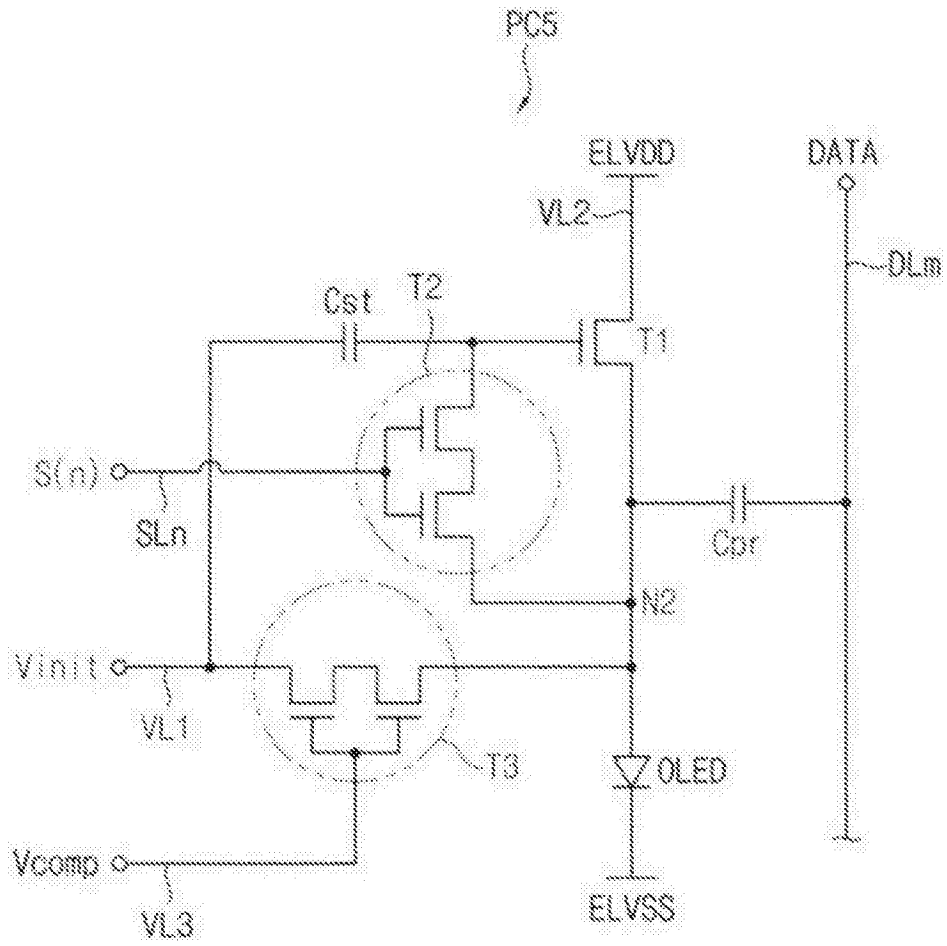


图12

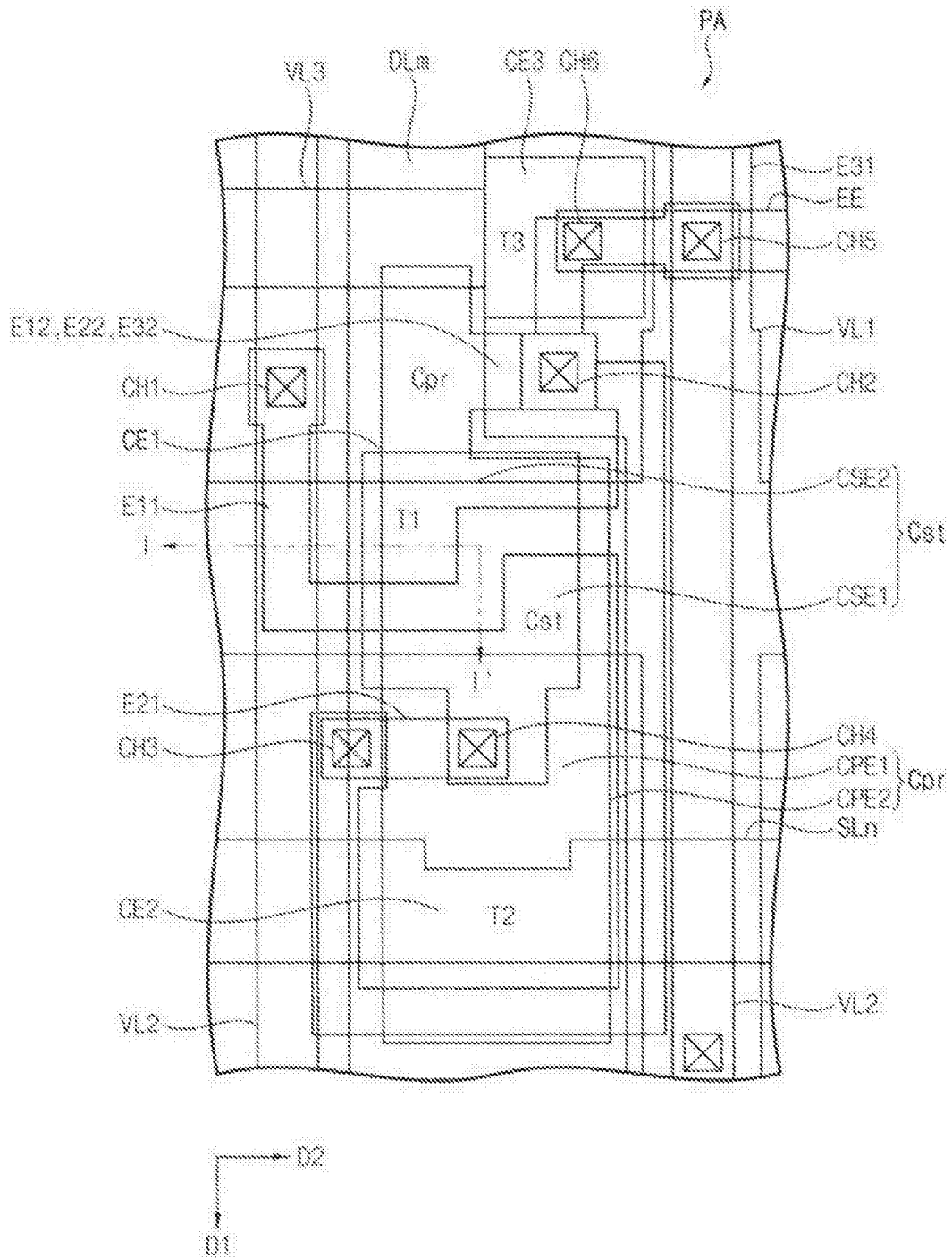


图13

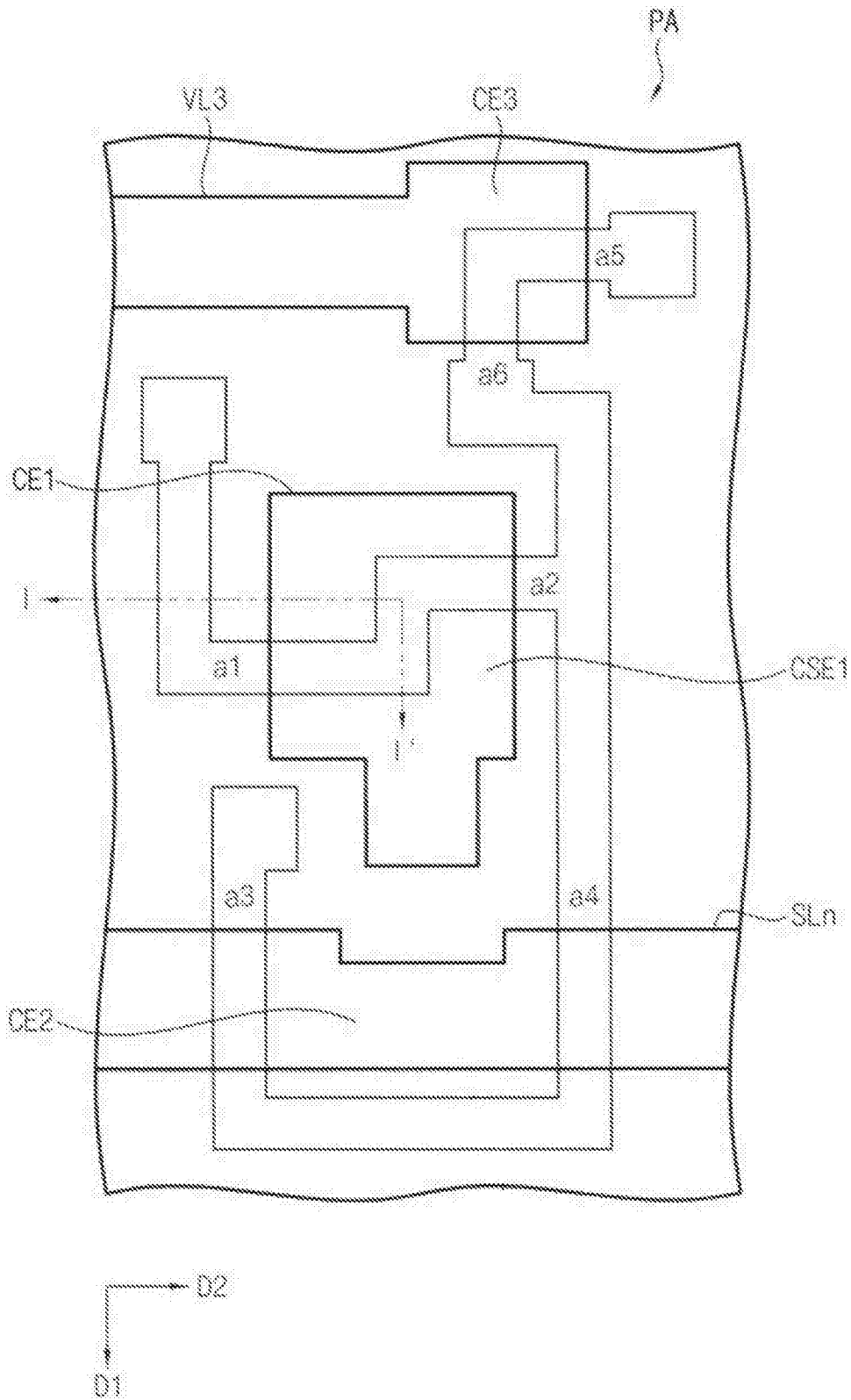


图15

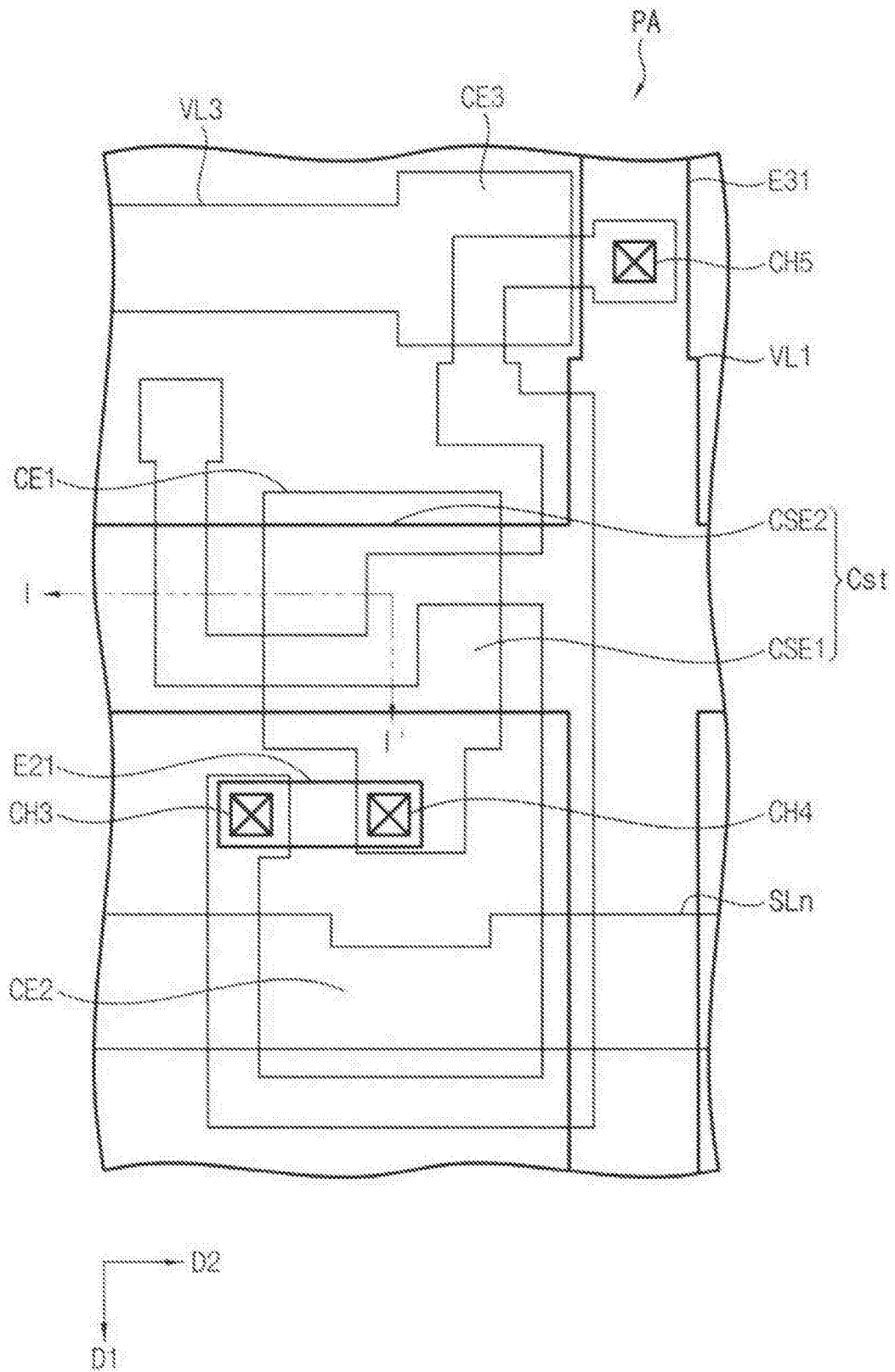


图16

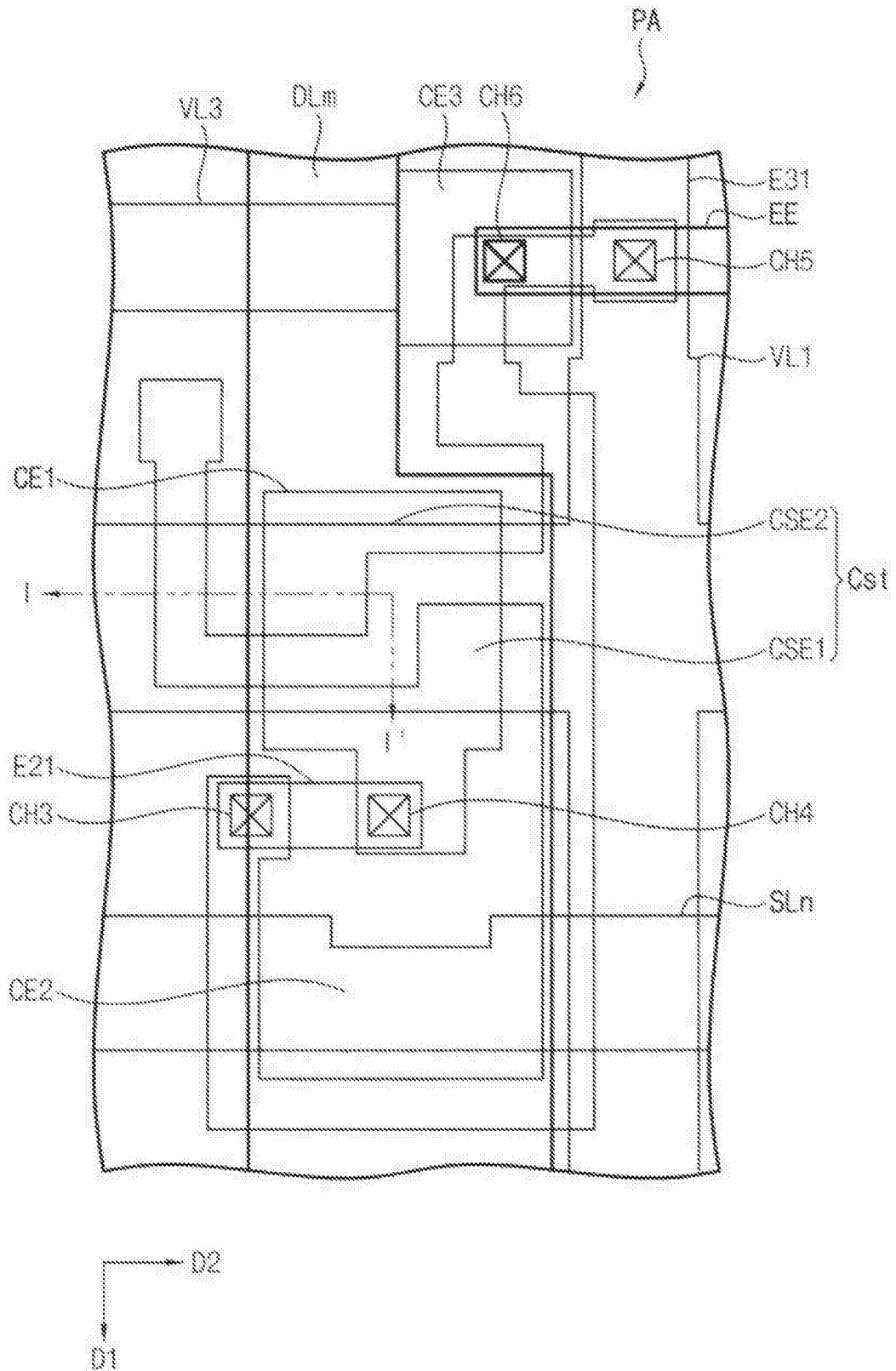


图17

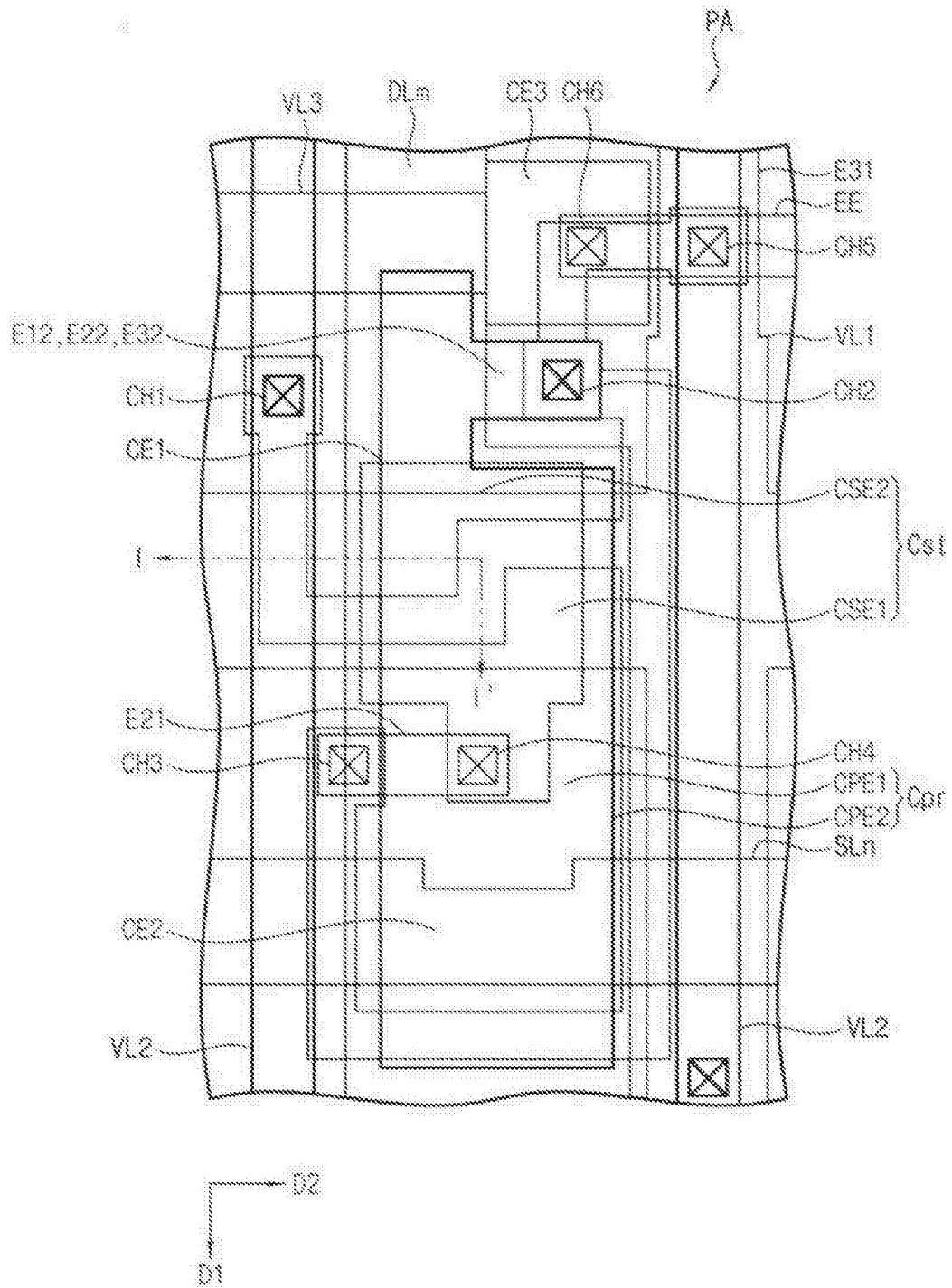


图18

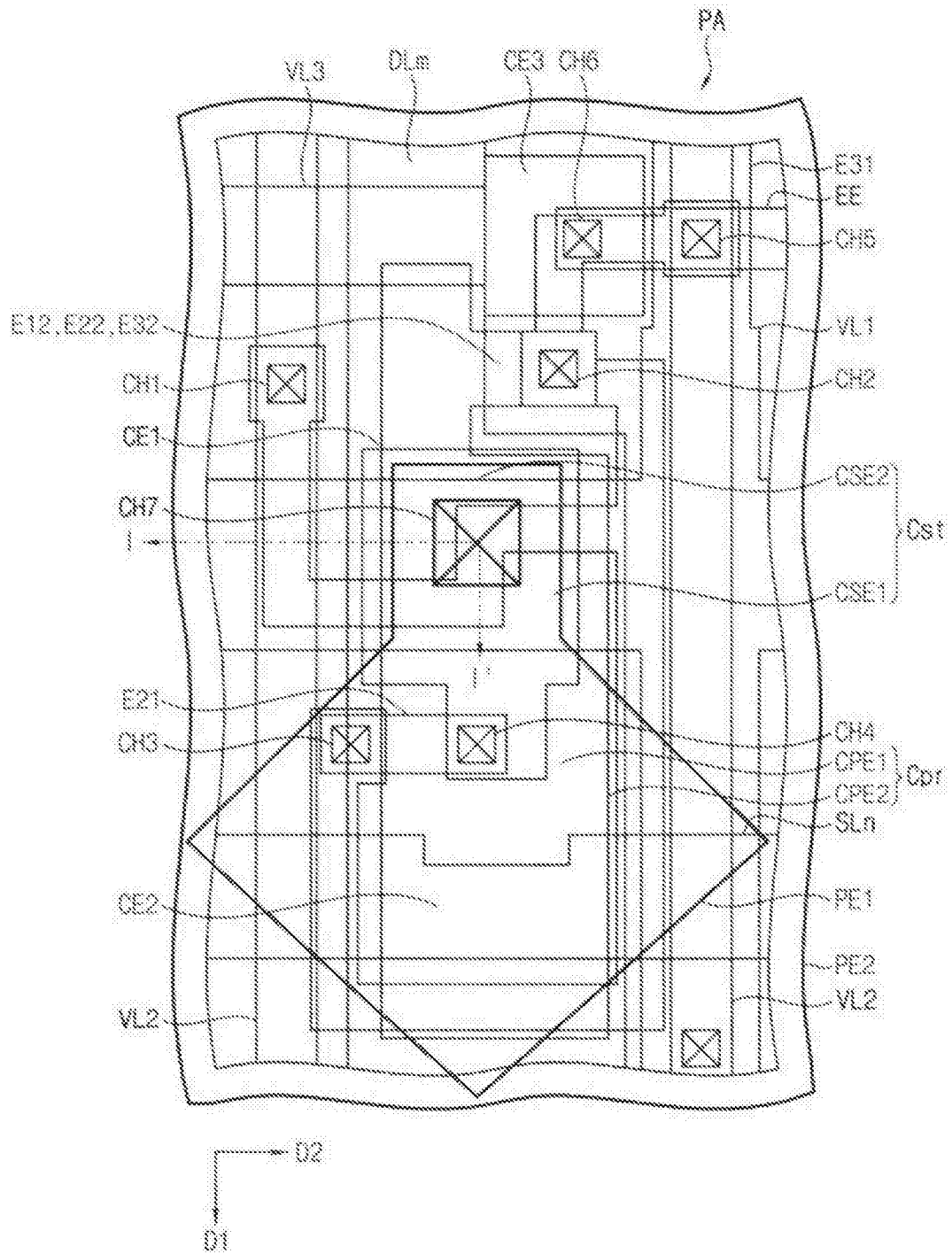


图19

专利名称(译)	显示装置及其驱动方法		
公开(公告)号	CN107403608A	公开(公告)日	2017-11-28
申请号	CN2017110337776.6	申请日	2017-05-15
[标]申请(专利权)人(译)	三星显示有限公司 汉阳大学校产学协力团		
申请(专利权)人(译)	三星显示有限公司 汉阳大学校产学协力团		
当前申请(专利权)人(译)	三星显示有限公司 汉阳大学校产学协力团		
[标]发明人	蔡钟哲 权五敬 琴络铉 吴曝焕 徐荣完 许龙九 黄仁载		
发明人	蔡钟哲 权五敬 琴络铉 吴曝焕 徐荣完 许龙九 黄仁载		
IPC分类号	G09G3/3266 G09G3/3275 G09G3/3225		
CPC分类号	G09G3/3225 G09G3/3266 G09G3/3275 G09G3/3233 G09G2300/0426 G09G2300/0819 G09G2300/0852 G09G2300/0866 G09G2310/063 G09G2320/043 G09G2330/021 G09G3/3258 G09G2320/02		
代理人(译)	郭艳芳		
优先权	1020160061093 2016-05-18 KR		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开一种显示装置及其驱动方法。该显示装置包括多个像素。像素包括：连接在接收第一驱动信号的第一电压线与第一节点之间的第一电容器；包括连接至第一节点的控制电极、连接至接收第一电源信号的第二电压线的第一电极和连接至第二节点的第二电极的第一晶体管；包括连接至第二节点的阳极和接收第二电源信号的阴极的有机发光二极管；连接在第m数据线与第二节点之间的第二电容器(其中，“m”是自然数)；以及包括连接至第n扫描线(其中，“n”是自然数)的控制电极、连接至第一节点的第一电极和连接至第二节点的第二电极的第二晶体管。

