



(12)发明专利

(10)授权公告号 CN 105280669 B

(45)授权公告日 2018.11.23

(21)申请号 201410816857.0

(22)申请日 2014.12.24

(65)同一申请的已公布的文献号

申请公布号 CN 105280669 A

(43)申请公布日 2016.01.27

(30)优先权数据

10-2014-0090575 2014.07.17 KR

(73)专利权人 乐金显示有限公司

地址 韩国首尔

(72)发明人 秋教燮 裴钟旭 赵宝敬

(74)专利代理机构 北京三友知识产权代理有限公司

公司 11127

代理人 吕俊刚 刘久亮

(51)Int.Cl.

H01L 27/32(2006.01)

H01L 51/52(2006.01)

(56)对比文件

US 2005/0168135 A1, 2005.08.04, 说明书第0050-0069段, 附图6-9.

JP 特开2005-333042 A, 2005.12.02, 说明书第0275-0280段, 附图34-37.

CN 1312589 A, 2001.09.12, 全文及附图.

审查员 姚珂

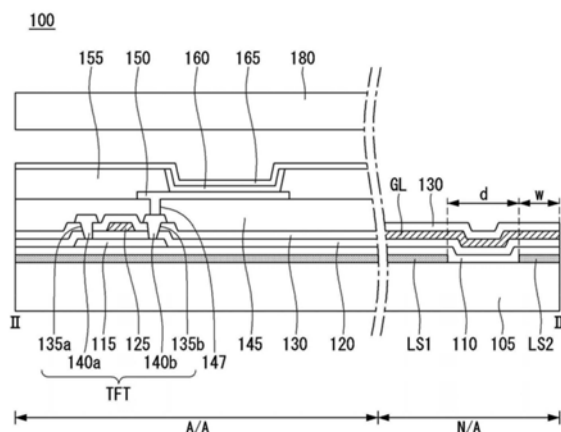
权利要求书1页 说明书8页 附图8页

(54)发明名称

显示装置

(57)摘要

公开了一种显示装置, 该显示装置可以包括: 基板, 该基板被划分为显示区域和该显示区域以外的非显示区域; 第一光屏蔽膜, 该第一光屏蔽膜形成在所述显示区域中; 第二光屏蔽膜, 该第二光屏蔽膜形成在所述非显示区域中; 以及氧化物薄膜晶体管和有机发光二极管, 该氧化物薄膜晶体管和该有机发光二极管形成在所述第一光屏蔽膜上, 其中, 所述第一光屏蔽膜和所述第二光屏蔽膜彼此间隔开。



1. 一种显示装置,该显示装置包括:
基板,该基板被划分为显示区域和围绕该显示区域的非显示区域;
第一光屏蔽膜,该第一光屏蔽膜形成在所述显示区域的整个区域中;
第二光屏蔽膜,该第二光屏蔽膜形成在所述非显示区域的部分区域中以围绕所述非显示区域的外部边缘,使得所述第一光屏蔽膜和所述第二光屏蔽膜彼此间隔开;以及
氧化物薄膜晶体管和有机发光二极管,该氧化物薄膜晶体管和该有机发光二极管形成在所述第一光屏蔽膜上,
其中,所述第一光屏蔽膜还形成在所述非显示区域的内部边缘中。
2. 根据权利要求1所述的显示装置,其中,所述第二光屏蔽膜被连续地或间断地形成。
3. 根据权利要求1所述的显示装置,其中,所述第一光屏蔽膜与所述第二光屏蔽膜之间的间隔距离是 $1\mu\text{m}$ 至 $10,000\mu\text{m}$ 。
4. 根据权利要求1所述的显示装置,其中,所述第二光屏蔽膜的宽度是 $1\mu\text{m}$ 至 $10,000\mu\text{m}$ 。
5. 根据权利要求2所述的显示装置,其中,所述第二光屏蔽膜被间断地形成,并且形成在所述基板的上侧、下侧、左侧和右侧处的所述第二光屏蔽膜全部是断开的。
6. 根据权利要求5所述的显示装置,其中,形成在所述基板的上侧、下侧、左侧和右侧处的所述第二光屏蔽膜按照点状被间断地形成。

显示装置

技术领域

[0001] 本发明涉及显示装置,并且更具体地,涉及一种能够通过防止在划线工艺(scribing process)时产生的静电的流入而具有改进的可靠性的显示装置。

背景技术

[0002] 近来,平板显示器(FPD)随着多媒体的发展而正变得越来越重要。因此,使用诸如液晶显示器(LCD)、等离子体显示面板(PDP)、场发射显示器(FED)和有机发光装置(OLED)的多种显示装置。在这些显示器当中,有机发光显示器正被认为是下一代显示装置,因为有机发光显示器已展现出1ms或更少的高速响应和低功率消耗,并且具有自发光特性,在视角方面不引起问题。

[0003] 利用薄膜晶体管按照无源矩阵方式和有源矩阵方式来驱动显示装置。当通过将正电极和负电极形成为彼此交叉并且根据无源矩阵方式选择线来实现驱动时,通过分别将薄膜晶体管连接至像素并且通过连接至薄膜晶体管的栅电极的电容器的电容来维持电压而实现该驱动。

[0004] 能够保持薄膜晶体管的寿命和电可靠性的耐久性以及薄膜晶体管的基本特征(诸如移动性和泄漏电流)对于薄膜晶体管来说是重要的。这里,薄膜晶体管的有源层主要由非晶硅或多晶硅形成。非晶硅的优点在于膜形成工艺简单并且生产成本低,但是缺点在于不能够确保电可靠性。另外,多晶硅的缺点在于由于不能够确保根据结晶方式的高工艺温度和均匀性而非常难以实现大面积应用。

[0005] 此外,在有源层由氧化物形成的情况下,即使在低温度下形成膜也能够获得高移动性,并且能够容易地获得期望的物理特性,因为电阻方面的改变根据氧化物的含量是较大的。因此,氧化物近来在应用于薄膜晶体管时受到较大关注。具体地,可用在有源层中的氧化物的示例可以是氧化锌(ZnO)、铟锌氧化物(InZnO)、铟镓锌氧化物(InGaZnO₄)等。包括氧化物的有源层的薄膜晶体管是不稳定的,因为光电流是由外部光源产生的,进而需要用于有源层屏蔽外部光的光屏蔽膜。

[0006] 图1是根据现有技术的显示装置的平面图;并且图2是沿着图1的线I-I'切割的截面图。

[0007] 参照图1,根据现有技术的显示装置包括多个显示面板DP,其中多个有源区域A/A'形成在作为母基板的基板10上。执行划线工艺以使相应的独立面板与所形成的显示面板DP分离。根据划线工艺,通过利用划线轮沿着划线线①切割基板10并且然后沿着划线线②切割基板10来制备独立的显示面板DP。

[0008] 更具体地,参照图2,光屏蔽层LS被布置在基板10上,并且缓冲层15被布置在光屏蔽层LS上。光屏蔽层LS防止光进入要稍后形成的有源层。有源层20形成在缓冲层15上,并且由布置在有源层20上的栅绝缘膜25绝缘。栅电极30形成在栅绝缘膜25上,并且由层间膜35绝缘。源电极40a和漏电极40b形成在层间绝缘膜35上,并且通过接触孔35a和35b连接至有源层20,从而构造薄膜晶体管TFT。有机绝缘膜45被布置在薄膜晶体管TFT上。像素电极50被

布置在有机绝缘膜45上,并且通过通孔47连接至漏电极40b。堤层55被布置在像素电极50上,并且发光层60被布置在由堤层55暴露的像素电极50上。对电极(counter electrode) 65被布置在设置有发光层60的基板20上方,并且所得到的基板利用对基板(counter substrate) 70进行密封,从而构造显示装置。

[0009] 此外,如上所述,由氧化物形成的有源层20是不稳定的,因为光电流是由外部光产生的,进而光屏蔽层LS形成在基板20的整个表面上。然而,在划线工艺期间,通过划线轮切割基板20时产生的静电通过光屏蔽层LS穿透到有源区域A/A中,从而影响薄膜晶体管。因此,薄膜晶体管的电特性劣化,导致可靠性劣化。

发明内容

[0010] 因此,本发明提供了一种能够通过防止划线工艺期间产生的静电的流入而具有改进的可靠性的显示装置。

[0011] 在一个方面中,存在一种显示装置,该显示装置包括:基板,该基板被划分为显示区域和除该显示区域之外的非显示区域;第一光屏蔽膜,该第一光屏蔽膜形成在所述显示区域中;第二光屏蔽膜,该第二光屏蔽膜形成在所述非显示区域中;以及氧化物薄膜晶体管和有机发光二极管,该氧化物薄膜晶体管和有机发光二极管形成在所述第一光屏蔽膜上,其中,所述第一光屏蔽膜和所述第二光屏蔽膜彼此间隔开。

附图说明

[0012] 附图被包括以提供对本发明的进一步理解,并且被并入本说明书并构成本说明书的一部分,附图例示了本发明的实施方式,并且与本说明书一起用来说明本发明的原理。附图中:

[0013] 图1是根据现有技术的显示装置的平面图;

[0014] 图2是沿着图1的线I-I' 切割的截面图;

[0015] 图3是例示了根据本发明的第一实施方式的显示装置的平面图;

[0016] 图4是沿着图3的线II-II' 切割的截面图;

[0017] 图5是例示了根据本发明的第一实施方式的显示装置中的划线工艺的平面图;

[0018] 图6是沿着图5的线III-III' 切割的截面图;

[0019] 图7是例示了根据本发明的第二实施方式的显示装置的平面图;

[0020] 图8是例示了根据本发明的第二实施方式的显示装置中的划线工艺的平面图;

[0021] 图9是例示了根据本发明的第三实施方式的显示装置的平面图;

[0022] 图10是例示了根据本发明的第三实施方式的显示装置中的划线工艺的平面图;

[0023] 图11是例示了根据本发明的第一实施方式制造的显示装置的薄膜晶体管中的栅极电压-漏极电流曲线的曲线图;以及

[0024] 图12是例示了根据现有技术制造的显示装置的薄膜晶体管中的栅极电压-漏极电流曲线的曲线图。

具体实施方式

[0025] 现在将详细地参照本发明的实施方式,其示例被例示在附图中。只要可能,相同的

附图标记将在所有附图中用来指代相同或相似的部分。应当注意,如果确定了已知技术可能误导本发明的实施方式,则将省略对这些技术的详细描述。

[0026] 图3是例示了根据本发明的第一实施方式的显示装置的平面图;并且图4是沿着图3的线II-II' 切割的截面图。在下文中,将通过举例说明有机发光显示器来描述本发明的显示装置。然而,本发明不限于此,进而本发明可以应用于平板显示装置,诸如液晶显示器。

[0027] 参照图3,本发明的第一实施方式中阐述的显示装置100包括彼此结合的基板105和对基板180,并且包括显示区域A/A和除该显示区域A/A之外作为其余区域的非显示区域N/A。显示区域A/A是薄膜晶体管阵列和有机发光二极管被形成为显示图像的有源区域A/A,并且非显示区域N/A是作为除有源区域A/A之外的其余区域并且不显示图像的非有源区域N/A。为了对显示区域A/A施加驱动信号,安装了驱动芯片,并且包括从外部印刷电路板接收信号的多条线的焊盘部PAD被布置在非显示区域N/A中。

[0028] 用于阻止外部光的进入的光屏蔽膜LS1和LS2分别被设置在显示区域A/A和非显示区域N/A中。第一光屏蔽膜LS1至少被设置为遍布显示区域A/A,以阻止光进入形成在显示区域A/A中的薄膜晶体管。第二光屏蔽膜LS2被设置为围绕非显示区域N/A的边缘,以阻止静电在划线工艺时转移至显示区域A/A。这里,设置在显示区域A/A中的第一光屏蔽膜LS1和设置在非显示区域中的第二光屏蔽膜LS2彼此间隔开,从而防止静电在划线工艺时沿着光屏蔽膜转移至显示区域A/A。

[0029] 更具体地,将参照图4描述形成在显示区域A/A和非显示区域N/A中的第一光屏蔽膜LS1和第二光屏蔽膜LS2。在以下描述中,举例说明了单个子像素以描述显示区域A/A。

[0030] 第一光屏蔽膜LS1被设置在基板105上的显示区域A/A中,并且第二光屏蔽膜LS2被设置在基板105上的非显示区域N/A中。基板105由玻璃、塑料或金属形成。第一光屏蔽膜LS1和第二光屏蔽膜LS2用于阻止外部光进入显示面板的内部,并且由能够阻止光的材料形成。第一光屏蔽膜LS1和第二光屏蔽膜LS2由具有低电导率和低反射率的材料形成,并且可以由例如基于半导体的材料(诸如非晶硅(a-si)、锗(Ge)、钽氧化物(TaOx)或铜氧化物(CuOx))形成。

[0031] 缓冲层110被布置在设置有第一光屏蔽膜LS1和第二光屏蔽膜LS2的基板105上方。缓冲层110被形成为保护将在后续工艺中形成的薄膜晶体管不受从基板105流出的杂质(诸如碱离子)的影响。缓冲层110由硅氧化物(SiOx)、硅氮化物(SiNx)等形成。有源层115形成在缓冲层110上。有源层115可以由基于非晶氧化锌的复合半导体形成。具体地,在 α -IGZO半导体的情况下,可以通过利用镓氧化物(Ga₂O₃)、铟氧化物(In₂O₃)和氧化锌(ZnO)的复合靶的溅射来形成有源层115。此外,可以采用诸如化学气相沉积或原子层沉积(ALD)的化学沉积方法。这里,在本发明的实施方式中,可以利用以1:1:1、2:2:1、3:2:1或4:2:1的原子比包含镓、铟和锌的复合氧化物靶来沉积基于非晶氧化锌的复合半导体。这里,在复合氧化物靶以2:2:1的原子比包含镓、铟和锌的情况下,镓、铟和锌的当量比可以是2.8:2.8:1。尽管未示出,但是通过掺杂杂质在有源层115的两面处设置了源区域和漏区域,并且沟道区域被设置在该源区域与该漏区域之间。

[0032] 栅绝缘膜200被布置在有源层115上。栅绝缘膜120由硅氧化物膜(SiOx)、硅氮化物膜(SiNx)或其多层形成。在栅绝缘膜120上,栅电极125被布置在显示区域A/A中,并且连接至栅电极125的选通线GL被布置在非显示区域N/A中。栅电极125由从包括铜(Cu)、钼(Mo)、

铝(Al)、铬(Cr)、金(Au)、钛(Ti)、镍(Ni)、钕(Nd)、钽(Ta)和钨(W)或其合金的单层或多层的组中选择的任何一种形成。栅电极125被布置为对应于有源层115的沟道区域。

[0033] 层间绝缘膜130被布置在设置有栅电极125的基板105上方。层间绝缘膜130由硅氧化物(SiO_x)膜、硅氮化物(SiN_x)膜或其多层形成。另外,暴露有源层115的两面处的源区域和漏区域的接触孔135a和135b被设置在层间绝缘膜130和栅绝缘膜120中。

[0034] 源电极140a和漏电极140b被布置在层间绝缘膜130上。源电极140a和漏电极140b可以被形成单层或多层。在源电极140a和漏电极140b被形成单层的情况下,这些电极可以由从钼(Mo)、铝(Al)、铬(Cr)、金(Au)、钛(Ti)、镍(Ni)和铜(Cu)或其合金中选择的任何一种形成。另选地,在源电极140a和漏电极140b被形成多层的情况下,这些电极可以由钼/铝-钼、钼/铝或钛/铝的双层或钼/铝-钼/钼/铝/钼或钛/铝/钼的三层形成。源电极140a和漏电极140b通过形成在层间绝缘膜130和栅绝缘膜120中的接触孔135a和135b分别连接至有源层120的源区域和漏区域。

[0035] 有机绝缘膜145被布置在设置有源电极140a和漏电极140b的基板105上方。有机绝缘膜145可以由诸如光丙烯、聚酰亚胺、苯并环丁烯树脂和丙烯酸酯的有机材料形成。暴露薄膜晶体管TFT的漏电极140b的通孔147形成在有机绝缘膜145中。

[0036] 像素电极150被布置在有机绝缘膜145上。像素电极150可以由透明导电膜形成。该透明导电膜可以是具有透明度和导电性的材料,诸如铟锡氧化物(ITO)或铟锌氧化物(IZO)。这里,在按照顶部发射型结构制造有机发光显示器的情况下,具有高反射率的反射金属膜(诸如铝(Al)、铝-钕(Al-Nd)、银(Ag)或银合金)可以形成在透明导电膜下方,并且反射膜可以具有透明导电膜/反射金属膜/透明导电膜的结构。优选地,像素电极150可以具有例如ITO/Ag/ITO的结构。像素电极150通过设置在有机绝缘膜145中的通孔147连接至漏电极140b。

[0037] 暴露像素电极150的堤层155形成在像素电极150上。堤层155限定像素并且使像素电极150绝缘,并且由诸如聚酰亚胺、基于苯并环丁烯的树脂或丙烯酸酯的有机材料形成。有机发光层160形成在像素电极150和堤层155上。有机发光层160包括至少一个发射层,并且还可以包括空穴注入层、空穴传输层、电子传输层或电子注入层。对电极165被布置在有机发光层160上。对电极165可以由具有低功函数的金属材料(诸如银(Ag)、镁(Mg)或钙(Ca))形成。因此,构造了由像素电极150、有机发光层160和对电极165组成的有机发光二极管。设置有薄膜晶体管和有机发光二极管的基板通过对基板180来密封,从而构造本发明的显示装置。

[0038] 此外,形成在基板105上方的第一光屏蔽膜LS1和第二光屏蔽膜LS2被分别设置在显示区域A/A和非显示区域N/A中。第一光屏蔽膜LS1被设置在显示区域A/A的至少整个区域中,以阻止光进入形成在显示区域A/A中的薄膜晶体管。第二光屏蔽膜LS2被设置为围绕非显示区域N/A的边缘,以阻止静电在划线工艺时转移至显示区域A/A。第一光屏蔽膜LS1按照板状形成以便覆盖整个显示区域A/A,并且在没有断开的情况下连续地形成第二光屏蔽膜LS2以便围绕基板105的整个边缘。第二光屏蔽膜LS2作为一个整体形成在框架中。

[0039] 设置在显示区域A/A中的第一光屏蔽膜LS1和设置在非显示区域中的第二光屏蔽膜LS2彼此间隔开,从而防止静电在划线工艺时沿着光屏蔽膜转移至显示区域A/A。这里,第一光屏蔽膜LS1与第二光屏蔽膜LS2之间的间隔距离(d)是至少 $1\mu\text{m}$ 、 $100\mu\text{m}$ 或更多,或者优选

地1000 μm 或更多。第二光屏蔽膜LS2防止静电转移至第一光屏蔽膜LS1。另外,第二光屏蔽膜LS2从基板105的侧表面起具有预定宽度(w)。第二光屏蔽膜LS2的宽度(w)是至少0.1 μm 、10 μm 或更多,或者优选地1000 μm 或更多,进而提供对于划线轮来说足以在第二光屏蔽膜LS2内划线的宽度。第二光屏蔽膜LS2的宽度(w)是10,000 μm 或更少,使得第二光屏蔽膜LS2不能够到达显示区域A/A。

[0040] 图5是例示了根据本发明的第一实施方式的显示装置中的划线工艺的平面图;并且图6是沿着图5的线III-III'切割的截面图。

[0041] 对上面划分有多个单元区域的大面积基板执行用于显示装置的划线工艺,以便在显示装置的制造期间改进生产率。也就是说,基板105和对基板80这二者对应于大面积基板。因此,在多个单元形成在大面积基板上之后,基板彼此结合并且然后按照相应的单元面积切割,从而获得用于显示装置的多个单元。用于划线工艺的设备被划分为利用划线轮以做出直划痕来按照单元面积对大面积基板进行划线的划线设备以及基本上切割大面积基板以形成多个显示装置单元的制动设备。在下文中,将描述利用这些设备的划线工艺。

[0042] 参照图5和图6,设置有薄膜晶体管和有机发光二极管的上述基板105被结合至对基板180。经结合的基板105和对基板180包括多个单元区域C,并且多个单元区域C中的每一个被划分为显示区域A/A、非显示区域N/A和焊盘区域P。诸如密封胶的密封剂被涂覆在多个单元区域C中的每一个中的显示区域N/A上,使得基板105和对基板180能够彼此结合。

[0043] 利用划线轮沿着经结合的基板105和180的划线线来进行划线。更具体地,划线轮被布置在基板105的上表面上,并且然后执行划线。这里,划线轮的位置对应于单元区域C在基板105的外表面上的边界。具体地,光屏蔽膜LS2和LS3形成在单元区域C的边界上以用作划线线。因此,利用划线轮沿着单元区域C的边界的划线线①在y轴(附图中的垂直方向)上进行划线。然后,利用划线轮沿着划线线①在x轴(附图中的水平方向)上进行划线。然后,利用划线轮沿着划线线②在x轴方向上进行划线,从而执行划线工艺。

[0044] 这里,第二光屏蔽膜LS2被设置在划线线①上,并且第三光屏蔽膜LS3被设置在划线线②上,使得利用划线轮在划线工艺期间产生的静电被限制在第二光屏蔽膜LS2和第三光屏蔽膜LS3中。然而,因为第二光屏蔽膜LS2和第三光屏蔽膜LS3与显示区域A/A的第一光屏蔽膜LS1间隔开,所以限制在第二光屏蔽膜LS2和第三光屏蔽膜LS3中的静电未被转移至第一光屏蔽膜LS1。此外,尽管未示出,但是在基板105被反转并且划线轮被布置在对基板180的上表面上之后,另外执行对对基板180进行划线以便暴露基板105的焊盘区域P的工艺,从而制造了最终的显示装置。

[0045] 同样地,经历划线工艺的显示装置具有图3和图4所示的上述结构。因此,根据本发明的第一实施方式的显示装置包括形成在显示区域和非显示区域中的第一光屏蔽膜和第二光屏蔽膜。具体地,第一光屏蔽膜和第二光屏蔽膜彼此间隔开,并且第二光屏蔽膜被布置在要划线的基板的边缘处。因此,能够将在对基板进行划线时产生的静电限制在第二光屏蔽膜中,进而能够防止静电转移至显示区域。

[0046] 此外,图7是例示了根据本发明的第二实施方式的显示装置的平面图;并且图8是例示了根据本发明的第二实施方式的显示装置中的划线工艺的平面图。在以下描述中,相同的附图标记被用来表明与第一实施方式相同的部件,进而省略其重复描述。

[0047] 参照图7,本发明的第二实施方式中阐述的显示装置100由彼此结合的基板105和

对基板180组成,并且包括显示区域A/A和除该显示区域A/A之外作为其余区域的非显示区域N/A。为了对显示区域A/A施加驱动信号,安装了驱动芯片并且包括从外部印刷电路板接收信号的多条线的焊盘部PAD被布置在非显示区域N/A中。

[0048] 用于阻止外部光的进入的光屏蔽膜LS1和LS2分别被设置在显示区域A/A和非显示区域N/A中。第一光屏蔽膜LS1被设置在至少显示区域A/A的整个区域中,以阻止光进入形成在显示区域A/A中的薄膜晶体管。第二光屏蔽膜LS2被设置为围绕非显示区域N/A的边缘,以阻止静电在划线工艺时转移至显示区域A/A。这里,设置在显示区域A/A中的第一光屏蔽膜LS1和设置在非显示区域中的第二光屏蔽膜LS2彼此间隔开,从而防止静电在划线工艺时沿着光屏蔽膜转移至显示区域A/A。

[0049] 第一光屏蔽膜LS1按照板状形成以便覆盖整个显示区域A/A,并且第二光屏蔽膜LS2被设置为围绕基板105的整个边缘。不像以上描述的第一实施方式,例如按照这些线彼此间隔开的形状间断地形成第二光屏蔽膜LS2。例如,如附图所示,形成在基板105的上侧处的第二光屏蔽膜LS2、形成在基板105的下侧处的第二光屏蔽膜LS2、形成在基板105的左侧处的第二光屏蔽膜LS2以及形成在基板105的右侧处的第二光屏蔽膜LS2是全部断开的。

[0050] 可以呈现这样的形状,其中形成在基板105的上侧处的第二光屏蔽膜LS2连接至形成在基板105的左侧处的第二光屏蔽膜LS2,但是形成在基板105的上侧处的第二光屏蔽膜LS2与形成在基板105的右侧处的第二光屏蔽膜LS2断开,并且形成在基板105的左侧处的第二光屏蔽膜LS2与形成在基板105的下侧处的第二光屏蔽膜LS2断开。另选地,与此相反,可以呈现这样的形状,其中形成在基板105的上侧处的第二光屏蔽膜LS2连接至形成在基板105的右侧处的第二光屏蔽膜LS2,但是形成在基板105的上侧处的第二光屏蔽膜LS2与形成在基板105的左侧处的第二光屏蔽膜LS2断开,并且形成在基板105的右侧处的第二光屏蔽膜LS2与形成在基板105的下侧处的第二光屏蔽膜LS2断开。

[0051] 可以如下对根据第二实施方式的以上描述的显示装置100进行划线。参照图8,设置有薄膜晶体管和有机发光二极管的上述基板105被结合至对基板180。经结合的基板105和对基板180包括多个单元区域C,并且多个单元区域C中的每一个被划分为显示区域A/A、非显示区域N/A和焊盘区域P。诸如密封胶的密封剂被涂覆在多个单元区域C中的每一个中的显示区域N/A上,进而使得基板105和对基板180能够彼此结合。

[0052] 利用划线轮沿着经结合的基板105和180的划线线来进行划线。更具体地,划线轮被布置在基板105的上表面上,并且然后执行划线。这里,划线轮的位置对应于单元区域C在基板105的外表面上的边界。具体地,光屏蔽膜LS2和LS3形成在单元区域的边界上以用作划线线。这里,可以按照这些线彼此间隔开的形状形成光屏蔽膜LS2和LS3。例如,如图8所示,形成在基板105的上侧处的第二光屏蔽膜LS2与第三光屏蔽膜LS3、形成在基板105的下侧处的第二光屏蔽膜LS2与第三光屏蔽膜LS3、形成在基板105的左侧处的第二光屏蔽膜LS2与第三光屏蔽膜LS3、以及形成在基板105的右侧处的第二光屏蔽膜LS2与第三光屏蔽膜LS3彼此全部断开。

[0053] 利用划线轮沿着单元区域C的边界的划线线①在y轴(附图中的垂直方向)上进行划线。然后,利用划线轮沿着划线线①在x轴(附图中的水平方向)上进行划线。然后,利用划线轮沿着划线线②在x轴方向上进行划线,从而执行了划线工艺。

[0054] 这里,第二光屏蔽膜LS2和第三光屏蔽膜LS3被设置在划线线①上,并且第二光屏

蔽膜LS2被设置在划线线②上,使得利用划线轮在划线工艺期间产生的静电被限制在第二光屏蔽膜LS2和第三光屏蔽膜LS3中。然而,因为第二光屏蔽膜LS2和第三光屏蔽膜LS3与显示区域A/A的第一光屏蔽膜LS1间隔开,所以限制在第二光屏蔽膜LS2和第三光屏蔽膜LS3中的静电未被转移至第一光屏蔽膜LS1。

[0055] 如上所述,根据本发明的第二实施方式的显示装置包括形成在显示区域和非显示区域中的第一光屏蔽膜和第二光屏蔽膜。具体地,第一光屏蔽膜和第二光屏蔽膜彼此间隔开,并且第二光屏蔽膜被布置在要划线的基板的边缘处。因此,能够将在对基板进行划线时产生的静电限制在第二光屏蔽膜中,进而能够防止静电转移至显示区域。

[0056] 此外,图9是例示了根据本发明的第三实施方式的显示装置的平面图;并且图10是例示了根据本发明的第三实施方式的显示装置中的划线工艺的平面图。在以下描述中,相同的附图标记被用来标明与第一实施方式和第二实施方式相同的部件,进而省略其重复部分。

[0057] 参照图9,本发明的第三实施方式中阐述的显示装置100包括彼此结合的基板105和对基板180,并且包括显示区域A/A和除该显示区域A/A之外作为其余区域的非显示区域N/A。为了对显示区域A/A施加驱动信号,安装了驱动芯片并且包括从外部印刷电路板接收信号的多条线的焊盘部PAD被布置在非显示区域N/A中。

[0058] 用于阻止外部光的进入的光屏蔽膜LS1和LS2分别被设置在显示区域A/A和非显示区域N/A中。第一光屏蔽膜LS1被设置在至少显示区域A/A的整个区域中,以阻止光进入形成在显示区域A/A中的薄膜晶体管。第二光屏蔽膜LS2被设置为围绕非显示区域N/A的边缘,以阻止静电在划线工艺时转移至显示区域A/A。这里,设置在显示区域A/A中的第一光屏蔽膜LS1和设置在非显示区域中的第二光屏蔽膜LS2彼此间隔开,从而防止静电在划线工艺时沿着光屏蔽膜转移至显示区域A/A。

[0059] 第一光屏蔽膜LS1按照板状形成以便覆盖整个显示区域A/A,并且第二光屏蔽膜LS2被设置为围绕基板105的整个边缘。不像以上描述的第一实施方式,例如按照点状间断地形成第二光屏蔽膜LS2。例如,如附图所示,形成在基板105的上侧和下侧中的每一个处的第二光屏蔽膜LS2按照四个单独点的形状形成,并且形成在基板105的左侧和右侧中的每一个处的第二光屏蔽膜LS2按照五个单独点的形状形成。然而,本发明不限于此,进而,可以根据第二光屏蔽膜LS2的位置而形成两个至数十个点。第二光屏蔽膜LS2的这些点之间的间隔距离是至少 $1\mu\text{m}$ 、 $100\mu\text{m}$ 或更多,或者优选地 $1000\mu\text{m}$ 或更多。第二光屏蔽膜LS2防止静电的转移。

[0060] 以下可以对根据第三实施方式的以上描述的显示装置100进行划线。参照图10,设置有薄膜晶体管和有机发光二极管的上述基板105被结合至对基板180。经结合的基板105和对基板180包括多个单元区域C,并且多个单元区域C中的每一个被划分为显示区域A/A、非显示区域N/A和焊盘区域P。诸如密封胶的密封剂被涂覆在多个单元区域C中的每一个中的显示区域N/A上,进而使得基板105和对基板180能够彼此结合。

[0061] 利用划线轮沿着经结合的基板105和180的划线线来进行划线。更具体地,划线轮被布置在基板105的上表面上,并且然后进行划线。这里,划线轮的位置对应于单元区域C在基板105的外表面上的边界。具体地,光屏蔽膜LS2和LS3形成在单元区域C的边界上以用作划线线。这里,可以按照点状形成光屏蔽膜LS2和LS3。例如,如图10所示,形成在基板105的

上侧和下侧中的每一个处的第二光屏蔽膜LS2按照四个点的形状形成,并且形成在基板105的左侧和右侧中的每一个处的第二光屏蔽膜LS2按照五个点的形状形成。

[0062] 利用划线轮沿着单元区域C的边界的划线线①在y轴(附图中的垂直方向)上进行划线。然后,利用划线轮沿着划线线①在x轴(附图中的水平方向)上进行划线。然后,利用划线轮沿着划线线②在x轴方向上进行划线,从而执行了划线工艺。

[0063] 这里,第二光屏蔽膜LS2和第三光屏蔽膜LS3被设置在划线线①上,并且第二光屏蔽膜LS2被设置在划线线②上,使得利用划线轮在划线工艺期间产生的静电被限制在第二光屏蔽膜LS2和第三光屏蔽膜LS3中。然而,因为第二光屏蔽膜LS2和第三光屏蔽膜LS3与显示区域A/A的第一光屏蔽膜LS1间隔开,所以限制在第二光屏蔽膜LS2和第三光屏蔽膜LS3中的静电未被转移至第一光屏蔽膜LS1。

[0064] 如上所述,根据本发明的第三实施方式的显示装置包括形成在显示区域和非显示区域中的第一光屏蔽膜和第二光屏蔽膜。具体地,第一光屏蔽膜和第二光屏蔽膜彼此间隔开,并且第二光屏蔽膜被布置在要划线的基板的边缘处。因此,能够将在对基板进行划线时产生的静电限制在第二光屏蔽膜中,进而能够防止静电转移至显示区域。

[0065] 图11是例示了根据本发明的第一实施方式制造的显示装置的薄膜晶体管中的栅极电压-漏极电流曲线的曲线图;并且图12是例示了根据现有技术制造的显示装置的薄膜晶体管中的栅极电压-漏极电流曲线的曲线图。这里,根据现有技术制造的显示装置是图2所示的显示器。

[0066] 参照图11,根据本发明的第一实施方式的通过对具有形成在划线线上的光屏蔽膜的基板进行划线所制造的显示装置的薄膜晶体管示出了-2V的阈值电压。相比之下,参照图12,根据现有技术的通过对基板进行划线所制造的显示装置的薄膜晶体管示出了-7.6V的阈值电压,其与根据本发明的薄膜晶体管相比偏移了大约-5.4V。也就是说,根据本发明,形成在基板的划线线上的光屏蔽膜与显示区域的光屏蔽膜间隔开,从而防止由于在划线工艺期间产生的静电而导致的薄膜晶体管的劣化。

[0067] 根据本发明的实施方式的显示装置包括形成在显示区域和非显示区域中的第一光屏蔽膜和第二光屏蔽膜,同时第一光屏蔽膜和第二光膜彼此间隔开,从而防止在划线工艺期间产生的静电被转移至显示区域,进而改进显示装置的可靠性。

[0068] 尽管已经参照许多例示性实施方式描述了实施方式,但是应该理解,将落入本公开的原理的范围内的许多其它修改和实施方式能够由本领域技术人员设计出。更具体地,在本公开、附图和所附权利要求的范围内,各种变化和修改在本主题组合布置的部件部分和/或布置方面是可能的。除部件部分和/或布置方面的变化和修改之外,另选的用途对于本领域技术人员而言还将是显而易见的。

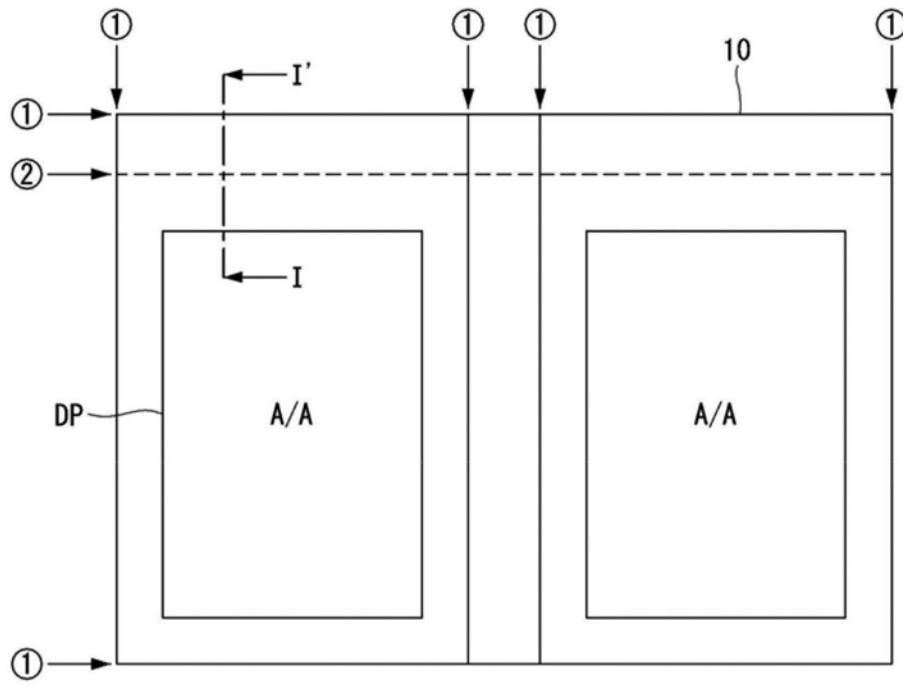


图1

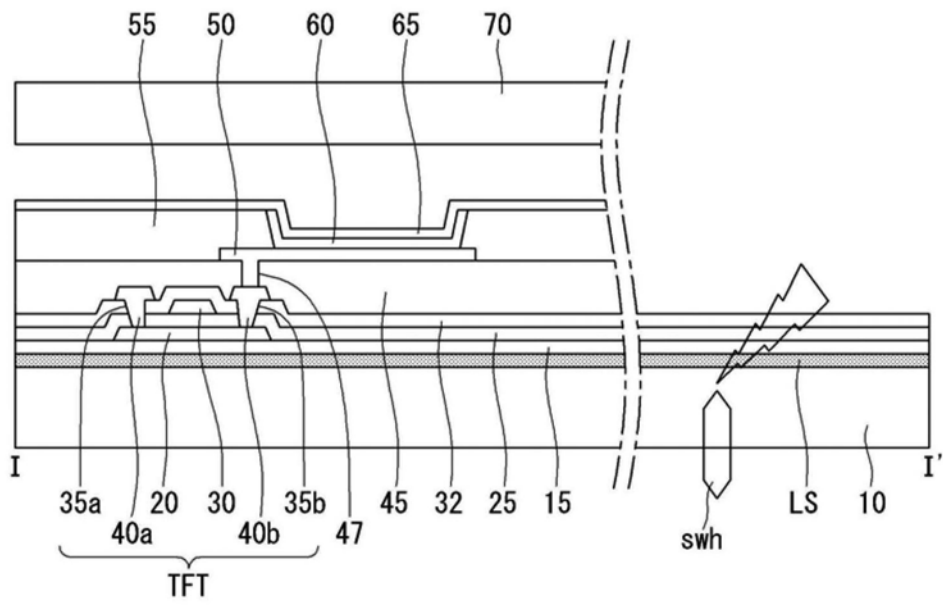


图2

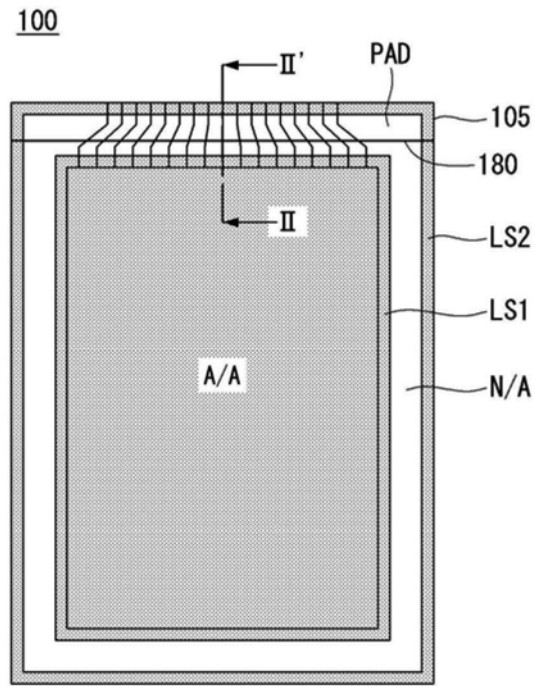


图3

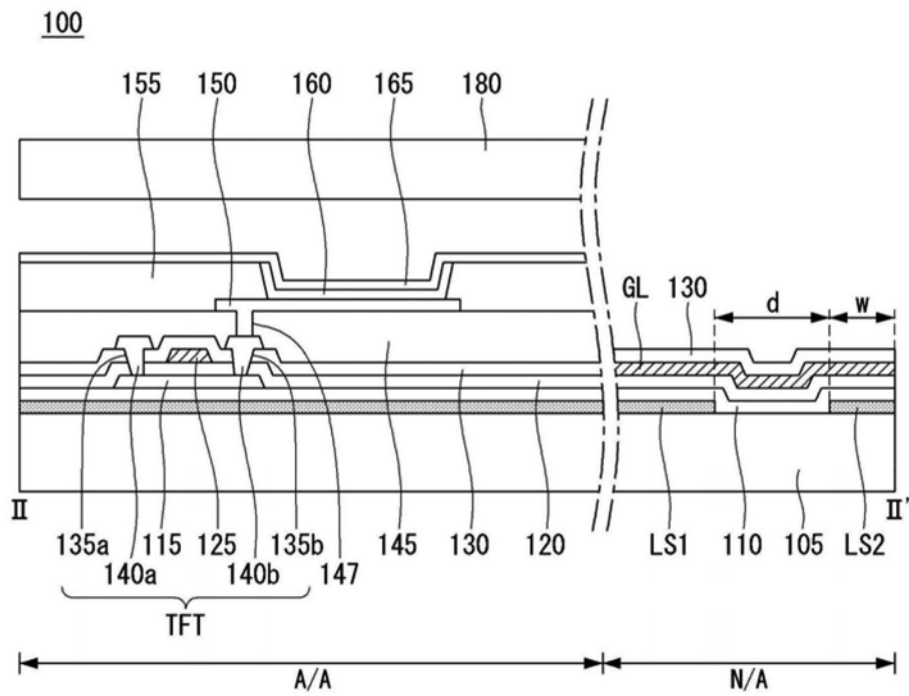


图4

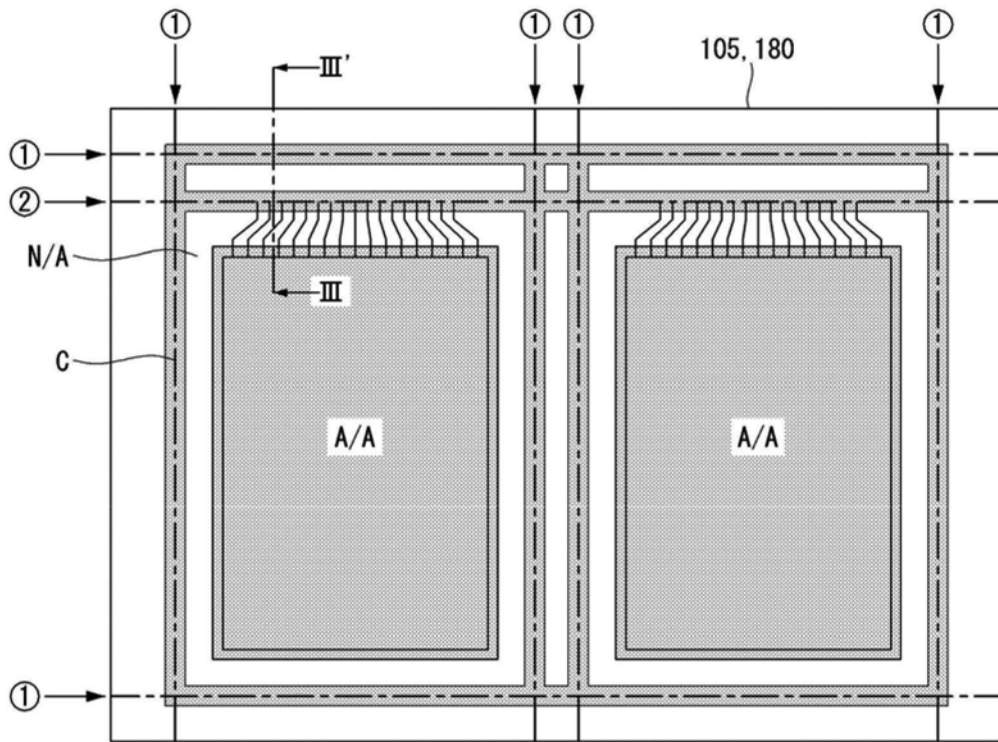


图5

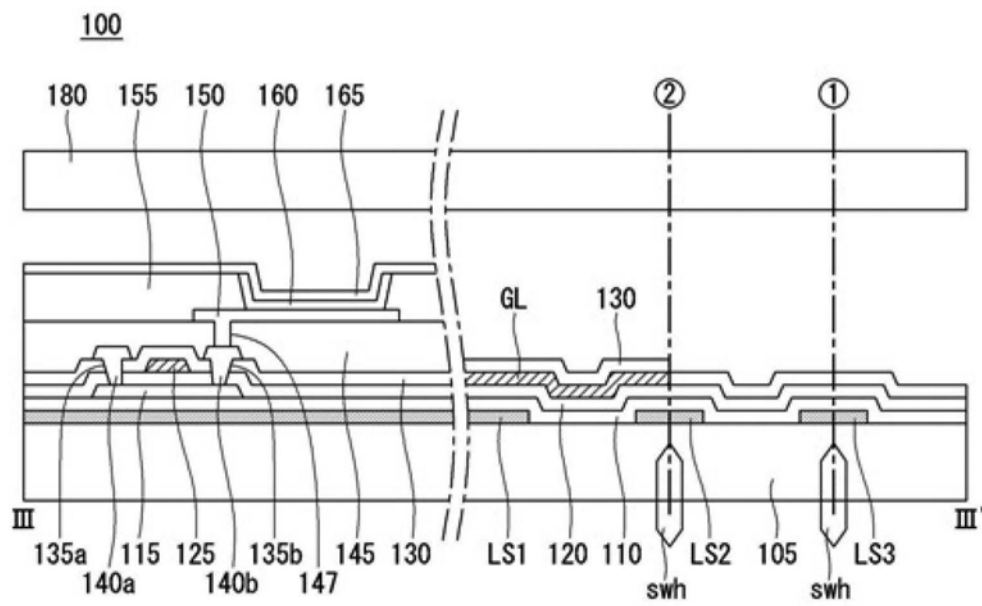


图6

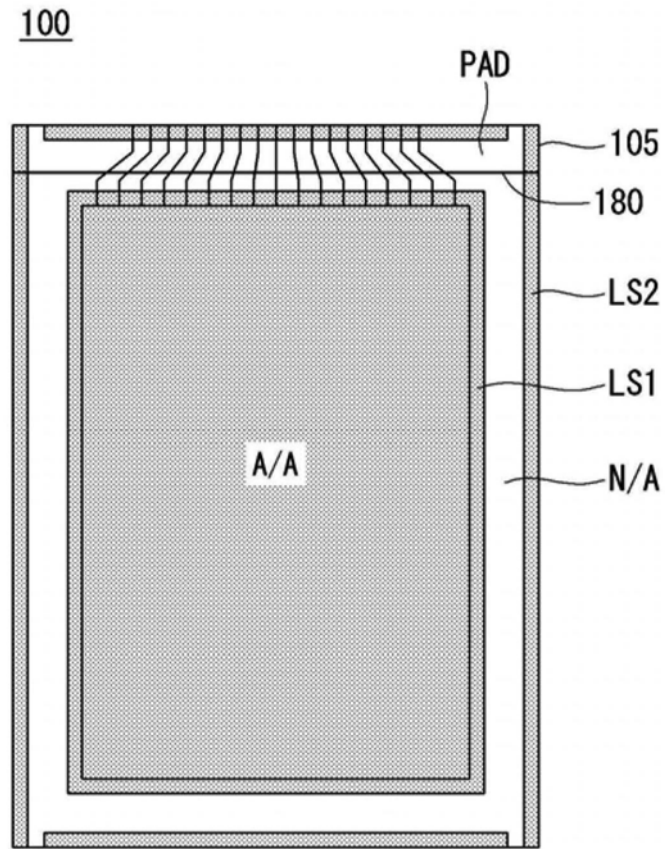


图7

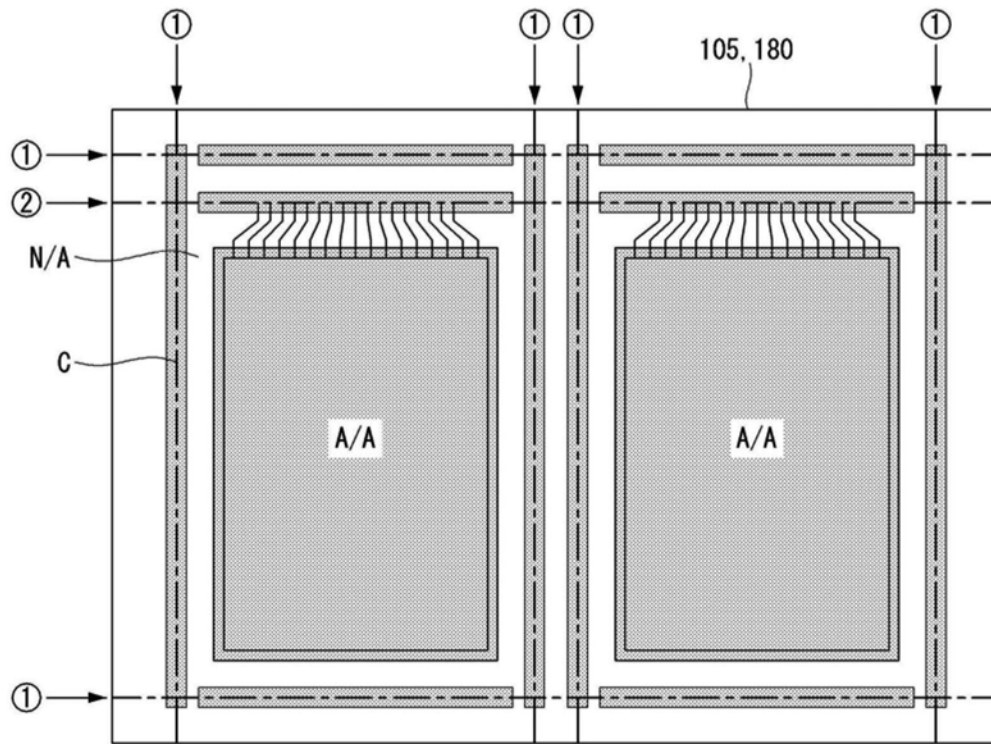


图8

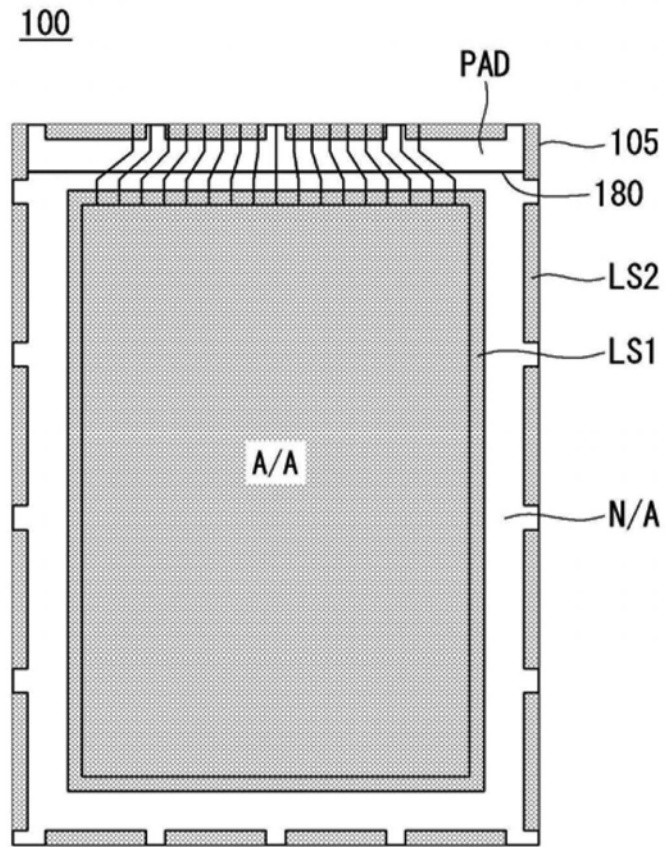


图9

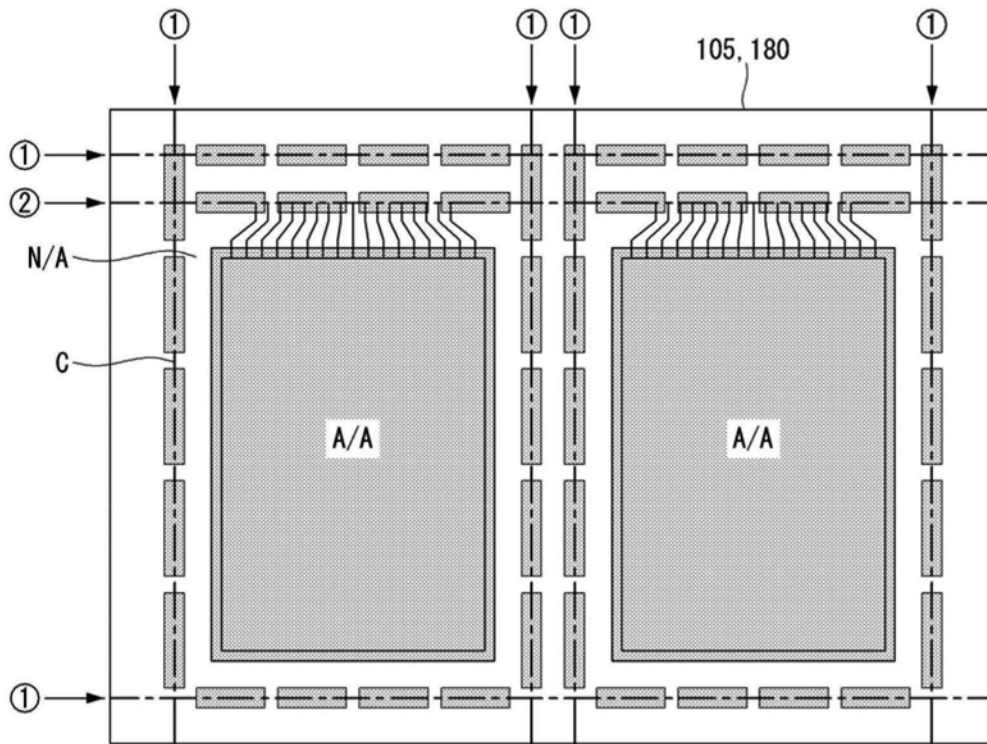


图10

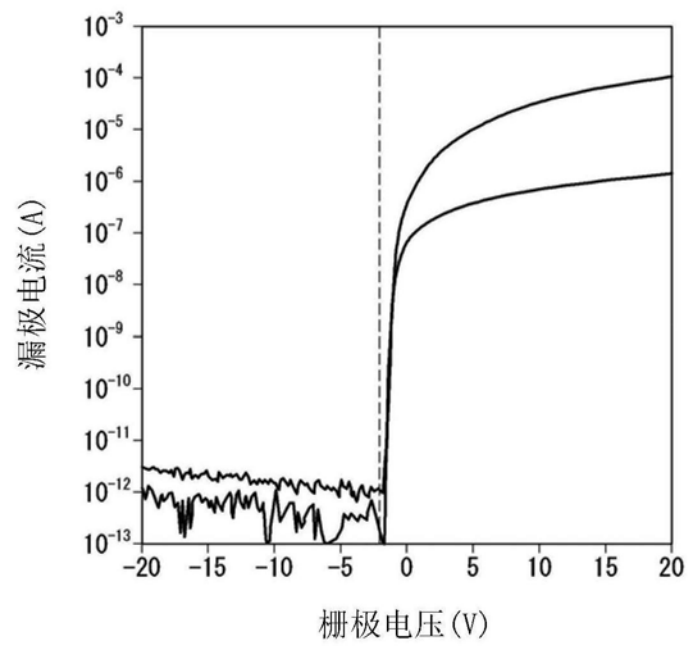


图11

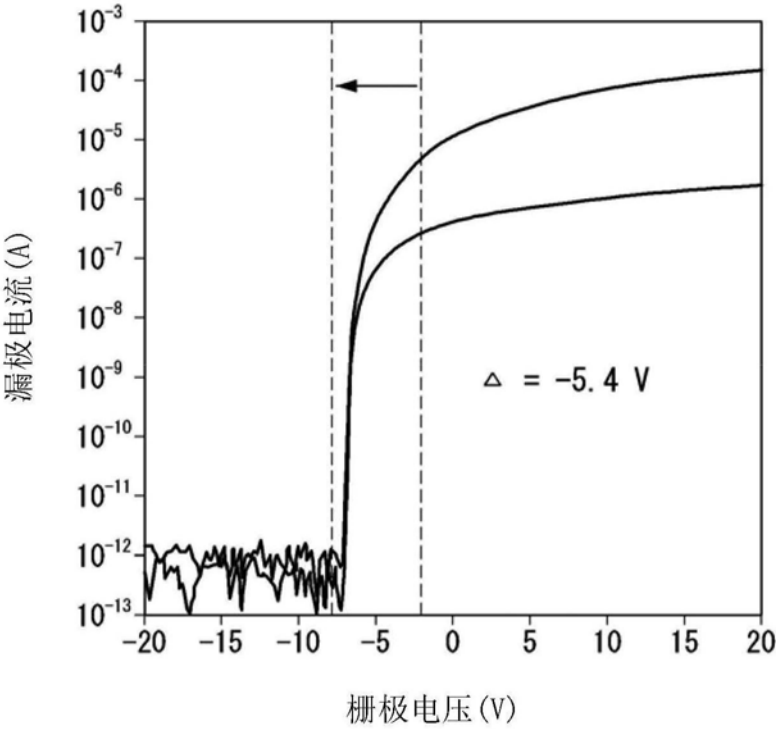


图12

专利名称(译)	显示装置		
公开(公告)号	CN105280669B	公开(公告)日	2018-11-23
申请号	CN201410816857.0	申请日	2014-12-24
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	秋教燮 裴钟旭 赵宝敬		
发明人	秋教燮 裴钟旭 赵宝敬		
IPC分类号	H01L27/32 H01L51/52		
CPC分类号	H01L27/3272 H01L27/1225 H01L29/78633 H01L29/7869		
代理人(译)	刘久亮		
审查员(译)	姚珂		
优先权	1020140090575 2014-07-17 KR		
其他公开文献	CN105280669A		
外部链接	Espacenet SIPO		

摘要(译)

公开了一种显示装置，该显示装置可以包括：基板，该基板被划分为显示区域和该显示区域以外的非显示区域；第一光屏蔽膜，该第一光屏蔽膜形成在所述显示区域中；第二光屏蔽膜，该第二光屏蔽膜形成在所述非显示区域中；以及氧化物薄膜晶体管和有机发光二极管，该氧化物薄膜晶体管和该有机发光二极管形成在所述第一光屏蔽膜上，其中，所述第一光屏蔽膜和所述第二光屏蔽膜彼此间隔开。

