



(12) 发明专利申请

(10) 申请公布号 CN 104064145 A

(43) 申请公布日 2014. 09. 24

(21) 申请号 201410265086. 0

(22) 申请日 2014. 06. 13

(71) 申请人 上海天马有机发光显示技术有限公司

地址 201201 上海市浦东新区汇庆路 889 号

申请人 天马微电子股份有限公司

(72) 发明人 顾寒昱 钱栋 张通

(51) Int. Cl.

G09G 3/32 (2006. 01)

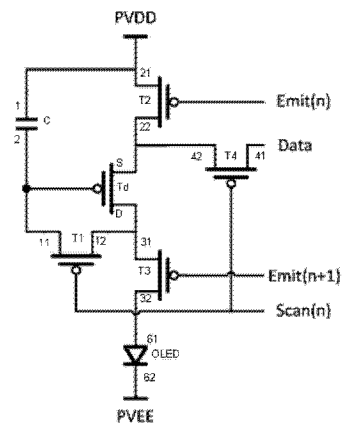
权利要求书3页 说明书7页 附图4页

(54) 发明名称

一种像素驱动电路及有机发光显示装置

(57) 摘要

本发明实施例提供了一种像素驱动电路和一种显示装置,所述像素驱动电路包括驱动晶体管和发光二极管,所述发光二极管的阴极接收第一电源信号,所述发光二极管的阳极和驱动晶体管的栅极连接;在所述像素驱动电路的工作时间中,所述第一电源信号通过发光二极管的阴极和阳极被加载到驱动晶体管的栅极,对所述驱动晶体管的栅极的信号进行复位;所述第一电源信号为低电平信号。



1. 一种像素驱动电路,其特征在于,包括驱动晶体管和发光二极管,所述发光二极管的阴极接收第一电源信号,所述发光二极管的阳极和驱动晶体管的栅极连接;在所述像素驱动电路的工作时间中,所述第一电源信号通过发光二极管的阴极和阳极被加载到驱动晶体管的栅极,对所述驱动晶体管的栅极的信号进行复位;所述第一电源信号为低电平信号。

2. 如权利要求 1 所述的像素驱动电路,其特征在于,还包括第一开关晶体管、第二开关晶体管、第三开关晶体管、第四开关晶体管和存储电容;

所述第一开关晶体管的第一极分别连接驱动晶体管的栅极和存储电容的第二极板,所述第一开关晶体管的第二极分别连接驱动晶体管的漏极和第三开关元件的第一极,所述第一开关晶体管的栅极接收扫描信号;

所述第二开关晶体管的第一极分别连接第二电源信号和存储电容的第一极板,所述第二开关晶体管的第二极分别连接驱动晶体管的源极和第四开关晶体管的第二极,所述第二开关晶体管的栅极接收第一发光信号;

所述第三开关晶体管的第一极分别连接驱动晶体管的漏极和第一开关晶体管的第二极,所述第三开关晶体管的第二极连接有机发光二极管的阳极,所述第三开关晶体管的栅极接收第二发光信号;

所述第四开关晶体管的第一极接收图像数据信号,所述第四开关晶体管的第二极分别连接第二开关晶体管的第二极和驱动晶体管的源极,所述第四开关晶体管的栅极接收扫描信号;

所述驱动晶体管的源极分别连接第二开关晶体管的第二极和第四开关晶体管的第二极,所述驱动晶体管的漏极分别连接第一开关晶体管的第二极和第三开关晶体管的第一极,所述驱动晶体管的栅极分别连接第一开关晶体管的第一极和存储电容的第二极板;

所述存储电容的第一极板连接第二开关晶体管的第一极,并且所述存储电容的第一极板还接收第一电源信号,所述存储电容的第二极板分别连接第一开关晶体管的第一极和驱动晶体管的栅极;

所述有机发光二极管的阳极连接第三开关晶体管的第二极,所述有机发光二极管的阴极接收第一电源信号;所述发光二极管的阳极通过第三开关晶体管、第一开关晶体管和驱动晶体管的栅极连接。

3. 如权利要求 2 所述的像素驱动电路,其特征在于,所述像素驱动电路的工作时段包括初始化阶段,在所述初始化阶段,所述第三开关晶体管和第一开关晶体管导通,所述第一电源信号通过发光二极管的阴极和阳极、第三开关晶体管和第一开关晶体管被加载到驱动晶体管的栅极,对所述驱动晶体管的栅极的信号进行复位。

4. 如权利要求 3 所述的像素驱动电路,其特征在于,所述像素驱动电路的工作时段还包括位于初始化阶段之后的信号加载阶段和发光阶段;在所述信号加载阶段,所述第四开关晶体管和第一开关晶体管开启,图像数据信号传输到驱动晶体管的栅极;在发光阶段第二开关晶体管和第三开关晶体管导通,发光二极管在驱动晶体管的漏电流驱动下发光显示。

5. 如权利要求 4 所述的像素驱动电路,其特征在于,相邻两级像素驱动电路中,上一级像素驱动电路的第二发光信号和下一级像素驱动电路的第一发光信号为同一信号。

6. 如权利要求 5 所述的像素驱动电路,其特征在于,所述像素驱动电路的工作时段还

包括位于信号加载阶段和发光阶段之间的等待阶段,在所述等待阶段,第三开关晶体管关闭。

7. 一种有机发光显示装置,其特征在于,包括如权利要求1至5任一所述的像素驱动电路。

8. 如权利要求1所述的像素驱动电路,其特征在于,包括第一开关晶体管、第二开关晶体管、第三开关晶体管、第四开关晶体管和存储电容;

所述第一开关晶体管的第一极分别连接驱动晶体管的栅极和存储电容的第二极板,所述第一开关晶体管的第二极分别连接驱动晶体管的漏极和第三开关元件的第一极,所述第一开关晶体管的栅极接收第一扫描信号;

所述第二开关晶体管的第一极分别连接第二电源信号和存储电容的第一极板,所述第二开关晶体管的第二极分别连接驱动晶体管的源极和第四开关晶体管的第二极,所述第二开关晶体管的栅极接收第一发光信号;

所述第三开关晶体管的第一极分别连接驱动晶体管的漏极和第一开关晶体管的第二极,所述第三开关晶体管的第二极连接有机发光二极管的阳极,所述第三开关晶体管的栅极接收第二发光信号;

所述第四开关晶体管的第一极接收图像数据信号,所述第四开关晶体管的第二极分别连接第二开关晶体管的第二极和驱动晶体管的源极,所述第四开关晶体管的栅极接收第二扫描信号;

所述驱动晶体管的源极分别连接第二开关晶体管的第二极和第四开关晶体管的第二极,所述驱动晶体管的漏极分别连接第一开关晶体管的第二极和第三开关晶体管的第一极,所述驱动晶体管的栅极分别连接第一开关晶体管的第一极和存储电容的第二极板;

所述存储电容的第一极板连接第二开关晶体管的第一极,并且所述存储电容的第一极板还接收第二电源信号,所述存储电容的第二极板分别连接第一开关晶体管的第一极和驱动晶体管的栅极;

所述有机发光二极管的阳极连接第三开关晶体管的第二极,所述有机发光二极管的阴极接收第一电源信号;

所述有机发光二极管的阳极连接第三开关晶体管的第二极,所述有机发光二极管的阴极接收第一电源信号;所述发光二极管的阳极通过第三开关晶体管、第一开关晶体管和驱动晶体管的栅极连接。

9. 如权利要求8所述的像素驱动电路,其特征在于,相邻两级像素驱动电路中,上一级像素驱动电路的第二发光信号和下一级像素驱动电路的第一发光信号为同一信号。

10. 如权利要求8所述的像素驱动电路,其特征在于,所述像素驱动电路的工作时段包括初始化阶段,在所述初始化阶段,所述第三开关晶体管和第一开关晶体管导通,所述第一电源信号通过发光二极管的阴极和阳极、第三开关晶体管和第一开关晶体管被加载到驱动晶体管的栅极,对所述驱动晶体管的栅极的信号进行复位;在所述初始化阶段,第四开关晶体管关闭。

11. 如权利要求10所述的像素驱动电路,其特征在于,所述像素驱动电路的工作时段还包括位于初始化阶段之后的信号加载阶段和发光阶段;在所述信号加载阶段,所述第四开关晶体管和第一开关晶体管开启,图像数据信号传输到驱动晶体管的栅极;在发光阶段

第二开关晶体管和第三开关晶体管导通,发光二极管在驱动晶体管的漏电流驱动下发光显示。

12. 如权利要求 11 所述的像素驱动电路,其特征在于,所述像素驱动电路的工作时段还包括位于信号加载阶段和发光阶段之间的等待阶段,在所述等待阶段,第三开关晶体管关闭。

13. 一种有机发光显示装置,其特征在于,包括如权利要求 8 至 12 任一所述的像素驱动电路。

一种像素驱动电路及有机发光显示装置

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种像素驱动电路及有机发光显示装置。

背景技术

[0002] 有源矩阵有机发光二极管 (ActiveMatrixOrganicLightEmittingDiode, AMOLED) 显示装置因具有视角广、色彩对比效果好、响应速度快以及成本低等优点,因此获得了广泛应用。但是由于薄膜晶体管 (ThinFilmTransistor, TFT) 背板在工艺过程中的不均匀性以及稳定性的问题,会导致阈值电压漂移。

[0003] 目前的有机发光二极管显示装置中,因为各个像素单元内驱动晶体管参数会稍有偏差,会使得驱动晶体管的阈值电压发生漂移,因此在接收到相同的图像数据信号时,不同像素单元的驱动电流会有差别,这会降低显示质量。另一方面,在有机发光二极管装置连续显示时,在同一像素单元内,为了消除上一帧图像信号的残余,会对驱动晶体管的栅极加载一个低电平信号作为复位信号。但是为了加载该复位信号,需要增加额外的开关晶体管和复位信号,增加了像素驱动电路设计和驱动的复杂性。

发明内容

[0004] 本发明提供一种像素驱动电路,其特征在于,包括驱动晶体管和发光二极管,所述发光二极管的阴极接收第一电源信号,所述发光二极管的阳极和驱动晶体管的栅极连接;在所述像素驱动电路的工作时间中,所述第一电源信号通过发光二极管的阴极和阳极被加载到驱动晶体管的栅极,对所述驱动晶体管的栅极的信号进行复位;所述第一电源信号为低电平信号。

附图说明

- [0005] 图 1 为本发明实施例一提供的像素驱动电路的示意图;
- [0006] 图 2 为本发明实施例一的像素驱动电路的工作时序图;
- [0007] 图 3 为本发明实施例一的像素驱动电路的另一种工作时序图;
- [0008] 图 4 为本发明实施例二提供的像素驱动电路的示意图;
- [0009] 图 5 为本发明实施例二的像素驱动电路的工作时序图;
- [0010] 图 6 为本发明实施例二的像素驱动电路的另一种工作时序图。

具体实施方式

[0011] 请参考图 1,为本发明实施例一提供的像素驱动电路的示意图,包括驱动晶体管 Td 和发光二极管 OLED,所述发光二极管 OLED 的阴极 62 接收第一电源信号 PVEE,所述发光二极管 OLED 的阳极 61 和驱动晶体管 Td 的栅极连接;在所述像素驱动电路的工作时间中,所述第一电源信号 PVEE 通过发光二极管 OLED 被加载到驱动晶体管 Td 的栅极,对所述驱动晶体管 Td 的栅极的信号进行复位;所述第一电源信号 PVEE 为低电平信号。

[0012] 本发明实施例一中,使用第一电源信号 PVEE 的低电平信号来对驱动晶体管 Td 的栅极信号进行复位,可以消除上一帧图像显示的影响,并且使用用于向发光二极管 OLED 提供低电压信号的第一电源信号 PVEE,而不需要单独的复位信号。

[0013] 在本发明实施例一中,所述发光二极管 OLED 的阳极 61 通过第三开关晶体管 T3、第一开关晶体管 T1 和驱动晶体管 Td 的栅极连接。具体地,如图 1 所示,像素驱动电路包括第一开关晶体管 T1、第二开关晶体管 T2、第三开关晶体管 T3、第四开关晶体管 T4、驱动晶体管 Td、存储电容 C 和有机发光二极管 OLED;

[0014] 所述第一开关晶体管 T1 的第一极 11 分别连接驱动晶体管 Td 的栅极和存储电容 C 的第二极板 2,所述第一开关晶体管 T1 的第二极 12 分别连接驱动晶体管 Td 的漏极 D 和第三开关元件 T3 的第一极 31,所述第一开关晶体管 T1 的栅极接收扫描信号 Scan(n);

[0015] 所述第二开关晶体管 T2 的第一极 21 分别连接第二电源信号 PVDD 和存储电容 C 的第一极板 1,所述第二开关晶体管 T2 的第二极 22 分别连接驱动晶体管 Td 的源极 S 和第四开关晶体管 T4 的第二极 42,所述第二开关晶体管 T2 的栅极接收第一发光信号 Emit(n);

[0016] 所述第三开关晶体管 T3 的第一极 31 分别连接驱动晶体管 Td 的漏极 D 和第一开关晶体管 T1 的第二极 12,所述第三开关晶体管 T3 的第二极 32 连接有机发光二极管 OLED 的阳极 61,所述第三开关晶体管 T3 的栅极接收第二发光信号 Emit(n+1);

[0017] 所述第四开关晶体管 T4 的第一极 41 接收图像数据信号 Data,所述第四开关晶体管 T4 的第二极 42 分别连接第二开关晶体管 T2 的第二极 22 和驱动晶体管 Td 的源极 S,所述第四开关晶体管 T4 的栅极接收扫描信号 Scan(n);

[0018] 所述驱动晶体管 Td 的源极 S 分别连接第二开关晶体管 T2 的第二极 22 和第四开关晶体管 T4 的第二极 42,所述驱动晶体管 Td 的漏极 D 分别连接第一开关晶体管 T1 的第二极 12 和第三开关晶体管 T3 的第一极 31,所述驱动晶体管 Td 的栅极分别连接第一开关晶体管 T1 的第一极 11 和存储电容 C 的第二极板 2;

[0019] 所述存储电容 C 的第一极板 1 连接第二开关晶体管 T2 的第一极 21,并且所述存储电容 C 的第一极板 1 还接收第二电源信号 PVDD,所述存储电容 C 的第二极板 2 分别连接第一开关晶体管 T1 的第一极 11 和驱动晶体管 Td 的栅极;

[0020] 所述有机发光二极管 OLED 的阳极 61 连接第三开关晶体管 T3 的第二极 32,所述有机发光二极管 OLED 的阴极 62 接收第一电源信号 PVEE。

[0021] 为了消除像素电路上一帧图像数据信号对当前帧显示的影响,本发明实施例一提供的像素驱动电路将第一电源信号 PVEE 的低电平信号通过有机发光二极管 OLED、第三开关晶体管 T3、第一开关晶体管 T1 传输至驱动晶体管 Td 的栅极,对驱动晶体管 Td 的栅极进行信号复位。具体地,在每帧显示中,图像数据信号 Data 向驱动晶体管 Td 的栅极充电,当驱动晶体管 Td 的栅极电压 V_g 增加至为其源极电压 V_s 与其阈值电压 V_{th} 之和时,该驱动晶体管 Td 截止,此时驱动晶体管 Td 的栅极电压 V_g 为 $(V_{data}+V_{th})$,如果在下一帧图像数据信号 Data 写入前不将驱动晶体管 Td 的栅极电压 V_g 降低至低电位也就是所述的复位,那么会因为驱动晶体管 Td 截止而导致下一帧图像数据信号 Data 不能写入。驱动晶体管 Td 的栅极信号复位可以令其开启,保证下一帧图像数据信号 Data 的写入。

[0022] 所述对驱动晶体管 Td 的栅极进行信号复位的操作在当前帧的图像数据信号 Data 输入之前,也即初始化阶段。在初始化阶段时,第二发光信号 Emit(n+1) 和扫描信号

Scan(n) 提供开启信号,第三开关晶体管 T3 和第一开关晶体管 T1 均导通,第一电源信号 PVEE 就能通过第三开关晶体管 T3 和第一开关晶体 T1 传输至驱动晶体管 Td 的栅极,对其进行复位。

[0023] 所述像素驱动电路还包括位于初始化阶段 I 之后的信号加载阶段 II 和发光阶段 III,请参考图 2,为本发明实施例一的像素驱动电路的工作时序图。

[0024] 在初始化阶段 I,第一发光信号 Emit(n) 提供关闭信号、第二发光信号 Emit(n+1) 提供开启信号、扫描信号 Scan(n) 提供开启信号。因此第一开关晶体管 T1 和第三开关晶体管 T3 导通,第一电源信号 PVEE 传输至驱动晶体管 Td 的栅极;因为第二开关晶体管 T2 断开,因此第二电源信号 PVDD 不能向该像素驱动电路传输信号;虽然第四开关晶体管 T4 导通,但图像数据信号 Data 还未向该像素驱动电路传输信号;该像素驱动电路进行驱动晶体管 Td 的复位操作,驱动晶体管 Td 的栅极的电位为第一电源信号 PVEE 的低电位。

[0025] 在信号加载阶段 II,第一发光信号 Emit(n) 提供关闭信号、第二发光信号 Emit(n+1) 提供关闭信号、扫描信号 Scan(n) 提供开启信号、图像数据信号 Data 传输显示信号。第二开关晶体管 T2 和第三开关晶体管 T3 断开,第一开关晶体管 T1 和第四开关晶体管 T4 导通,因为在刚进入信号加载阶段 II 时,驱动晶体管 Td 的栅极还是第一电源信号 PVEE 的低电位,因此驱动晶体管 Td 也是导通的。图像数据信号 Data 通过第四开关晶体管 T4 传输至驱动晶体管 Td 的源极 S,即此时驱动晶体管 Td 的源极电压 Vs 为 Vdata。

[0026] 第一开关晶体管 T1、第四开关晶体管 T4 和驱动晶体管 Td 都是导通的,即驱动晶体管 Td 的栅极和漏极 D 被接通。图像数据信号 Data 向驱动晶体管 Td 的栅极充电,当驱动晶体管 Td 的栅极电压 Vg 增加至为其源极电压 Vs 与其阈值电压 Vth 之和时,该驱动晶体管 Td 截止,此时驱动晶体管 Td 的栅极电压 Vg 为:

$$[0027] \quad Vg = Vs + Vth = Vdata + Vth \quad (1)$$

[0028] 此时存储电容 C 的第二极板 2 的电压也为 (Vdata+Vth),即驱动晶体管 Td 的栅极电压存储在存储电容 C 的第二极板 2。

[0029] 接着进入发光阶段 III,第一发光信号 Emit(n) 提供开启信号、第二发光信号 Emit(n+1) 提供开启信号、扫描信号 Scan(n) 提供关闭信号、图像数据信号 Data 不再传输显示信号。第一开关晶体管 T1 断开 ----- 即将其驱动晶体管 Td 的栅极和漏极 D 断开,第三开关晶体管 T3 导通 ----- 即将其驱动晶体管 Td 的漏极 D 与有机发光二极管 OLED 的阳极接通,使得有机发光二极管 OLED 能够在驱动晶体管 Td 的漏极电流的驱动下发光。同时,由于第二开关晶体管 T2 导通,因此在发光阶段 III 中,所述驱动晶体管 Td 的源极电压 Vs 为第二电源信号 PVDD 的高电压 Vdd,此时驱动晶体管 Td 的漏极电流 I 为:

$$[0030] \quad I = \frac{1}{2} k (Vg - Vs - Vth)^2 = \frac{1}{2} k (Vdata - Vdd)^2 \quad (2)$$

[0031] 其中, k 为常数。如公式 (2) 所示,驱动晶体管 Td 的漏极电流 I 与该驱动晶体管 Td 的阈值电压 Vth 无关,所以本发明实施例一提供的像素驱动电路能够消除由于多个驱动晶体管的阈值电压不同而导致的显示不均匀,具备更好的显示效果。

[0032] 本发明实施例一提供的像素驱动电路,其使用第一电源信号 PVEE 在信号加载阶段之前对驱动晶体管 Td 的栅极信号进行复位,可以保证当前帧的图像数据信号 Data 顺利写入,同时使用本来就为有机发光二极管 OLED 提供阴极信号的第一电源信号 PVEE 来提供

该复位信号,而不是使用单独的复位信号,可以简化电路结构有利于像素驱动电路的小型化。并且本发明实施例一提供的像素驱动电路,能够消除由于多个驱动晶体管的阈值电压不同而导致的显示不均匀,具备更好的显示效果。

[0033] 优选地,相邻两级像素驱动电路中,上一像素驱动电路的第二发光信号 $Emit(n+1)$ 和下一级像素驱动电路的第一发光信号 $Emit(n)$ 为同一信号。请参考图 3,为本发明实施例一的像素驱动电路的另一种工作时序图,依次包括初始化阶段 I、信号加载阶段 II、等待阶段 III 和发光阶段 IV,和图 2 所示的工作时序不同之处在于,所述信号加载阶段和发光阶段之间还有一个等待阶段。在所述另一种工作时序中,相邻两级像素驱动电路中,上一像素驱动电路的第二发光信号 $Emit(n+1)$ 和下一级像素驱动电路的第一发光信号 $Emit(n)$ 为同一信号。

[0034] 本发明实施例一的像素驱动电路的工作时序中,可以理解的是,在一个像素驱动电路阵列中,每个像素驱动电路的第一发光信号 $Emit(n)$ 都是由同一时钟信号而依次提供高电平的发光信号,每个像素驱动电路的第二发光信号 $Emit(n+1)$ 也都是由同一时钟信号而依次提供高电平的发光信号,那么驱动一个像素驱动电路的正常工作需要两个发光信号的信号源,并且第二发光信号 $Emit(n+1)$ 的高电平比第一发光信号 $Emit(n)$ 高电平的触发晚一个初始化阶段。

[0035] 在相邻两级像素驱动电路中,当上一级像素驱动电路中的第二发光信号 $Emit(n+1)$ 在信号加载阶段 II 中开始提供高电平时,下一级像素驱动电路的第一发光信号 $Emit(n)$ 在初始化阶段 I 中开始提供高电平,因为相邻两级像素驱动电路中上一级像素驱动电路中的第二发光信号 $Emit(n+1)$ 提供高电平的时间和下一级像素驱动电路的第一发光信号 $Emit(n)$ 提供高电平的时间相同,因为该两个信号可以合为一个信号使用,则真个像素驱动电路阵列只需要一个发光信号源就可以驱动像素驱动电路的正常工作。

[0036] 请继续参考图 3,因为第一发光信号 $Emit(n)$ 和第二发光信号 $Emit(n+1)$ 为同一时钟信号而依次提供高电平的发光信号,则两者的脉宽——高电平持续的时间也是相同的。在信号加载阶段 II 内,第二发光信号 $Emit(n+1)$ 提供高电平控制第三开关晶体管 T3 关闭,从而保证图像数据信号 Data 的写入;在等待阶段 III 中第二发光信号 $Emit(n+1)$ 继续维持高电平。在等待阶段 III 中,第一发光信号 $Emit(n)$ 、扫描信号 Scan(n)、图像数据信号 Data 的信号都同发光阶段 IV 内的相同。

[0037] 使用本发明实施例一的像素驱动电路的另一种工作时序,也可以得到图 2 所示的工作时序同样的工作效果,但是上一级像素驱动电路的第二发光信号 $Emit(n+1)$ 和上一级像素驱动电路的第一发光信号 $Emit(n)$ 为同一信号,则可省去一个信号源,使像素驱动电路的驱动方法变得更为简单。

[0038] 请参考图 4,图 4 为本发明实施例二提供的像素驱动电路的示意图。包括驱动晶体管 Td 和发光二极管 OLED,所述发光二极管 OLED 的阴极 62 接收第一电源信号 PVEE,所述发光二极管 OLED 的阳极 61 和驱动晶体管 Td 的栅极连接;在所述像素驱动电路的工作时间中,所述第一电源信号 PVEE 通过发光二极管 OLED 被加载到驱动晶体管 Td 的栅极,对所述驱动晶体管 Td 的栅极的信号进行复位;所述第一电源信号 PVEE 为低电平信号。

[0039] 本发明实施例二中,使用第一电源信号 PVEE 的低电平信号来对驱动晶体管 Td 的栅极信号进行复位,可以消除上一帧图像显示的影响,并且使用用于向发光二极管 OLED 提

供低电压信号的第一电源信号 PVEE,而不需要单独的复位信号。

[0040] 在本发明实施例二中,所述发光二极管 OLED 的阳极 61 通过第三开关晶体管 T3、第一开关晶体管 T1 和驱动晶体管 Td 的栅极连接。具体地,如图 4 所示,像素驱动电路包括第一开关晶体管 T1、第二开关晶体管 T2、第三开关晶体管 T3、第四开关晶体管 T4、驱动晶体管 Td、存储电容 C 和有机发光二极管 OLED;

[0041] 所述第一开关晶体管 T1 的第一极 11 分别连接驱动晶体管 Td 的栅极和存储电容 C 的第二极板 2,所述第一开关晶体管 T1 的第二极 12 分别连接驱动晶体管 Td 的漏极 D 和第三开关元件 T3 的第一极 31,所述第一开关晶体管 T1 的栅极接收第一扫描信号 Scan(a);

[0042] 所述第二开关晶体管 T2 的第一极 21 分别连接第二电源信号 PVDD 和存储电容 C 的第一极板 1,所述第二开关晶体管 T2 的第二极 22 分别连接驱动晶体管 Td 的源极 S 和第四开关晶体管 T4 的第二极 42,所述第二开关晶体管 T2 的栅极接收第一发光信号 Emit(n);

[0043] 所述第三开关晶体管 T3 的第一极 31 分别连接驱动晶体管 Td 的漏极 D 和第一开关晶体管 T1 的第二极 12,所述第三开关晶体管 T3 的第二极 32 连接有机发光二极管 OLED 的阳极 61,所述第三开关晶体管 T3 的栅极接收第二发光信号 Emit(n+1);

[0044] 所述第四开关晶体管 T4 的第一极 41 接收图像数据信号 Data,所述第四开关晶体管 T4 的第二极 42 分别连接第二开关晶体管 T2 的第二极 22 和驱动晶体管 Td 的源极 S,所述第四开关晶体管 T4 的栅极接收第二扫描信号 Scan_b;

[0045] 所述驱动晶体管 Td 的源极 S 分别连接第二开关晶体管 T2 的第二极 22 和第四开关晶体管 T4 的第二极 42,所述驱动晶体管 Td 的漏极 D 分别连接第一开关晶体管 T1 的第二极 12 和第三开关晶体管 T3 的第一极 31,所述驱动晶体管 Td 的栅极分别连接第一开关晶体管 T1 的第一极 11 和存储电容 C 的第二极板 2;

[0046] 所述存储电容 C 的第一极板 1 连接第二开关晶体管 T2 的第一极 21,并且所述存储电容 C 的第一极板 1 还接收第二电源信号 PVDD,所述存储电容 C 的第二极板 2 分别连接第一开关晶体管 T1 的第一极 11 和驱动晶体管 Td 的栅极;

[0047] 所述有机发光二极管 OLED 的阳极 61 连接第三开关晶体管 T3 的第二极 32,所述有机发光二极管 OLED 的阴极 62 接收第一电源信号 PVEE。

[0048] 为了消除像素电路上一帧图像数据信号对当前帧显示的影响,本发明实施例二提供的像素驱动电路将第一电源信号 PVEE 的低电平信号通过有机发光二极管 OLED、第三开关晶体管 T3、第一开关晶体管 T1 传输至驱动晶体管 Td 的栅极,对驱动晶体管 Td 的栅极信号进行复位。

[0049] 优选地,所述对驱动晶体管 T5 的栅极进行信号复位的操作在当前帧的图像数据信号 Data 输入之前,也即初始化阶段。在初始化阶段时,第二发光信号 Emit(n+1) 和第一扫描信号 Scan_a 提供开启信号,第三开关晶体管 T3 和第一开关晶体管 T1 均导通,第一电源信号 PVEE 即能通过第三开关晶体管 T3 和第一开关晶体 T1 传输至驱动晶体管 Td 的栅极,对其进行复位。

[0050] 所述像素驱动电路还包括位于初始化阶段 I 之后的信号加载阶段 II 和发光阶段 III,请参考图 5,为本发明实施例一的像素驱动电路的工作时序图。

[0051] 在初始化阶段 I,第一发光信号 Emit(n) 提供关闭信号、第二发光信号 Emit(n+1) 提供开启信号、第一扫描信号 Scan_a 提供开启信号、第二扫描信号 Scan_b 提供关闭信号。

因为第一开关晶体管 T1 和第三开关晶体管 T3 导通,第一电源信号 PVEE 传输至驱动晶体管 Td 的栅极;因为第二开关晶体管 T2 断开,因此第二电源信号 PVDD 不能向该像素驱动电路传输信号;同时因为第二扫描信号 Scan_b 提供关闭信号,第四开关晶体管 T4 断开,就可以降低第一电源信号 PVEE 和图像信号 Data 短路的风险。在初始化阶段 I 中,该像素驱动电路进行驱动晶体管 Td 的栅极信号复位操作,驱动晶体管 Td 的栅极的电位为第一电源信号 PVEE 的低电位。

[0052] 所述第一电源信号 PVEE 和图像信号 Data 的短路风险具体是指,在当前像素驱动电路的初始化阶段 I 内,虽然图像信号 Data 未向其传输图像显示信号,但是此时图像信号 Data 正在向上一级的像素驱动电路传递图像显示信号;第一电源信号 PVEE 是一个稳定的低电位信号,如果在当前像素驱动电路的初始化阶段 I 内第三驱动晶体管 T3、驱动晶体管 Td 和第四开关晶体管 T4 形成通路,则第一电源信号 PVEE 可能会影响图像信号 Data 的信号值,可能使写入上一级的像素驱动电路中的图像显示信号偏离正常值。

[0053] 在信号加载阶段 II,第一发光信号 Emit(n) 提供关闭信号、第二发光信号 Emit(n+1) 提供关闭信号、第一扫描信号 Scan_a 提供开启信号、第二扫描信号 Scan_b 提供开启信号、图像数据信号 Data 传输显示信号。第二开关晶体管 T2 和第三开关晶体管 T3 断开,第一开关晶体管 T1 和第四开关晶体管 T4 导通,因为在刚进入信号加载阶段 II 时,驱动晶体管 Td 的栅极还是第一电源信号 PVEE 的低电位,因此驱动晶体管 Td 也是导通的。图像数据信号 Data 通过第四开关晶体管 T4 传输至驱动晶体管 Td 的源极 S,即此时驱动晶体管 Td 的源极电压 Vs 为 Vdata。

[0054] 又因为第一开关晶体管 T1、第四开关晶体管 T4 和驱动晶体管 Td 都是导通的,即驱动晶体管 Td 的栅极和漏极 D 被接通。图像数据信号 Data 向驱动晶体管 Td 的栅极充电,当驱动晶体管 Td 的栅极电压 Vg 增加至为其源极电压 Vs 与其阈值电压 Vth 之和时,该驱动晶体管 Td 截止,此时驱动晶体管 Td 的栅极电压 Vg 为:

$$[0055] \quad Vg = Vs + Vth = Vdata + Vth \quad (1)$$

[0056] 此时存储电容 C 的第二极板 2 的电压也为 (Vdata+Vth),即驱动晶体管 Td 的栅极电压存储在存储电容 C 的第二极板 2。

[0057] 接着进入发光阶段 III,第一发光信号 Emit(n) 提供开启信号、第二发光信号 Emit(n+1) 提供开启信号、第一扫描信号 Scan_a 和第二扫描信号 Scan_b 提供关闭信号、图像数据信号 Data 不再传输显示信号。第一开关晶体管 T1 断开 ----- 即驱动晶体管 Td 的栅极和漏极 D 断开,第三开关晶体管 T3 导通 ----- 即驱动晶体管 Td 的漏极 D 与有机发光二极管 OLED 的阳极接通,使得有机发光二极管 OLED 能够在驱动晶体管 Td 的漏极电流的驱动下发光。同时,由于第二开关晶体管 T2 导通,因此在发光阶段 III 中,所述驱动晶体管 Td 的源极电压 Vs 为第二电源信号 PVDD 的高电压 Vdd,此时驱动晶体管 Td 的漏极电流 I 为:

$$[0058] \quad I = \frac{1}{2} k (Vg - Vs - Vth)^2 = \frac{1}{2} k (Vdata - Vdd)^2 \quad (2)$$

[0059] 其中, k 为常数。如公式 (2) 所示,驱动晶体管 Td 的漏极电流 I 与该驱动晶体管 Td 的阈值电压 Vth 无关,所以本发明实施例二提供的像素驱动电路能够消除由于多个驱动晶体管的阈值电压不同而导致的显示不均匀,具备更好的显示效果。

[0060] 本发明实施例二提供的像素驱动电路,其使用第一电源信号 PVEE 在信号加载阶

段之前对驱动晶体管 Td 的栅极信号进行复位,可以保证当前帧的图像数据信号 Data 顺利写入,同时使用本来就为有机发光二极管 OLED 提供阴极信号的第一电源信号 PVEE 来提供该复位信号,而不是使用单独的复位信号,可以简化电路结构有利于像素驱动电路的小型化。并且本发明实施例二提供的像素驱动电路,能够消除由于多个驱动晶体管的阈值电压不同而导致的显示不均匀,具备更好的显示效果。进一步地,在初始化阶段 I 中使第二扫描信号 Scan_b 提供关闭信号,第四开关晶体管 T4 断开,降低第一电源信号 PVEE 和图像信号短路 Data 的风险,保证整体的显示效果。

[0061] 优选地,相邻两级像素驱动电路中,上一像素驱动电路的第二发光信号 Emit(n+1) 和下一级像素驱动电路的第一发光信号 Emit(n) 为同一信号。请参考图 6,为本发明实施例二的像素驱动电路的另一种工作时序图,依次包括初始化阶段 I、信号加载阶段 II、等待阶段 III 和发光阶段 IV,和图 5 所示的工作时序不同之处在于,所述信号加载阶段和发光阶段之间还有一个等待阶段。等待阶段 III 中第二发光信号 Emit(n+1) 继续维持高电平。在等待阶段 III 中,第一发光信号 Emit(n)、扫描信号 Scan(n)、图像数据信号 Data 的信号都同发光阶段 IV 内的相同。

[0062] 使用本发明实施例二的像素驱动电路的另一种工作时序,也可以得到图 5 所示的工作时序同样的工作效果,但是上一级像素驱动电路的第二发光信号 Emit(n+1) 和上一级像素驱动电路的第一发光信号 Emit(n) 为同一信号,则可省去一个信号源,使像素驱动电路的驱动方法变得更为简单。

[0063] 上述本发明实施例序号仅仅为了描述,不代表实施例的优劣。显然,本领域的技术人员可以对本发明进行各种改动和变型而不脱离本发明的精神和范围。这样,倘若本发明的这些修改和变型属于本发明权利要求及其等同技术的范围之内,则本发明也意图包含这些改动和变型在内。

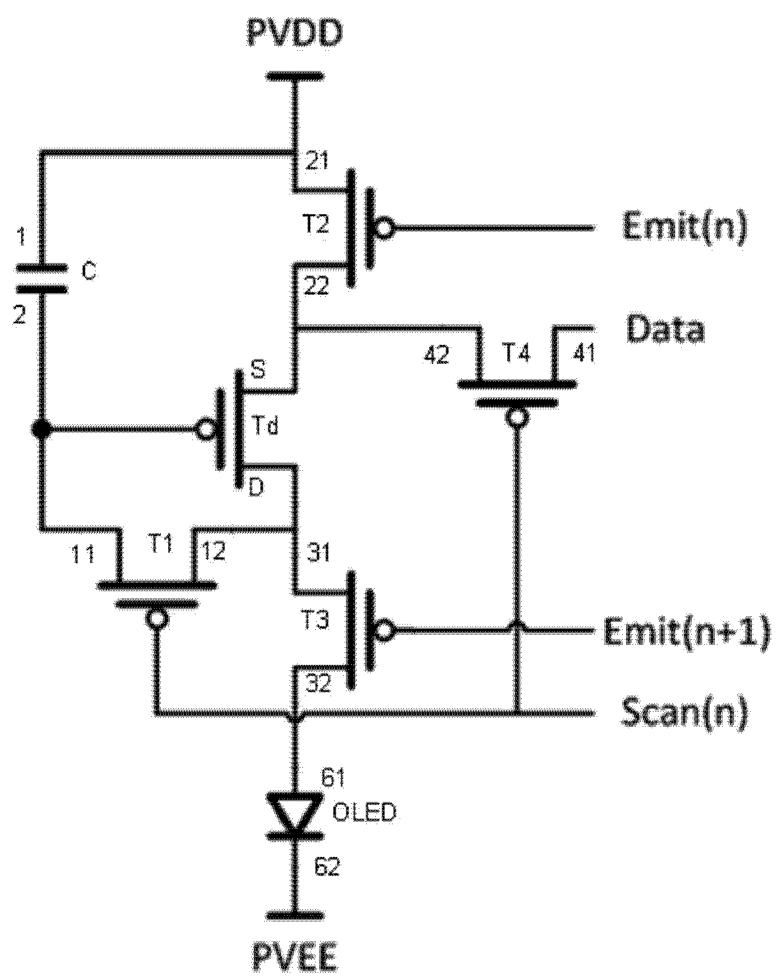


图 1

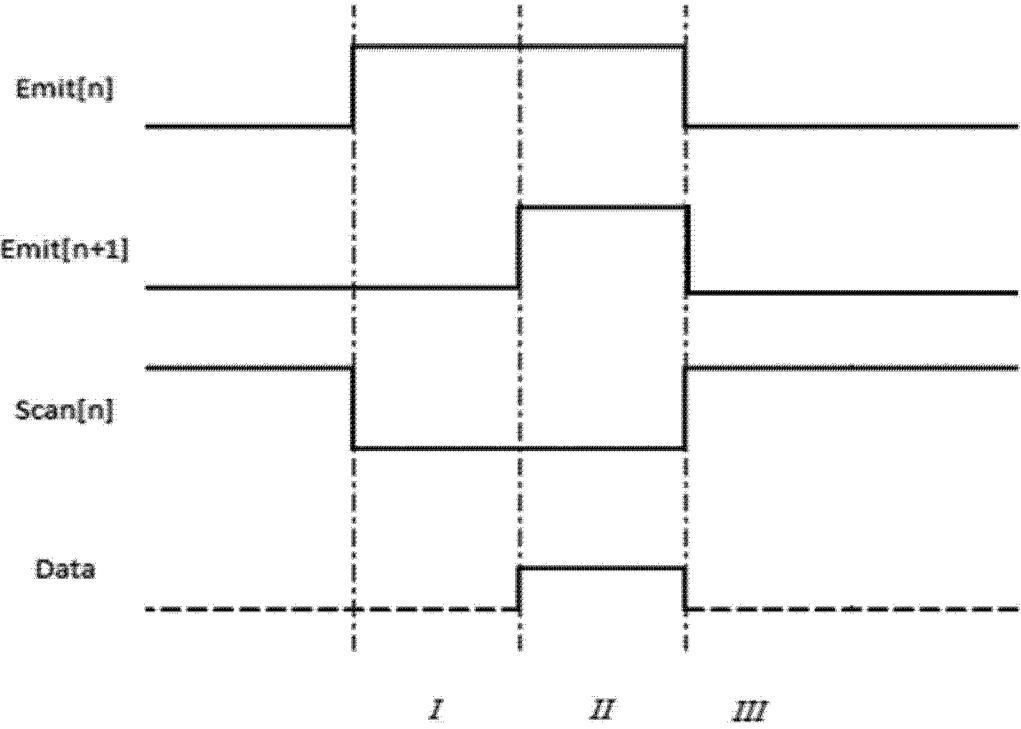


图 2

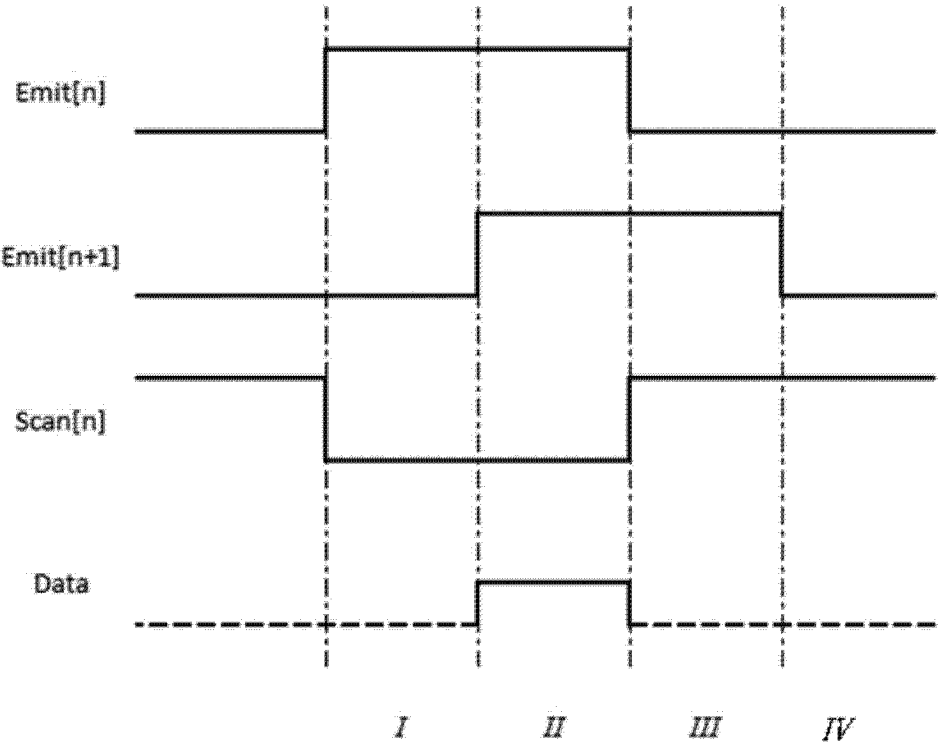


图 3

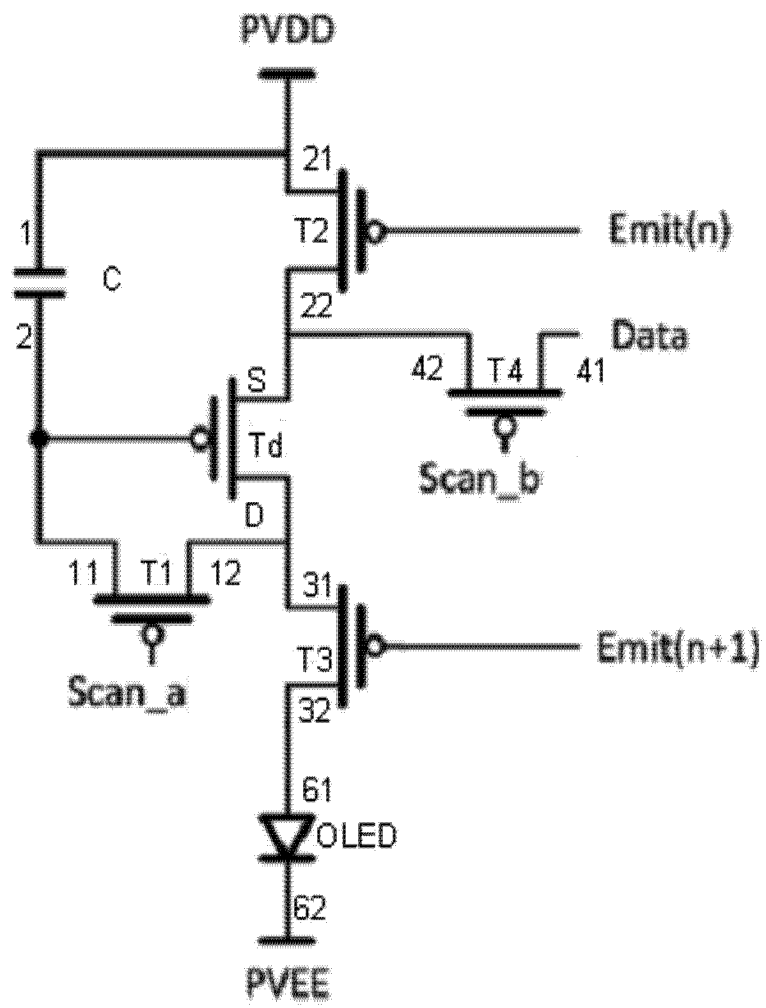


图 4

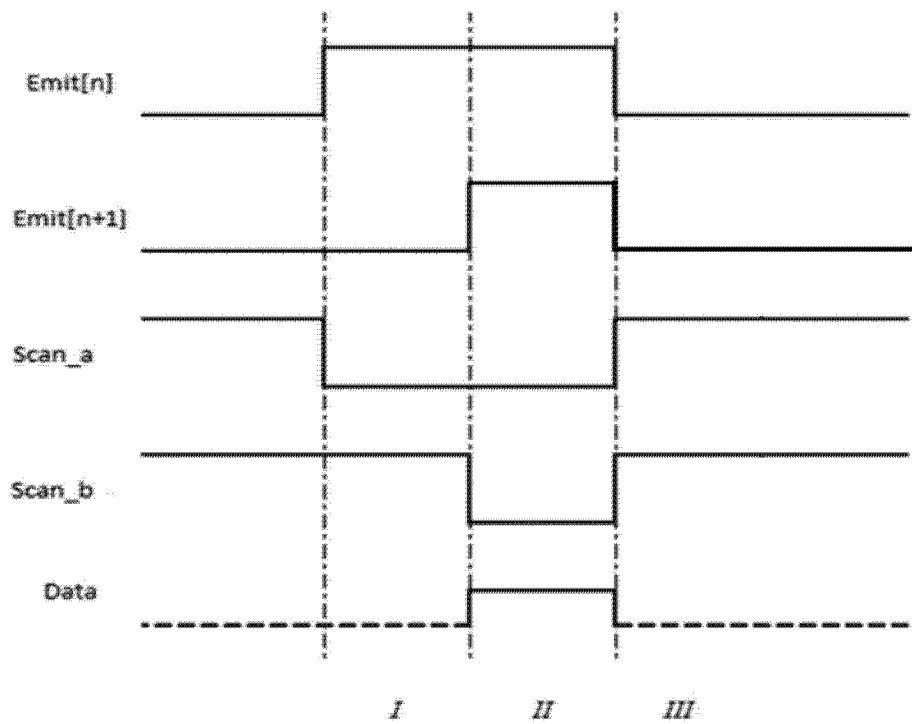


图 5

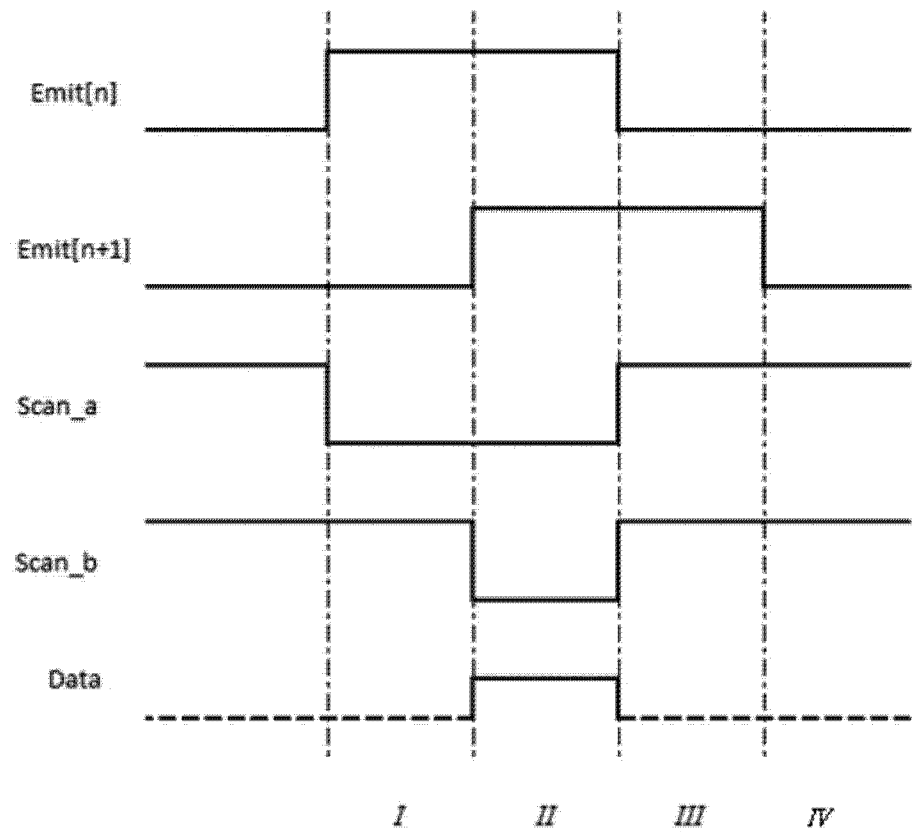


图 6

专利名称(译)	一种像素驱动电路及有机发光显示装置		
公开(公告)号	CN104064145A	公开(公告)日	2014-09-24
申请号	CN201410265086.0	申请日	2014-06-13
[标]申请(专利权)人(译)	上海天马有机发光显示技术有限公司 天马微电子股份有限公司		
申请(专利权)人(译)	上海天马有机发光显示技术有限公司 天马微电子股份有限公司		
当前申请(专利权)人(译)	上海天马有机发光显示技术有限公司 天马微电子股份有限公司		
[标]发明人	顾寒昱 钱栋 张通		
发明人	顾寒昱 钱栋 张通		
IPC分类号	G09G3/32 G09G3/3225		
CPC分类号	G09G3/3233 G09G2300/0819 G09G2300/0861 G09G2310/0251 G09G2310/0262 G09G2320/0233 G09G2320/0257 G09G2320/043		
外部链接	Espacenet SIPO		

摘要(译)

本发明实施例提供了一种像素驱动电路和一种显示装置，所述像素驱动电路包括驱动晶体管和发光二极管，所述发光二极管的阴极接收第一电源信号，所述发光二极管的阳极和驱动晶体管的栅极连接；在所述像素驱动电路的工作时间中，所述第一电源信号通过发光二极管的阴极和阳极被加载到驱动晶体管的栅极，对所述驱动晶体管的栅极的信号进行复位；所述第一电源信号为低电平信号。

