



(12)发明专利

(10)授权公告号 CN 103477713 B

(45)授权公告日 2016.08.24

(21)申请号 201280015935.6

(22)申请日 2012.03.27

(30)优先权数据

2011-081173 2011.03.31 JP

(85)PCT国际申请进入国家阶段日

2013.09.27

(86)PCT国际申请的申请数据

PCT/JP2012/058009 2012.03.27

(87)PCT国际申请的公布数据

W02012/133458 JA 2012.10.04

(73)专利权人 夏普株式会社

地址 日本,大阪府

(72)发明人 园田通 川户伸一 井上智

桥本智志

(74)专利代理机构 北京尚诚知识产权代理有限公司

公司 11322

代理人 龙淳

(51)Int.Cl.

H05B 33/12(2006.01)

G09F 9/30(2006.01)

H01L 27/32(2006.01)

H01L 51/50(2006.01)

H05B 33/10(2006.01)

(56)对比文件

JP 特开2007-234241 A,2007.09.13,说明书第0039-0063段以及说明书附图1.

JP 特开2007-234241 A,2007.09.13,说明书第0039-0063段以及说明书附图1.

CN 101006484 A,2007.07.25,说明书第1页第1-5行、第10页以及说明书附图7-2.

审查员 苏治平

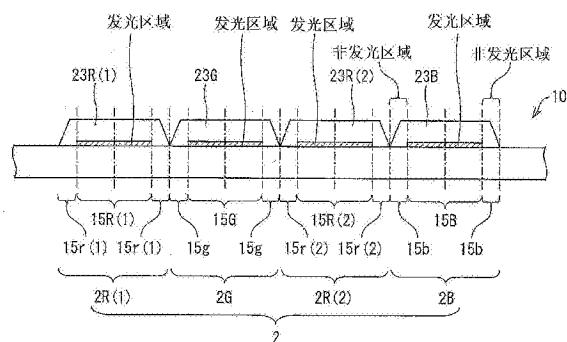
权利要求书1页 说明书34页 附图16页

(54)发明名称

显示用基板、有机电致发光显示装置和它们的制造方法

(57)摘要

TFT基板(10)具有包含至少三种颜色的发光区域的多个像素区域,该至少三种颜色的发光区域分别具有由蒸镀膜构成的发光层(23R(1)、23G、23R(2)、23B),相邻的两个发光区域是在由各种颜色的发光区域的发光层产生相同亮度的光时具有最大电流效率的颜色的发光层(23G)的发光区域和具有最小电流效率的颜色的发光层(23B)的发光区域的组合以外的组合。



1. 一种有机电致发光显示装置的制造方法,其特征在于:

包括形成阳极的阳极形成工序和形成阴极的阴极形成工序,

并且包括在阳极形成工序与阴极形成工序之间,将由蒸镀膜构成的至少三种颜色的发光层在同一平面内按照颜色依次形成的发光层形成工序,

在所述发光层形成工序中,形成所述至少三种颜色的发光层,使得:所述至少三种颜色的发光层的发光区域在所述同一平面内至少在一维方向上排列,在由各种颜色的发光区域的发光层产生相同亮度的光时电流效率最大的颜色的发光层与电流效率最小的颜色的发光层之间,存在至少一个具有所述电流效率最大的颜色的发光层的电流效率与所述电流效率最小的颜色的发光层的电流效率之间的大小的电流效率的颜色的发光层,所述各种颜色的发光区域的发光层在所述一维方向上按照所述电流效率的大小的顺序相邻,并且由各种颜色的发光区域的发光层产生相同亮度的光时电流效率越小的颜色的发光层,以越接近阳极形成工序的顺序形成。

2. 如权利要求1所述的有机电致发光显示装置的制造方法,其特征在于:

在相邻的两个发光区域中的一个发光区域的发光层与另一个发光区域的发光层的边界部具有各个发光层的一部分重叠的重叠区域,并且,

相同颜色的所述蒸镀膜,在被蒸镀所述蒸镀膜的显示用基板的移动方向上,从所述显示用基板的一端部到另一端部形成为条状。

3. 如权利要求2所述的有机电致发光显示装置的制造方法,其特征在于:

在所述重叠区域,所述电流效率越小的发光层越位于阳极侧,在所述相邻的两个发光区域中的所述重叠区域以外的非重叠区域,各个发光区域中的不同颜色的发光层不重叠地设置。

4. 如权利要求1所述的有机电致发光显示装置的制造方法,其特征在于:

形成所述至少三种颜色的发光层,使得所述至少三种颜色的发光层的发光区域在二维方向上排列,并且在所述一维方向上相邻的发光区域中的发光层间的电流效率之差和在与所述一维方向正交的方向上相邻的发光区域中的发光层间的电流效率之差分别最小。

显示用基板、有机电致发光显示装置和它们的制造方法

技术领域

[0001] 本发明涉及在显示用基板上形成规定图案的蒸镀膜的蒸镀技术,更详细地说,涉及使用了这样的蒸镀技术的显示用基板、有机电致发光显示装置和它们的制造方法。

背景技术

[0002] 近年来,在各种商品、领域中平板显示器被灵活利用,要求平板显示器的进一步大型化、高画质化、低耗电化。

[0003] 在这样的状况下,具有利用了有机材料的电场发光(电致发光,以下记为“EL”)的有机EL元件的有机EL显示装置,作为全固体型且在低电压驱动、高速响应性、自发光性等方面优异的平板显示器,受到人们高度关注。

[0004] 有机EL显示装置例如具有在由设置有TFT(薄膜晶体管)的玻璃基板等形成的基板上,设置有与TFT连接的有机EL元件的结构。

[0005] 有机EL元件是能够通过低电压直流驱动进行高亮度发光的发光元件,具有第一电极、有机EL层和第二电极依次叠层而成的构造。其中第一电极与TFT连接。

[0006] 此外,在第一电极与第二电极之间,作为上述有机EL元件,设置有使空穴注入层、空穴输送层、电子阻挡层、发光层、空穴阻挡层、电子输送层、电子注入层等叠层而成的有机层。

[0007] 图19是示意性地表示一般的全彩色有机EL显示装置的各像素中的子像素排列的图。

[0008] 如图19所示,全彩色的有机EL显示装置,一般将具有R(红)、G(绿)、B(蓝)各种颜色的发光层的有机EL元件作为子像素,在TFT基板等显示用的半导体基板上排列形成,使用TFT有选择地使这些有机EL元件以期望的亮度发光,由此进行图像显示。

[0009] 在这样的有机EL显示装置的制造中,在每个作为发光元件的有机EL元件中图案形成至少具有以各种颜色发光的有机发光材料的发光层(例如参照专利文献1、2)。

[0010] 上述有机EL元件通过有机膜的叠层蒸镀构成,发光层需要按各个颜色的子像素分开蒸镀。

[0011] 例如,在低分子型有机EL显示器(OLED)中,一直以来,通过使用蒸镀用的掩模的蒸镀法,进行有机膜(有机层)的分涂形成。

[0012] 作为进行发光层的图案形成的方法,例如已知使用了被称为荫罩(shadow mask)的蒸镀用的掩模的真空蒸镀法。进而,上述真空蒸镀法大致分为:使被成膜基板和蒸镀用的掩模紧贴而进行成膜的方法;和使被成膜基板和蒸镀用的掩模分离而进行成膜的扫描蒸镀法。

[0013] 在像这样使用蒸镀用的掩模的真空蒸镀法中,使被成膜基板和蒸镀源相对配置,在掩模中设置与蒸镀区域的一部分的图案对应的开口部,使得在目标蒸镀区域以外的区域不会附着蒸镀颗粒,使蒸镀颗粒经过该开口部后蒸镀于基板,由此进行图案形成。

[0014] 现有技术文献

[0015] 专利文献

[0016] 专利文献1:日本公开专利公报(日本特开2000-188179号公报(公开日:2000年7月4日))

[0017] 专利文献2:日本公开专利公报(日本特开平10-102237号公报(公开日:1998年4月21日))

发明内容

[0018] 发明要解决的技术问题

[0019] 但是,如上所述,在使用蒸镀用的掩模进行蒸镀时,由于蒸镀用的掩模与被成膜基板的相对位置的位置偏移、在蒸镀用的掩模中形成的开口的加工精度、被成膜基板上的图案精度、扫描蒸镀时的基板的摇动等的影响,发生蒸镀膜的错位(即,发光层的图案偏差)。

[0020] 当然,在蒸镀膜的图案形成位置没有发生偏移时,如图19所示,分涂而成的蒸镀膜彼此在发光区域上不会重叠。

[0021] 但是,为此,需要消除在蒸镀用的掩模上形成的开口的加工精度、被成膜基板上的图案精度、扫描蒸镀时的基板的摇动等的影响,需要很高的技术。

[0022] 而且,在如上所述发生蒸镀膜的错位(位置偏移)时,当蒸镀膜的错位超过允许范围时,如图20所示,应该在相邻的子像素中的一个子像素的区域中形成的蒸镀膜侵入另一子像素的区域,蒸镀膜图案也形成在相邻子像素的发光区域上。图20表示应该在相邻的G、B子像素中的G子像素的区域中形成的蒸镀膜侵入B子像素的区域,发光层(G)的蒸镀膜图案也形成在相邻的B子像素的发光区域上的例子。

[0023] 在像这样发光层偏移时,在上述另一个子像素中的受到侵入的区域内,受到上述一个子像素的颜色的影响,发生上述另一个子像素的颜色和上述一个子像素的颜色混合,即混色的现象。混色导致显示品质下降,使有机EL显示装置的成品率下降。

[0024] 为了抑制混色,使子像素间的非发光区域变宽即可,但是这样做的话,子像素的发光区域的画积变小。

[0025] 当像这样子像素的发光区域的画积变小时,为了得到相同的发光亮度所流过的电流密度变高,因此亮度的经时劣化变早。即寿命变短。

[0026] 进而,显示图像的颗粒感增加。即,图案不能够显示均匀,而被看成颗粒的集合体。

[0027] 由此,使子像素间的非发光区域扩大,会使有机EL显示装置的可靠性、显示品质下降,并且不能够实现高精度的有机EL显示装置。

[0028] 本发明鉴于上述问题提出,目的在于提供不扩大非发光区域,就能够抑制由蒸镀膜的错位引起的显示品质的下降的显示用基板、有机电致发光显示装置和它们的制造方法。

[0029] 解决技术问题的技术方案

[0030] 为了解决上述问题,本发明的显示用基板的特征在于,具有包含至少三种颜色的发光区域作为子像素区域的多个像素区域,该至少三种颜色的发光区域分别具有由蒸镀膜构成的发光层,相邻的两个发光区域是在由各种颜色的发光区域的发光层产生相同亮度的光时具有最大电流效率的颜色的发光层的发光区域和具有最小电流效率的颜色的发光层的发光区域的组合以外的组合的发光区域。

[0031] 根据上述结构,使相邻的两个发光区域为在由各种颜色的发光区域的发光层产生相同亮度的光时具有最大电流效率的颜色的发光层的发光区域和具有最小电流效率的颜色的发光层的发光区域的组合以外的组合的发光区域,因此,与具有最大电流效率的颜色的发光层的发光区域和具有最小电流效率的颜色的发光层的发光区域相邻的现有结构相比,能够使相邻的两个发光区域的电流效率之差变小。

[0032] 因此,上述显示用基板通过具有上述结构,在其制造过程中,即使相邻的两个发光区域中的一个发光区域的蒸镀膜侵入另一个发光区域的蒸镀膜的区域,与上述现有结构相比,也能够抑制由该侵入引起的混色的程度(颜色变化的程度)。

[0033] 由此,根据上述结构,能够不扩大非发光区域地抑制由蒸镀膜的错位引起的显示品质的下降。

[0034] 此外,为了解决上述问题,本发明的显示用基板,在同一平面内,至少设置有三列膜厚不同的蒸镀膜图案,相邻的两个蒸镀膜图案是具有最大膜厚的蒸镀膜图案和具有最小膜厚的蒸镀膜图案的组合以外的组合的蒸镀膜图案。

[0035] 根据上述结构,在同一平面内,至少设置有三列膜厚不同的蒸镀膜图案,相邻的两个蒸镀膜图案是具有最大膜厚的蒸镀膜图案和具有最小膜厚的蒸镀膜图案的组合以外的组合的蒸镀膜图案,因此与具有最大膜厚的蒸镀膜图案和具有最小膜厚的蒸镀膜图案相邻的结构相比,能够使相邻的两个蒸镀膜图案彼此的膜厚差较小。

[0036] 结果,通过适当设定膜厚,即使相邻的两个蒸镀膜图案中的一个蒸镀膜图案的蒸镀膜侵入另一个蒸镀膜图案的蒸镀膜的区域,也能够抑制由该侵入引起的总厚的偏差。

[0037] 由此,不扩大非发光区域就能够抑制由蒸镀膜的错位引起的显示品质的下降。

[0038] 本发明的有机电致发光显示装置具有本发明的上述任一显示用基板。

[0039] 根据该结构,能够实现能够得到上述任一结构的效果的有机电致发光显示装置。

[0040] 为了解决上述问题,本发明的显示用基板的制造方法中,该显示用基板具有包含至少三种颜色的发光区域作为子像素区域的多个像素区域,该至少三种颜色的发光区域分别具有由蒸镀膜构成的发光层,该显示用基板的制造方法的特征在于:在由各种颜色的发光区域的发光层产生相同亮度的光时电流效率最大的颜色的发光层与电流效率最小的颜色的发光层之间,形成至少一个具有上述电流效率最大的颜色的发光层的电流效率与电流效率最小的颜色的发光层的电流效率之间的大小的电流效率的颜色的发光层。

[0041] 根据上述制造方法,即使相邻的两个发光区域中的一个发光区域的发光层侵入另一个发光区域,也能够最为抑制由该侵入引起的混色的程度(颜色变化的程度),结果能够最为抑制画质的下降。

[0042] 本发明的有机电致发光显示装置的制造方法的特征在于:包括形成阳极的阳极形成工序和形成阴极的阴极形成工序,并且包括在阳极形成工序与阴极形成工序之间,将由蒸镀膜构成的至少三种颜色的发光层按照颜色依次形成的发光层形成工序,在上述发光层形成工序中,由各种颜色的发光区域的发光层产生相同亮度的光时电流效率越小的颜色的发光层,以越接近阳极形成工序的顺序形成。

[0043] 一般来说,上述发光层在越接近阳极的区域越容易发光,换言之,具有越接近阳极则发光亮度越大的性质。

[0044] 于是,如上述结构那样,在发光层形成工序中,由各种颜色的发光区域的发光层产

生相同亮度的光时电流效率越小的颜色的发光层,以越接近阳极形成工序的顺序形成,由此即使发生混色,也能够使其影响较小。

[0045] 另外,在侵入方的发光层接近阳极时,侵入方的发光层容易发光,但此时,阳极侧的发光层的电流效率比另一侧的发光层的电流效率低,因此其效果相互抵消(消除)。

[0046] 因此,即使在侵入方的发光层接近阳极的情况下,或是相反的情况下,通过上述顺序形成发光层,即使产生混色,也能够使其影响较小。

[0047] 由此,在相邻的两个发光区域中的一个发光区域的蒸镀膜侵入另一个发光区域的蒸镀膜的区域时,也能够抑制由该侵入引起的混色的程度(颜色变化的程度),结果能够抑制画质的下降。

[0048] 发明效果

[0049] 如上所述,本发明的显示用基板的特征在于,具有包含至少三种颜色的发光区域作为子像素区域的多个像素区域,该至少三种颜色的发光区域分别具有由蒸镀膜构成的发光层,相邻的两个发光区域是在由各种颜色的发光区域的发光层产生相同亮度的光时具有最大电流效率的颜色的发光层的发光区域和具有最小电流效率的颜色的发光层的发光区域的组合以外的组合的发光区域。

[0050] 此外,本发明的显示用基板的制造方法中,该显示用基板具有包含至少三种颜色的发光区域作为子像素区域的多个像素区域,该至少三种颜色的发光区域分别具有由蒸镀膜构成的发光层,该显示用基板的制造方法的特征在于:在由各种颜色的发光区域的发光层产生相同亮度的光时电流效率最大的颜色的发光层与电流效率最小的颜色的发光层之间,形成至少一个具有上述电流效率最大的颜色的发光层的电流效率与电流效率最小的颜色的发光层的电流效率之间的大小的电流效率的颜色的发光层。

[0051] 根据上述结构和制造方法,在其制造过程中,即使相邻的两个发光区域中的一个发光区域的蒸镀膜侵入另一个发光区域的蒸镀膜的区域,与上述现有结构相比,也能够抑制由该侵入引起的混色的程度(颜色变化的程度)。

[0052] 因此,根据上述结构和制造方法,不扩大非发光区域就能够抑制由蒸镀膜的错位引起的显示品质的下降。

[0053] 此外,本发明的显示用基板,在同一平面内,至少设置有三列膜厚不同的蒸镀膜图案,相邻的两个蒸镀膜图案是具有最大膜厚的蒸镀膜图案和具有最小膜厚的蒸镀膜图案的组合以外的组合的蒸镀膜图案。

[0054] 根据上述结构,通过适当设定膜厚,即使相邻的两个蒸镀膜图案中的一个蒸镀膜图案的蒸镀膜侵入另一个蒸镀膜图案的蒸镀膜的区域,也能够抑制由该侵入引起的总厚的偏差。

[0055] 因此,根据上述结构,不扩大非发光区域就能够抑制由蒸镀膜的错位引起的显示品质的下降。

[0056] 此外,本发明的有机电致发光显示装置具有上述任一个显示用基板。

[0057] 因此,根据该结构,能够提供不扩大非发光区域就能够抑制由蒸镀膜的错位引起的显示品质的下降的有机电致发光显示装置。

[0058] 此外,本发明的有机电致发光显示装置的制造方法的特征在于:包括形成阳极的阳极形成工序和形成阴极的阴极形成工序,并且包括在阳极形成工序与阴极形成工序之

间,将由蒸镀膜构成的至少三种颜色的发光层按照颜色依次形成的发光层形成工序,在上述发光层形成工序中,由各种颜色的发光区域的发光层产生相同亮度的光时电流效率越小的颜色的发光层,以越接近阳极形成工序的顺序形成。

[0059] 根据上述制造方法,在相邻的两个发光区域中的一个发光区域的蒸镀膜侵入另一个发光区域的蒸镀膜的区域时,也能够抑制由该侵入引起的混色的程度(颜色变化的程度),结果能够抑制画质的下降。

[0060] 因此,根据上述制造方法,能够提供不扩大非发光区域就能够抑制由蒸镀膜的错位引起的显示品质的下降的有机电致发光显示装置。

附图说明

[0061] 图1是将本发明的实施方式1的有机EL显示装置中的构成各像素的子像素排列,作为上述有机EL显示装置中的TFT基板的一个像素区域中的子像素区域的排列进行示意性表示的图。

[0062] 图2是表示构成本发明的实施方式1的有机EL显示装置的像素的结构俯视图。

[0063] 图3是图2所示的有机EL显示装置中的TFT基板的A-A线向视截面图。

[0064] 图4是表示本发明的实施方式1的有机EL显示装置的结构例的截面图。

[0065] 图5是表示驱动各子像素的子像素驱动电路的电路结构的图。

[0066] 图6是表示在本发明的实施方式1中使用的蒸镀装置的主要部分的概要结构的立体图。

[0067] 图7是按照工序顺序表示本发明的实施方式1的有机EL显示装置的制造工序的流程图。

[0068] 图8是表示图7所示的使用蒸镀装置在TFT基板上形成规定图案的方法的一个例子的流程图。

[0069] 图9(a)~(h)是使用TFT基板的主要部分的结构,示意性地表示相邻的两个子像素中的一个子像素的发光层侵入另一个子像素的发光区域的图案的图。

[0070] 图10是示意性地表示具有蒸镀膜的电流效率不同的N(N为3以上的整数)种子像素的像素在一维方向上排列的例子的图。

[0071] 图11是示意性地表示本发明的实施方式2的子像素排列的一个例子的图。

[0072] 图12是示意性地表示在本发明的实施方式2中使用的蒸镀方式的一个例子的图。

[0073] 图13(a)、(b)是表示由发光层或发光层和发光区域的形状变更引起的倾斜方向上相邻的子像素间的分离距离的扩大的图。

[0074] 图14是表示由4种颜色的子像素构成一个像素时的子像素的配置例子的图。

[0075] 图15是表示由M种子像素构成一个像素时的子像素的配置例子的图。

[0076] 图16(a)~(d)是示意性地表示本发明的实施方式3的有机EL显示装置中构成各像素的子像素排列的变形例的图。

[0077] 图17是表示本发明的实施方式4的有机EL显示装置的概要结构的截面图。

[0078] 图18是按照工序顺序表示图17所示的有机EL显示装置的制造工序的流程图。

[0079] 图19是示意性地表示一般的全彩色的有机EL显示装置的各像素中的子像素排列的图。

[0080] 图20是用于说明现有的子像素排列中的问题的图。

具体实施方式

[0081] 以下详细说明本发明。

[0082] [实施方式1]

[0083] 基于图1~图10说明本实施方式如下。

[0084] <有机EL显示装置的概要结构>

[0085] 图4是表示本实施方式的有机EL显示装置1的结构例的截面图。

[0086] 图4所示的有机EL显示装置1具有TFT基板10、有机EL元件20、粘接层30、密封基板40,是从TFT基板10侧取出光的底部发光型、RGB全彩色显示型的显示装置。

[0087] 在TFT基板10上,在作为像素区域的部分形成有作为开关元件的TFT等。

[0088] 有机EL元件20在TFT基板10的显示区域中形成为矩阵状。

[0089] 形成有有机EL元件20的TFT基板10通过粘接层30等与密封基板40粘合。

[0090] 接着,详细叙述有机EL显示装置1的TFT基板10和有机EL元件20的结构。

[0091] <TFT基板10的结构>

[0092] 图1是将本实施方式的有机EL显示装置1中的构成各像素的子像素排列,作为上述有机EL显示装置1中的TFT基板10的一个像素区域中的子像素区域的排列示意性地表示的图。

[0093] 另外,此处,TFT基板10的一个像素区域是指,已显示面板化时(即组装成有机EL显示装置1时),与用于进行彩色显示的最小构成单位的像素(本实施方式中是三原色用像素)相当的区域。

[0094] 此外,TFT基板10的子像素区域是指,已显示面板化时(即组装成有机EL显示装置1时),与构成作为用于进行彩色显示的最小构成单位的一个像素的各子像素(点)对应的区域。

[0095] 此外,图2是表示构成上述有机EL显示装置1的像素的结构的俯视图。图3是图2所示的有机EL显示装置1中的TFT基板10的A-A线向视截面图。

[0096] 另外,图1相当于关注子像素排列而将图3所示的TFT基板10的A-A线向视截面概要化表示的图。

[0097] 如图3所示,TFT基板10具有在玻璃基板等透明的绝缘基板11上,形成有TFT12(开关元件)、层间绝缘膜13、配线14、边缘覆盖物15等的结构。

[0098] 有机EL显示装置1是全彩色的有源矩阵型的有机EL显示装置。如图2和图3所示,在绝缘基板11上,被配线14包围的区域中,分别矩阵状地排列有由红(R)、绿(G)、蓝(B)各种颜色的有机EL元件20形成的各种颜色子像素2R(1)、2G、2R(2)、2B。

[0099] 即,被配线14包围的区域是一个子像素(点),按每个子像素划出R、G、B发光区域(发光部)。

[0100] 像素2(即一个像素)由射出红色的光的红色子像素2R(1)、2R(2)、射出绿色的光的绿色子像素2G、射出蓝色的光的蓝色子像素2B这4个子像素2R(1)、2G、2R(2)、2B构成。

[0101] 各子像素2R(1)、2G、2R(2)、2B中,作为各子像素2R(1)、2G、2R(2)、2B中用于发光的各种颜色的发光区域,分别设置有被条状的各种颜色的发光层23R(1)、23G、2R(2)、23B覆盖

的露出部15R(1)、15G、15R(2)、15B。

[0102] 发光层23R(1)、23G、23R(2)、23B按照各个颜色通过蒸镀进行图案形成。

[0103] 子像素2R(1)、2G、2R(2)、2B中,分别设置有与有机EL元件20中的第一电极21连接的TFT12。各子像素2R(1)、2G、2R(2)、2B的发光强度由配线14和TFT12进行的扫描和选择决定。这样,有机EL显示装置1使用TFT12有选择地使有机EL元件20以期望的亮度发光,由此实现图像显示。

[0104] 层间绝缘膜13以覆盖各TFT12和配线14的方式,在上述绝缘基板11上遍及上述绝缘基板11的整个区域叠层。

[0105] 在层间绝缘膜13上,形成有有机EL元件20中的第一电极21。

[0106] 此外,在层间绝缘膜13设置有助于使有机EL元件20中的第一电极21与TFT12电连接的接触孔13a。由此,TFT12经上述接触孔13a与有机EL元件20电连接。

[0107] 边缘罩15是用于防止在第一电极21的端部有机EL层变薄、发生电场集中导致有机EL元件20中的第一电极21和第二电极26短路的绝缘层。

[0108] 边缘罩15在层间绝缘膜13上以覆盖第一电极21的端部的方式形成。

[0109] 各子像素2R(1)、2G、2R(2)、2B的第一电极21,如图2所示,在没有边缘罩15的部分分别露出。

[0110] 该露出部15R(1)、15G、15R(2)、15B如上所述成为各子像素2R(1)、2G、2R(2)、2B的发光区域(发光部)。

[0111] 换言之,各子像素2R(1)、2G、2R(2)、2B被具有绝缘性的边缘罩15分开。边缘罩15也作为元件分离膜起作用。

[0112] 如图1所示,各子像素2R(1)、2G、2R(2)、2B分别由上述露出部15R(1)、15G、15R(2)、15B中的发光区域(发光部)和各露出部15R(1)、15G、15R(2)、15B间的非发光区域15r(1)、15g、15r(2)、15b(非发光部)形成。

[0113] 像这样,在TFT基板10上,露出部15R(1)、15G、15R(2)、15B中的各种颜色的发光区域,作为构成有机EL显示装置1的子像素2R(1)、2G、2R(2)、2B的子像素区域(即子像素区域的一部分)被包含。

[0114] <有机EL元件20的结构>

[0115] 如图3所示,有机EL元件20是利用低电压直流驱动能够高亮度发光的发光元件,第一电极21、有机EL层、第二电极26依次叠层。

[0116] 第一电极21是具有向上述有机EL层注入(供给)空穴的功能的层。第一电极21如上所述经接触孔13a与TFT12连接。

[0117] 在第一电极21与第二电极26之间,如图3所示,作为有机EL层,具有从第一电极21侧起依次形成空穴注入层兼空穴输送层22、发光层23R(1)、23G、23R(2)、23B、电子输送层24、电子注入层25的结构。

[0118] 另外,虽然没有图示,但也可以根据需要插入用于阻塞空穴、电子这样的载流子的流动的载流子阻挡层。此外,也可以是一个层具有多个功能,例如可以形成兼用作空穴注入层和空穴输送层的一个层。

[0119] 另外,上述叠层顺序是以第一电极21为阳极,以第二电极26为阴极时的顺序。在使第一电极21为阴极、使第二电极26为阳极时,有机EL层的叠层顺序反转。

[0120] 空穴注入层是具有提高从第一电极21向有机EL层注入空穴的效率的功能的层。此外,空穴输送层是具有提高向发光层23R(1)、23G、23R(2)、23B输送空穴的效率的功能的层。空穴注入层兼空穴输送层22以覆盖第一电极21和边缘罩15的方式,在TFT基板10中的显示区域整面均匀地形成。

[0121] 另外,在本实施方式中,如上所述,作为空穴注入层和空穴输送层,设置有空穴注入层和空穴输送层一体化的空穴注入层兼空穴输送层22。但是,本实施方式并不限于此,空穴注入层和空穴输送层也可以形成为相互独立的层。

[0122] 在空穴注入层兼空穴输送层22上,发光层23R(1)、23G、23R(2)、23B分别与子像素2R(1)、2G、2R(2)、2B对应形成。

[0123] 发光层23R(1)、23G、23R(2)、23B是具有使从第一电极21侧注入的空穴和从第二电极26侧注入的电子再结合而射出光的功能的层。发光层23R(1)、23G、23R(2)、23B分别由低分子荧光色素、金属络合物等电流效率高的材料形成。

[0124] 此处,电流效率表示在每单位面积流过某个值的电流时射出的亮度的比例,其单位为cd/A。

[0125] 在本实施方式中,在各种颜色的发光区域的发光层23R(1)、23G、23R(2)、23B产生相同亮度的光时,发光层23G的电流效率最高。其次,发光层23R(1)和发光层23R(2)的电流效率较高,发光层23B的电流效率最低。

[0126] 电子输送层24是具有提高从第二电极26向发光层23R(1)、23G、23R(2)、23B输送电子的效率的功能的层。此外,电子注入层25是具有提高从第二电极26向有机EL层注入电子的效率的功能的层。

[0127] 电子输送层24以覆盖发光层23R(1)、23G、23R(2)、23B和空穴注入层兼空穴输送层22的方式,在这些发光层23R(1)、23G、23R(2)、23B和空穴注入层兼空穴输送层22上,遍及TFT基板10中的显示区域整面均匀地形成。

[0128] 此外,电子注入层25以覆盖电子输送层24的方式,在电子输送层24上,遍及TFT基板10中的显示区域整面均匀地形成。

[0129] 另外,电子输送层24和电子注入层25可以形成为如上所述相互独立的层,也可以相互一体化而设置。即,有机EL显示装置1可以具有电子输送层兼电子注入层,以代替电子输送层24和电子注入层25。

[0130] 第二电极26是具有将电子注入上述那样由有机层构成的有机EL层的功能的层。第二电极26以覆盖电子注入层25的方式,在电子注入层25上,遍及TFT基板10中的显示区域整面均匀地形成。

[0131] 另外,发光层23R(1)、23G、23R(2)、23B以外的有机层不是作为有机EL层必须的层,根据要求的有机EL元件20的特性适当形成即可。

[0132] 此外,像空穴注入层兼空穴输送层22和电子输送层兼电子注入层这样,一个层可以具有多个功能。

[0133] 此外,在有机EL层中能够根据需要添加载流子阻挡层。例如,在发光层23R(1)、23G、23R(2)、23B与电子输送层24之间,作为载流子阻挡层添加空穴阻挡层,由此阻止空穴漏到电子输送层24,提高各种颜色的发光效率。

[0134] 在上述结构中,第一电极21(阳极)、第二电极26(阴极)和发光层23R(1)、23G、23R

(2)、23B以外的层只要适当插入即可。

[0135] <子像素的结构>

[0136] 一直以来,构成有机EL显示装置1的一个像素,以红(R)、绿(G)、蓝(B)的排列图案排列。

[0137] 与此相对,本实施方式中,如图1~图3所示,在包括具有最大电流效率的发光层23G的子像素2G与包括具有最小电流效率的发光层23B的子像素2B之间,配置有包括具有发光层23G与发光层23B之间的电流效率的发光层的子像素2R(1)、2R(2)。由此,使一个像素2中的子像素的排列为红(R)、绿(G)、红(R)、蓝(B)。

[0138] 另外,在本实施方式中,为了对在现有结构中G子像素相邻的R子像素和在本实施方式中在G子像素与B子像素之间新配置的R子像素进行区别,令前者的R子像素为子像素2R(1),令后者的R子像素为子像素2R(2)。

[0139] 通过如上所述进行配置,即使相邻的两个子像素中的一个子像素的发光层侵入另一个子像素的发光区域,与现有技术相比,也能够抑制由发光层的错位引起的画质的下降。这一点在后面叙述。

[0140] <子像素驱动电路的电路结构>

[0141] 在绝缘基板11上,与各子像素2R(1)、2G、2R(2)、2B对应地,分别设置有包含TFT12的子像素驱动电路。

[0142] 图5是表示驱动各子像素的子像素驱动电路的电路结构的图。

[0143] 如图5所示,上述子像素驱动电路具有控制用的晶体管Tr1、驱动用的晶体管Tr2和电容器C。

[0144] 晶体管Tr1的源极端子与源极线14S连接。晶体管Tr1的栅极端子与栅极线14G连接。晶体管Tr1的漏极端子与晶体管Tr2的栅极端子连接。

[0145] 晶体管Tr2的漏极端子与电源配线14V连接。晶体管Tr2的源极端子与有机EL元件20连接。

[0146] 电容器C设置在晶体管Tr2的漏极端子与晶体管Tr2的栅极端子之间。电容器C是电压保持用的电容器。

[0147] 在具有这样的结构的子像素驱动电路中,在数据写入时,栅极线14G为H(高),由此晶体管Tr1导通。由此,来自源极线14S的数据电压信号写入电容器C。接着,栅极线14G成为L(低),由此晶体管Tr1断开。由此,电容器C和源极线14S被阻断,电容器C保持数据写入时被写入的数据电压信号。

[0148] 晶体管Tr2的电流由电容器C的两端的电压的大小决定。因此,与数据电压信号对应的电流被供给至有机EL元件。

[0149] 另外,各子像素驱动电路的结构并不限定于上述情况。例如,也可以添加用于补偿晶体管Tr1、Tr2的特性偏差、经年变化的电路等。随之,也有设置栅极线14G、源极线14S和电源配线14V以外的配线的情况。

[0150] <蒸镀装置的概要结构>

[0151] 图6是表示在本实施方式中使用的蒸镀装置150的主要部分的概要结构的立体图。

[0152] 如图6所示,蒸镀装置150具有配置在真空腔室600内的掩模单元500。

[0153] 掩模单元500具有蒸镀用的掩模102(蒸镀掩模)、蒸镀源103、配置在掩模102与蒸

镀源103之间的限制板300。

[0154] 这些掩模102、蒸镀源103和限制板300例如使用同一保持件等保持部件一体形成，相互相对的位置被固定。

[0155] 蒸镀源103与掩模102以及限制板300之间具有一定的空隙(即离开一定距离)地与上述掩模102以及限制板300相对配置。

[0156] 蒸镀103通过对蒸镀材料进行加热使其蒸发(蒸镀材料为液体材料时)或升华(蒸镀材料为固体材料时)而产生气态的蒸镀颗粒。

[0157] 蒸镀源103在与限制板300以及掩模102相对的面具有射出蒸镀颗粒的射出口103a(贯通口),将成为气体的蒸镀材料作为蒸镀颗粒从射出口103a射出。

[0158] 另外,在图6中,举出蒸镀源103具有多个射出口103a的情况为例进行了图示,但射出口103a的数量没有特别限定,只要至少形成有一个即可。

[0159] 此外,射出口103a可以如图6所示排列成一维状(即线状),也可以排列成二维状(例如面状(瓦状))。

[0160] 此外,蒸镀源103可以具有包括被称为坩埚的在内部直接收纳蒸镀材料的加热容器的结构。

[0161] 或者,作为其它结构,上述蒸镀源103可以具有包括加载互锁式的配管(未图示)和与该配管连接的蒸镀颗粒供给源(未图示),通过向设置有射出口103a的喷嘴部供给蒸镀颗粒,从该射出口103a射出蒸镀颗粒的结构。

[0162] 在掩模102上在期望的位置以期望的形状形成有开口部102a(贯通口),只有通过掩模102的开口部102a后的蒸镀颗粒才到达被成膜基板200,形成蒸镀膜。

[0163] 由此,仅在与开口部102a对应的被成膜基板200的期望的位置,蒸镀形成具有期望的成膜图案的有机膜作为蒸镀膜。

[0164] 另外,在图6中,作为一个例子,举出在掩模102上排列设置有多个在与扫描方向平行的方向延伸设置的带状(条状、缝状)的开口部102a的情况为例进行图示。

[0165] 在被成膜基板200上,如上所述按每个子像素2R(1)、2G、2R(2)、2B形成蒸镀膜图案时,作为掩模102,使用按每个子像素2R(1)、2G、2R(2)、2B形成有开口部102a的精细掩模。

[0166] 另一方面,在被成膜基板200中的显示区域整面形成蒸镀膜图案时,使用显示区域整面开口的开放掩模。

[0167] 作为在子像素2R(1)、2G、2R(2)、2B形成成膜图案的例子,例如能够举出发光层23R(1)、23G、23R(2)、23B。此时,蒸镀按发光层23R(1)、23G、23R(2)、23B的各个颜色(即按R、G、B)进行(将此称为“分涂蒸镀”)。

[0168] 作为向被成膜基板200的蒸镀膜的图案形成,进行TFT基板10中的发光层23R(1)、23G、23R(2)、23B的分涂形成时,开口部102a与这些发光层23R(1)、23G、23R(2)、23B的同色列的尺寸和间距相配合地形成。

[0169] 例如,在进行显示红色的子像素2R(1)、2R(2)的发光层23R(1)、23R(2)的成膜时,将仅使红色的发光材料蒸镀的区域开口的精细掩模用作蒸镀用的掩模102,进行成膜。

[0170] 此外,作为在显示区域整面形成蒸镀膜图案的例子,有空穴注入层兼空穴输送层22(或空穴注入层、空穴输送层)、电子输送层24、电子注入层25等。

[0171] 此时,将仅显示区域整面和必须进行成膜的区域开口的开放掩模用作蒸镀用的掩

模102进行成膜。另外第二电极26也是同样的。

[0172] 但是,在被成膜基板200的被成膜面200a的整面形成有机膜时,掩模102并非必须。

[0173] 在限制板300上形成有在上下方向上贯通的多个开口部301(贯通口)。

[0174] 从蒸镀源103的射出口103a射出的蒸镀颗粒通过限制板300的开口部301和掩模102的开口部102a后到达被成膜基板200。

[0175] 从蒸镀源103的射出口103a射出的蒸镀颗粒以一定程度的扩散广度辐射状射出。

[0176] 但是,从蒸镀源103的射出口103a射出的蒸镀颗粒通过限制板300的开口部301,由此入射至被成膜基板200的蒸镀颗粒的角度被限制在一定的角度以下。

[0177] 即,使用限制板300进行扫描蒸镀时,具有比由限制板300限制的蒸镀颗粒的扩散角度大的射出角度的蒸镀颗粒被限制板300全部阻挡。

[0178] 另外,限制板300为了限制倾斜成分的蒸镀颗粒,不加热,而由未图示的热交换器冷却。因此,限制板300成为比蒸镀源103的射出口103a低的温度。

[0179] 此外,在不使蒸镀颗粒向被成膜基板200的方向飞去时,需要将未图示的遮挡件配置在限制板300与蒸镀源103之间。

[0180] 因此,与被成膜基板200的被成膜面200a垂直的方向上的限制板300的位置,只要是限制板300以在掩模102与蒸镀源103之间离开蒸镀103的方式设置,就没有特别限定。限制板300可以例如与掩模102紧贴设置。

[0181] 限制板300的长边的宽度例如形成为与掩模102的长边的宽度为相同程度的大小,限制板300的短边的宽度例如形成为与掩模102的短边的宽度为相同程度的大小。

[0182] 另外,在图6中,举出在掩模102与蒸镀源103之间如上所述设置有限制板300的情况为例进行图示,但限制板300并非必须。

[0183] 此外,在图6中,举例表示蒸镀源103配置在被成膜基板200的下方,在被成膜基板200的被成膜面200a朝向下方的状态下,从蒸镀源103使蒸镀颗粒向上方射出,蒸镀至被成膜基板200(向上沉积,up deposition)的情况。

[0184] 但是,上述蒸镀方法并不限于此,也可以将蒸镀源103设置在被成膜基板200的上方,从蒸镀源103使蒸镀颗粒向下方射出,蒸镀至被成膜基板200(向下沉积,down deposition)

[0185] 此外,蒸镀源103也可以例如具有向横方向射出蒸镀颗粒的机构,在被成膜基板200的被成膜面200a侧朝向蒸镀源103侧在垂直方向上立起的状态下,使蒸镀颗粒向横方向射出,蒸镀至被成膜基板200(侧沉积,side deposition)。

[0186] <有机EL显示装置1的制造方法>

[0187] 图7是按照工序顺序表示有机EL显示装置1的制造工序的流程图。

[0188] 如图7所示,本实施方式的有机EL显示装置1的制造方法例如包括TFT基板、第一电极制造工序(S1)、空穴注入层、空穴输送层蒸镀工序(S2)、发光层蒸镀工序(S3)、电子输送层蒸镀工序(S4)、电子注入层蒸镀工序(S5)、第二电极蒸镀工序(S6)、密封工序(S7)。

[0189] 以下依据图7所示的流程图,参照图2和图3说明上述各工序。

[0190] 但是,本实施方式记载的各构成部件的尺寸、材质、形状等仅是一个实施方式,并不应该由此限定解释本发明的范围。

[0191] 此外,如上所述,本实施方式记载的叠层顺序是使第一电极21为阳极、使第二电极

26为阴极时的顺序,相反地使第一电极21为阴极、使第二电极26为阳极时,有机EL层的叠层顺序颠倒。同样地,构成第一电极21和第二电极26的材料也颠倒。

[0192] 首先,如图3所示,以公知技术在形成有TFT12和配线14等的玻璃等绝缘基板11上涂敷感光性树脂,利用光刻技术进行图案化,由此在绝缘基板11上形成层间绝缘膜13。

[0193] 作为绝缘基板11,使用例如厚度为0.7~1.1mm,y轴方向的长度(纵长)为400~500mm,x轴方向的长度(横长)为300~400mm的玻璃基板或塑料基板。另外,在本实施方式中,使用玻璃基板。

[0194] 作为层间绝缘膜13,例如能够使用丙烯酸树脂、聚酰亚胺树脂等。作为丙烯酸树脂,例如能够举出JSR株式会社制造的OPTMER系列。此外,作为聚酰亚胺树脂,例如能够举出TORAY株式会社制造的Photoneece系列。但是,聚酰亚胺树脂一般不透明,是有色的。因此,如图3所示,作为有机EL显示装置1,制造底部发光型的有机EL显示装置时,作为层间绝缘膜13,丙烯酸树脂等透明性树脂更适用。

[0195] 作为层间绝缘膜13的膜厚,只要能补偿TFT12的高度差即可,没有特别限定。在本实施方式中例如为约2 μ m。

[0196] 接着,在层间绝缘膜13形成用于使第一电极21与TFT12电连接的接触孔13a。

[0197] 接着,作为导电膜(电极膜),通过溅射法等以100nm的厚度形成例如ITO(Indium Tin Oxide:铟锡氧化物)膜。

[0198] 接着,在上述ITO膜上涂敷光致抗蚀剂,使用光刻技术进行图案化后,以氯化铁作为蚀刻液,蚀刻上述ITO膜。之后,使用抗蚀剂剥离液剥离光致抗蚀剂,进一步进行基板洗净。由此在层间绝缘膜13上矩阵状地形成第一电极21。

[0199] 另外,作为在第一电极21中使用的导电膜材料,例如能够使用ITO、IZO(Indium Zinc Oxide:铟锌氧化物)、添加镓的氧化锌(GZO)等透明导电材料、金(Au)、镍(Ni)、铂(Pt)等金属材料。

[0200] 此外,作为上述导电膜的叠层方法,在溅射法之外,能够使用真空蒸镀法、CVD(chemical vapor deposition,化学蒸镀)法、等离子体CVD法、印刷法等。

[0201] 第一电极21的厚度没有特别限定,但如上所述,例如能够为100nm的厚度。

[0202] 接着,与层间绝缘膜13同样,将边缘罩15以例如约1 μ m的膜厚进行图案形成。作为边缘罩15的材料,能够使用与层间绝缘膜13同样的绝缘材料。

[0203] 通过以上的工序,制造TFT基板10和第一电极21(S1)。

[0204] 接着,对经过上述工序的TFT基板10,作为用于脱水的减压烘焙和第一电极21的表面洗净的氧等离子体处理。

[0205] 接着,使用现有的蒸镀装置,在TFT基板10上,将空穴注入层和空穴输送层(本实施方式中是空穴注入层兼空穴输送层22)蒸镀在TFT基板10中的显示区域整面(S2)。

[0206] 具体地说,在对TFT基板10进行对准调整之后将显示区域整面开口的开放掩模紧密贴合于TFT基板10,使TFT基板10和开放掩模一同回转,同时使从蒸镀源飞散的蒸镀颗粒通过开放掩模的开口部后均匀地蒸镀于显示区域整面。

[0207] 此处向显示区域整面的蒸镀是指,跨相邻的颜色不同的子像素间不间断地进行蒸镀。

[0208] 空穴注入层和空穴输送层可以如上所述一体化,也可以形成为独立的层。各自的

膜厚例如为10~100nm。

[0209] 作为空穴注入层、空穴输送层或者空穴注入层兼空穴输送层22的材料,例如能够举出蒽、氮杂苯并菲、芴酮、腺、芪、苯并菲、苯炔、苯乙烯胺、三苯胺、卟啉、三唑、咪唑、噁二唑、噁唑、多芳基链烷、苯二胺、芳基胺和它们的衍生物、噻吩类化合物、聚硅烷类化合物、乙烯基呋唑类化合物、苯胺类化合物等链状式或环式共轭类单体、低聚物或聚合物等。

[0210] 在本实施方式中,作为空穴注入层和空穴输送层设置空穴注入层兼空穴输送层22,并且作为空穴注入层兼空穴输送层22的材料,使用4,4'-双(N-(1-萘基)-N-苯氨基)联苯(α -NPD)。此外,空穴注入层兼空穴输送层22的膜厚为30nm。

[0211] 接着,上述在空穴注入层兼空穴输送层22上,以覆盖边缘罩15的露出部15R(1)、15G、15R(2)、15B的方式,与子像素2R(1)、2G、2R(2)、2B对应地各自分涂形成(图案形成)发光层23R(1)、23G、23R(2)、23B(S3)。

[0212] 如上所述,作为发光层23R(1)、23G、23R(2)、23B使用低分子荧光色素、金属络合物等电流效率高的材料。例如能够举出蒽、萘、茚、菲、芘、并四苯、苯并菲、蒽、花、芪、荧蒽、醋菲烯、戊芬、并五苯、晕苯、丁二烯、香豆素、吡啶、芪和它们的衍生物、三(8-羟基喹啉)铝络合物、二(苯并羟基喹啉)铍络合物、三(二苯甲酰甲基)菲咯啉铈络合物、二甲苯甲酰基乙烯基联苯等。

[0213] 作为发光层23R(1)、23G、23R(2)、23B的膜厚,例如为10~100nm。

[0214] 在后面详细叙述使用了本实施方式的蒸镀方法和蒸镀装置的发光层23R(1)、23G、23R(2)、23B的分涂形成。

[0215] 接着,通过与上述空穴注入层和空穴输送层蒸镀工序(S2)同样的方法,将电子输送层24以覆盖上述空穴注入层兼空穴输送层22和发光层23R(1)、23G、23R(2)、23B的方式蒸镀在上述TFT基板10中的显示区域整面(S4)。

[0216] 接着,通过与上述空穴注入层和空穴输送层蒸镀工序(S2)同样的方法,将电子注入层25以覆盖上述电子输送层24的方式蒸镀在上述TFT基板10中的显示区域整面(S5)。

[0217] 作为电子输送层24和电子注入层25的材料,例如能够举出三(8-羟基喹啉)铝络合物、噁二唑衍生物、三唑衍生物、苯基喹啉衍生物、噻咯衍生物等。

[0218] 具体地说,能够举出Alq(三(8-羟基喹啉)铝)、蒽、萘、菲、芘、蒽、花、丁二烯、香豆素、吡啶、芪、1,10-菲咯啉和它们的衍生物、金属络合物、LiF等。

[0219] 如上所述电子输送层24和电子注入层25可以一体化形成也可以形成为独立的层。作为各自的膜厚,例如为1~100nm。此外,电子输送层24和电子注入层25的合计膜厚例如为20~200nm。

[0220] 在本实施方式中,作为电子输送层24的材料使用Alq,作为电子注入层25的材料使用LiF。此外,电子输送层24的膜厚为30nm,电子注入层25的膜厚为1nm。

[0221] 接着,通过与上述空穴注入层和空穴输送层蒸镀工序(S2)同样的方法,将第二电极26以覆盖上述电子注入层25的方式蒸镀在上述TFT基板10中的显示区域整面(S6)。

[0222] 作为第二电极26的材料(电极材料),优选使用功函小的金属等。作为这样的电极材料,例如能够举出镁合金(MgAg等)、铝合金(AlLi、AlCa、AlMg等)、金属钙等。第二电极26的厚度例如为50~100nm。

[0223] 在本实施方式中,作为第二电极26以50nm的膜厚形成铝。由此,在TFT基板10上形

成具有上述有机EL层、第一电极21和第二电极26的有机EL元件20。

[0224] 接着,利用粘接层30将形成有有机EL元件20的TFT基板10和密封基板40贴合,进行有机EL元件20的封入。

[0225] 作为密封基板40,例如使用厚度为0.4~1.1mm的玻璃基板或塑料基板等绝缘基板。另外,在本实施方式中使用玻璃基板。

[0226] 另外,密封基板40的纵长和横长可以根据目标有机EL显示装置1的尺寸适当调整,也可以使用与TFT基板10中的绝缘基板11大致相同尺寸的绝缘基板,在密封有机EL元件20之后,根据目标有机EL显示装置1的尺寸进行切断。

[0227] 另外,作为有机EL元件20的密封方法,并不限于上述方法。作为其它密封方式,例如能够举出将雕刻玻璃(carved glass、形成有凹部的玻璃)用作密封基板40,利用密封树脂、烧结玻璃等框状地进行密封的方法,在TFT基板10与密封基板40之间填充树脂的方法等。有机EL显示装置1的制造方法并不依赖于上述密封方法,能够采用所有密封方法。

[0228] 此外,也可以在第二电极26上以覆盖该第二电极26的方式,设置用于阻止氧、水分从外部侵入有机EL元件20内的未图示的保护膜。

[0229] 上述保护膜由绝缘性、导电性的材料形成。作为这样的材料,例如能够举出氮化硅、氧化硅等。此外,上述保护膜的厚度例如为100~1000nm。

[0230] 通过上述工序完成有机EL显示装置1。

[0231] 在这样的有机EL显示装置1中,根据来自配线14的信号输入使TFT12导通(使晶体管Tr1导通,决定电容器C的电压之后使Tr2导通)时,从第一电极21向有机EL层注入空穴。另一方面,从第二电极26向有机EL层注入电子,空穴和电子在发光层23R(1)、23G、23R(2)、23B内再结合。再结合后的空穴和电子在能量失活时射出光。

[0232] 在有机EL显示装置1中,通过控制各子像素2R(1)、2G、2R(2)、2B的发光亮度,显示规定的图像。

[0233] <发光层的分涂方法>

[0234] 以下具体说明使用蒸镀装置150进行发光层23R(1)、23G、23R(2)、23B的分涂形成的方法。

[0235] 图8是表示使用图7所示的蒸镀150,使用TFT基板10作为被成膜基板200,在该被成膜基板200形成规定图案的方法的一个例子的流程图。

[0236] 首先,如图6所示,将蒸镀源103、掩模102(精细掩模)、限制板300、被成膜基板200分别放入真空腔室600内,进行这些蒸镀源103、掩模102、限制板300、被成膜基板200的对准(S11)。

[0237] 另外,在对准中,能够使用掩模保持件等保持件、对准标记等常用的机构和方法,其顺序也没有特别限定。

[0238] 掩模102和限制板300以限制板300位于蒸镀源103与掩模102之间的方式分别设置在蒸镀源103上。

[0239] 掩模102、限制板300、蒸镀源103以其相对位置固定的方式,例如作为掩模单元500被使用。

[0240] 这些掩模单元500和被成膜基板200分别被未图示的掩模单元保持部件、被成膜基板保持部件等保持。

[0241] 另外,在上述对准中,蒸镀源103和掩模102按照这些蒸镀源103与掩模102之间的距离保持固定的同时,基板扫描方向和在掩模102形成的条状开口部102a的长轴主向一致的方式进行位置匹配。

[0242] 此外,对被成膜基板200按照该被成膜基板200的同颜色子像素列的方向与基板扫描方向一致的方式进行位置匹配,并且以使被成膜基板200与掩模102之间的间隙(基板-掩模间隙)固定的方式进行间隙调整。

[0243] 接着,在使上述被成膜基板200和掩模单元500中的至少一方扫描的同时,使例如蓝色的发光层23B的材料蒸镀于作为被成膜基板200的TFT基板10(S12)。

[0244] 此时,被成膜基板200以通过掩模102上方的方式进行基板扫描。

[0245] 发光层23B的材料使用3-苯基-4(1'-萘基)-5-苯基-1,2,4-三唑(TAZ)(主体材料)和2-(4'-t-丁基苯基)-5-(4"-联苯基)-1,3,4-噁二唑(t-Bu PBD)(蓝色发光掺杂剂),使蒸镀速度分别为5.0nm/s、0.67nm/s,通过一同蒸镀这些材料(蓝色有机材料)而形成发光层23B。

[0246] 从蒸镀源103射出的蓝色有机材料的蒸镀颗粒,在被成膜基板200通过掩模102上方时,通过掩模102的开口部102a后,蒸镀在与掩模102的开口部102a相对的位置。

[0247] 由此,在被成膜基板200上,从其移动方向的一端部到另一端部形成条状的蒸镀膜。

[0248] 另外,作为此时的掩模102,使用根据成膜于被成膜基板200的蒸镀膜的图案而形成有开口部102a的精细掩模。即,此处,使用在与发光层23B相当的位置具有开口部102a的精细掩模。

[0249] 发光层的膜厚能够通过往返扫描(即被成膜基板200的往返移动)和扫描速度进行调整。

[0250] 在本实施方式中,如图6所示使被成膜基板200沿一个方向扫描之后,使该被成膜基板200的扫描方向反转,使用与向之前的一个方向的蒸镀同样的方法,在向之前的一个方向的蒸镀中形成的上述蓝色有机材料形成的蒸镀膜上,进一步蒸镀上述蓝色有机材料。由此形成膜厚50nm的发光层23B。

[0251] 之后,将形成有发光层23B的被成膜基板200从真空腔室600取出(S13)。

[0252] 接着,使用红色的发光层23R(1)、23R(2)形成用的掩模单元500和真空腔室600,在形成有上述发光层23B的被成膜基板200上,与上述发光层23B的成膜处理同样地进行处理,形成红色的发光层23R(1)、23R(2)。

[0253] 另外,在发光层23R(1)、23R(2)的成膜处理中,作为掩模102,准备在与这些发光层23R(1)、23R(2)相当的位置具有开口部102a的精细掩模。

[0254] 然后,将上述掩模102设置于发光层23R(1)、23R(2)形成用的真空腔室600,掩模102的开口部102a以与各子像素2R(1)、2R(2)列一致的方式对准,进行蒸镀。

[0255] 发光层23R(1)、23R(2)的材料使用TAZ(主体材料)和二(2-(2'-苯并[4,5-a]噻吩)吡啶-N,C3')铱(乙酰丙酮)(btp2lr(acac))(红色发光二极管),使各自的蒸镀速度为5.0nm/s、0.53nm/s,使这些材料(红色有机材料)一同蒸镀,由此形成发光层23R(1)、23R(2)。

[0256] 另外,上述发光层23R(1)、23R(2)的膜厚分别为50nm。

[0257] 之后,将形成有发光层23R(1)、23R(2)的被成膜基板200从真空腔室600取出。

[0258] 此外,在像这样形成发光层23R(1)、23R(2)之后,使用绿色的发光层23G形成用的掩模单元500和真空腔室600,与发光层23B、23R(1)、23R(2)的成膜处理同样地,形成绿色的发光层23G。

[0259] 另外,在发光层23G的成膜处理中,作为掩模102,准备在与发光层23G相当的位置具有开口部102a的精细掩模。

[0260] 然后,将上述掩模102设置于发光层23G形成用的各真空腔室600,掩模102的开口部102a以与各子像素2G列一致的方式对准,进行蒸镀。

[0261] 上述发光层23G的材料使用(TAZ)(主体材料)和1r(ppy)3(绿色发光掺杂剂),使各自的蒸镀速度为5.0nm/s、0.67nm/s,通过一同蒸镀这些材料(绿色有机材料)来形成发光层23G。

[0262] 另外,上述发光层23G的膜厚分别为50nm。

[0263] 通过以上的工序,得到图案形成有发光层2R(1)、2G、2R(2)、2B的TFT基板10。

[0264] <子像素排列与混色的关系>

[0265] 接着,根据TFT基板10的各发光层2R(1)、2G、2R(2)、2B的蒸镀膜图案的错位与混色的关系,对本实施方式的有机EL显示装置1中的子像素排列的效果进行说明。

[0266] 如图1~图3所示,有机EL显示装置1中,在绿(G)色子像素列与蓝(B)色子像素列之间,总是配置有红(R)色子像素列。

[0267] 其理由如下所述。

[0268] 各种颜色的子像素如上所述电流效率相互不同,一般来说按照G、R、B的顺序从大到小(G最高)。

[0269] 如上所述,在按G、R、B的子像素进行分涂而得的蒸镀膜的图案,特别是发光层23R(1)、23G、23R(2)、23B的图案发生错位的情况下,当该错位超过允许范围时,应在相邻的两个子像素(以下为了方便说明记作子像素(P1)、(P2))中的一个子像素(P1)的区域中形成的发光层,侵入另一个子像素(P2)的发光区域。

[0270] 此时,在被侵入方的子像素(P2)的发光区域中的发光层的颜色与侵入方的子像素(P1)中的发光层的颜色不同的情况下,子像素(P2)的发光区域受到子像素(P1)的发光层的颜色的影响。即,相邻的子像素(P1)、(P2)的颜色混合,发生所谓的混色。

[0271] 混色的影响依赖于进行混色的颜色的发光层彼此间电流效率之差。

[0272] 此处,假设被侵入方的子像素(P2)的发光层的电流效率与侵入方的子像素(P1)的发光层的电流效率相比相对较低。

[0273] 此时,由于发光层的错位,子像素(P1)的发光层侵入子像素(P2)的发光区域而重叠在子像素(P2)的发光区域上,即使是很少的侵入,辐射出来的光度(光的强度)也变大。

[0274] 即,各种颜色的发光层间的电流效率差越大,混色的影响越大。

[0275] <电流效率差与混色的影响的关系>

[0276] 以下,使用计算式说明电流效率差与混色的影响的关系。

[0277] 此处,使侵入上述子像素(P2)的子像素(P1)的发光层的比例为k。另外,此处,k等于子像素(P2)中发光层重叠的区域(重叠区域)占子像素(P2)的发光区域的面积比。

[0278] 此处,设由于子像素(P2)中发光层重叠使得总膜厚增加、电阻增加的比例为N倍。

[0279] 此时,在某一电流值下,设不混色(不侵入)状态下的上述子像素(P2)中的发光层的电阻为 R_x 时,发生混色时的上述子像素(P2)中的发光层的全电阻被看成是电阻值“ $R_x/(1-k)$ ”的电阻和电阻值“ $N \times R_x/k$ ”的电阻的并联电路。

[0280] 在有机EL元件20被以定电流密度 i 驱动时,重叠区域中的电流密度 i_s 和非重叠区域中的电流密度 i_m 分别由(式1)、(式2)表示。

[0281] [数学式1]

$$[0282] \quad i_s = \frac{k}{k + (1-k)N} \cdot i \quad (\text{式1})$$

$$[0283] \quad i_m = \frac{(1-k)N}{k + (1-k)N} \cdot i \quad (\text{式2})$$

[0284] 此处,如果 $k < 0.1$, $N < 5$,则 $i_s < 1/46 \times i$, $i_m = 45/46 \times i$ 。即,电流以该比例分配于重叠区域和非重叠区域。

[0285] 接着,设在重叠区域流过的电流有助于子像素(P2)中的发光区域的发光的比例为 ζ 。

[0286] 即,与比例 ζ 相当的量的电流变换为本来应该发光的子像素(P2)的颜色的输出光。

[0287] 但是,与比例 $(1-\zeta)$ 相当的量的电流变换为与子像素(P2)相邻的子像素(P1)的颜色的输出光。

[0288] 因此,设子像素(P2)的发光层的电流效率为 η ,设侵入子像素(P2)的、相邻的子像素(P1)的发光层的电流效率为 η_x 时,子像素(P2)的发光色的发光亮度 E 和相邻的子像素(P1)的发光色的发光亮度 E_x 分别由(式3)(式4)表示。

[0289] [数学式2]

$$[0290] \quad E = \eta \cdot \frac{(1-k)N + \zeta k}{k + (1-k)N} \cdot i \quad (\text{式3})$$

$$[0291] \quad E_x = \eta_x \cdot \frac{(1-\zeta)k}{k + (1-k)N} \cdot i \quad (\text{式4})$$

[0292] 使用上述 k 和 N 的值,如果 $\zeta = 0.5$,则 $E = 91/92 \times \eta \times i$, $E_x = 1/92 \times \eta_x \times i$ 。

[0293] 此处,在子像素(P1)的发光层不侵入子像素(P2)的状态下, $E = \eta \times i$, $E_x = 0$,因此在子像素(P2)中,本来的发光亮度降低至 $91/92$,混合 $i/92 \times \eta_x \times i$ 的子像素(P1)的颜色而进行显示。

[0294] 根据(式4)能够明确, η_x 和 i 越大,混色的影响(E_x 的值)越大。 η_x 最大的是电流效率最大的发光层, i 大的是电流效率最小的发光层。即,在最大的电流效率的发光层侵入形成最小的电流效率的发光层的子像素的发光区域的情况下,混合的影响最大。

[0295] 另外,在本实施方式以及后述的各实施方式中,只要没有特别言及,“电流效率”表示在各种颜色的发光区域的发光层产生相同的亮度的光时的电流效率。

[0296] 作为子像素,像本实施方式这样以G、R、B三种颜色的子像素构成一个像素时,与B子像素相比,G子像素的电流效率(cd/A)即每单位电流的发光亮度非常大。

[0297] 即,在相同电流量下,G子像素的发光亮度比B子像素的发光亮度高(G子像素发出比B子像素更强的光)。

[0298] 由此,G子像素的发光层侵入B子像素的发光区域时,即使假设发生混色的区域的面积很小,因为G子像素发出的光比B子像素发出的光强,因此在发生混色的区域中,输出与B大幅不同的颜色。结果混色显著地显现出来。

[0299] 发生这样的混色会导致有机EL显示装置的显示品质的下降。

[0300] 于是,在本实施方式中,在现有结构中相邻的子像素2G与子像素2B之间,如图1~图3所示配置子像素2R(2),在各像素2中,将各种颜色的子像素按照子像素2R(1)/子像素2G/子像素2R(2)/子像素2B的顺序一维地排列。

[0301] 即,在本实施方式中,在行方向上按照红(R)/绿(G)/红(R)/蓝(B)的顺序排列子像素。

[0302] 根据本实施方式,通过像这样排列各种颜色的子像素,即使相邻的两个子像素(P1)、(P2)中的一个子像素(P1)的发光层侵入另一个子像素(P2)的发光区域,与现有技术相比,也能够抑制由于发光层的错位引起的画质的下降。

[0303] <发生蒸镀图案的错位时的各子像素中的光的举动>

[0304] 接着,对在如上所述排列各子像素2R(1)、2G、2R(2)、2B时发生蒸镀图案的错位的情况下的各子像素2R(1)、2G、2R(2)、2B中的光的举动进行具体说明。

[0305] 图9(a)~(h)是用TFT基板10的主要部分的结构,示意性地表示有机EL显示装置1的像素2中的各子像素2R(1)、2G、2R(2)、2B中,相邻的两个子像素中的一个子像素的发光层侵入另一个子像素的发光区域的图案的图。

[0306] 此处,如图9(a)~(h)所示,假设在各种颜色的发光层发生错位,相邻的两个子像素中的一个子像素中的发光层侵入另一个子像素中的发光区域的状况。

[0307] 此时,设定图9(a)~(h)所示的8个侵入图案(图案(1)~(8))。

[0308] 图案(1):如图9(a)所示,在露出部15R(1)中的子像素2R(1)的发光区域内,形成子像素2R(1)的发光层23R(1)之后,子像素2G的发光层23G侵入的图案。

[0309] 图案(2):如图9(b)所示,在露出部15R(1)中的子像素2R(1)的发光区域内,形成子像素2R(1)的发光层23R(1)之前,子像素2G的发光层23G侵入的图案。

[0310] 图案(3):如图9(c)所示,在露出部15G中的子像素2G的发光区域内,形成子像素2G的发光层23G之前,子像素2R(1)的发光层23R(1)侵入的图案。

[0311] 图案(4):如图9(d)所示,在露出部15G中的子像素2G的发光区域内,形成子像素2B的发光层23B之后,子像素2R(2)的发光层23R(2)侵入的图案。

[0312] 图案(5):如图9(e)所示,在露出部15B中的子像素2B的发光区域内,形成子像素2B的发光层23B之后,子像素2R(2)的发光层23R(2)侵入的图案。

[0313] 图案(6):如图9(f)所示,在露出部15B中的子像素2B的发光区域内,形成子像素2G的发光层23G之前,子像素2R(2)的发光层23R(2)侵入的图案。

[0314] 图案(7):如图9(g)所示,在露出部15R(1)中的子像素2R(2)的发光区域内,形成子像素2R(2)的发光层23R(2)之前,子像素2B的发光层23B侵入的图案。

[0315] 图案(8):如图9(h)所示,在露出部15R(2)中的子像素2R(2)的发光区域内,形成子像素2R(2)的发光层23R(2)之后,子像素2B的发光层23B侵入的图案。

[0316] 在图9(a)所示的图案(1)的情况下,在子像素2R(1)的发光区域内,发生G色的光(G光)混入R色的光(R光)中的混色。

[0317] 但是,发光层23R(1)与发光层23G的电流效率之差比发光层23B与发光层23G的电流效率之差小。换言之,在使发光层23R(1)和发光层23B产生相同亮度的光时,发光层23R(1)比发光层23B的电流效率高,需要的电流小。

[0318] 电流小,则G光的发光亮度小。因此,相比于子像素2G的发光层23G侵入子像素2B的发光区域内的情况,混色的影响小。

[0319] 图9(b)所示的图案(2)的情况也与图案(1)同样。

[0320] 图9(c)所示的图案(3)的情况下,发生在子像素2G的发光区域内,R光与G光混合的混色。

[0321] 但是,发光层23R(1)与发光层23G的电流效率之差小于发光层23B与发光层23G的电流效率之差。换言之,由发光层23R(1)和发光层23B产生相同亮度的光时,发光层2R(1)比发光层23B电流效率更高,需要的电流小。

[0322] 因此,与子像素2B的发光层23B侵入子像素2G的发光区域内的情况相比,发光层23R(1)侵入子像素2G的发光区域内的的情况下混色的影响更大。但是,发光层23G的电流效率最大,因此发光层23G需要的电流最小。电流小,则R光的发光亮度也小。

[0323] 因此,即使子像素2R的发光层23R(1)侵入子像素2G的发光区域内,混色的影响也不容易成为重大问题。

[0324] 在图9(d)所示的图案(4)的情况下,也与图案(3)同样。

[0325] 图9(e)所示的图案(5)的情况下,发生在子像素2B的发光区域内,B色的光(B光)与R光混合的混色。

[0326] 但是,发光层23R(2)与发光层23B的电流效率之差小于发光层23G与发光层23B的电流效率之差。换言之,发光层23R(2)的电流效率比发光层23G电流效率小。

[0327] 因此,即使子像素2G的发光层23G侵入子像素2B的发光区域内,混色的影响也较小。

[0328] 在图9(f)所示的图案(6)的情况下,也与图案(5)同样。

[0329] 图9(g)所示的图案(7)的情况下,发生在子像素2R(2)的发光区域内,R光与B光混合的混色。

[0330] 但是,发光层23B与发光层23R(2)的电流效率之差小于发光层23G与发光层23R(2)的电流效率之差。换言之,发光层23B的电流效率比发光层23G电流效率小。

[0331] 因此,混色的影响比子像素2G的发光层23G侵入子像素2R(2)的发光区域内的情况小。

[0332] 在图9(h)所示的图案(8)的情况下,也与图案(7)同样。

[0333] 上述任一情况,均相比于在具有最大电流效率的颜色的发光层(发光层23G)和具有最小的电流效率的颜色的发光层(发光层23B)中,具有最大的电流效率的颜色的发光层侵入具有最小的电流效率的颜色的发光层的发光区域的图案的情况,能够使混色的影响减小。

[0334] 综上所述,(1)侵入方的子像素(P1)的发光层的电流效率比被侵入方的子像素(P2)的发光层的电流效率高的情况下($P1$ 的发光层的电流效率 $>P2$ 的发光层的电流效率),与发光层23G侵入B的发光区域相比,混色的影响小。

[0335] 此外,(11)在被侵入方的子像素(P2)的发光层的电流效率比侵入方的子像素(P1)

的发光层的电流效率高的情况下(P2的发光层的电流效率>P1的发光层的电流效率),被侵入方的子像素(P2)中流过的电流很小即可,因此侵入方的子像素(P1)的发光层的发光色的发光亮度变小。因此,混色的影响不会成为很大问题。

[0336] 根据本实施方式,如上所述,在由多个颜色的发光层产生相同亮度时电流效率最大的颜色的发光层与电流效率最小的颜色的发光层之间,总是插入有具有两电流效率的中间大小的电流效率的颜色的发光层。

[0337] 因此,不用担心上述电流效率最大的颜色的发光层的发光色和上述电流效率最小的颜色的发光层的发光层发生混色。

[0338] 由此,通过采用上述子像素排列,在最终得到的有机EL显示装置1中,即使由于发光层的错位而导致产生混色,也能够与电流效率最大的颜色的发光层和电流效率最小的颜色的发光层混色的情况相比较,使混色的影响变小。

[0339] 例如,与在像现有技术那样G子像素和B子像素相邻排列的情况下G光和B光混色的情况相比,能够使混色的影响较小,能够抑制由此引起的画质下降。

[0340] 因此,根据本实施方式,能够不扩大子像素间的非发光区域地减小上述混色的影响。结果能够提高有机EL显示装置1的可靠性和显示品质。

[0341] <子像素排列的变形例>

[0342] 另外,在上述实施方式中,如上所述,说明了用于进行彩色显示的最小构成单位的像素具有由RGB三原色构成的三种颜色的子像素,一个像素中的各种颜色子像素的排列,换言之,TFT基板10的一个像素区域中的各子像素区域中的发光层的发光色的排列顺序为R/G/R/B的情况。

[0343] 但是,上述排列只要基于电流效率的排列顺序适当配置即可,发光色的排列并不限定于上述排列。

[0344] 图10是示意性地表示由蒸镀膜的电流效率不同的N(N为3以上的整数)种子像素构成的像素,在一维方向(即一个方向)上排列的例子的图。

[0345] 另外,相邻的两个子像素是,包括具有最大电流效率的颜色的发光层(蒸镀膜)的子像素和包括具有最小的电流效率的颜色的发光层(蒸镀膜)的子像素的组合以外的组合的子像素。

[0346] 图10中,对于各种颜色子像素按照发光层的电流效率从大到小的顺序编号“1”到“N”。

[0347] 现有技术中,作为相邻的两个子像素的组合,包括具有最大电流效率的蒸镀膜的子像素和包括具有最小的电流效率的蒸镀膜的子像素相邻。

[0348] 与此相对,在本实施方式中,在包括具有最大电流效率的颜色的发光层的子像素(图10中“1”子像素)与包括具有最小电流效率的颜色的发光层的子像素(图10中“N”子像素)之间,配置在发光层的电流效率的大小顺序中为第“K(K=2~(N-1)的任意整数)”个的子像素(包括具有最大或最小电流效率的颜色的发光层的子像素以外的子像素)。即,从左侧起按(N-1)、(N-2)、……、2、1、2、……(N-1)、N的顺序配置子像素。

[0349] 由此,在关注配置于相邻位置的两个子像素时,即使一个子像素的发光层侵入另一个子像素的发光区域,也能够相比于现有结构抑制由该侵入引起的混色的程度(颜色变化的程度)。结果与现有结构相比能够抑制画质下降。

[0350] 另外,一般来说,如上所述,G色的发光层的电流效率最高,B色的发光层的电流效率最低。

[0351] 但是,如前所述,发光层由低分子荧光色素等荧光色素、金属络合物等电流效率高的材料形成,通过适当变更主体材料、发光掺杂剂等材料并进行组合,能够改变电流效率。

[0352] 因此,例如发光层的电流效率按照[G]→[B]→[R]的顺序变小,则将上述子像素排列按[B]/[G]/[B]/[R]的发光层顺序排列即可。

[0353] 另外,此处,作为表示电流效率的大小的顺序或排列的顺序使用的[R]、[G]、[B]的标记,分别简化表示R色发光层、G色发光层、B色发光层。另外,以下的说明和后述的实施方式中也同样地进行标记。

[0354] 此外,一个像素中的子像素的颜色数量,如图10所示,不限于三种颜色,也可以为四种颜色以上。此时,使相邻的子像素中的发光层彼此间的电流效率差最小即可。

[0355] 具体地说,在排列子像素时,选择在电流效率的顺序排列中与某个子像素相邻的发光层作为与该子像素相邻的子像素即可。例如,可以考虑由在上述R、G、B中添加Y(黄)而得的4种颜色的子像素构成一个像素的情况。

[0356] 另外,以下将Y色的发光层与[R]、[G]、[B]同样简记为[Y]。

[0357] 此时,R、G、B、Y的各种颜色子像素中的各发光层的电流效率的大小按照[G]→[Y]→[R]→[B]的顺序变小(即G色发光层的电流效率>Y色发光层的电流效率>R色发光层的电流效率>B色发光层的电流效率)时,使各种颜色子像素的排列为[R]/[Y]/[G]/[Y]/[R]/[B]的发光层顺序,使该[R]/[Y]/[G]/[Y]/[R]/[B]6个子像素为构成一个像素的最小构成单位(1单位)即可。

[0358] 此时,与Y色子像素(Y子像素)相邻的子像素是R色子像素(R子像素)和G色子像素(G子像素)。这些R子像素和G子像素在电流效率的大小顺序中与Y子像素相邻。

[0359] 即,在如上所述以各种颜色的发光层的发光区域一维排列,并且相邻的发光区域中的发光层间的电流效率之差最小的方式排列各子像素的限制条件下,由M种颜色子像素构成一个像素的情况下,一个像素最小能够由 $(M-1) \times 2$ 个子像素形成。

[0360] 此时,包括具有最大电流效率和最小电流效率的发光层的子像素分别各设置一个。此外,包括具有这之外的电流效率的发光层的子像素分别各设置2个。

[0361] <驱动方式的变形例>

[0362] 在本实施方式中,如上所述,举出与各子像素2R(1)、2G、2R(2)、2B对应地分别设置有包含TFT12的子像素驱动电路的情况为例进行了说明。

[0363] 但是,本实施方式并不限于此。即,子像素2R(1)、2R(2)可以如上所述对各子像素2R(1)、2R(2)分别设置TFT12由此分别驱动,也可以由一个TFT12同时驱动两个子像素2R(1)、2R(2)。

[0364] 在如上所述分别驱动两个子像素2R(1)、2R(2)时,能够仅使R子像素在图1~图3中的横方向(即列方向)的显示精细度为2倍。

[0365] [实施方式2]

[0366] 主要基于图11~图15说明本实施方式如下。

[0367] 另外,在本实施方式中,主要说明与上述实施方式1不同的地方,对与实施方式1使用的构成部件具有相同功能的构成部件标注相同编号,省略其说明。

[0368] <概要>

[0369] 图11是示意性表示本实施方式中的子像素排列的一个例子的图。图11表示由三个子像素构成一个像素2时的子像素的配置例。

[0370] 另外,图11中,实线表示构成一个像素2(图11中以点划线表示)的子像素,构成该像素2的附近的像素的一部分的子像素以虚线表示。

[0371] 在本实施方式中,构成一个像素的子像素的排列方式与实施方式1不同。

[0372] 即,在上述实施方式1中,采用构成一个像素的子像素在一维方向上排列的结构。

[0373] 与此相对,在本实施方式中,例如如图11所示,构成各像素2即一个像素的各种颜色的子像素在二维方向即二维状(矩阵状、瓦片状)地排列。

[0374] 另外,后面详细叙述上述各种颜色子像素的排列。

[0375] <蒸镀方式>

[0376] 此外,说明图11所示那样将子像素二维排列以构成一个像素时的蒸镀方式。

[0377] 图12是示意性地表示在本实施方式中使用的蒸镀方式的一个例子的图。

[0378] 如图12所示,在本实施方式中,与上述实施方式1不同,作为在各子像素图案形成蒸镀膜的方法,使用将蒸镀用的掩模303紧贴固定于被成膜基板200而进行蒸镀的方法。

[0379] 具体地说,使被成膜基板200和蒸镀源302相对配置,在掩模303中设置与期望的蒸镀膜图案对应的开口部304,使得蒸镀颗粒不会附着于目标蒸镀区域以外的区域。由此,使蒸镀颗粒通过该开口部304后蒸镀在被成膜基板200上,由此进行图案形成。

[0380] 被成膜基板200配置在未图示的真空腔室内,在被成膜基板200的下方配置蒸镀源302。掩模303与被成膜基板200紧贴固定地使用。

[0381] 另外,作为掩模303,例如使用与被成膜基板200同等或比它大的尺寸的掩模303。或者,可以使用比被成膜基板200小的掩模303,通过在不需要蒸镀的非蒸镀区域配置防止附着板,由防止附着板(遮蔽板)等适当除去飞散至掩模303外的蒸镀颗粒。

[0382] 蒸镀源302可以固定,或者也可以在蒸镀动作中可动。此外,在蒸镀源302可动时,作为蒸镀源302,例如可以使用图6所示的蒸镀源103那样带状的线型蒸镀源,使该蒸镀源302与被成膜基板200相对移动的同时进行蒸镀。或者,作为蒸镀源302,可以使用具有与被成膜基板200同等的大小的面型蒸镀源,对被成膜基板200的被成膜面整面一并进行蒸镀。

[0383] 此外,也可以构成为被成膜基板200和掩模303进行一体回转等移动。

[0384] 另外,在本实施方式中,除了使用上述蒸镀方式,以图11所示的与实施方式1不同的蒸镀膜图案形成蒸镀膜之外,通过与实施方式1同样的工序制造有机EL显示装置1。

[0385] <子像素排列>

[0386] 接着,说明本实施方式中的子像素排列。

[0387] 在本实施方式中,如上所述,将多个子像素二维排列构成一个像素。

[0388] 本实施方式的一个像素的子像素排列,如图11所示,与实施方式1同样为[R]/[G]/[R]/[B]的发光层顺序。但是,在本实施方式中,如前所述,与实施方式1不同,瓦片状排列(即二维排列)。

[0389] 在行方向上,配置有[R]/[B]的排列和[G]/[R]的排列这两行的子像素。此外,在列方向上也同样地配置有[B]/[R]的排列和[R]/[G]的排列这两列子像素。由此,在各像素2内,按照顺时针或逆时针,以[R]/[G]/[R]/[B]的顺序,排列各种颜色的发光层即各种颜色

子像素。

[0390] 由此,在[G]的四方和[B]的四方总是配置有[R]。

[0391] 另外,在这样瓦片状排列各种颜色的子像素或发光层时,不能够使用像在实施方式1中那样比被成膜基板200小的蒸镀用的掩模102,在扫描的同时进行蒸镀的扫描蒸镀法。

[0392] 因此,如图12所示,使掩模303与被成膜基板200紧贴地进行蒸镀。

[0393] 另外,在本实施方式中,也与实施方式1同样,作为一个例子,例如在形成B发光层(发光层23B)之后,按照R发光层(发光层23R(1)、23R(2))、G发光层(发光层23G)的顺序形成发光层。

[0394] 另外,在本实施方式中,电流效率的排列顺序与实施例1相同,按照[G]→[R]→[B]的顺序变小。

[0395] 另外,在本实施方式中,在行方向和列方向上,G子像素和B子像素也均不相邻。

[0396] 由此,在本实施方式中,能够得到与上述实施方式1同样的效果。但是,在本实施方式中,如图11所示,G子像素与B子像素之间的离开距离D为倾斜方向的像素间距。

[0397] 在上述实施方式1中,G子像素(子像素2G)和B子像素(子像素2B)夹着R子像素(子像素2R(2))仅在一维方向上排列。

[0398] 因此,G子像素和B子像素离开“R发光区域的宽度+非发光区域的宽度”。

[0399] 更具体地说,G发光层23G和B发光区域,如图1所示,离开“R发光区域的宽度15R(2)+非发光区域15r(2)的宽度×2+非发光区域15b的宽度”。此外,B发光层23B和G发光区域,如图1所示,离开“R发光区域的宽度15R(2)+非发光区域15r(2)的宽度×2+非发光区域15g的宽度”。

[0400] 进一步,G发光区域与B发光区域,如图1所示,离开“R发光区域的宽度15R(2)+非发光区域15g的宽度+非发光区域15r(2)的宽度×2+非发光区域15b的宽度”。

[0401] 因此,与实施方式1相比较,本实施方式中,具有最大电流效率的G发光层23G侵入在倾斜方向相邻的、具有最小电流效率的发光层23B的发光区域的裕度(margin,富余)变小。

[0402] 但是,例如使瓦片状配置为正方形,非发光区域的宽度在任意的子像素彼此之间均相同时,G子像素与B子像素之间的裕度为“非发光区域的宽度× $\sqrt{2}$ ”。

[0403] 更具体地说,G发光层23G与B发光区域的分开距离是“非发光区域15b的宽度× $\sqrt{2}$ ”,B发光层23B与G发光区域的分开距离是“非发光区域15g的宽度× $\sqrt{2}$ ”。

[0404] 因此,与G子像素和B子像素在列方向上相邻的现有结构相比,裕度提高。

[0405] 此外,在本实施方式中,与实施方式例1相比,有在纵方向(行方向)上R像素的显示精细度为2倍这样的优点。

[0406] 而且,在图11所示的纵方向(行方向)和横方向(列方向)的任一方向上发生发光层的图案错位时,也不会发生G发光层的蒸镀膜图案侵入B发光层的发光区域,或B发光层的蒸镀膜图案侵入G发光层的发光区域的问题。

[0407] 像这样,在本实施方式中,在一个像素内,在行方向和列方向的各个方向中,在子像素2G与子像素2B之间,配置有包括具有G发光层与B发光层的中间大小的电流效率的R发光层的R子像素,使得包括具有最大电流效率的G发光层的子像素和包括具有最小电流效率

的B发光层的子像素不相邻。

[0408] 由此,能够抑制由发光层的行方向的错位和列方向的错位引起的画质下降。

[0409] 另外,优选在相对于行方向和列方向的任一个倾斜的方向(倾斜方向)上,在G子像素与B子像素之间,配置包括具有G发光层与B发光层的中间大小的电流效率的R发光层的R子像素,使得包括具有最大电流效率的G发光层的子像素和包括具有最小电流效率的B发光层的子像素不相邻。

[0410] 但是,在倾斜方向上相邻的两个子像素彼此间的距离能够充分确保的情况下,上述G子像素和B子像素中的一个子像素的发光层不会侵入另一个子像素的发光区域,或者其可能性较低。

[0411] 由此,在这样的情况下,不需要在G子像素与B子像素之间如上所述例如配置R子像素,以使得G子像素和B子像素在倾斜方向上不相邻。

[0412] 另一方面,在倾斜方向上相邻的两个子像素彼此间的距离不能够充分确保的情况下,可以代替在G子像素与B子像素之间配置R子像素的方式,形成图13(b)所示的形狀的发光层或子像素,使得G子像素和B子像素不相邻。

[0413] 图13(a)、(b)是表示由于发光层或发光层和发光区域的形状变更引起的倾斜方向上相邻的子像素间的分开距离的扩大的图。

[0414] 另外,图13(a)、(b)分别表示在图11所示的像素2中在倾斜方向上相邻的子像素间的分开距离。

[0415] 此外,图13(a)表示分开距离扩大前在倾斜方向上相邻的子像素间的分开距离D,图13(b)表示分开距离扩大后在倾斜方向上相邻的子像素间的分开距离D'(D<D')。

[0416] 如图13(b)所示,使在倾斜方向上相邻的子像素中的发光层和发光区域中的至少一个为八边形状,由此与图13(a)所示的四边形状的情况相比,能够扩大在倾斜方向上相邻的两个子像素间的分开距离(更严格的说是在倾斜方向上相邻的两个发光层的发光区域的分开距离)。

[0417] 由此,也能够防止一个子像素的发光层侵入另一个子像素的发光区域,能够消除由此引起的混色。

[0418] 因此,能够抑制由此引起的画质下降。因此,能够提供显示品质优异的有机EL显示装置1或用于提供这样的有机EL显示装置1的显示用基板即TFT基板10。

[0419] <子像素排列的变形例>

[0420] 另外,在本实施方式中,举出由三原色的子像素构成一个像素的情况为例进行了说明,但本实施方式并不限于此。即,一个像素中的子像素的颜色数不限于三个颜色,可以为四个颜色以上。

[0421] 以下,说明将4种颜色的子像素二维状配置而构成一个像素的情况。

[0422] 图14是表示由4种颜色的子像素构成一个像素2时的子像素的配置例的图。

[0423] 另外,在图14中,实线表示构成一个像素2(图14中以点划线表示)的子像素,构成该像素2附近的像素的一部分的子像素以虚线表示。

[0424] 此处,使各种颜色的子像素的发光层分别为[S1]~[S4],各种颜色的子像素中的发光层的电流效率按照[S1]、[S2]、[S3]、[S4]的顺序从高变低([S1]最大)。

[0425] 此时,如果以[S1]和[S4]不相邻的方式排列各种颜色子像素,并且以尽可能少的

子像素数构成一个像素,则可以考虑图14所示的配置图案。

[0426] 图14所示的子像素的配置图案是,在列方向(图14的横方向)上配置有两个子像素,在各列内即在各列中的行方向(图14的纵方向)上配置有四个子像素。

[0427] 具体地说,关注在列方向上延伸的两个子像素列,设左侧的子像素列为第一列,设右侧的子像素列为第二列时,在上述第一列中,[S1]、[S2]、[S3]从上方按照[S1]→[S2]→[S3]→[S2]的顺序排列。此外,在第二列中,[S2]、[S3]、[S4]从上方按照[S2]→[S3]→[S4]→[S3]的顺序排列。

[0428] 另外,图14所示的子像素的配置例,以具有最大电流效率的发光层的子像素和具有最小电流效率的发光层的子像素不相邻的方式,排列[S1]~[S4]四种颜色的子像素,并且以尽可能少的子像素数量构成一个像素,除此方面之外,还考虑到以下的方面。

[0429] 为了尽可能抑制由电流效率之差引起的画质下降,以相邻的子像素中的发光层彼此间的电流效率差最小的方式进行配置即可。

[0430] 从该观点出发,在图14所示的子像素的配置例中,在关注各种颜色子像素时,将具有电流效率的顺序(电流效率的大小)与该关注的颜色的子像素(关注子像素)中的发光层最为接近的颜色的发光层的子像素,配置在上述关注子像素的相邻位置。

[0431] 例如,如图14所示,在[S1]的周围,配置电流效率仅小于[S1]的[S2],在[S2]的周围,配置电流效率与[S2]接近的[S1]和[S3],在[S3]的周围,配置电流效率的大小与[S3]接近的[S2]和[S4],在[S4]的周围,配置电流效率的大小与[S4]接近且小于[S4]的[S3]。

[0432] 在这样的配置方式中,在一个像素中分别设置有一个具有最大电流效率和最小电流效率的发光层的子像素,分别设置有3个具有中间电流效率的发光层的子像素。

[0433] 通过采用上述配置方式,在行方向、列方向均相邻的子像素的发光层,在电流效率的顺序中相邻。即,相邻的子像素中的发光层彼此间的电流效率差最小。由此能够最为减少混色的影响。

[0434] 此处,在图15中表示设置于一个像素的子像素的颜色(种类)的数量为 $M(M \geq 3)$ 时,以满足下述三个条件的方式以 M 种类的子像素构成一个像素的情况下的子像素的配置例,该三个条件为:以具有最大电流效率的发光层的子像素和具有最小电流效率的发光层的子像素不相邻的方式排列各种颜色的子像素(条件1);并且以尽可能少的子像素数量构成一个像素(条件2);此时,相邻的两个子像素中的发光层彼此间的电流效率之差最小(条件3)。

[0435] 在图15中,表示在行方向(图15的纵方向)上配置有 $\{(M-2) \times 2\}$ 行、在列方向(图15的横方向)上配置有2列子像素的例子。

[0436] 具体地说,使各种颜色的子像素的发光层分别为[S1]~[Sm]($m \geq 3$),使电流效率为[S1]、[S2]、……、[Sm-1]、[Sm]的排列顺序([S1]最大),并且关注在行方向上延伸的两个子像素列,使左侧的子像素列为第一列,使右侧的子像素列为第二列。

[0437] 此时,图15所示的子像素的配置图案,在第一列中按照升序配置[S1]~[Sm-1]。而且,在 $m \geq 4$ 的情况下,在上述升序配置之后,[Sm-2]~[S2]以降序配置。

[0438] 此外,在第二列中,[S2]~[Sm]以升序配置,而且,在 $m \geq 4$ 的情况下,在上述升序配置之后,接着[Sm-1]~[S3]以降序配置。另外,以下为了方便说明,将该配置样式称为“配置样式A”。

[0439] 在该配置样式A中,一个像素分别设置有一个具有最大电流效率和最小电流效率

的发光层的子像素。此外,分别设置有两个具有最大电流效率和最小电流效率以外的电流效率的发光层的子像素。

[0440] 像这样,在以M种颜色的子像素构成一个像素时,满足上述条件1~3的像素,至少由 $(M-2) \times 4$ (个)($M \geq 3$)子像素形成。

[0441] 另外,关于设置于一个像素的子像素数量,在列方向和行方向上子像素的数量为相同数量时,行方向中的子像素的数量和列方向中的子像素的数量均为 $\{(M-2) \times 2\}$,每一个像素的子像素数量为 $\{(M-2) \times 2\}^2$ 。

[0442] 此时,不仅是列方向,在行方向上,也依据上述配置样式A,以相邻的子像素彼此间的电流效率差最小的方式配置。通过一同增加行方向和列方向的子像素数量,不特别调整各个子像素的形状就能够使一个像素的形状为正方形。

[0443] [实施方式3]

[0444] 主要基于图9(a)~(h)和图16(a)~(d)说明本实施方式如下。另外,本实施方式中,主要说明与上述实施方式1、2的不同点(特别是与实施方式1的不同点),对与实施方式1、2中使用的构成部件具有相同功能的构成部件标注相同编号,省略其说明。

[0445] 在上述实施方式1、2中,没有提及各种颜色的发光层的成膜顺序带来的效果,但在抑制发光层的错位引起的画质下降方面,上述成膜顺序也是重要因素。于是,在本实施方式中说明上述成膜顺序的效果。

[0446] <由子像素2R(1)、2G、2R(2)、2B构成一个像素的情况>

[0447] 首先,对于在具有最大电流效率的发光层与具有最小电流效率的发光层之间形成具有其中间的电流效率的发光层的情况,举出如图9(a)~(h)所示,一个像素由子像素2R(1)、2G、2R(2)、2B构成的情况为例进行说明。

[0448] 在图9(a)所示的图案(1)的情况下,关注重叠区域(混色区域)的话,发光层23R(1)、23G中,发光层23R(1)位于下层,发光层23G位于上层。图9(c)所示的图案(3)的情况下也是同样的。

[0449] 此外,在图9(e)所示的图案(5)的情况下,关注重叠区域(混色区域)的话,发光层23R(2)、23B中,发光层23B位于下层,发光层23R(2)位于上层。图9(g)所示的图案(7)的情况下也是同样的。

[0450] 即,在图9(a)、(c)、(e)、(g)中,从电流效率低的发光层开始依次进行蒸镀,即,在上述步骤S1中形成作为阳极的第一电极21之后,在步骤S3中蒸镀发光层23R、23G、23B时,电流效率越低的发光层越先蒸镀。

[0451] 有机EL元件的发光层一般具有在接近阳极侧的区域中容易发光的性质。

[0452] 由此,在图9(a)所示的图案(1)中,在混色区域中,位于下层的被侵入方的发光层23R(1)容易发光。

[0453] 同样地,在图9(e)所示的图案(5)中,在混色区域中,位于下层的被侵入方的发光层23B容易发光。

[0454] 另一方面,在图9(c)所示的图案(3)中,在混色区域中,位于下层的侵入方的发光层23R(1)容易发光,但下层的发光层23R(1)的电流效率比上层的发光层23G的电流效率低,因此其效果相互抵消(消除)。

[0455] 另一方面,在图9(g)所示的图案(7)中,在混色区域中,位于下层的侵入方的发光

层23B容易发光,但下层的发光层23B的电流效率比上层的发光层23R(2)的电流效率低,因此其效果相互抵消。

[0456] 另外,如上述实施方式1所说明的那样,在图9(a)~(h)所示的图案(1)~(8)的情况下,在具有最大的电流效率的发光层23G与具有最小的电流效率的发光层23B之间,形成有具有它们中间的电流效率的发光层23R(2),由此能够使混色的影响较小。

[0457] 但是,此时,如上所述,使各子像素23R(1)、23G、23R(2)、23B的成膜顺序为电流效率从小到大的顺序(即此处是[B]→[R]→[G]),由此能够进一步提高其效果。

[0458] <使一个像素为现有结构的情况>

[0459] 另外,在本实施方式中,并不限于上述在具有最大电流效率的发光层与具有最小电流效率的发光层之间,形成具有它们中间的电流效率的发光层的情况。

[0460] 例如,在各像素2由R子像素、B子像素、G子像素这三个子像素构成,并且具有G发光层与B发光层相邻的现有结构的子像素排列的情况下,通过规定上述那样的成膜顺序,也能够抑制由发光层的错位引起的画质下降。

[0461] 图16(a)~(d)是示意性地表示有机EL显示装置1中的构成各像素2的子像素排列的变形例的图。

[0462] 此处,如图16(a)~(d)所示,假设构成各像素2的三个子像素2R、2G、2B中的发光层23R、23G、23B中的某一个发生错位,相邻的两个子像素中的一个子像素中的发光层侵入另一个子像素中的发光区域的状况。

[0463] 另外,在图16(a)~(d)中,R、G、B各种颜色的子像素中的各发光区域由各子像素2R、2G、2B的边缘罩15的露出部15R、15G、15B表示。

[0464] 在现有结构的子像素排列的情况下,可以想到图16(a)~(d)所示的4个侵入图案(图案(1)~(1V))。

[0465] 图案(1):如图16(a)所示,在露出部15R中的子像素2R的发光区域内,形成子像素2R的发光层23R之后,子像素2G的发光层23G侵入的图案。

[0466] 图案(11):如图16(b)所示,在露出部15G中的子像素23G的发光区域内,形成子像素2G的发光层23G之前,子像素2R的发光层23R侵入的图案。

[0467] 图案(111):如图16(c)所示,在露出部15B中的子像素2B的发光区域内,形成子像素2B的发光层23B之后,子像素2G的发光层23G侵入的图案。

[0468] 图案(1V):如图16(d)所示,在露出部15G中的子像素2G的发光区域内,形成子像素2G的发光层23G之前,子像素2B的发光层23B侵入的图案。

[0469] 此处,例如图16(a)所示的图案(1)的情况下,关注重叠区域的话,发光层23R、23G中,发光层23R位于下层,发光层23G位于上层。图16(b)所示的图案(11)的情况也是同样。

[0470] 此外,在图16(c)所示的图案(111)的情况下,关注重叠区域(混色区域)的话,发光层23G、23B中,发光层23B位于下层,发光层23G位于上层。图16(d)所示的图案(1V)的情况也是同样。

[0471] 即,在图16(a)~(d)中,也从电流效率低的发光层开始依次进行蒸镀,即,在形成作为阳极的第一电极21之后形成作为阴极的第二电极26时,电流效率越低的发光层越先进行蒸镀。

[0472] 由此,如上所述无关于在一个像素设置的子像素的种类(颜色)、数量,能够抑制由

发光层的错位引起的画质下降。

[0473] 另外,在使第一电极21为阴极,使第二电极26为阳极时,发光层的叠层顺序颠倒,在形成第一电极21之后,电流效率越大的发光层越先蒸镀即可。

[0474] 即,在假设不同颜色的发光层彼此重叠的情况下,以在该重叠区域中电流效率越小的发光层越位于阳极侧的方式,按照各种颜色的发光层的电流效率的大小顺序形成各种颜色的发光层即可。

[0475] [实施方式4]

[0476] 以下主要基于图17和图18说明本实施方式。另外,在本实施方式中,主要说明与上述实施方式1~3的不同点,对于与实施方式1~3中使用的构成部件具有相同功能的构成部件标注相同的编号,省略其说明。

[0477] 在实施方式1~3中,说明了下述情况:在同一平面内,至少设置有三列电流效率不同的蒸镀膜图案,相邻的两个蒸镀膜图案是最大电流效率的蒸镀膜图案和具有最小电流效率的蒸镀膜图案的组合以外的组合的蒸镀膜图案。

[0478] 但是,在考虑电流效率不同的蒸镀膜图案为侵入相邻的子像素区域的话会发生某些问题的蒸镀膜图案、将这样的蒸镀膜图案的排列基于侵入相邻的子像素区域的话会发生某些问题的特性进行变更的情况下,能够将同样的思想也应用于侵入相邻的子像素区域的话会发生某些问题的其它蒸镀膜图案的排列。

[0479] 例如,在为了使微腔效果最佳化,需要使各种颜色的子像素的总膜厚变化的情况下,可以利用发光层以外的层(例如空穴输送层等)进行调整。

[0480] 图17是表示本实施方式的有机EL显示装置1的概要结构的截面图。

[0481] 如图17所示,本实施方式中,使空穴输送层的膜厚按照R、G、B各种颜色,即按照子像素2R、2G、2B变化,进行最佳化。

[0482] 在本实施方式中,如图17所示,各像素2由射出蓝色的光的蓝色子像素2B(1)、2B(2)、射出红色的光的红色子像素2R、射出绿色的光的绿色子像素2G这四个子像素2B(1)、2R、2B(2)、2G构成。

[0483] 在各个子像素2B(1)、2R、2B(2)、2G中,分别设置有对应的发光层23B(1)、23R、23B(2)、23G。

[0484] 此外,图17所示的有机EL显示装置1,代替图3所示的有机EL显示装置1中的空穴注入层兼空穴输送层22,具有空穴注入层22A和空穴输送层28B(1)、28R、28B(2)、28G。空穴输送层28B(1)、28R、28B(2)、28G分别由相同材料形成,仅其膜厚分别不同。

[0485] 各子像素2B(1)、2R、2B(2)、2G中的各露出部15B(1)、15R、15B(2)、15G内,空穴输送层28B(1)和发光层23B(1)、空穴输送层28R和发光层23R、空穴输送层28B(2)和发光层23B(2)、空穴输送层28G和发光层23G,分别从空穴注入层22A侧按照该顺序相邻地叠层。

[0486] 在本实施方式中,在发光层23B(1)、23R、23B(2)、23G之外,对上述空穴输送层28B(1)、28R、28B(2)、28G也进行分涂形成(图案形成)。

[0487] 图18是按照工序顺序表示图17所示的有机EL显示装置1的制造工序的流程图。

[0488] 本实施方式的有机EL显示装置1的制造方法,如图18所示,代替空穴注入层、空穴输送层蒸镀工序(S2),具有空穴注入层蒸镀工序(S21)和空穴输送层蒸镀工序(S22)。

[0489] 另外,关于步骤S2以外的工序,除了伴随将各像素2由子像素2B(1)、2R、2B(2)、2G

构成的变更(即,掩模图案的变更)之外,基本上与上述实施方式1记载的各步骤相同。由此,本实施方式中,对于空穴注入层蒸镀工序(S21)和空穴输送层蒸镀工序(S22)之外的各步骤,省略其说明。

[0490] 在本实施方式中,对与上述实施方式1中的TFT基板制造工序(S1)同样制造的TFT基板10,首先与上述实施方式1同样,实施用于脱水的减压烘焙和作为第一电极21的表面洗净的氧等离子体处理。

[0491] 之后,使用现有的蒸镀装置,与上述实施方式1同样,对TFT基板10内的显示区域整面蒸镀空穴注入层22A(S21)。

[0492] 在本实施方式中,作为空穴注入层22A的材料,使用m-MTDATA(4,4'-三(N-3-甲基苯基-N-苯氨基)-三苯胺),其膜厚为30nm。

[0493] 接着,使用在上述实施方式1中记载的蒸镀装置150,进行空穴输送层28B(1)、28R、28B(2)、28G的分涂蒸镀(S22)。

[0494] 即,首先,与发光层23B(1)、23R、23B(2)、23G仅材料不同,使用相同的蒸镀方法,例如形成子像素2R的空穴输送层28R。

[0495] 接着,使形成有空穴输送层28R的TFT基板10在与基板扫描方向垂直的方向上偏移,与空穴输送层28R同样地,形成子像素2B(1)、2B(2)用的空穴输送层28B(1)、28B(2)。

[0496] 之后,使形成有空穴输送层28B(1)、28R、28B(2)的TFT基板10在与基板扫描方向垂直的方向上偏移,与空穴输送层28B(1)、28R、28B(2)同样,形成子像素2G用的空穴输送层28G。

[0497] 通过按照各子像素2B(1)、2R、2B(2)、2G使作为被成膜基板200的TFT基板10的扫描速度、往返次数改变,能够改变这些空穴输送层28B(1)、28R、28B(2)、28G各自的膜厚。

[0498] 在本实施方式中,以按照子像素2R、子像素2B(1)、2B(2)、子像素2G的顺序(即,空穴输送层28R、空穴输送层28B(1)、28B(2)、空穴输送层28G的顺序)膜厚变厚的方式,设定各空穴输送层28B(1)、28R、28B(2)、28G的膜厚。

[0499] 在本实施方式中,作为空穴输送层28B(1)、28R、28B(2)、28G的材料使用 α -NPD,各自的膜厚依次为100nm、50nm、100nm、150nm。

[0500] 像这样,通过使空穴输送层28B(1)、28R、28B(2)、28G的膜厚在各种颜色的子像素(各子像素2B(1)、2R、2B(2)、2G)中可变,能够使微腔效果在各种颜色中最佳化。

[0501] 另外,微腔效果是指,由于在各种颜色(例如R、G、B)的子像素中形成的光学共振构造,在第一电极21与第二电极26之间产生的光往复共振,结果产生发光光谱的尖锐化和色纯度的提高的现象。

[0502] 产生最佳的微腔效果的光学距离在各种颜色的发光波长下不同,因此在各种颜色中需要调整光学距离,作为其中一个方法,如上所述,有使特定的有机层的膜厚可变的方法。

[0503] 像这样将空穴输送层28B(1)、28R、28B(2)、28G的膜厚在各种颜色(各子像素2B(1)、2R、2B(2)、2G)中可变时,当相邻的子像素彼此间空穴输送层的膜厚不同时,在两子像素的边界部总膜厚变化。特别是,具有最大膜厚的G的空穴输送层和具有最小膜厚的R的空穴输送层相邻时,相邻的子像素彼此间总膜厚大幅变化。

[0504] 于是,在本实施方式中,为了尽可能抑制总膜厚的变化,可以使用空穴输送层的膜

厚代替上述发光层的电流效率作为决定子像素的排列图案的参数,以使相邻的子像素间空穴输送层的膜厚差最小的方式决定子像素的排列图案。

[0505] 此时,仅是将发光层的电流效率差变换为空穴输送层的膜厚差,不需要扩大子像素间的非发光区域,就能够抑制上述总膜厚的变化。结果能够提高有机EL显示装置1的可靠性和显示品质。

[0506] 另外,使各像素2中的子像素的排列图案为图17所示的2B(1)、2R、2B(2)、2G的顺序时,子像素2B(2)与子像素2G相邻。

[0507] 因此,在该情况下,如上所述使发光层的电流效率按照[G]→[B]→[R]的顺序变小,或发光层的电流效率按照[R]→[B]→[G]的顺序变小即可。

[0508] 或者,将发光层23B(1)、23R、23B(2)、23G如上所述按照电流效率变小的顺序形成即可。即,例如在发光层的电流效率按照[B]→[R]→[G]的顺序变大时,按照发光层23B(1)、23B(2)、发光层23R、发光层23G的顺序形成发光层23B(1)、23R、23B(2)、23G即可。

[0509] 各种颜色的空穴输送层的形成顺序和各种颜色的发光层的形成顺序并非必须一致,如上所述,可以根据决定这些排列图案的参数按照逐层适当地进行变更。

[0510] 另外,在本实施方式中,如上所述,将空穴输送层28B(1)、28R、28B(2)、28G的膜厚按照各种颜色进行变更,但本实施方式并不限于此。并不限于空穴输送层28B(1)、28R、28B(2)、28G,空穴注入层22A、电子输送层24、电子注入层25或者上述未图示的载流子阻挡层等也可以按照各种颜色变更膜厚而形成。

[0511] <要点概括>

[0512] 如上所述,上述各实施方式的显示用基板具有包含至少三种颜色的发光区域作为子像素区域的多个像素区域,该至少三种颜色的发光区域分别具有由蒸镀膜构成的发光层,相邻的两个发光区域是在由各种颜色的发光区域的发光层产生相同亮度的光时具有最大电流效率的颜色的发光层的发光区域和具有最小电流效率的颜色的发光层的发光区域的组合以外的组合的发光区域。

[0513] 此外,上述各实施方式的显示用基板的制造方法中,该显示用基板具有包含至少三种颜色的发光区域作为子像素区域的多个像素区域,该至少三种颜色的发光区域分别具有由蒸镀膜构成的发光层,该显示用基板的制造方法中,在由各种颜色的发光区域的发光层产生相同亮度的光时电流效率最大的颜色的发光层与电流效率最小的颜色的发光层之间,形成至少一个具有上述电流效率最大的颜色的发光层的电流效率与电流效率最小的颜色的发光层的电流效率之间的大小的电流效率的颜色的发光层。

[0514] 根据上述结构和制造方法,与具有最大电流效率的颜色的发光层的发光区域和具有最小电流效率的颜色的发光层的发光区域相邻的现有结构相比,能够使相邻的两个发光区域的电流效率之差变小。因此,即使相邻的两个发光区域中的一个发光区域的发光层(蒸镀膜)侵入另一个发光区域,相比于现有技术也能够抑制该侵入引起的混色的程度(颜色的变化程度),因此不扩大非发光区域就能够抑制由蒸镀膜的错位引起的显示品质的下降。

[0515] 此外,上述显示用基板优选具有下述结构:各种颜色的发光层的发光区域在一维方向上排列,并且排列成:相邻的发光区域中的发光层间的电流效率之差最小。

[0516] 此外,上述显示用基板的制造方法优选的是,形成上述各种颜色的发光层,使得上述各种颜色的发光层的发光区域在一维方向上排列,并且相邻的发光区域中的发光层间的

电流效率之差最小。

[0517] 根据上述结构和制造方法,在上述一维方向上相邻的两个发光区域中的一个发光区域中的发光层侵入另一个发光区域的情况下,也能够最为抑制由该侵入引起的混色的程度(颜色变化的程度),结果能够最为抑制画质的下降。

[0518] 此外,上述显示用基板优选具有下述结构:一个像素区域包括具有 $M(M \geq 3)$ 种颜色的发光区域的至少 $(M-1) \times 2$ 个子像素区域,在一个像素区域中,分别包含一个具有最大电流效率的颜色的发光层的发光区域和具有最小电流效率的颜色的发光层的发光区域。

[0519] 根据上述结构,能够以具有最大电流效率的子像素区域和具有最小电流效率的子像素区域不相邻的方式排列子像素区域,并且能够以尽可能少的子像素区域的数量构成一个像素。

[0520] 此外,上述显示用基板优选具有下述结构:上述像素区域包括分别具有绿色发光层、红色发光层、蓝色发光层的三种颜色的发光区域作为上述子像素区域,在具有绿色发光层的发光区域与具有蓝色发光层的发光区域之间,设置有具有红色发光层的发光区域。

[0521] 根据上述结构,与具有最大电流效率的绿色发光层的发光区域和具有最小电流效率的蓝色发光层的发光区域相邻的结构相比,能够使相邻的两个发光区域的电流效率之差较小。

[0522] 此外,上述显示用基板优选具有下述结构:上述像素区域包括分别具有绿色发光层、黄色发光层、红色发光层、蓝色发光层的四种颜色的发光区域作为上述子像素区域,在具有绿色发光层的发光区域与具有蓝色发光层的发光区域之间,设置有具有黄色发光层的发光区域和具有红色发光层的发光区域。

[0523] 根据上述结构,与具有最大电流效率的绿色发光层的发光区域和具有最小电流效率的蓝色发光层的发光区域相邻的结构相比,能够使相邻的两个发光区域的电流效率之差较小。

[0524] 此外,上述显示用基板优选具有下述结构:各种颜色的发光层的发光区域在二维方向上排列,并且排列成:在一维方向上相邻的发光区域中的发光层间的电流效率之差和在与上述一维方向正交的方向上相邻的发光区域中的发光层间的电流效率之差分别最小。

[0525] 此外,上述显示用基板的制造方法优选的是,形成上述各种颜色的发光层,使得各种颜色的发光层的发光区域在二维方向上排列,并且以在一维方向上相邻的发光区域中的发光层间的电流效率之差和在与上述一维方向正交的方向上相邻的发光区域中的发光层间的电流效率之差分别最小。

[0526] 根据上述结构和制造方法,在上述一维方向上相邻的两个发光区域中的一个发光区域中的发光层侵入另一个发光区域时,在与上述一维方向正交的方向上相邻的两个发光区域中的一个发光区域中的发光层侵入另一个发光区域时,都能够最为抑制该侵入引起的混色的程度(颜色的变化程度)。结果能够最为抑制画质的下降。

[0527] 此外,上述显示用基板优选具有下述结构:一个像素区域包括由 $M(M \geq 3)$ 种颜色的发光区域构成的至少 $(M-2) \times 4$ 个子像素区域,在一个像素区域中,分别包含一个具有最大电流效率的颜色的发光层的发光区域和具有最小电流效率的颜色的发光层的发光区域。

[0528] 根据上述结构,能够以具有最大电流效率的子像素区域和具有最小电流效率的子像素区域不相邻的方式排列子像素区域,并且能够以尽可能少的子像素区域的数量构成一

个像素,并且,能够以相邻的两个子像素区域彼此间的电流效率之差最小的方式构成像素。

[0529] 此外,上述显示用基板优选具有下述结构:一个像素区域包括由 $M(M \geq 3)$ 种颜色的发光区域构成的 $\{(M-2) \times 2\}^2$ 个子像素区域。

[0530] 根据上述结构,能够以具有最大电流效率的子像素区域和具有最小电流效率的子像素区域不相邻的方式排列子像素区域,并且能够以尽可能少的子像素区域的数量构成一个像素,并且,能够以相邻的两个子像素区域彼此间的电流效率之差最小的方式构成正方形形状的像素。

[0531] 此外,如上所述将各种颜色的发光层的发光区域在二维方向上排列时,上述发光层和发光区域中的至少一方优选为八边形状。

[0532] 由此,能够使在倾斜方向上相邻的两个发光层的发光区域的分离距离变大,因此能够防止相邻的发光层中的一个发光层侵入另一个发光层的发光区域,能够消除由此引起的混色。

[0533] 因此,能够提供能够得到抑制画质的下降、具有优异的显示品质的有机电致发光显示装置的显示用基板。

[0534] 此外,上述显示用基板优选具有下述结构:在各发光区域中设置有薄膜晶体管。

[0535] 通过如上所述在各发光区域中设置有薄膜晶体管,在显示面板化时,即在使用上述显示用基板制造例如有机电致发光显示装置时,能够提高在一个像素内形成的相同颜色的发光层的子像素的显示精细度。

[0536] 此外,如上所述,上述实施方式的一个例子的显示用基板,在同一平面内,至少设置有三列膜厚不同的蒸镀膜图案,相邻的两个蒸镀膜图案是具有最大膜厚的蒸镀膜图案和具有最小膜厚的蒸镀膜图案的组合以外的组合的蒸镀膜图案。

[0537] 根据上述结构,在同一平面内,至少设置有三列膜厚不同的蒸镀膜图案,相邻的两个蒸镀膜图案是具有最大膜厚的蒸镀膜图案和具有最小膜厚的蒸镀膜图案的组合以外的组合的蒸镀膜图案,因此,与具有最大膜厚的蒸镀膜图案和具有最小膜厚的蒸镀膜图案相邻的结构相比,能够使相邻两个蒸镀膜图案彼此的膜厚差较小。

[0538] 结果,通过适当设定膜厚,即使相邻的两个蒸镀膜图案中的一个蒸镀膜图案的蒸镀膜侵入另一个蒸镀膜图案的蒸镀膜的区域,也能够抑制由该侵入引起的总厚的偏差。

[0539] 因此,不扩大非发光区域就能够抑制由蒸镀膜的错位引起的显示品质的下降。

[0540] 此外,如上所述,上述各实施方式的有机电致发光显示装置具有上述各实施方式中的任一个显示用基板。

[0541] 根据该结构,能够实现能够得到上述任一结构的效果的有机电致发光显示装置。

[0542] 此外,如上所述,上述各实施方式的有机电致发光显示装置的制造方法包括形成阳极的阳极形成工序和形成阴极的阴极形成工序,并且包括在阳极形成工序与阴极形成工序之间,将由蒸镀膜构成的至少三种颜色的发光层按照颜色依次形成的发光层形成工序,在上述发光层形成工序中,由各种颜色的发光区域的发光层产生相同亮度的光时电流效率越小的颜色的发光层,以越接近阳极形成工序的顺序形成。

[0543] 根据上述方法,即使在侵入方的发光层接近阳极的情况下,或是相反的情况下,通过以上顺序形成发光层,即使产生混色,也能够使其影响较小。由此,在相邻的发光区域中的一个发光区域的蒸镀膜侵入另一个发光区域的蒸镀膜的区域时,能够抑制由该侵入引

起的混色的程度(颜色变化的程度),结果能够抑制画质的下降。

[0544] 本发明并不限于上述各实施方式,在权利要求所示的范围中能够进行各种变更,对在不同的实施方式中分别公开的技术方案进行适当组合而得到的实施方式也包含于本发明的技术范围。

[0545] 工业上的可利用性

[0546] 本发明例如能够适用于在有机EL显示装置中的有机层的分涂形成等成膜处理中使用的显示用基板和有机EL显示装置以及这些显示用基板和有机EL显示装置的制造方法等。

[0547] 附图标记说明

[0548] 1有机EL显示装置

[0549] 2像素

[0550] 2R、2R(1)、2R(2)、2G、2B、2B(1)、2B(2)子像素

[0551] 10TFT基板(显示用基板)

[0552] 11绝缘基板

[0553] 12TFT(薄膜晶体管)

[0554] 13层间绝缘膜

[0555] 13a接触孔

[0556] 14配线

[0557] 14G栅极线

[0558] 14S源极线

[0559] 14V电源配线

[0560] 15边缘罩

[0561] 15R、15R(1)、15R(2)露出部

[0562] 15G露出部

[0563] 15B、15B(1)、15B(2)露出部

[0564] 15r、15g、15r、15b非发光区域

[0565] 20有机EL元件

[0566] 21第一电极

[0567] 22空穴注入层兼空穴输送层

[0568] 22A空穴注入层

[0569] 23R、23R(1)、23R(2)发光层

[0570] 23G发光层

[0571] 23B、23B(1)、23B(2)发光层

[0572] 24电子输送层

[0573] 25电子注入层

[0574] 26第二电极

[0575] 28B(1)、28R、28B(2)、28G空穴输送层

[0576] 30粘接层

[0577] 40密封基板

- [0578] 102掩模
- [0579] 102a开口部
- [0580] 103蒸镀源
- [0581] 103a射出口
- [0582] 150蒸镀装置
- [0583] 200被成膜基板
- [0584] 300限制板
- [0585] 301开口部
- [0586] 302蒸镀源
- [0587] 303掩模
- [0588] 304开口部
- [0589] 500掩模单元
- [0590] 600真空腔室

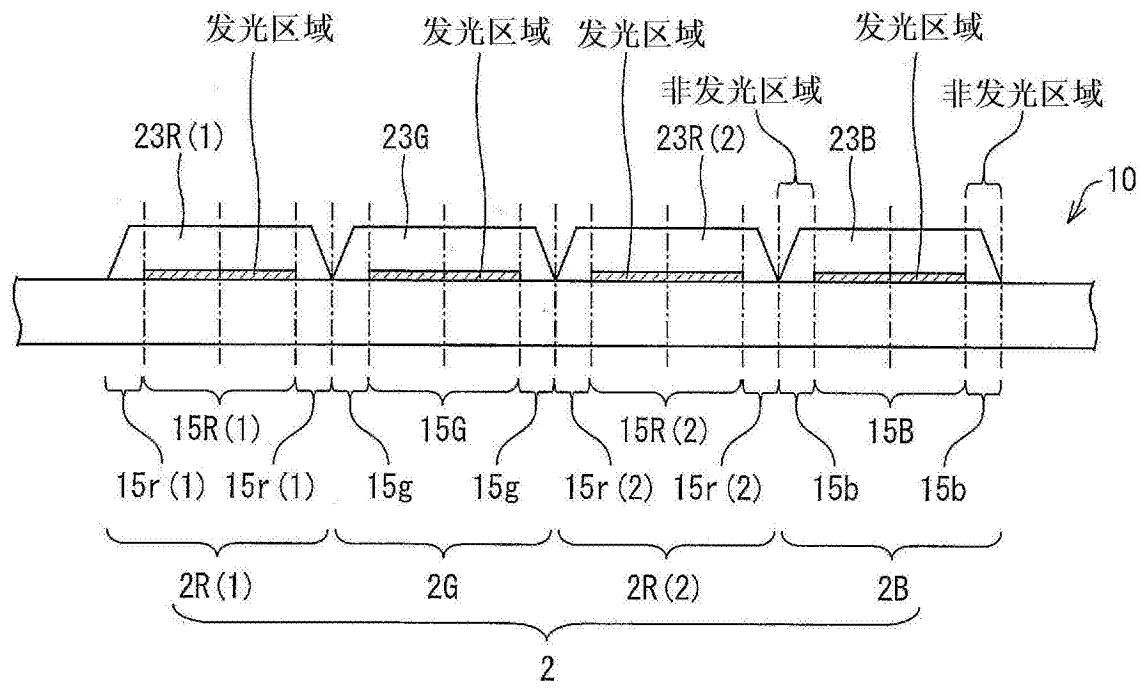


图1

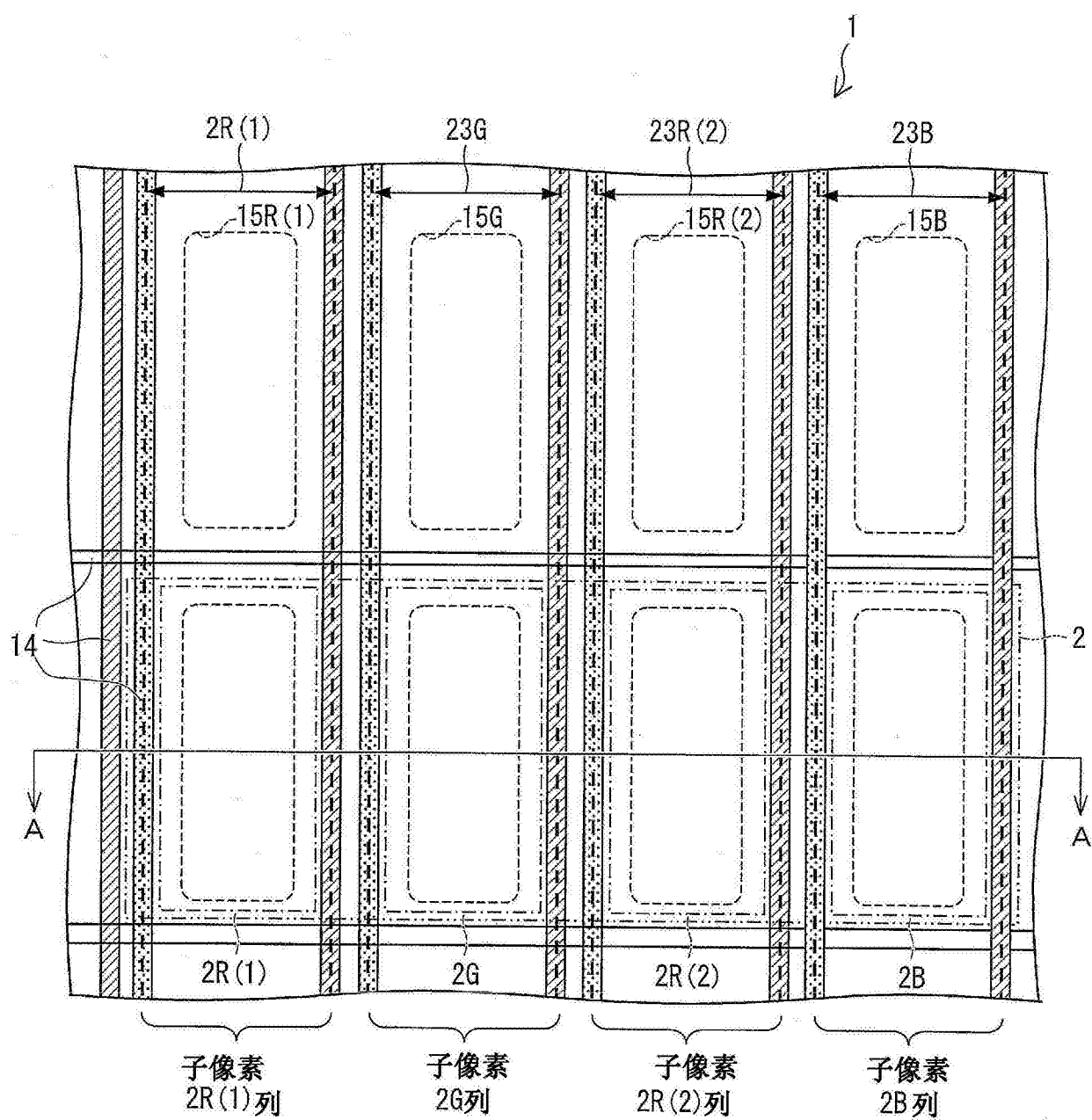


图2

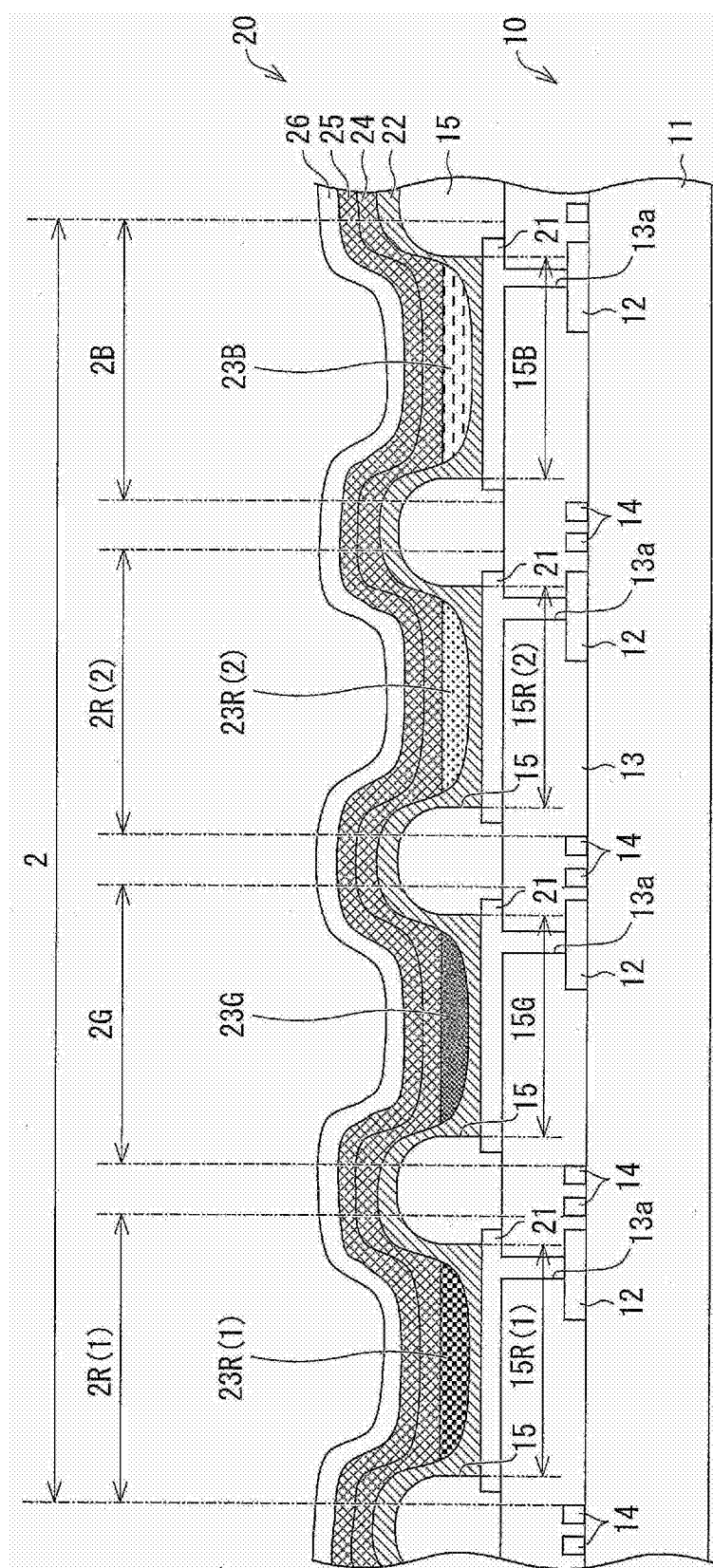


图3

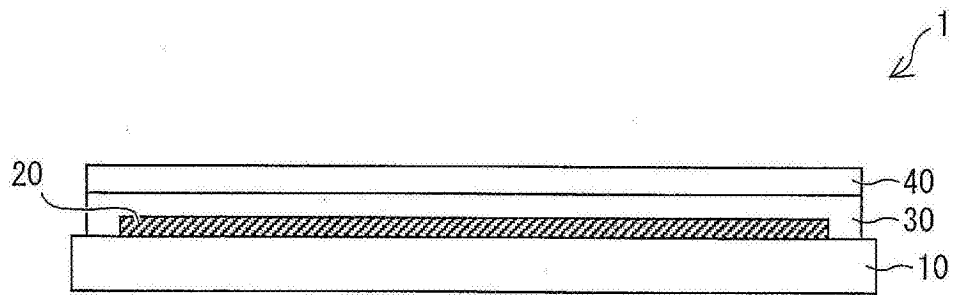


图4

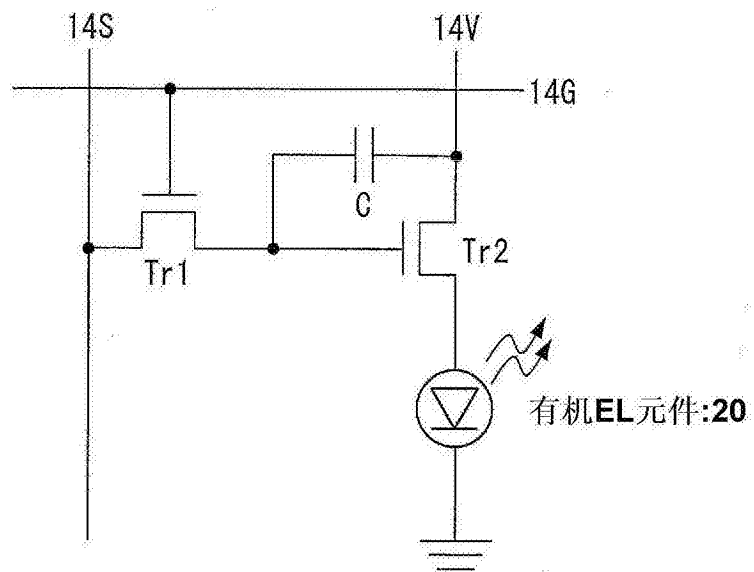


图5

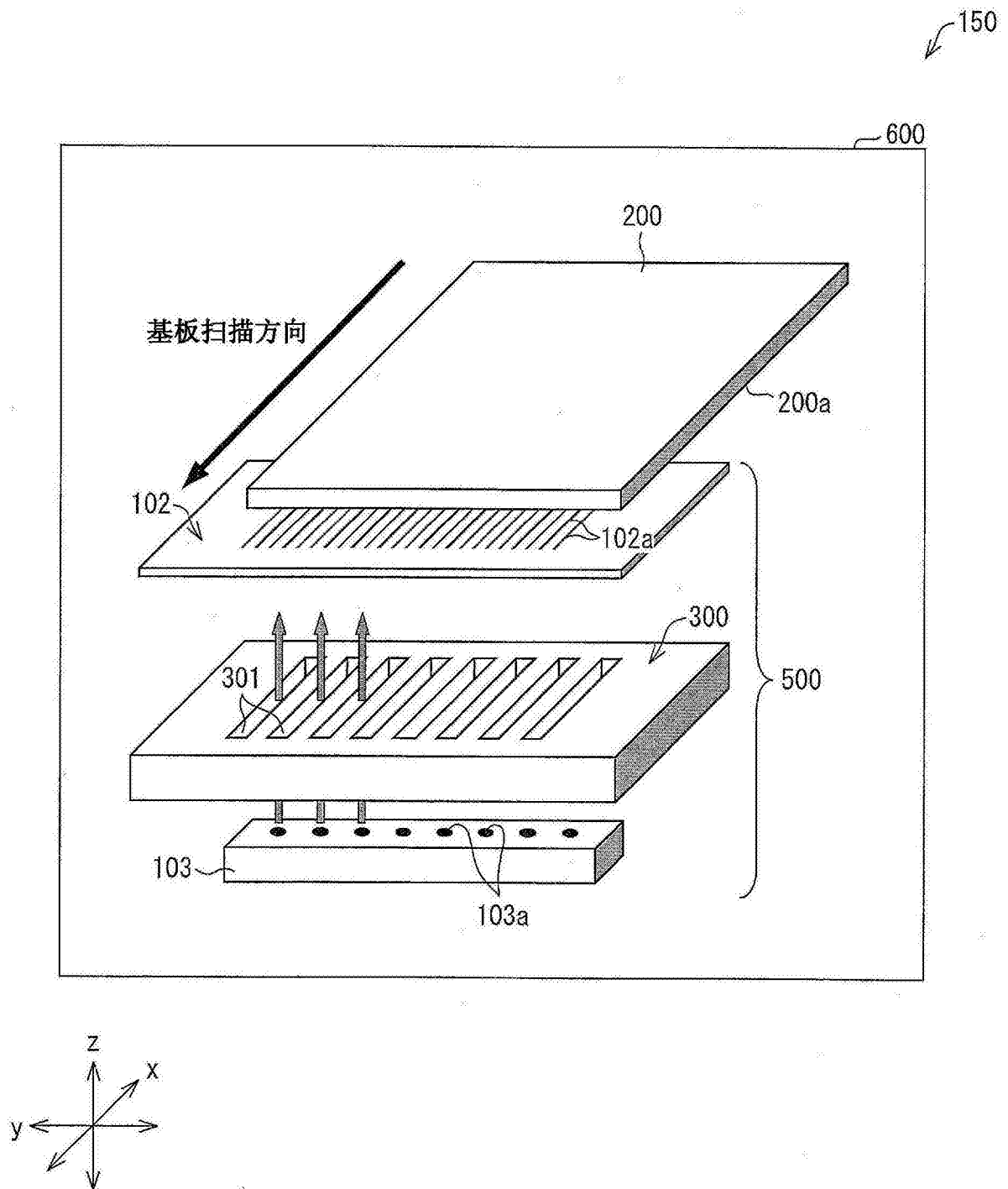


图6

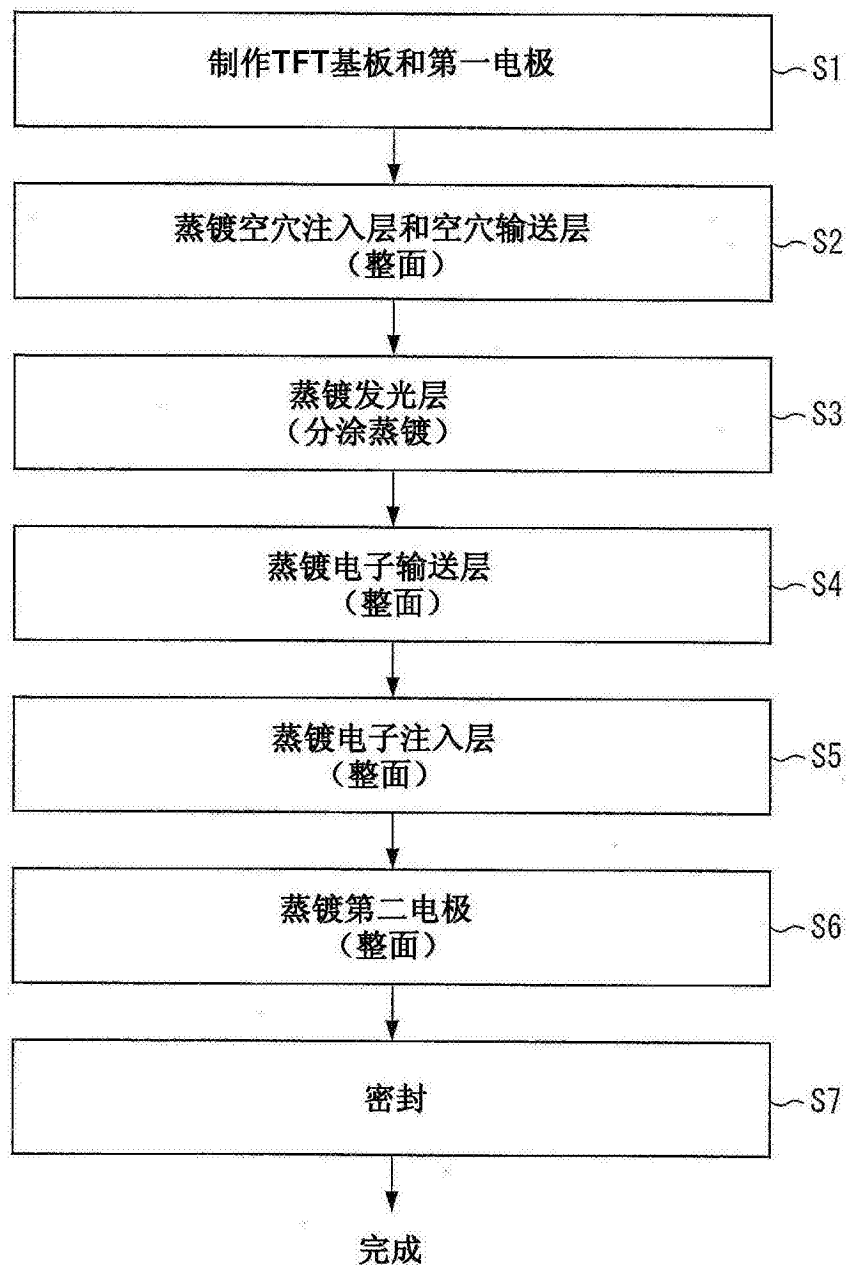


图7

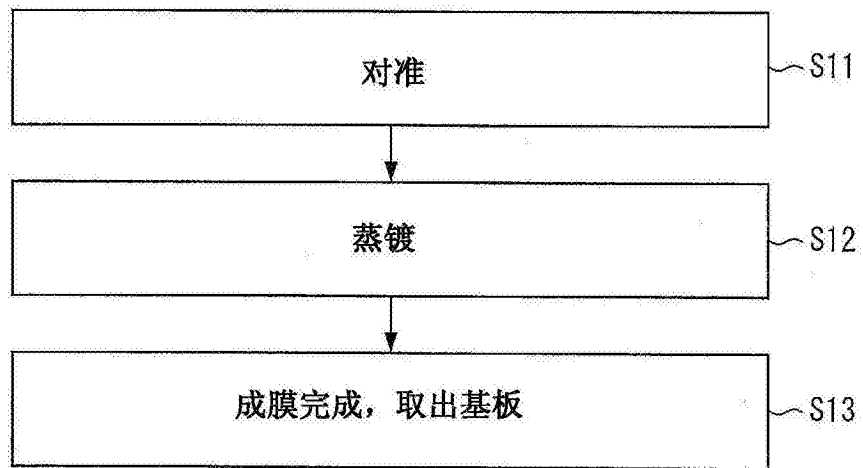


图8

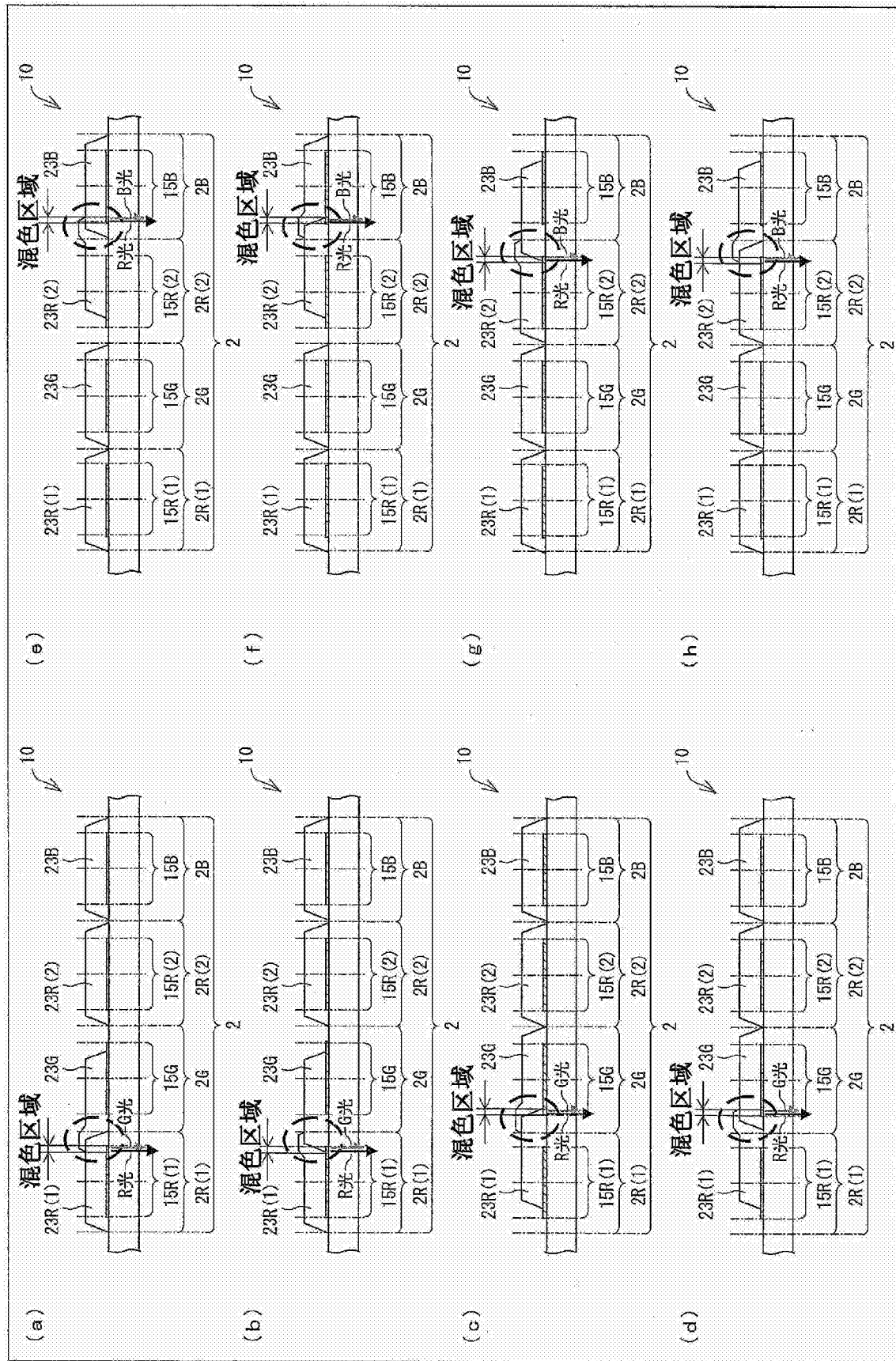


图9

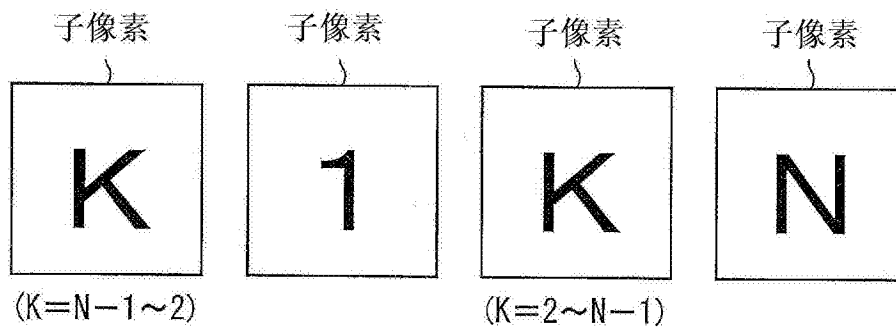


图10

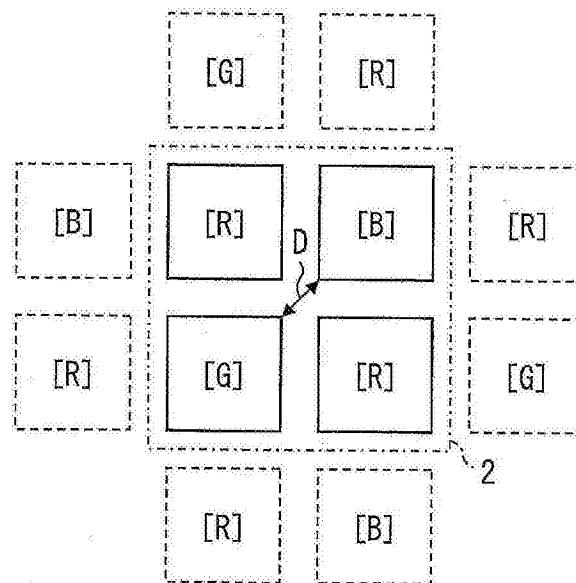


图11

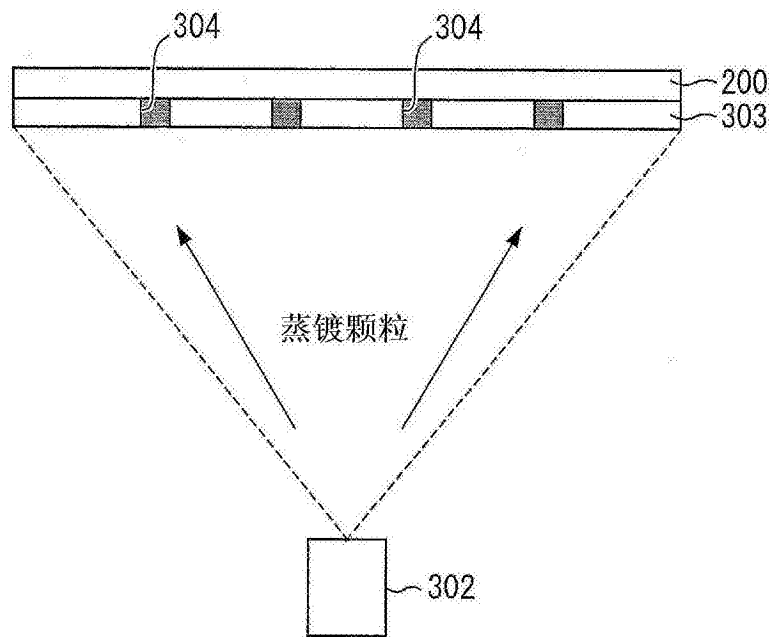


图12

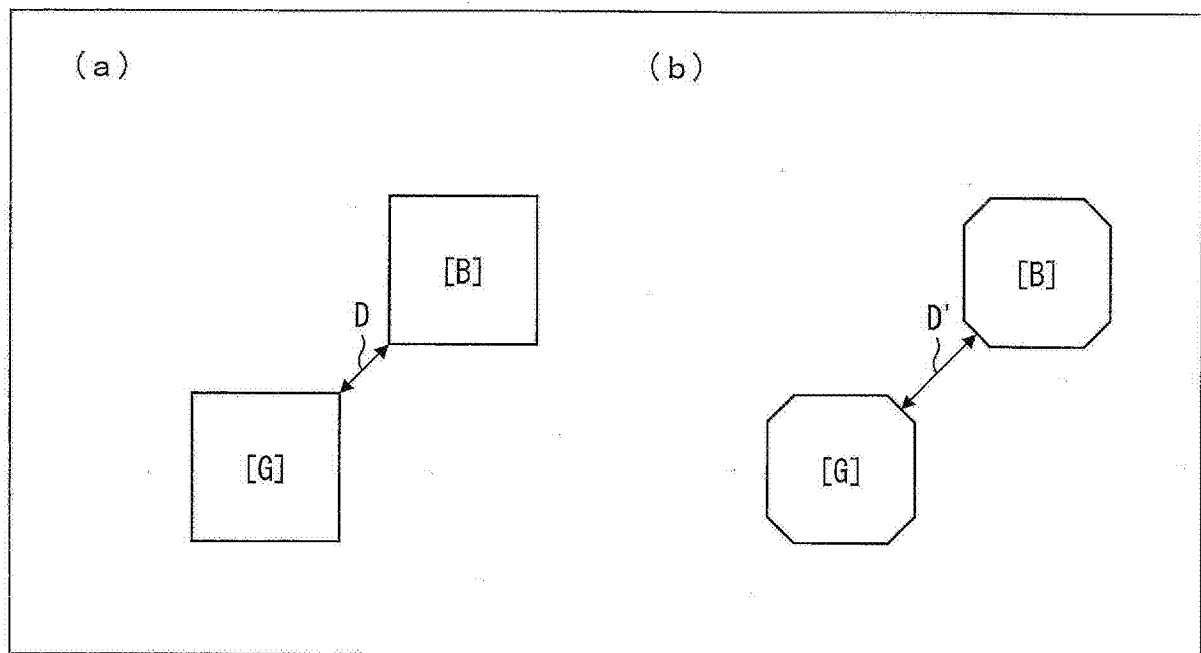


图13

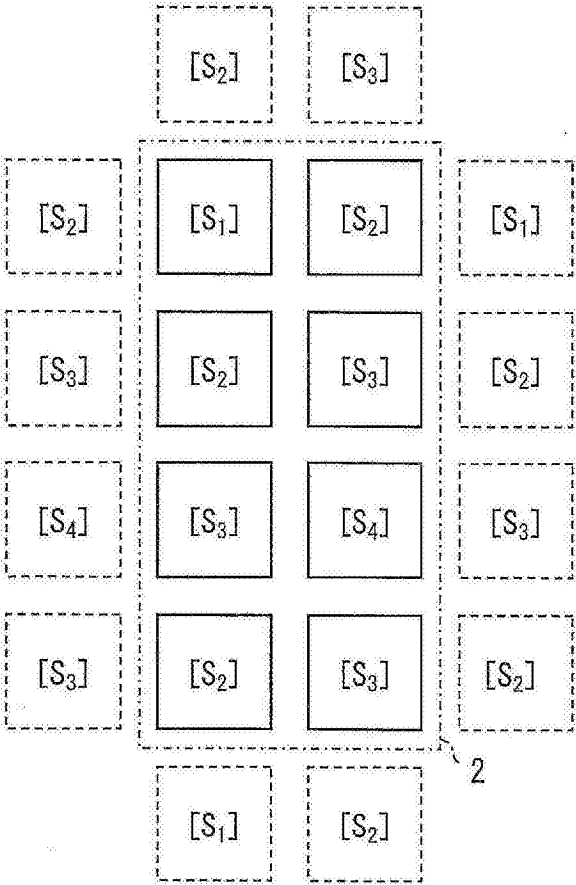


图14

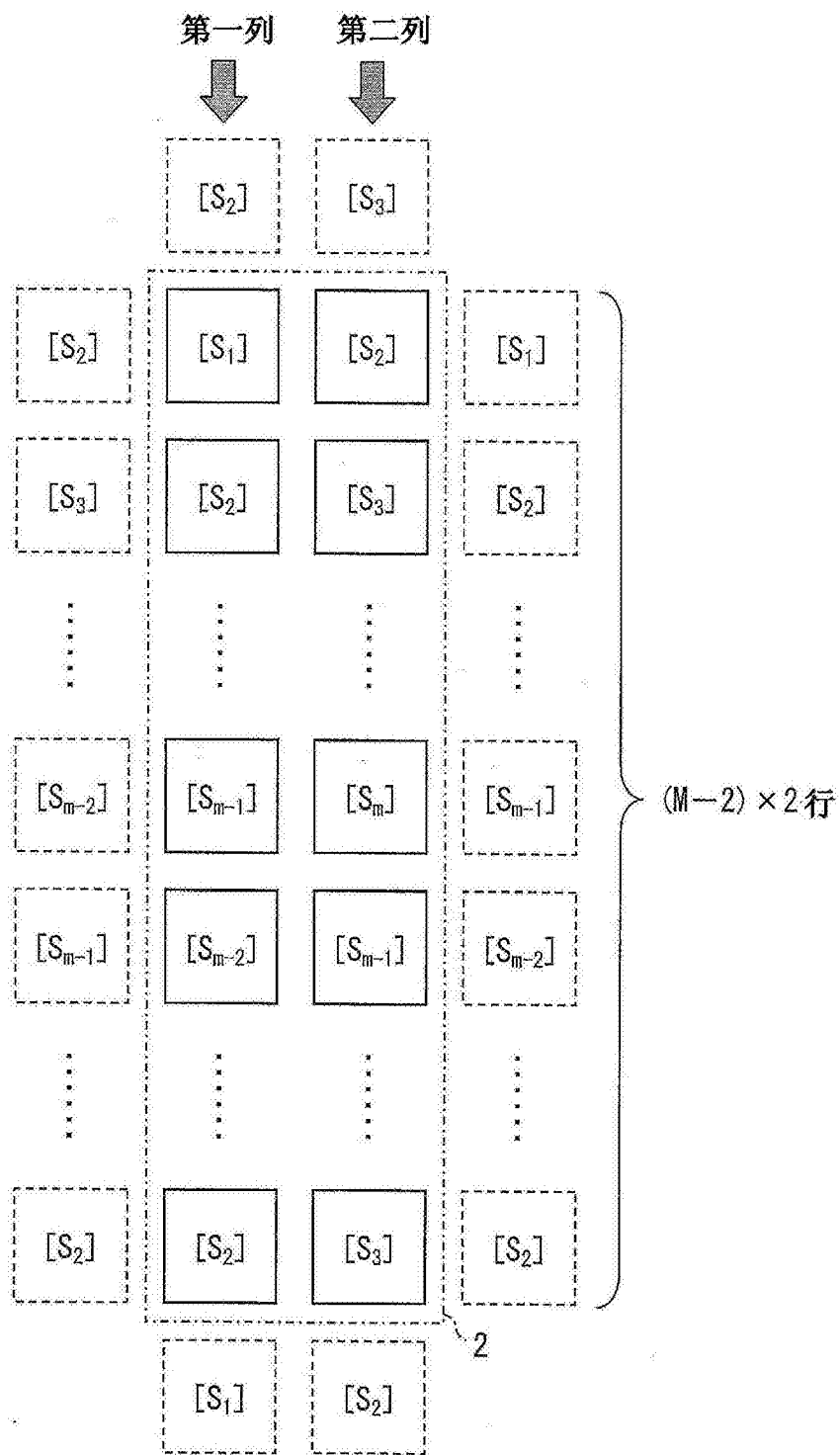


图15

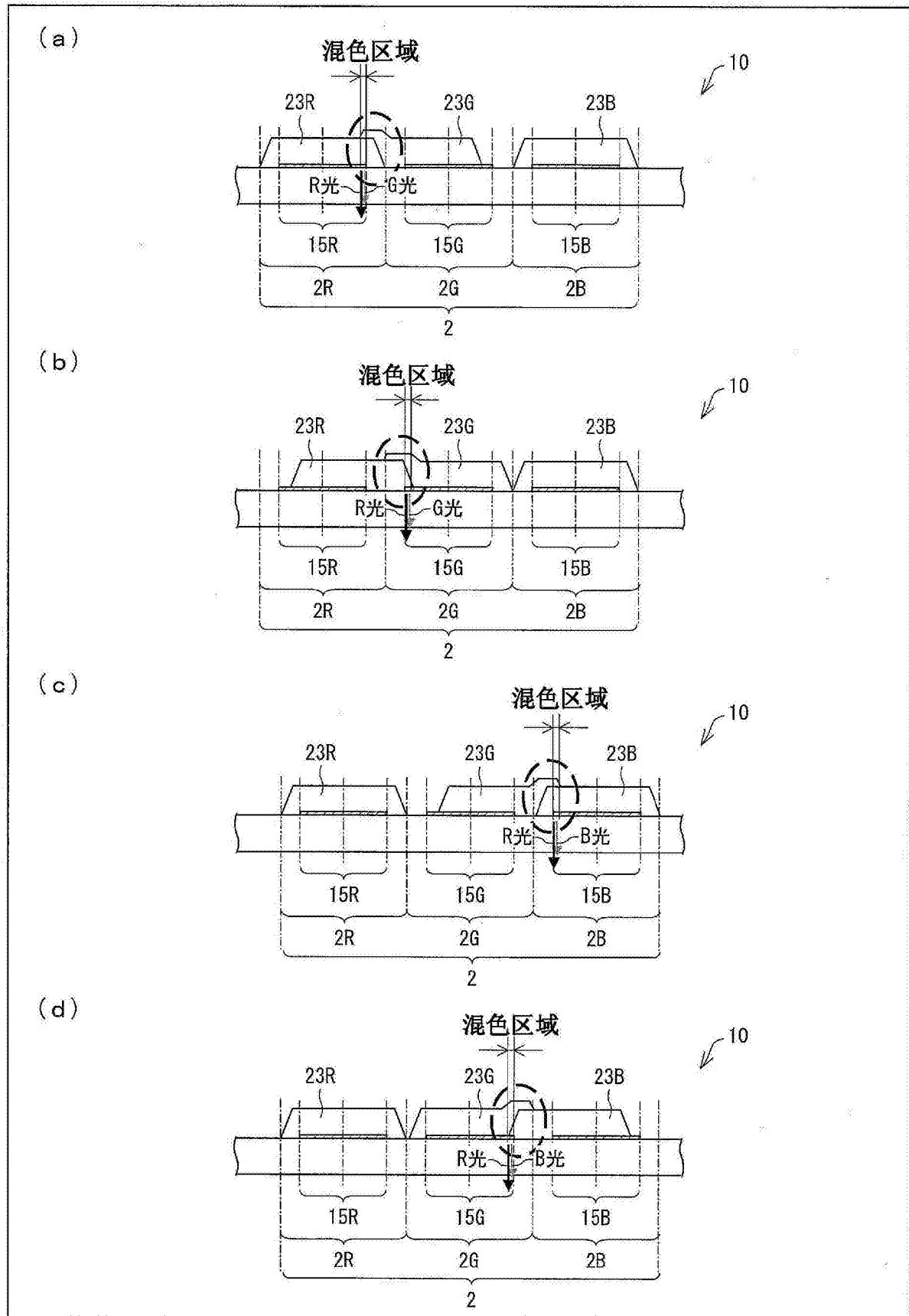


图16

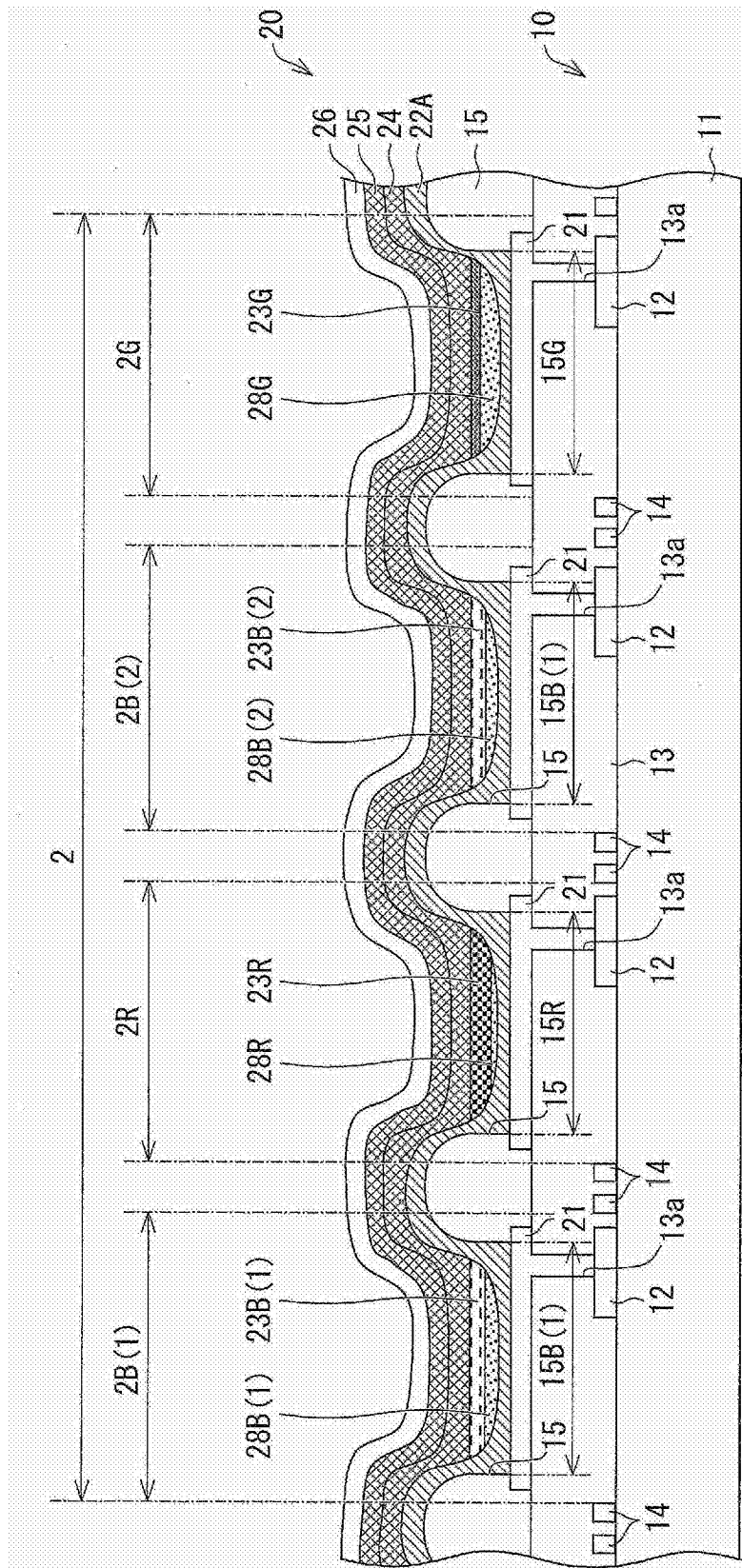


图17

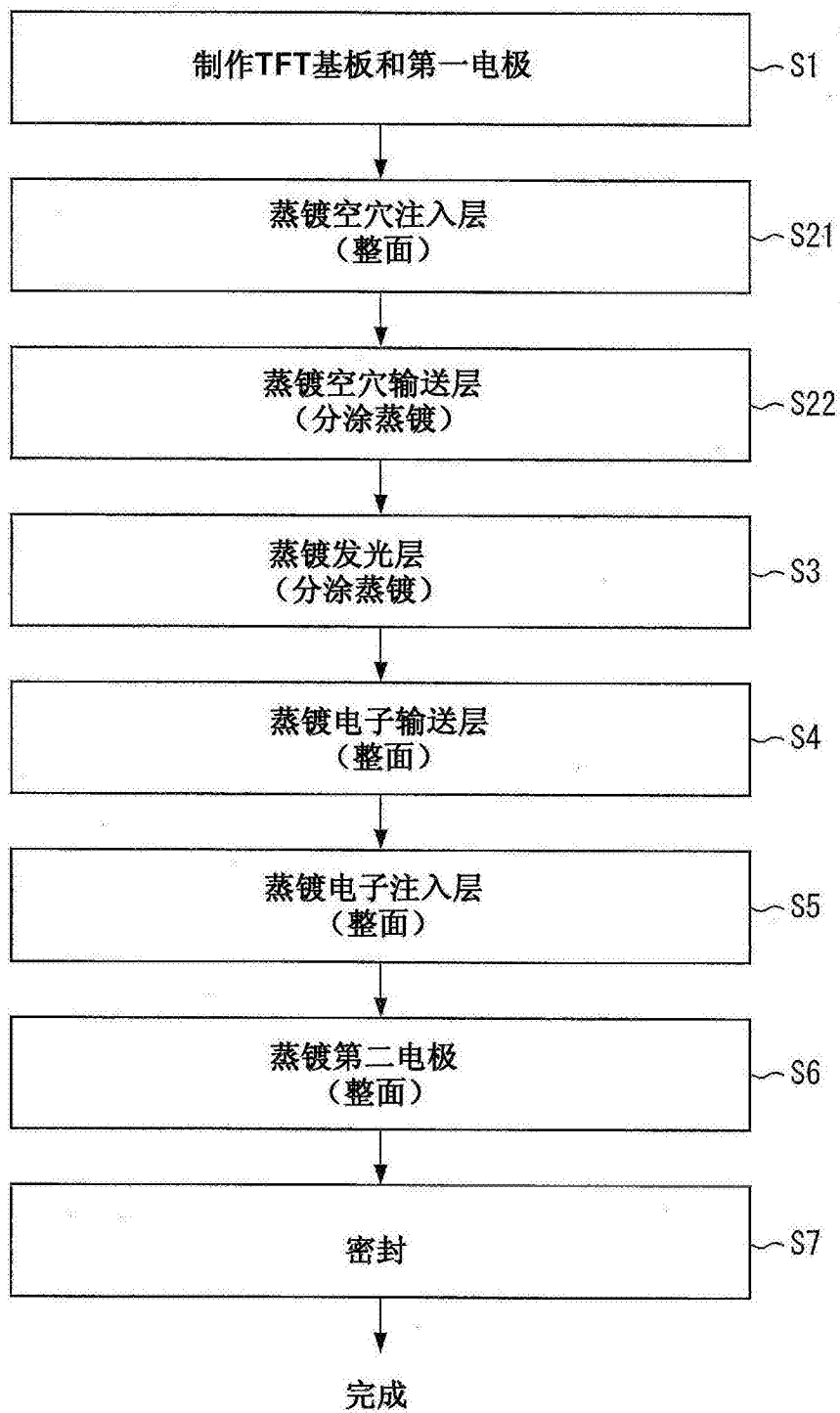


图18

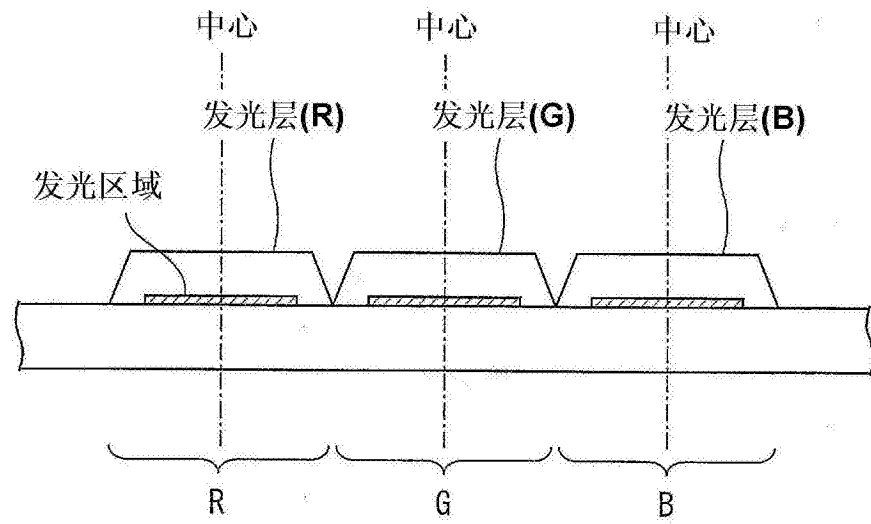


图19

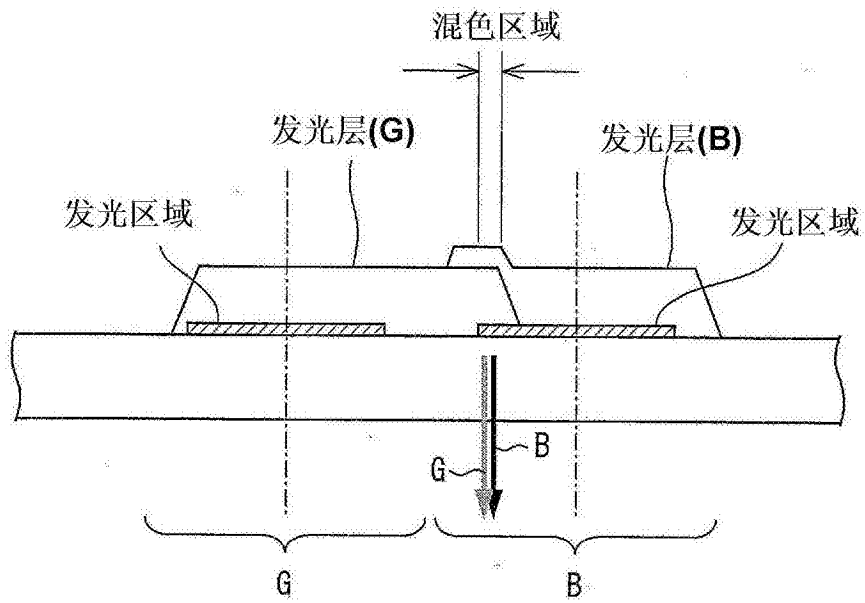


图20

专利名称(译)	显示用基板、有机电致发光显示装置和它们的制造方法		
公开(公告)号	CN103477713B	公开(公告)日	2016-08-24
申请号	CN201280015935.6	申请日	2012-03-27
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普株式会社		
当前申请(专利权)人(译)	夏普株式会社		
[标]发明人	园田通 川户伸一 井上智 桥本智志		
发明人	园田通 川户伸一 井上智 桥本智志		
IPC分类号	H05B33/12 G09F9/30 H01L27/32 H01L51/50 H05B33/10		
CPC分类号	H01L51/504 H01L27/3213 H01L27/3218 H01L27/3244 H01L51/5265 H01L51/56 H05B33/145		
审查员(译)	苏治平		
优先权	2011081173 2011-03-31 JP		
其他公开文献	CN103477713A		
外部链接	Espacenet SIPO		

摘要(译)

TFT基板(10)具有包含至少三种颜色的发光区域的多个像素区域，该至少三种颜色的发光区域分别具有由蒸镀膜构成的发光层(23R(1)、23G、23R(2)、23B)，相邻的两个发光区域是在由各种颜色的发光区域的发光层产生相同亮度的光时具有最大电流效率的颜色的发光层(23G)的发光区域和具有最小电流效率的颜色的发光层(23B)的发光区域的组合以外的组合。

