



(12)发明专利申请

(10)申请公布号 CN 110164873 A

(43)申请公布日 2019.08.23

(21)申请号 201910464234.4

(22)申请日 2019.05.30

(71)申请人 京东方科技股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

申请人 合肥鑫晟光电科技有限公司

(72)发明人 刘军 方金钢 闫梁臣 周斌

黄勇潮 苏同上 刘宁

(74)专利代理机构 北京同达信恒知识产权代理有限公司 11291

代理人 郭润湘

(51)Int.Cl.

H01L 27/12(2006.01)

H01L 27/32(2006.01)

H01L 51/56(2006.01)

权利要求书2页 说明书7页 附图4页

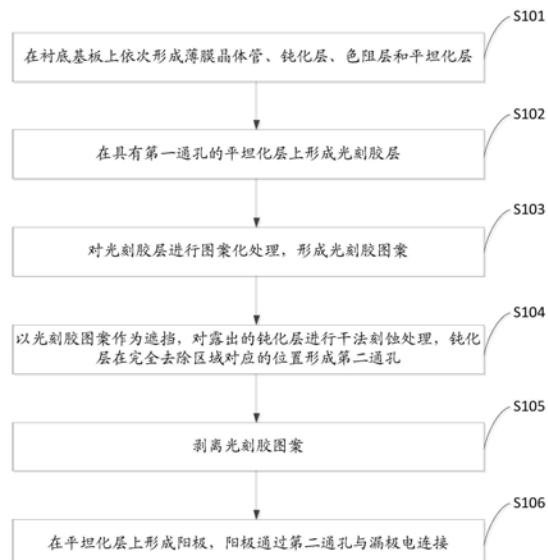
(54)发明名称

阵列基板的制作方法、阵列基板、显示面板及显示装置

(57)摘要

本发明公开了一种阵列基板的制作方法、阵列基板、显示面板及显示装置，对形成在平坦化层上的光刻胶层进行图案化处理，使薄膜晶体管漏极上方的部分第一通孔内没有光刻胶层、第一通孔的其它部分保留部分光刻胶层、色阻层上方的光刻胶层完全保留；在后续对钝化层进行干刻处理时，由于第一通孔的其它部分仅保留部分光刻胶层，相对现有技术中第一通孔的其它部分完全保留的光刻胶层较薄，本发明有利于在干刻钝化层时形成较好的干刻角度；另外本发明色阻层上方的光刻胶层厚度相对现有技术中色阻层上方的光刻胶层厚度较厚，在对钝化层进行干刻时，可以防止对色阻上方的平坦化层产生干刻损伤，避免使得后续有机发光层蒸镀异常以及有机膜透过率降低的可能。

A  
3  
CN 110164873



CN

1. 一种阵列基板的制作方法,其特征在于,包括:

在衬底基板上依次形成薄膜晶体管、钝化层、色阻层和平坦化层;其中,所述薄膜晶体管和所述色阻层在所述衬底基板上的正投影不重叠,所述平坦化层在所述薄膜晶体管的上方具有第一通孔;

在具有所述第一通孔的平坦化层上形成光刻胶层;

对所述光刻胶层进行图案化处理,形成光刻胶图案;所述光刻胶图案包括完全去除区域、第一部分保留区域和完全保留区域;其中,所述完全去除区域在所述第一通孔范围内且位于所述漏极上方,所述第一部分保留区域被所述第一通孔覆盖,所述光刻胶完全保留区域覆盖所述色阻层所在区域;

以所述光刻胶图案作为遮挡,对露出的所述钝化层进行干法刻蚀处理,所述钝化层在所述完全去除区域对应的位置形成第二通孔;

剥离所述光刻胶图案;

在所述平坦化层上形成阳极,所述阳极通过所述第二通孔与所述漏极电连接。

2. 如权利要求1所述的阵列基板的制作方法,其特征在于,所述光刻胶图案还包括第二部分保留区域,所述第二部分保留区域与所述薄膜晶体管以及所述色阻层在所述衬底基板上的正投影均不重叠,且所述第二部分保留区域的光刻胶厚度大于所述第一部分保留区域的光刻胶厚度。

3. 如权利要求2所述的阵列基板的制作方法,其特征在于,对所述光刻胶层进行图案化处理,具体包括:采用半色调掩膜板对所述光刻胶层进行图案化处理;所述半色调掩膜板包括:与所述完全去除区域对应的完全透光区域,与所述第一部分保留区域对应的第一部分透光区域,与所述第二部分保留区域对应的第二部分透光区域,与所述完全保留区域对应的不透光区域;所述第一部分透光区域的透光量为所述完全透光区域的透光量的50%,所述第二部分透光区域的透光量为所述完全透光区域的透光量的10%~20%。

4. 如权利要求3所述的阵列基板的制作方法,其特征在于,所述第一部分保留区域的光刻胶图案的厚度为 $1.5\mu\text{m}$ ~ $1.8\mu\text{m}$ ,所述完全保留区域的光刻胶图案的厚度为 $2.1\mu\text{m}$ ,所述第二部分保留区域的光刻胶图案的厚度为 $1.7\mu\text{m}$ ~ $1.9\mu\text{m}$ 。

5. 如权利要求1-4任一项所述的阵列基板的制作方法,其特征在于,对露出的所述钝化层进行干法刻蚀处理,具体包括:

采用 $\text{O}_2$ 和 $\text{CF}_4$ 的组合气体对所述钝化层进行干法刻蚀处理,所述 $\text{O}_2$ 和所述 $\text{CF}_4$ 的比例是变化的。

6. 如权利要求5所述的阵列基板的制作方法,其特征在于,采用至少两次干法刻蚀对所述钝化层进行干法刻蚀处理,其中每一次干法刻蚀中的 $\text{O}_2$ 和 $\text{CF}_4$ 的比例固定,相邻两次干法刻蚀中的 $\text{O}_2$ 和 $\text{CF}_4$ 的比例是变化的。

7. 如权利要求6所述的阵列基板的制作方法,其特征在于,采用两次干法刻蚀对所述钝化层进行干法刻蚀处理,其中第一次干法刻蚀中 $\text{O}_2$ 的比例大于第二次干法刻蚀中 $\text{O}_2$ 的比例。

8. 如权利要求7所述的阵列基板的制作方法,其特征在于,所述第一次干法刻蚀中 $\text{O}_2$ 的含量为55%~65%, $\text{CF}_4$ 的含量为35%~45%;所述第二次干法刻蚀中 $\text{O}_2$ 的含量为15%~35%, $\text{CF}_4$ 的含量为65%~85%。

9. 如权利要求5所述的阵列基板的制作方法,其特征在于,采用一次干法刻蚀对所述钝

化层进行干法刻蚀处理,在处理的过程中,所述O<sub>2</sub>的比例逐渐降低。

10. 一种阵列基板,其特征在于,采用如权利要求1-9任一项所述的制作方法制得。

11. 如权利要求10所述的阵列基板,其特征在于,所述第二通孔的截面与所述衬底基板之间具有至少两个坡度角,沿所述衬底基板指向远离所述衬底基板的方向,所述坡度角的度数逐渐降低。

12. 一种显示面板,其特征在于,包括如权利要11所述的阵列基板。

13. 一种显示装置,其特征在于,包括如权利要12所述的显示面板。

## 阵列基板的制作方法、阵列基板、显示面板及显示装置

### 技术领域

[0001] 本发明涉及显示技术领域,特别涉及一种阵列基板的制作方法、阵列基板、显示面板及显示装置。

### 背景技术

[0002] 目前,薄膜晶体管(Thin Film Transistor,TFT)是液晶显示器和有源矩阵有机发光二极管(Active Matrix Organic Light Emitting Diode,AMOLED)的主要驱动元件。

[0003] 近来大尺寸OLED因其高对比度、自发光和渐成电视新的增长热点而成为发展主流,其中大尺寸OLED中顶栅结构的TFT相比底栅结构的TFT具有高的开态电流、更高开口率和更好的TFT稳定性而受到关注。目前大尺寸OLED采用WRGB彩膜技术,即将BGR做于阵列钝化层(Array PVX)之上,而由于产品高色域要求以及彩膜材料所限,目前BGR的厚度较厚(一般 $\geq 3.0\mu\text{m}$ ),由于BGR的厚度较厚,为保证平坦化效果,相应的有机平坦化层(Resin)亦厚(一般 $\geq 3.3\mu\text{m}$ )。为保证钝化层过孔,在进行平坦化层工序时会在TFT区域形成一无Resin通孔,在后续钝化层过孔掩膜(源漏极金属与ITO连接过孔)时由于光阻本身流动性会使得Resin通孔内光阻较像素区域厚,像素区光阻薄,在Resin内光阻厚度较厚干刻Profile受影响,刻蚀速率变慢,而在钝化层过孔干法刻蚀的时候由于像素区光阻较薄,可能会对像素区的平坦化层产生干刻损伤(DE Damage),使得后续有机发光层(EL)蒸镀异常以及有机膜透过率降低。

### 发明内容

[0004] 本发明实施例提供一种阵列基板的制作方法、阵列基板、显示面板及显示装置,用以解决现有技术中存在的问题。

[0005] 因此,本发明实施例提供了一种阵列基板的制作方法,包括:

[0006] 在衬底基板上依次形成薄膜晶体管、钝化层、色阻层和平坦化层;其中,所述薄膜晶体管和所述色阻层在所述衬底基板上的正投影不重叠,所述平坦化层在所述薄膜晶体管的上方具有第一通孔;

[0007] 在具有所述第一通孔的平坦化层上形成光刻胶层;

[0008] 对所述光刻胶层进行图案化处理,形成光刻胶图案;所述光刻胶图案包括完全去除区域、第一部分保留区域和完全保留区域;其中,所述完全去除区域在所述第一通孔范围内且位于所述漏极上方,所述第一部分保留区域被所述第一通孔覆盖,所述光刻胶完全保留区域覆盖所述色阻层所在区域;

[0009] 以所述光刻胶图案作为遮挡,对露出的所述钝化层进行干法刻蚀处理,所述钝化层在所述完全去除区域对应的位置形成第二通孔;

[0010] 剥离所述光刻胶图案;

[0011] 在所述平坦化层上形成阳极,所述阳极通过所述第二通孔与所述漏极电连接。

[0012] 可选地,在具体实施时,在本发明实施例提供的上述阵列基板的制作方法中,所述

光刻胶图案还包括第二部分保留区域,所述第二部分保留区域与所述薄膜晶体管以及所述色阻层在所述衬底基板上的正投影均不重叠,且所述第二部分保留区域的光刻胶厚度大于所述第一部分保留区域的光刻胶厚度。

[0013] 可选地,在具体实施时,在本发明实施例提供的上述阵列基板的制作方法中,对所述光刻胶层进行图案化处理,具体包括:采用半色调掩膜板对所述光刻胶层进行图案化处理;所述半色调掩膜板包括:与所述完全去除区域对应的完全透光区域,与所述第一部分保留区域对应的第一部分透光区域,与所述第二部分保留区域对应的第二部分透光区域,与所述完全保留区域对应的不透光区域;所述第一部分透光区域的透光量为所述完全透光区域的透光量的50%,所述第二部分透光区域的透光量为所述完全透光区域的透光量的10%~20%。

[0014] 可选地,在具体实施时,在本发明实施例提供的上述阵列基板的制作方法中,所述第一部分保留区域的光刻胶图案的厚度为1.5μm~1.8μm,所述完全保留区域的光刻胶图案的厚度为2.1μm,所述第二部分保留区域的光刻胶图案的厚度为1.7μm~1.9μm。

[0015] 可选地,在具体实施时,在本发明实施例提供的上述阵列基板的制作方法中,对露出的所述钝化层进行干法刻蚀处理,具体包括:

[0016] 采用O<sub>2</sub>和CF<sub>4</sub>的组合气体对所述钝化层进行干法刻蚀处理,所述O<sub>2</sub>和所述CF<sub>4</sub>的比例是变化的。

[0017] 可选地,在具体实施时,在本发明实施例提供的上述阵列基板的制作方法中,采用至少两次干法刻蚀对所述钝化层进行干法刻蚀处理,其中每一次干法刻蚀中的O<sub>2</sub>和CF<sub>4</sub>的比例固定,相邻两次干法刻蚀中的O<sub>2</sub>和CF<sub>4</sub>的比例是变化的。

[0018] 可选地,在具体实施时,在本发明实施例提供的上述阵列基板的制作方法中,采用两次干法刻蚀对所述钝化层进行干法刻蚀处理,其中第一次干法刻蚀中O<sub>2</sub>的比例大于第二次干法刻蚀中O<sub>2</sub>的比例。

[0019] 可选地,在具体实施时,在本发明实施例提供的上述阵列基板的制作方法中,所述第一次干法刻蚀中O<sub>2</sub>的含量为55%~65%,CF<sub>4</sub>的含量为35%~45%;所述第二次干法刻蚀中O<sub>2</sub>的含量为15%~35%,CF<sub>4</sub>的含量为65%~85%。

[0020] 可选地,在具体实施时,在本发明实施例提供的上述阵列基板的制作方法中,采用一次干法刻蚀对所述钝化层进行干法刻蚀处理,在处理的过程中,所述O<sub>2</sub>的比例逐渐降低。

[0021] 相应地,本发明实施例还提供了一种阵列基板,采用本发明实施例提供的上述任一项所述的制作方法制得。

[0022] 可选地,在具体实施时,在本发明实施例提供的上述阵列基板中,所述第二通孔的截面与所述衬底基板之间具有至少两个坡度角,沿所述衬底基板指向远离所述衬底基板的方向,所述坡度角的度数逐渐降低。

[0023] 相应地,本发明实施例还提供了一种显示面板,包括本发明实施例提供的上述阵列基板。

[0024] 相应地,本发明实施例还提供了一种显示装置,包括本发明实施例提供的上述显示面板。

[0025] 本发明实施例的有益效果:

[0026] 本发明实施例提供的阵列基板的制作方法、显示面板及显示装置,通过对形成在

平坦化层上的光刻胶层进行图案化处理,使薄膜晶体管的漏极上方的部分第一通孔内没有光刻胶层、第一通孔的其它部分保留部分光刻胶层、色阻层上方对应的光刻胶层完全保留;这样在后续对钝化层进行干法刻蚀处理时,由于第一通孔的其它部分仅保留部分光刻胶层,相对现有技术中第一通孔的其它部分完全保留的光刻胶层较薄,本发明有利于在干刻钝化层时形成较好的干刻Profile;另外本发明中色阻层上方的光刻胶层厚度相对现有技术中色阻层上方的光刻胶层厚度较厚,在对钝化层进行干刻时,本发明可以防止对色阻上方的平坦化层产生干刻损伤,避免使得后续有机发光层蒸镀异常以及有机膜透过率降低的可能。

## 附图说明

- [0027] 图1为本发明实施例提供的阵列基板的制作方法的流程图;
- [0028] 图2为本发明实施例提供的阵列基板的结构示意图;
- [0029] 图3A至图3E为本发明实施例提供的阵列基板的制作方法中执行各步骤之后的剖面结构示意图。

## 具体实施方式

[0030] 为了使本发明的目的,技术方案和优点更加清楚,下面结合附图,对本发明实施例提供的阵列基板的制作方法、阵列基板、显示面板及显示装置的具体实施方式进行详细地说明。

[0031] 附图中各层薄膜厚度和形状不反映阵列基板的真实比例,目的只是示意说明本发明内容。

[0032] 本发明实施例提供了一种阵列基板的制作方法,如图1所示,包括:

[0033] S101、在衬底基板上依次形成薄膜晶体管、钝化层、色阻层和平坦化层;其中,薄膜晶体管和色阻层在衬底基板上的正投影不重叠,平坦化层在薄膜晶体管的上方具有第一通孔;

[0034] S102、在具有第一通孔的平坦化层上形成光刻胶层;

[0035] S103、对光刻胶层进行图案化处理,形成光刻胶图案;光刻胶图案包括完全去除区域、第一部分保留区域和完全保留区域;其中,完全去除区域在第一通孔范围内且位于漏极上方,第一部分保留区域被第一通孔覆盖,光刻胶完全保留区域覆盖色阻层所在区域;

[0036] S104、以光刻胶图案作为遮挡,对露出的钝化层进行干法刻蚀处理,钝化层在完全去除区域对应的位置形成第二通孔;

[0037] S105、剥离光刻胶图案;

[0038] S106、在平坦化层上形成阳极,阳极通过第二通孔与漏极电连接。

[0039] 本发明实施例提供的上述阵列基板的制作方法,通过对形成在平坦化层上的光刻胶层进行图案化处理,使薄膜晶体管的漏极上方的部分第一通孔内没有光刻胶层、第一通孔的其它部分保留部分光刻胶层、色阻层上方对应的光刻胶层完全保留;这样在后续对钝化层进行干法刻蚀处理时,由于第一通孔的其它部分仅保留部分光刻胶层,相对现有技术中第一通孔的其它部分完全保留的光刻胶层较薄,本发明有利于在干刻钝化层时形成较好的干刻Profile;另外本发明中色阻层上方的光刻胶层厚度相对现有技术中色阻层上方的

光刻胶层厚度较厚,在对钝化层进行干刻时,本发明可以防止对色阻上方的平坦化层产生干刻损伤,避免使得后续有机发光层蒸镀异常以及有机膜透过率降低的可能。

[0040] 进一步地,在具体实施时,为了容易剥离光刻胶层,在本发明实施例提供的上述阵列基板的制作方法中,光刻胶图案还包括第二部分保留区域,第二部分保留区域与薄膜晶体管以及色阻层在衬底基板上的正投影均不重叠,且第二部分保留区域的光刻胶厚度大于第一部分保留区域的光刻胶厚度。

[0041] 进一步地,在具体实施时,在本发明实施例提供的上述阵列基板的制作方法中,对光刻胶层进行图案化处理,具体可以包括:采用半色调掩膜板对光刻胶层进行图案化处理;半色调掩膜板包括:与完全去除区域对应的完全透光区域,与第一部分保留区域对应的第一部分透光区域,与第二部分保留区域对应的第二部分透光区域,与完全保留区域对应的不透光区域;第一部分透光区域的透光量为完全透光区域的透光量的50%,第二部分透光区域的透光量为完全透光区域的透光量的10%~20%。

[0042] 进一步地,在具体实施时,在本发明实施例提供的上述阵列基板的制作方法中,现有技术中一般涂覆的光刻胶的厚度为1.8μm,本发明中涂覆的光刻胶层的厚度为2.1μm,由于光刻胶的流动性,会使平坦化层的第一通孔内的光刻胶厚度为3μm~3.6μm,因此第一部分保留区域的光刻胶图案的厚度为1.5μm~1.8μm,完全保留区域的光刻胶图案的厚度为2.1μm,第二部分保留区域的光刻胶图案的厚度为1.7μm~1.9μm。通过本发明采用的半色调掩膜板使得平坦化层的第一通孔内的光刻胶符合刻蚀要求,且厚度也不会因光刻胶的流动性而较厚,且色阻层上方对应的光刻胶厚度较厚,可耐后续钝化层刻蚀,不会对平坦化层产生干刻损伤,提升了面板的可靠性;并且将第二部分保留区域的光刻胶图案的厚度降低为原光刻胶的10%~20%,这样在后续剥离光刻胶时容易剥离。

[0043] 在对钝化层进行干法刻蚀时,当O<sub>2</sub>含量高时,对光刻胶的刻蚀速率较快;当CF<sub>4</sub>含量高时,对钝化层刻蚀较快;现有技术中一般是仅采用一次刻蚀,且O<sub>2</sub>的含量大于CF<sub>4</sub>的比例,这样对光刻胶的刻蚀速率较快,所以在钝化层刻蚀完成后,会刻蚀掉大部分的光刻胶,使色阻层上方的光刻胶保留的较薄,容易对平坦化层产生干刻损伤,影响后续有机功能层的蒸镀。因此,在具体实施时,在本发明实施例提供的上述阵列基板的制作方法中,对露出的钝化层进行干法刻蚀处理,具体可以包括:

[0044] 采用O<sub>2</sub>和CF<sub>4</sub>的组合气体对钝化层进行干法刻蚀处理,O<sub>2</sub>和CF<sub>4</sub>的比例是变化的。通过改变刻蚀过程中O<sub>2</sub>和CF<sub>4</sub>的比例,可以减少对光刻胶的刻蚀,使色阻层上方的光刻胶保留的较厚,不会对平坦化层产生干刻损伤,从而不影响后续有机功能层的蒸镀。

[0045] 进一步地,在具体实施时,在本发明实施例提供的上述阵列基板的制作方法中,可以采用至少两次干法刻蚀对钝化层进行干法刻蚀处理,其中每一次干法刻蚀中的O<sub>2</sub>和CF<sub>4</sub>的比例固定,相邻两次干法刻蚀中的O<sub>2</sub>和CF<sub>4</sub>的比例是变化的。

[0046] 进一步地,在具体实施时,在本发明实施例提供的上述阵列基板的制作方法中,采用两次干法刻蚀对钝化层进行干法刻蚀处理,其中第一次干法刻蚀中O<sub>2</sub>的比例大于第二次干法刻蚀中O<sub>2</sub>的比例。具体地,第一次干法刻蚀中O<sub>2</sub>的含量为55%~65%,CF<sub>4</sub>的含量为35%~45%;第二次干法刻蚀中O<sub>2</sub>的含量为15%~35%,CF<sub>4</sub>的含量为65%~85%。具体地,第一次干法刻蚀采用CF<sub>4</sub>(含量为35%~45%)+O<sub>2</sub>(含量为55%~65%)进行,且采用高源极功率和高偏置功率进行,刻蚀约50%厚度的钝化层,由于O<sub>2</sub>含量较高且平坦化层的第一通孔内

的光刻胶厚度不厚,符合刻蚀要求,使钝化层可刻蚀出较好的干刻角度,与此同时,由于O<sub>2</sub>含量高,对光刻胶的刻蚀速率较快,但因只刻蚀钝化层厚度的50%,故仅消耗约0.4μm~0.5μm厚度的光刻胶,使色阻层上方的光刻胶保留的较厚,不会对平坦化层产生干刻损伤,从而不影响后续有机功能层的蒸镀。第二次干法刻蚀采用CF<sub>4</sub>(含量为65%~85%)+O<sub>2</sub>(含量为15%~35%)进行,并采用高源极功率和高偏置功率进行,刻蚀剩余的50%厚度的钝化层,由于CF<sub>4</sub>含量较高,对钝化层刻蚀较快,对钝化层干刻的角度会较陡(60°~70°),但因第一次刻蚀时已经刻蚀了一半的钝化层,故而后一半钝化层的干刻角度对后续阳极的沉积无影响,而且由于CF<sub>4</sub>含量较高,O<sub>2</sub>的含量较少,可避免干刻过程对O<sub>2</sub>的进一步消耗使得干刻过程不会对平坦化层造成干刻损伤。

[0047] 进一步地,在具体实施时,在本发明实施例提供的上述阵列基板的制作方法中,还可以仅采用一次干法刻蚀对钝化层进行干法刻蚀处理,在处理的过程中,O<sub>2</sub>的比例逐渐降低。

[0048] 基于同一发明构思,本发明实施例还提供了一种阵列基板,如图2所示,采用本发明实施例提供的上述制作方法制得。具体地,该阵列基板包括:衬底基板1,位于衬底基板1上依次层叠设置的薄膜晶体管2、钝化层3、色阻层4和平坦化层5,以及通过钝化层3的第二通孔P2与薄膜晶体管2的漏极21电连接的阳极6。薄膜晶体管2具体包括:有源层21、栅极绝缘层22、栅极23、源极24和漏极25,阵列基板还包括位于薄膜晶体管2与衬底基板1之间的缓冲层8,位于缓冲层8与衬底基板1之间的遮光金属层7,遮光金属层7用于遮挡有源层4,以及位于源漏极(24和25)与栅极23之间的层间绝缘层9。

[0049] 进一步地,在具体实施时,在本发明实施例提供的上述阵列基板中,如图2所示,第二通孔P2的截面与衬底基板1之间具有至少两个坡度角(本发明实施例以采用两次干法刻蚀钝化层为例,坡度角具有两个θ1和θ2),沿衬底基板1指向远离衬底基板1的方向,坡度角的度数逐渐降低,坡度角是指钝化层3的干刻斜面与衬底基板1之间的夹角,即θ1的度数大于θ2的度数。虽然θ1的角度较大,钝化层3的干刻角度较陡,但因第一次刻蚀时已经刻蚀了一半的钝化层3,故而后一半钝化层3的干刻角度θ1对后续阳极的沉积无影响。

[0050] 需要说明的是,本发明实施例提供的阵列基板可以应用于有机电致发光二极管(Organic Light Emitting Diode,OLED)显示面板。该阵列基板还可以包括阴极以及位于阳极和阴极之间的有机功能层。

[0051] 下面通过具体实施例对本发明实施例提供的阵列基板的制作方法进行详细说明。

[0052] (1)可以利用化学气相沉积法在衬底基板1上沉积一层遮光金属薄膜,遮光金属薄膜可以为钼或钼镍合金等金属,厚度可以为0.10μm~0.15μm,紧接着通过曝光、显影和湿法刻蚀后形成遮光金属层7,具体地,湿法刻蚀遮光金属薄膜可采用混酸进行刻蚀;然后可以利用化学气相沉积法或者磁控溅射的方法在形成有遮光金属层2的衬底基板1上沉积一层缓冲层8,具体地,该缓冲层8的材料可以为氧化硅,厚度可以为0.3μm~0.5μm;然后可以利用化学气相沉积法在缓冲层8上沉积金属氧化物半导体薄膜,然后对金属氧化物半导体薄膜进行一次构图工艺形成有源层21,即在光刻胶涂覆后,用普通的掩膜板对光刻胶进行曝光、显影、刻蚀形成有源层21,具体地,有源层4的材料可以为氧化铟锡(IGZO),厚度可以为0.05μm~0.1μm;然后可以利用化学气相沉积法或者磁控溅射的方法在形成有源层21的衬底基板1上沉积一层栅极绝缘薄膜,具体地,该栅极绝缘薄膜的材料可以为氧化硅,厚度

为 $0.1\mu\text{m} \sim 0.2\mu\text{m}$ ;然后可以利用磁控溅射的方法在栅极绝缘薄膜上沉积一层栅极金属薄膜,具体地,栅极金属薄膜可以为铜金属,具体地,栅极金属薄膜的厚度可以为 $0.4\mu\text{m} \sim 0.5\mu\text{m}$ ;然后通过构图工艺形成栅极23,具体地,在栅极金属薄膜上涂覆光刻胶,然后利用掩膜板对光刻胶进行曝光,并在显影、刻蚀后形成栅极23,此刻蚀工艺可以为铜湿刻工艺,可以采用过氧化氢溶液进行湿刻;在栅极23湿刻完成后,保留栅极23上方的栅极掩膜(即光刻胶图案)对栅极绝缘薄膜进行干法刻蚀处理,形成栅极绝缘层22,具体地,可采用流量为 $2000\text{sccm} \sim 2500\text{sccm}$ 的 $\text{CF}_4$ 和流量为 $1000\text{sccm} \sim 1500\text{sccm}$ 的 $\text{O}_2$ 混合气体对无光刻胶保护的栅极绝缘薄膜进行干法刻蚀;在形成栅极绝缘层22之后,继续保留栅极23上方的栅极掩膜(即光刻胶图案),对在栅极绝缘层进行干法刻蚀处理后暴露出的有源层21进行导体化处理。由于有源层21包括被栅极绝缘层22覆盖的沟道区以及分别位于沟道区两侧的源极接触区域漏极接触区,因此,通过对源极接触区和漏极接触区进行导体化处理,能够降低即将形成的源极24、漏极25和有源层21的接触电阻,提高导电性。具体地,可以采用氨气( $\text{NH}_3$ )或者氦气( $\text{He}$ )进行导体化处理;而后,对光刻胶进行湿法剥离;然后沉积一层层间绝缘层9,层间绝缘层9的材料可为氧化硅,厚度可以为 $0.45\mu\text{m} \sim 0.6\mu\text{m}$ ,随后涂覆一层光刻胶,然后利用掩膜板对光刻胶进行曝光,并在显影、刻蚀后形成与即将形成的源极和漏极对应的接触孔,以便电连接源漏极和有源层21,干刻出接触孔后进行湿法剥离;然后沉积一层源漏金属薄膜,源漏金属薄膜可为铜和铝等金属,厚度为 $0.5\mu\text{m} \sim 0.7\mu\text{m}$ ,通过光刻湿刻形成源极24和漏极25;接着在形成有源极24和漏极25的衬底基板1上沉积一层钝化层3,钝化层3的材料可为氧化硅-顶部/氮化硅/氧化硅-底部复合层,考虑到对特性影响,氧化硅-顶部厚度可以为 $0.1\mu\text{m} \sim 0.2\mu\text{m}$ ,氮化硅厚度可以为 $0.03\mu\text{m} \sim 0.05\mu\text{m}$ ,氧化硅-底部厚度可以为 $0.1\mu\text{m} \sim 0.2\mu\text{m}$ ,如图3A所示。

[0053] (2) 在钝化层3上形成色阻层4,具体地,可先后进行Blue、Green以及Red色阻工序;然后在形成有色阻层4的衬底基板1上形成平坦化层5,通过构图工艺在薄膜晶体管2的上方对应的平坦化层5中形成第一通孔P1,具体地,在平坦化层5上涂覆光刻胶,然后利用掩膜板对光刻胶进行曝光,并在显影、刻蚀后形成第一通孔P1,然后进行光刻胶湿法剥离,如图3B所示。

[0054] (3) 在具有第一通孔P1的平坦化层上形成光刻胶层,然后利用半色调掩膜板对光刻胶层进行曝光、显影和刻蚀,形成光刻胶图案,如图3C所示;具体地,光刻胶图案包括完全去除区域01、第一部分保留区域02、第二部分保留区域03和完全保留区域04;其中,完全去除区域01在第一通孔P1范围内且位于漏极25上方,第一部分保留区域02被第一通孔P1覆盖,完全保留区域04覆盖色阻层4所在区域。具体地,光刻胶层为正性光刻胶,其厚度可以为 $2.1\mu\text{m}$ ,由于光刻胶的流动性,会使平坦化层5的第一通孔P1内的光刻胶厚度为 $3\mu\text{m} \sim 3.6\mu\text{m}$ ,因此第一部分保留区域02的光刻胶厚度为 $1.5\mu\text{m} \sim 1.8\mu\text{m}$ ,完全保留区域04的光刻胶图案的厚度为 $2.1\mu\text{m}$ ,第二部分保留区域03的光刻胶图案的厚度为 $1.7\mu\text{m} \sim 1.9\mu\text{m}$ 。通过本发明采用的半色调掩膜板使得平坦化层5的第一通孔P1内的光刻胶符合刻蚀要求,且厚度也不会因光刻胶的流动性而较厚,且色阻层4上方对应的光刻胶厚度较厚,可耐后续钝化层3刻蚀,不会对平坦化层5产生干刻损伤,提升了面板的可靠性;并且将第二部分保留区域03的光刻胶图案的厚度降低为原光刻胶的 $10\% \sim 20\%$ ,这样在后续剥离光刻胶时容易剥离。

[0055] (4) 以光刻胶图案(02、03和04)作为遮挡,对露出的钝化层3进行干法刻蚀处理,具

体地,采用两次干法刻蚀对钝化层3进行干法刻蚀处理,第一次干法刻蚀采用CF<sub>4</sub>(含量为35%~45%)+O<sub>2</sub>(含量为55%~65%)进行,且采用高源极功率和高偏置功率进行,刻蚀约50%厚度的钝化层,由于O<sub>2</sub>含量较高且平坦化层4的第一通孔内P1的光刻胶厚度不厚,符合刻蚀要求,使钝化层3可刻蚀出较好的干刻角度;第二次干法刻蚀采用CF<sub>4</sub>(含量为65%~85%)+O<sub>2</sub>(含量为15%~35%)进行,并采用高源极功率和高偏置功率进行,刻蚀剩余的50%厚度的钝化层3,由于CF<sub>4</sub>含量较高,对钝化层3刻蚀较快,对钝化层3干刻的角度会较陡(60°~70°),通过两次刻蚀后,钝化层3在完全去除区域01对应的位置形成第二通孔P2,随后剥离光刻胶图案,如图3D所示。

[0056] (5) 在平坦化层5上形成阳极6,阳极6通过第二通孔P2与漏极25电连接,如图3E所示。

[0057] 通过上述步骤(1)至步骤(5)后即可制作出本发明实施例提供的阵列基板。

[0058] 基于同一发明构思,本发明实施例还提供了一种显示面板,包括本发明实施例提供的上述阵列基板。该显示面板的实施可以参见上述阵列基板的实施例,重复之处不再赘述。

[0059] 基于同一发明构思,本发明实施例还提供了一种显示装置,包括本发明实施例提供的上述显示面板。该显示装置可以为:手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。该显示装置的实施可以参见上述阵列基板的实施例,重复之处不再赘述。

[0060] 本发明实施例提供的阵列基板的制作方法、显示面板及显示装置,通过对形成在平坦化层上的光刻胶层进行图案化处理,使薄膜晶体管的漏极上方的部分第一通孔内没有光刻胶层、第一通孔的其它部分保留部分光刻胶层、色阻层上方对应的光刻胶层完全保留;这样在后续对钝化层进行干法刻蚀处理时,由于第一通孔的其它部分仅保留部分光刻胶层,相对现有技术中第一通孔的其它部分完全保留的光刻胶层较薄,本发明有利于在干刻钝化层时形成较好的干刻Profile;另外本发明中色阻层上方的光刻胶层厚度相对现有技术中色阻层上方的光刻胶层厚度较厚,在对钝化层进行干刻时,本发明可以防止对色阻上方的平坦化层产生干刻损伤,避免使得后续有机发光层蒸镀异常以及有机膜透过率降低的可能。

[0061] 显然,本领域的技术人员可以对本发明进行各种改动和变型而不脱离本发明的精神和范围。这样,倘若本发明的这些修改和变型属于本发明权利要求及其等同技术的范围之内,则本发明也意图包含这些改动和变型在内。

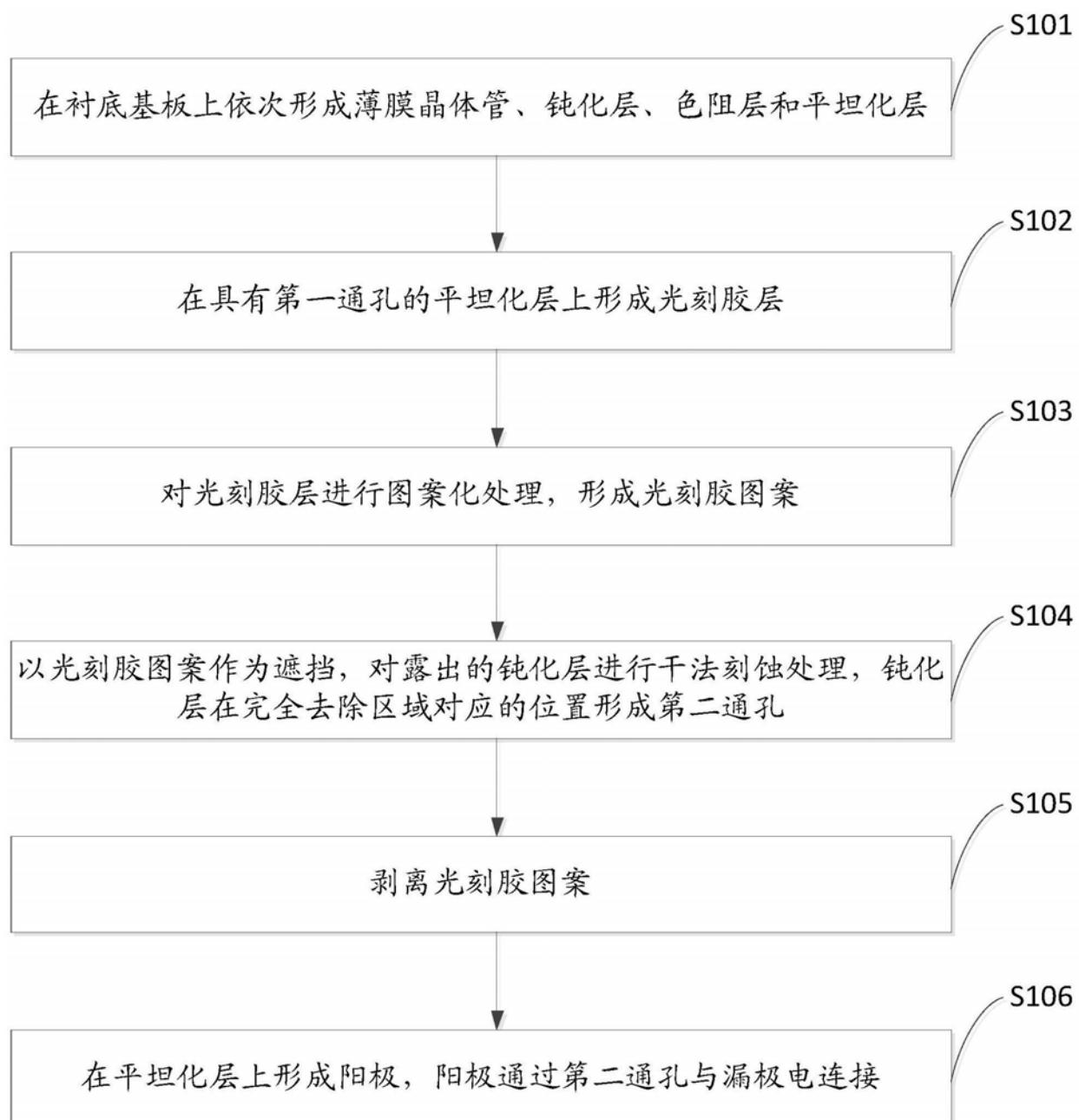


图1

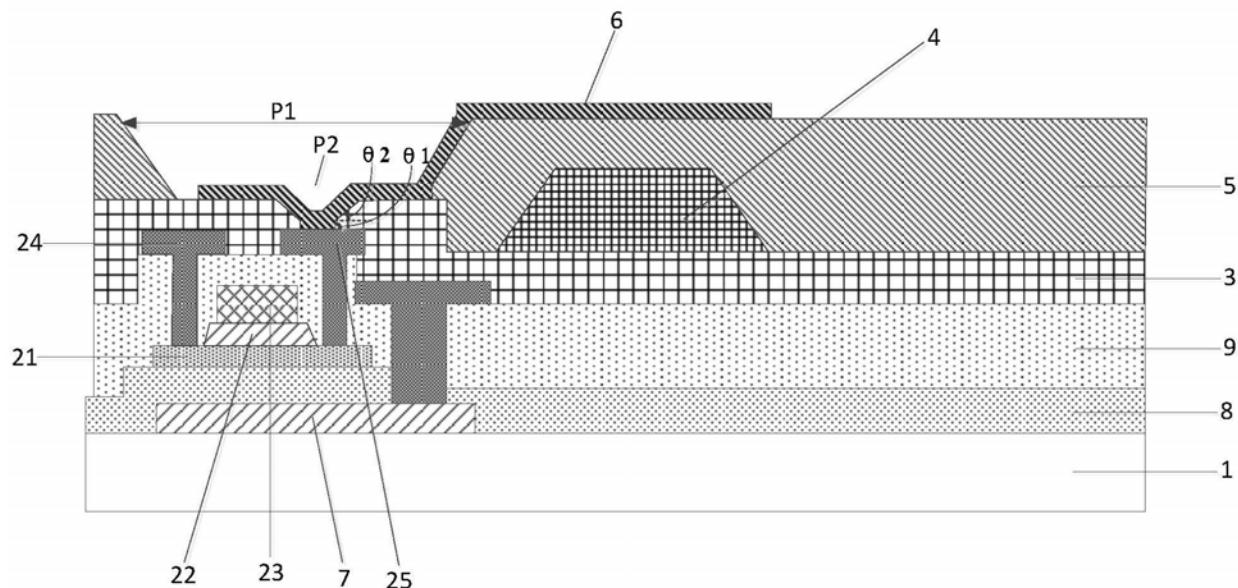


图2

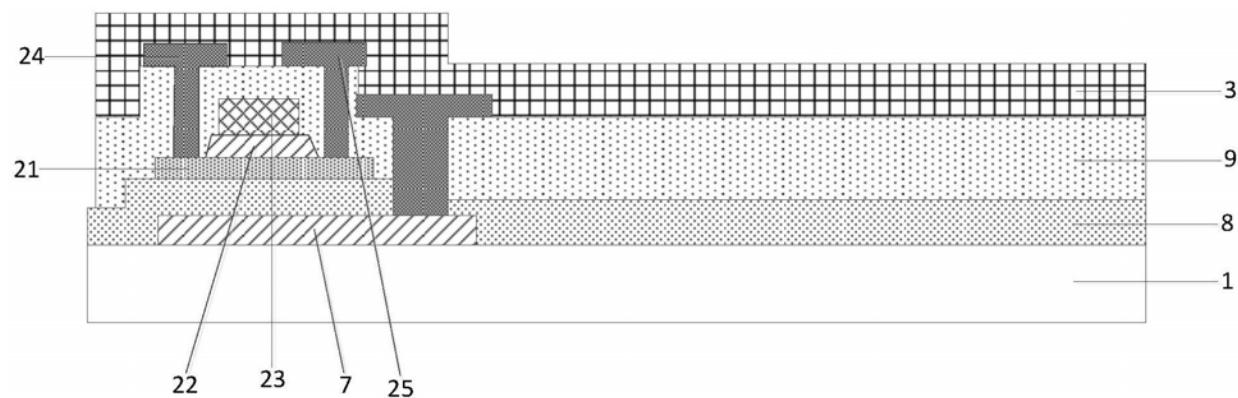


图3A

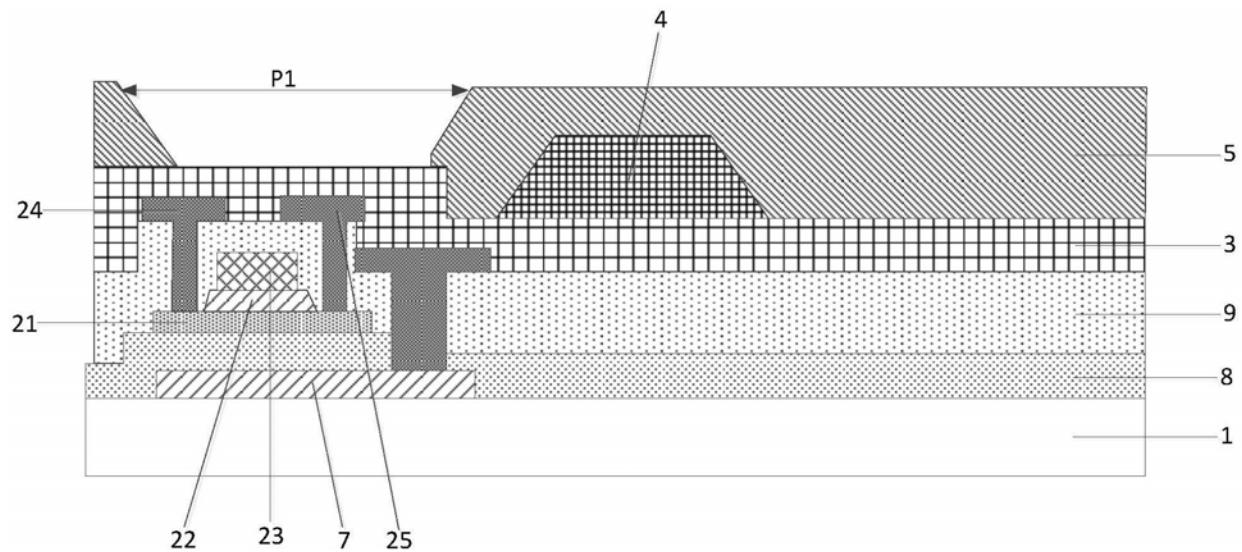


图3B

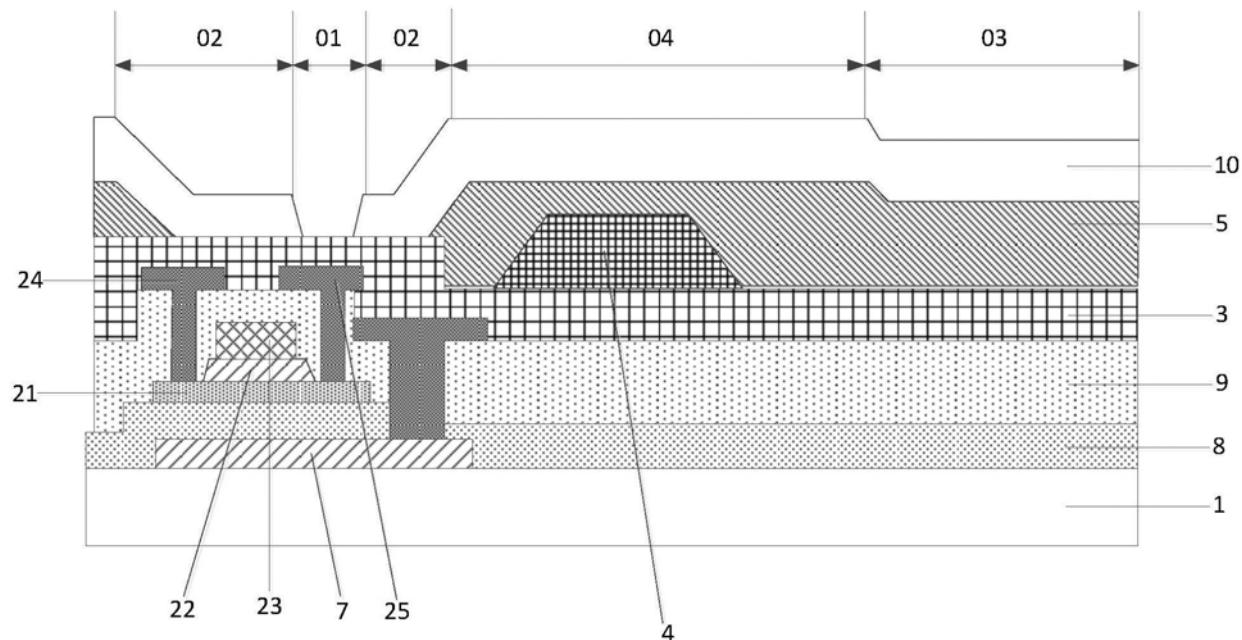


图3C

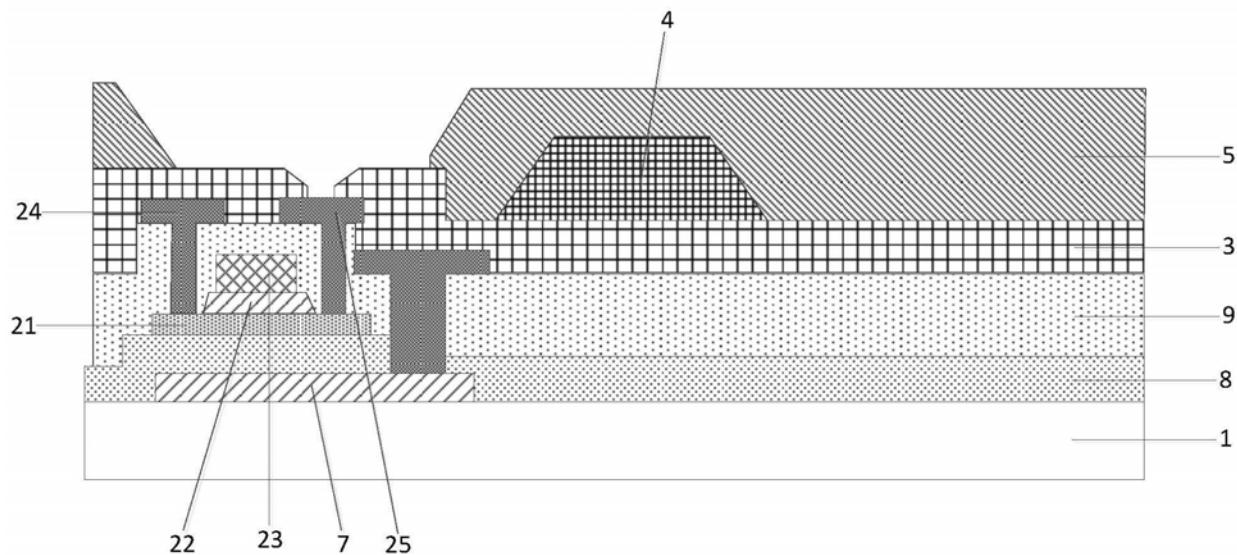


图3D

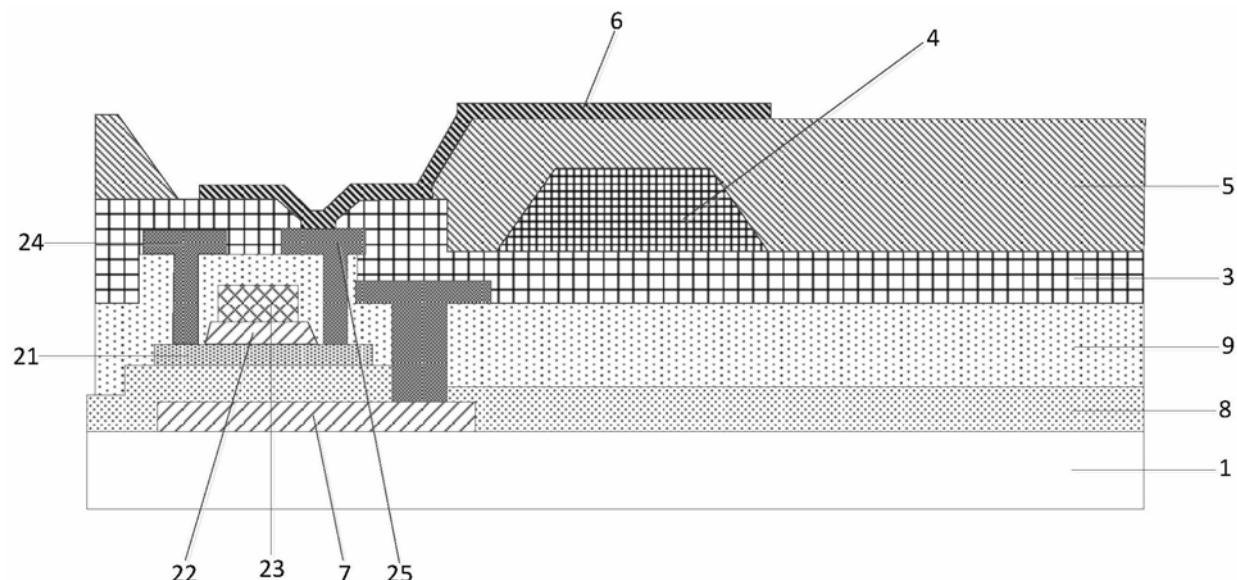


图3E

专利名称(译)	阵列基板的制作方法、阵列基板、显示面板及显示装置		
公开(公告)号	<a href="#">CN110164873A</a>	公开(公告)日	2019-08-23
申请号	CN201910464234.4	申请日	2019-05-30
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 合肥鑫晟光电科技有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司 合肥鑫晟光电科技有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 合肥鑫晟光电科技有限公司		
[标]发明人	刘军 方金钢 闫梁臣 周斌 黄勇潮 苏同上 刘宁		
发明人	刘军 方金钢 闫梁臣 周斌 黄勇潮 苏同上 刘宁		
IPC分类号	H01L27/12 H01L27/32 H01L51/56		
CPC分类号	H01L27/1214 H01L27/1248 H01L27/3244 H01L51/56		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

**摘要(译)**

本发明公开了一种阵列基板的制作方法、阵列基板、显示面板及显示装置，对形成在平坦化层上的光刻胶层进行图案化处理，使薄膜晶体管漏极上方的部分第一通孔内没有光刻胶层、第一通孔的其它部分保留部分光刻胶层、色阻层上方的光刻胶层完全保留；在后续对钝化层进行干刻处理时，由于第一通孔的其它部分仅保留部分光刻胶层，相对现有技术中第一通孔的其它部分完全保留的光刻胶层较薄，本发明有利于在干刻钝化层时形成较好的干刻角度；另外本发明色阻层上方的光刻胶层厚度相对现有技术中色阻层上方的光刻胶层厚度较厚，在对钝化层进行干刻时，可以防止对色阻上方的平坦化层产生干刻损伤，避免使得后续有机发光层蒸镀异常以及有机膜透过率降低的可能。

