



(12)发明专利申请

(10)申请公布号 CN 109509775 A

(43)申请公布日 2019.03.22

(21)申请号 201811376106.6

(22)申请日 2018.11.19

(71)申请人 云谷(固安)科技有限公司

地址 065500 河北省廊坊市固安县新兴产
业示范区

(72)发明人 文国哲

(74)专利代理机构 北京国昊天诚知识产权代理
有限公司 11315

代理人 刘昕 南霆

(51)Int.Cl.

H01L 27/32(2006.01)

H01L 27/12(2006.01)

H01L 21/77(2017.01)

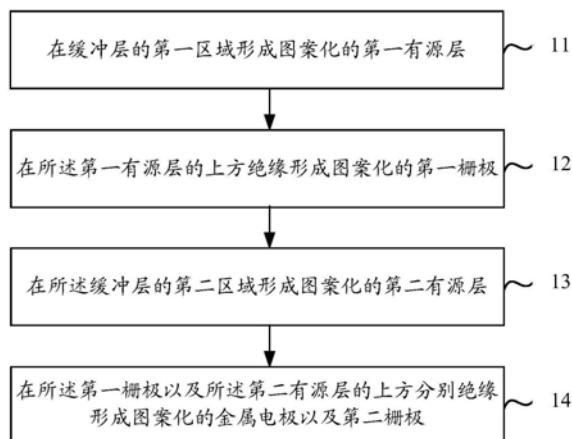
权利要求书2页 说明书9页 附图16页

(54)发明名称

一种有机电致发光显示面板及制作方法、显示装置

(57)摘要

本申请涉及显示技术领域,尤其涉及一种有机电致发光显示面板及制作方法、显示装置,用以解决现有技术中存在的由于掩膜次数较多导致的工艺复杂的问题。该方法包括:在缓冲层的第一区域形成图案化的第一有源层;在所述第一有源层的上方绝缘形成图案化的第一栅极,在所述缓冲层的第二区域形成图案化的第二有源层;在所述第一栅极以及所述第二有源层的上方分别绝缘形成图案化的金属电极以及第二栅极。从而,采用顶栅结构的LTPS-TFT以及顶栅结构的Oxide-TFT,使得第一有源层位于第一栅极的下方,第二有源层位于第二栅极的下方,这样,便于后续源漏极制作工艺的简化,减少光刻工艺次数,简化工艺复杂度。



1. 一种有机电致发光显示面板的制作方法,其特征在于,包括:
在缓冲层的第一区域形成图案化的第一有源层;
在所述第一有源层的上方绝缘形成图案化的第一栅极;
在所述缓冲层的第二区域形成图案化的第二有源层;
在所述第一栅极以及所述第二有源层的上方分别绝缘形成图案化的金属电极以及第二栅极。
2. 如权利要求1所述的方法,其特征在于,所述第一有源层的材质为低温多晶硅;所述第二有源层的材质为金属氧化物。
3. 如权利要求1所述的方法,其特征在于,还包括:
在所述第二栅极上方沉积第一绝缘层,并形成至少贯穿所述第一绝缘层的第一过孔组和第二过孔组,其中,所述第一过孔组中两个过孔分别暴露出第一有源层,所述第二过孔组中两个过孔分别暴露出第二有源层。
4. 如权利要求3所述的方法,其特征在于,还包括:
在对应所述缓冲层的第三区域的位置对从所述第一绝缘层至所述缓冲层的膜层进行刻蚀,暴露出用于承载的基底;
在暴露出的基底表面沉积平坦化层。
5. 如权利要求3或4所述的方法,其特征在于,还包括:
沉积金属层,分别在所述第一过孔组中两个过孔内形成接触连接所述第一有源层两端的第一源漏极,以及在所述第二过孔组中两个过孔内形成接触连接所述第二有源层两端的第二源漏极。
6. 一种有机电致发光显示面板,其特征在于,包括:
位于缓冲层的第一区域中图案化的第一有源层;
位于所述第一有源层上方且与所述第一有源层绝缘设置的图案化的第一栅极;
位于所述缓冲层的第二区域中图案化的第二有源层;
分别位于所述第一栅极以及所述第二有源层上方绝缘设置的图案化的金属电极以及第二栅极。
7. 如权利要求6所述的有机电致发光显示面板,其特征在于,所述第一有源层的材质为低温多晶硅;所述第二有源层的材质为金属氧化物。
8. 如权利要求6所述的有机电致发光显示面板,其特征在于,还包括:
位于所述第二栅极上方的第一绝缘层,以及至少贯穿所述第一绝缘层的第一过孔组和第二过孔组,其中,所述第一过孔组中两个过孔分别暴露出所述第一有源层,所述第二过孔组中两个过孔分别暴露出所述第二有源层。
9. 如权利要求8所述的有机电致发光显示面板,其特征在于,还包括:
在对应所述缓冲层的第三区域的位置沉积有贯穿所述第一绝缘层至所述缓冲层的平坦化层。
10. 如权利要求8或9所述的有机电致发光显示面板,其特征在于,还包括:
位于所述第一过孔组中两个过孔内且与所述第一有源层两端接触连接的第一源漏极,以及位于所述第二过孔组中两个过孔内且与所述第二有源层两端接触连接的第二源漏极。
11. 一种显示装置,其特征在于,包括权利要求6-10任一项所述的有机电致发光显示面

板。

一种有机电致发光显示面板及制作方法、显示装置

技术领域

[0001] 本申请涉及显示技术领域,尤其涉及一种有机电致发光显示面板及制作方法、显示装置。

背景技术

[0002] 现有的有机电致发光显示面板的像素电路大多由低温多晶硅薄膜晶体管(Low Temperature Poly-Silicon Thin-film transistor,LTPS-TFT)构成。虽然LTPS-TFT的稳定性较好,但是,漏电流现象比较严重;而氧化物薄膜晶体管(Oxide-TFT)的电子迁移率不高,因此,可以采用LTPS-TFT与Oxide-TFT结合的LTPO技术来制作高性能TFT。

[0003] 然而,现有的LTPO-TFT的制作至少需要11次掩膜工艺,而对于柔性面板而言,可能需要13次掩膜工艺,由此,掩膜工艺的次數较多导致制作工艺复杂。

发明内容

[0004] 本申请实施例提供一种有机电致发光显示面板及制作方法、显示装置,用以解决现有技术中存在的由于掩膜次数较多导致的工艺复杂的问题。

[0005] 为了解决上述技术问题,本申请实施例采用下述技术方案:

[0006] 一种有机电致发光显示面板的制作方法,包括:

[0007] 在缓冲层的第一区域形成图案化的第一有源层;

[0008] 在所述第一有源层的上方绝缘形成图案化的第一栅极;

[0009] 在所述缓冲层的第二区域形成图案化的第二有源层;

[0010] 在所述第一栅极以及所述第二有源层的上方分别绝缘形成图案化的金属电极以及第二栅极。

[0011] 可选地,所述第一有源层的材质为低温多晶硅;所述第二有源层的材质为金属氧化物。

[0012] 可选地,所述方法还包括:

[0013] 在所述第二栅极上方沉积第一绝缘层,并形成至少贯穿所述第一绝缘层的第一过孔组和第二过孔组,其中,所述第一过孔组中两个过孔分别暴露出第一有源层,所述第二过孔组中两个过孔分别暴露出第二有源层。

[0014] 可选地,所述方法还包括:

[0015] 在对应所述缓冲层的第三区域的位置对从所述第一绝缘层至所述缓冲层的膜层进行刻蚀,暴露出用于承载的基底;

[0016] 在暴露出的基底表面沉积平坦化层。

[0017] 可选地,所述方法还包括:

[0018] 沉积金属层,分别在所述第一过孔组中两个过孔内形成接触连接所述第一有源层两端的第一源漏极,以及在所述第二过孔组中两个过孔内形成接触连接所述第二有源层两端的第二源漏极。

- [0019] 一种有机电致发光显示面板,包括:
- [0020] 位于缓冲层的第一区域中图案化的第一有源层;
- [0021] 位于所述第一有源层上方且与所述第一有源层绝缘设置的图案化的第一栅极;
- [0022] 位于所述缓冲层的第二区域中图案化的第二有源层;
- [0023] 分别位于所述第一栅极以及所述第二有源层上方绝缘设置的图案化的金属电极以及第二栅极。
- [0024] 可选地,所述第一有源层的材质为低温多晶硅;所述第二有源层的材质为金属氧化物。
- [0025] 可选地,所述有机电致发光显示面板还包括:
- [0026] 位于所述第二栅极上方的第一绝缘层,以及至少贯穿所述第一绝缘层的第一过孔组和第二过孔组,其中,所述第一过孔组中两个过孔分别暴露出所述第一有源层,所述第二过孔组中两个过孔分别暴露出所述第二有源层。
- [0027] 可选地,所述有机电致发光显示面板还包括:
- [0028] 在对应所述缓冲层的第三区域的位置沉积有贯穿所述第一绝缘层至所述缓冲层的平坦化层。
- [0029] 可选地,所述有机电致发光显示面板还包括:
- [0030] 位于所述第一过孔组中两个过孔内且与所述第一有源层两端接触连接的第一源漏极,以及位于所述第二过孔组中两个过孔内且与所述第二有源层两端接触连接的第二源漏极。
- [0031] 一种显示装置,包括所述的有机电致发光显示面板。
- [0032] 本申请实施例采用的上述至少一个技术方案能够达到以下有益效果:
- [0033] 通过上述技术方案,分别制作顶栅结构的LTPS-TFT以及顶栅结构的Oxide-TFT。第一有源层位于第一栅极的下方,第二有源层位于第二栅极的下方,这样,便于后续源漏极制作工艺的简化,即使用同一光刻工艺分别对LTPS-TFT以及Oxide-TFT制作源漏极,进而,可以减少光刻工艺,简化工艺复杂度。

附图说明

- [0034] 此处所说明的附图用来提供对本申请的进一步理解,构成本申请的一部分,本申请的示意性实施例及其说明用于解释本申请,并不构成对本申请的不当限定。在附图中:
- [0035] 图1为本申请实施例提供的有机电致发光显示面板的制作方法示意图之一;
- [0036] 图2为为本申请实施例提供的有机电致发光显示面板的制作方法示意图之二;
- [0037] 图3为本申请实施例提供的有机电致发光显示面板的制作方法示意图之三;
- [0038] 图4a为本申请实施例提供的有机电致发光显示面板的制作方法示意图之四;
- [0039] 图4b为本申请实施例提供的有机电致发光显示面板的制作方法示意图之五;
- [0040] 图5-(1)-图5-(10)为本申请实施例提供的刚性有机电致发光显示面板的制作流程示意图;
- [0041] 图6-(1)-图6-(12)为本申请实施例提供的柔性有机电致发光显示面板的制作流程示意图;
- [0042] 图7为本申请实施例提供的有机电致发光显示面板的结构示意图;

[0043] 图8为本申请实施例提供的刚性有机电致发光显示面板的结构示意图；

[0044] 图9为本申请实施例提供的柔性有机电致发光显示面板的结构示意图。

具体实施方式

[0045] 为使本申请的目的、技术方案和优点更加清楚，下面将结合本申请具体实施例及相应的附图对本申请技术方案进行清楚、完整地描述。显然，所描述的实施例仅是本申请一部分实施例，而不是全部的实施例。基于本申请中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，都属于本申请保护的范围。

[0046] 以下结合附图，详细说明本申请各实施例提供的技术方案。

[0047] 实施例一

[0048] 参照图1所示，为本申请实施例提供的有机电致发光显示面板的制作方法示意图，考虑到需要在同一基底上制作阵列式排布的多个LTPO-TFT，因此，在一个像素单元中，可以将缓冲层划分为不同制作区域，例如，第一区域为制作LTPS-TFT的区域，第二区域为制作Oxide-TFT的区域，此外，针对柔性显示面板，还可以划分有助于制作可弯折区域的第三区域。需要说明的是，本申请并不限于采用该方式进行划分，也可以将第一区域作为制作Oxide-TFT的区域，第二区域作为制作LTPS-TFT的区域。该方法主要包括以下步骤：

[0049] 步骤11：在缓冲层的第一区域形成图案化的第一有源层。

[0050] 其实，在步骤11之前，还包括提供一基底的步骤，以及在基底上涂覆粘合剂以及沉积缓冲层的过程。其中，粘合剂以及缓冲层的材质与现有技术中的相同或类似。

[0051] 在缓冲层上形成一非晶硅膜层，具体的形成工艺可以是：在缓冲层上沉积非晶硅膜层，然后对该非晶硅膜层进行激光退火工艺，得到多晶硅膜层。之后，采用掩膜工艺，对该多晶硅膜层进行图案化处理，得到位于第一区域的第一有源层。在图案化处理过程中，可灵活选用正性光刻胶或负性光刻胶对多晶硅膜层进行涂覆，之后，选用合适的掩膜版进行掩膜、曝光、显影、刻蚀等工艺流程。

[0052] 步骤12：在所述第一有源层的上方绝缘形成图案化的第一栅极。

[0053] 在步骤12之前，还包括在形成有第一有源层的缓冲层上沉积（具体沉积工艺不限，可以是化学沉积或是物理沉积，优选以化学沉积工艺）第一栅绝缘层的过程，其中，所述第一栅绝缘层的材质可以为硅氧化物，例如，二氧化硅。之后，可以采用物理沉积或化学沉积工艺（优选以物理沉积工艺）在第一栅绝缘层的上方（即第一栅绝缘层表面）沉积第一金属层，并采用掩膜工艺，对该第一金属层进行图案化处理，得到位于第一区域的第一栅极。

[0054] 步骤13：在所述缓冲层的第二区域形成图案化的第二有源层。

[0055] 在步骤13之前，还包括在形成第一栅极的第一栅绝缘层上沉积第一层间绝缘层的过程。该第一层间绝缘层平铺在第一栅极以及暴露出的第一栅绝缘层表面，该第一层间绝缘层的材质也可以为硅氧化物，例如二氧化硅。然后，可以采用物理沉积或化学沉积工艺（优选以物理沉积工艺）在缓冲层的第二区域（即第一层间绝缘层的表面）沉积金属氧化物层，并采用掩膜工艺，对该金属氧化物层进行图案化处理，得到位于第二区域的第二有源层。其中，金属氧化物的材质具体可以为铟镓锌氧化物IGZO，具体图案化工艺可以参照上述光刻工艺。

[0056] 步骤14：在所述第一栅极以及所述第二有源层的上方分别绝缘形成图案化的金属

电极以及第二栅极。

[0057] 其实,在步骤14之前,还包括在形成有第二有源层的第一层间绝缘层上沉积硅氧化物膜层的过程,之后,采用物理沉积或是化学沉积在硅氧化物膜层上沉积第二金属层,并采用掩膜工艺,同时对第二金属层以及硅氧化物膜层进行图案化处理,分别得到位于第一栅极上方的金属电极,以及位于第二有源层上方的第二栅极,该金属电极与第一栅极通过夹设的第二栅绝缘层以及第一层间绝缘层绝缘相对设置,可形成存储电容,该第二栅极与第二有源层之间通过第二栅绝缘层绝缘设置。

[0058] 此外,还可以在形成第二栅极之后,形成第二层间绝缘层,以及制作过孔,分别形成LTPS-TFT的源漏极和Oxide-TFT的源漏极。

[0059] 通过上述技术方案,分别制作顶栅结构的LTPS-TFT以及顶栅结构的Oxide-TFT,第一有源层位于第一栅极的下方,第二有源层位于第二栅极的下方,这样,便于后续源漏极制作工艺的简化,可以使用同一光刻工艺分别对LTPS-TFT以及Oxide-TFT制作源漏极,进而,可以减少光刻工艺,简化工艺复杂度。

[0060] 可选地,在本申请实施例中,所述第一有源层的材质为低温多晶硅,又称P-Si;所述第二有源层的材质为金属氧化物,具体可以是铟镓锌氧化物IGZO,此外,该金属氧化物还可以为其它可作为有源层使用的金属氧化物材质,本申请并不对此进行限定。

[0061] 可选地,参照图2所示,该制作方法还包括:

[0062] 步骤15:在所述第二栅极上方沉积第一绝缘层,并形成至少贯穿所述第一绝缘层的第一过孔组和第二过孔组。

[0063] 其中,所述第一过孔组中两个过孔分别暴露出第一有源层,所述第二过孔组中两个过孔分别暴露出第二有源层。

[0064] 应理解,在本申请中,所涉及的第一绝缘层可以是后续形成的层间绝缘层、栅绝缘层,具体应以实际的有机电致发光显示面板结构进行理解。

[0065] 可选地,参照图3所示,该制作方法还包括:

[0066] 步骤16:在对应所述缓冲层的第三区域的位置对从所述第一绝缘层至所述缓冲层的膜层进行刻蚀,暴露出用于承载的基底;在暴露出的基底表面沉积平坦化层。

[0067] 可选地,参照图4a所示,在步骤15之后,并不执行步骤16,而是还可以包括步骤17,或是,参照图4b所示,在步骤16之后,还包括步骤17;其中,

[0068] 步骤17:沉积金属层,分别在所述第一过孔组中两个过孔内形成接触连接所述第一有源层两端的第一源漏极,以及在所述第二过孔组中两个过孔内形成接触连接所述第二有源层两端的第二源漏极。

[0069] 其中,对应图4a所示的方法步骤可视为刚性显示面板的制作步骤,而图4b所示的方法步骤可视为柔性显示面板的制作步骤。两者的差别在于,图4a所示刚性显示面板的制作步骤中,不需要将对应缓冲层的第三区域位置处的第一绝缘层至缓冲层之间的膜层刻蚀剥离掉,这样,保留这些膜层就不便于进行弯折处理,以此方法制作的有机电致发光显示面板为硬屏;图4b所示柔性显示面板的制作步骤中,需要将对应缓冲层的第三区域位置处从第一绝缘层至缓冲层之间的膜层刻蚀剥离掉,并采用材质较为柔软的平坦化层代替,这样,就可以在该第三区域对成型的显示面板进行弯折操作,以此方法制作的有机电致发光显示面板为软屏。

[0070] 需要说明的是,除上述所涉及的步骤外,还可以包括其它步骤,例如,形成各种类型绝缘层的步骤,形成粘合层的步骤等,本申请并不在此赘述。

[0071] 下面将详细介绍本申请所涉及的有机电致发光显示面板的制作方法。

[0072] 1、刚性显示面板制作流程

[0073] --1mask:参照图5-(1)所示,在提供的玻璃基底51的一表面沉积覆盖整个玻璃基底51的缓冲层53;然后,利用化学气相沉积CVD工艺在缓冲层53上沉积非晶硅膜层,然后对非晶硅膜层进行激光退火的高温氧化处理,得到多晶硅膜层;接着,利用第一次掩膜工艺,对多晶硅膜层涂覆相应光刻胶,进行掩膜、曝光、显影、刻蚀,得到第一有源层54,即LTPS-TFT的有源层。

[0074] --2mask:参照图5-(2)所示,在得到第一有源层54后,再次利用CVD工艺在第一有源层54以及暴露出的缓冲层53上沉积二氧化硅膜层,即得到第一栅绝缘层55;之后,采用物理气相沉积PVD工艺在第一栅绝缘层55表面沉积金属膜层,并利用第二次掩膜工艺,对该金属膜层进行图案化,得到第一栅极56,即LTPS-TFT的栅极。

[0075] --3mask:参照图5-(3)所示,在形成第一栅极56的第一栅绝缘层55表面沉积二氧化硅膜层,即得到第一层间绝缘层57;之后,在第一层间绝缘层57之上,对应缓冲层53的第二区域,采用PVD工艺沉积铟镓锌氧化物IGZO膜层;然后,利用第三次掩膜工艺,对该IGZO膜层进行图案化,得到第二有源层58,即Oxide-TFT的有源层。

[0076] --4mask:参照图5-(4)所示,在形成第二有源层58后,首先,采用CVD工艺沉积二氧化硅膜层,然后,采用PVD工艺沉积金属膜层,并利用第四次掩膜工艺,同时对二氧化硅膜层以及金属膜层进行图案化,即采用一次光刻工艺得到位于第一区域的第二栅绝缘层59-1和金属电极510-1;以及得到位于第二区域的第二栅绝缘层59-2和第二栅极510-2(该第二栅极510-2即为Oxide-TFT的栅极)。

[0077] --5mask:参照图5-(5)所示,在该工艺流程中,首先,沉积二氧化硅膜层,得到第二层间绝缘层511,之后,采用第五次掩膜工艺,在第一区域中对应第一有源层54的两端部,以及第二区域中对应第二有源层58的两端部,分别形成第一过孔组512和第二过孔组513,其中,第一过孔组512的两个过孔分别暴露出第一有源层54的两端部,第二过孔组513的两个过孔分别暴露出第二有源层58的两端部。

[0078] --6mask:参照图5-(6)所示,采用PVD工艺在形成第一过孔组512和第二过孔组513的第二层间绝缘层511上沉积金属膜层,然后,采用第六次掩膜工艺,分别在第一区域的第一有源层54两端部形成第一源漏极514,以及在第二区域的第二有源层58的两端部形成第二源漏极515,即在第一区域形成LTPS-TFT的源漏极,在第二区域形成Oxide-TFT的源漏极。

[0079] --7mask:参照图5-(7)所示,采用PVD沉积工艺形成平坦化层516,并在平坦化层516上利用第七次掩膜工艺制作过孔517,该过孔517暴露出第一有源层54的源极或第二有源层58的漏极(此时第一有源层54的源极与第二有源层58的漏极连接),或是暴露出第一有源层54的漏极或第二有源层58的源极(此时第一有源层54的漏极与第二有源层58的源极连接)。

[0080] --8mask:参照图5-(8)所示,在平坦化层516上沉积透明导电层,并利用第八次掩膜工艺,得到图案化的阳极518。

[0081] --9mask:参照图5-(9)所示,采用第九次掩膜工艺对沉积的PI层进行图案化,得到

像素限定层519。

[0082] --10mask:参照图5-(10)所示,采用第十次掩膜工艺对沉积的PI层进行图案化,得到支撑柱520。

[0083] 由此,该刚性显示面板制作完成,由于采用了顶栅结构,LTPS-TFT和Oxide-TFT的有源层均位于栅极下方,可以在后续采用同一掩膜工艺形成制作源漏极的过孔,这样,仅需要十次掩膜工艺就可以制作成所需的刚性有机电致发光显示面板,相比于现有技术中需要十一次掩膜工艺而言,可以减少掩膜次数,简化制作工艺复杂度。

[0084] 2、柔性显示面板制作流程

[0085] --1mask:参照图6-(1)所示,在提供的玻璃基底61的一表面上涂覆PI(聚酰亚胺)层62,并在PI层62上沉积一覆盖整个PI层62的缓冲层63,PI层62和缓冲层63形成重复单元。在本申请中,可以包括至少一个重复单元。在下文中,将以重复单元为一个进行说明。然后,利用化学气相沉积CVD工艺在缓冲层63上沉积非晶硅膜层,然后对非晶硅膜层进行激光退火的高温氧化处理,得到多晶硅膜层;接着,利用第一次掩膜工艺,对多晶硅膜层涂覆相应光刻胶,进行掩膜、曝光、显影、刻蚀,得到第一有源层64,即LTPS-TFT的有源层。

[0086] --2mask:参照图6-(2)所示,在得到第一有源层64后,再次利用CVD工艺在形成有第一有源层64的缓冲层63上沉积二氧化硅膜层,即得到第一栅绝缘层65;之后,采用物理气相沉积PVD工艺在第一栅绝缘层65表面沉积金属膜层,并利用第二次掩膜工艺,对该金属膜层进行图案化,得到第一栅极66,即LTPS-TFT的栅极。

[0087] --3mask:参照图6-(3)所示,在形成第一栅极66的第一栅绝缘层65表面沉积二氧化硅膜层,即得到第一层间绝缘层67;之后,在第一层间绝缘层67之上,对应缓冲层63的第二区域,采用PVD工艺沉积铟镓锌氧化物IGZO膜层,然后,利用第三次掩膜工艺,对该IGZO膜层进行图案化,得到第二有源层68,即Oxide-TFT的有源层。

[0088] --4mask:参照图6-(4)所示,在形成第二有源层68后,首先,采用CVD工艺沉积二氧化硅膜层,然后,采用PVD工艺沉积金属膜层,并利用第四次掩膜工艺,同时对二氧化硅膜层以及金属膜层进行图案化,即采用一次光刻工艺得到位于第一区域的第二栅绝缘层69-1和金属电极610-1;以及得到位于第二区域的第二栅绝缘层69-2和第二栅极610-2(该第二栅极610-2即为Oxide-TFT的栅极)。

[0089] --5mask:参照图6-(5)所示,在该工艺流程中,首先,沉积二氧化硅膜层,得到第二层间绝缘层611,之后,采用第五次掩膜工艺,在第一区域中对应第一有源层64的两端部,以及第二区域中对应第二有源层68的两端部,分别形成第一过孔组612和第二过孔组613,其中,第一过孔组612的两个过孔分别暴露出第一有源层64的两端部,第二过孔组613的两个过孔分别暴露出第二有源层68的两端部。

[0090] --6mask:参照图6-(6)所示,与上述刚性显示面板制作不同的是,在该工艺流程中,利用第六次掩膜工艺对缓冲层63的第三区域的第二层间绝缘层611、第一层间绝缘层67、第一栅绝缘层65以及缓冲层63进行图案化,即将该第三区域的这些膜层都刻蚀掉,暴露出PI层62。

[0091] --7mask:参照图6-(7)所示,之后,沉积PI膜层,利用第七次掩膜工艺在第三区域形成第一平坦化层614,该第一平坦化层614的材质相对于层间绝缘层、栅绝缘层而言较为柔软,便于弯折。该第一平坦化层614的高度近乎与第二层间绝缘层611的高度齐平。

[0092] --8mask:参照图6-(8)所示,采用PVD工艺在形成第一过孔组612和第二过孔组613的第二层间绝缘层611上沉积金属膜层,然后,采用第八次掩膜工艺,分别在第一区域的第一有源层64两端部形成第一源漏极615,以及在第二区域的第二有源层68的两端部形成第二源漏极616,即在第一区域形成LTPS-TFT的源漏极,在第二区域形成Oxide-TFT的源漏极。

[0093] --9mask:参照图6-(9)所示,采用PVD沉积工艺形成第二平坦化层617,并在第二平坦化层617上利用第九次掩膜工艺制作过孔621,该过孔621暴露出第一有源层64的源极或第二有源层68的漏极(此时第一有源层64的源极与第二有源层68的漏极连接),或是暴露出第一有源层64的漏极或第二有源层68的源极(此时第一有源层64的漏极与第二有源层68的源极连接)。

[0094] --10mask:参照图6-(10)所示,在第二平坦化层617上沉积透明导电层,并利用第十次掩膜工艺,得到图案化的阳极618。

[0095] --11mask:参照图6-(11)所示,采用第十一次掩膜工艺对沉积的PI层进行图案化,得到像素限定层619。

[0096] --12mask:参照图6-(12)所示,采用第十二次掩膜工艺对沉积的PI层进行图案化,得到支撑柱620。

[0097] 由此,该柔性显示面板制作完成,由于采用了顶栅结构,LTPS-TFT和Oxide-TFT的有源层均位于栅极下方,可以在后续采用同一掩膜工艺形成制作源漏极的过孔,这样,仅需要十二次掩膜工艺就可以制作成所需的柔性有机电致发光显示面板,相比于现有技术中需要十三次掩膜工艺而言,可以减少掩膜次数,简化制作工艺复杂度。

[0098] 实施例二

[0099] 本申请实施例还提供一种有机电致发光显示面板,具体参照图7所示,主要包括:

[0100] 位于缓冲层71的第一区域中图案化的第一有源层72;

[0101] 位于所述第一有源层72上方且与所述第一有源层72绝缘设置的图案化的第一栅极73;

[0102] 位于所述缓冲层71的第二区域中图案化的第二有源层74;

[0103] 分别位于所述第一栅极73以及所述第二有源层74上方绝缘设置的图案化的金属电极711以及第二栅极75。

[0104] 其实,在本申请实施例中,还包括:用于承载缓冲层71以及其上所有膜层的玻璃基底76,玻璃基底76中靠近缓冲层71的表面粘附有PI层77,第一有源层72之上还沉积有第一栅绝缘层78,第一栅极73之上沉积有第一层间绝缘层79,以及与第二区域的第二栅极75同图案的第二栅绝缘层710-1,与第一区域的金属电极711同图案的第二栅绝缘层710-2。

[0105] 本申请实施例提供的刚性显示面板的结构示意图,参照图8所示,该刚性显示面板主要包括:

[0106] 玻璃基底81;

[0107] 位于玻璃基底81一表面的缓冲层83;

[0108] 位于缓冲层83的第一区域的P-Si有源层84;

[0109] 位于P-Si有源层84之上的第一栅绝缘层85;

[0110] 位于第一栅绝缘层85之上的第一栅极86;

[0111] 位于第一栅极86之上的第一层间绝缘层87;

- [0112] 位于第一层间绝缘层87之上的IGZO有源层88;
- [0113] 位于IGZO有源层88上方的第二栅绝缘层89-1,以及位于第二栅绝缘层89-1上方的第二栅极810;以及位于第一区域中第一层间绝缘层87上方的第二栅绝缘层89-2,以及位于第二栅绝缘层89-2上方的金属电极811;
- [0114] 位于第二栅极810以及金属电极811之上的图案化的第二层间绝缘层812,第二层间绝缘层812暴露出多个用于制作源漏极的过孔;
- [0115] 位于第二层间绝缘层812的过孔处形成的源漏极813;
- [0116] 位于源漏极813以及第二层间绝缘层812之上的图案化的平坦化层814;
- [0117] 位于平坦化层814之上的阳极815,所述阳极815在平坦化层814的过孔处与源漏极相连接;
- [0118] 位于阳极815之上的图案化的像素限定层816;
- [0119] 位于像素限定层816之上的支撑柱817。
- [0120] 上述刚性显示面板采用顶栅结构,LTPS-TFT和Oxide-TFT的有源层均位于栅极下方,这样,可以采用同一掩膜工艺形成制作源漏极的过孔,仅需要十次掩膜工艺就可以制作成所需的刚性有机电致发光显示面板,相比于现有技术中需要十一次掩膜工艺而言,可以减少掩膜次数,简化制作工艺复杂度。
- [0121] 本申请实施例提供的柔性显示面板的结构示意图,参照图9所示,该柔性显示面板主要包括:
- [0122] 玻璃基底91;
- [0123] 位于玻璃基底91一表面的PI层92;
- [0124] 位于PI层92之上的缓冲层93;
- [0125] 位于缓冲层93的第一区域的P-Si有源层94;
- [0126] 位于P-Si有源层94之上的第一栅绝缘层95;
- [0127] 位于第一栅绝缘层95之上的第一栅极96;
- [0128] 位于第一栅极96之上的第一层间绝缘层97;
- [0129] 位于第一层间绝缘层97之上的IGZO有源层98;
- [0130] 位于IGZO有源层98上方的第二栅绝缘层99-1,以及位于第二栅绝缘层99-1上方的第二栅极910;以及位于第一区域中第一层间绝缘层97上方的第二栅绝缘层99-2,以及位于第二栅绝缘层99-2上方的金属电极911;
- [0131] 位于第二栅极910以及金属电极911之上的图案化的第二层间绝缘层912,第二层间绝缘层912暴露出多个用于制作源漏极的过孔;
- [0132] 位于对应缓冲层93第三区域的图案化的第一平坦化层913;
- [0133] 位于第二层间绝缘层912的过孔处形成的源漏极914;
- [0134] 位于源漏极914以及第二层间绝缘层912之上的图案化的第二平坦化层915;
- [0135] 位于第二平坦化层915之上的阳极916,所述阳极916在第二平坦化层915的过孔处与源漏极相连接;
- [0136] 位于阳极916之上的图案化的像素限定层917;
- [0137] 位于像素限定层917之上的支撑柱918。
- [0138] 上述柔性显示面板采用顶栅结构,LTPS-TFT和Oxide-TFT的有源层均位于栅极下

方,这样,可以采用同一掩膜工艺形成制作源漏极的过孔,仅需要十二次掩膜工艺就可以制作成所需的柔性有机电致发光显示面板,相比于现有技术中需要十三次掩膜工艺而言,可以减少掩膜次数,简化制作工艺复杂度。

[0139] 实施例三

[0140] 本申请实施例还提供一种显示装置,包括上述所述的有机电致发光显示面板。此外,该显示装置可以为手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪、智能穿戴设备等任何具有显示功能的产品或部件。对于该显示装置的其它必不可少的组成部分均为本领域的普通技术人员应该理解具有的,在此不做赘述,也不应作为对本申请的限制。

[0141] 以上所述仅为本申请的实施例而已,并不用于限制本申请。对于本领域技术人员来说,本申请可以有各种更改和变化。凡在本申请的精神和原理之内所作的任何修改、等同替换、改进等,均应包含在本申请的权利要求范围之内。

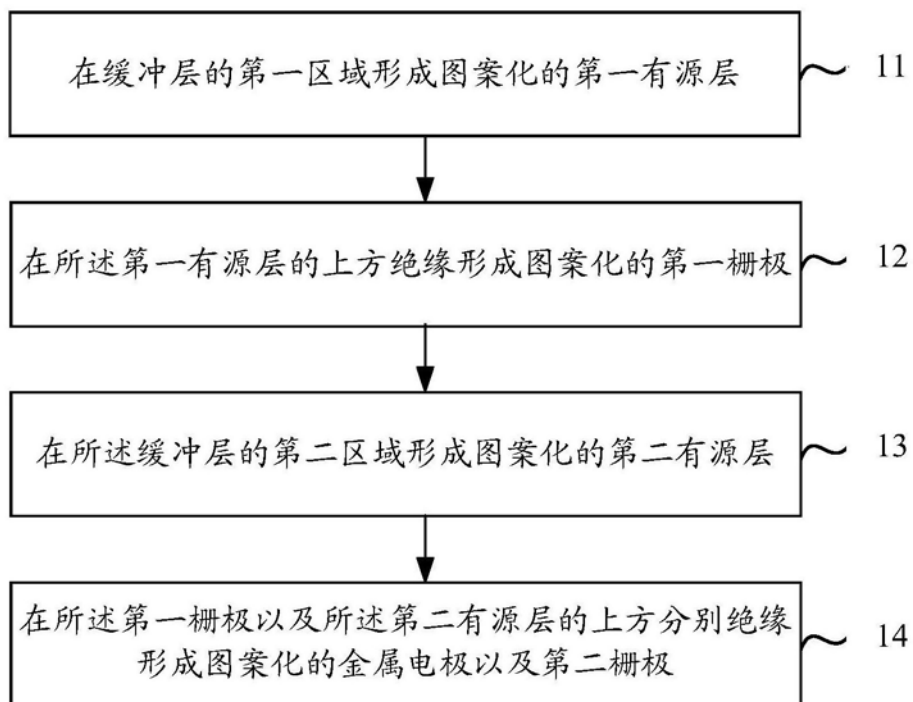


图1

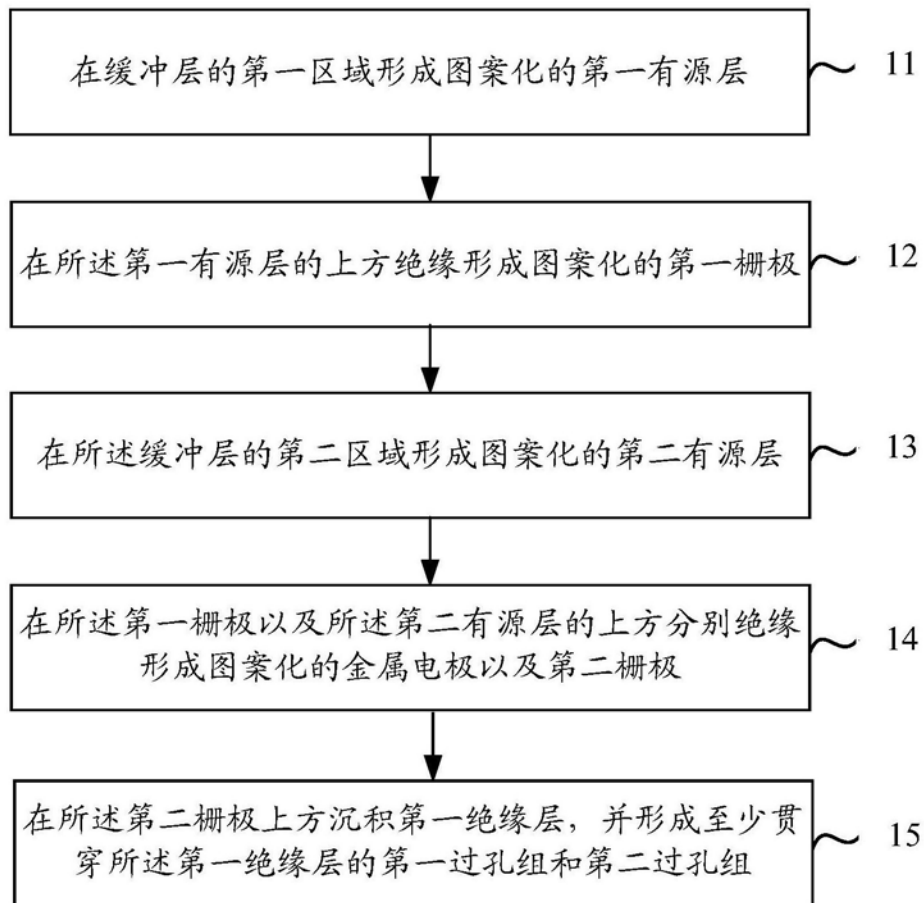


图2

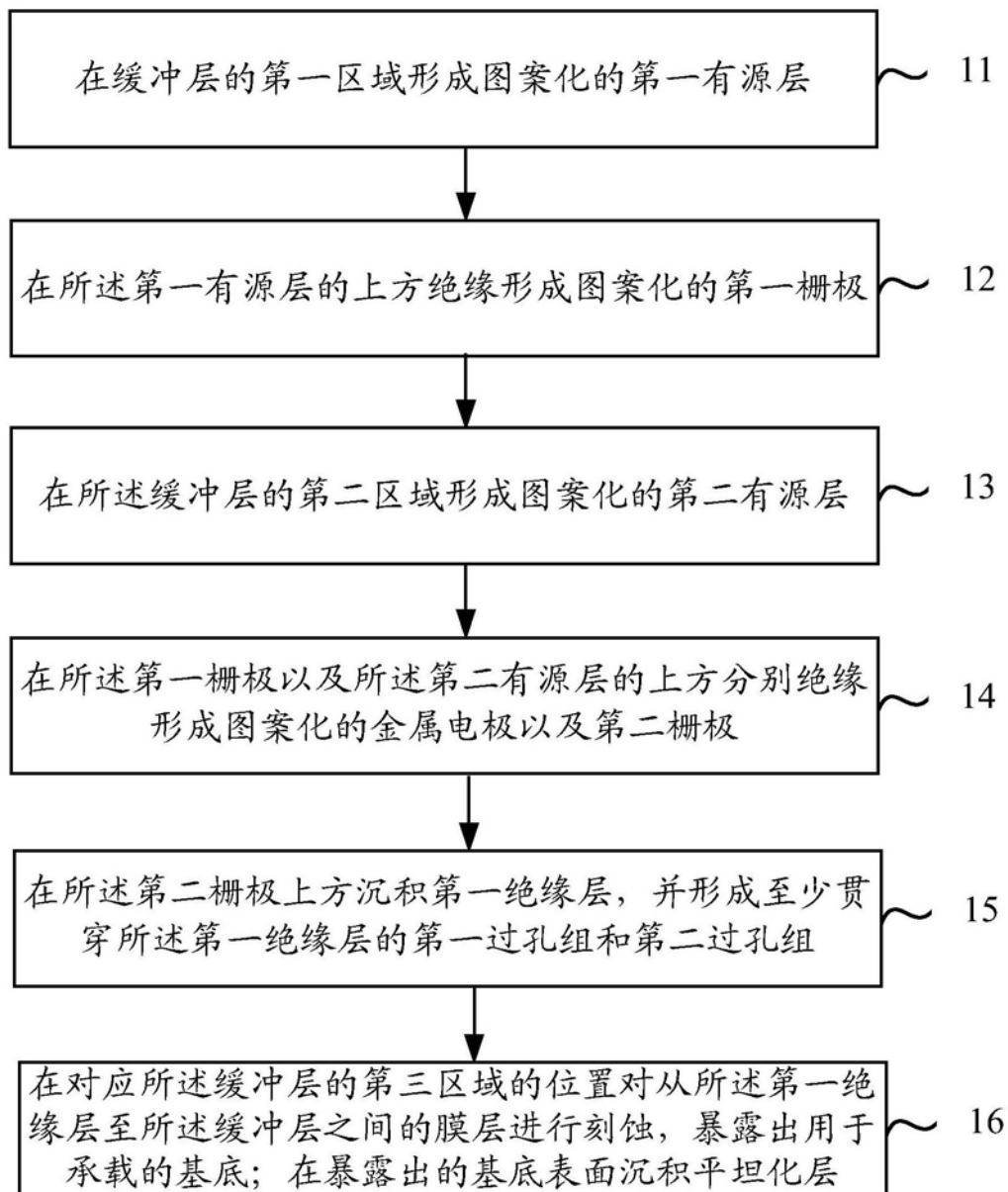


图3

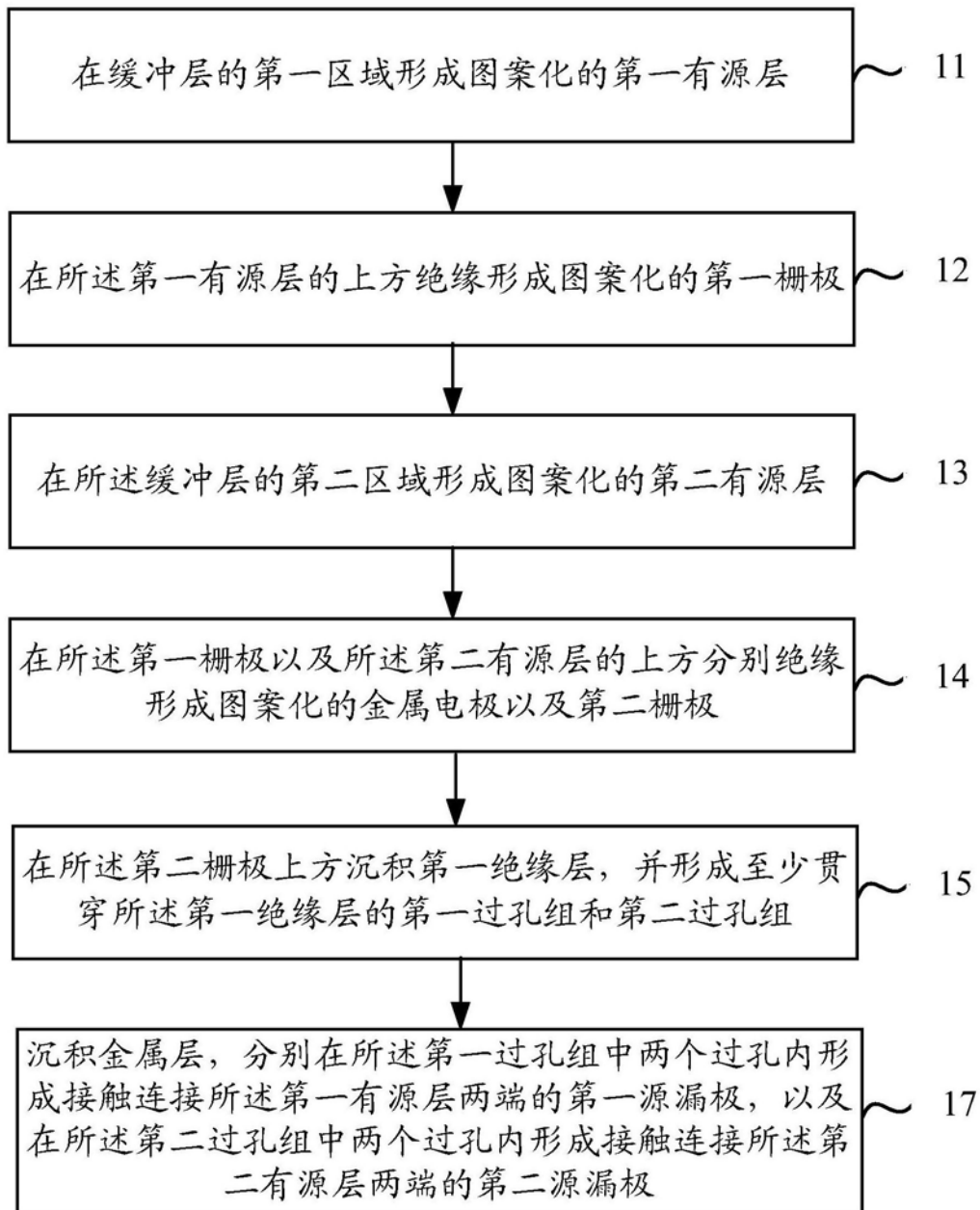


图4a

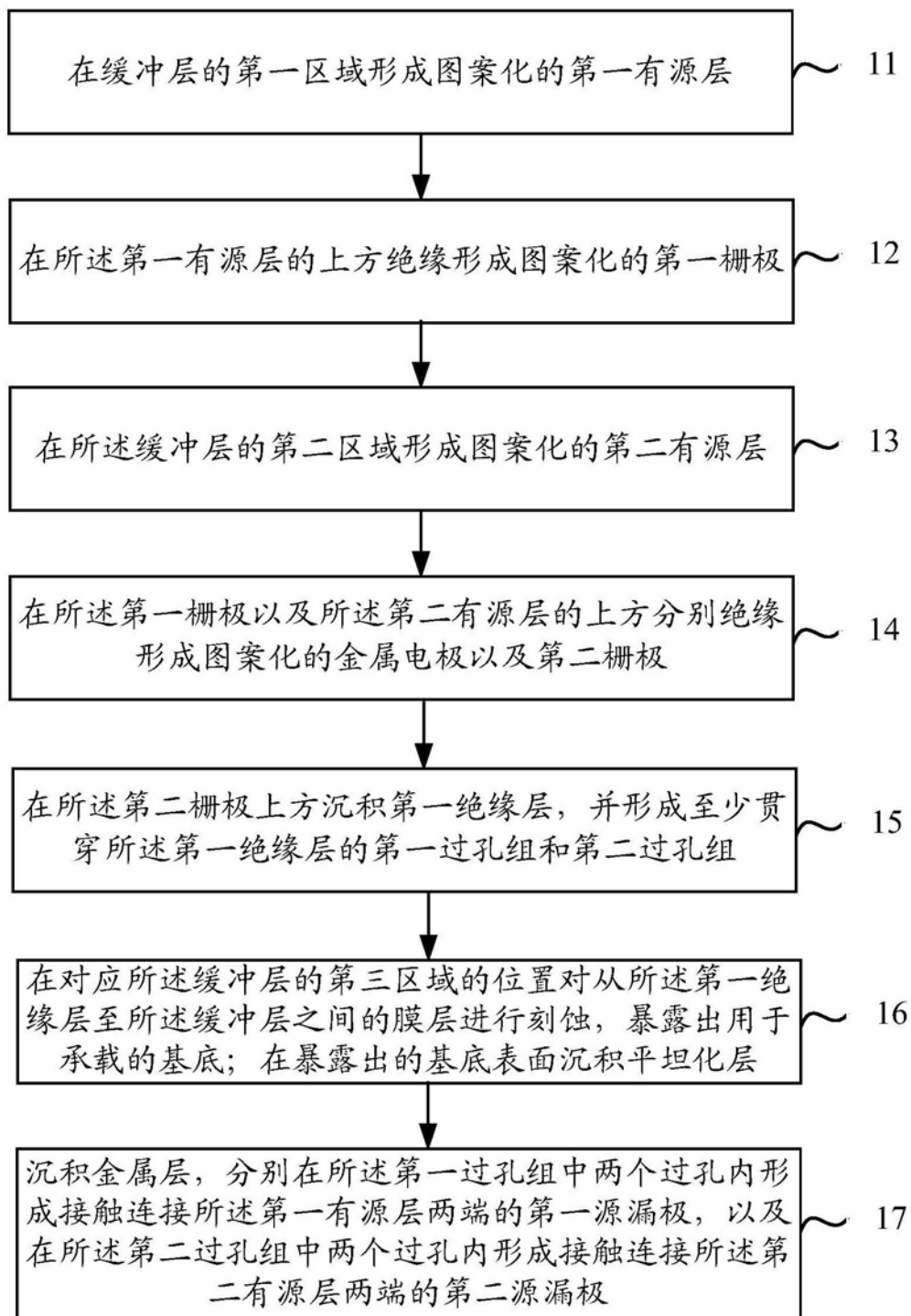


图4b

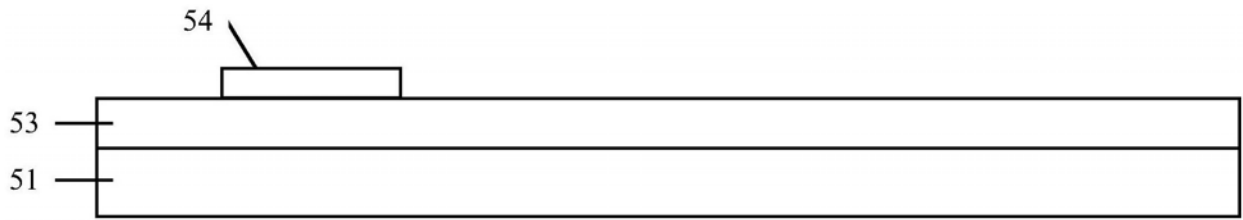


图5- (1)

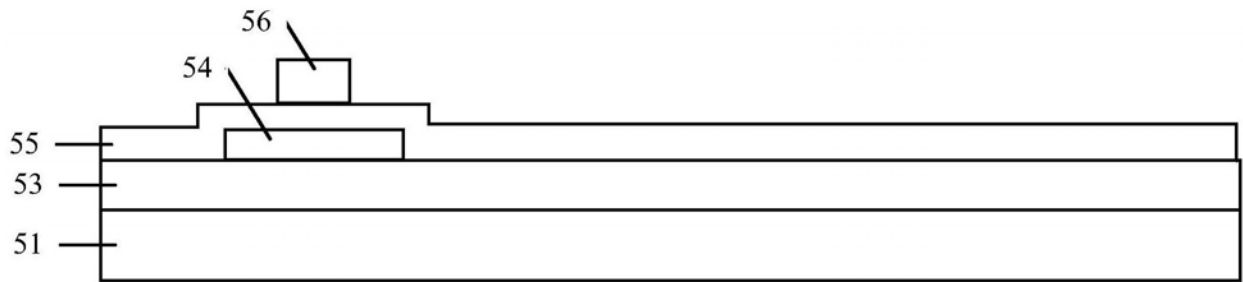


图5- (2)

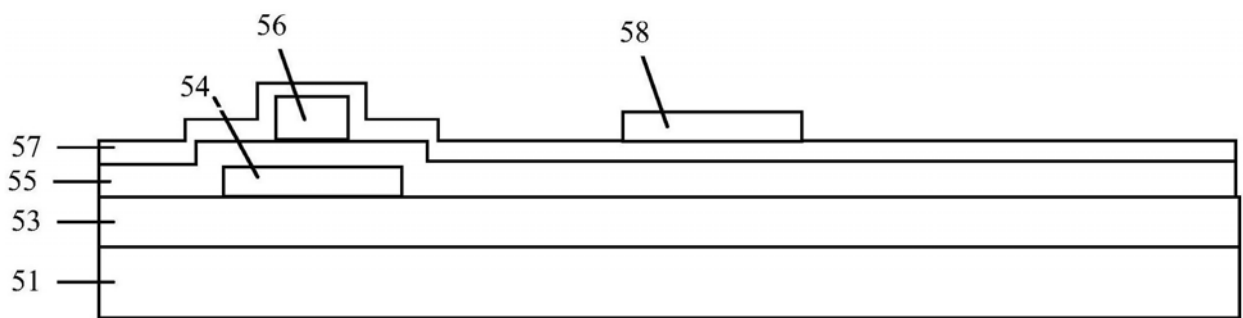


图5- (3)

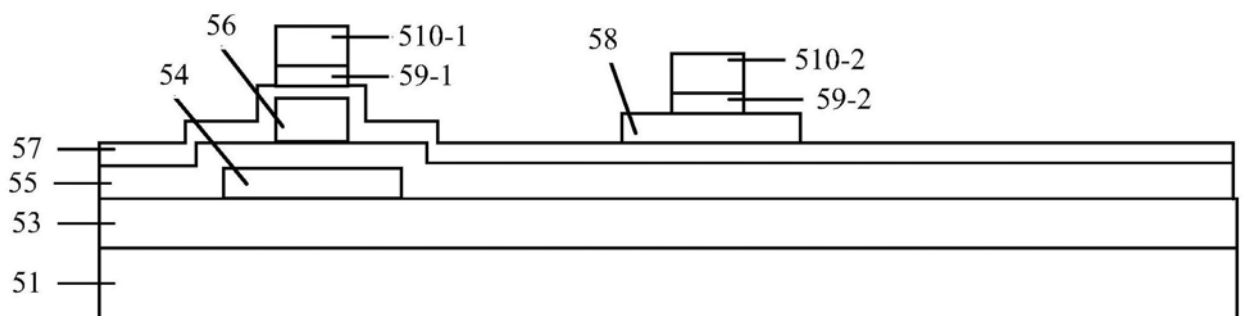


图5- (4)

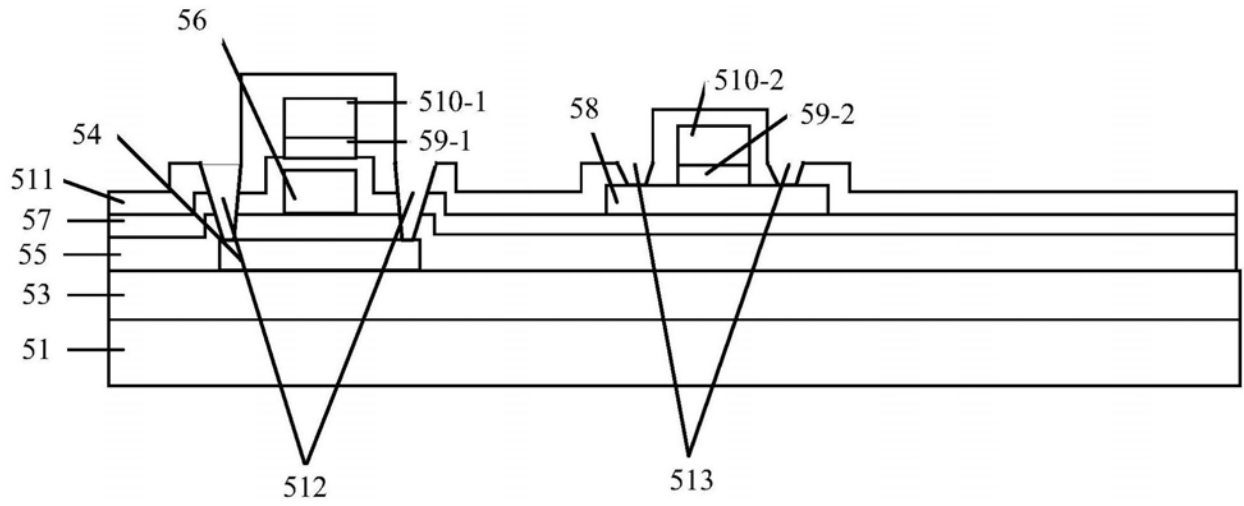


图5- (5)

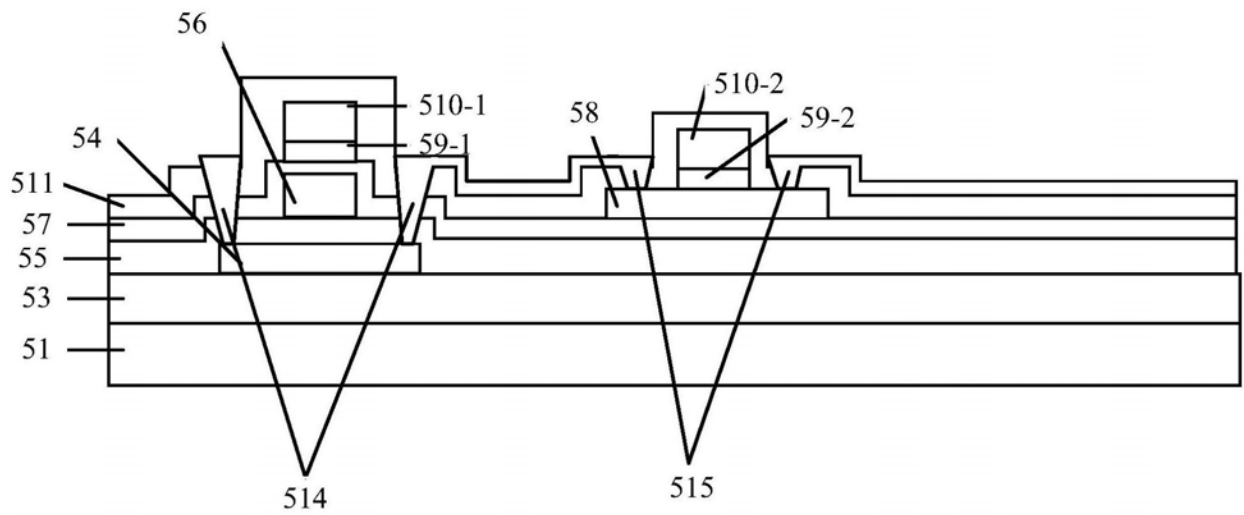


图5- (6)

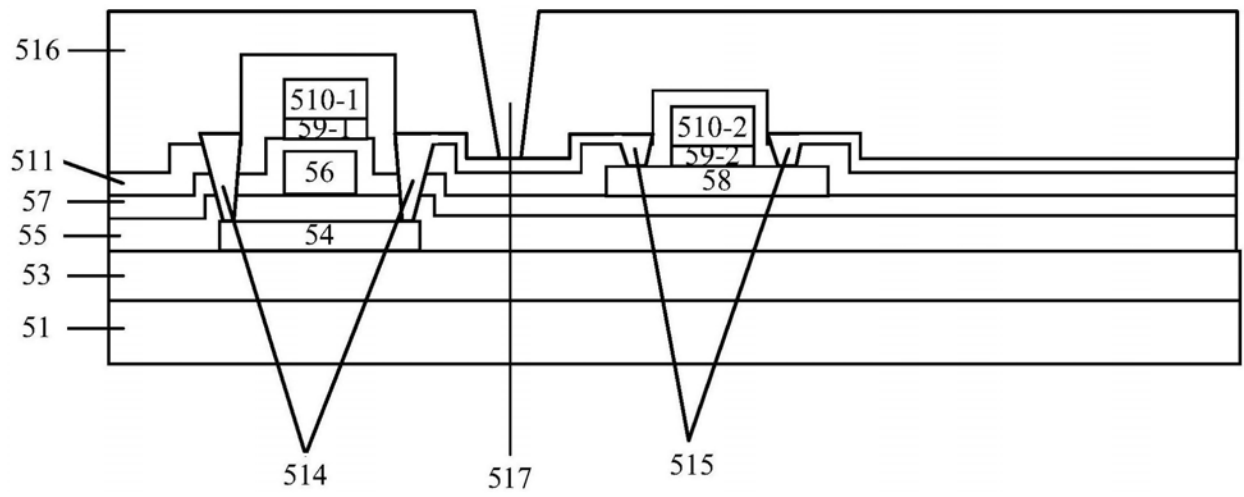


图5- (7)

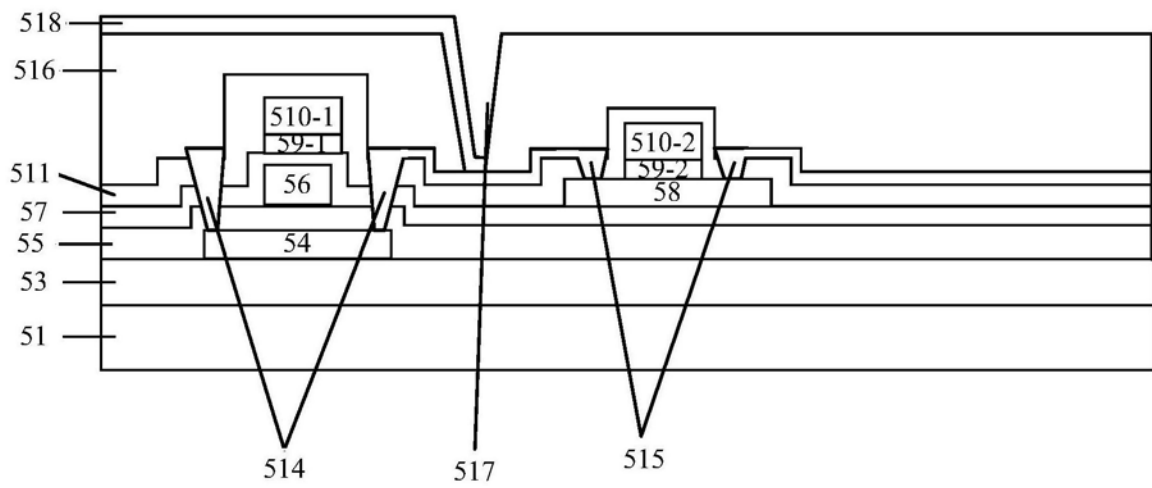


图5- (8)

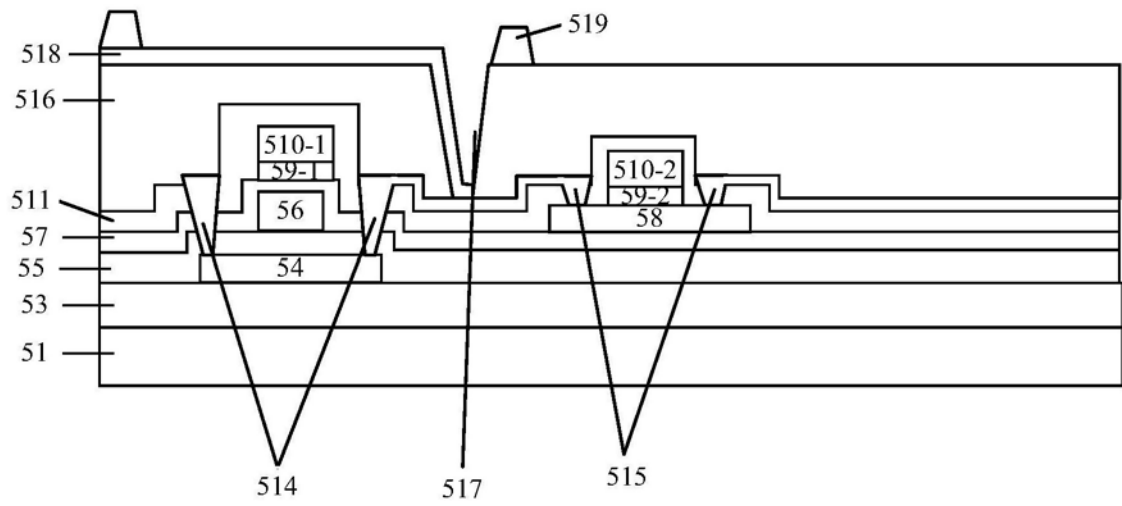


图5- (9)

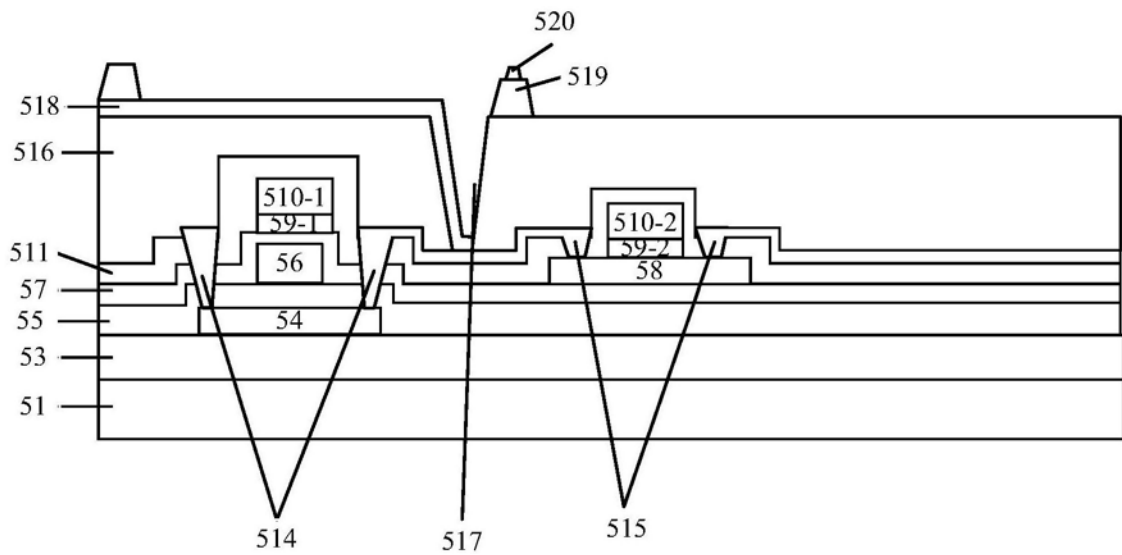


图5- (10)

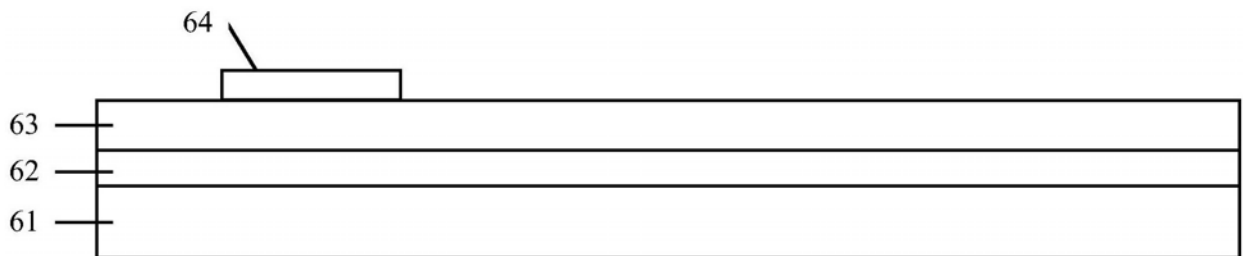


图6- (1)

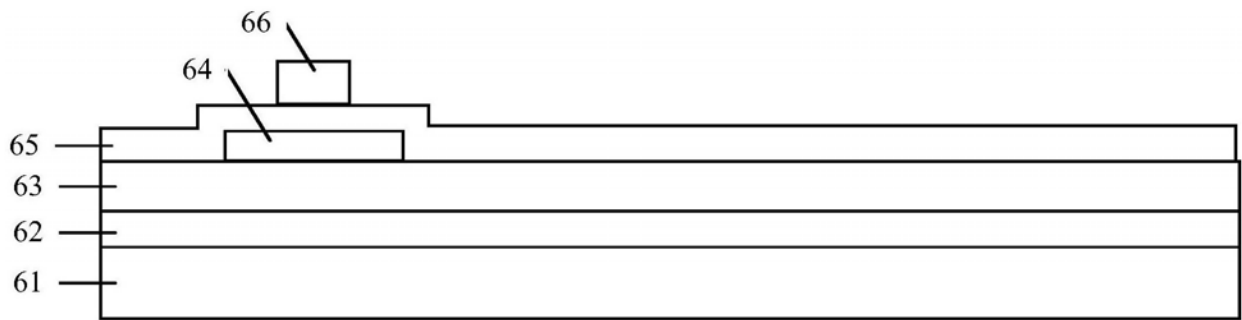


图6- (2)

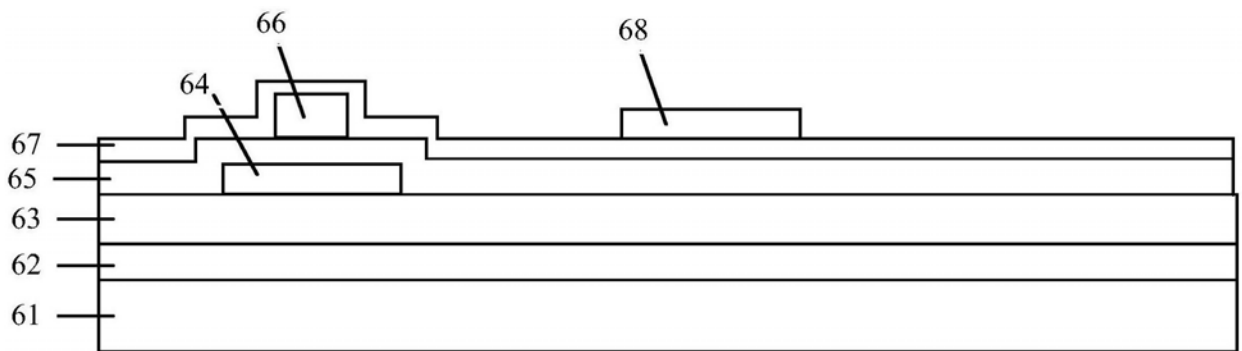


图6- (3)

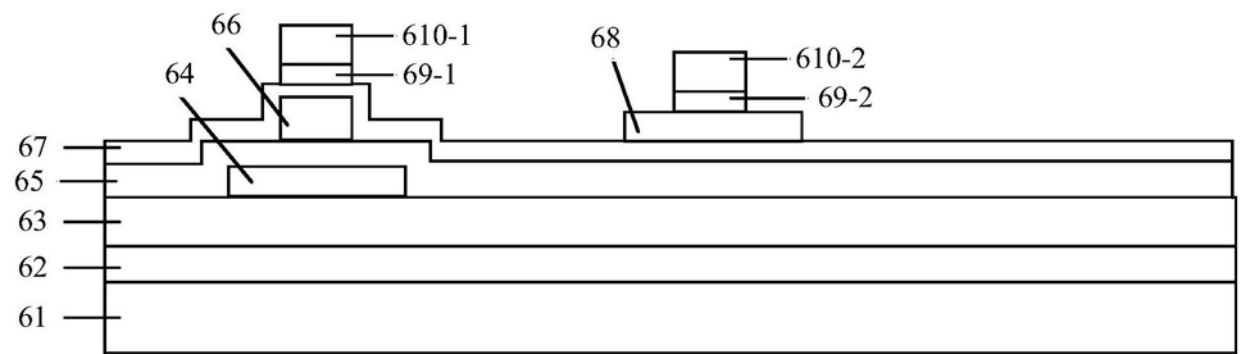


图6- (4)

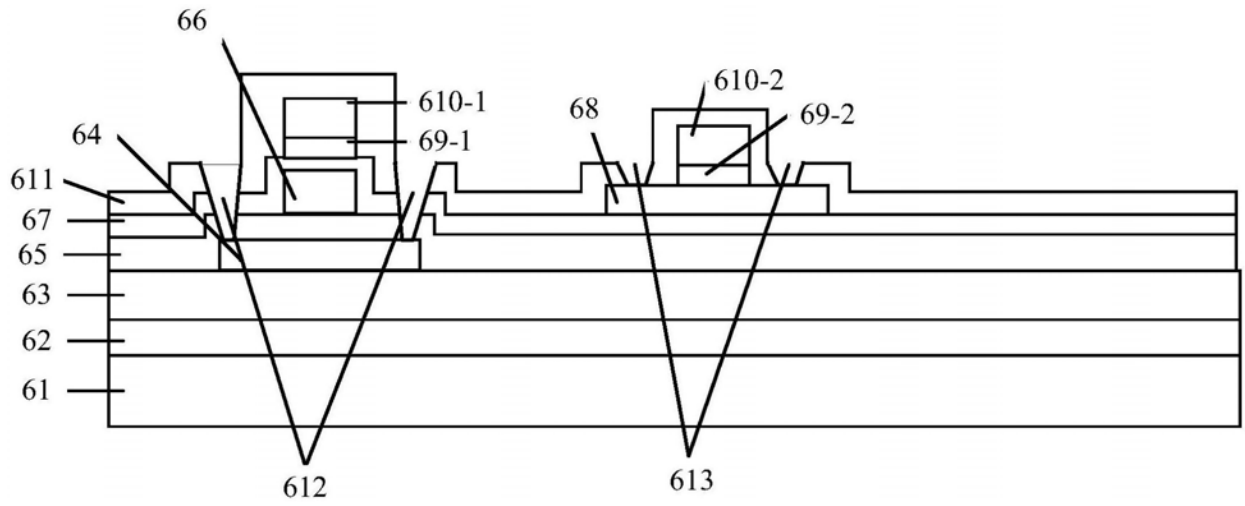


图6- (5)

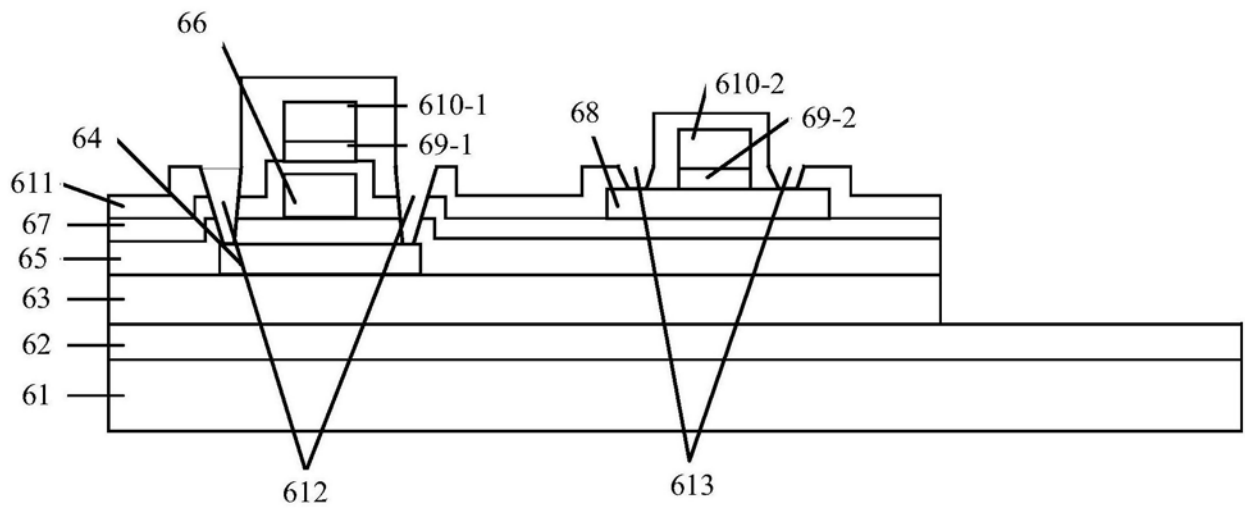


图6- (6)

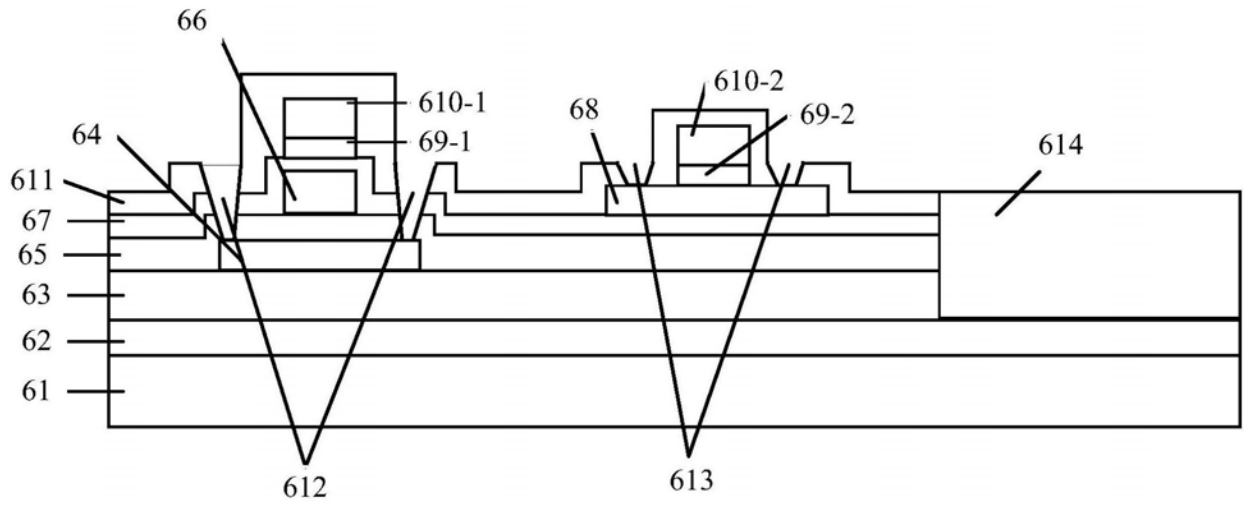


图6- (7)

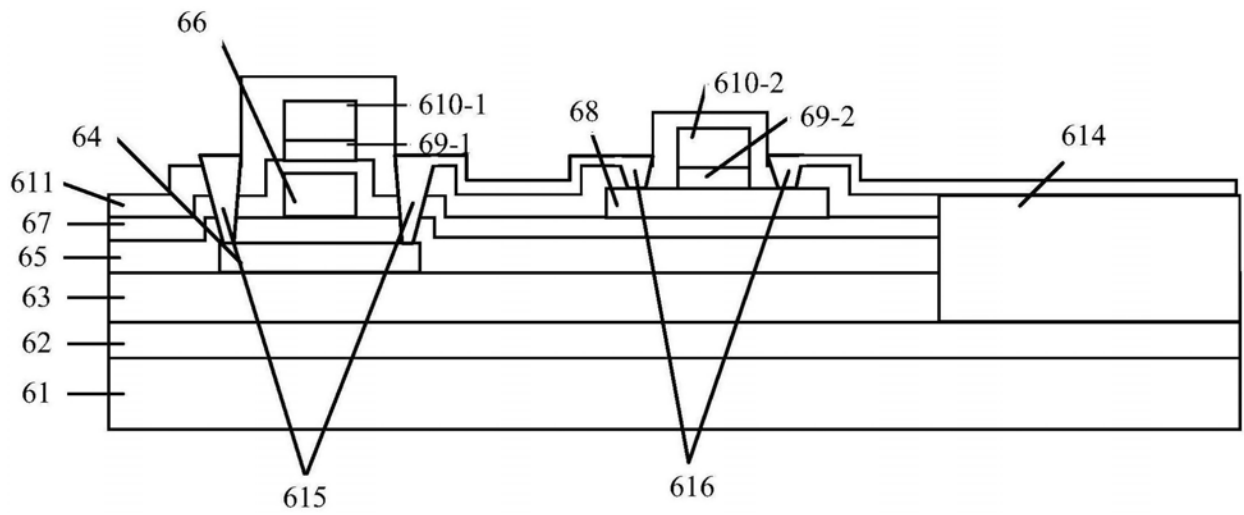


图6- (8)

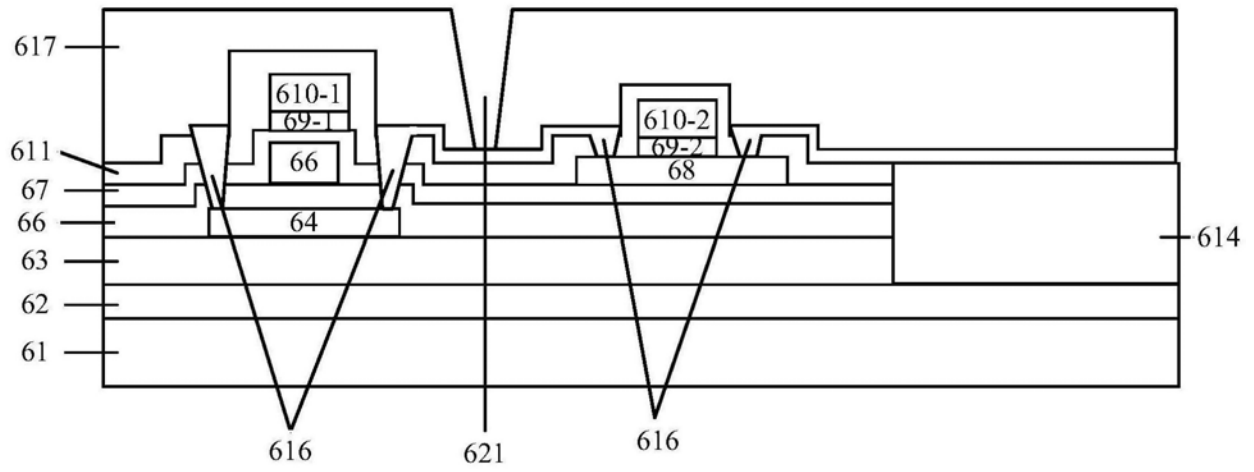


图6- (9)

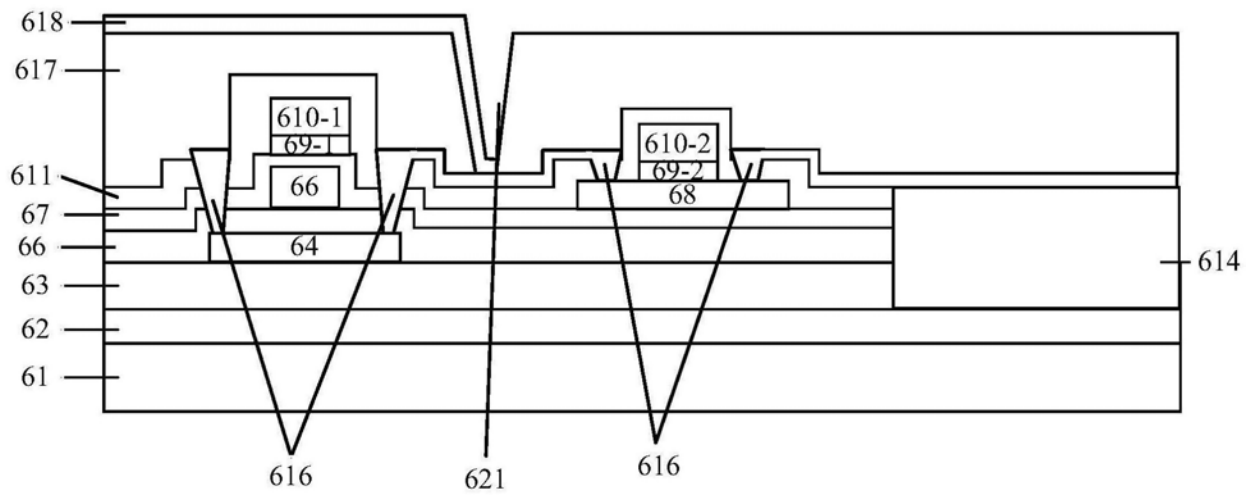


图6- (10)

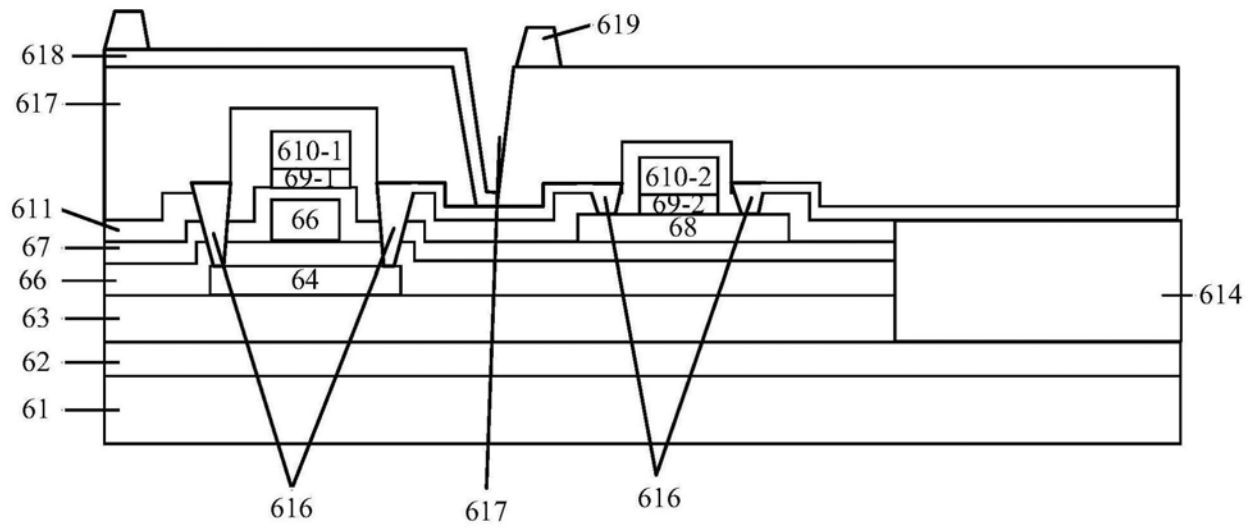


图6- (11)

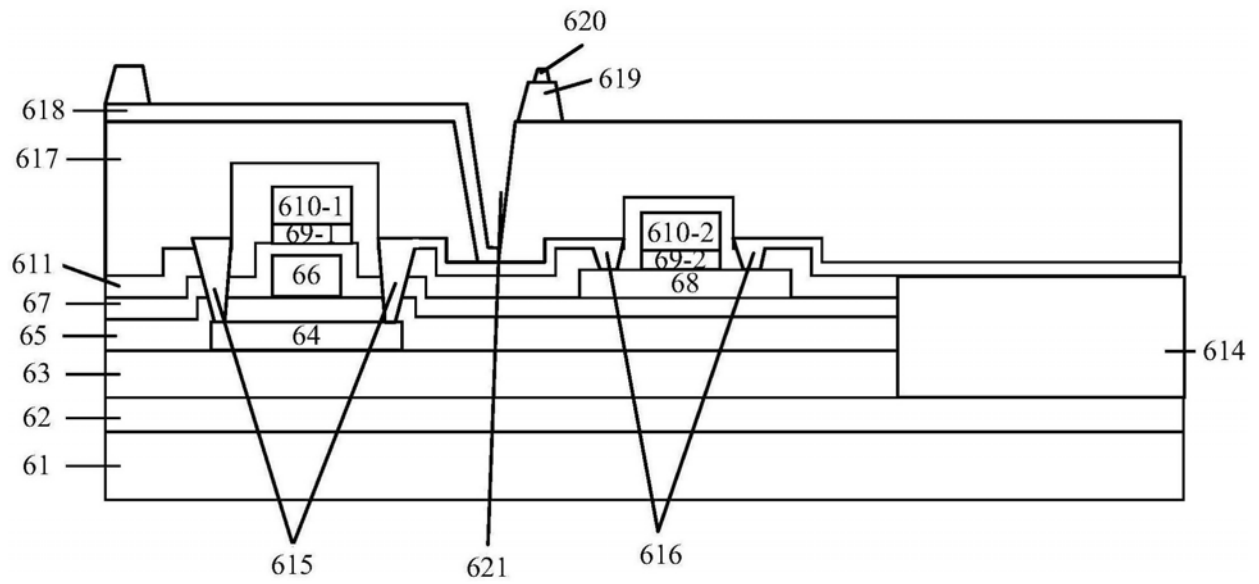


图6- (12)

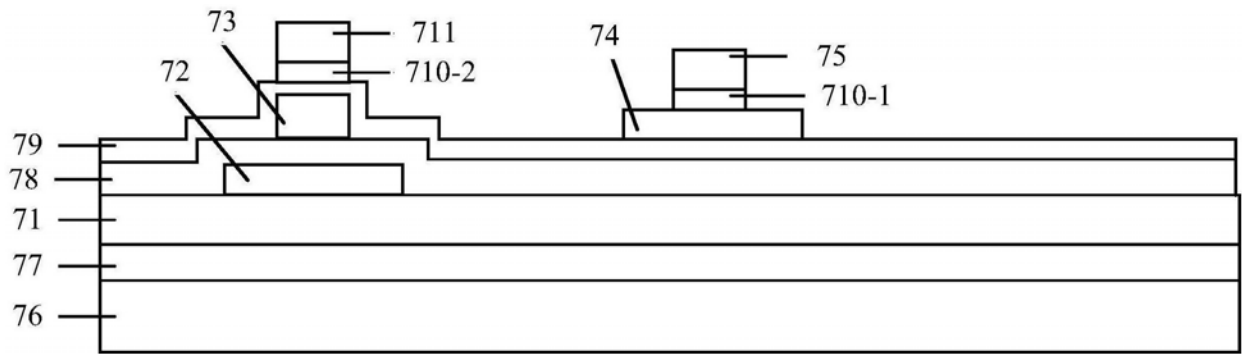


图7

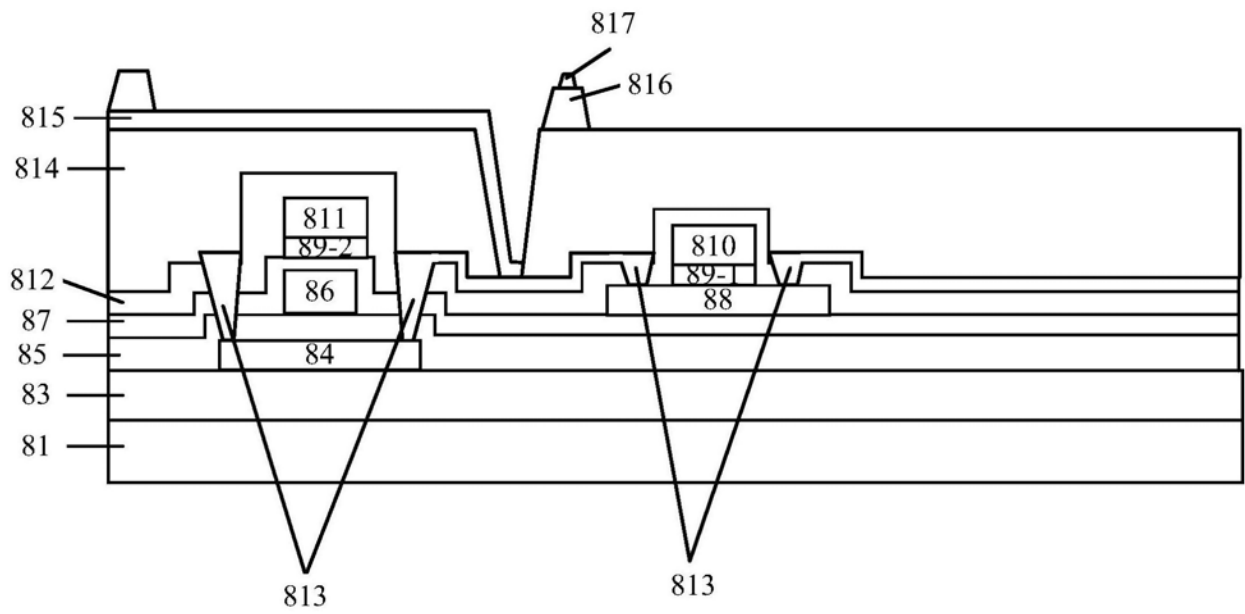


图8

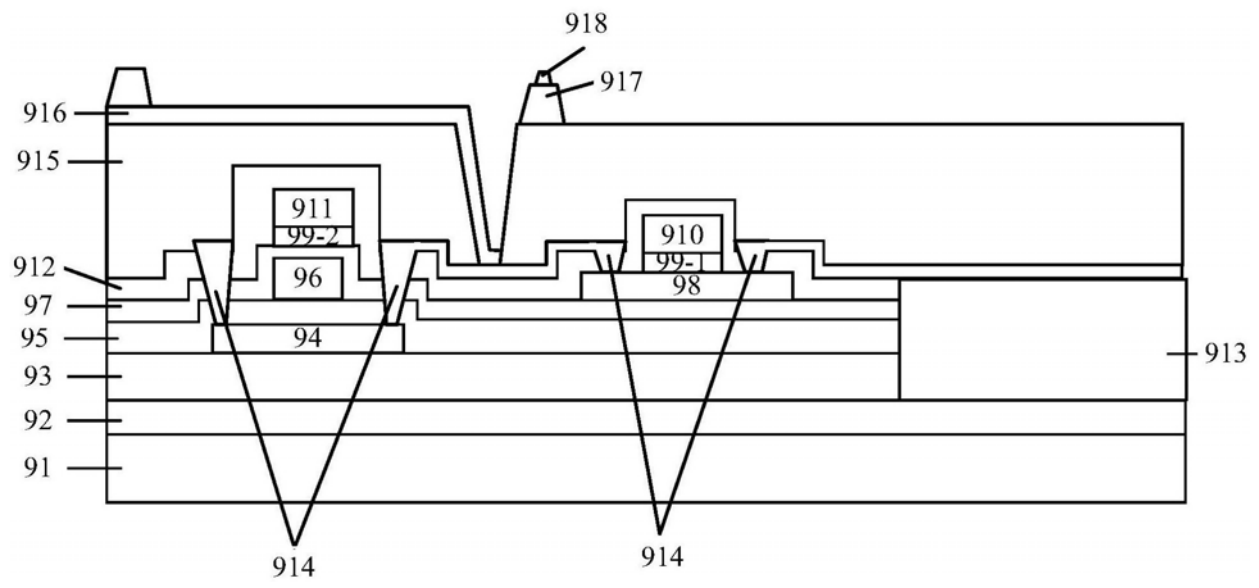


图9

专利名称(译)	一种有机电致发光显示面板及制作方法、显示装置		
公开(公告)号	CN109509775A	公开(公告)日	2019-03-22
申请号	CN201811376106.6	申请日	2018-11-19
[标]发明人	文国哲		
发明人	文国哲		
IPC分类号	H01L27/32 H01L27/12 H01L21/77		
CPC分类号	H01L27/1222 H01L27/127 H01L27/3262 H01L2227/323		
代理人(译)	刘昕		
外部链接	Espacenet SIPO		

摘要(译)

本申请涉及显示技术领域，尤其涉及一种有机电致发光显示面板及制作方法、显示装置，用以解决现有技术中存在的由于掩膜次数较多导致的工艺复杂的问题。该方法包括：在缓冲层的第一区域形成图案化的第一有源层；在所述第一有源层的上方绝缘形成图案化的第一栅极，在所述缓冲层的第二区域形成图案化的第二有源层；在所述第一栅极以及所述第二有源层的上方分别绝缘形成图案化的金属电极以及第二栅极。从而，采用顶栅结构的LTPS-TFT以及顶栅结构的Oxide-TFT，使得第一有源层位于第一栅极的下方，第二有源层位于第二栅极的下方，这样，便于后续源漏极制作工艺的简化，减少光刻工艺次数，简化工艺复杂度。

