



(12)发明专利申请

(10)申请公布号 CN 108364982 A

(43)申请公布日 2018.08.03

(21)申请号 201810102627.6

(22)申请日 2018.02.01

(71)申请人 武汉华星光电半导体显示技术有限公司

地址 430070 湖北省武汉市东湖新技术开发区高新大道666号光谷生物创新园C5栋305室

(72)发明人 李双

(74)专利代理机构 深圳市德力知识产权代理事务所 44265

代理人 林才桂 王中华

(51)Int.Cl.

H01L 27/32(2006.01)

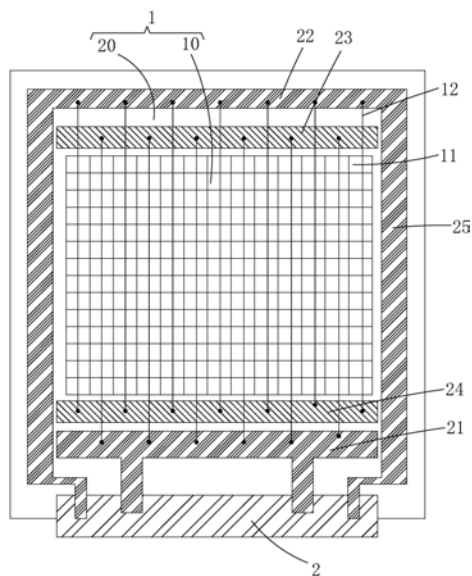
权利要求书2页 说明书6页 附图4页

(54)发明名称

OLED显示装置

(57)摘要

本发明提供一种OLED显示装置,包括:OLED显示面板以及与所述OLED显示面板电性连接的第一驱动电路,在OLED显示面板的显示区内设有直流信号线,非显示区内设有分别位于所述OLED显示面板相对的两端的第一直流信号输出端和第二直流信号输出端,相邻的两条直流信号线中的一条从第一直流信号输出端接收信号,另一条从第二直流信号输出端接收信号,使得信号传输过程中,相邻的两条直流信号线上阻抗变化方向相反,从而使得相邻的两列子像素的显示不均能够相互补偿,以减少直流信号线的电压降对OLED显示装置的显示均匀性的影响,提升OLED装置的显示品质。



1. 一种OLED显示装置,其特征在于,包括:OLED显示面板(1)以及与所述OLED显示面板(1)电性连接的第一驱动电路(2);

所述OLED显示面板(1)包括:显示区(10)以及包围所述显示区(10)的非显示区(20);

所述显示区(10)包括:阵列排布的多个子像素(11)以及多条平行间隔排列且沿所述子像素(11)排列的列方向延伸的直流信号线(12),每一列子像素(11)对应电性连接一条直流信号线(12);所述非显示区(20)包括:第一直流信号输出端(21)、第二直流信号输出端(22)、第一短接端(23)及第二短接端(24),所述第一直流信号输出端(21)、第二短接端(24)及第一驱动电路(2)间隔设置于所述OLED显示面板(1)的第一端,第二直流信号输出端(22)和第一短接端(23)间隔设置于所述OLED显示面板(1)的第二端,所述OLED显示面板(1)的第一端与所述OLED显示面板(1)的第二端为所述OLED显示面板(1)在所述子像素(11)排列的列方向上相对的两端;

所述第一直流信号输出端(21)和第二直流信号输出端(22)均与所述第一驱动电路(2)电性连接;在相邻的两条直流信号线(12)中,其中一条直流信号线(12)的两端分别与所述第一直流信号输出端(21)和第一短接端(23)电性连接,另一条直流信号线(12)的两端分别与所述第二直流信号输出端(22)和第二短接端(24)电性连接。

2. 如权利要求1所述的OLED显示装置,其特征在于,所述显示区(10)还包括:多条平行间隔排列且与第一驱动电路(2)电性连接的数据线(13)、多条平行间隔排列的第一扫描线(14)、多条平行间隔排列的第二扫描线(15)及多条平行间隔排列的发光信号线(16),所述数据线(13)平行于所述直流信号线(12),所述第一扫描线(14)、第二扫描线(15)及发光信号线(16)均与所述直流信号线(12)垂直,每一行子像素(11)均对应电性连接一条第一扫描线(14)、一条第二扫描线(15)及一条发光信号线(16),每一列子像素(11)均对应电性连接一条数据线(13)。

3. 如权利要求2所述的OLED显示装置,其特征在于,每一个子像素(11)内均设有一像素驱动电路,所述像素驱动电路包括:第一薄膜晶体管(T1)、第二薄膜晶体管(T2)、第三薄膜晶体管(T3)、第四薄膜晶体管(T4)、第一电容(C1)、第二电容(C2)及有机发光二极管(D1);

所述第一薄膜晶体管(T1)的栅极电性连接该子像素(11)对应的第一扫描线(14),源极电性连接该子像素(11)对应的数据线(13),漏极电性连接第四薄膜晶体管(T4)的栅极;

所述第二薄膜晶体管(T2)的栅极电性连接该子像素(11)对应的第二扫描线(15),源极电性连接所述第四薄膜晶体管(T4)的源极,漏极电性连接该子像素(11)对应的直流信号线(12);

所述第三薄膜晶体管(T3)的栅极电性连接该子像素(11)对应的发光信号线(16),源极接入电源高电压(VDD),漏极电性连接所述第四薄膜晶体管(T4)的漏极;

所述第一电容(C1)的第一端电性连接所述第四薄膜晶体管(T4)的栅极,第二端电性连接所述第四薄膜晶体管(T4)的源极;

所述第二电容(C2)的第二端电性连接所述第三薄膜晶体管(T3)的源极,漏极电性连接所述第四薄膜晶体管(T4)的源极;

所述有机发光二极管(D1)的阳极电性连接第四薄膜晶体管(T4)的源极,阴极接入电源低电压(VSS)。

4. 如权利要求3所述的OLED显示装置,其特征在于,所述第一直流信号输出端(21)和第

二直流信号输出端(22)用于从所述第一驱动电路(2)接收初始化电压(Vini),并将所述初始化电压(Vini)提供给所述直流信号线(12);

所述第一扫描线(14)、第二扫描线(15)及发光信号线(16)分别用于向其对应的子像素(11)提供第一扫描信号(SCAN1)、第二扫描信号(SCAN2)及发光信号(EM),所述数据线(12)从第一驱动电路(2)接收数据信号(Data)并提供给其对应的子像素(11)。

5.如权利要求4所述的OLED显示装置,其特征在于,所述第一扫描信号(SCAN1)、第二扫描信号(SCAN2)、发光信号(EM)及数据信号(Data)相组合先后对应一初始化阶段(100)、采样阶段(200)、编程阶段(300)及发光阶段(400);

在所述初始化阶段(100),所述第一扫描信号(SCAN1)为第一电位,第二扫描信号(SCAN2)为第一电位,发光信号(EM)为第二电位,所述数据信号(Data)为参考电压电位(Vref);

在所述采样阶段(200),所述第一扫描信号(SCAN1)为第一电位,第二扫描信号(SCAN2)为第二电位,发光信号(EM)为第一电位,所述数据信号(Data)为参考电压电位(Vref);

在所述编程阶段(300),所述第一扫描信号(SCAN1)为第一电位,第二扫描信号(SCAN2)为第二电位,发光信号(EM)为第二电位,所述数据信号(Data)为数据电压电位(Vdata);

在所述发光阶段(400),所述第一扫描信号(SCAN1)为第二电位,第二扫描信号(SCAN2)为第二电位,发光信号(EM)为第一电位,所述数据信号(Data)为参考电压电位(Vref);所述第一电位和第二电位的电位相反。

6.如权利要求5所述的OLED显示装置,其特征在于,所述第一薄膜晶体管(T1)、第二薄膜晶体管(T2)、第三薄膜晶体管(T3)、第四薄膜晶体管(T4)均为P型薄膜晶体管,所述第一电位为低电位,所述第二电位为高电位。

7.如权利要求5所述的OLED显示装置,其特征在于,所述第一薄膜晶体管(T1)、第二薄膜晶体管(T2)、第三薄膜晶体管(T3)、第四薄膜晶体管(T4)均为N型薄膜晶体管,所述第一电位为高电位,所述第二电位为低电位。

8.如权利要求1所述的OLED显示装置,其特征在于,所述非显示区(20)还包括:连接走线(25),所述第二直流信号输出端(22)通过所述连接走线(25)与所述第一驱动电路(2)电性连接。

9.如权利要求1所述的OLED显示装置,其特征在于,所述第一短接端(23)位于所述第二直流信号输出端(22)和所述显示区(10)之间,所述第二短接端(24)位于所述第一直流信号输出端(21)和所述显示区(10)之间。

10.如权利要求4所述的OLED显示装置,其特征在于,还包括:第二驱动电路,所述第一扫描线(14)、第二扫描线(15)及发光信号线(16)均与所述第二驱动电路电性连接,以分别从所述第二驱动电路接收第一扫描信号(SCAN1)、第二扫描信号(SCAN2)及发光信号(EM)。

OLED显示装置

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种OLED显示装置。

背景技术

[0002] 有机发光二极管 (Organic Light Emitting Display, OLED) 显示装置具有自发光、驱动电压低、发光效率高、响应时间短、清晰度和对比度高、近180°视角、使用温度范围宽,可实现柔性显示与大面积全色显示等诸多优点,被业界公认为是最有发展潜力的显示装置。

[0003] OLED显示器件通常包括:基板、设于基板上的阳极、设于阳极上的空穴注入层、设于空穴注入层上的空穴传输层、设于空穴传输层上的发光层、设于发光层上的电子传输层、设于电子传输层上的电子注入层及设于电子注入层上的阴极。OLED显示器件的发光原理为半导体材料和有机发光材料在电场驱动下,通过载流子注入和复合导致发光。具体的, OLED显示器件通常采用氧化铟锡 (ITO) 像素电极和金属电极分别作为器件的阳极和阴极,在一定电压驱动下,电子和空穴分别从阴极和阳极注入到电子传输层和空穴传输层,电子和空穴分别经过电子传输层和空穴传输层迁移到发光层,并在发光层中相遇,形成激子并使发光分子激发,后者经过辐射弛豫而发出可见光。

[0004] 对于OLED显示装置,其子像素内会设置像素驱动电路,所述像素驱动电路中会设有用于驱动有机发光二极管发光的驱动薄膜晶体管,在使用过程中,由于有机发光二极管的老化以及驱动薄膜晶体管的阈值电压偏移,会导致OLED显示装置的显示质量下降,因此需要在OLED显示装置的使用过程中对驱动薄膜晶体管的阈值电压进行补偿,为了实现对驱动薄膜晶体管的阈值电压进行补偿,除了需要向其像素驱动电路提供普通数据信号(Data)以外,还需要提供例如初始化电压(Vini)之类的其他直流信号,如图1所示,现有技术中为了向各个子像素提供初始化电压(Vini),需要在所述OLED显示面板的显示区10'内设置多条平行间隔排列的竖直的直流信号线12',每一条直流信号线12'对应电性连接一列子像素11',每一条直流信号线12'的第一端均与驱动电路板2'电性连接以获取初始化电压,第二端均与一短接端21'电性连接,此时,由于直流信号线12'本身的阻抗的影响,会使得距离所述驱动电路板2'远的子像素11'接收到的初始化电压比所述驱动电路板2'近的子像素11'的初始化电压小,从而导致显示不均。

发明内容

[0005] 本发明的目的在于提供一种OLED显示装置,能够减少直流信号线的电压降(IR drop)对OLED显示装置的显示均匀性的影响,提升OLED装置的显示品质。

[0006] 为实现上述目的,本发明提供了一种OLED显示装置,包括:OLED显示面板以及与所述OLED显示面板电性连接的第一驱动电路;

[0007] 所述OLED显示面板包括:显示区以及包围所述显示区的非显示区;

[0008] 所述显示区包括:阵列排布的多个子像素以及多条平行间隔排列且沿所述子像素

排列的列方向延伸的直流信号线,每一列子像素对应电性连接一条直流信号线;所述非显示区包括:第一直流信号输出端、第二直流信号输出端、第一短接端及第二短接端,所述第一直流信号输出端、第二短接端及第一驱动电路间隔设置于所述OLED显示面板的第一端,第二直流信号输出端和第一短接端间隔设置于所述OLED显示面板的第二端,所述OLED显示面板的第一端与所述OLED显示面板的第二端为所述OLED显示面板在所述子像素排列的列方向上相对的两端;

[0009] 所述第一直流信号输出端和第二直流信号输出端均与所述第一驱动电路电性连接;在相邻的两条直流信号线中,其中一条直流信号线的两端分别与所述第一直流信号输出端和第一短接端电性连接,另一条直流信号线的两端分别与所述第二直流信号输出端和第二短接端电性连接。

[0010] 所述显示区还包括:多条平行间隔排列且与第一驱动电路电性连接的数据线、多条平行间隔排列的第一扫描线、多条平行间隔排列的第二扫描线及多条平行间隔排列的发光信号线,所述数据线平行于所述直流信号线,所述第一扫描线、第二扫描线及发光信号线均与所述直流信号线垂直,每一行子像素均对应电性连接一条第一扫描线、一条第二扫描线及一条发光信号线,每一列子像素均对应电性连接一条数据线。

[0011] 每一个子像素内均设有一像素驱动电路,所述像素驱动电路包括:第一薄膜晶体管、第二薄膜晶体管、第三薄膜晶体管、第四薄膜晶体管、第一电容、第二电容及有机发光二极管;

[0012] 所述第一薄膜晶体管的栅极电性连接该子像素对应的第一扫描线,源极电性连接该子像素对应的数据线,漏极电性连接第四薄膜晶体管的栅极;

[0013] 所述第二薄膜晶体管的栅极电性连接该子像素对应的第二扫描线,源极电性连接所述第四薄膜晶体管的源极,漏极电性连接该子像素对应的直流信号线;

[0014] 所述第三薄膜晶体管的栅极电性连接该子像素对应的发光信号线,源极接入电源高电压,漏极电性连接所述第四薄膜晶体管的源极;

[0015] 所述第一电容的第一端电性连接所述第四薄膜晶体管的栅极,第二端电性连接所述第四薄膜晶体管的源极;

[0016] 所述第二电容的第二端电性连接所述第三薄膜晶体管的源极,漏极电性连接所述第四薄膜晶体管的源极;

[0017] 所述有机发光二极管的阳极电性连接第四薄膜晶体管的源极,阴极接入电源低电压。

[0018] 所述第一直流信号输出端和第二直流信号输出端用于从所述第一驱动电路接收初始化电压,并将所述初始化电压提供给所述直流信号线;

[0019] 所述第一扫描线、第二扫描线及发光信号线分别用于向其对应的子像素提供第一扫描信号、第二扫描信号及发光信号,所述数据线从第一驱动电路接收数据信号并提供给其对应的子像素。

[0020] 所述第一扫描信号、第二扫描信号、发光信号及数据信号相组合先后对应一初始化阶段、采样阶段、编程阶段及发光阶段;

[0021] 在所述初始化阶段,所述第一扫描信号为第一电位,第二扫描信号为第一电位,发光信号为第二电位,所述数据信号为参考电压电位;

[0022] 在所述采样阶段,所述第一扫描信号为第一电位,第二扫描信号为第二电位,发光信号为第一电位,所述数据信号为参考电压电位;

[0023] 在所述编程阶段,所述第一扫描信号为第一电位,第二扫描信号为第二电位,发光信号为第二电位,所述数据信号为数据电压电位;

[0024] 在所述发光阶段,所述第一扫描信号为第二电位,第二扫描信号为第二电位,发光信号为第一电位,所述数据信号为参考电压电位;所述第一电位和第二电位的电位相反。

[0025] 所述第一薄膜晶体管、第二薄膜晶体管、第三薄膜晶体管、第四薄膜晶体管均为P型薄膜晶体管,所述第一电位为低电位,所述第二电位为高电位。

[0026] 所述第一薄膜晶体管、第二薄膜晶体管、第三薄膜晶体管、第四薄膜晶体管均为N型薄膜晶体管,所述第一电位为高电位,所述第二电位为低电位。

[0027] 所述非显示区还包括:连接走线,所述第二直流信号输出端通过所述连接走线与所述第一驱动电路电性连接。

[0028] 所述第一短接端位于所述第二直流信号输出端和所述显示区之间,所述第二短接端位于所述第一直流信号输出端和所述显示区之间。

[0029] 所述OLED显示装置还包括:第二驱动电路,所述第一扫描线、第二扫描线及发光信号线均与所述第二驱动电路电性连接,以分别从所述第二驱动电路接收第一扫描信号、第二扫描信号及发光信号。

[0030] 本发明的有益效果:本发明提供一种OLED显示装置,包括:OLED显示面板以及与所述OLED显示面板电性连接的第一驱动电路,在OLED显示面板的显示区内设有直流信号线,非显示区内设有分别位于所述OLED显示面板相对的两端的第一直流信号输出端和第二直流信号输出端,相邻的两条直流信号线中的一条从第一直流信号输出端接收信号,另一条从第二直流信号输出端接收信号,使得信号传输过程中,相邻的两条直流信号线上阻抗变化方向相反,从而使得相邻的两列子像素的显示不均能够相互补偿,以减少直流信号线的电压降对OLED显示装置的显示均匀性的影响,提升OLED装置的显示品质。

附图说明

[0031] 为了能更进一步了解本发明的特征以及技术内容,请参阅以下有关本发明的详细说明与附图,然而附图仅提供参考与说明用,并非用来对本发明加以限制。

[0032] 附图中,

[0033] 图1为现有的OLED显示装置的结构示意图;

[0034] 图2为本发明的OLED显示装置的结构示意图;

[0035] 图3为本发明的OLED显示装置的一个子像素的像素驱动电路的电路图;

[0036] 图4为本发明的OLED显示装置的工作时序图。

具体实施方式

[0037] 为更进一步阐述本发明所采取的技术手段及其效果,以下结合本发明的优选实施例及其附图进行详细描述。

[0038] 请参阅图2,本发明提供一种OLED显示装置,包括:OLED显示面板1以及与所述OLED显示面板1电性连接的第一驱动电路2;

[0039] 所述OLED显示面板1包括:显示区10以及包围所述显示区10的非显示区20;

[0040] 所述显示区10包括:阵列排布的多个子像素11以及多条平行间隔排列且沿所述子像素11排列的列方向延伸的直流信号线12,每一列子像素11对应电性连接一条直流信号线12;所述非显示区20包括:第一直流信号输出端21、第二直流信号输出端22、第一短接端23及第二短接端24,所述第一直流信号输出端21、第二短接端24及第一驱动电路2间隔设置于所述OLED显示面板1的第一端,第二直流信号输出端22和第一短接端23间隔设置于所述OLED显示面板1的第二端,所述OLED显示面板1的第一端与所述OLED显示面板1的第二端为所述OLED显示面板1在所述子像素11排列的列方向上相对的两端;

[0041] 所述第一直流信号输出端21和第二直流信号输出端22均与所述第一驱动电路2电性连接。在相邻的两条直流信号线12中,其中一条直流信号线12的两端分别与所述第一直流信号输出端21和第一短接端23电性连接,另一条直流信号线12的两端分别与所述第二直流信号输出端22和第二短接端24电性连接。

[0042] 具体地,如图2所示,所述第一直流信号输出端21、第二直流信号输出端22、第一短接端23及第二短接端24均为沿所述子像素11的排列的行方向延伸的导线,且为了实现所述第二直流信号输出端22与所述第一驱动电路2之间的电性连接,所述非显示区20还包括:连接走线25,所述第二直流信号输出端22两端分别通过一连接走线25与所述第一驱动电路2电性连接,制作时,所述连接走线25与所述第二直流信号输出端22作为一个整体同时制作。

[0043] 应当理解的是,虽然第一驱动电路2与第二直流信号输出端22之间还需要通过连接走线25来建立电性连接,但由于连接走线25制作于所述OLED显示面板1的非显示区20内,相比于制作于显示区10内的直流信号线12,其阻抗极小,从而虽然第一驱动电路2向第二直流信号输出端22输出信号时,经过了连接走线25,但信号的电压降极小,从而第二直流信号输出端22与第一直流信号输出端21接收到的信号一致。

[0044] 具体地,在本发明中,与第一直流信号输出端21相连的直流信号线12还与第一短接端23相连,与第二直流信号输出端22相连的直流信号线12还与第二短接端24相连,从而与第一直流信号输出端21相连的直流信号线12接收到的信号保持一致,与第二直流信号输出端22相连的直流信号线12接收到的信号也保持一致,当第一直流信号输出端21和第二直流信号输出端22接收相同的信号时,所有直流信号线12上接收的信号保持一致。

[0045] 优选地,如图2所示,所述第一短接端23位于所述第二直流信号输出端22和所述显示区10之间,所述第二短接端24位于所述第一直流信号输出端21和所述显示区10之间。

[0046] 具体地,请参阅图3,在本发明的优选实施例中,所述显示区10还包括:多条平行间隔排列且与第一驱动电路2电性连接的数据线13、多条平行间隔排列的第一扫描线14、多条平行间隔排列的第二扫描线15及多条平行间隔排列的发光信号线16,所述数据线13平行于所述直流信号线12,所述第一扫描线14、第二扫描线15及发光信号线16均与所述直流信号线12垂直,每一行子像素11均对应电性连接一条第一扫描线14、一条第二扫描线15及一条发光信号线16,每一列子像素11均对应电性连接一条数据线13。

[0047] 具体地,如图3所示,在本发明的优选实施例中,每一个子像素11内均设有一像素驱动电路,所述像素驱动电路包括:第一薄膜晶体管T1、第二薄膜晶体管T2、第三薄膜晶体管T3、第四薄膜晶体管T4、第一电容C1、第二电容C2及有机发光二极管D1;其中,所述第一薄膜晶体管T1的栅极电性连接该子像素11对应的第一扫描线14,源极电性连接该子像素11对

应的数据线13,漏极电性连接第四薄膜晶体管T4的栅极;所述第二薄膜晶体管T2的栅极电性连接该子像素11对应的第二扫描线15,源极电性连接所述第四薄膜晶体管T4的源极,漏极电性连接该子像素11对应的直流信号线12;所述第三薄膜晶体管T3的栅极电性连接该子像素11对应的发光信号线16,源极接入电源高电压VDD,漏极电性连接所述第四薄膜晶体管T4的漏极;所述第一电容C1的第一端电性连接所述第四薄膜晶体管T4的栅极,第二端电性连接所述第四薄膜晶体管T4的源极;所述第二电容C2的第二端电性连接所述第三薄膜晶体管T3的源极,漏极电性连接所述第四薄膜晶体管T4的源极;所述有机发光二极管D1的阳极电性连接第四薄膜晶体管T4的源极,阴极接入电源低电压VSS。

[0048] 需要说明的是,如图3和图4所示,在本发明的优选实施例中,所述第一直流信号输出端21和第二直流信号输出端22用于从所述第一驱动电路2接收初始化电压Vini,并将所述初始化电压Vini提供给所述直流信号线12;所述第一扫描线14、第二扫描线15及发光信号线16分别用于向其对应的子像素11提供第一扫描信号SCAN1、第二扫描信号SCAN2及发光信号EM,所述数据线12从第一驱动电路2接收数据信号Data并提供给其对应的子像素11。

[0049] 进一步地,为了向所述第一扫描线14、第二扫描线15及发光信号线16提供第一扫描信号SCAN1、第二扫描信号SCAN2及发光信号EM,本发明的OLED显示装置还包括:第二驱动电路,所述第一扫描线14、第二扫描线15及发光信号线16均与所述第二驱动电路电性连接,以分别从所述第二驱动电路接收第一扫描信号SCAN1、第二扫描信号SCAN2及发光信号EM。

[0050] 进一步地,如图3所示,在所述有机发光二极管D1的两端还形成有与所述有机发光二极管D1并联的寄生电容Coled。

[0051] 具体地,如图4所示,在本发明的优选实施例中,所述第一扫描信号SCAN1、第二扫描信号SCAN2、发光信号EM及数据信号Data相组合先后对应一初始化阶段100、采样阶段200、编程阶段300及发光阶段400;

[0052] 在所述初始化阶段100,所述第一扫描信号SCAN1为第一电位,第二扫描信号SCAN2为第二电位,发光信号EM为第二电位,所述数据信号Data为参考电压电位Vref,第一薄膜晶体管T1和第二薄膜晶体管T2打开,第二节点N2的电位变为参考电压电位Vref,第一节点N1的电位变为初始化电压Vini,第二薄膜晶体管T4打开,第三薄膜晶体管T3关闭,有机发光二极管D1不发光。

[0053] 在所述采样阶段200,所述第一扫描信号SCAN1为第一电位,第二扫描信号SCAN2为第二电位,发光信号EM为第一电位,所述数据信号Data为参考电压电位Vref,第一薄膜晶体管T1和第三薄膜晶体管T3打开,第二薄膜晶体管T2关闭,第四薄膜晶体管T4的漏极电位为电源高电压VDD,源极电位为参考电压电位Vref与第四薄膜晶体管T4的阈值电压Vth之差。

[0054] 在所述编程阶段300,所述第一扫描信号SCAN1为第一电位,第二扫描信号SCAN2为第二电位,发光信号EM为第二电位,所述数据信号Data为数据电压电位Vdata,第一薄膜晶体管T1和第二薄膜晶体管T2打开,第三薄膜晶体管T3关闭,第一节点N1写入数据信号电位Vdata,第四薄膜晶体管T4的源极电位变为 $(V_{ref}-V_{th})+C'(V_{data}-V_{ref})$,其中C'等于 $C1/(C1+C2+Coled)$;

[0055] 在所述发光阶段400,所述第一扫描信号SCAN1为第二电位,第二扫描信号SCAN2为第二电位,发光信号EM为第一电位,所述数据信号Data为参考电压电位Vref;所述第一电位和第二电位的电位相反,第一薄膜晶体管T1和第二薄膜晶体管T2关闭,第三薄膜晶体管T3

和第四薄膜晶体管T4打开,有机发光二极管D1发光;

[0056] 其中,流过有机发光二极管D1的电流为 $K[V_{data}-V_{ref}-C'(V_{data}-V_{ref})]^2$,其中K为第四薄膜晶体管T4的特性参数,由第四薄膜晶体管T4本身决定。

[0057] 其中,在采样阶段200,初始化电位Vini的大小会影响,采用阶段200结束时是否能够顺利完成补偿采样,以及在后续过程中是否能够对第四薄膜晶体管T4的阈值电压进行有效的补偿,因此初始化电位Vini的大小变化会对子像素最后的发光亮度产生影响,在本发明的优选实施例中,相邻的两条直流信号线中的一条从第一直流信号输出端接收初始化电压,另一条从第二直流信号输出端接收初始化电压,使得初始化电压传输过程中,相邻的两条直流信号线上阻抗变化方向相反,从而一条直流信号线上的初始化电压从第一端往第二端逐渐减小,另一条直流信号线上的初始化电压从第二端往第一端逐渐减小,进而使得相邻的两列子像素的显示不均能够相互补偿。

[0058] 优选地,所述第一薄膜晶体管T1、第二薄膜晶体管T2、第三薄膜晶体管T3、第四薄膜晶体管T4可以均为P型薄膜晶体管,此时,所述第一电位为低电位,所述第二电位为高电位。

[0059] 优选地,所述第一薄膜晶体管T1、第二薄膜晶体管T2、第三薄膜晶体管T3、第四薄膜晶体管T4也可以均为N型薄膜晶体管,此时,所述第一电位为高电位,所述第二电位为低电位。

[0060] 综上所述,本发明提供一种OLED显示装置,包括:OLED显示面板以及与所述OLED显示面板电性连接的第一驱动电路,在OLED显示面板的显示区内设有直流信号线,非显示区内设有分别位于所述OLED显示面板相对的两端的第一直流信号输出端和第二直流信号输出端,相邻的两条直流信号线中的一条从第一直流信号输出端接收信号,另一条从第二直流信号输出端接收信号,使得信号传输过程中,相邻的两条直流信号线上阻抗变化方向相反,从而使得相邻的两列子像素的显示不均能够相互补偿,以减少直流信号线的电压降对OLED显示装置的显示均匀性的影响,提升OLED装置的显示品质。

[0061] 以上所述,对于本领域的普通技术人员来说,可以根据本发明的技术方案和技术构思作出其他各种相应的改变和变形,而所有这些改变和变形都应属于本发明权利要求的保护范围。

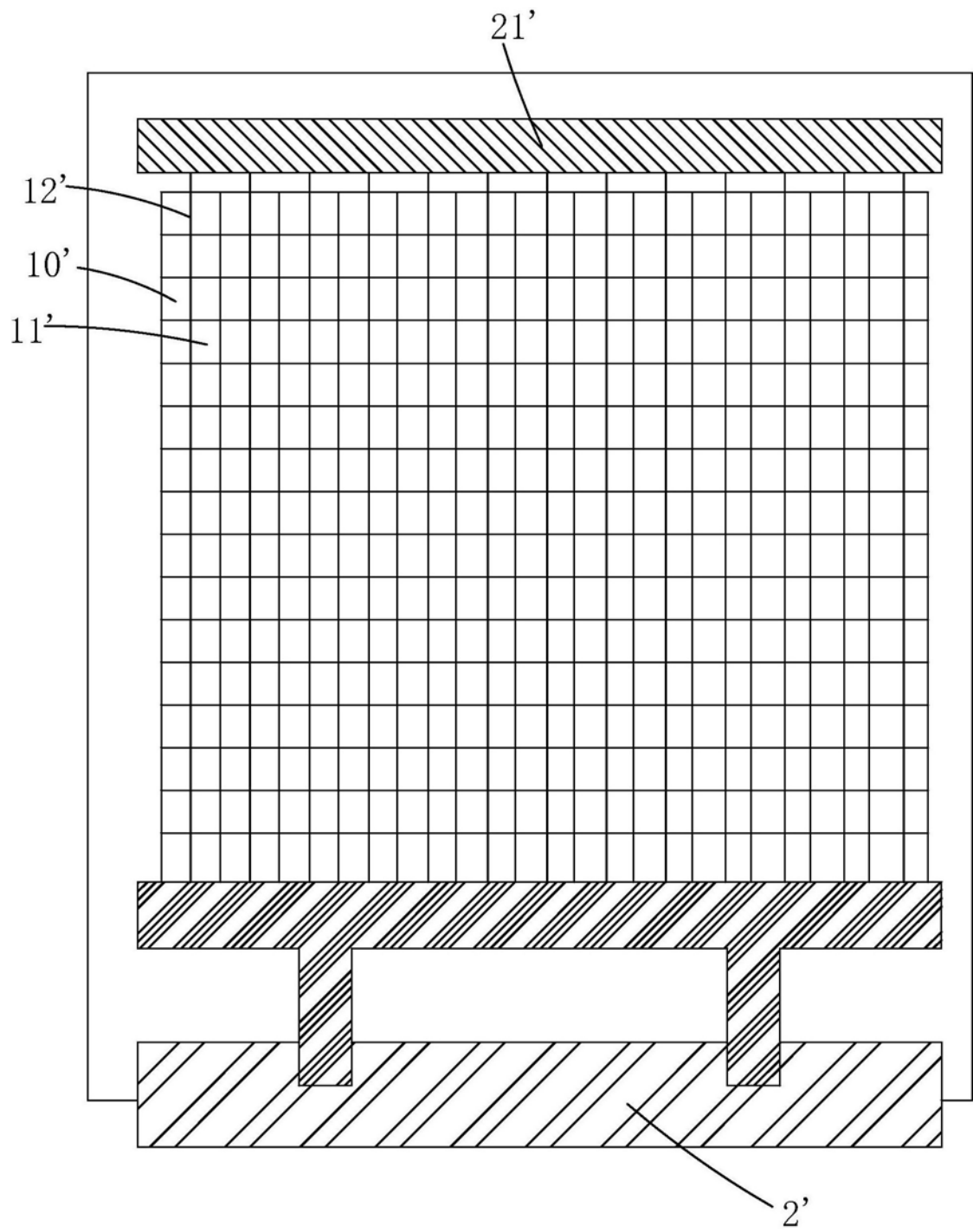


图1

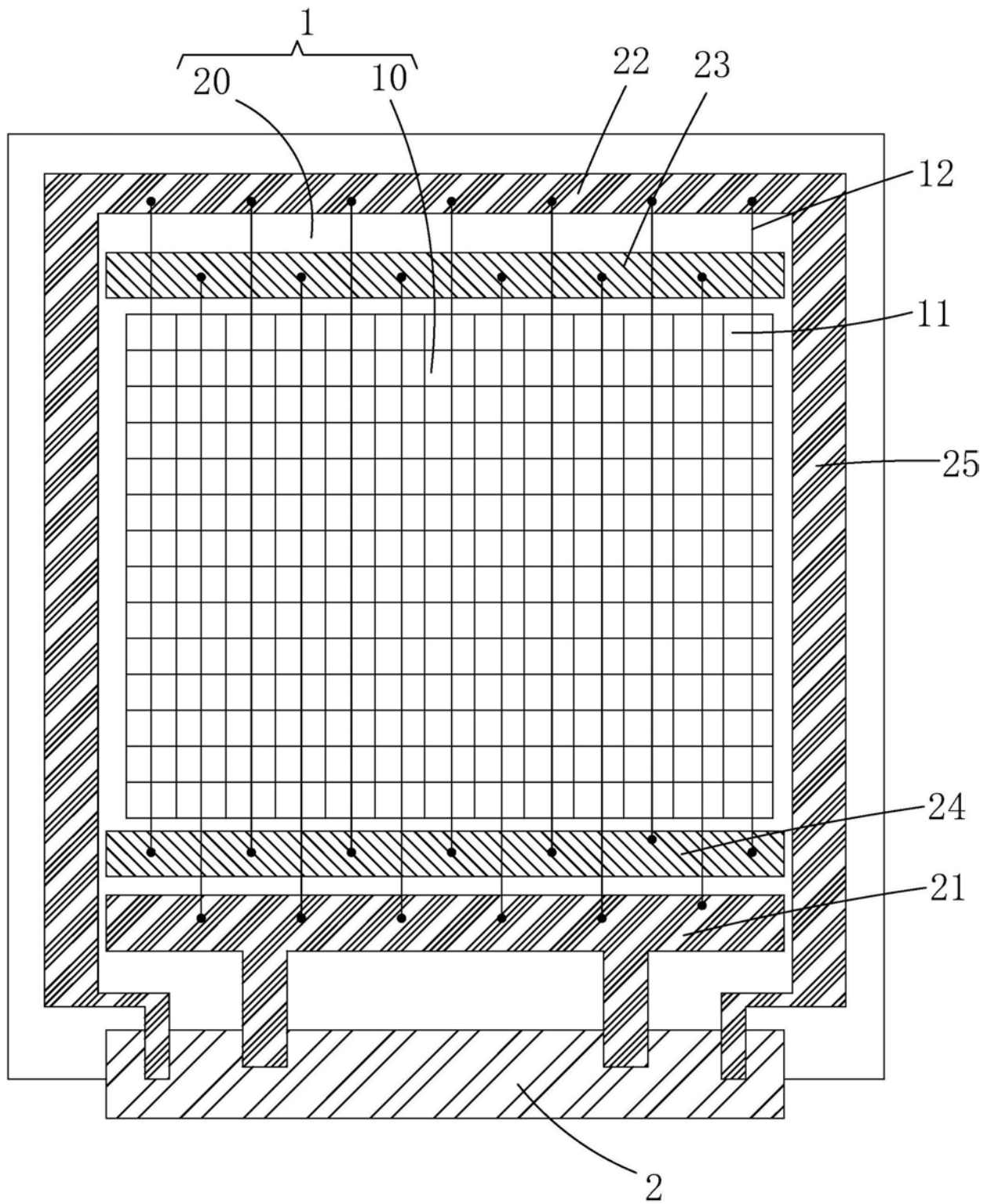


图2

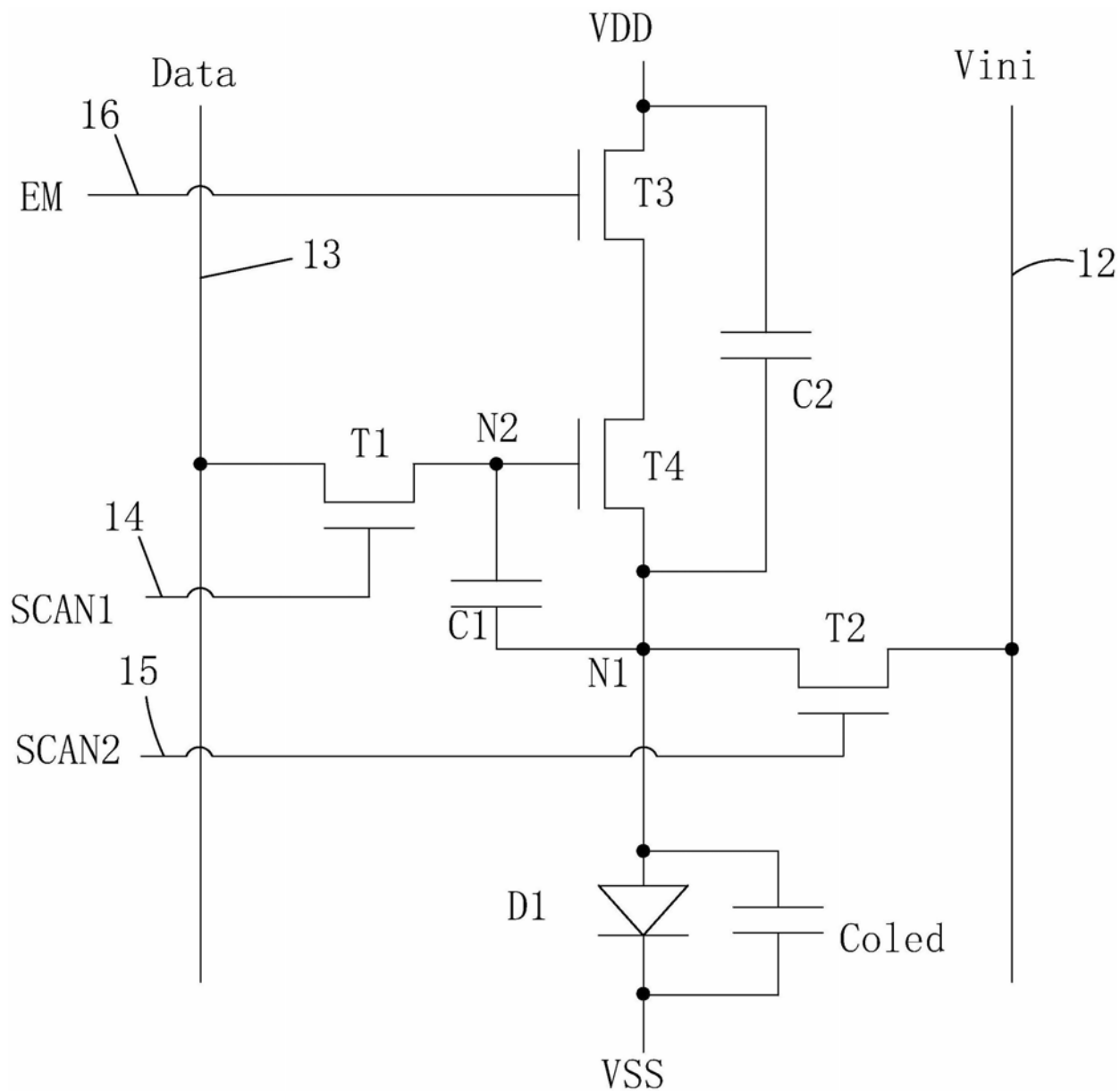


图3

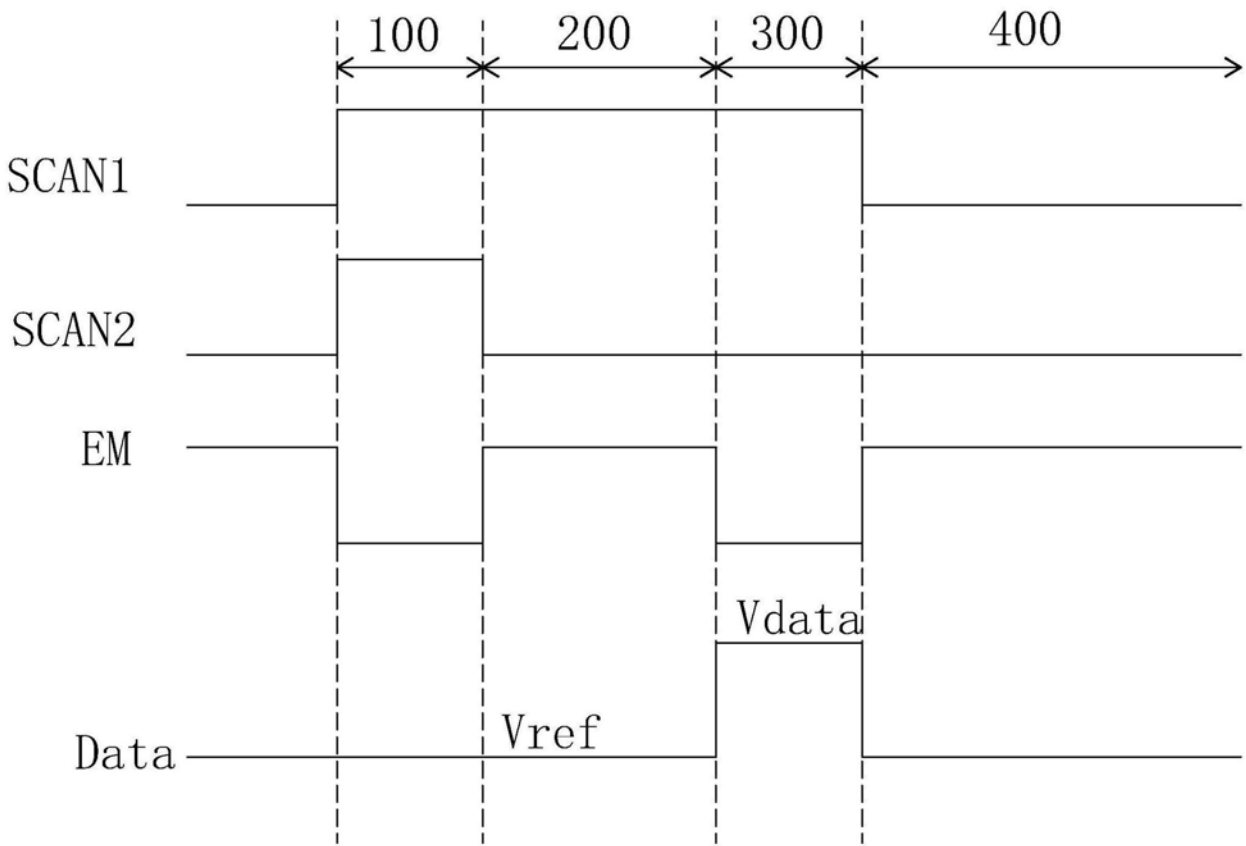


图4

专利名称(译)	OLED显示装置		
公开(公告)号	CN108364982A	公开(公告)日	2018-08-03
申请号	CN201810102627.6	申请日	2018-02-01
[标]发明人	李双		
发明人	李双		
IPC分类号	H01L27/32		
CPC分类号	H01L27/3244 H01L27/3276		
代理人(译)	王中华		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种OLED显示装置，包括：OLED显示面板以及与所述OLED显示面板电性连接的第一驱动电路，在OLED显示面板的显示区内设有直流信号线，非显示区内设有分别位于所述OLED显示面板相对的两端的第一直流信号输出端和第二直流信号输出端，相邻的两条直流信号线中的一条从第一直流信号输出端接收信号，另一条从第二直流信号输出端接收信号，使得信号传输过程中，相邻的两条直流信号线上阻抗变化方向相反，从而使得相邻的两列子像素的显示不均能够相互补偿，以减少直流信号线的电压降对OLED显示装置的显示均匀性的影响，提升OLED装置的显示品质。

