



(12)发明专利

(10)授权公告号 CN 107564464 B

(45)授权公告日 2020.03.24

(21)申请号 201710514853.0

(51)Int.Cl.

(22)申请日 2017.06.29

G09G 3/3208(2016.01)

(65)同一申请的已公布的文献号

审查员 冯莹

申请公布号 CN 107564464 A

(43)申请公布日 2018.01.09

(30)优先权数据

10-2016-0082651 2016.06.30 KR

(73)专利权人 乐金显示有限公司

地址 韩国首尔

(72)发明人 河成喆 姜弼盛

(74)专利代理机构 北京集佳知识产权代理有限公司 11227

代理人 康建峰 吴琼

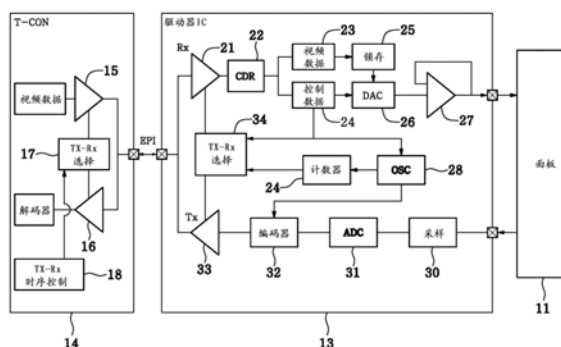
权利要求书4页 说明书11页 附图12页

(54)发明名称

有机发光二极管显示装置

(57)摘要

本发明公开了一种有机发光二极管显示装置,其能够在没有单独线路B-LVDS的情况下通过EPI接口发送感测值,所述有机发光二极管显示装置包括:显示面板,其具有多条栅极线和多条数据线;时序控制器,其用于控制显示面板的每个像素的操作时序;栅极驱动器,其用于驱动栅极线;数据驱动器,其具有用于驱动数据线的多个数据驱动IC;以及EPI接口,其位于时序控制器与每个数据驱动IC之间并且用于将视频/控制数据信号从时序控制器发送至每个数据驱动IC,并且将感测值从数据驱动IC发送至时序控制器。



1. 一种有机发光显示装置,包括:

显示面板,其具有多条栅极线和多条数据线;

时序控制器,其控制显示面板的每个像素的操作时序;

栅极驱动器,其驱动所述栅极线;

数据驱动器,其具有驱动所述数据线的多个数据驱动IC;以及

所述时序控制器与所述数据驱动IC中的每个数据驱动IC之间的嵌入式点对点接口,其将视频/控制数据信号从所述时序控制器发送至所述数据驱动IC中的每个数据驱动IC,并且将感测值从所述数据驱动IC发送至所述时序控制器,

其中,所述时序控制器包括:

第一发送模块,其经由所述嵌入式点对点接口向所述数据驱动IC中的每个数据驱动IC发送视频/控制数据信号,

第一接收模块,其经由所述嵌入式点对点接口从所述数据驱动IC中的每个数据驱动IC接收所述感测值,

第一发送/接收选择器,其启用所述第一发送模块和所述第一接收模块之一,并且禁用另一个未启用模块;以及

发送/接收时序控制器,其控制所述第一发送/接收选择器,并且其中,所述数据驱动IC中的每个数据驱动IC包括:

第二接收模块,其通过所述嵌入式点对点接口从所述时序控制器接收所述视频/控制数据信号;

时钟数据恢复单元,其从通过所述第二接收模块接收的所述视频/控制数据信号中恢复视频数据、控制数据和时钟信号;

振荡器,其根据由所述时钟数据恢复单元恢复的所述控制数据生成所述时钟信号;

编码器,其与由所述振荡器生成的所述时钟信号同步地对从所述显示面板感测到的感测值进行编码;

第二发送模块,其将由所述编码器编码的感测值转换成发送分组,并且通过所述嵌入式点对点接口将所述发送分组发送至所述时序控制器;

计数器,其对从所述振荡器生成的所述时钟信号进行计数,并且在计数值达到预定值时输出控制信号;以及

第二发送/接收选择器,其根据由所述时钟数据恢复单元恢复并由控制数据处理单元处理的所述控制数据来禁用所述第二接收模块并启用所述第二发送模块,并且根据由所述计数器输出的所述控制信号来禁用所述第二发送模块并启用所述第二接收模块。

2. 根据权利要求1所述的有机发光显示装置,其中,所述数据驱动IC中的每个数据驱动IC具有生成时钟信号的振荡器,所述时钟信号用于通过所述嵌入式点对点接口将所述感测值发送至所述时序控制器。

3. 根据权利要求1所述的有机发光显示装置,其中,所述数据驱动IC中的每个数据驱动IC包括:

图像数据处理单元,其处理由所述时钟数据恢复单元恢复的图像数据;

锁存单元,其锁存由所述图像数据处理单元处理的所述图像数据;

所述控制数据处理单元,其处理由所述时钟数据恢复单元恢复的所述控制数据,并且

将所述控制数据提供至所述计数器和所述振荡器；

数字/模拟转换器，其根据由所述控制数据处理单元处理的所述控制数据将经锁存的图像数据转换成模拟图像信号；以及

输出单元，其将所述模拟图像信号提供至所述显示面板的每条数据线。

4. 根据权利要求3所述的有机发光显示装置，其中，所述数据驱动IC中的每个数据驱动IC包括：

采样单元，其对从所述显示面板感测到的所述感测值进行采样；以及

模拟/数字转换器，其将由所述采样单元采样的所述感测值转换成数字感测值，并且将所述数字感测值提供至所述编码器。

5. 根据权利要求1所述的有机发光显示装置，还包括：

辅助信号线，其将控制信号从所述发送/接收时序控制器传送至所述数据驱动IC中的每个数据驱动IC，

其中，所述数据驱动IC中的每个数据驱动IC包括：

第二接收模块，其通过所述嵌入式点对点接口从所述时序控制器接收视频/控制数据信号；

时钟数据恢复单元，其从通过所述第二接收模块接收的所述视频/控制数据信号中恢复视频数据、控制数据和时钟信号；

振荡器，其根据由所述时钟数据恢复单元恢复的所述控制数据生成所述时钟信号；

编码器，其与由所述振荡器生成的所述时钟信号同步地对从所述显示面板感测到的感测值进行编码；

第二发送模块，其将由所述编码器编码的所述感测值转换成发送分组，并且通过所述嵌入式点对点接口将所述发送分组发送至所述时序控制器的所述第一接收模块；

第二发送/接收选择器，其通过所述辅助信号线从所述发送/接收时序控制器接收所述控制信号，并且根据来自所述发送/接收时序控制器的所述控制信号来启用所述第二接收模块和所述第二发送模块之一并禁用另一个未启用模块。

6. 根据权利要求5所述的有机发光显示装置，其中，所述数据驱动IC中的每个数据驱动IC包括：

图像数据处理单元，其处理由所述时钟数据恢复单元恢复的图像数据；

锁存单元，其锁存由所述图像数据处理单元处理的所述图像数据；

所述控制数据处理单元，其处理由所述时钟数据恢复单元恢复的所述控制数据，并且将经处理的控制数据提供至所述振荡器；

数字/模拟转换器，其根据由所述控制数据处理单元处理的所述控制数据将经锁存的图像数据转换成模拟图像信号；以及

输出单元，其将由所述数字/模拟转换器转换的所述模拟图像信号提供至所述显示面板的所述数据线中的每条数据线。

7. 根据权利要求6所述的有机发光显示装置，其中，所述数据驱动IC中的每个数据驱动IC包括：

采样单元，其对从所述显示面板感测到的所述感测值进行采样；以及

模拟/数字转换器，其将经采样的感测值转换成数字感测值，并且将所述数字感测值提

供至所述编码器。

8. 根据权利要求1所述的有机发光显示装置, 其中, 所述时序控制器和所述数据驱动IC中的每个数据驱动IC在曼彻斯特编码方案下经由所述嵌入式点对点接口彼此通信。

9. 一种有机发光显示装置, 包括:

显示面板, 其具有多个像素、多条栅极线和多条数据线;

时序控制器, 其输出视频/控制数据信号;

栅极驱动器, 其驱动所述栅极线;

数据驱动器, 其驱动所述数据线并且输出所述像素的感测值以补偿所述视频/控制数据信号; 以及

嵌入式点对点接口, 其连接在所述时序控制器与所述数据驱动器之间, 其中, 所述视频/控制数据信号和所述感测值两者通过所述嵌入式点对点接口分别发送至所述数据驱动器和所述时序控制器,

其中, 所述时序控制器包括:

第一发送模块, 其通过所述嵌入式点对点接口将所述视频/控制数据信号发送至所述数据驱动器;

第一接收模块, 其通过所述嵌入式点对点接口从所述数据驱动器接收所述感测值;

第一发送/接收选择器, 其启用所述第一发送模块和所述第一接收模块之一并且禁用另一个未启用模块; 以及

发送/接收时序控制器, 其控制所述第一发送/接收选择器,

其中, 所述有机发光显示装置还包括用于将所述控制数据信号传送至所述数据驱动器的辅助信号线, 并且

其中, 所述数据驱动器包括:

第二接收模块, 其用于通过所述嵌入式点对点接口从所述时序控制器接收所述视频/控制数据信号;

时钟数据恢复单元, 其从通过所述第二接收模块接收的所述视频/控制数据信号中恢复视频数据、控制数据和时钟信号;

振荡器, 其根据由所述时钟数据恢复单元恢复的所述控制数据生成所述时钟信号;

编码器, 其与由所述振荡器生成的所述时钟信号同步地对从所述显示面板感测到的感测值进行编码;

第二发送模块, 其用于将由所述编码器编码的所述感测值转换成发送分组, 并且通过所述嵌入式点对点接口将所述发送分组发送至所述时序控制器的所述第一接收模块; 以及

第二发送/接收选择器, 其通过所述辅助信号线从所述发送/接收时序控制器接收控制信号, 并且根据来自所述发送/接收时序控制器的所述控制信号来启用所述第二接收模块和所述第二发送模块之一并禁用另一个未启用模块。

10. 根据权利要求9所述的有机发光显示装置, 其中, 所述数据驱动器包括多个数据驱动IC。

11. 根据权利要求10所述的有机发光显示装置, 其中, 所述数据驱动IC具有生成时钟信号的振荡器, 所述时钟信号用于将所述感测值发送至所述时序控制器。

12. 根据权利要求11所述的有机发光显示装置, 还包括计数器, 所述计数器对从所述振

荡器生成的所述时钟信号进行计数,并且在计数值达到预定值时输出控制信号。

13. 根据权利要求9所述的有机发光显示装置,其中,所述数据驱动器包括:

图像数据处理单元,其处理由所述时钟数据恢复单元恢复的图像数据;

锁存单元,其锁存由所述图像数据处理单元处理的所述图像数据;

控制数据处理单元,其处理由所述时钟数据恢复单元恢复的所述控制数据,并且将经处理的控制数据提供至所述振荡器;

数字/模拟转换器,其根据由所述控制数据处理单元处理的所述控制数据将经锁存的图像数据转换成模拟图像信号;以及

输出单元,其将由所述数字/模拟转换器转换的所述模拟图像信号提供至所述显示面板的所述数据线中的每条数据线。

14. 根据权利要求13所述的有机发光显示装置,其中,所述数据驱动器包括:

采样单元,其对从所述显示面板感测到的所述感测值进行采样;以及

模拟/数字转换器,其将经采样的感测值转换成数字感测值,并且将所述数字感测值提供至所述编码器。

15. 根据权利要求10所述的有机发光显示装置,其中,所述时序控制器和所述数据驱动IC中的每个数据驱动IC在曼彻斯特编码方案下通过所述嵌入式点对点接口彼此通信。

有机发光二极管显示装置

[0001] 相关申请的交叉引用

[0002] 本申请要求于2016年6月30日提交的韩国专利申请第10-2016-0082651号的权益，通过引用将其全部内容如在本文中完全阐述的那样并入本文。

技术领域

[0003] 本公开涉及有机发光二极管 (OLED) 显示装置，并且更具体地涉及能够减少时序控制器与数据驱动IC之间的线路数目的有机发光二极管显示装置。

背景技术

[0004] 使用数字数据显示图像的平板显示器通常是使用液晶的液晶显示器 (LCD) 和使用有机发光二极管 (OLED) 的OLED显示装置。

[0005] 在这些中，OLED显示装置是通过电子和空穴的复合而发射有机发光层的自发光装置，并且由于它们的高亮度、低驱动电压和纤薄而有望成为下一代显示装置。

[0006] 图1是根据相关技术的OLED显示装置的配置图。

[0007] 如图1所示，相关技术的OLED显示装置包括：显示面板1，其具有以矩阵形式布置且限定在多条栅极线GL和多条数据线DL相交的区域中的多个像素；时序控制器4，其用于对准从外部输入的视频信号并且控制每个像素的操作时序，以及栅极驱动器3和数据驱动器2，其用于根据从时序控制器4输出的信号来驱动设置在显示面板1中的栅极线GL和数据线DL。

[0008] 在此，栅极驱动器3包括多个栅极驱动IC，以及数据驱动器2还包括多个数据驱动IC。

[0009] 显示面板1的每个像素包括：由阳极与阴极之间的有机发光层构成的OLED元件，以及用于独立地驱动OLED元件的像素电路。

[0010] 像素电路包括：开关薄膜晶体管 (TFT) TR1，其用于根据扫描信号向存储电容器Cst提供数据电压；驱动TFT TR2，其用于根据充在存储电容器Cst中的驱动电压向OLED元件提供驱动电流，以及感测TFT TR3，其用于感测驱动TFT的阈值电压变化和迁移率变化。因此，OLED元件生成与驱动电流成比例的光。

[0011] 在OLED显示装置中，存在如下问题：驱动TFT的驱动特性（即，阈值电压、迁移率等）由于工艺变化和随时间流逝的改变而变化，从而造成不均匀的亮度。为了解决该问题，OLED显示器使用如下补偿方法，其感测每个像素的驱动特性并且通过使用所感测到的驱动特性来补偿要提供至每个像素的数据。

[0012] 在相关技术的图像质量补偿技术中，用于感测驱动TFT的阈值电压的变化量和驱动TFT的迁移率变化量的方法和周期彼此不同。

[0013] 图2是用于说明相关技术的图像质量补偿技术的图，以及图3A是用于说明用于在相关技术的图像质量补偿技术中提取驱动TFT的阈值电压改变的感测原理的像素电路配置以及时间和电压的关系的图，并且图3B是用于说明在相关技术的图像质量补偿技术中提取驱动TFT的迁移率变化的感测原理的像素电路配置以及时间和电压的关系的图。

[0014] 如图2和图3A所示,通过在以源极跟随器的方式操作驱动TFT之后接收驱动TFT的源极电压 V_s 作为感测电压 V_{senA} 并且然后基于感测电压 V_{senA} 检测驱动TFT的阈值电压变化量来执行用于提取驱动TFT的阈值电压 V_{th} 的变化的感测方法。根据感测电压 V_{senA} 的大小来确定驱动TFT的阈值电压变化量,从而获得用于数据补偿的偏移值。在该感测方法中,由于感测操作必须在以源极跟随器模式操作的驱动TFT的栅极-源极电压 V_{gs} 达到饱和状态之后执行,所以感测时间长并且感测速度低。此感测方法被称为慢速模式感测方法。

[0015] 如图2和3B所示,通过施加比阈值电压高的恒定电压 $V_{data}+X$ 来接通驱动TFT以限定除驱动TFT的阈值电压(V_{th})以外的电流容量特性,并且接收充电预定时间的驱动TFT的源极电压 V_s 作为感测电压 V_{senB} ,从而执行用于提取驱动TFT的迁移率 μ 的变化的感测方法,其中, X 是根据偏移值补偿的电压。根据感测电压 V_{senB} 的大小来确定驱动TFT的迁移率变化量,从而获得用于数据补偿的增益值。该感测方法的特征在于,由于在驱动TFT导通的状态下执行该感测方法,感测所需的时间短并且感测速度快。该感测方法被称为快速模式感测方法。

[0016] 由于慢速模式感测方法的感测速度慢,因此需要足够的感测周期。也就是说,必须直到图像显示完成之后响应于来自用户的电源关断命令信号驱动电源关闭,才执行用于感测驱动TFT的阈值电压的慢速模式感测方法,使得感测时间可以被充分分配,而不被用户识别。

[0017] 另一方面,用于感测驱动TFT的迁移率的快速模式感测方法具有高感测速度。因此,在响应于来自用户的电源接通命令信号接通驱动电源之后执行图像显示之前,可以在显示驱动周期内的垂直消隐周期内执行快速模式感测方法。

[0018] 为了感测每个像素的驱动特性并且为了使用感测值来补偿要提供至每个像素的数据,在时序控制器4与数据驱动器3之间存在用于将视频信号从时序控制器4发送至数据驱动器3的视频信号传输线和用于将感测值发送至时序控制器4的单独线路B-LVDS。

[0019] 图4是示出了相关技术的时序控制器4和数据驱动器3(3a、3b和3c)的配置的框图。

[0020] 时序控制器4通过被称为高速串行接口的EPI(嵌入式点对点接口)接口将视频信号发送至数据驱动器3的每个数据驱动IC 3a、3b和3c。数据驱动器3通过单独的低电压差分信号(LVDS)接口将感测值发送至时序控制器4。因此,为了发送感测值,除了EPI接口之外,OLED显示装置还需要单独的LVDS接口。因此,OLED显示装置的控制PCB的尺寸大于液晶显示装置的控制PCB的尺寸,并且OLED显示装置的时序控制器的引脚数目增加。

发明内容

[0021] 因此,本公开涉及一种有机发光显示装置,其基本上消除了由于现有技术的局限和缺点而引起的一个或更多个问题。

[0022] 本公开提供了一种能够在没有单独线路B-LVDS的情况下通过EPI接口发送感测值的有机发光显示装置。

[0023] 本公开的另外的优点和特征将部分地在随后的描述中阐述,并且在审核下文时对于本领域普通技术人员来说将部分地变得明显或者可以从本发明的实践中了解。本公开的其他优点可以通过在所写说明书和其权利要求书以及附图中特别指出的结构来实现和获得。

[0024] 为了实现这些和其他优点并且根据本公开的目的,如本文所体现和广泛描述的,根据一个方面的有机发光显示装置包括:显示面板,其具有多条栅极线和多条数据线;时序控制器,其用于控制每个像素的操作时序;栅极驱动器,其用于驱动栅极线;数据驱动器,其具有用于驱动数据线的多个数据驱动IC,以及EPI接口,其位于时序控制器与数据驱动IC中的每个数据驱动IC之间以及用于将视频/控制数据信号从时序控制器发送至每个数据驱动IC,并且将感测值从数据驱动IC中的每个数据驱动IC发送至时序控制器。

[0025] 在本公开的另一方面中,有机发光显示装置包括:显示面板,其具有多个像素、多条栅极线和多条数据线;时序控制器,其输出视频/控制数据信号;栅极驱动器,其驱动栅极线;数据驱动器,其驱动数据线并且输出像素的感测值以补偿视频/控制数据信号;以及嵌入式点对点接口,其连接在时序控制器与数据驱动器之间,其中,视频/控制数据信号和感测值两者通过嵌入式点对点接口分别发送至数据驱动器和时序控制器。

[0026] 数据驱动IC中的每一个包括用于生成时钟信号的振荡器,所述时钟信号用于通过EPI接口将感测值发送至时序控制器。

[0027] 时序控制器包括:第一发送模块,其用于经由EPI接口向数据驱动IC中的每个数据驱动IC发送转换成串行发送分组的视频/控制数据信号;第一接收模块,其用于经由EPI接口从数据驱动IC中的每个数据驱动IC接收感测值;第一发送/接收选择器,其用于启用第一发送模块和第一接收模块中的一个模块,并且禁用另一个模块;以及发送/接收时序控制器,其用于控制第一发送/接收选择器。

[0028] 数据驱动IC中的每一个包括:第二接收模块,其用于通过EPI接口从时序控制器接收视频/控制数据信号;时钟数据恢复单元,其用于从视频/控制数据信号恢复视频数据、控制数据和时钟信号;振荡器,其用于根据由时钟数据恢复单元恢复的控制数据生成时钟信号;编码器,其用于与由振荡器生成的时钟信号同步地对从显示面板感测到的感测值进行编码;第二发送模块,其用于将由编码器编码的感测值转换成发送分组并且通过EPI接口将发送分组发送至时序控制器;计数器,其用于对由振荡器生成的时钟信号进行计数,并且在计数值达到预定值时输出控制信号;以及第二发送/接收选择器,其用于根据由时钟数据恢复单元恢复并由控制数据处理单元处理的控制数据来禁用第二接收模块并启用第二发送模块以及用于根据由计数器输出的控制信号来禁用第二发送模块并启用第二接收模块。

[0029] 数据驱动IC中的每一个还包括:图像数据处理单元,其用于处理由时钟数据恢复单元恢复的图像数据;锁存单元,其用于锁存由图像数据处理单元处理的图像数据;控制数据处理单元,其用于处理由时钟数据恢复单元恢复的控制数据,并且将经处理的控制数据提供至计数器和振荡器;DAC,其用于根据由控制数据处理单元处理的控制数据将由锁存单元锁存的图像数据转换成模拟图像信号;以及输出单元,其用于将由DAC转换的模拟图像信号提供至OLED面板的每条数据线。

[0030] 数据驱动IC中的每一个还包括:采样单元,其用于对从显示面板感测到的感测值进行采样;以及ADC,其用于将由采样单元采样的感测值转换成数字信号,并且将数字感测值提供至编码器。

[0031] 根据另一方面的有机发光显示装置包括用于将控制信号从发送/接收时序控制器传送至每个数据驱动IC的辅助信号线,并且每个数据驱动IC包括:第二接收模块,其用于通过EPI接口从时序控制器接收视频/控制数据信号;时钟数据恢复单元,其用于从视频/控制

数据信号中恢复视频数据、控制数据和时钟信号；振荡器，其用于根据由时钟数据恢复单元恢复的控制数据来生成时钟信号；编码器，其用于与由振荡器生成的时钟信号同步地对从OLED面板感测到的感测值进行编码；第二发送模块，其用于将由编码器编码的感测值转换成发送分组并且通过EPI接口将发送分组发送至时序控制器的第一接收模块；第二发送/接收选择器，其用于通过辅助信号线从发送/接收时序控制器接收控制信号，并且根据来自发送/接收时序控制器的控制信号来启用第二接收模块和第二发送模块中的一个模块并且禁用另一个模块。

[0032] 时序控制器和数据驱动IC中的每个数据驱动IC在曼彻斯特编码方案下经由EPI接口彼此通信。

[0033] 应当理解，本公开的上述一般描述和下述详细描述都是示例性和说明性的，并且旨在提供对所要求保护的本公开的进一步解释。

附图说明

[0034] 被包括以提供对本公开的进一步理解并且被并入本申请且构成本申请的一部分的附图示出了本公开的一些方面并且与说明书一起用来解释本公开的原理。

[0035] 在附图中：

[0036] 图1是根据相关技术的OLED显示装置的配置图；

[0037] 图2是用于说明相关技术的图像质量补偿技术的图；

[0038] 图3A是用于说明在相关技术的图像质量补偿技术中用于提取驱动TFT的阈值电压变化的感测原理的像素电路配置以及时间和电压的关系的图；

[0039] 图3B是用于说明在相关技术的图像质量补偿技术中用于提取驱动TFT的迁移率变化的感测原理的像素电路配置以及时间和电压的关系的图；

[0040] 图4是示出了相关技术的时序控制器4和数据驱动器3 (3a、3b和3c) 的配置的框图；

[0041] 图5是示出了根据本公开的一个方面的时序控制器和数据驱动器的配置的框图；

[0042] 图6是根据本公开的一个方面的用于说明时序控制器与数据驱动器之间的通信方法的时序图；

[0043] 图7是示出了根据本公开的另一方面的时序控制器和数据驱动器的配置的框图；

[0044] 图8是用于说明根据本公开的另一方面的时序控制器与数据驱动器之间的通信方法的时序图；

[0045] 图9是用于说明根据本公开的用于校正振荡器的时钟频率的方法的图；

[0046] 图10A和图10B是用于说明根据本公开的用于校正振荡器的时钟频率的方法的图；

[0047] 图11是用于说明根据本公开的感测值的发送时序的时序图；以及

[0048] 图12A是用于说明曼彻斯特码的图，并且图12B是用于说明可以通过使用同步信号在差分信号之间发送相位信号的时序图。

具体实施方式

[0049] 现在将详细参考其示例在附图中示出的本公开的各个方面。尽可能地，将贯穿附图使用相同的附图标记来指代相同或相似的部件。要注意的是，如果确定这些技术可能误导本公开的一些方面，则将省略对已知技术的详细描述。考虑到规格预备的便利性，可以选

择以下描述中使用的部件的名称。因此,部件的名称可能与实际产品中使用的部件的名称不同。

[0050] 如图1所示,根据相关技术的OLED显示器包括:显示面板1,其具有以矩阵形式布置并限定在多条栅极线GL和多条数据线DL相交的区域中的多个像素;时序控制器4,其用于对准从外部输入的视频信号并且控制每个像素的操作时序;以及栅极驱动器3和数据驱动器2,其用于根据从时序控制器4输出的信号来驱动设置在显示面板1中的栅极线GL和数据线DL。

[0051] 在此,栅极驱动器3包括多个栅极驱动IC,并且数据驱动器2还包括多个数据驱动IC。

[0052] 显示面板1的每个像素包括由阳极与阴极之间的有机发光层组成的OLED元件以及用于独立驱动OLED元件的像素电路。

[0053] 像素电路包括:开关薄膜晶体管(TFT) TR1,其用于根据扫描信号向存储电容器Cost提供数据电压;驱动TFT TR2,其用于根据充在存储电容器Cst中的数据电压向OLED元件提供驱动电流;以及感测TFT TR3,其用于感测驱动TFT的阈值电压变化和迁移率变化。因此,OLED元件生成与驱动电流成比例的光。

[0054] 然而,本公开的OLED显示装置的时序控制器和数据驱动器的配置与相关技术的OLED显示装置的配置不同。

[0055] 图5是示出了根据本公开的一个方面的时序控制器和数据驱动器的配置的框图。

[0056] 根据本公开的一个方面,在时序控制器14与包括多个数据驱动IC的数据驱动器13之间存在仅EPI接口。没有单独的LVDS接口用于将感测值从数据驱动器13的数据驱动IC中的每个数据驱动IC发送至时序控制器14。也就是说,在本公开的一个方面中,EPI接口在两个方向上通信。

[0057] 如图5所示,根据本公开的一个方面的时序控制器14将各种控制信号、图像数据和时钟转换成串行发送分组(例如,EPI发送分组)。各种控制信号包括源起始脉冲、源采样时钟、源输出使能信号、垂直同步信号Vsync和水平同步信号Hsync。

[0058] 时序控制器14包括:第一发送模块15,其用于经由EPI接口将各种控制信号、图像数据和时钟发送至数据驱动器13的每个数据驱动IC作为串行发送分组;第一接收模块16,其用于经由EPI接口从数据驱动器13的每个数据驱动IC接收感测值;第一发送/接收选择器17,其用于启用第一发送模块15和第一接收模块16中的一个模块并禁用另一个模块;以及发送/接收时序控制器18,其用于输出用于控制第一发送/接收选择器17的控制信号。

[0059] 如图5所示,根据本公开的一个方面的数据驱动器13的每个数据驱动IC包括第二接收模块21、时钟数据恢复单元22、视频数据处理单元23、锁存单元25、控制数据处理单元24、数字/模拟转换器26、输出单元27、振荡器28、采样单元30、模拟/数字转换器31、编码器32、第二发送模块33、计数器29和第二发送/接收选择器34。

[0060] 在此,第二接收模块21通过EPI接口从时序控制器14的第一发送模块15接收串行发送分组(例如,EPI发送分组)。

[0061] 时钟数据恢复单元22从串行发送分组中恢复视频数据、控制数据和时钟信号。

[0062] 图像数据处理单元23处理由时钟数据恢复单元22恢复的图像数据。

[0063] 锁存单元25锁存由图像数据处理单元23处理的图像数据。

[0064] 控制数据处理单元24处理由时钟数据恢复单元22恢复的控制数据。

[0065] 数字/模拟转换器26根据由控制数据处理单元24处理的控制信号将由锁存单元25锁存的图像数据转换成模拟图像信号。

[0066] 输出单元27将由数字/模拟转换器26转换的模拟图像信号提供至OLED面板11的每条数据线。

[0067] 振荡器28被设置在数据驱动器13的每个数据驱动IC内部,并且根据由控制数据处理单元24处理的控制信号生成时钟信号。

[0068] 采样单元30对从显示面板11感测到的感测值进行采样。

[0069] 模拟/数字转换器31将由采样单元30采样的感测值转换成数字信号。

[0070] 编码器32与由振荡器28生成的时钟信号同步地对来自模拟/数字转换器31的数字感测值进行编码。

[0071] 第二发送模块33将由编码器32编码的感测值转换成发送分组,并且通过EPI接口将发送分组发送至时序控制器14。

[0072] 计数器29对从振荡器28生成的时钟信号进行计数,并且在计数值达到预定值时输出控制信号。

[0073] 第二发送/接收选择器34根据由控制数据处理单元24恢复的控制信号来禁用第二接收模块21并启用第二发送模块33。此外,第二发送/接收选择器34根据计数器29的控制信号来禁用第二发送模块33并启用第二接收模块21。

[0074] 现在将描述根据本公开的一个方面的时序控制器与数据驱动器之间的操作。

[0075] 图6是根据本公开的一个方面的用于说明时序控制器与数据驱动器之间的通信方法的时序图。

[0076] 首先,在从时序控制器发送至每个数据驱动IC的串行发送分组(例如,EPI发送分组)中,在垂直同步信号Vsync的有效周期期间对一条水平线重复控制分组CTR和视频数据RGB。此外,在从时序控制器发送至每个数据驱动IC的串行发送分组(例如,EPI发送分组)中,尽管附图中未示出,在垂直同步信号Vsync的消隐Vblank的开始处仍将发送模式分组Tx-ON插入到控制分组CTR中,并且将振荡器控制信号插入到发送模式分组Tx-ON之前的至少一个水平周期的控制分组CTR中。

[0077] 时序控制器14的发送/接收时序控制单元18输出控制信号以操作第一发送模块15。另外,时序控制器14的第一发送/接收选择器17根据来自发送/接收时序控制单元18的控制信号来启用第一发送模块15并且禁用第一接收模块16。因此,通过EPI接口将串行发送分组(例如,EPI发送分组)信号从时序控制器14的第一发送模块15输出至第二接收模块21。

[0078] 数据驱动器13的每个数据驱动IC通过第二接收模块21接收串行发送分组(例如,EPI发送分组)信号。

[0079] 时钟数据恢复单元22从通过第二接收模块21接收的串行发送分组(例如,EPI发送分组)信号中恢复视频数据、控制数据和时钟信号。图像数据处理单元23处理由时钟数据恢复单元22恢复的图像数据,并且控制数据处理单元24处理由时钟数据恢复单元22恢复的控制数据。

[0080] 锁存单元25锁存由图像数据处理单元23处理的图像数据。数字/模拟转换器26根据由控制数据处理单元24处理的控制信号将由锁存单元25锁存的图像数据转换成模拟图

像信号,并且通过输出单元27将模拟图像信号输出至OLED面板11的数据线中的每条数据线。

[0081] 此外,控制数据处理单元24恢复振荡器控制信号并且启用振荡器28。因此,振荡器28生成并且输出时钟信号。

[0082] 此外,控制数据处理单元24恢复发送模式分组Tx-ON,并且将发送模式控制信号输出至第二发送/接收选择器34。然后,第二发送/接收选择器34禁用第二接收模块21并且启用第二发送模块33。

[0083] 当控制数据处理单元24恢复发送模式分组Tx-ON并且将发送模式控制信号输出至第二发送/接收选择器34时,时序控制器14的发送/接收时序控制单元18输出控制信号以操作第一接收模块16,并且时序控制器14的第一发送/接收选择器17禁用第一发送模块15并且启用第一接收模块16。

[0084] 采样单元30对从显示面板11感测到的感测值进行采样,模数转换器31将由采样单元30采样的感测值转换成数字信号,并且编码器32与来自振荡器28的时钟信号同步对来自模数转换器31的数字感测值进行编码。第二发送模块33将由编码器32编码的感测值转换成发送分组,并且通过EPI接口将发送分组发送至时序控制器14的第一接收模块16。

[0085] 时序控制器14的第一接收模块16通过EPI接口接收编码的感测值,并且恢复感测值。

[0086] 时序控制器14处理感测值以生成用于补偿每个像素的驱动偏差(驱动TFT的阈值电压偏差和迁移率偏差以及OLED的阈值电压等)的补偿值。另外,时序控制器14使用补偿值补偿要提供至每个像素的像素数据,并且经由EPI接口将经补偿的像素数据输出至数据驱动器13的每个数据驱动IC。

[0087] 在该处理中,计数器29对来自振荡器28的时钟信号进行计数,并且当计数值达到预定值时,将控制信号输出至第二发送/接收选择器34,从而启用接收模块21并且禁用第二发送模块33。

[0088] 同时,时序控制器14的发送/接收时序控制器18输出控制信号以操作第一发送模块15,并且第一发送/接收选择器17启用第一发送模块15并且禁用第一接收模块16。

[0089] 因此,由于EPI接口可以双向通信,因此可以将各种控制信号、图像数据和时钟从时序控制器14发送至数据驱动器的每个数据驱动IC,并且感测值可以通过仅EPI接口从数据驱动器的每个数据驱动IC发送至时序控制器14。

[0090] 图7是示出了根据本公开的另一方面的时序控制器和数据驱动器的配置的框图。

[0091] 如图7所示,在根据本公开的另一方面的时序控制器14与数据驱动器的数据驱动IC中的每个数据驱动IC之间存在仅EPI接口。没有单独的LVDS接口用于将感测值从数据驱动器的数据驱动IC中的每个数据驱动IC发送至时序控制器14。

[0092] 然而,根据本公开的另一方面的OLED显示器还包括辅助信号线(AUX),其将控制信号从时序控制器14的发送/接收时序控制单元18传送至每个数据驱动IC的第二发送/接收选择器34。此外,在根据本发明的第二实施例的OLED显示器中,EPI接口双向地通信。

[0093] 因此,如图5所示,根据本公开的另一方面的时序控制器14和数据驱动器13的配置与本公开的方面类似。然而,由于时序控制器14的第一发送/接收选择器17和每个数据驱动IC的第二发送/接收选择器34由时序控制器14的发送/接收时序控制单元18控制,因此计数

器29在根据本公开的另一方面的数据驱动器13的配置中是不必要的。

[0094] 如图7所示,根据本公开的另一方面的时序控制器14将各种控制信号、图像数据和时钟转换成串行发送分组(例如,EPI发送分组)。各种控制信号包括源起始脉冲、源采样时钟、源输出使能信号、垂直同步信号Vsync和水平同步信号Hsync。

[0095] 根据本公开的另一方面的时序控制器14包括:第一发送模块15,其用于经由EPI接口将各种控制信号、图像数据和时钟作为串行发送分组发送至数据驱动器13的每个数据驱动IC;第一接收模块16,其用于经由EPI接口从数据驱动器13的每个数据驱动IC接收感测值;第一发送/接收选择器17,其用于启用第一发送模块15和第一接收模块16中的一个模块并禁用另一个模块;以及发送/接收时序控制器18,其用于输出用于控制每个数据驱动IC的第一发送/接收选择器17和第二发送/接收选择器34的控制信号。

[0096] 如图7所示,根据本公开的另一方面的数据驱动器13的每个数据驱动IC包括第二接收模块21、时钟数据恢复单元22、视频数据处理单元23、锁存单元25、控制数据处理单元24、数字/模拟转换器26、输出单元27、振荡器28、采样单元30、模拟/数字转换器31、编码器32、第二发送模块33和第二发送/接收选择器34。

[0097] 在此,第二接收模块21通过EPI接口从时序控制器14的第一发送模块15接收串行发送分组(例如,EPI发送分组)。

[0098] 时钟数据恢复单元22从串行发送分组(例如,EPI发送分组)中恢复视频数据、控制数据和时钟信号。

[0099] 图像数据处理单元23处理由时钟数据恢复单元22恢复的图像数据。

[0100] 锁存单元25锁存由图像数据处理单元23处理的图像数据。

[0101] 控制数据处理单元24处理由时钟数据恢复单元22恢复的控制数据。

[0102] 数字/模拟转换器26根据由控制数据处理单元24处理的控制信号将由锁存单元25锁存的图像数据转换成模拟图像信号。

[0103] 输出单元27将由数字/模拟转换器26转换的模拟图像信号提供至OLED面板11的每条数据线。

[0104] 振荡器28被设置在数据驱动器13的每个数据驱动IC内部,并且根据由控制数据处理单元24处理的控制信号生成时钟信号。

[0105] 采样单元30对从显示面板11感测到的感测值进行采样。

[0106] 模拟/数字转换器31将由采样单元30采样的感测值转换成数字信号。

[0107] 编码器32与由振荡器28生成的时钟信号同步地对来自模拟/数字转换器31的数字感测值进行编码。

[0108] 第二发送模块33将由编码器32编码的感测值转换成发送分组,并且通过EPI接口将发送分组发送至时序控制器14的第一接收模块16。

[0109] 第二发送/接收选择器34根据来自时序控制器14的发送/接收时序控制器18的控制信号来启用第二接收模块21和第二发送模块33中的一个模块并禁用另一个模块。

[0110] 现在将描述根据本公开的另一方面的时序控制器与数据驱动器之间的操作。

[0111] 图8是用于说明根据本公开的另一方面的时序控制器与数据驱动器之间的通信方法的时序图。

[0112] 如上所述,在根据本公开的另一方面的OLED显示装置中,通过时序控制器14的发

送/接收时序控制单元18来控制时序控制器14的第一发送/接收选择器17和每个数据驱动IC的第二发送/接收选择器34两者。因此,根据本公开的另一方面的其余部件的操作与图5所示的本公开的方面的其余部件的操作相同,并且将不再描述。下面将描述时序控制器14的第一发送/接收选择器17和每个数据驱动IC的第二发送/接收选择器34的操作。

[0113] 在串行发送分组(例如,EPI发送分组)中,在垂直同步信号Vsync的有效周期期间对一条水平线重复控制分组CTR和视频数据RGB。此外,在串行发送分组(例如,EPI发送分组)中,尽管未在图中示出,振荡器控制信号仍被插入到至少一个水平周期的控制分组CTR。

[0114] 然而,由于时序控制器14的第一发送/接收选择器17和每个数据驱动IC的第二发送/接收选择器34两者都由时序控制器14的发送/接收时序控制单元18控制,所以如图5所示的本公开的方面那样,在垂直同步信号Vsync的消隐Vblank的起始处没有将发送模式分组Tx-ON插入到控制分组CTR中。

[0115] 在本公开的另一方面中,为了将串行发送分组(例如,EPI发送分组)从时序控制器14发送至每个数据驱动IC,时序控制器14的发送/接收时序控制单元18控制第一发送/接收选择器17选择第一发送模块15,并且控制第二发送/接收选择器34选择第二接收模块21。因此,第一发送/接收选择器17启用第一发送模块15并且禁用第一接收模块16,并且第二发送/接收选择器34启用第二接收模块21并且禁用第二发送模块33。

[0116] 在该状态下,当串行发送分组(例如,EPI发送分组)信号通过EPI接口从时序控制器14的第一发送模块15被输出时,数据驱动器13的每个数据驱动IC通过第二接收模块21接收串行发送分组(例如,EPI发送分组)信号。

[0117] 如图5所示的本公开的方面所述,图像数据、控制数据、时钟信号等被恢复和处理,并且通过输出单元27提供至OLED面板11的各条数据线。

[0118] 以这种方式,将一个垂直周期的视频数据提供至每条数据线。在本公开的另一方面中,为了将感测值从数据驱动IC中的每个数据驱动IC发送至时序控制器14,时序控制器14的发送/接收时序控制单元18控制第一发送/接收选择器17选择第一接收模块16,并且控制第二发送/接收选择器34选择第二发送模块33。因此,第一发送/接收选择器17启用第一接收模块16并且禁用第一发送模块15,并且第二发送模块/接收选择器34启用第二发送模块33并且禁用第二接收模块21。

[0119] 此外,控制数据处理单元24恢复振荡器控制信号并且启用振荡器28。因此,振荡器28生成并且输出时钟信号。

[0120] 因此,采样单元30对从显示面板11感测到的感测值进行采样。模拟/数字转换器31将由采样单元30采样的感测值转换成数字信号。编码器32与来自振荡器28的时钟信号同步地对来自模拟/数字转换器31的数字感测值进行编码。第二发送模块33将由编码器32编码的感测值转换成发送分组,并且通过EPI接口将发送分组发送至时序控制器14的第一接收模块16。

[0121] 时序控制器14的第一接收模块16通过EPI接口接收经编码的感测值,并且恢复感测值。

[0122] 时序控制器14处理感测值以生成用于补偿每个像素的驱动偏差(驱动TFT的阈值电压偏差和迁移率偏差以及OLED的阈值电压等)的补偿值。另外,时序控制器14使用补偿值补偿要提供至每个像素的像素数据,并且经由EPI接口将经补偿的像素数据输出至数据驱

动器13的每个数据驱动IC。

[0123] 同时,在本发明中,在时序控制器14与数据驱动器13的每个数据驱动IC之间存在仅EPI接口,并且通过EPI接口将感测值从每个数据驱动IC发送至时序控制器14。为此,必须在每个数据驱动IC内安装振荡器。

[0124] 然而,从振荡器生成的时钟信号中可能会发生偏差。因此,将消除从振荡器生成的时钟信号的偏差。

[0125] 图9是用于说明根据本公开的用于校正振荡器的时钟频率的方法的图。

[0126] 为了解决从振荡器生成的时钟信号的偏差,图5所示的本公开的方面的OLED显示器被设计成使得可以从外部校正从振荡器生成的时钟信号的频率。

[0127] 也就是说,每个数据驱动IC具有用于检查从振荡器生成的时钟信号的频率的端子,并且在数据驱动IC检查步骤中通过探针测试来测量从每个振荡器生成的时钟信号的频率。然后,将测量的频率微调成目标时钟。

[0128] 图10A和图10B是用于说明根据本公开的用于校正振荡器的时钟频率的方法的图。

[0129] 根据本公开的用于校正振荡器的时钟频率的方法是用于在产品被运送之后通过使用到数据驱动IC的分组来校正振荡器的时钟频率的方法。

[0130] 也就是说,如图10A所示,在图5和图7所示的振荡器28中设置多个选择端子OSC_SEL1、OSC_SEL2和OSX_SEL3。

[0131] 在电源接通时分配微调间隔,并且时序控制器14通过使用内部精细时钟在微调间隔内测量来自振荡器28的时钟频率。然后,如图10B所示,将用于调节来自振荡器28的时钟频率的调节值(即,TRM 123分组)插入到EPI发送分组中,并且将EPI发送分组发送至每个数据驱动IC。

[0132] 也就是说,如图10A所示,当振荡器28设置有三个选择端子OSC_SEL1、OSC_SEL2和OSX_SEL3时,可以将调节值调节3比特(例如,000至111,8步(step))。

[0133] 如图10A所示,如果调节值(例如,TRM 123分组=HLH)被插入,则时钟数据恢复单元22从通过第二接收模块21接收的EPI发送分组信号中恢复视频数据、控制数据、时钟信号等。视频数据处理器23处理由时钟数据恢复单元22恢复的视频数据,并且控制数据处理器24处理由时钟数据恢复单元22恢复的控制数据。

[0134] 锁存单元25锁存由图像数据处理单元23处理的图像数据。数字/模拟转换器26根据由控制数据处理器24处理的控制信号将由锁存单元25锁存的图像数据转换成模拟图像信号,并且通过输出单元27将模拟图像信号输出至OLED面板11的数据线中的每条数据线。

[0135] 控制数据处理器24恢复振荡器控制信号并且启用振荡器28。因此,振荡器28生成并且输出时钟信号。此外,控制数据处理器24恢复调节值(例如,TRM 123分组=HLH),并且设置振荡器28的选择端子OSC_SEL1、OSC_SEL2和OSX_SEL3。例如,如果调节值为“TRM 123分组=HLH”,则将振荡器28的选择端子中的每个选择端子设置为“1”、“0”、“1”。因此,振荡器28输出具有与在选择端子处设置的值对应的频率的时钟信号。

[0136] 在产品被运送之后,由于可以通过该方法调节振荡器的时钟频率,所以可以消除由设置在每个数据驱动IC中的每个振荡器生成的时钟信号的偏差。

[0137] 由于通过这种方法振荡器的时钟频率即使在运送之后也能调节,所以可以消除设

置在每个数据驱动IC中的每个振荡器中生成的时钟信号的偏差。

[0138] 图11是用于说明根据本发明的感测值的发送时序的时序图。

[0139] 常规地,时序控制器通过被称为高速串行接口的EPI接口将视频信号发送至数据驱动器的每个数据驱动IC。驱动IC通过单独的LVDS接口将感测值发送至时序控制器。因此,传统地,在垂直同步信号的消隐V-blank时将感测值转换成数字信号,并且然后在消隐间隔V-blank或垂直同步信号的数据传输间隔处将数字感测值发送至时序控制器14。

[0140] 然而,如图11所示,由于本公开不使用单独的LVDS接口,因此每个数据驱动IC在垂直同步信号的第(n)个消隐间隔处将第(n-1)个感测值发送至时序控制器,对第(N)个感测值进行采样,并且将采样的第(N)个感测值转换成数字信号。此外,每个数据驱动IC在垂直同步信号的第(n+1)个消隐间隔处将第(n)个感测值发送至时序控制器,对(N+1)个感测值进行采样,并且将第(N+1)个采样检测值转换成数字信号。

[0141] 在本公开的方面中,每个数据驱动IC中的振荡器生成时钟信号,并且每个数据驱动IC使用时钟信号通过时钟嵌入式传输方法将感测值发送至时序控制器。然而,本公开不限于此,并且可以在曼彻斯特码格式下进行发送。

[0142] 图12A是用于说明曼彻斯特码的图,并且图12B是用于说明可以通过使用同步信号在差分信号之间发送相位信号的时序图。

[0143] 如图12A所示,曼彻斯特码是将数据和时序信号组合成一个比特流并发送组合信号的系统。

[0144] 也就是说,二进制0在比特间隔的中心处从低(L)到高(H)转变,并且二进制1在比特间隔的中心处从高(H)到低(L)转变。使用从数据驱动IC中的每个数据驱动IC的振荡器生成的时钟信号来发送曼彻斯特码。

[0145] 如图12B所示,当在曼彻斯特编码方案下发送数据时,可以将数据发送为差分信号,并且可以使用同步信号SYNC在数据之间调节相位。

[0146] 从上述描述可以明显看出,根据本公开,具有以下优点。

[0147] 首先,由于感测值可以在没有形成单独线路(B-LVDS)的情况下通过EPI接口从每个数据驱动IC发送至时序控制器,所以可以减小控制PCB的尺寸。

[0148] 第二,由于可以在没有形成单独线路(B-LVDS)的情况下通过EPI接口将感测值从每个数据驱动IC发送至时序控制器,所以可以减少时序控制器的引脚数目,并且可以减少FFC引脚的数目。

[0149] 第三,由于安装在每个数据驱动IC中的振荡器生成时钟信号,并且通过使用时钟信号来发送感测值,所以每个数据驱动IC可能会发生时钟偏差。然而,由于可以通过微调和分组来调节时钟信号的频率,所以可以提高OLED显示装置的产量,并且可以提高OLED显示装置的质量。

[0150] 对于本领域技术人员明显的是,在不脱离本公开的精神或范围的情况下,可以对本公开进行各种修改和改变。因此,只要本公开的修改和改变在所附权利要求及其等同的范围内,本公开旨在涵盖本公开的修改和改变。

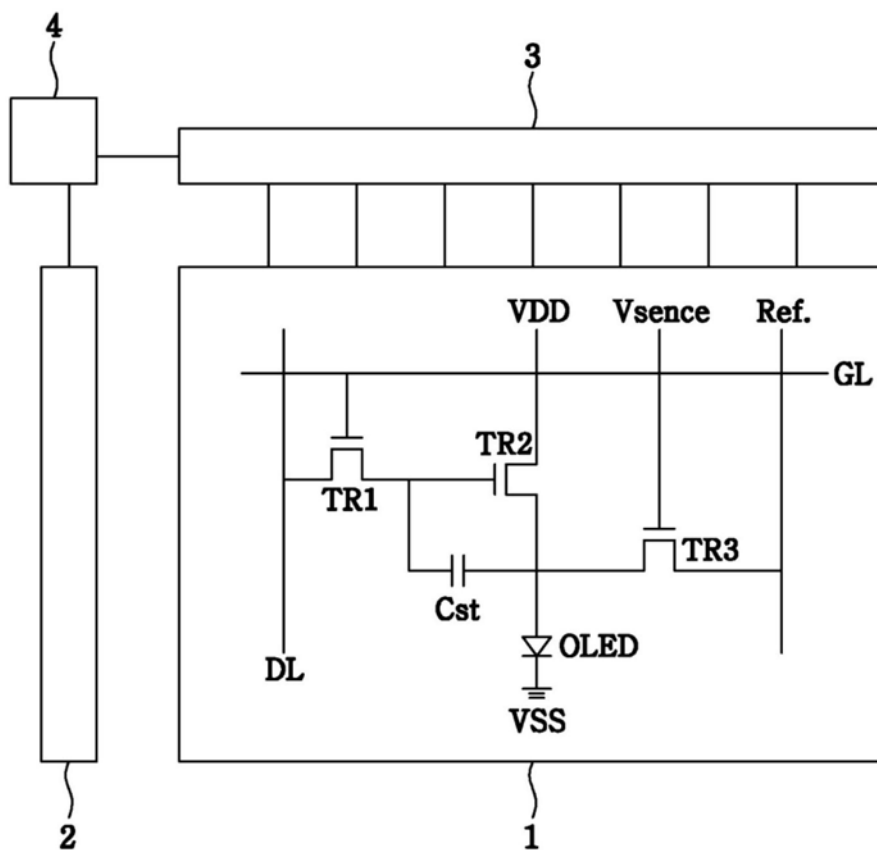


图1

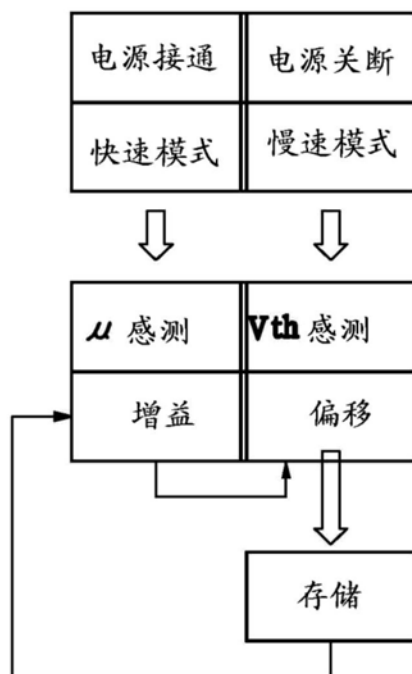


图2

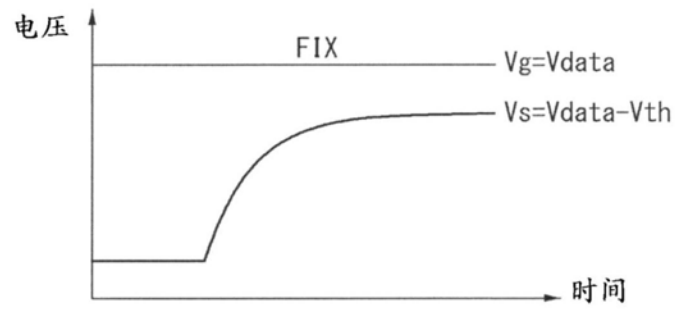
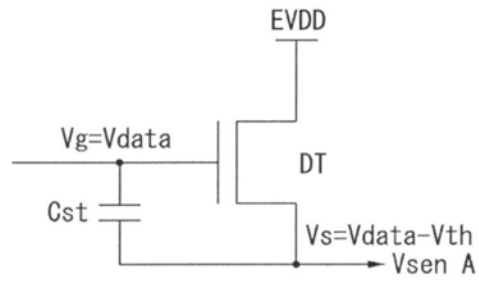


图3A

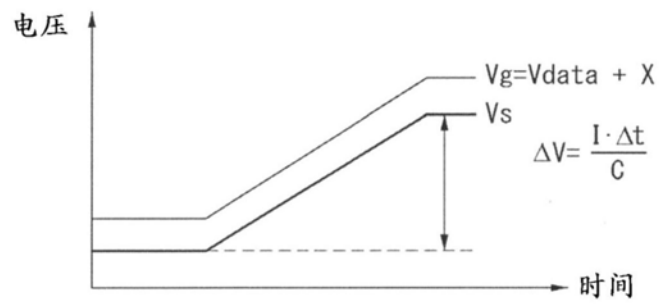
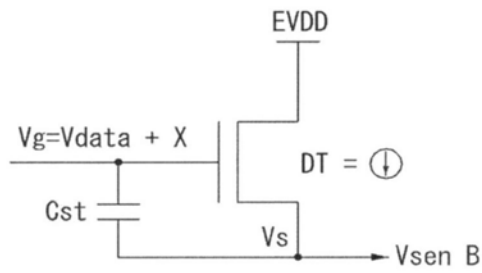


图3B

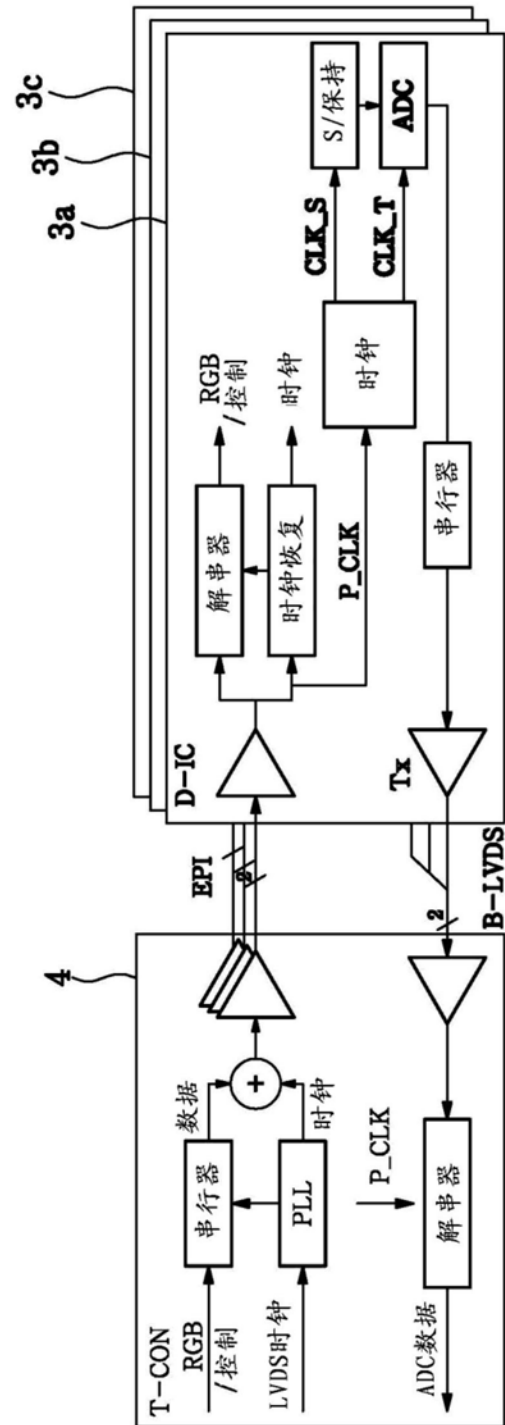


图4

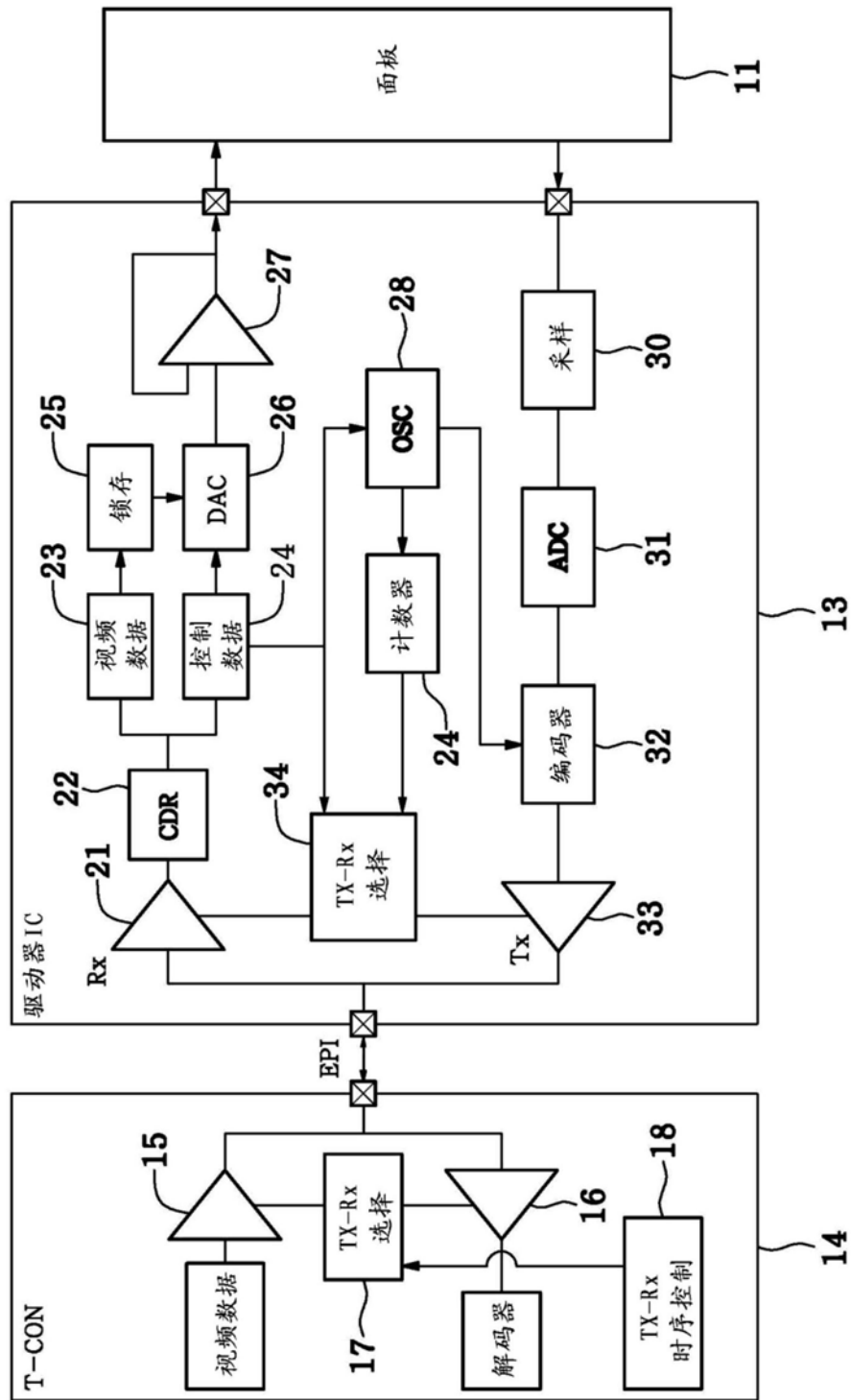


图5

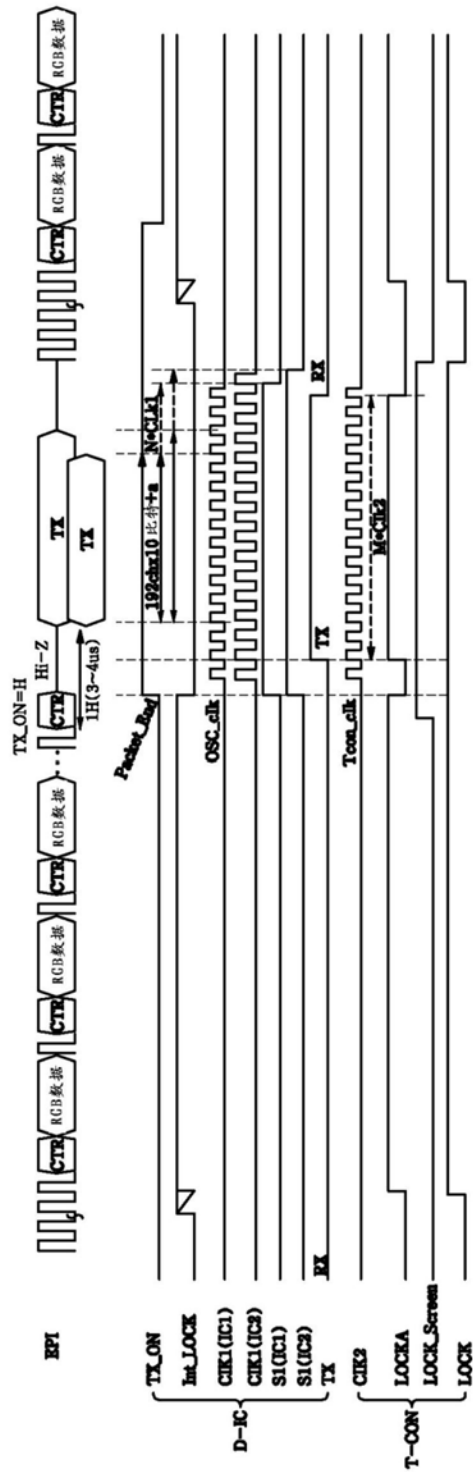


图6

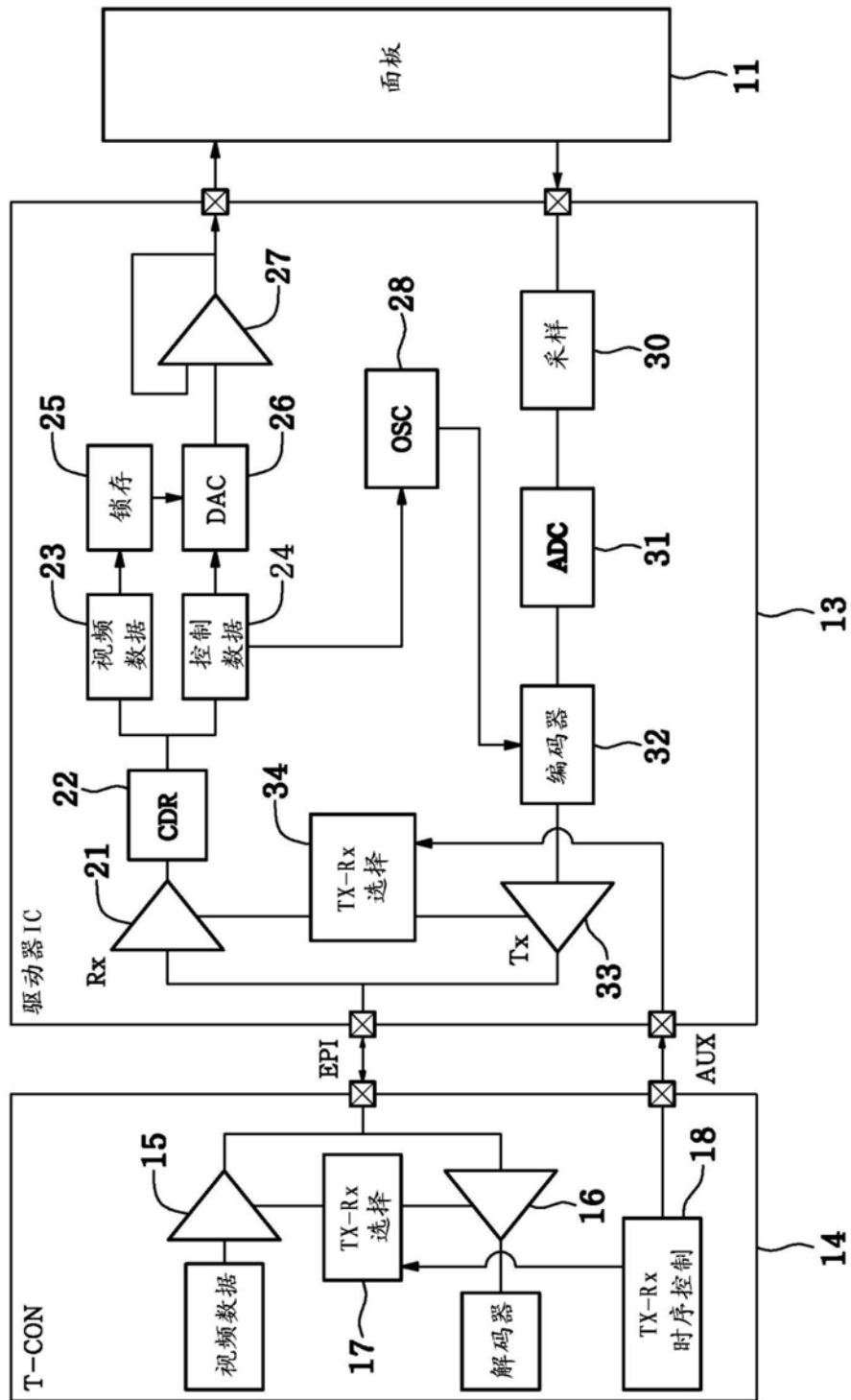


图7

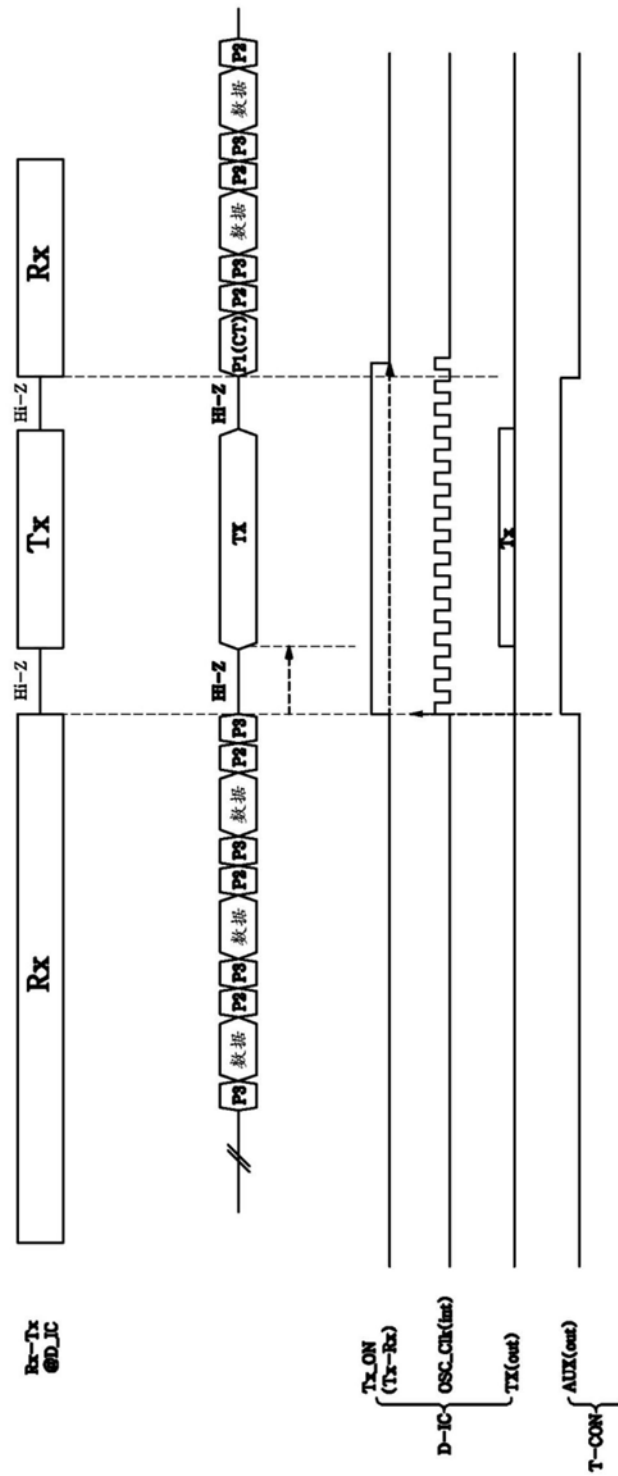


图8

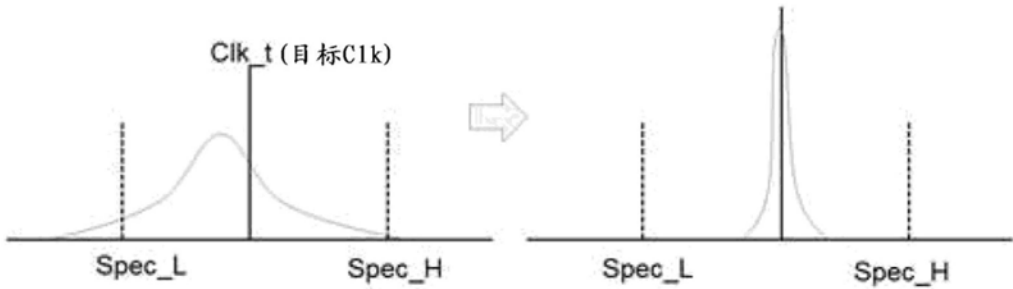


图9

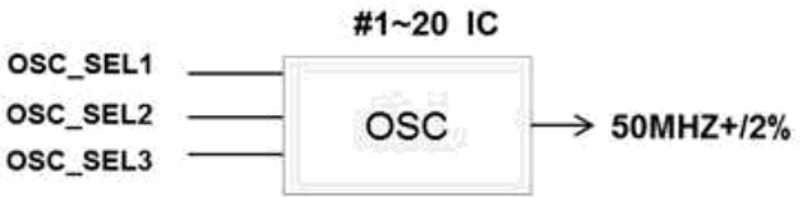


图10A

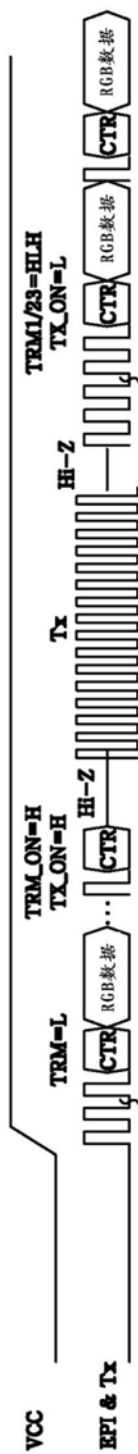


图10B

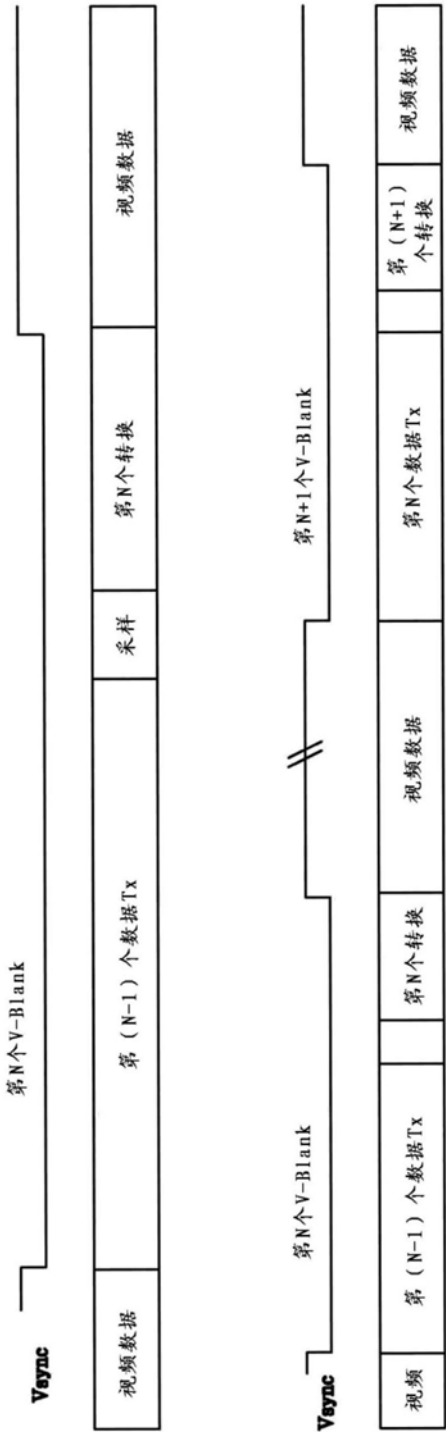


图11

曼彻斯特码

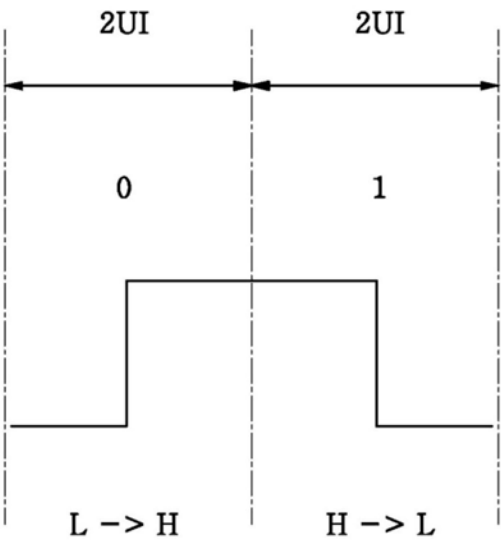


图12A

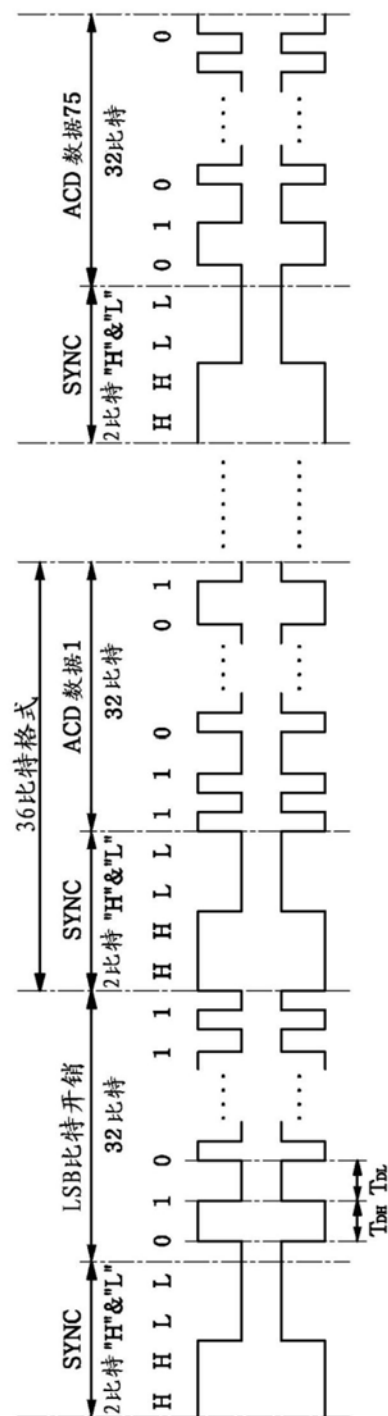


图12B

专利名称(译)	有机发光二极管显示装置		
公开(公告)号	CN107564464B	公开(公告)日	2020-03-24
申请号	CN2017110514853.0	申请日	2017-06-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	河成喆 姜弼盛		
发明人	河成喆 姜弼盛		
IPC分类号	G09G3/3208		
CPC分类号	G09G3/20 G09G3/2096 G09G3/3233 G09G3/3291 G09G2320/0295 G09G2320/043 G09G2370/04 G09G2370/08 H01L27/32 H01L27/3262 H01L51/5056 H01L51/508 H01L51/5096		
代理人(译)	康建峰 吴琼		
审查员(译)	冯莹		
优先权	1020160082651 2016-06-30 KR		
其他公开文献	CN107564464A		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种有机发光二极管显示装置，其能够在没有单独线路B-LVDS的情况下通过EPI接口发送感测值，所述有机发光二极管显示装置包括：显示面板，其具有多条栅极线和多条数据线；时序控制器，其用于控制显示面板的每个像素的操作时序；栅极驱动器，其用于驱动栅极线；数据驱动器，其具有用于驱动数据线的多个数据驱动IC；以及EPI接口，其位于时序控制器与每个数据驱动IC之间并且用于将视频/控制数据信号从时序控制器发送至每个数据驱动IC，并且将感测值从数据驱动IC发送至时序控制器。

