



(12)发明专利

(10)授权公告号 CN 104715716 B

(45)授权公告日 2017.09.05

(21)申请号 201410677571.9

(51)Int.Cl.

(22)申请日 2014.11.21

G09G 3/3258(2016.01)

(65)同一申请的已公布的文献号

审查员 宁忠兰

申请公布号 CN 104715716 A

(43)申请公布日 2015.06.17

(30)优先权数据

10-2013-0155542 2013.12.13 KR

(73)专利权人 乐金显示有限公司

地址 韩国首尔

(72)发明人 韩仁孝 尹相旭

(74)专利代理机构 北京律诚同业知识产权代理

有限公司 11006

代理人 徐金国

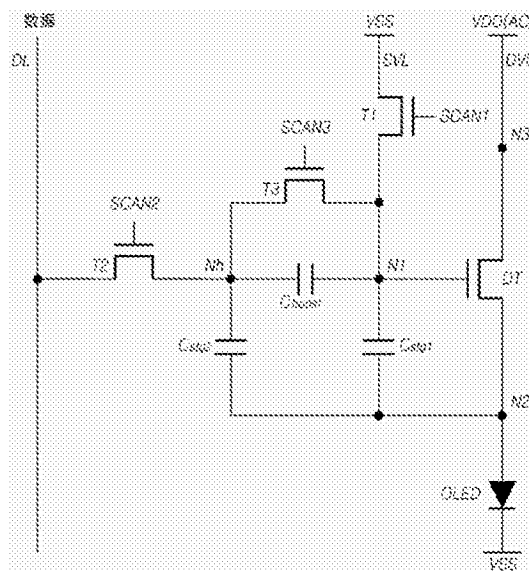
权利要求书4页 说明书15页 附图26页

(54)发明名称

具有补偿像素结构的有机发光显示装置

(57)摘要

一种有机发光显示装置,具有能够通过对在操作期间可能出现的阈值电压损失进行补偿而显著改善阈值电压补偿能力和范围的像素结构。



1. 一种有机发光显示装置,包括:

显示面板,上面设置有限定了多个像素的数据线和栅线;

驱动该数据线的数据驱动器;

驱动该栅线的栅驱动器;和

控制该数据驱动器和该栅驱动器的时序控制器;

其中该像素中的每一个像素都包括:

有机发光二极管;

驱动该有机发光二极管的驱动晶体管,其中该驱动晶体管包括形成栅节点的第一节点、连接到该有机发光二极管的第二节点和连接到驱动电压线的第三节点;

由第一扫描信号控制的第一晶体管,该第一晶体管连接在源电压线与该驱动晶体管的该第一节点之间;

连接在该驱动晶体管的该第一节点和该第二节点之间的第一存储电容器;

位于该驱动晶体管的该第一节点和该第二节点之间的第二存储电容器和升压电容器;

由第二扫描信号控制的第二晶体管,该第二晶体管连接在保持节点与该数据线中的对应数据线之间,该第二存储电容器和该升压电容器连接到所述保持节点,该升压电容器连接在该第一节点与该保持节点之间,并且该第二存储电容器连接在该保持节点与该第二节点之间;和

由第三扫描信号控制的第三晶体管,该第三晶体管连接在该驱动晶体管的该第一节点与该保持节点之间,

其中通过该驱动电压线提供的驱动电压是交流电压,并且

该多个像素中的每一个像素执行初始化操作、阈值电压感测操作、数据写入和迁移率补偿操作以及发射操作,

其中,在该初始化操作时,低电平驱动电压被施加到该驱动晶体管的该第三节点,该第一和第三晶体管导通,并且该第二晶体管截止,以使该保持节点和该驱动晶体管的该第一节点由源电压初始化,并且使该驱动晶体管的该第二节点由低电平驱动电压初始化。

2. 根据权利要求1的有机发光显示装置,其中该第二存储电容器的电容比该第一存储电容器的电容或者该升压电容器的电容要小。

3. 根据权利要求1的有机发光显示装置,其中,在该阈值电压感测操作时,高电平驱动电压被施加到该驱动晶体管的该第三节点,该第一晶体管保持在导通状态,该第二晶体管截止,并且该第三晶体管保持在截止状态,以使该驱动晶体管的该第一节点保持为该源电压,该驱动晶体管的该第二节点处的电压增加,并使该保持节点处的电压根据该驱动电压的该第二节点处的电压改变以及第一电容比而增加,该第一电容比是通过将该第二存储电容器的电容除以该升压电容器的电容和该第二存储电容器的电容之和而得到的值。

4. 根据权利要求3的有机发光显示装置,其中

该保持节点处的该电压增加到通过将该驱动电压的该第二节点处的该电压改变乘以该第一电容比而得到的电压。

5. 根据权利要求3的有机发光显示装置,其中,在该数据写入和迁移率感测操作时,数据电压通过该对应的数据线施加到该第二晶体管,高电平驱动电压被施加到该驱动晶体管的该第三节点,该第一晶体管截止,并且该第二晶体管导通,以使该保持节点处的电压增

加,该驱动晶体管的该第二节点处的电压根据该迁移率感测操作而增加,并且该驱动晶体管的该第一节点处的电压根据该保持节点处的电压改变、该驱动晶体管的该第二节点处的电压改变、第二电容比和第三电容比而增加,

其中该第二电容比是通过将该升压电容器的电容除以该第一存储电容器的电容和该升压电容器的电容之和得到的值,并且

其中该第三电容比是通过将该第一存储电容器的电容除以该第一存储电容器的电容和该升压电容器的电容之和得到的值。

6. 根据权利要求5的有机发光显示装置,其中该驱动晶体管的该第一节点处的该电压增加了通过将该保持节点处的电压改变乘以该第二电容比得到的电压和通过将该驱动晶体管的该第二节点处的电压改变乘以该第三电容比得到的电压两者之和。

7. 根据权利要求5的有机发光显示装置,其中该第三电容比确定该驱动晶体管的该第一节点和该第二节点之间的电压差降低的比率。

8. 根据权利要求5的有机发光显示装置,其中,在该发射操作时,该驱动晶体管、该第一晶体管、该第二晶体管和该第三晶体管截止,并且当该驱动晶体管的该第二节点处的电压增加时该有机发光二极管发光。

9. 根据权利要求8的有机发光显示装置,其中该第二存储电容器的电容确定用以控制对因该驱动晶体管的该第一节点的寄生电容器造成的阈值电压信息损失进行补偿的量。

10. 一种有机发光显示装置,包括:

显示面板,上面设置有限定了多个像素的数据线和栅线;

驱动该数据线的数据驱动器;

驱动该栅线的栅驱动器;和

控制该数据驱动器和该栅驱动器的时序控制器;

其中该像素中的每一个像素都包括:

有机发光二极管;

驱动该有机发光二极管的驱动晶体管,其中该驱动晶体管包括形成栅节点的第一节点、连接到该有机发光二极管的第二节点和连接到驱动电压线的第三节点;

由第一扫描信号控制的第一晶体管,该第一晶体管连接在源电压线与该驱动晶体管的该第一节点之间;

连接在该驱动晶体管的该第一节点和该第二节点之间的第一存储电容器;

位于该驱动晶体管的该第一节点和该第二节点之间的第二存储电容器和升压电容器;

由第二扫描信号控制的第二晶体管,该第二晶体管连接在保持节点与该数据线中的对应数据线之间,该第二存储电容器和该升压电容器连接到所述保持节点,该升压电容器连接在该第一节点与该保持节点之间,并且该第二存储电容器连接在该保持节点与该第二节点之间;

由第三扫描信号控制的第三晶体管,该第三晶体管连接在该驱动晶体管的该第一节点与该保持节点之间;和

连接在该驱动晶体管的该第二节点与初始化电压线之间的第四晶体管,该第四晶体管由控制该第三晶体管的该第三扫描信号控制,

其中通过该驱动电压线提供的驱动电压是直流电压,并且该多个像素中的每一个像素

都执行初始化操作、阈值电压感测操作、数据写入操作和迁移率补偿操作以及发射操作。

11. 根据权利要求10的有机发光显示装置, 其中, 在该初始化操作时, 该驱动电压被施加到该驱动晶体管的该第三节点, 并且该第一晶体管、第三晶体管和该第四晶体管导通, 并且该第二晶体管截止, 以使该保持节点和该驱动晶体管的该第一节点由源电压初始化, 该驱动晶体管的该第二节点由初始化电压初始化。

12. 一种有机发光显示装置, 包括:

显示面板, 上面设置有限定了多个像素的数据线和栅线;

驱动该数据线的数据驱动器;

驱动该栅线的栅驱动器; 和

控制该数据驱动器和该栅驱动器的时序控制器,

其中该像素中的每一个像素都包括:

有机发光二极管;

驱动该有机发光二极管的驱动晶体管, 其中该驱动晶体管包括形成栅节点的第一节点、连接到该有机发光二极管的第二节点和连接到驱动电压线的第三节点;

由第一扫描信号控制的第一晶体管, 该第一晶体管连接在源电压线与该驱动晶体管的该第一节点之间;

连接在该驱动晶体管的该第一节点和该第二节点之间的第一存储电容器;

位于该驱动晶体管的该第一节点和该第二节点之间的第二存储电容器和升压电容器;  
和

由第二扫描信号控制的第二晶体管, 该第二晶体管连接在保持节点与该数据线中的对应数据线之间, 该第二存储电容器和该升压电容器连接到所述保持节点, 该升压电容器连接在该第一节点与该保持节点之间, 并且该第二存储电容器连接在该保持节点与该第二节点之间,

其中通过该驱动电压线提供的驱动电压是交流电压, 并且

其中该保持节点由通过该对应数据线提供的电压来初始化, 通过该数据线施加的该电压包括低电平初始化数据电压和与该低电平初始化数据电压交替的高电平数据电压, 并且该第二晶体管按照水平时间重复导通和截止。

13. 一种有机发光显示装置, 包括:

显示面板, 上面设置有限定了多个像素的数据线和栅线;

驱动该数据线的数据驱动器;

驱动该栅线的栅驱动器; 和

控制该数据驱动器和该栅驱动器的时序控制器,

其中该像素中的每一个像素都包括:

有机发光二极管;

驱动该有机发光二极管的驱动晶体管, 其中该驱动晶体管包括形成栅节点的第一节点、连接到该有机发光二极管的第二节点和连接到驱动电压线的第三节点;

由第一扫描信号控制的第一晶体管, 该第一晶体管连接在源电压线与该驱动晶体管的该第一节点之间;

连接在该驱动晶体管的该第一节点和该第二节点之间的第一存储电容器;

位于该驱动晶体管的该第一节点和该第二节点之间的第二存储电容器和升压电容器；  
由第二扫描信号控制的第二晶体管，该第二晶体管连接在保持节点与该数据线中的对应数据线之间，该第二存储电容器和该升压电容器连接到所述保持节点，该升压电容器连接在该第一节点与该保持节点之间，并且该第二存储电容器连接在该保持节点与该第二节点之间；和

连接在该驱动晶体管的该第二节点与初始化电压线之间的第三晶体管，该第三晶体管由控制该第二晶体管的该第二扫描信号控制，通过该驱动电压线提供的驱动电压是直流电压。

## 具有补偿像素结构的有机发光显示装置

[0001] 相关申请的交叉引用

[0002] 本申请要求根据35 U.S.C. §119 (a) 享受于2013年12月13日申请的、韩国专利申请号为10-2013-0155542的优先权,在此为了所有的目的,通过引用的方式将该申请并入本文,如同在此完全阐述一样。

### 技术领域

[0003] 本发明涉及一种有机发光显示装置。

### 背景技术

[0004] 近来作为下一代显示装置而引人关注的有机发光显示装置由于使用了本身发光的有机发光二极管 (OLED), 因此具有诸如响应速度较快、发光效率和亮度高以及视角宽这样的优点。

[0005] 有机发光显示装置具有布置有包括有机发光二极管的像素的矩阵结构, 其中扫描信号所选择的每个像素的亮度由数据的灰度来控制。

[0006] 这种有机发光显示装置中的每个像素包括有机发光二极管 (OLED) 以及用于驱动 OLED 的驱动晶体管。驱动晶体管具有诸如阈值电压和迁移率这样的独特特征。相邻像素的驱动晶体管之间特征值的不同可降低对应的像素的亮度质量。

[0007] 因此, 人们正在进行用于补偿驱动晶体管的阈值电压和迁移率的像素结构的开发。

[0008] 然而, 尽管有这种补偿技术, 但是有关阈值电压的信息仍然由于驱动晶体管栅极节点处的寄生电容器部件而发生损失, 这是一个问题。有关阈值电压的信息的损失可导致图象质量严重不均匀。

### 发明内容

[0009] 本发明各方面提供了一种有机发光显示装置, 所述有机发光显示装置具有能够通过对在操作期间可能产生的阈值电压损失进行补偿而显著地改善阈值电压补偿能力和范围的像素结构。

[0010] 本发明还提供了一种有机发光显示装置, 所述有机发光显示装置具有这样的像素结构: 能够基于该像素结构内的电容器设计来补偿迁移率并控制迁移率补偿时间, 由此实现了充足的数据写入时间。

[0011] 本发明还提供了一种有机发光显示装置, 所述有机发光显示装置具有出色的整体均匀性特点的像素结构。

[0012] 本发明的一方面提供了一种有机发光显示装置, 所述有机发光显示装置包括: 显示面板, 所述显示面板上设置有限定了多个像素的数据线和栅线; 驱动该数据线的驱动驱动器; 驱动该栅线的栅驱动器; 和控制该数据驱动器和该栅驱动器的时序控制器。该像素中的每一个像素包括: 有机发光二极管; 驱动该有机发光二极管的驱动晶体管, 其中该驱动晶

晶体管包括形成栅节点的第一节点、连接到该有机发光二极管的第二节点和连接到驱动电压线的第三节点；由第一扫描信号控制的第一晶体管，该第一晶体管连接在源电压线与该驱动晶体管的该第一节点之间；连接在该驱动晶体管的该第一节点和该第二节点之间的第一存储电容器；位于该驱动晶体管的该第一节点和该第二节点之间的第二存储电容器和升压电容器；由第二扫描信号控制的第二晶体管，该第二晶体管连接在保持节点与该数据线中的对应数据线之间，该第二存储电容器和该升压电容器连接至所述保持节点；和由第三扫描信号控制的第三晶体管，该第三晶体管连接在该驱动晶体管的该第一节点与该保持节点之间。

[0013] 本发明的另一方面提供了一种有机发光显示装置，包括：显示面板，所述显示面板上设置有限定了多个像素的数据线和栅线；驱动该数据线的的数据驱动器；驱动该栅线的栅驱动器；和控制该数据驱动器和该栅驱动器的时序控制器。该像素中的每一个像素包括：有机发光二极管；驱动该有机发光二极管的驱动晶体管，其中该驱动晶体管包括形成栅节点的第一节点、连接到该有机发光二极管的第二节点和连接到驱动电压线的第三节点；由第一扫描信号控制的第一晶体管，该第一晶体管连接在源电压线与该驱动晶体管的该第一节点之间；连接在该驱动晶体管的该第一节点和该第二节点之间的第一存储电容器；位于该驱动晶体管的该第一节点和该第二节点之间的第二存储电容器和升压电容器；由第二扫描信号控制的第二晶体管，该第二晶体管连接在保持节点与该数据线中的对应数据线之间，该第二存储电容器和该升压电容器连接到所述保持节点；由第三扫描信号控制的第三晶体管，该第三晶体管连接在该驱动晶体管的该第一节点与该保持节点之间；和连接在该驱动晶体管的该第二节点与初始化电压线之间的第四晶体管，该第四晶体管由控制该第三晶体管的该第三扫描信号控制。

[0014] 本发明的又一方面提供一种有机发光显示装置，包括：显示面板，显示面板上设置有限定了多个像素的数据线和栅线；驱动该数据线的的数据驱动器；驱动该栅线的栅驱动器；和控制该数据驱动器和该栅驱动器的时序控制器。该像素中的每一个像素包括：有机发光二极管；驱动该有机发光二极管的驱动晶体管，其中该驱动晶体管包括形成栅节点的第一节点、连接到该有机发光二极管的第二节点和连接到驱动电压线的第三节点；由第一扫描信号控制的第一晶体管，该第一晶体管连接在源电压线与该驱动晶体管的该第一节点之间；连接在该驱动晶体管的该第一节点和该第二节点之间的第一存储电容器；位于该驱动晶体管的该第一节点和该第二节点之间的第二存储电容器和升压电容器；和由第二扫描信号控制的第二晶体管，该第二晶体管连接在保持节点与该数据线中的对应数据线之间，该第二存储电容器和该升压电容器连接到所述保持节点。

[0015] 本发明的再一方面提供一种有机发光显示装置，包括：显示面板，显示面板上设置有限定了多个像素的数据线和栅线；驱动该数据线的的数据驱动器；驱动该栅线的栅驱动器；和控制该数据驱动器和该栅驱动器的时序控制器。该像素中的每一个像素包括：有机发光二极管；驱动该有机发光二极管的驱动晶体管，其中该驱动晶体管包括形成栅节点的第一节点、连接到该有机发光二极管的第二节点和连接到驱动电压线的第三节点；由第一扫描信号控制的第一晶体管，该第一晶体管连接在源电压线与该驱动晶体管的该第一节点之间；连接在该驱动晶体管的该第一节点和该第二节点之间的第一存储电容器；位于该驱动晶体管的该第一节点和该第二节点之间的第二存储电容器和升压电容器；由第二扫描信号

控制的第二晶体管,该第二晶体管连接在保持节点与该数据线中的对应数据线之间,该第二存储电容器和该升压电容器连接到所述保持节点;和连接在该驱动晶体管的该第二节点与初始化电压线之间的第三晶体管,该第三晶体管由控制该第二晶体管的该第二扫描信号控制。

[0016] 根据如上所述的本发明,该有机发光显示装置具有能够通过对在操作期间可能出现的阈值电压中的损失进行补偿而显著改善阈值电压补偿能力和范围的像素结构。

[0017] 此外,该有机发光显示装置具有这样的像素结构,所述像素结构能够基于像素结构内的电容器设计补偿迁移率并控制迁移率补偿时间,由此实现充足的数据写入时间。

[0018] 再者,该有机发光显示装置具有出色的整体均匀性特点的像素结构。

## 附图说明

[0019] 本发明上面的和其他的目的、特征和优点将从下面结合附图的具体描述中更加易于理解,其中:

[0020] 图1是示出根据本发明示例性实施例的有机发光显示装置的示意系统构造视图;

[0021] 图2是示出根据本发明第一示例性实施例的有机发光显示装置的像素结构的等效电路图;

[0022] 图3是具有根据第一示例性实施例的有机发光显示装置的像素结构的像素的操作时序图;

[0023] 图4是示出根据第一示例性实施例的有机发光显示装置的像素结构的寄生电容器部件的电路图;

[0024] 图5是示出根据本发明第二示例性实施例的有机发光显示装置的像素结构的等效电路图;

[0025] 图6是具有根据第二示例性实施例的有机发光显示装置的像素结构的像素的操作时序图;

[0026] 图7A、图7B、图8A、图8B、图9、图10A、图10B、图11、图12A和图12B是示出在根据第二示例性实施例的有机发光显示装置的像素结构中,根据处理步骤的操作的电路图,以及主要节点处的电压改变的曲线图;

[0027] 图13A、图13B、图14A、图14B、图15A、图15B和图16是示出关于根据第二示例性实施例的有机发光显示装置的该像素结构的各种模拟的曲线图;

[0028] 图17是示出根据本发明第三实施例的有机发光显示装置的像素结构的等效电路图;

[0029] 图18是具有根据第三示例性实施例的有机发光显示装置的像素结构的像素的操作时序图;

[0030] 图19是示出根据本发明第四示例性实施例的有机发光显示装置的像素结构的等效电路图;

[0031] 图20和图21是在根据第四示例性实施例的有机发光显示装置的像素结构中的主要节点的操作时序图和电压改变曲线图;

[0032] 图22是示出根据本发明第五示例性实施例的有机发光显示装置的像素结构的等效电路图;

[0033] 图23是示出根据第五示例性实施例的有机发光显示装置的像素结构的操作图。

### 具体实施方式

[0034] 现在详细介绍本发明,其实例示于附图。本文件全文参照附图介绍,其中全部不同的附图使用相同的附图标记或者标号指代相同的或者类似的部件。在下面对本发明的描述中,对这里引入的已知的功能和部件的详细描述将会省略,以免由此可能造成本发明的主题不清楚。

[0035] 还要理解,尽管这里可能使用诸如“第一”、“第二”、“A”、“B”、“(a)”、“(b)”这样的术语描述不同的元件,但是这些术语仅仅用来将一个元件与另一个元件区分开来。这些元件的实质、次序、序号或者数量不限于这些术语。要理解,当提到一个元件“连接到”或者“耦合到”另一个元件时,它不仅能“直接连接”或者“耦合到”该另一个元件,而且它能够通过“中间”元件“间接连接”或者“耦合到”该另一个元件。在相同的上下文中,要理解,当提到一个元件形成于另一个元件“上”或者“下”时,它不仅能直接形成于另一个元件上或者下,而且它能够通过中间元件间接形成于另一个元件上或者下。

[0036] 图1是用于示出根据本发明示例性实施例的有机发光显示装置100的示意系统构造视图。

[0037] 参照图1,有机发光显示装置100包括上面设置有多条数据线DL1到DLm和多条栅线GL1到GLn、由此限定了多个像素P的显示面板110,用于驱动数据线DL1到DLm的数据驱动器120,用于驱动栅线GL1到GLn的栅驱动器130,以及用于控制数据驱动器120和栅驱动器130的时序控制器140。

[0038] 数据驱动器120可以包括多个数据驱动器集成电路(也称之为源驱动器集成电路),它们可以通过带式自动键合(TAB)方法或者玻璃上芯片封装(chip-on-glass, COG)方法连接到显示面板110的焊接盘,可以通过面板内栅技术(gate-in-panel, GIP)直接形成于显示面板110上,或者可以集成于显示面板110上。

[0039] 栅驱动器130可以如图1所示仅安置于显示面板110的一侧,或者可以分成两个部分,每个部分安置于显示面板110两侧中的任一侧。

[0040] 栅驱动器130能够根据若干像素结构给像素中的每一个像素提供一个或者多个扫描信号,后面将会描述。

[0041] 此外,栅驱动器130可以包括多个栅驱动器集成电路,所述多个栅驱动器集成电路可以通过带式自动键合(TAB)方法或者玻璃上芯片(COG)方法连接到显示面板110的焊接盘,可以通过面板内栅(GIP)方法直接形成于显示面板110上,或者可以集成于显示面板110上。

[0042] 时序控制器140控制数据驱动器120和栅驱动器130的操作时序,并且为此输出各种控制信号。

[0043] 有机发光显示装置100的每一个像素包括有机发光二极管(OLED)和用于驱动OLED的电路。

[0044] 用于驱动OLED的电路包括用于给OLED提供电流的驱动晶体管,用于给驱动晶体管的栅节点施加数据电压的开关晶体管,以及用于保持数据电压一帧周期的存储电容器。该电路还能够进一步包括至少一个晶体管,用于补偿驱动晶体管的阈值电压 $V_{th}$ 和迁移率。

[0045] 该像素结构可以根据包含在该电路中的晶体管和电容器的数量和连接结构而改变。

[0046] 现在根据本发明的五个示例性实施例来介绍五种像素结构。

[0047] 首先,将参照图2到图4来描述根据第一示例性实施例的包括四个晶体管和一個电容器的像素结构。

[0048] 图2是示出根据第一示例性实施例的有机发光显示装置100的像素结构的等效电路图。

[0049] 参照图2,根据第一实施例的有机发光显示装置100的每个像素都具有如下像素结构,所述像素结构包括:有机发光二极管(OLED),连接在驱动电压线DVL(通过所述驱动电压线DVL提供驱动电压EVDD)与该OLED之间的第一晶体管T1,连接在数据线DL与该第一晶体管T1的栅节点DTG之间的第二晶体管T2,连接在该第一晶体管T1的源节点DTS与初始化电压线1VL(通过所述初始化电压线1VL提供初始化电压Vini)之间的第三晶体管T3,连接在参考电压线(通过所述参考电压线提供参考电压Vref)与该第一晶体管T1的栅节点DTG之间的第四晶体管T4,以及连接在第一晶体管T1的栅节点DTG与源节点DTS之间的存储电容器Cstg。

[0050] 第一晶体管T1是用于驱动OLED的驱动晶体管。

[0051] 尽管这四个晶体管T1到T4示出的是N型,但这仅仅是图示性的例子,这四个晶体管可以设计成P型。

[0052] 现在参照图3所示的操作时序图来给出对具有这种像素结构的每个像素的操作方法的描述。

[0053] 图3是具有根据第一示例性实施例的有机发光显示装置的像素结构的像素的操作时序图。

[0054] 参照图3,具有根据该第一实施例的有机发光显示装置100的像素结构的像素执行如下操作,所述操作包括初始化步骤,阈值电压感测(sensing)步骤,数据写入和迁移率补偿步骤和发射步骤。

[0055] 参照图3,在初始化步骤,第二晶体管T2截止,第四晶体管T4和第三晶体管T3导通,以使第一晶体管T1的栅节点DTG和源节点DTS各自经参考电压Vref和初始化电压Vini初始化。

[0056] 参照图3,在阈值电压感测步骤,第三晶体管T3截止,第一晶体管T1的源节点DTS感测第一晶体管T1的阈值电压。也即,在第一晶体管T1的源节点DTS处的电压Vs能够表示为包含阈值电压的形式( $V_s = V_{ref} - V_{th}$ )。

[0057] 此时,关于第一晶体管T1的阈值电压Vth的信息存储于存储电容器Cstg中。也即,存储电容器Cstg两端的电压差等于第一晶体管T1的阈值电压Vth。

[0058] 参照图3,在数据写入和迁移率补偿步骤,第三晶体管T3和第四晶体管T4截止,第二晶体管T2导通,以使数据电压Vdata被施加到(或者说写入)第一晶体管T1的栅节点DTG。

[0059] 此时,第一晶体管T1导通,并且第一晶体管T1的源节点DTS处的电压升高。

[0060] 第一晶体管T1的源节点DTS处的电压的升高与第一晶体管T1的迁移率成比例。

[0061] 例如,假设第一晶体管T1的迁移率是 $\mu_1$ 或者 $\mu_2$ ,其中 $\mu_1 > \mu_2$ ,当第一晶体管T1的迁移率是 $\mu_1$ 时源节点DTS处的电压改变 $\Delta DTS_1$ 比当第一晶体管T1的迁移率是 $\mu_2$ 时源节点DTS处的电压改变 $\Delta DTS_2$ 要大。因而,当第一晶体管T1的迁移率是 $\mu_1$ 时栅节点DTG和源节点DTS

之间的电压差 $V_{gs1}$ 比第一晶体管T1的迁移率是 $\mu_2$ 时栅节点DTG和源节点DTS之间的电压差 $V_{gs2}$ 要小。

[0062] 基于第一晶体管T1的源节点DTS处的电压升高(或者说电压改变)的程度,能够感测第一晶体管T1的迁移率,并且能够通过负反馈对迁移率的变化进行补偿。

[0063] 参照图3,在发射步骤,除了第一晶体管T1作为驱动晶体管外,晶体管T2到T4全部截止。当第一晶体管T1的源节点DTS处的电压增加使得第一晶体管T1的电流等于OLED的电流时,该OLED开始发光。

[0064] 此时,关于已经存在于第一晶体管T1的源节点处的阈值电压的信息被转移到第一晶体管T1的栅节点DTG,由此补偿了第一晶体管T1的阈值电压。

[0065] 具体地,第一晶体管T1的源节点DTS处的电压表示为无阈值电压的形式,而第一晶体管T1的栅节点DTG处的电压表示为含有阈值电压的形式。第一晶体管T1能够驱动该OLED而不受阈值电压影响。

[0066] 根据第一实施例的有机发光显示装置100的该像素结构使得在现有技术中存在问题的阈值电压感测、迁移率补偿等成为可能。

[0067] 如上所述,在根据第一实施例的有机发光显示装置100的该像素结构中,在阈值电压感测步骤,作为驱动晶体管的第一晶体管T1的阈值电压 $V_{th}$ 存储在第一晶体管T1的源节点DTS。在发射步骤,以这种方式存储在第一晶体管T1的源节点DTS的阈值电压 $V_{th}$ 转移到作为驱动晶体管的第一晶体管T1的栅节点DTG。

[0068] 这里,存储阈值电压于第一晶体管T1的源节点DTS表示第一晶体管T1的源节点DTS处的电压能够用阈值电压来表示。此外,存储于第一晶体管T1的源节点DTS的阈值电压 $V_{th}$ 转移到第一晶体管T1的栅节点DTG表示包含在第一晶体管T1的源节点DTS的电压表达式中的阈值电压被包含在第一晶体管T1的栅节点DTG的电压表达式中。

[0069] 在存储和转移阈值电压的处理过程中,如图4所示,在作为驱动晶体管的第一晶体管T1的栅节点DTG处形成的寄生电容器 $C_{para}$ 可以造成阈值电压的损失。

[0070] 特别是,在第一晶体管T1的栅节点DTG处形成的寄生电容器 $C_{para}$ 所造成的阈值电压的损失可能在基于驱动晶体管T1的小的栅源电压而受控的低灰度时产生较大的栅源电压,由此导致在阈值电压处图象质量严重的不均匀。

[0071] 此外,对阈值电压的补偿范围可能显著减小,由此降低了晶体管的产量。

[0072] 还有,由于迁移率补偿时间短,因此难以获得充足的数据写入时间。

[0073] 因此,现在介绍该像素结构的示例性实施例(第二到第五实施例),所述像素结构能够通过通过对在操作期间可能出现的阈值电压的损失进行补偿而显著地改善阈值电压补偿能力和范围,能够基于在该像素结构内设计的电容器补偿迁移率和控制迁移率补偿时间,由此实现充足的数据写入时间,并且具有出色的整体均匀性特点。

[0074] 首先,将参照图5到图16给出根据第二示例性实施例的包括四个晶体管(T)和三个电容器(C)的4T3C像素结构的描述。

[0075] 图5是示出根据本发明第二示例性实施例的有机发光显示装置100的像素结构的等效电路图。

[0076] 参照图5,根据第二实施例的有机发光显示装置100的显示面板110上限定的每个像素都包括:有机发光二极管(OLED);四个晶体管,所述四个晶体管包括驱动晶体管DT、第

一晶体管T1、第二晶体管T2和第三晶体管T3;以及三个电容器,所述三个电容器包括第一存储电容器Cstg1、第二存储电容器Cstg2和升压电容器Cboost。

[0077] 驱动晶体管DT驱动OLED,并且驱动晶体管DT包括形成栅节点的第一节点N1,连接到OLED的第二节点N2以及连接到驱动电压线DVL的第三节点N3,通过所述驱动电压线DVL提供驱动电压EVDD。

[0078] 第一晶体管T1由第一扫描信号SCAN1控制,并且连接在源电压线SVL与驱动晶体管DT的第一节点N1之间。

[0079] 第一存储电容器Cstg1连接在驱动晶体管DT的第一节点N1与第二节点N2之间。

[0080] 第二存储电容器Cstg2和升压电容器Cboost连接在驱动晶体管DT的第一节点N1与第二节点N2之间。

[0081] 第二晶体管T2由第二扫描信号SCAN2控制,并且连接在保持节点Nh于数据线DL之间,第二存储电容器Cstg2和升压电容器Cboost连接到所述保持节点Nh。

[0082] 第三晶体管T3由第三扫描信号SCAN3控制,并且连接在驱动晶体管DT的第一节点N1与保持节点Nh之间。

[0083] 在根据第二实施例的有机发光显示装置100的该像素结构中,通过驱动电压线DVL施加到驱动晶体管DT的第三节点N3的驱动电压VDD是AC电压,所述AC电压按照1H移位。

[0084] 这里,处于低电平的驱动电压VDD能够用VDD(-)表示,而处于高电平的驱动电压VDD能够用VDD(+)表示。

[0085] 在根据第二实施例的有机发光显示装置100的该像素结构中,三个电容器具有它们自己的电容。将第一存储电容器Cstg、升压电容器Cboost和第二存储电容器Cstg2的电容进行比较,第二存储电容器Cstg2的电容设计得最小。第一存储电容器Cstg1和升压电容器Cboost的电容设计得彼此差不多。

[0086] 下面给出对具有上述4T3C像素结构的像素的操作的描述。

[0087] 图6是具有根据第二示例性实施例的有机发光显示装置100的该像素结构的像素的操作时序图。

[0088] 参照图6,具有根据第二实施例的有机发光显示装置100的该像素结构的像素执行如下操作,所述操作包括初始化步骤,阈值电压感测步骤,数据写入和迁移率补偿步骤,和发射步骤。

[0089] 下面参照图7A、图7B、图8A、图8B、图9、图10A、图10B、图11、图12A和图12B给出该操作的各个步骤的描述。

[0090] 首先,参照图7A和图7B,在初始化步骤,低电平驱动电压VDD(-)被施加到驱动晶体管DT的第三节点N3,第一晶体管T1和第三晶体管T3由为高电平扫描信号的第一扫描信号SCAN1和第三扫描信号SCAN3导通,并且第二晶体管T2由低电平扫描信号的第二扫描信号SCAN2导通。

[0091] 因而,保持节点Nh和驱动晶体管DT的第一节点N1使用源电压Vss来初始化,而驱动晶体管DT的第二节点N2使用低电平驱动电压VDD(-)来初始化。

[0092] 在这个初始化步骤中,驱动晶体管DT的第一节点N1、驱动晶体管DT的第二节点N2以及保持节点Nh的电压能够用下面的表达式1表示:

[0093] N1的电压=VSS

[0094] N2的电压=VDD(-)

[0095] Nh的电压=VSS……表达式1

[0096] 在表达式1中,VSS表示源电压,VDD(-)表示低电平驱动电压。

[0097] 以下,参照图8A和图8B,在阈值电压感测步骤,高电平驱动电压VDD(+)被施加到驱动晶体管DT的第三节点N3,第一晶体管T1由高电平第一扫描信号SCAN1保持在导通状态,第二晶体管T2由低电平第二扫描信号SCAN2截止,并且第三晶体管T3由低电平第三扫描信号SCAN3截止。

[0098] 将参照图9来讨论在这个阈值电压感测步骤中,驱动晶体管DT的第一节点N1、驱动晶体管DT的第二节点N2以及保持节点Nh处电压的改变。

[0099] 参照图9,在阈值电压感测步骤,驱动晶体管DT的第一节点N1保持为源电压VSS。

[0100] 此外,在阈值电压感测步骤,驱动晶体管DT的第二节点N2的电压从初始化电压VDD(-)增加。电压从VDD(-)增加到VSS-V<sub>th</sub>,VSS-V<sub>th</sub>比源电压VSS也即驱动晶体管DT的第一节点N1处的电压要小一个阈值电压V<sub>th</sub>。

[0101] 因此,在阈值电压感测步骤,在驱动晶体管DT的第二节点N2处的电压改变是VSS-V<sub>th</sub>-VDD(-)。

[0102] 此外,在阈值电压感测步骤,保持节点Nh处的电压根据驱动晶体管DT的第二节点N2处的电压改变VSS-V<sub>th</sub>-VDD(-)以及第一电容比A而增加。

[0103] 更具体地,保持节点Nh处的电压增加通过将驱动晶体管DT的第二节点N2处的电压改变VSS-V<sub>th</sub>-VDD(-)乘以第一电容比A而得到的值。这里,第一电容比A是通过将第二存储电容器C<sub>stg2</sub>的电容除以升压电容器C<sub>boost</sub>的电容与第二存储电容器C<sub>stg2</sub>的电容的和所得到的值。

[0104] 在阈值电压感测步骤,驱动晶体管DT的第一节点N1、驱动晶体管DT的第二节点N2以及保持节点Nh处的电压能够用下面的表达式2和表达式3来表示:

[0105] N1的电压=VSS

[0106] N2的电压=VSS-V<sub>th</sub>

[0107] Nh的电压=VSS+A\*(VSS-V<sub>th</sub>-VDD(-)),

[0108] 其中A=C<sub>stg2</sub>/(C<sub>boost</sub>+C<sub>stg2</sub>)……表达式2

[0109] 如果VSS=0,

[0110] N1的电压=0

[0111] N2的电压=-V<sub>th</sub>

[0112] Nh的电压=-A\*(VDD(-)+V<sub>th</sub>)……表达式3

[0113] 在表达式2和表达式3中,VSS表示源电压,V<sub>th</sub>表示驱动晶体管DT的阈值电压,VDD(-)表示低电平驱动电压,A表示第一电容比,C<sub>stg2</sub>表示第二存储电容器C<sub>stg2</sub>的电容,以及C<sub>boost</sub>表示升压电容器C<sub>boost</sub>的电容。

[0114] 以下,参照图10A和图10B,在数据写入和迁移率感测步骤,第二晶体管T2由高电平第二扫描信号SCAN2导通,数据电压V<sub>data</sub>通过数据线DL施加以导通第二晶体管T2,高电平驱动电压VDD(+)被施加到驱动晶体管DT的第三节点N3,并且第一晶体管T1由低电平第一扫描信号SCAN1导通。

[0115] 在数据写入和迁移率感测步骤,第二晶体管T2导通,这样通过数据线DL提供的数

据电压Vdata被施加到保持节点Nh。

[0116] 因此,保持节点Nh处的电压增加到数据电压Vdata。

[0117] 保持节点Nh处的电压改变用 $Vdata - [VSS + A * (VSS - V_{th} - VDD(-))]$ 表示。

[0118] 响应于迁移率感测,驱动晶体管DT的第二节点N2处的电压从已经在阈值电压感测步骤中增加的电压 $VSS - V_{th}$ 进一步增加。

[0119] 由于这个电压增加而导致的驱动晶体管DT的第二节点N2处的电压改变 $\Delta Vu$ 可根据保持节点Nh处的电压改变 $\Delta Vp$ 而改变。

[0120] 响应于正被施加到驱动晶体管DT的第一节点N1的耦合数据,并且同时响应于迁移率感测,驱动晶体管DT的第一节点N1处的电压从通过阈值电压感测步骤保持的源电压VSS增加。

[0121] 驱动晶体管DT的第一节点N1处的电压能够根据保持节点Nh处的电压改变 $\Delta Vp$ 、响应于迁移率感测操作产生的驱动晶体管DT的第二节点N2处的电压改变 $\Delta Vu$ 、第二电容比B以及第三电容比C而增加。

[0122] 更具体地,驱动晶体管DT的第一节点N1处的电压进一步增加电压值 $B * \Delta Vp + C * \Delta Vu$ ,也即通过将保持节点Nh处的电压改变 $\Delta Vp$ 乘以第二电容比B得到的电压与通过将响应于迁移率感测操作产生的驱动晶体管DT的第二节点N2处的电压改变 $\Delta Vu$ 乘以第三电容比C得到的电压这两者的和。

[0123] 这里,第二电容比B是通过将升压电容器Cboost的电容除以第一存储电容器Cstg1的电容和升压电容器Cboost的电容之和得到的值。

[0124] 第三电容比C是通过将第一存储电容器Cstg1的电容除以升压电容器Cboost的电容和第一存储电容器Cstg1的电容之和得到的值。

[0125] 这个第三电容比C能够确定驱动晶体管DT的第一节点N1和第二节点N2之间的电压差降低的比率。

[0126] 在数据写入和迁移率感测步骤,驱动晶体管DT的第一节点N1、驱动晶体管DT的第二节点N2以及保持节点Nh处的电压能够用下面的表达式4和表达式5表示( $VSS = 0$ ):

[0127] N1的电压 =  $VSS + B * \Delta Vp + C * \Delta Vu$

[0128] N2的电压 =  $VSS - V_{th} + \Delta Vu$

[0129] Nh的电压 =  $Vdata - VSS + A * (VSS - V_{th} - VDD(-)) + \Delta Vp$

[0130] 其中 $B = C_{boost} / (C_{stg1} + C_{boost})$

[0131]  $C = C_{stg1} / (C_{boost} + C_{stg1})$  ……表达式4

[0132] 如果 $VSS = 0$ ,

[0133] N1的电压 =  $B * \Delta Vp + C * \Delta Vu$

[0134] N2的电压 =  $-V_{th} + \Delta Vu$

[0135] Nh的电压 =  $Vdata - A * (VDD(-) + V_{th}) + \Delta Vp$  ……表达式5

[0136] 在表达式4和表达式5中,VSS表示源电压, $V_{th}$ 表示驱动晶体管DT的阈值电压,VDD(-)表示低电平驱动电压,Vdata表示数据电压, $\Delta Vp$ 表示保持节点Nh处的电压改变, $\Delta Vu$ 表示驱动晶体管DT的第二节点N2处的电压改变,B表示第二电容比,C表示第三电容比,Cstg1表示第一存储电容器Cstg1的电容,以及Cboost表示升压电容器的电容。

[0137] 随后,参照图12A和图12B,在发射步骤,驱动晶体管DT、第一晶体管T1、第三晶体管

T3全部截止。

[0138] 因此,驱动晶体管DT的第二节点N2处的电压增加,于是OLED发光。

[0139] 同时,驱动晶体管DT的阈值电压发生转移。

[0140] 流经驱动晶体管DT的漏节点N3和源节点N2之间的电流 $I_{ds}$ 能够用表达式6来表示:

[0141]  $I_{ds} = k(V_{gs} - V_{th})^2$ , 其中  $k = \frac{1}{2} \mu C_{ox} \frac{W}{L}$  ……表达式6

[0142] 在表达式6中, $I_{ds}$ 表示流经驱动晶体管DT的漏节点N3和源节点N2之间的电流, $V_{gs}$ 表示驱动晶体管DT的第一节点N1和第二节点N2之间的电压差,以及 $V_{th}$ 是驱动晶体管DT的阈值电压。 $k$ 是关于驱动晶体管DT迁移率的分量,并且 $k$ 由迁移率 $\mu$ 、氧化物电容 $C_{ox}$ 、沟道宽度 $W$ 和沟道长度 $L$ 来定义。

[0143] 当OLED发光时,流经驱动晶体管DT的漏节点N3和源节点N2之间的电流等于流经该OLED的电流 $I_{oled}$ 。

[0144] 因此,就可以通过评估“ $V_{gs} - V_{th}$ ”来确定驱动晶体管DT的阈值电压 $V_{th}$ 对相应的像素是否有影响,也即驱动晶体管DT的阈值电压 $V_{th}$ 对流经该OLED的电流 $I_{oled}$ 是否有影响。

[0145] 基于上述步骤中的驱动晶体管DT的第一节点N1、驱动晶体管DT的第二节点N2以及保持节点N<sub>h</sub>处的电压, $V_{gs} - V_{th}$ 能够用下面的表达式7来表示:

[0146]  $V_{gs} - V_{th} = B * \Delta V_p + C * \Delta V_u - (-V_{th} + \Delta V_u) - V_{th}$

[0147]  $= B(V_{data} + A(V_{DD(-)} + V_{th})) + C * \Delta V_u + V_{th} - \Delta V_u - V_{th}$

[0148]  $= B * V_{data} + B * A * V_{DD(-)} + B * A * V_{th} - \Delta V_u * (1 - C)$ ,

[0149] 其中  $A = C_{stg2} / (C_{boost} + C_{stg2})$

[0150]  $B = C_{boost} / (C_{stg1} + C_{boost})$

[0151]  $C = C_{stg1} / (C_{boost} + C_{stg1})$  ……表达式7

[0152] 在表达式7中, $V_{SS}$ 表示源电压, $V_{th}$ 表示驱动晶体管DT的阈值电压, $V_{DD(-)}$ 表示低电平驱动电压, $V_{data}$ 表示数据电压, $\Delta V_p$ 表示保持节点N<sub>h</sub>处的电压改变, $\Delta V_u$ 表示驱动晶体管DT的第二节点N2处的电压改变, $A$ 表示第一电容比, $B$ 表示第二电容比, $C$ 表示第三电容比, $C_{stg1}$ 表示第一存储电容器 $C_{stg1}$ 的电容, $C_{boost}$ 表示升压电容器 $C_{boost}$ 的电容,以及 $C_{stg2}$ 表示第二存储电容器 $C_{stg2}$ 的电容。

[0153] 在表达式7中,“ $B * A * V_{th}$ ”是消除阈值电压中损失的部分。如果将三个电容器 $C_{stg1}$ 、 $C_{stg2}$ 和 $C_{boost}$ 的电容确定为使得 $B * A$ 非常小,那么 $V_{gs} - V_{th}$ 中 $B * A * V_{th}$ 变为可忽略不计的小的值。这使得流经OLED的电流可不受驱动晶体管DT的阈值电压 $V_{th}$ 显著的影响。

[0154] 考虑到这一点,通过第二存储电容器 $C_{stg2}$ 控制该部分来消除该损失就成为可能。

[0155] 具体地,电容器 $C_{stg2}$ 的电容可以确定用来控制对关于阈值电压的信息因驱动晶体管DT的第一节点N1的寄生电容器 $C_{para}$ 造成的损失进行补偿的量。

[0156] 此外,在表达式7中, $\Delta V_u * (1 - C)$ 表示迁移率感测步骤中驱动晶体管DT的第一节点N1和第二节点N2之间的电压差 $V_{gs}$ 的降低。

[0157] 这里,第三电容比 $C$ 能够减小该电压差 $V_{gs}$ 降低的比率。具体地,第三电容比 $C$ 确定了驱动晶体管DT的第一节点N1和第二节点N2之间的电压差 $V_{gs}$ 的降低率。

[0158] 图13A、图13B、图14A、图14B、图15A、图15B和图16是示出关于根据第二示例性实施例的有机发光显示装置100的该像素结构的各种模拟的曲线图。

[0159] 图13A和图13B示出关于根据第二实施例的该像素结构的阈值电压补偿能力的模拟结果,这是通过改变第二电容器Cstg2以便补偿因寄生电容器Cpara造成的阈值电压中的损失来实施的。

[0160] 参照图13A和图13B,该像素结构具有在低灰度级(63灰度)和高灰度级(255灰度)都具有最佳性能的第二电容器Cstg2的电容值。

[0161] 图14A和图14B示出关于根据第二实施例的该像素结构在阈值电压Vth和驱动晶体管DT的迁移率两者都偏离参考值时的复杂补偿能力的模拟结果。

[0162] 参照图14A和图14B,要理解的是,当Ioled位于5%范围内,对于在低灰度级(63灰度)或者高灰度级(255灰度)任一处的阈值电压Vth和迁移率,存在宽的补偿范围。

[0163] 图15A和图15B示出根据第二实施例的该像素结构在低灰度级(63灰度)和高灰度级(255灰度)处的整体均匀性。

[0164] 参照图15A和图15B,要理解的是,根据第二实施例的该像素结构在低灰度级(63灰度)或高灰度级(255灰度)均具有出色的整体均匀性特点。

[0165] 图16示出根据第二实施例的该像素结构中,流经OLED的电流(Y轴)根据数据电压(X轴)变化的情况。

[0166] 参照图16,梯级1.5,1.0,0.5和0 pF表示OLED的第一电极(例如阳极)和源电压VSS之间的电容。

[0167] 参照图16,尽管OLED像一个电容器一样工作,但是当电流容量不够时,可以设计一个电容器来控制电流容量。具体地,即使在数据电压相同的情况下,还是可以通过增加OLED的电容器部件的设计电容来增加流经OLED的电流。

[0168] 上面描述了根据第二实施例的4T3C像素结构和具有该4T3C像素结构的操作。

[0169] 现在结合图17和图18对根据第二实施例的4T3C像素结构及其操作的改进实施例(第三实施例)进行介绍。

[0170] 图17是示出根据本发明第三实施例的有机发光显示装置100的像素结构的等效电路图。

[0171] 参照图17,根据第三实施例的有机发光显示装置100的像素每一个都具有如下像素结构,所述像素结构包括:有机发光二极管(OLED);五个晶体管,所述五个晶体管包括驱动晶体管DT、第一晶体管T1、第二晶体管T2、第三晶体管T3和第四晶体管T4;以及三个电容器,所述三个电容器包括第一存储电容器Cstg1、第二存储电容器Cstg2和升压电容器Cboost。

[0172] 驱动晶体管DT包括形成栅节点的第一节点N1、连接到OLED的第二节点N2以及连接到驱动电压线DVL的第三节点N3,通过驱动电压线DVL提供驱动电压VDD。

[0173] 第一晶体管T1由第一扫描信号SCAN1控制,并且连接在源电压线SVL与驱动晶体管DT的第一节点N1之间。

[0174] 第一存储电容器Cstg1连接在驱动晶体管DT的第一节点N1与第二节点N2之间。

[0175] 第二存储电容器Cstg2和升压电容器Cboost连接在驱动晶体管DT的第一节点N1与第二节点N2之间。

[0176] 第二晶体管T2由第二扫描信号SCAN2控制,并且连接在保持节点Nh与数据线DL之间。

[0177] 第三晶体管T3由第三扫描信号SCAN3控制,并且连接在驱动晶体管DT的第一节点N1与保持节点Nh之间。

[0178] 第四晶体管T4连接在驱动晶体管DT的第二节点N2与提供初始化电压Vini的初始化电压线IVL之间。

[0179] 第四晶体管T4由控制第三晶体管T3的第三扫描信号SCAN3共同控制。

[0180] 根据图17所示的第三实施例的5T3C像素结构与根据图5所示的第二实施例的4T3C像素结构基本上相同,除了通过驱动电压线DVL提供的驱动电压VDD是DC电压,以及增加了第四晶体管T4之外。

[0181] 因而,在图17所示的根据第三实施例的像素结构中,驱动晶体管DT的第二节点N2由通过初始化电压线IVL提供的初始化电压IVL而初始化,而在图5所示的根据第二实施例的4T3C像素结构中,驱动晶体管DT的第二节点N2是由VDD(-)初始化的。

[0182] 如上所述,图17所示的根据第三实施例的5T3C像素结构的操作系统和操作特点与图5所示的根据第二实施例的4T3C像素结构的操作系统和操作特点基本上相同,除了驱动晶体管DT的第二节点N2的初始化之外。

[0183] 因此,具有图17所示的根据第三实施例的5T3C像素结构的像素的操作时序与具有图5所示的根据第二实施例的4T3C像素结构的像素的操作时序相同。

[0184] 将参照图18简要描述具有图17所示的根据第三实施例的5T3C像素结构的像素的操作时序。

[0185] 参照图18,具有根据第三实施例的5T3C像素结构的像素也如第二实施例中的一样执行如下操作,所述操作包括初始化步骤,阈值电压感测步骤,数据写入和迁移率补偿步骤,以及发射步骤。

[0186] 比较具有图17所示的根据第三实施例的5T3C像素结构的像素的操作时序与具有图5所示的根据第二实施例的4T3C像素结构的像素的操作时序,它们的操作系统和操作特点是相同的,除了在5T3C像素结构中驱动电压VDD是DC电压之外。

[0187] 由于提供的是DC驱动电压VDD,因此增加了第四晶体管T4以对驱动晶体管DT的第二节点N2进行初始化。

[0188] 因此,在初始化步骤,DC驱动电压VDD被施加到驱动晶体管DT的第三节点N3,第一晶体管T1由高电平第一扫描信号SCAN1导通,第三晶体管T3和第四晶体管T4由高电平第三扫描信号导通,并且第二晶体管T2由低电平第二扫描信号SCAN2导通。

[0189] 因此,保持节点Nh和驱动晶体管DT的第一节点N1由通过第一晶体管T1提供的源电压VSS初始化,并且驱动晶体管DT的第二节点N2由通过第四晶体管T4提供的初始化电压Vini初始化。

[0190] 由于阈值电压感测步骤、数据写入和迁移率补偿步骤以及发射步骤与根据第二实施例的4T3C像素结构的操作情况相同,因此省去对它们的描述。

[0191] 上面描述了根据第二实施例的4T3C像素结构和根据第三实施例的包括更多一个晶体管(第四晶体管T4)的5T3C像素结构。

[0192] 现在结合图19到图21对根据第四实施例的3T3C像素结构进行介绍,所述第四实施例是对应作为根据第二实施例的4T3C像素结构的改进实施例。

[0193] 图19是示出根据本发明第四示例性实施例的有机发光显示装置100的像素结构的

等效电路图。

[0194] 根据第四实施例的有机发光显示装置100包括:上面设置有多条数据线DL1到DLm和多条栅线GL1到GLn、由此限定了多个像素P的显示面板110,用于驱动数据线DL1到DLm的数据驱动器120,用于驱动栅线GL1到GLn的栅驱动器130,以及用于控制数据驱动器120和栅驱动器130的时序控制器140。

[0195] 参照图19,根据第四实施例的有机发光显示装置100的多个像素中的每一个像素都具有3T3C像素结构,所述3T3C像素结构包括有机发光二极管(OLED),驱动晶体管DT,第一晶体管T1,第二晶体管T2,第一存储电容器Cstg1,第二存储电容器Cstg2和升压电容器Cboost。

[0196] 这里,驱动晶体管DT用来驱动OLED,并且驱动晶体管DT包括形成为栅节点的第一节点N1,连接到OLED的第二节点N2以及连接到驱动电压线DVL的第三节点N3。

[0197] 第一晶体管T1由第一扫描信号SCAN1控制,并且第一晶体管T1连接在源电压线SVL与驱动晶体管DT的第一节点N1之间。

[0198] 第一存储电容器Cstg1连接在驱动晶体管DT的第一节点N1与第二节点N2之间。

[0199] 第二存储电容器Cstg2和升压电容器连接在驱动晶体管DT的第一节点N1与第二节点N2之间。位于第二存储电容器和升压电容器之间的连接节点形成了保持节点Nh。

[0200] 第二晶体管T2由第二扫描信号SCAN2控制,并且第二晶体管T2连接在保持节点Nh与数据线DL之间,第二存储电容器Cstg2和升压电容器Cboost连接到所述保持节点Nh。

[0201] 参照图19,在根据第四实施例的有机发光显示装置100的多个像素中的每一个像素中,AC驱动电压VDD通过驱动电压线DVL提供给驱动晶体管DT的第三节点N3。

[0202] 将参照图20和图21对具有图19所示的根据第四实施例的3T3C像素结构的像素的操作进行描述。

[0203] 图20和图21是根据第四示例性实施例的有机发光显示装置100的像素结构中的操作时序图和主要节点处的电压改变曲线图。

[0204] 参照图20,具有根据第四实施例的3T3C像素结构的像素的操作与具有根据第二实施例的4T3C像素结构的像素的操作是相同的。

[0205] 此外,参照图20,具有根据第四实施例的3T3C像素结构的像素的操作包括初始化步骤,阈值电压感测步骤,数据写入和迁移率补偿步骤,以及发射步骤,这与具有根据第二实施例的4T3C像素结构的像素的操作一样。

[0206] 具有根据第四实施例的3T3C像素结构的像素的操作与具有根据第二实施例的4T3C像素结构的像素的操作的不同之处在于:由于并未提供用于对保持节点Nh初始化的晶体管(图5中的T3),因此保持节点Nh由通过数据线DL提供的数据电压来初始化。

[0207] 因此,输入数据电压被分为低电平初始化数据电压V<sub>o</sub>和高电平数据电压V<sub>data</sub>,并且保持节点Nh由该初始化数据电压V<sub>o</sub>来初始化。

[0208] 在具有根据第四实施例的3T3C像素结构的像素中,保持节点Nh由通过数据线DL施加的电压来初始化。通过数据线DL施加的电压是低电平初始化数据电压V<sub>o</sub>和高电平数据电压V<sub>data</sub>在其中互相交替的电压。

[0209] 因而,连接在保持节点Nh与驱动晶体管DT的第一节点N1之间的晶体管(图5中的T3),连同用于控制该晶体管(图5中的T3)的扫描信号,就能够不要了。

[0210] 此外,参照图20中的初始化步骤的操作时序,由于保持节点Nh由低电平初始化数据电压 $V_o$ 初始化,因此当通过数据线DL执行该初始化时,初始化的时间可能会不够。

[0211] 因此,可以通过由水平时间(HT)以多次( $\mu\text{ItipIe}$ )方式导通第二扫描信号SCAN2,来对不够的时间进行补充。因而,第二晶体管T2由水平时间(HT)重复导通和截止。

[0212] 以这种方式,如图21所示,在初始化步骤,根据数据电压 $V_{\text{data}}+V_o$ 的类型和第二扫描信号SCAN2的类型,保持节点Nh由低电平初始化数据电压 $V_o$ 初始化为齿状。

[0213] 除了这个初始化步骤不同外,其它操作(阈值电压感测步骤,数据写入和迁移率补偿步骤以及发射步骤)及其时序与具有根据第二实施例的4T3C像素结构的像素的相同。

[0214] 因而,在具有图21所示的根据第四实施例的3T3C像素结构的像素中的第一节点N1、第二节点N2和保持节点Nh处电压改变与在具有图11所示的根据第二实施例的4T3C像素结构的像素中的第一节点N1、第二节点N2和保持节点Nh处的电压改变是相同的,除了保持节点在初始化步骤中的电压改变不同之外。

[0215] 将省略对具有根据第四实施例的3T3C像素结构的像素在阈值电压感测步骤、数据写入和迁移率补偿步骤以及发射步骤中的这些其它操作以及在这些步骤中节点N1、N2和Nh处的电压改变的描述,因为它们与具有根据第二实施例的4T3C像素结构的像素的情况是相同的。

[0216] 现在结合图22和图23对根据第五实施例的5T3C像素结构进行介绍,所述第五实施例是对应第四实施例以及具有3T3C像素结构的像素的操作的改进实施例。

[0217] 图22是示出根据本发明第五示例性实施例的有机发光显示装置100的像素结构的等效电路图。

[0218] 参照图22,根据第五实施例的有机发光显示装置100的多个像素中的每一个像素的像素结构与图19所示的根据第四实施例的3T3C像素结构基本上相同,除了DC驱动电压VDD被施加给驱动晶体管DT的第三节点N3,并且为此增加了连接在驱动晶体管DT的第二节点N2与初始化电压线IVL之间的第三晶体管T3之外。

[0219] 具体地,驱动晶体管DT驱动有机发光二极管(OLED),并且包括:形成为栅节点的第一节点N1,连接到OLED的第二节点和连接到驱动电压线DVL的第三节点N3。第一晶体管T1由第一扫描信号SCAN1控制,并且连接在源电压线SVL与驱动晶体管DT的第一节点N1之间。第一存储电容器Cstg1连接在驱动晶体管DT的第一节点N1与第二节点N2之间。第二存储电容器Cstg2和升压电容器Cboost连接在驱动晶体管DT的第一节点N1和第二节点N2之间。位于第二存储电容器和升压电容器之间的连接节点形成保持节点Nh。第二晶体管T2由第二扫描信号SCAN2控制,并且连接在保持节点Nh与数据线DL之间,第二存储电容器Cstg2和升压电容器Cboost连接到所述保持节点Nh。

[0220] 图22所示的根据第五实施例的有机发光显示装置100的多个像素中的每一个像素的像素结构形成5T3C像素结构,因为这种像素结构比根据图19所示的第四实施例的4T3C像素结构多一个晶体管(也即第三晶体管T3)。

[0221] 增加到根据第五实施例的5T3C像素结构中的第三晶体管T3由与控制第二晶体管T2的第二扫描信号SCAN2共同控制。

[0222] 参照图23,下面给出对具有根据图22所示的第五实施例的5T3C像素结构的像素的操作的描述。

[0223] 参照图23,具有根据第五实施例的5T3C像素结构的像素的操作时序与具有图20所示的根据第四实施例的4T3C像素结构的像素的操作时序基本上相同,除了提供的是DC驱动电压VDD,并且因此初始化电压 $V_{ini}$ 通过连接到驱动晶体管DT的第二节点N2的第三晶体管T3施加到驱动晶体管DT的第二节点N2之外。

[0224] 根据如上所述的本发明,该有机发光显示装置具有这样的像素结构,所述像素结构能够通过对在操作期间可能出现的阈值电压中的损失进行补偿而显著改善阈值电压补偿能力和范围。

[0225] 也就是说,根据本发明的某些实施例的像素结构的使用使得在存储绝对阈值电压之外还可以存储相对阈值电压,由此补偿了阈值电压中的损失。

[0226] 该有机发光显示装置具有这样的像素结构,所述像素结构能够基于该像素结构内的电容器设计来补偿迁移率并控制迁移率补偿时间,由此实现了充足的数据写入时间。

[0227] 也就是说,根据本发明某些实施例的像素结构的使用使得可以利用内部电容器将迁移率感测时间控制到期望的时间,由此实现了充足的数据写入时间。

[0228] 该有机发光显示装置具有出色的整体均匀性特点的像素结构。

[0229] 为了解释本发明的某些原则,已给出了前述说明和附图。本领域所属技术人员能够在不背离本发明原则的情况下,通过组合、分离、替换或者改变要素而获得多个改进和变化。这里所公开的前述实施例应理解为仅是示例性的,不作为对本发明的原则和范围的限定。应该理解,本发明的范围通过所附权利要求以及落在本发明范围内的它们的所有等效方式来限定。

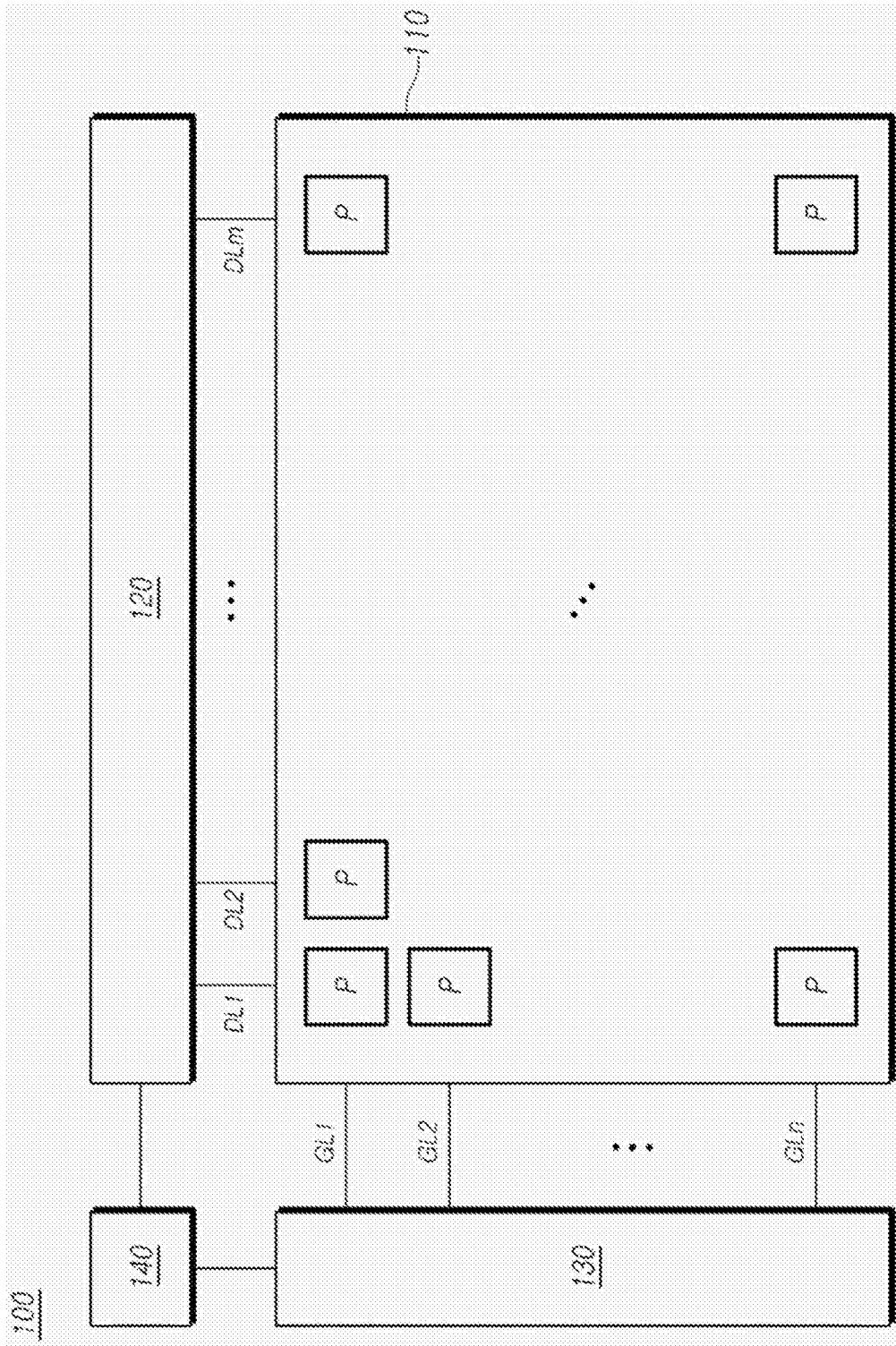


图1

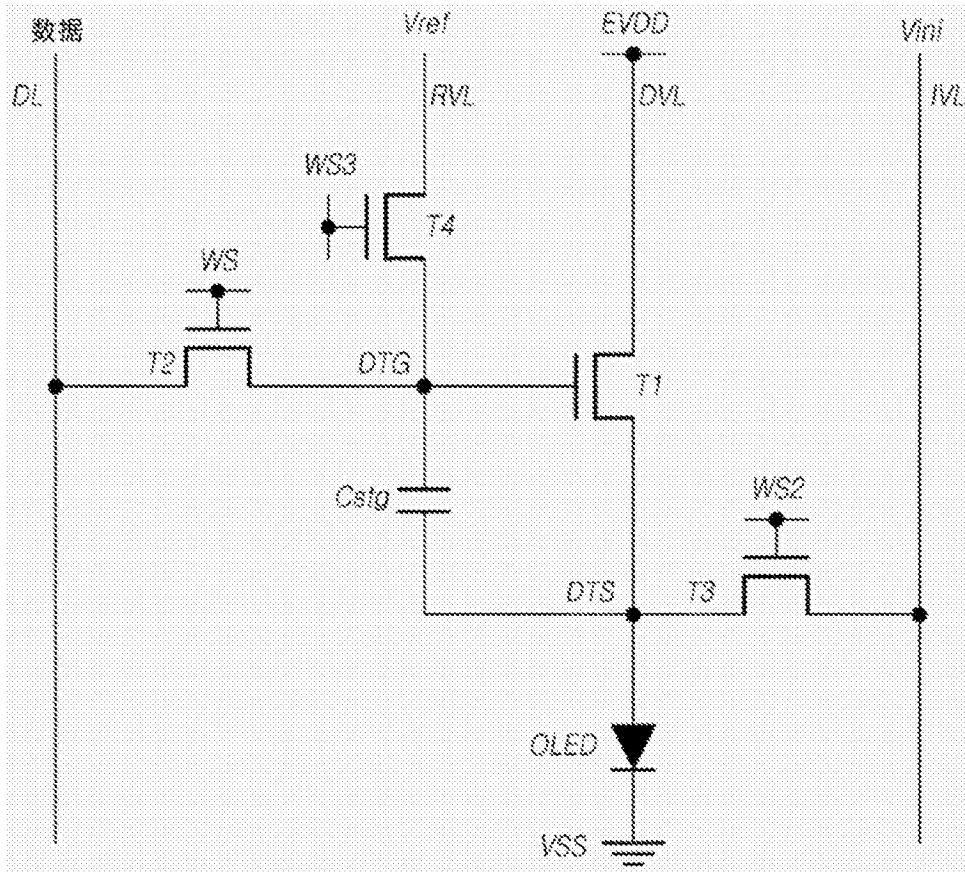


图2

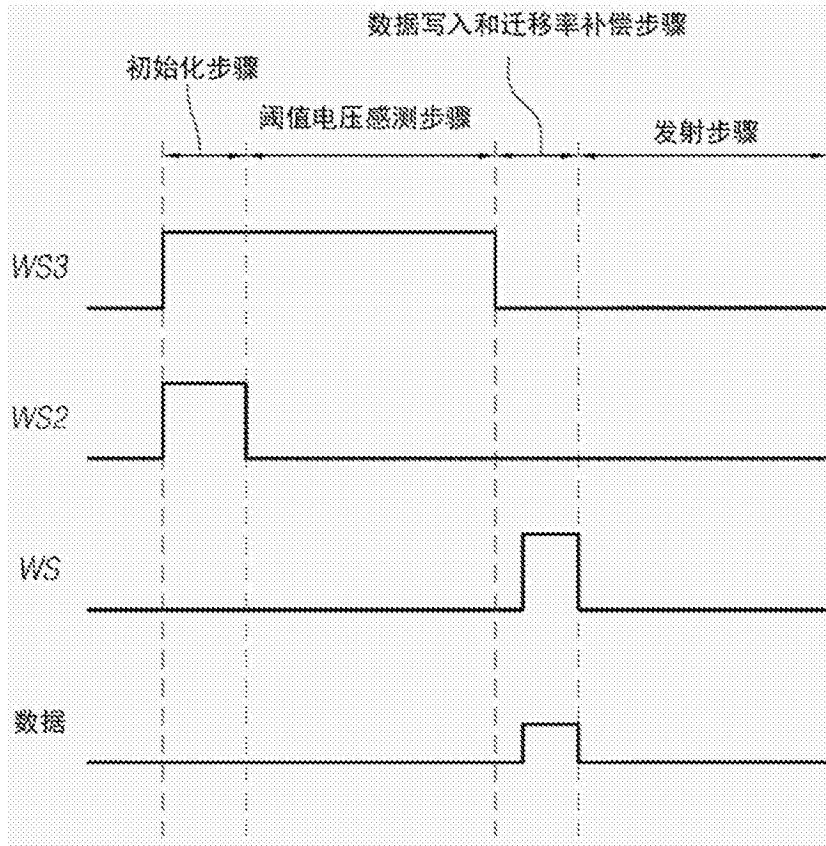


图3

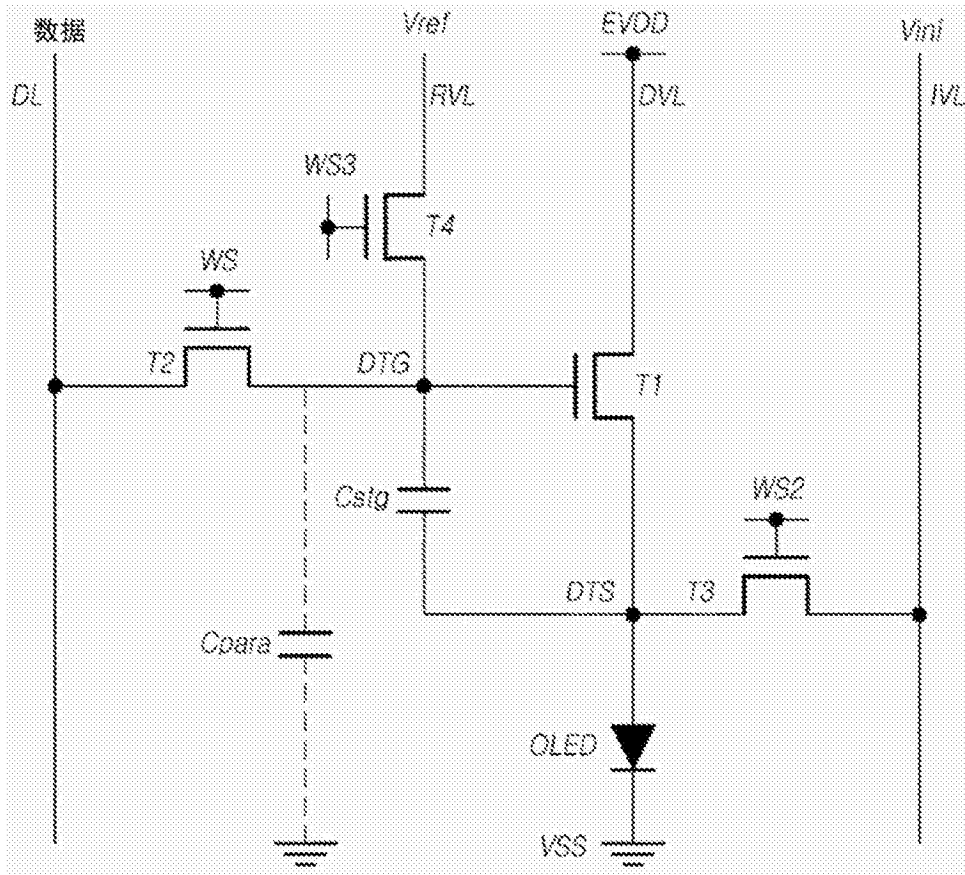


图4

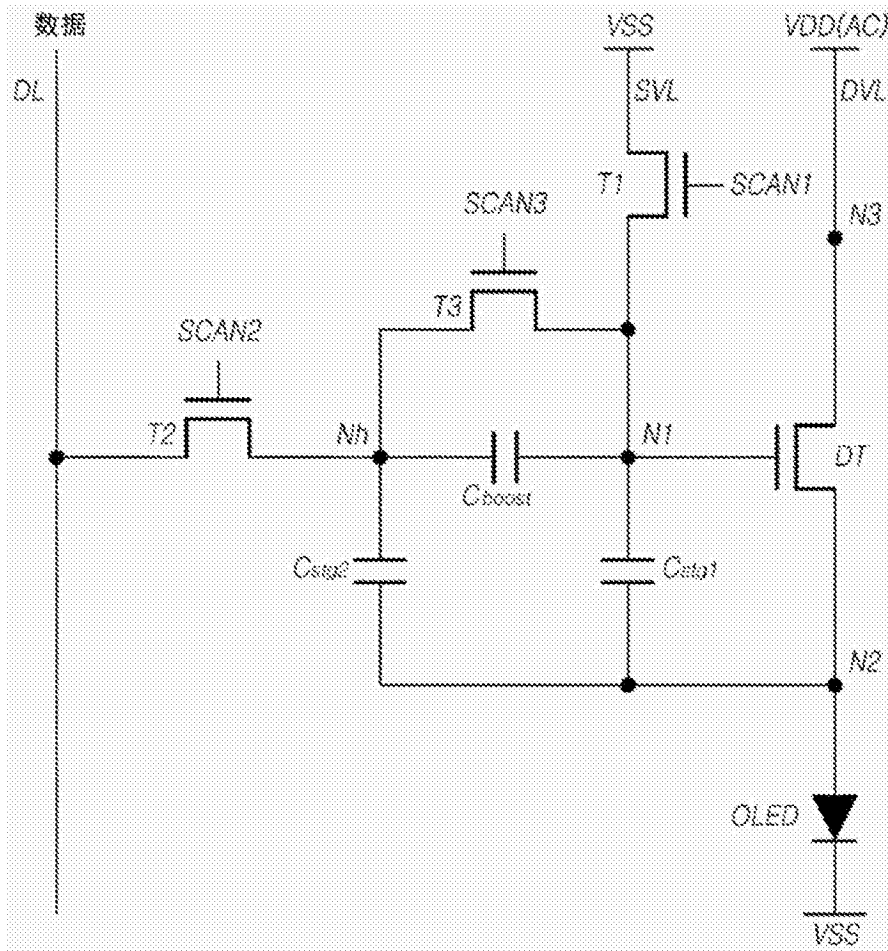


图5

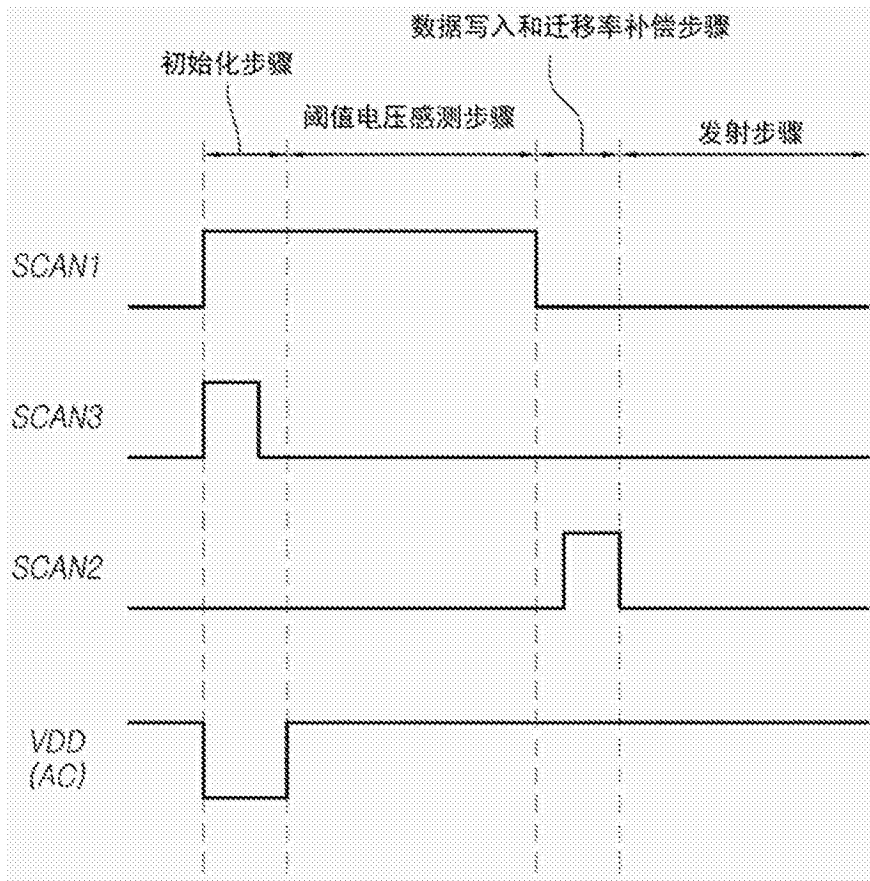


图6

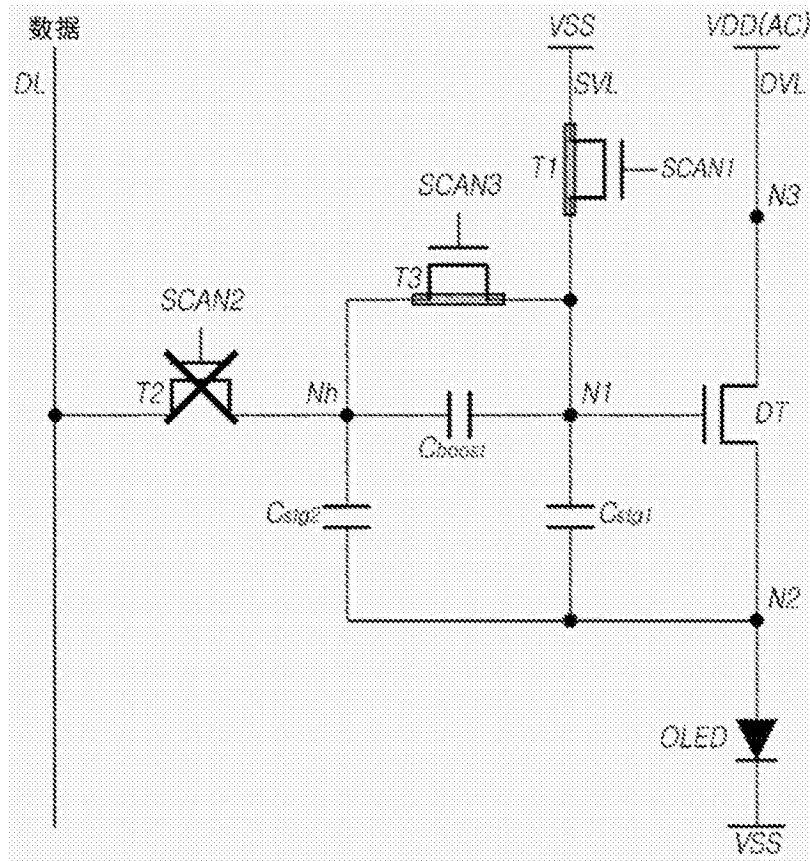


图7A

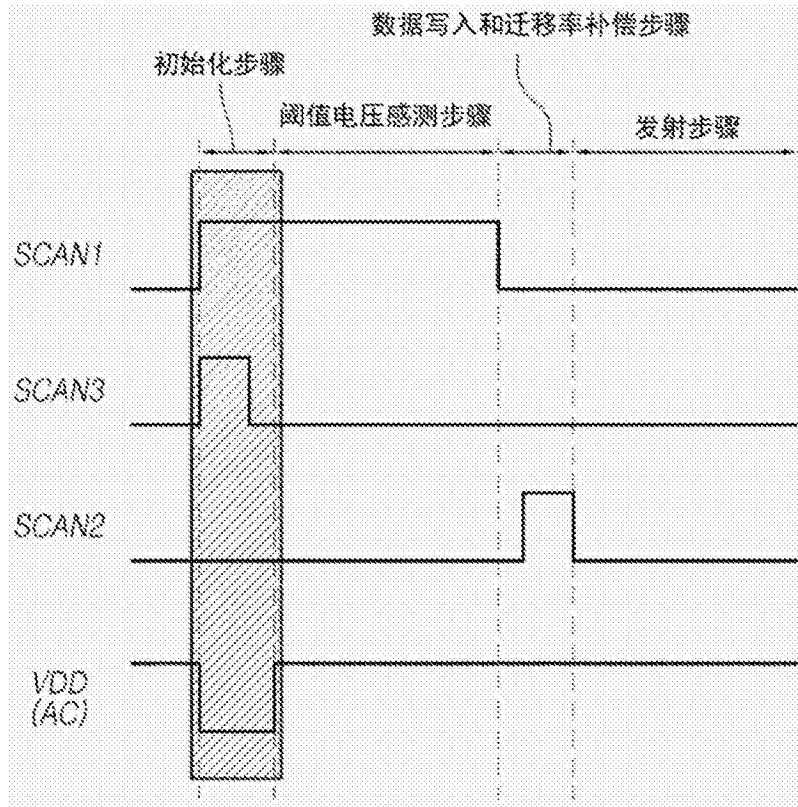


图7B

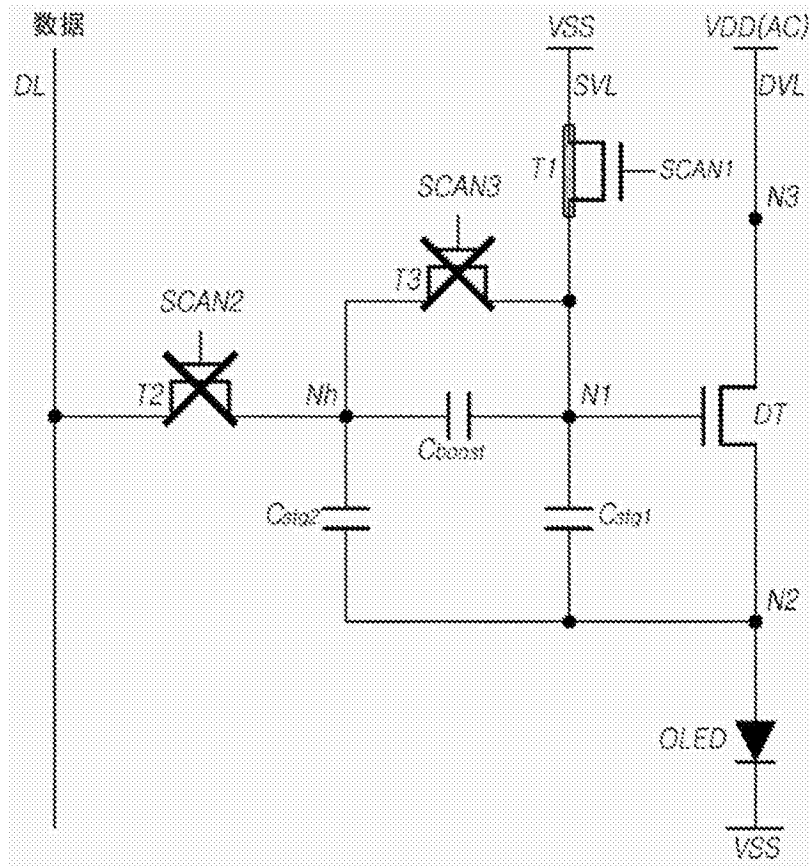


图8A

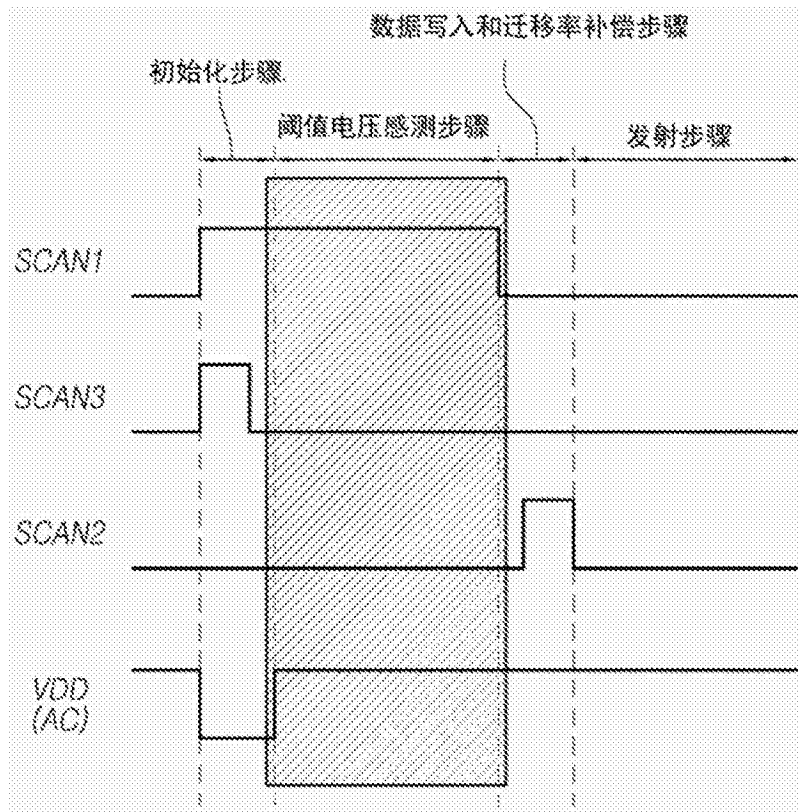


图8B

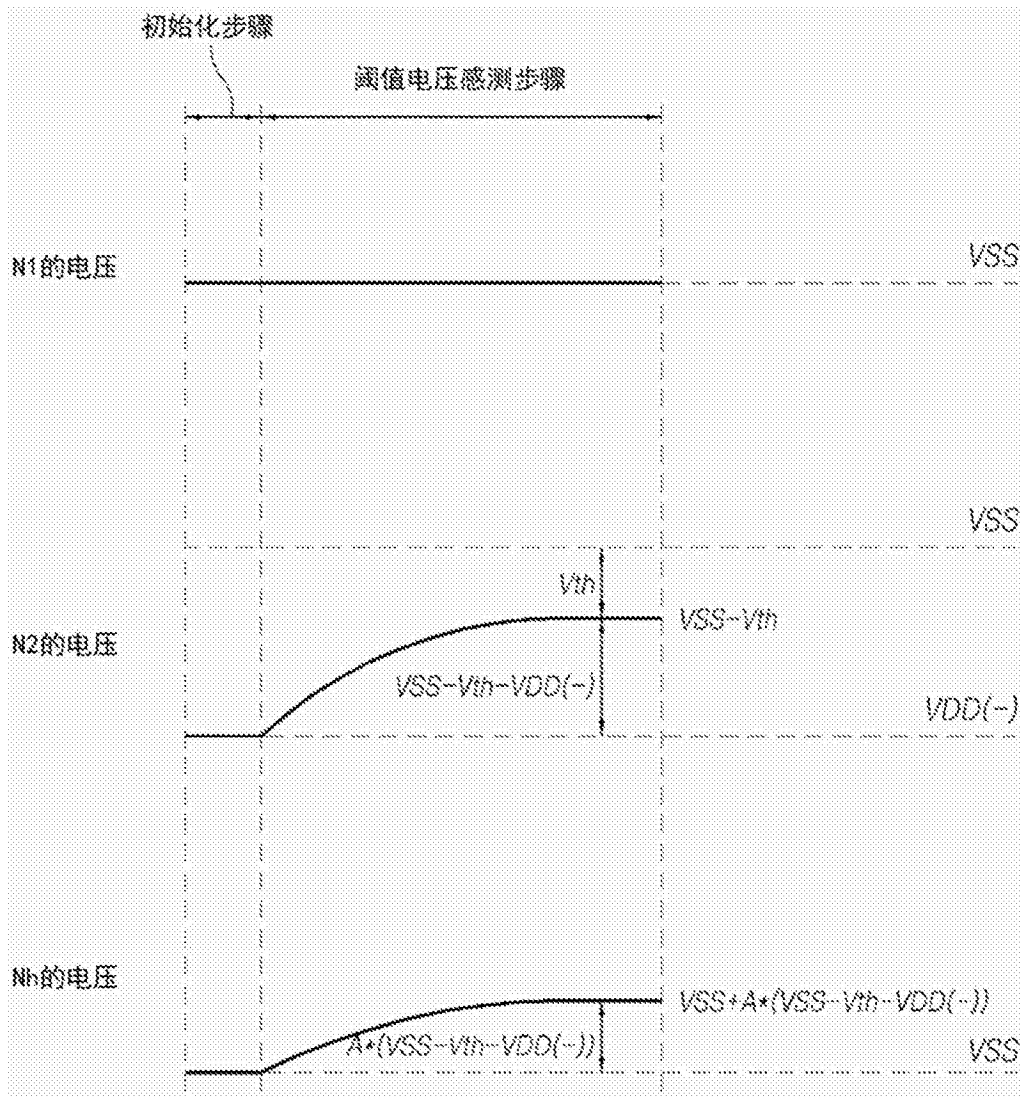


图9

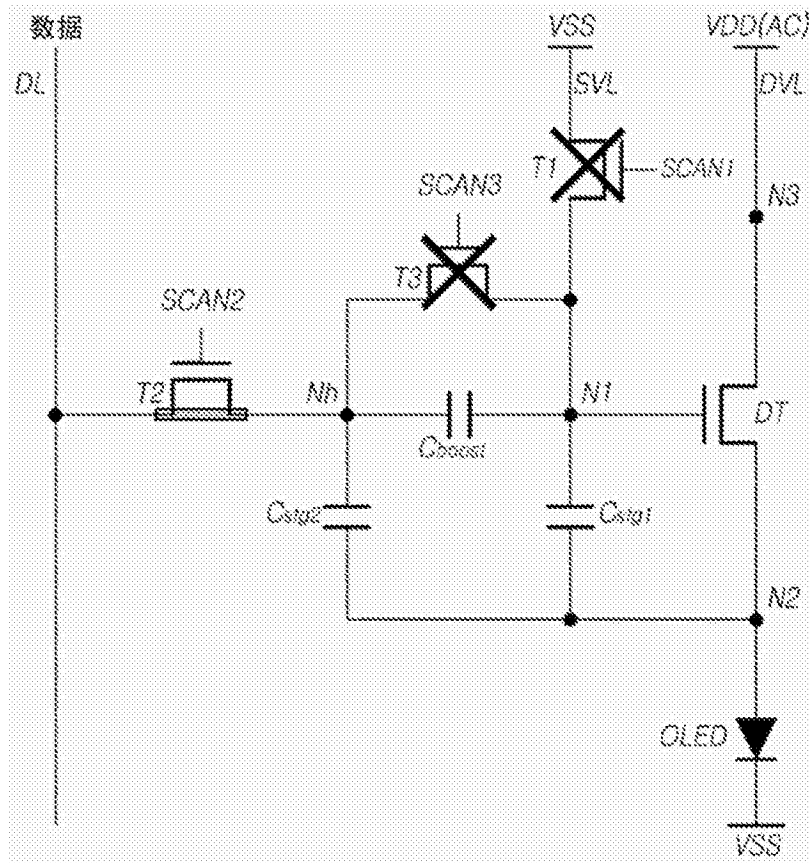


图10A

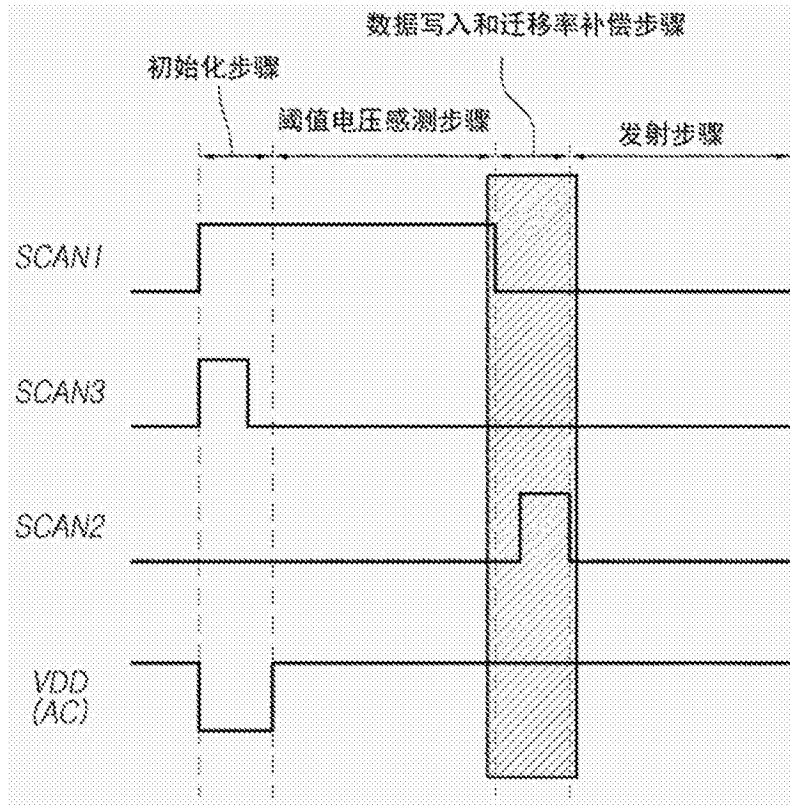


图10B

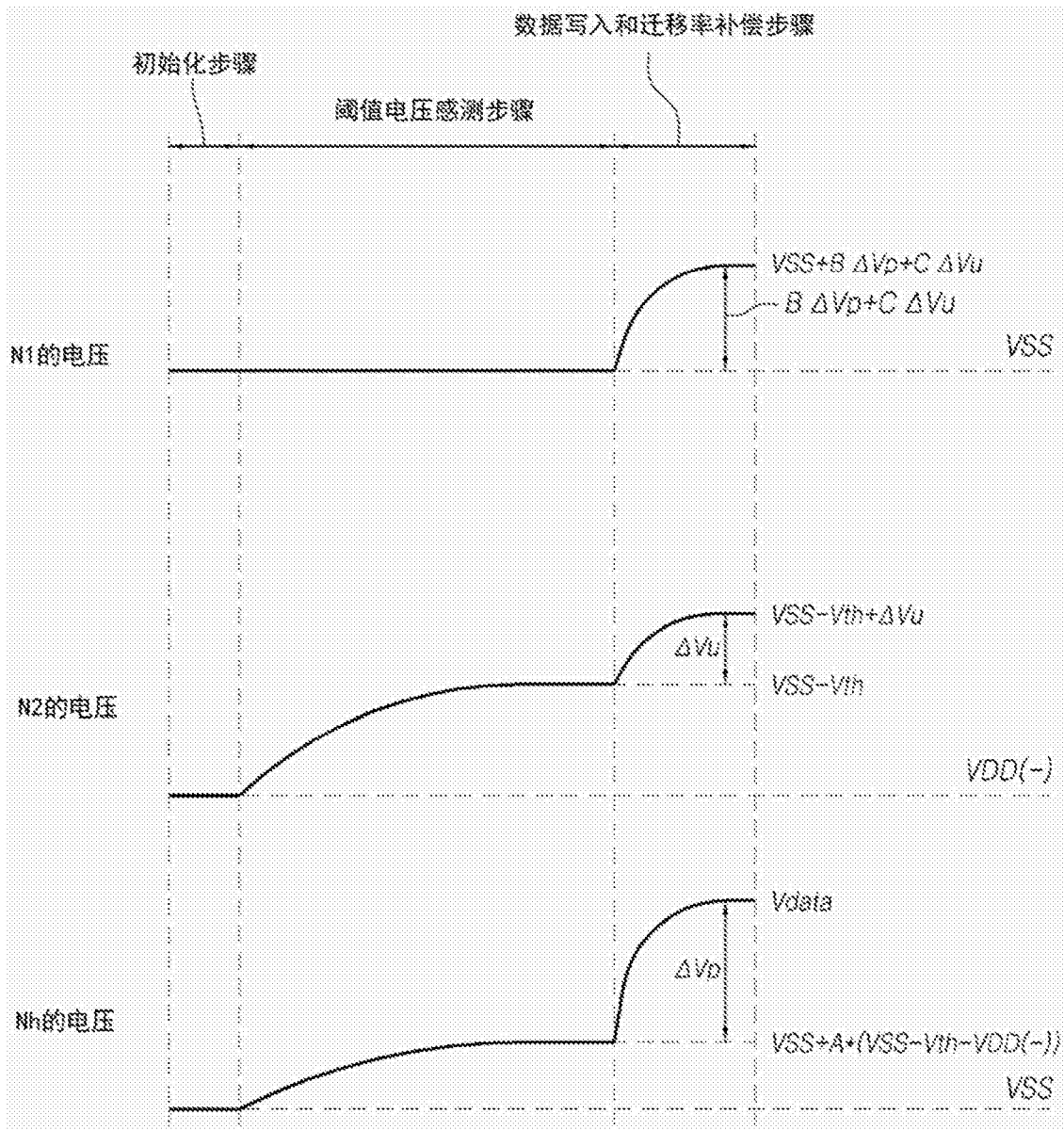


图11



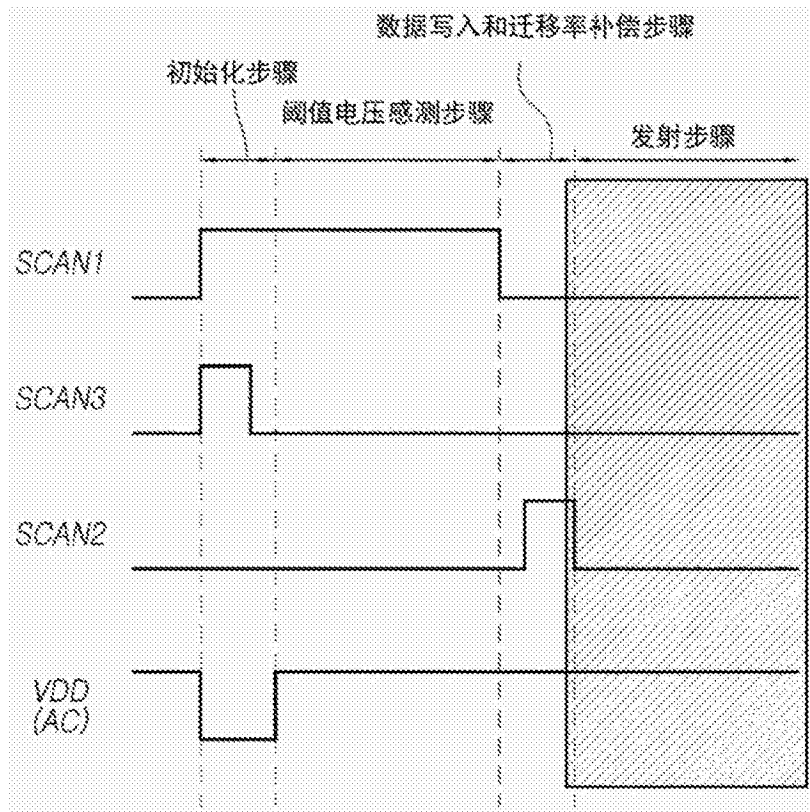


图12B

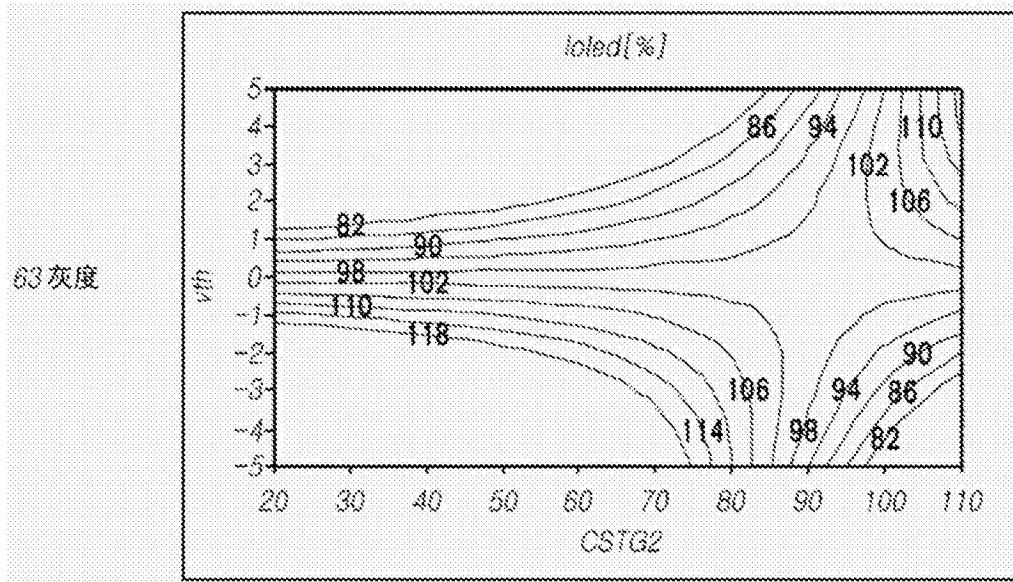


图13A

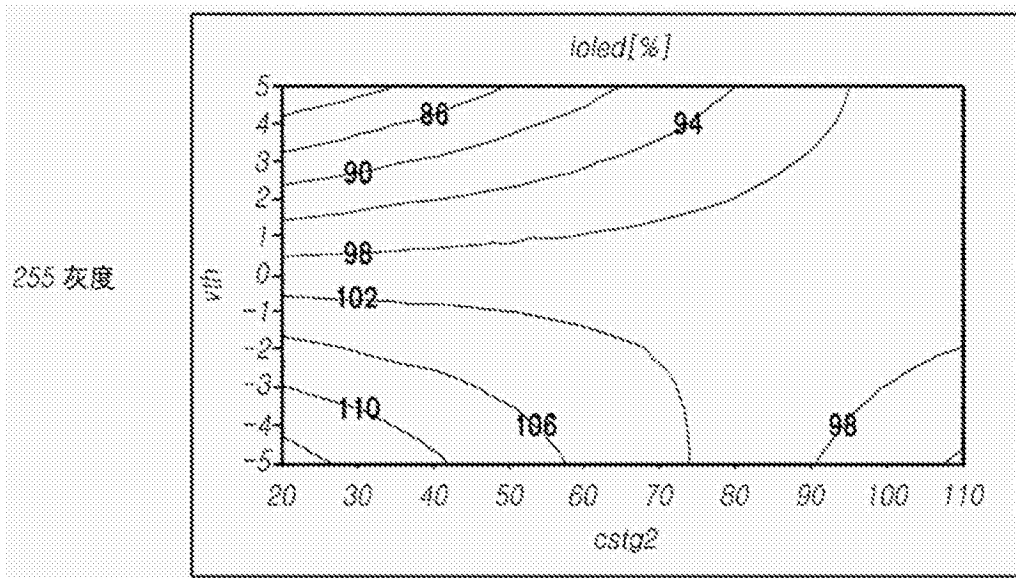


图13B

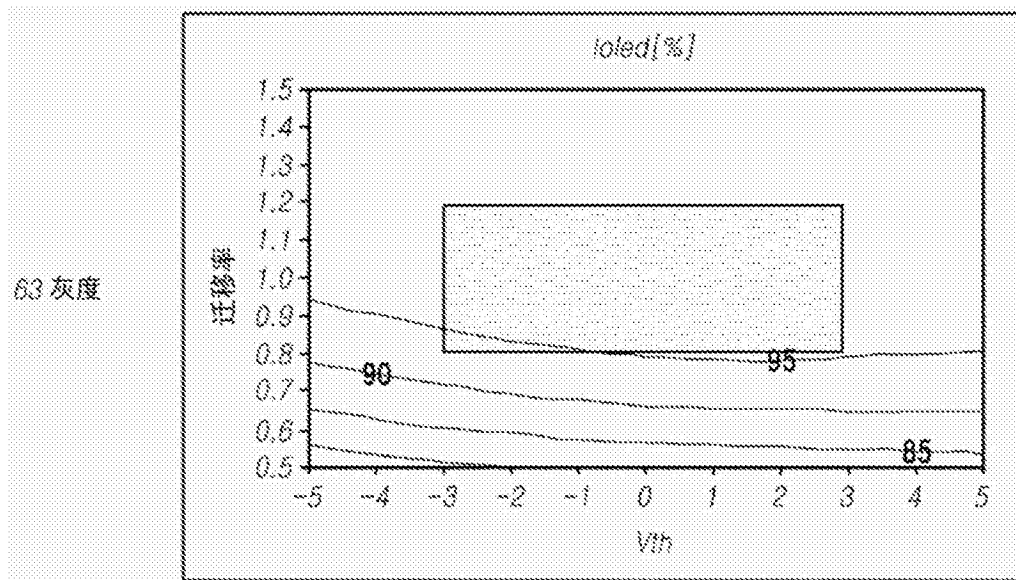


图14A

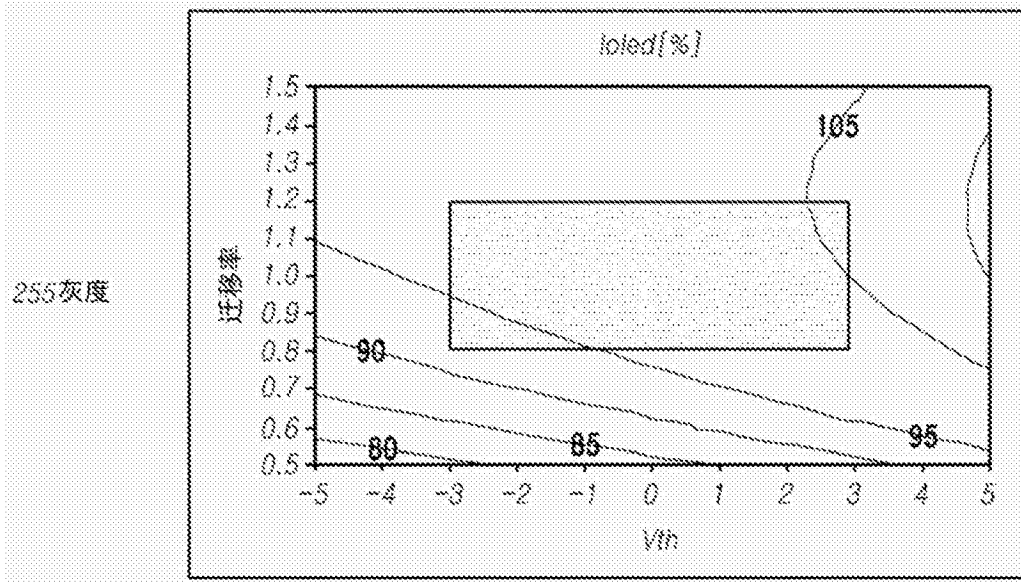


图14B

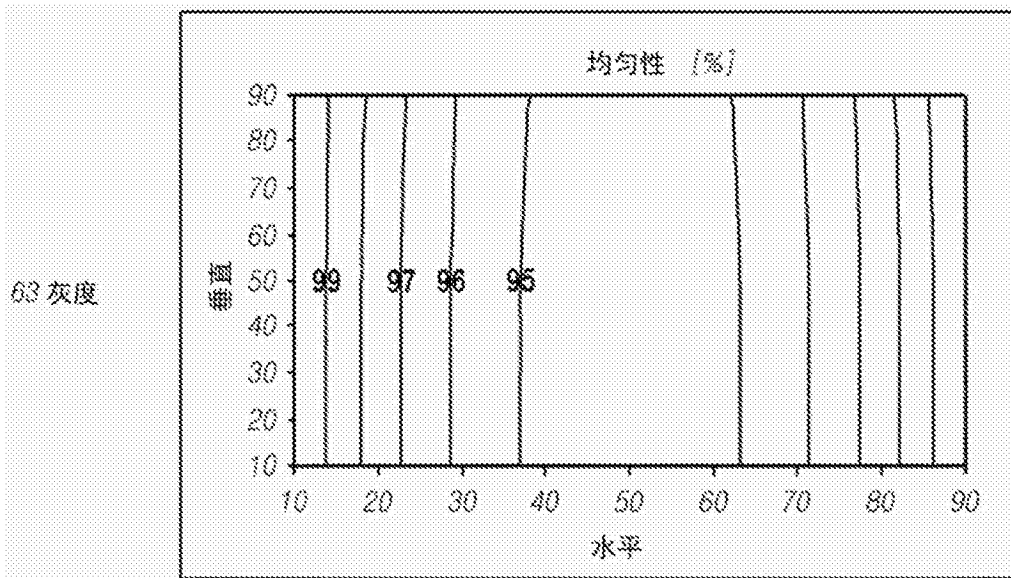


图15A

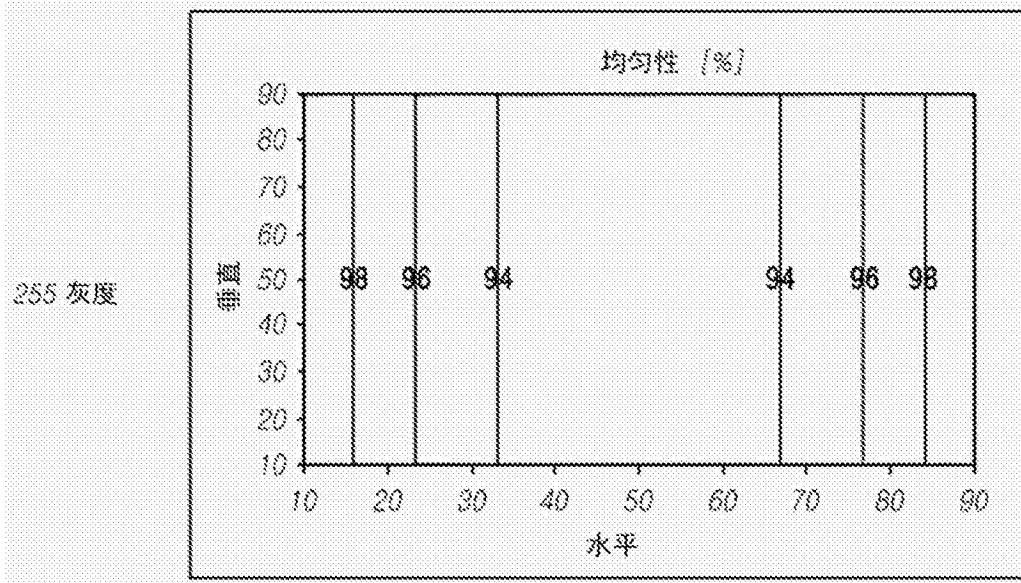


图15B

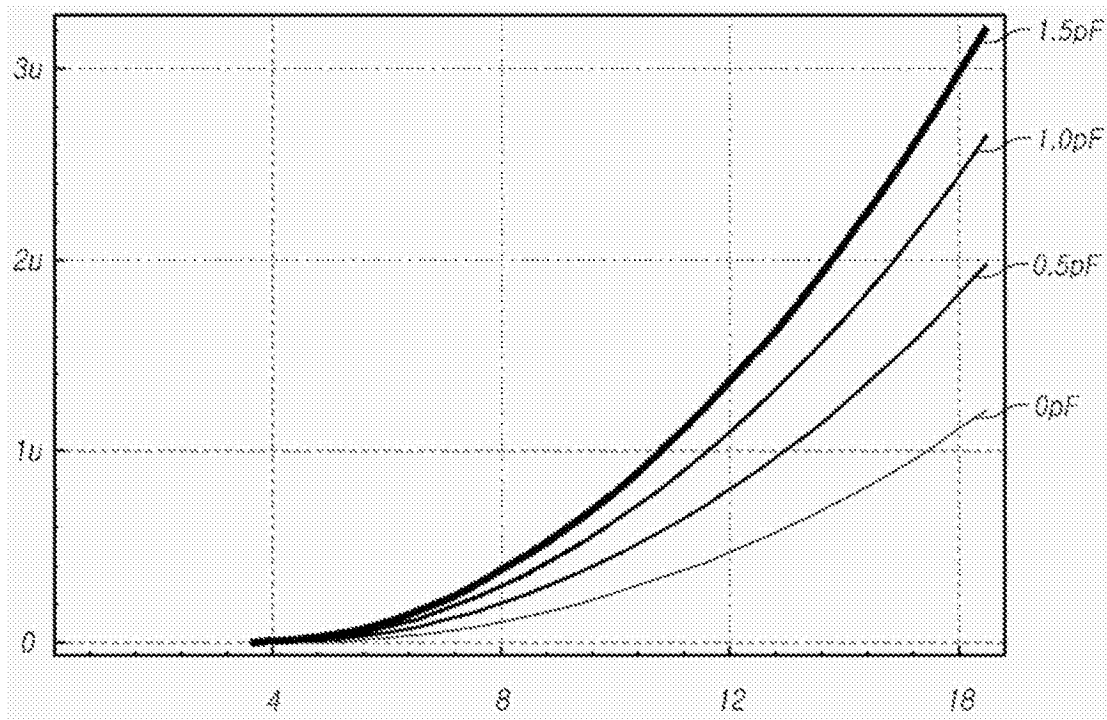


图16

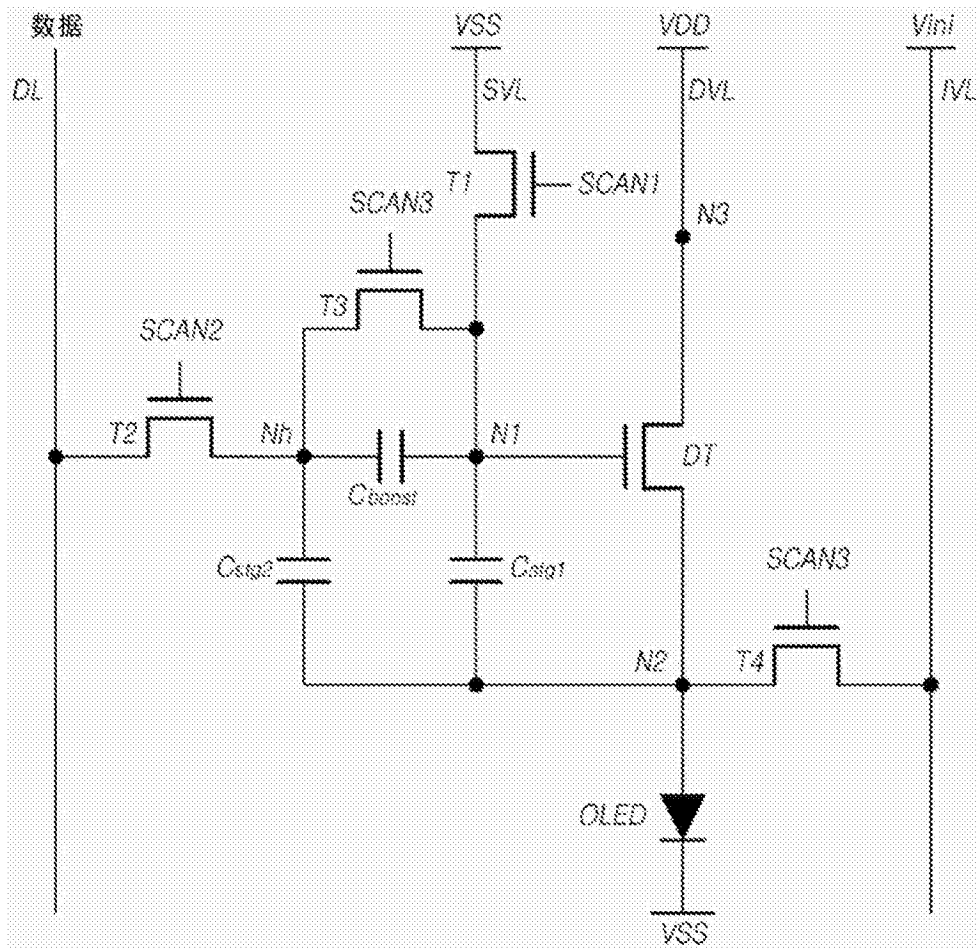


图17

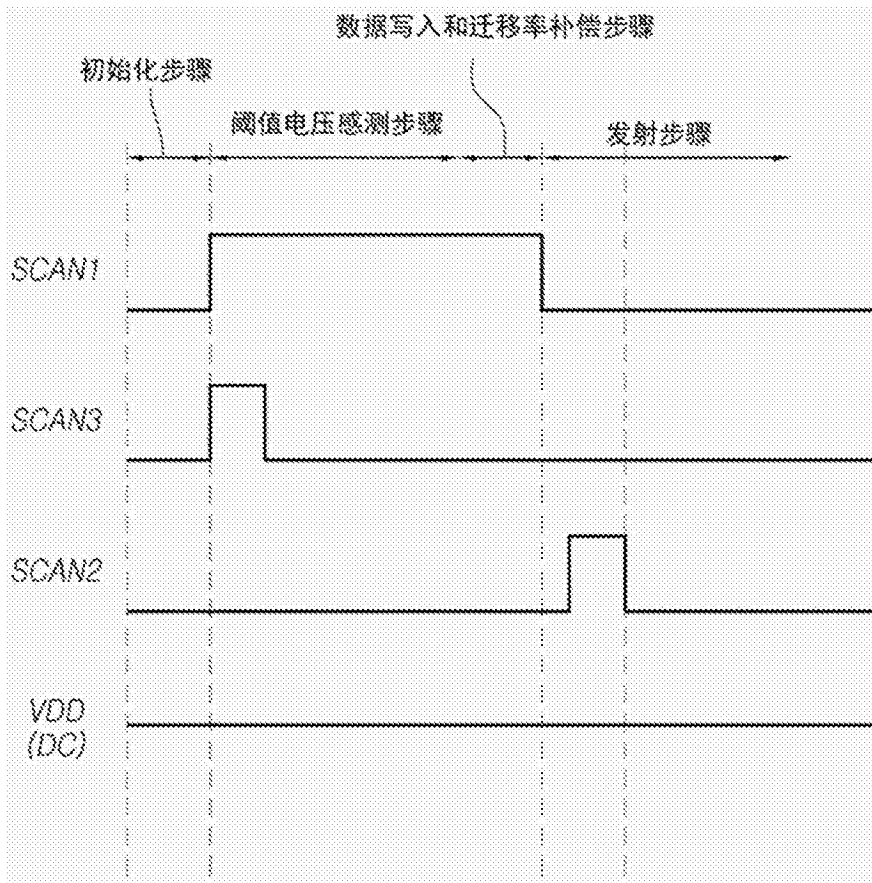


图18

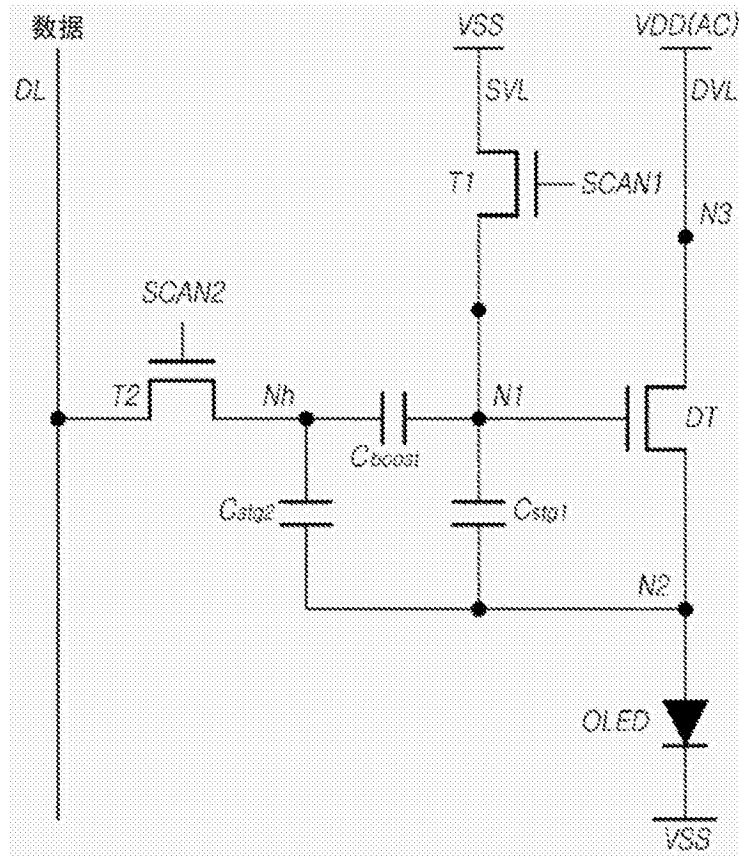


图19

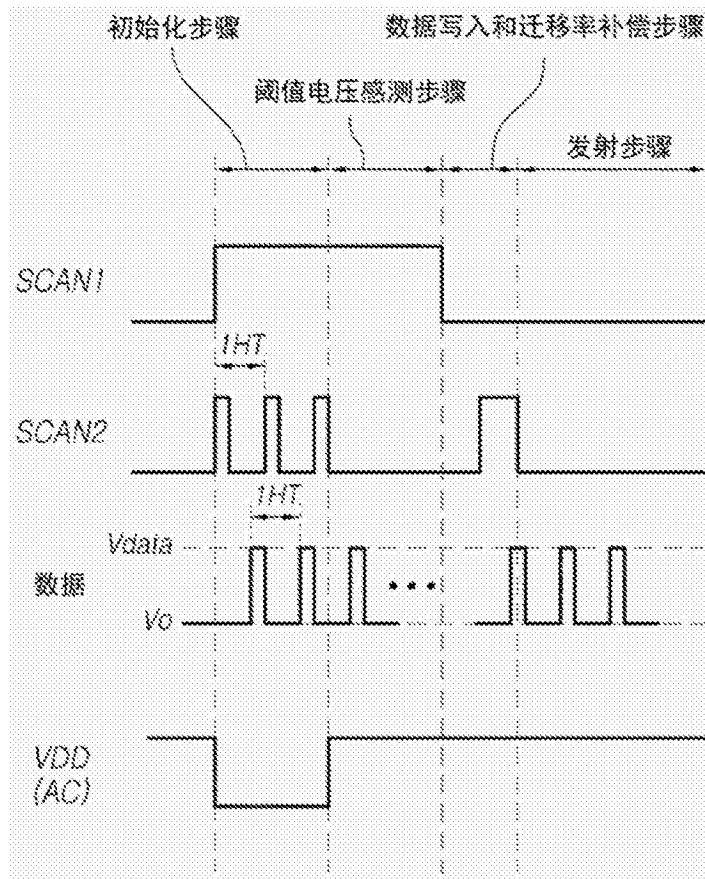


图20

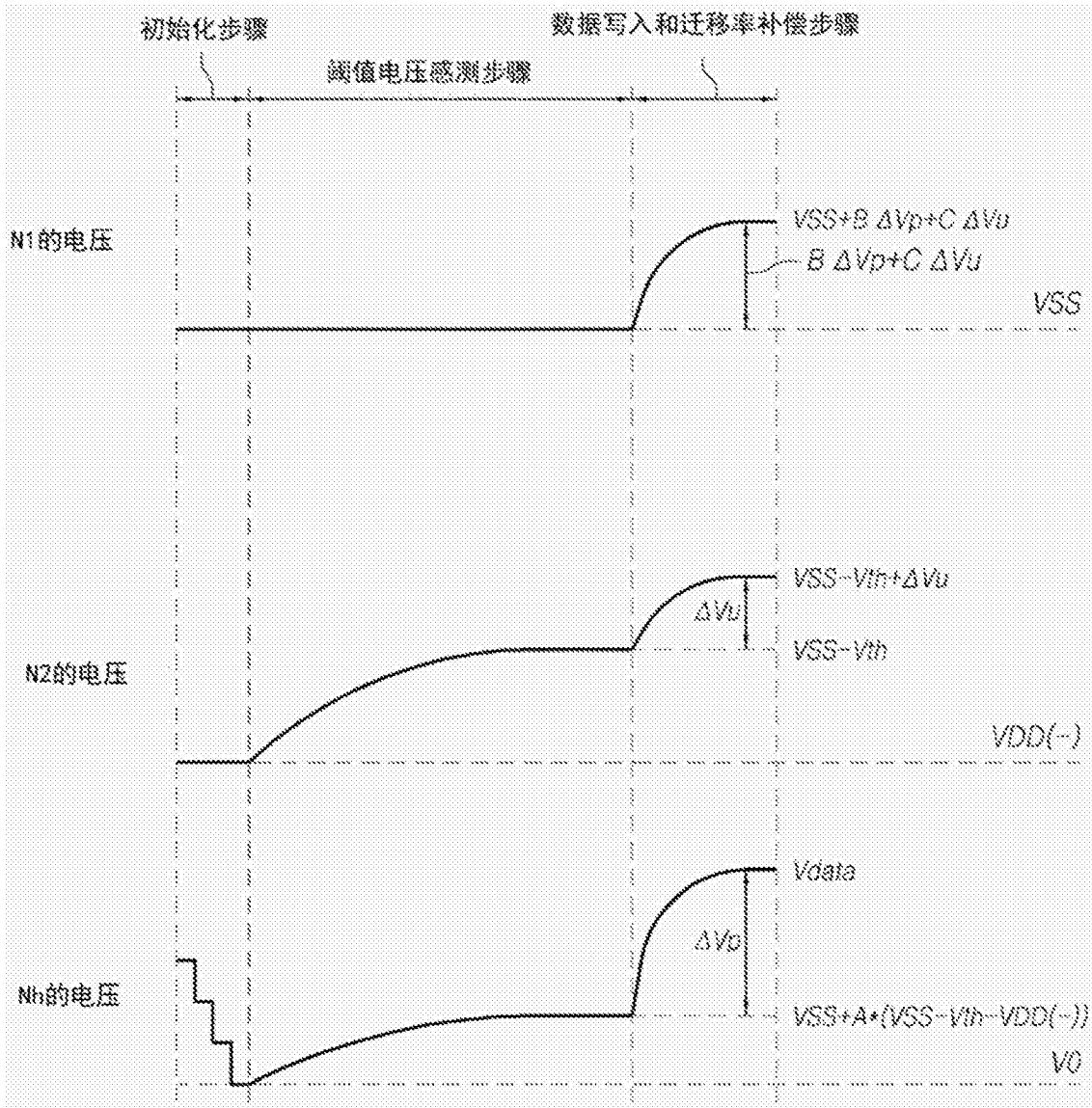


图21

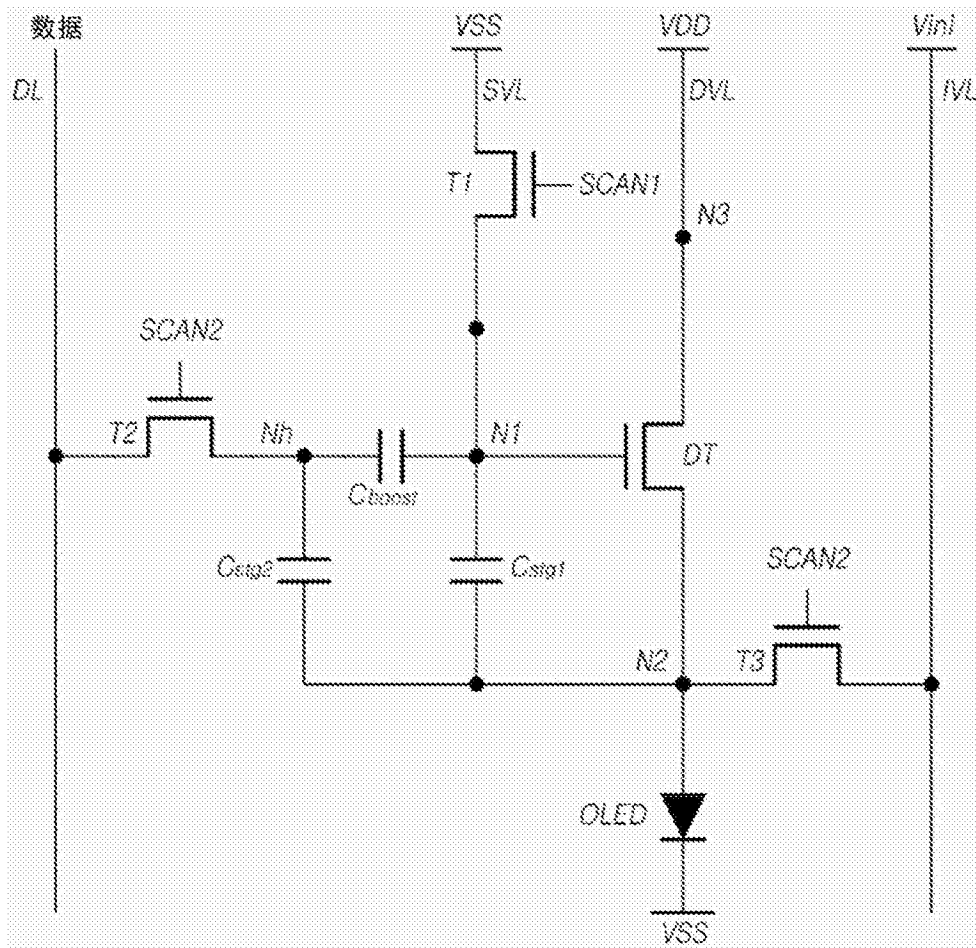


图22

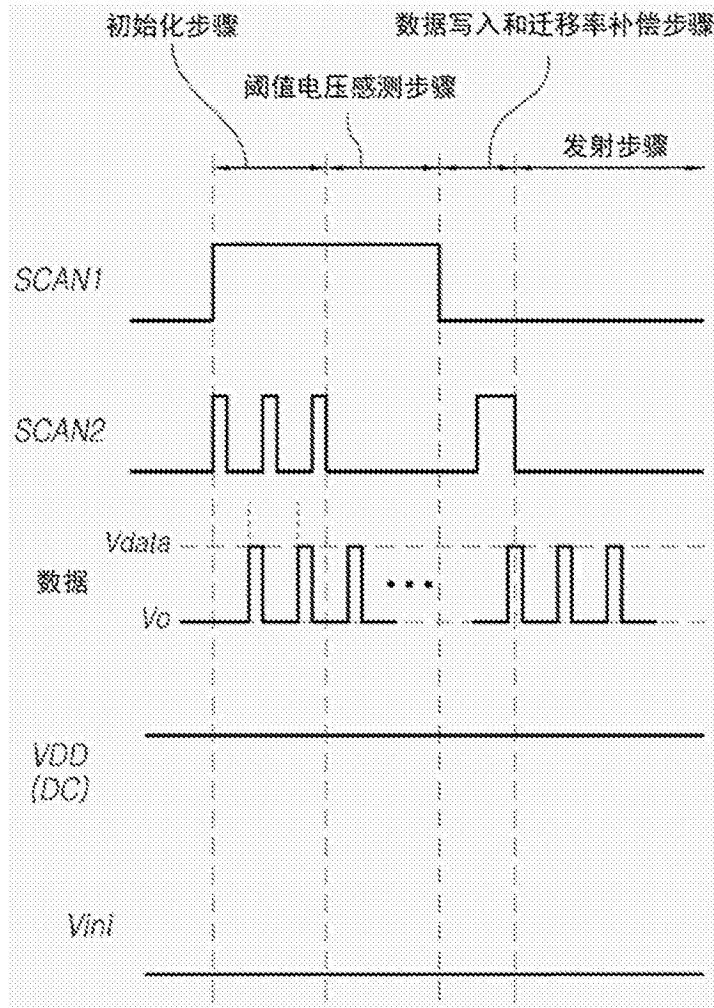


图23

