



## (12)发明专利

(10)授权公告号 CN 104347028 B

(45)授权公告日 2018.10.19

(21)申请号 201410061664.9

(51) Int.Cl.

(22)申请日 2014.02.24

G09G 3/3208(2016.01)

(65)同一申请的已公布的文献号

(56)对比文件

申请公布号 CN 104347028 A

US 2013/0127805 A1, 2013.05.23,

(43)申请公布日 2015.02.11

US 2010/0188316 A1, 2010.07.29,

(30) 优先权数据

US 2013/0002630 A1, 2013.01.03,

10-2013-0091340 2013.08.01 KR

US 2013/0002340 A1, 2013.01.03.

(73)专利权人 三星显示有限公司

审查员 宋澄

地址 韩国京畿道

(72)发明人 李海衍 金容载 郑宝容

(74) 专利代理机构 北京德琦知识产权代理有限公司 11018

代理人 于未茗 康泉

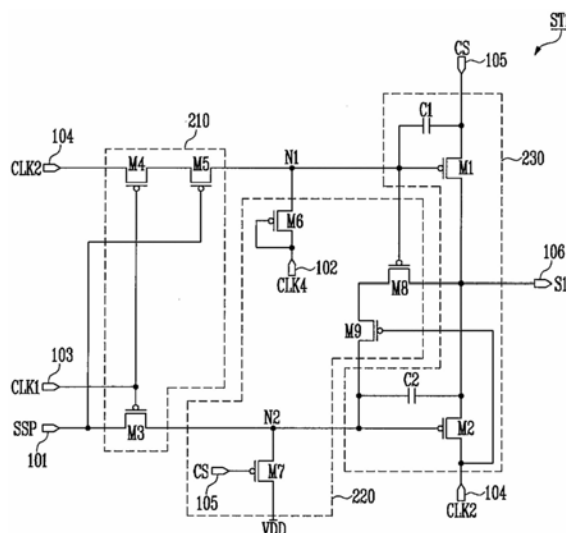
权利要求书3页 说明书10页 附图7页

## (54)发明名称

级电路和使用级电路的有机发光显示装置

(57)摘要

本发明涉及级和使用级的有机发光显示装置。该级包括被配置为根据第一节点和第二节点的电压提供扫描信号到输出端的输出单元；被配置为控制第一节点和第二节点的电压，使得当启动信号或前一级的输出信号被提供到第一输入端时，扫描信号从输出单元被提供的第一驱动器；以及被配置为对应于被提供到第二输入端、第四输入端和第五输入端的信号控制第一节点和第二节点的电压的第二驱动器，其中第二驱动器包括在输出端和第二节点之间串联连接的第八晶体管和第九晶体管，其中第八晶体管的栅电极被连接到第一节点，并且第九晶体管的栅电极被连接到第四输入端。



1. 一种级电路,包括:

输出单元,所述输出单元被配置为根据第一节点和第二节点的电压提供扫描信号到输出端;

第一驱动器,所述第一驱动器被配置为控制所述第一节点和所述第二节点的电压,使得当启动信号或前一级电路的输出信号被提供到第一输入端时,所述扫描信号从所述输出单元被提供;和

第二驱动器,所述第二驱动器被配置为对应于被提供到第二输入端、第四输入端和第五输入端的信号控制所述第一节点和所述第二节点的电压,

其中所述第二驱动器包括在所述输出端和所述第二节点之间串联连接的第八晶体管和第九晶体管,

其中所述第八晶体管的栅电极被连接到所述第一节点,并且所述第九晶体管的栅电极被连接到所述第四输入端,并且

其中所述第二驱动器进一步包括在所述第二节点和第一电源之间的第七晶体管,所述第七晶体管具有被连接到所述第五输入端的栅电极。

2. 根据权利要求1所述的级电路,其中所述输出单元包括:

在所述第五输入端和所述输出端之间的第一晶体管,所述第一晶体管具有被连接到所述第一节点的栅电极;

在所述输出端和所述第四输入端之间的第二晶体管,所述第二晶体管具有被连接到所述第二节点的栅电极;

在所述第一节点和所述第五输入端之间的第一电容器;和

在所述第二节点和所述输出端之间的第二电容器。

3. 根据权利要求1所述的级电路,其中所述第二驱动器进一步包括:

在所述第一节点和所述第二输入端之间的第六晶体管,所述第六晶体管具有被连接到所述第二输入端的栅电极。

4. 根据权利要求3所述的级电路,其中所述第一电源被设置为栅极截止电压。

5. 根据权利要求3所述的级电路,其中所述第六晶体管和所述第七晶体管中的每一个包括串联连接的多个晶体管。

6. 根据权利要求1所述的级电路,其中所述第一驱动器包括:

在所述第一输入端和所述第二节点之间的第三晶体管,所述第三晶体管具有被连接到第三输入端的栅电极;

在所述第四输入端和所述第一节点之间的第四晶体管,所述第四晶体管具有被连接到所述第三输入端的栅电极;和

在所述第四晶体管 and 所述第一节点之间的第五晶体管,所述第五晶体管具有被连接到所述第一输入端的栅电极。

7. 根据权利要求6所述的级电路,其中所述第三晶体管和所述第四晶体管中的每一个包括串联连接的多个晶体管。

8. 根据权利要求1所述的级电路,其中所述第一驱动器包括:

在所述第一输入端和所述第二节点之间的第三晶体管,所述第三晶体管具有被连接到第三输入端的栅电极;和

在所述第二输入端和所述第一节点之间的第四晶体管,所述第四晶体管具有被连接到所述第二节点的栅电极。

9.一种有机发光显示装置,包括:

由扫描线和数据线限定的区域中的像素;

被配置为提供数据信号到所述数据线的数据驱动器;和

包括根据权利要求1所述的、被分别连接到所述扫描线从而提供扫描信号到所述扫描线的级电路的扫描驱动器,

其中奇数级电路被配置为由第一信号和控制信号驱动,并且偶数级电路被配置为由第二信号和所述控制信号驱动。

10.根据权利要求9所述的有机发光显示装置,其中所述级电路中的每一个包括:

被配置为接收所述启动信号或所述前一级电路的所述输出信号的所述第一输入端;

被配置为接收所述第一信号或所述第二信号的所述第二输入端、第三输入端和所述第四输入端;

被配置为接收所述控制信号的所述第五输入端;和

被配置为输出所述扫描信号中的相应一个的所述输出端。

11.根据权利要求10所述的有机发光显示装置,其中所述级电路中的第一级电路和第二级电路中的每一个的第一输入端被配置为接收所述启动信号。

12.根据权利要求11所述的有机发光显示装置,其中所述级电路中的奇数级电路的第一输入端被配置为接收所述级电路中的前一奇数级电路的输出信号,并且

其中所述级电路中的偶数级电路的第一输入端被配置为接收所述级电路中的前一偶数级电路的输出信号。

13.根据权利要求10所述的有机发光显示装置,其中所述第一信号和所述第二信号中的每一个包括第一时钟信号、第二时钟信号、第三时钟信号和第四时钟信号,并且

其中所述第一至第四时钟信号被逐步提供,使得所述第一至第四时钟信号的电压在低电平不彼此重叠。

14.根据权利要求13所述的有机发光显示装置,其中所述第二信号的第k个时钟信号具有在至少一个时段内和所述第一信号的第k个时钟信号的低电平电压重叠的低电平电压,其中k为1、2、3或4。

15.根据权利要求13所述的有机发光显示装置,其中第i级电路和第i+1级电路的第二输入端、第三输入端和第四输入端被配置为分别接收第四时钟信号、第一时钟信号和第二时钟信号,其中i为1、9或9的倍数,

其中第i+2级电路和第i+3级电路的第二输入端、第三输入端和第四输入端被配置为分别接收第一时钟信号、第二时钟信号和第三时钟信号,

其中第i+4级电路和第i+5级电路的第二输入端、第三输入端和第四输入端被配置为分别接收第二时钟信号、第三时钟信号和第四时钟信号,并且

其中第i+6级电路和第i+7级电路的第二输入端、第三输入端和第四输入端被配置为分别接收第三时钟信号、第四时钟信号和第一时钟信号。

16.根据权利要求10所述的有机发光显示装置,其中所述输出单元包括:

在所述第五输入端和所述输出端之间的第一晶体管,所述第一晶体管具有被连接到所

述第一节点的栅电极；

在所述输出端和所述第四输入端之间的第二晶体管，所述第二晶体管具有被连接到所述第二节点的栅电极；

在所述第一节点和所述第五输入端之间的第一电容器；和

在所述第二节点和所述输出端之间的第二电容器。

17. 根据权利要求10所述的有机发光显示装置，其中所述第一驱动器包括：

在所述第一输入端和所述第二节点之间的第三晶体管，所述第三晶体管具有被连接到所述第三输入端的栅电极；

在所述第四输入端和所述第一节点之间的第四晶体管，所述第四晶体管具有被连接到所述第三输入端的栅电极；和

在所述第四晶体管 and 所述第一节点之间的第五晶体管，所述第五晶体管具有被连接到所述第一输入端的栅电极。

18. 根据权利要求17所述的有机发光显示装置，其中被提供到所述第一输入端的所述启动信号或前一级电路的所述输出信号与被提供到所述第三输入端的时钟信号重叠。

19. 根据权利要求10所述的有机发光显示装置，其中所述第一驱动器包括：

在所述第一输入端和所述第二节点之间的第三晶体管，所述第三晶体管具有被连接到所述第三输入端的栅电极；和

在所述第二输入端和所述第一节点之间的第四晶体管，所述第四晶体管具有被连接到所述第二节点的栅电极。

20. 根据权利要求19所述的有机发光显示装置，其中被提供到所述第一输入端的所述启动信号或所述前一级电路的输出信号与被提供到所述第三输入端的时钟信号重叠。

21. 根据权利要求10所述的有机发光显示装置，其中所述第二驱动器进一步包括：

在所述第一节点和所述第二输入端之间的第六晶体管，所述第六晶体管具有被连接到所述第二输入端的栅电极。

22. 根据权利要求21所述的有机发光显示装置，其中所述第一电源被设置为栅极截止电压。

## 级电路和使用级电路的有机发光显示装置

[0001] 相关申请的交叉引用

[0002] 本申请要求2013年8月1日递交到韩国知识产权局的韩国专利申请No.10-2013-0091340的优先权和权益,该申请的全部内容通过引用整体合并于此。

### 技术领域

[0003] 本发明的实施例涉及级和使用级的有机发光二极管显示装置。

### 背景技术

[0004] 随着信息技术的发展,对于用作用于传达信息的连接介质的显示装置的需求有所增加。因此,例如液晶显示(LCD)装置、有机发光显示装置和等离子显示面板(PDP)之类的平板显示装置(FPD装置)的使用日益增加。

[0005] 在这些FPD装置中,有机发光显示装置使用通过电子和空穴的复合而发光的有机发光二极管(OLED)显示图像。当与其它类型的FPD装置相比时,有机发光显示装置通常具有相对较快的响应速度,并用相对低的功耗驱动。

### 发明内容

[0006] 本发明的实施例提供了被配置为以各种顺序提供扫描信号的级和使用该级的有机发光显示装置。

[0007] 根据本发明的实施例,一种级包括:被配置为根据第一节点和第二节点的电压提供扫描信号到输出端的输出单元;被配置为控制第一节点和第二节点的电压,使得当启动信号或前一级的输出信号被提供到第一输入端时,扫描信号从输出单元被提供的第一驱动器;以及被配置为对应于被提供到第二输入端、第四输入端和第五输入端的信号控制第一节点和第二节点的电压的第二驱动器,其中第二驱动器包括在输出端和第二节点之间串联连接的第八晶体管和第九晶体管,其中第八晶体管的栅电极被连接到第一节点,并且第九晶体管的栅电极被连接到第四输入端。

[0008] 输出单元可以包括:在第五输入端和输出端之间的第一晶体管,第一晶体管具有被连接到第一节点的栅电极;在输出端和第四输入端之间的第二晶体管,第二晶体管具有被连接到第二节点的栅电极;在第一节点和第五输入端之间的第一电容器;以及在第二节点和输出端之间的第二电容器。

[0009] 第二驱动器可以包括:在第一节点和第二输入端之间的第六晶体管,第六晶体管具有被连接到第二输入端的栅电极;以及在第二节点和第一电源之间的第七晶体管,第七晶体管具有被连接到第五输入端的栅电极。

[0010] 第一电源可以被设置为栅极截止电压。

[0011] 第六晶体管和第七晶体管中的每一个可以包括串联连接的多个晶体管。

[0012] 第一驱动器可以包括:在第一输入端和第二节点之间的第三晶体管,第三晶体管具有被连接到第三输入端的栅电极;在第四输入端和第一节点之间的第四晶体管,第四晶

晶体管具有被连接到第三输入端的栅电极;以及在第四晶体管和第一节点之间的第五晶体管,第五晶体管具有被连接到第一输入端的栅电极。

[0013] 第三晶体管和第四晶体管中的每一个可以包括串联连接的多个晶体管。

[0014] 第一驱动器可以包括:在第一输入端和第二节点之间的第三晶体管,第三晶体管具有被连接到第三输入端的栅电极;以及在第二输入端和第一节点之间的第四晶体管,第四晶体管具有被连接到第二节点的栅电极。

[0015] 根据本发明的实施例,一种有机发光显示装置包括:由扫描线和数据线限定的区域中的像素;被配置为提供数据信号到数据线的驱动器;以及包括被分别连接到扫描线从而提供扫描信号到扫描线的级的扫描驱动器,其中奇数级被配置为由第一信号和控制信号驱动,并且偶数级被配置为由第二信号和控制信号驱动。

[0016] 每个级可以包括:被配置为接收启动信号或前一级的输出信号的第一输入端;被配置为接收第一信号或第二信号的第二输入端、第三输入端和第四输入端;被配置为接收控制信号的第五输入端;以及被配置为输出扫描信号中的相应一个的输出端。

[0017] 级中的第一级和第二级的第一输入端可以被配置为接收启动信号。

[0018] 级中的奇数级的第一输入端被配置为接收级中的前一奇数级的输出信号,级中的偶数级的第一输入端被配置为接收级中的前一偶数级的输出信号。

[0019] 第一信号和第二信号中的每一个包括第一时钟信号、第二时钟信号、第三时钟信号和第四时钟信号,第一至第四时钟信号可以被逐步提供,使得第一至第四时钟信号的电压在低电平不彼此重叠。

[0020] 第二信号的第 $k$  ( $k$ 为1、2、3或4)个时钟信号可以具有在至少一个时段内和第一信号的第 $k$ 个时钟信号的低电平电压重叠的低电平电压。

[0021] 第 $i$  ( $i$ 为1、9或9的倍数)级和第 $i+1$ 级的第二输入端、第三输入端和第四输入端被配置为分别接收第四时钟信号、第一时钟信号和第二时钟信号,第 $i+2$ 级和第 $i+3$ 级的第二输入端、第三输入端和第四输入端被配置为分别接收第一时钟信号、第二时钟信号和第三时钟信号,第 $i+4$ 级和第 $i+5$ 级的第二输入端、第三输入端和第四输入端被配置为分别接收第二时钟信号、第三时钟信号和第四时钟信号,第 $i+6$ 级和第 $i+7$ 级的第二输入端、第三输入端和第四输入端被配置为分别接收第三时钟信号、第四时钟信号和第一时钟信号。

[0022] 每个级可以包括:被配置为根据第一节点和第二节点的电压提供扫描信号中的相应一个到输出端的输出单元;以及被配置为控制第一节点和第二节点的电压的第一驱动器和第二驱动器。

[0023] 输出单元可以包括:在第五输入端和输出端之间的第一晶体管,第一晶体管具有被连接到第一节点的栅电极;在输出端和第四输入端之间的第二晶体管,第二晶体管具有被连接到第二节点的栅电极;在第一节点和第五输入端之间的第一电容器;以及在第二节点和输出端之间的第二电容器。

[0024] 第一驱动器可以包括:在第一输入端和第二节点之间的第三晶体管,第三晶体管具有被连接到第三输入端的栅电极;在第四输入端和第一节点之间的第四晶体管,第四晶体管具有被连接到第三输入端的栅电极;以及在第四晶体管和第一节点之间的第五晶体管,第五晶体管具有被连接到第一输入端的栅电极。

[0025] 被提供到第一输入端的启动信号或前一级的输出信号可以和被提供到第三输入

端的时钟信号重叠。

[0026] 第一驱动器可以包括:在第一输入端和第二节点之间的第三晶体管,第三晶体管具有被连接到第三输入端的栅电极;以及在第二输入端和第一节点之间的第四晶体管,第四晶体管具有被连接到第二节点的栅电极。

[0027] 被提供到第一输入端的启动信号或前一级的输出信号可以和被提供到第三输入端的时钟信号重叠。

[0028] 第二驱动器可以包括:在第一节点和第二输入端之间的第六晶体管,第六晶体管具有被连接到第二输入端的栅电极;在第二节点和第一电源之间的第七晶体管,第七晶体管具有被连接到第五输入端的栅电极;以及在输出端和第二节点之间串联连接的第八晶体管和第九晶体管。第八晶体管的栅电极可以被连接到第一节点,第九晶体管的栅电极可以被连接到第四输入端。

[0029] 第一电源可以被设置为栅极截止电压。

## 附图说明

[0030] 下面将参考附图更充分地描述示例性实施例,然而,示例性实施例可以以不同的形式实现,不应被解释为限于本文所展示的实施例。相反,提供这些实施例是为了使得本公开将充分和完整,并且将向本领域技术人员充分地传达示例性实施例的范围。

[0031] 在附图中,为了例示清楚,尺寸可能被夸大。将理解的是,当一元件被称为在两个元件“之间”时,它可以是这两个元件之间的唯一元件,也可以存在一个或多个中间元件。相同的附图标记始终指代相同的元件。

[0032] 图1是示出了根据本发明的实施例的有机发光显示装置的图。

[0033] 图2是示出了包括在扫描驱动器中的级的实施例的图。

[0034] 图3是示出了图2所示的级的实施例的电路图。

[0035] 图4是示出了图3所示的级的驱动方法的波形图。

[0036] 图5是示出了对应于图4的驱动方法输出扫描信号的实施例的波形图。

[0037] 图6是示出了对应于图4的驱动方法输出扫描信号的另一实施例的波形图。

[0038] 图7是示出了用于并发(例如同时)提供扫描信号到扫描线的驱动波形的波形图。

[0039] 图8是示出了图2所示的级的另一实施例的电路图。

[0040] 图9是示出了图2所示的级的又一实施例的电路图。

## 具体实施方式

[0041] 在下文中,将参考附图描述根据本发明的某些示例性实施例。这里,当第一元件被描述为被连接到第二元件时,第一元件不仅可以被直接连接到第二元件,还可以经由第三元件被间接连接到第二元件。此外,为了清楚,省略了一些对完整理解本发明不是必需的元件。此外,相同的附图标记始终指代相同的元件。

[0042] 图1是示出了根据本发明的实施例的有机发光显示装置的图。

[0043] 参考图1,根据此实施例的有机发光显示装置包括:包括位于扫描线S1至Sn和数据线D1至Dm的相交部分的像素30的像素单元40、被配置为驱动扫描线S1至Sn的扫描驱动器10、被配置为驱动数据线D1至Dm的数据驱动器20以及被配置为控制扫描驱动器10和数据驱

动器20的时序控制器50。

[0044] 扫描驱动器10提供扫描信号到扫描线S1至Sn。扫描驱动器10可以并发(例如同时)或逐步提供扫描信号到扫描线S1至Sn。扫描驱动器10可以在不同的时段提供扫描信号到奇数扫描线(例如,S1,S3,...)和偶数扫描线(例如,S2,S4,...)。为此,扫描驱动器10可以包括被分别连接到扫描线S1至Sn的级(如例如图2所示)。

[0045] 数据驱动器20提供数据信号到数据线D1至Dm,以与扫描信号同步。

[0046] 时序控制器50提供用于控制扫描驱动器10和数据驱动器20的控制信号(未示出)。时序控制器50将来自有机发光显示装置的外部的数据(未示出)提供到数据驱动器20。

[0047] 当扫描信号被提供时,像素30被选中,以对应于数据信号充入电压。每个所选择的像素30在向有机发光二极管(未示出)提供对应于所充的电压的电流时产生具有一亮度(例如预定亮度)的光。

[0048] 图2是示出了包括在扫描驱动器中的级的实施例的图。为了例示方便,图2中将示出8个级,虽然级的数目可以根据有机发光显示装置的设计和结构而变化。

[0049] 参考图2,根据此实施例的扫描驱动器10包括被分别连接到扫描线S1至S8的级ST1至ST8。级ST1至ST8的每一个被连接到扫描线S1至S8中的任意一个。级ST1至ST8可以用相同的电路来配置。

[0050] 奇数(或偶数)级(例如,ST1,ST3,...)由第一信号CKL1至CLK4和控制信号CS驱动,偶数(或奇数)级(例如,S2,S4,...)由第二信号CLK1'至CLK4'和控制信号CS驱动。为此,级ST1至ST8的每一个包括第一到第五输入端101至105和输出端106。

[0051] 包括在级ST1至ST8的每一个中的第一输入端101接收启动信号SSP或前一级的输出信号(例如,扫描信号)。例如,第一和第二级ST1和ST2的第一输入端101接收启动信号SSP。这里,启动信号SSP被提供为和被分别提供到第一和第二级ST1和ST2的第三输入端103的时钟信号重叠。奇数(或偶数)级的第一输入端101接收前一个奇数(或偶数)级的扫描信号。

[0052] 第i(i为1、9或9的倍数)级的第二、第三和第四输入端102、103和104分别接收第四时钟信号CLK4、第一时钟信号CLK1和第二时钟信号CLK2。

[0053] 第i+1级的第二、第三和第四输入端102、103和104分别接收第四时钟信号CLK4'、第一时钟信号CLK'和第二时钟信号CLK2'。

[0054] 第i+2级的第二、第三和第四输入端102、103和104分别接收第一时钟信号CLK1、第二时钟信号CLK2和第三时钟信号CLK3。

[0055] 第i+3级的第二、第三和第四输入端102、103和104分别接收第一时钟信号CLK1'、第二时钟信号CLK2'和第三时钟信号CLK3'。

[0056] 第i+4级的第二、第三和第四输入端102、103和104分别接收第二时钟信号CLK2、第三时钟信号CLK3和第四时钟信号CLK4。

[0057] 第i+5级的第二、第三和第四输入端102、103和104分别接收第二时钟信号CLK2'、第三时钟信号CLK3'和第四时钟信号CLK4'。

[0058] 第i+6级的第二、第三和第四输入端102、103和104分别接收第三时钟信号CLK3、第四时钟信号CLK4和第一时钟信号CLK1。

[0059] 第i+7级的第二、第三和第四输入端102、103和104分别接收第三时钟信号CLK3'、

第四时钟信号CLK4'和第一时钟信号CLK1'。

[0060] 包括在第一信号中的第一至第四时钟信号CLK1至CLK4被逐步提供,以使第一至第四时钟信号CLK1至CLK4的相位不相互重叠(即,使得第一至第四时钟信号CLK1至CLK4的低电平不相互重叠)。例如,第一至第四时钟信号CLK1至CLK4的每一个可以在2H的时段内具有低电平。第一至第四时钟信号CLK1至CLK4可被逐步提供,以使第一至第四时钟信号CLK1至CLK4的低电平不相互重叠。

[0061] 类似地,包括在第二信号中的第一至第四时钟信号CLK1'至CLK4'被逐步提供,以使第一至第四时钟信号CLK1'至CLK4'的相位不相互重叠。例如,第一至第四时钟信号CLK1'至CLK4'的每一个可以在2H的时段内具有低电平。第一至第四时钟信号CLK1'至CLK4'可被逐步提供,以使第一至第四时钟信号CLK1'至CLK4'的低电平不相互重叠。包括在第二信号中的第k(k为1、2、3或4)个时钟信号CLKk'可以被提供为使得第k个时钟信号CLKk'的低电平在至少一个时段(例如1H的时段)内和包括在第一信号中的第k个时钟信号CLKk的低电平重叠。

[0062] 图3是示出了图2所示的级的示例性实施例的电路图。为了例示方便,在图3中将示出第一级ST1。

[0063] 参考图3,根据此实施例的级ST1包括第一驱动器210、第二驱动器220和输出单元230。

[0064] 输出单元230对应于第一和第二节点N1和N2的电压控制被提供到输出端106的电压。为此,输出单元230包括第一晶体管M1、第二晶体管M2、第一电容器C1和第二电容器C2。

[0065] 第一晶体管M1位于第五输入端105和输出端106之间。第一晶体管M1的栅电极被连接到第一节点N1。第一晶体管M1对应于第一节点N1的电压控制第五输入端105和输出端106之间的连接。这里,第五输入端105是接收控制信号CS的端,并在没有提供控制信号CS的时段内维持高电压(栅极截止电压)。

[0066] 第二晶体管M2位于输出端106和第四输入端104之间。第二晶体管M2的栅电极被连接到第二节点N2。第二晶体管M2对应于第二节点N2的电压控制输出端106和第四输入端104之间的连接。

[0067] 第一电容器C1被连接在第一节点N1和第五输入端105之间。第一电容器C1充入与第一晶体管M1的导通或截止对应的电压。

[0068] 第二电容器C2被连接在第二节点N2和输出端106之间。第二电容器C2充入与第二晶体管M2的导通或截止对应的电压。

[0069] 第一驱动器210对应于提供到第一、第三和第四输入端101、103和104的信号控制第一和第二节点N1和N2的电压。例如,第一驱动器210控制第一和第二节点N1和N2的电压,使得当前一级的输出信号(例如,扫描信号)被输入时可以从输出单元230提供扫描信号。

[0070] 为此,第一驱动器210包括第三晶体管M3、第四晶体管M4和第五晶体管M5。

[0071] 第三晶体管M3位于第一输入端101和第二节点N2之间。第三晶体管M3的栅电极被连接到第三输入端103。当第一时钟信号CLK1被提供到第三输入端103时,第三晶体管M3导通,以允许第一输入端101和第二节点N2彼此电连接。

[0072] 第四晶体管M4位于第四输入端104和第五晶体管M5(或第一节点N1)之间。第四晶体管M4的栅电极被连接到第三输入端。当时钟信号CLK1被提供到第三输入端103时,第四晶

体管M4导通,以允许第四输入端104和第五晶体管M5彼此电连接。

[0073] 第五晶体管M5位于第四晶体管M4和第一节点N1之间。第五晶体管M5的栅电极被连接到第一输入端101。第五晶体管M5允许当启动信号SSP或前一级的输出信号被输入到第一输入端101时第四晶体管M4和第一节点N1彼此电连接。

[0074] 第二驱动器220对应于被提供到第二、第四和第五输入端102、104和105的信号控制第一和第二节点N1和N2的电压。为此,第二驱动器220包括第六晶体管M6、第七晶体管M7、第八晶体管M8和第九晶体管M9。

[0075] 第六晶体管M6位于第一节点N1和第二输入端102之间。第六晶体管M6的栅电极被连接到第二输入端102。也就是说,第六晶体管M6是二极管连接的。当时钟信号CLK4被提供到第二输入端102时,第六晶体管M6导通。

[0076] 第七晶体管M7位于第二节点N2和第一电源VDD之间。第七晶体管M7的栅电极被连接到第五输入端105。当控制信号CS被提供到第五输入端105时,第七晶体管M7导通,以提供第一电源VDD的电压到第二节点N2。这里,第一电源VDD被设置为高电压(例如,栅极截止电压)。

[0077] 第八和第九晶体管M8和M9被串联连接在输出端106和第二节点N2之间。第八晶体管M8的栅电极被连接到第一节点N1,第九晶体管M9的栅电极被连接到第四输入端104。第八晶体管M8对应于第一节点N1的电压控制输出端106和第九晶体管M9之间的电连接。第九晶体管M9对应于提供到第四输入端104的时钟信号CLK2控制第八晶体管M8和第二节点N2之间的电连接。

[0078] 图4是示出了图3所示的级的驱动方法的波形图。

[0079] 参考图4,时钟信号CLK1至CLK4被逐步提供,使得时钟信号CLK1至CLK4的低电平不相互重叠。启动信号SSP被提供到第一输入端101,以与提供到第三输入端103的第一时钟信号CLK1重叠。

[0080] 如果第一时钟信号CLK1被提供到第三输入端103,则第三和第四晶体管M3和M4导通。如果启动信号SSP被提供到第一输入端101,则第五晶体管M5导通。

[0081] 如果第三晶体管M3导通,则第一输入端101和第二节点N2彼此电连接。在这种情况下,第二节点N2由被提供到第一输入端101的启动信号SSP设置为低电压。如果第二节点N2被设置为低电压,则第二晶体管M2导通。

[0082] 如果第二晶体管M2导通,则输出端106和第二输入端104彼此电连接。在这种情况下,第四输入端104被设置为高电压(例如,第二时钟信号CLK2没有被提供),因此,高电压也被输出到输出端106(即,扫描信号没有被提供)。

[0083] 同时,如果第四和第五晶体管M4和M5导通,则第四输入端104与第一节点N1彼此电连接。在这种情况下,第一节点N1接收从第四输入端104提供的高电压,因此,第一晶体管M1被设置为截止状态。

[0084] 接下来,第二时钟信号CLK2被提供到第四输入端104。在这种情况下,第二晶体管M2对应于第二电容器C2的电压被设置为导通状态,因而被提供到第四输入端104的第二时钟信号CLK2被提供到输出端106。当第二时钟信号CLK2被提供到输出端106时,第二节点N2的电压通过第二电容器C2的连接被降到比第二时钟信号CLK2的电压更低的电压,因此,第二晶体管M2稳定地维持在导通状态。被提供到输出端106的第二时钟信号CLK2作为扫描信

号被输出到扫描线S1。

[0085] 同时,如果第二时钟信号CLK2被提供到第四输入端104,则第九晶体管M9导通。在这种情况下,第八晶体管M8对应于被提供到第一节点N1的高电压被设置为截止状态,因而即使第九晶体管M9导通,第二节点N2也稳定地保持低电压。由于在第二时钟信号CLK2被提供到第四输入端104的时段内第四晶体管M4被设置为截止状态,因此第二时钟信号CLK2的电压不被提供到第一节点N1。在扫描信号被提供到输出端106后,第四时钟信号CLK4被提供到第二输入端102。如果第四时钟信号CLK4被提供到第二输入端102,则第六晶体管M6导通。如果第六晶体管M6导通,则第一节点N1通过第四时钟信号CLK4被降低到电压。如果第一节点N1被设置为低电压,则第一晶体管M1导通。如果第一晶体管M1导通,则来自第五输入端105的高电压被提供到输出端106。

[0086] 接下来,第一时钟信号CLK1被提供到第三输入端103,以使第三晶体管M3导通。如果第三晶体管M3导通,则第一输入端101和第二节点N2彼此电连接。在这种情况下,启动信号SSP不被提供到第一输入端101,因而第二节点N2被升高到高电压。如果第二节点N2被设置为高电压,则第二晶体管M2截止。

[0087] 接下来,第二时钟信号CLK2被提供到第四输入端104,使得第九晶体管M9导通。在这种情况下,第八晶体管M8对应于第一节点N1的电压被设置为导通状态,因而输出端106和第二节点N2对应于第九晶体管M9的导通而彼此电连接。在这种情况下,第二节点N2接收高电压。

[0088] 根据本发明的实施例,通过重复上述过程,扫描信号被输出到输出端106。每当在扫描信号没有被输出的时段内第四时钟信号CLK4被提供时,第一节点N1被设置为低电压,并且使用第二时钟信号CLK2,第二节点N2被设置为高电压。然后,第一和第二节点N1和N2被设置为一电压(例如,所需电压),以提高可靠性。

[0089] 图5是示出了对应于图4的驱动方法输出扫描信号的实施例的波形图。

[0090] 参考图5,包括在第一信号中的时钟信号CLK1至CLK4在两个水平时段2H内被设置为低电平的电压。时钟信号CLK1至CLK4被顺序提供,使得时钟信号CLK1至CLK4的低电平的电压不相互重叠。类似地,包括在第二信号中的时钟信号CLK1'至CLK4'在两个水平时段2H内被设置为低电平的电压。时钟信号CLK1'至CLK4'被顺序提供,使得时钟信号CLK1'至CLK4'的低电平的电压不相互重叠。包括在第二信号中的第k个时钟信号CLKk'被设置为使得第k个时钟信号CLKk'的低电平和包括在第一信号中的第k个时钟信号CLKk的低电平在一个水平时段1H内重叠。

[0091] 启动信号SSP被提供为和被提供到第一级ST1的第三输入端103的第一时钟信号CLK1以及被提供到第二级ST2的第三输入端的第一时钟信号CLK1'重叠。

[0092] 在这种情况下,第一级ST1将被提供到第四输入端104的第二时钟信号CLK2作为扫描信号输出到第一扫描线S1。第二级ST2将被提供到第四输入端104的第二时钟信号CLK2'作为扫描信号输出到第二扫描线S2。第三级ST3将被提供到第四输入端104的第三时钟信号CLK3作为扫描信号输出到第三扫描线S3。第四级ST4将被提供到第四输入端104的第三时钟信号CLK3'作为扫描信号输出到第四扫描线S4。

[0093] 根据本发明的实施例,在重复上述过程时,扫描信号可被提供到当前扫描线,以在部分时段内和前一扫描信号重叠。此外,包括在第二信号中的时钟信号CLK1'至CLK4'可被

提供为不和包括在第一信号中的时钟信号CLK1至CLK4重叠。然后,扫描信号被逐步输出,使得当前扫描信号不和前一扫描信号重叠。

[0094] 如上所述,根据本发明的实施例,在控制时钟信号CLK1至CLK4和CLK1'至CLK4'的重叠、宽度等时,扫描信号可以以各种方式被输出。

[0095] 图6是示出了对应于图4的驱动方法输出扫描信号的另一实施例的波形图。

[0096] 参考图6,包含在第一信号中的时钟信号CLK1至CLK4在两个水平时段2H内被设置为低电平的电压。时钟信号CLK1至CLK4被逐步提供,使得前一时钟信号的低电平的电压和当前时钟信号的低电平的电压在一个水平时段1H内重叠。类似地,包含在第二信号中的时钟信号CLK1'至CLK4'在两个水平时段2H内被设置为低电平的电压。时钟信号CLK1'至CLK4'被逐步提供,使得前一时钟信号的低电平的电压和当前时钟信号的低电平的电压在一个水平时段1H内重叠。包括在第二信号中的第k个时钟信号CLKk'被设置为使得第k个时钟信号CLKk'的低电平和包括在第一信号中的第k个时钟信号CLKk的低电平重叠。

[0097] 然后,第一和第二级ST1和ST2并发(例如同时)提供扫描信号到第一和第二扫描线S1和S2。类似地,第三和第四级ST3和ST4并发(例如同时)提供扫描信号到第三和第四扫描线S3和S4。这里,被提供到第三扫描线S3的扫描信号在部分时段(1H)内和被提供到第一扫描线S1的扫描信号重叠。

[0098] 图7是示出了用于并发(例如同时)提供扫描信号到扫描线的驱动波形的波形图。

[0099] 将结合图3和图7描述该级的工作过程。首先,时钟信号CLK1至CLK4和CLK1'至CLK4'被并发(例如同时)提供。然后,第一节点N1对应于被提供到第二输入端102的时钟信号CLK4被设置为低电压。如果第一节点N1被设置为低电压,则第一晶体管M1导通,使得输出端106与第五输入端105彼此电连接。

[0100] 接下来,控制信号CS被提供到第五输入端105。如果控制信号CS被提供到第五输入端105,则控制信号CS被输出到输出端106。输出端106将控制信号CS作为扫描信号提供到扫描线S1。这里,控制信号CS被公共地连接到所有级的第五输入端105,因此,扫描信号被并发(例如同时)提供到扫描线S1至Sn。

[0101] 同时,当控制信号CS被提供到第五输入端105时,第一节点N1的电压通过第一电容器C1的连接而额外地下降。因此,在控制信号CS被提供的时段,第一晶体管M1稳定地保持导通状态。

[0102] 如果控制信号CS被提供到第五输入端105,则第七晶体管M7导通。如果第七晶体管M7导通,则第一电源VDD的电压被提供到第二节点N2。如果第一电源VDD的电压被提供到第二节点N2,则第二晶体管M2被设置为截止状态。

[0103] 图8是示出了图2所示的级的另一实施例的电路图。在图8中,和图3的部件相同的部件由相同的附图标记表示,并且它们的详细描述将被省略。

[0104] 参考图8,在此实施例中,图3所示的第三、第四、第六和第七晶体管M3、M4、M6和M7的每一个均使用多个晶体管来配置,因此,可以最小化漏电流。

[0105] 更具体地说,第三晶体管M3使用在第一输入端101和第二节点N2之间串联连接的多个晶体管M3-1和M3-2来配置。第三晶体管M3-1和M3-2的栅电极被连接到第三输入端103。

[0106] 第四晶体管M4使用在第四输入端104和第五晶体管M5之间串联连接的多个晶体管M4-1和M4-2来配置。第四晶体管M4-1和M4-2的栅电极被连接到第三输入端103。

[0107] 第六晶体管M6使用在第一节点N1和第二输入端102之间串联连接的多个晶体管M6-1和M6-2来配置。第六晶体管M6-1和M6-2的栅电极被连接到第二输入端102。

[0108] 第七晶体管M7使用在第二节点N2和第一电源VDD之间串联连接的多个晶体管M7-1和M7-2来配置。第七晶体管M7-1和M7-2的栅电极被连接到第五输入端105。

[0109] 除了第三、第四、第六和第七晶体管M3、M4、M6和M7的每一个均使用多个晶体管来配置之外,如上所述配置的根据此实施例的级的操作过程和图3的级的操作过程相似或基本相同。因此,其详细描述将被省略。

[0110] 图9是示出了图2所示的级的又一实施例的电路图。在图9中,和图3的部件相同的部件由相同的附图标记表示,并且它们的详细描述将被省略。

[0111] 参考图9,根据此实施例的级ST1包括第一驱动器210'、第二驱动器220和输出单元230。当将此实施例与图3的实施例进行比较时,第五晶体管M5被去除,第四晶体管M4的连接结构被改变。

[0112] 包括在第一驱动器210'中的第四晶体管M4'位于第二输入端102和第一节点N1之间。第四晶体管M4'的栅电极被连接到第二节点N2。第四晶体管M4'对应于第二节点N2的电压控制第二输入端102和第一节点N1之间的电连接。

[0113] 下面将结合图4和图9描述该级的操作过程。首先,启动信号SSP被提供到第一输入端101,以与被提供到第三输入端103的第一时钟信号CLK1重叠。

[0114] 如果第一时钟信号CLK1被提供到第三输入端103,则第三晶体管M3导通。如果第三晶体管M3导通,则第一输入端101和第二节点N2被彼此电连接。在这种情况下,第二节点N2由被提供到第一输入端101的启动信号SSP设置为低电压。如果第二节点N2被设置为低电压,则第二和第四晶体管M2和M4'导通。

[0115] 如果第二晶体管M2导通,则输出端106和第四输入端104彼此电连接。在这种情况下,第四输入端104被设置为高电压,因此,高电压也被输出到输出端106(也就是扫描信号没有被提供)。

[0116] 如果第四晶体管M4'导通,则第四输入端104的高电压被提供到第一节点N1。如果第一节点N1被设置为高电压,则第一晶体管M1截止。

[0117] 接下来,第二时钟信号CLK2被提供到第四输入端104。被提供到第四输入端104的第二时钟信号CLK2经由第二晶体管M2被提供到输出端106。被提供到输出端106的第二时钟信号CLK2作为扫描信号被输出到扫描线S1。

[0118] 同时,如果第二时钟信号CLK2被提供到第四输入端104,则第九晶体管M9导通。在这种情况下,第八晶体管M8对应于被提供到第一节点N1的高电压被设置为截止状态,因而即使第九晶体管M9导通,第二节点N2也稳定地保持低电压。

[0119] 在扫描信号被提供到输出端106后,第四时钟信号CLK4被提供到第二输入端102。如果第四时钟信号CLK4被提供到第二输入端102,则第六晶体管M6导通。如果第六晶体管M6导通,则第一节点N1通过第四时钟信号CLK4被降低到电压。如果第一节点N1被设置为低电压,则第一晶体管M1导通。如果第一晶体管M1导通,则来自第五输入端105的高电压被提供到输出端106。

[0120] 接下来,第一时钟信号CLK1被提供到第三输入端103,使得第三晶体管M3导通。如果第三晶体管M3导通,则第一输入端101和第二节点N2彼此电连接。在这种情况下,启动信

号SSP没有被提供到第一输入端101,因而第二节点N2被升高到高电压。如果第二节点N2被设置为高电压,则第二和第四晶体管M2和M4'截止。

[0121] 接下来,第二时钟信号CLK2被提供到第四输入端104,使得第九晶体管M9导通。在这种情况下,第八晶体管M8对应于第一节点N1的电压被设置为导通状态,因而对应于第九晶体管M9的导通,输出端106和第二节点N2彼此电连接。这里,第二节点N2接收高电压。

[0122] 根据本发明的实施例,在重复进行上述过程时扫描信号被输出到输出端106。

[0123] 同时,尽管为了例示方便,关于本发明的示例性实施例已经描述了晶体管被示为PMOS晶体管,但本发明并不限于此。换句话说,晶体管可以被形成为NMOS晶体管。

[0124] 通过总结和回顾,有机发光显示装置包括被配置为提供数据信号到数据线的数据驱动器、被配置为逐步提供扫描信号到扫描线的扫描驱动器、以及被配置为包括被连接到扫描线和数据线的多个像素的像素单元。

[0125] 当扫描信号被提供到扫描线时,包括在像素单元中的像素被选择,以从数据线接收数据信号。接收数据信号的像素产生对应于数据信号的亮度(例如,预定亮度)的光,从而显示图像。

[0126] 有机发光显示装置由包括3D驱动方法在内的各种驱动方法驱动。例如,有机发光显示装置可以由其中使用快速响应速度每个佩戴快门眼镜的观察者看到不同图像的双视图方法驱动。因此,要求能够提供扫描信号的扫描驱动器可以适用于各种驱动方法。

[0127] 在根据本发明的实施例的级和使用级的有机发光显示装置中,通过控制时钟信号,扫描信号可以以各种顺序被提供。也就是说,根据本发明的实施例,扫描信号可以被逐步提供,或者可以被提供为在一个时段(例如,在预定时段)和前一扫描信号重叠。此外,扫描信号可以被并发(例如同时)提供。

[0128] 本文中已经公开了示例性实施例,尽管使用了特定的术语,但它们只是以一般和描述性的意思来使用和将被理解,而不是为了限制的目的。在某些情况下,如对递交本申请的领域的普通技术人员将是显而易见的,结合特定实施例描述的特征、特性和/或元件可以单独使用,也可以和结合其它实施例描述的特征、特性和/或元件组合使用,除非另有明确说明。因此,本领域技术人员将理解,可以进行形式和细节上的各种改变,而不脱离如以下权利要求及其等同方案中提出的本发明的精神和范围。

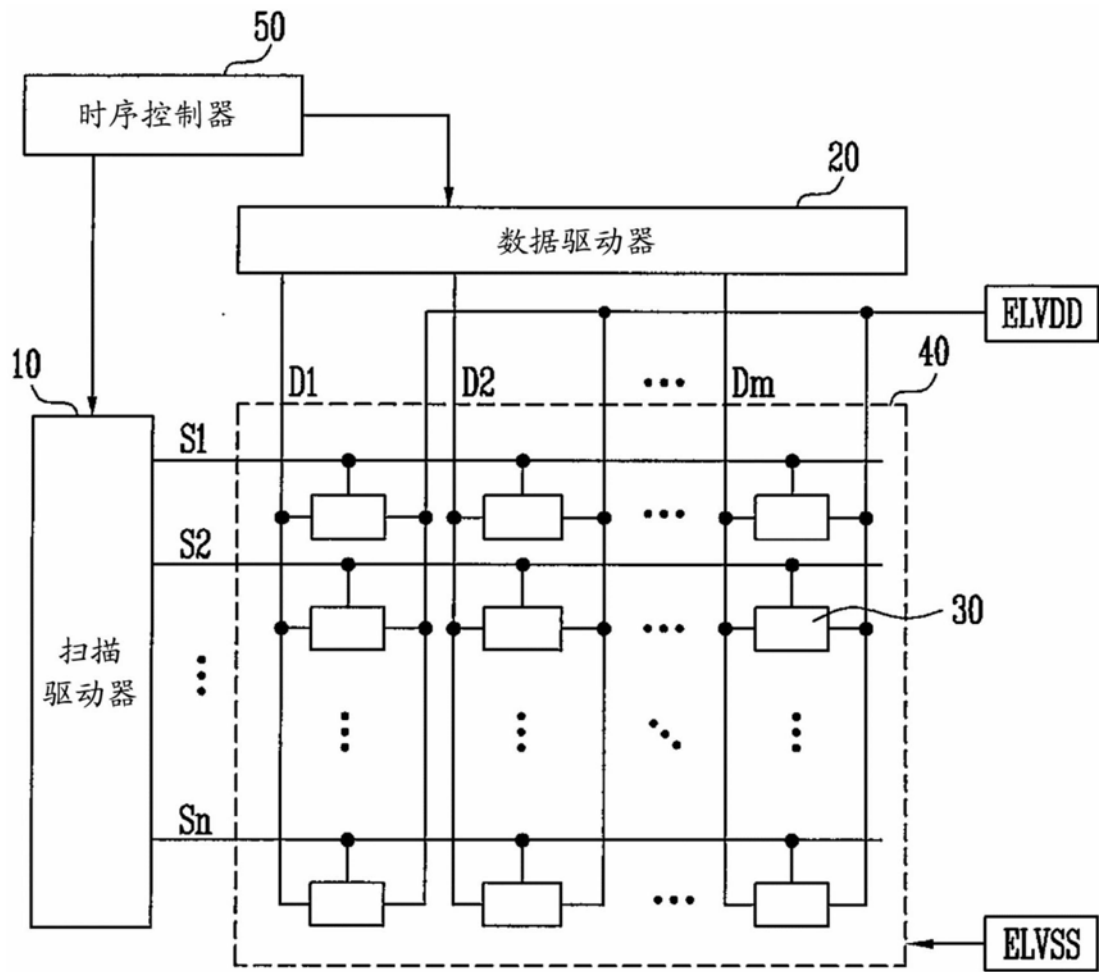


图1

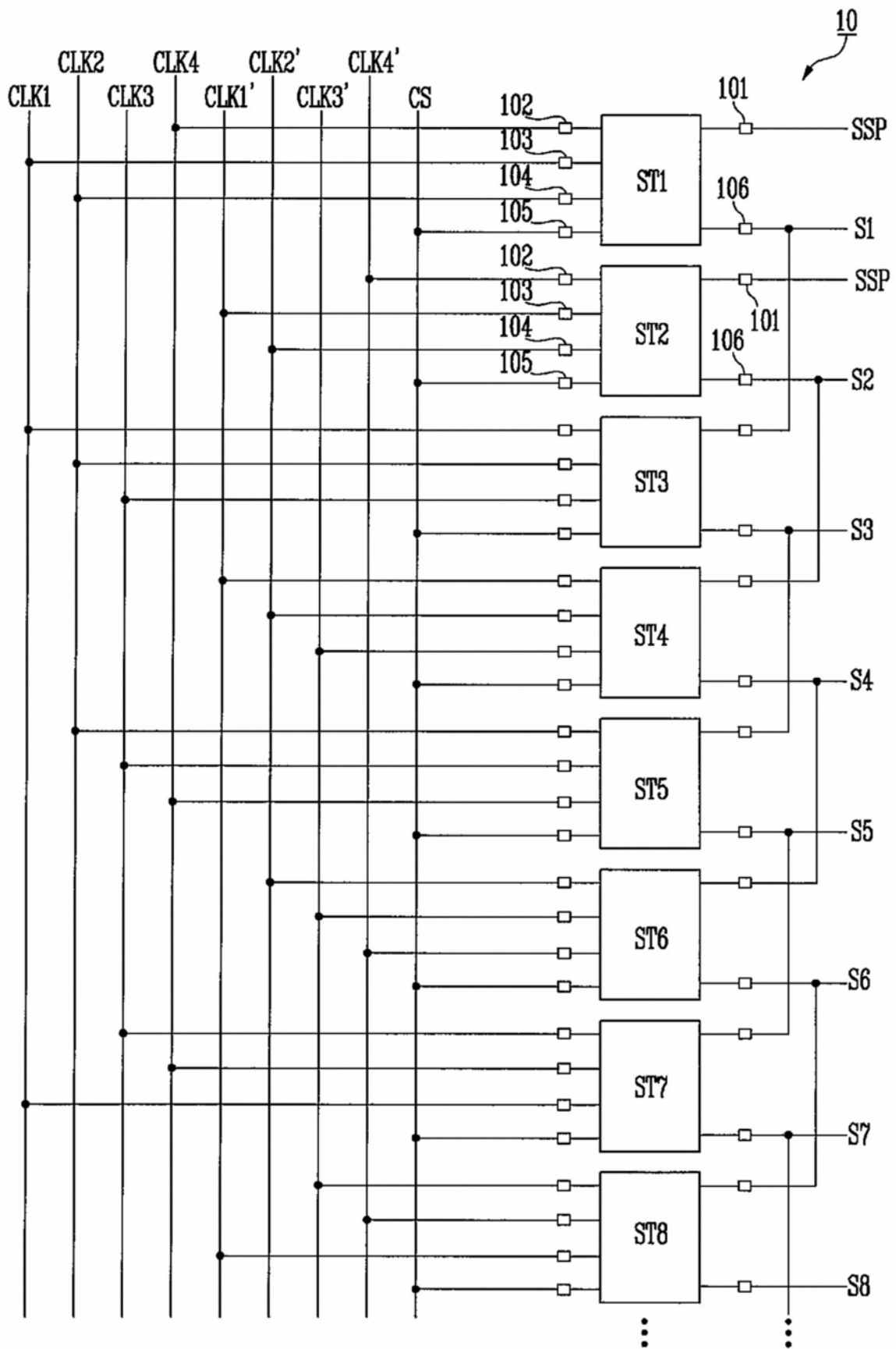


图2

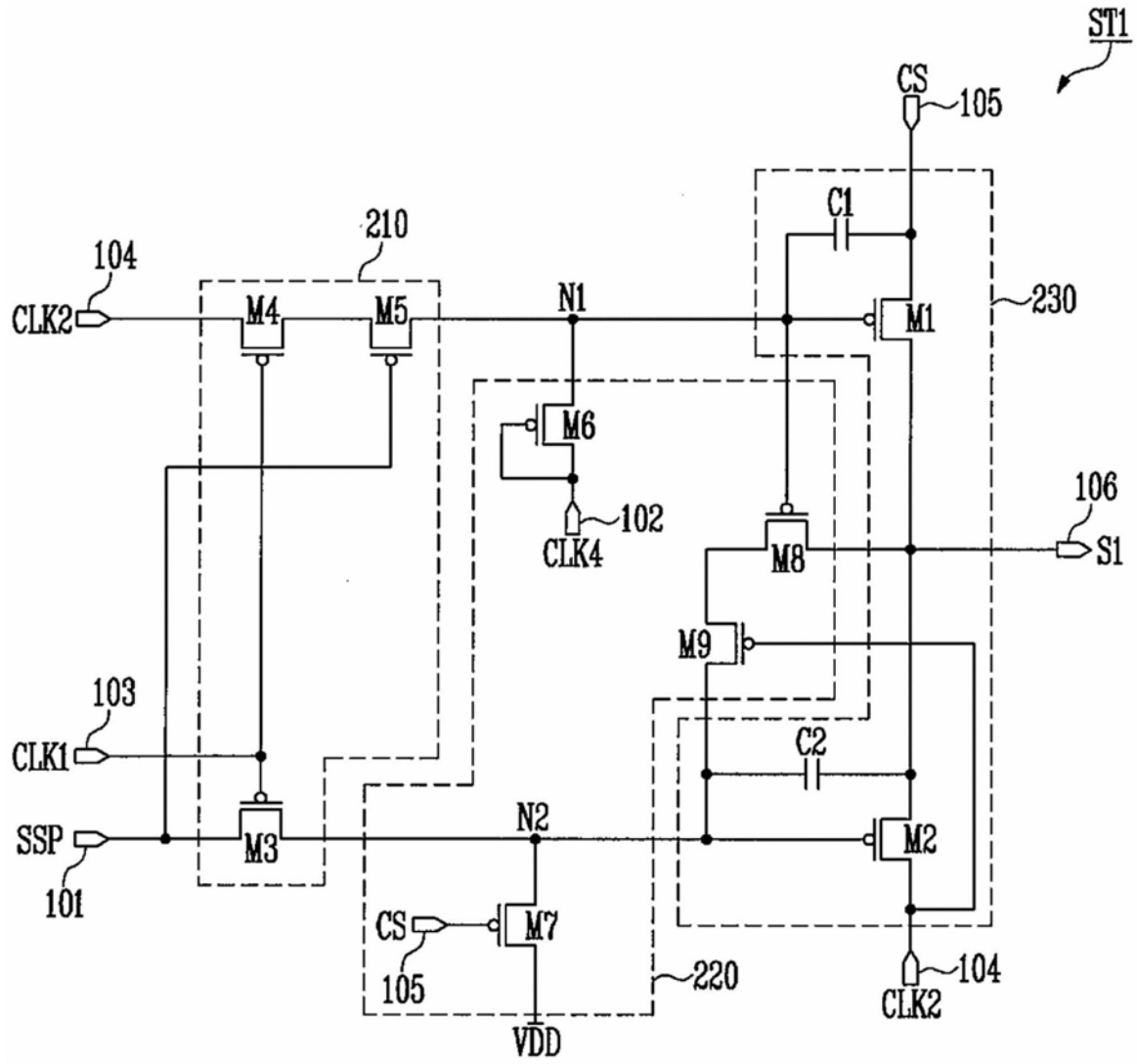


图3

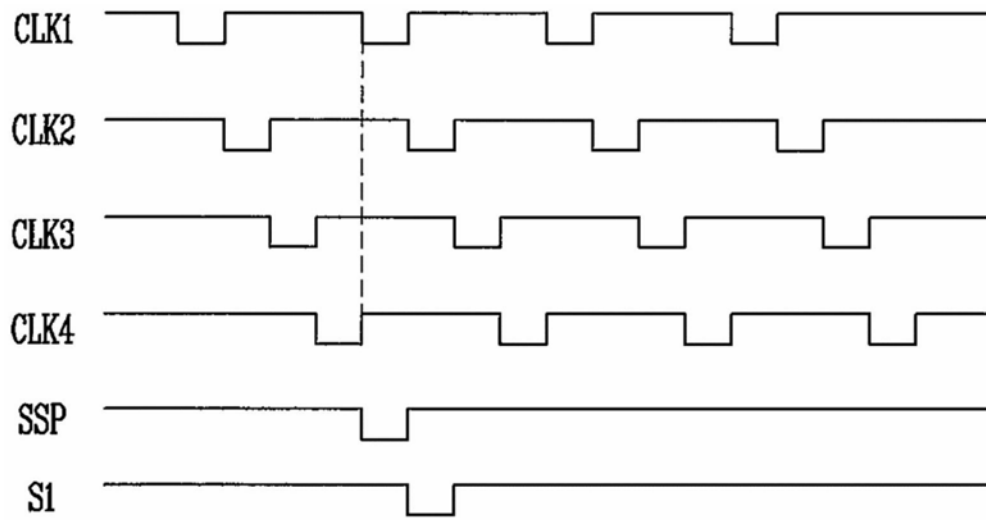


图4

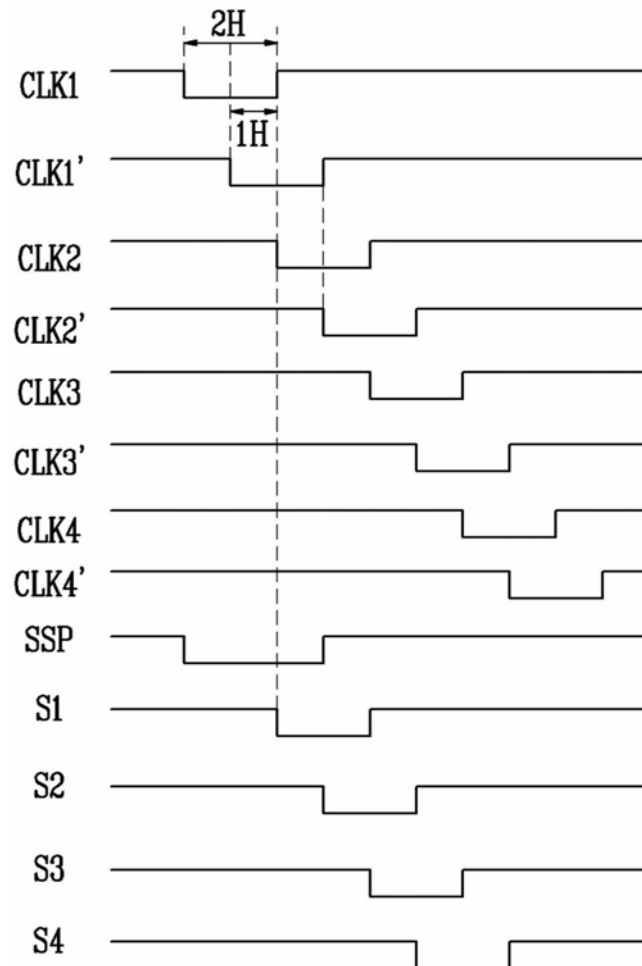


图5

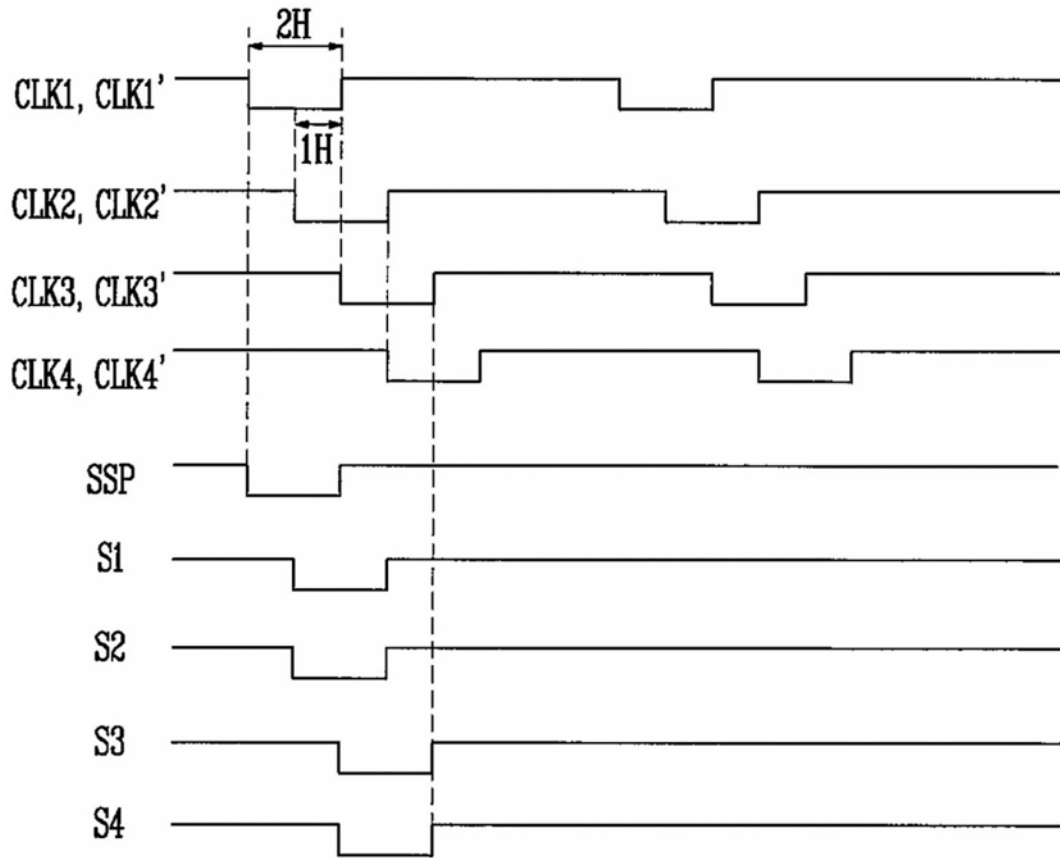


图6

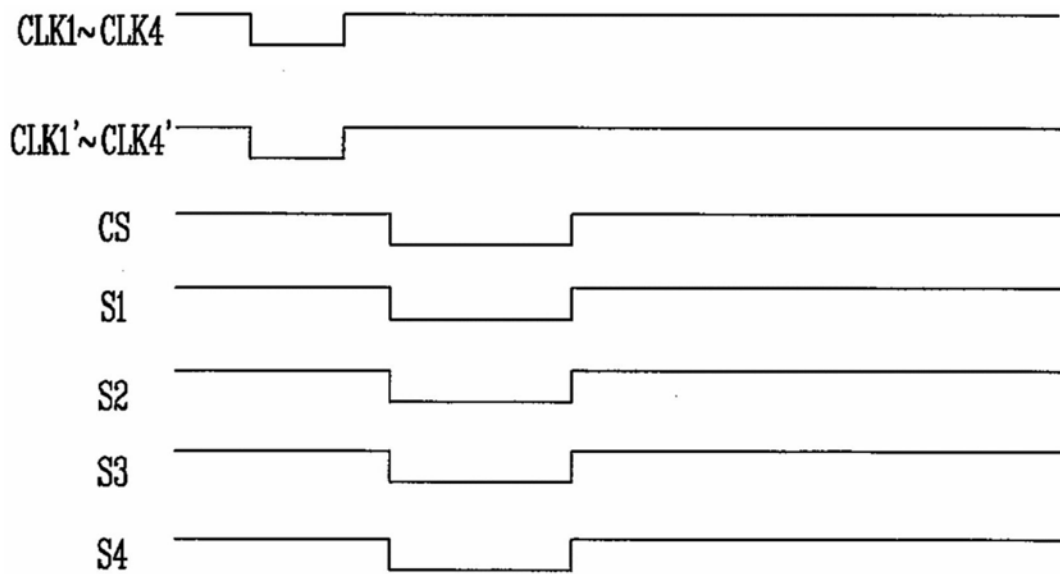


图7

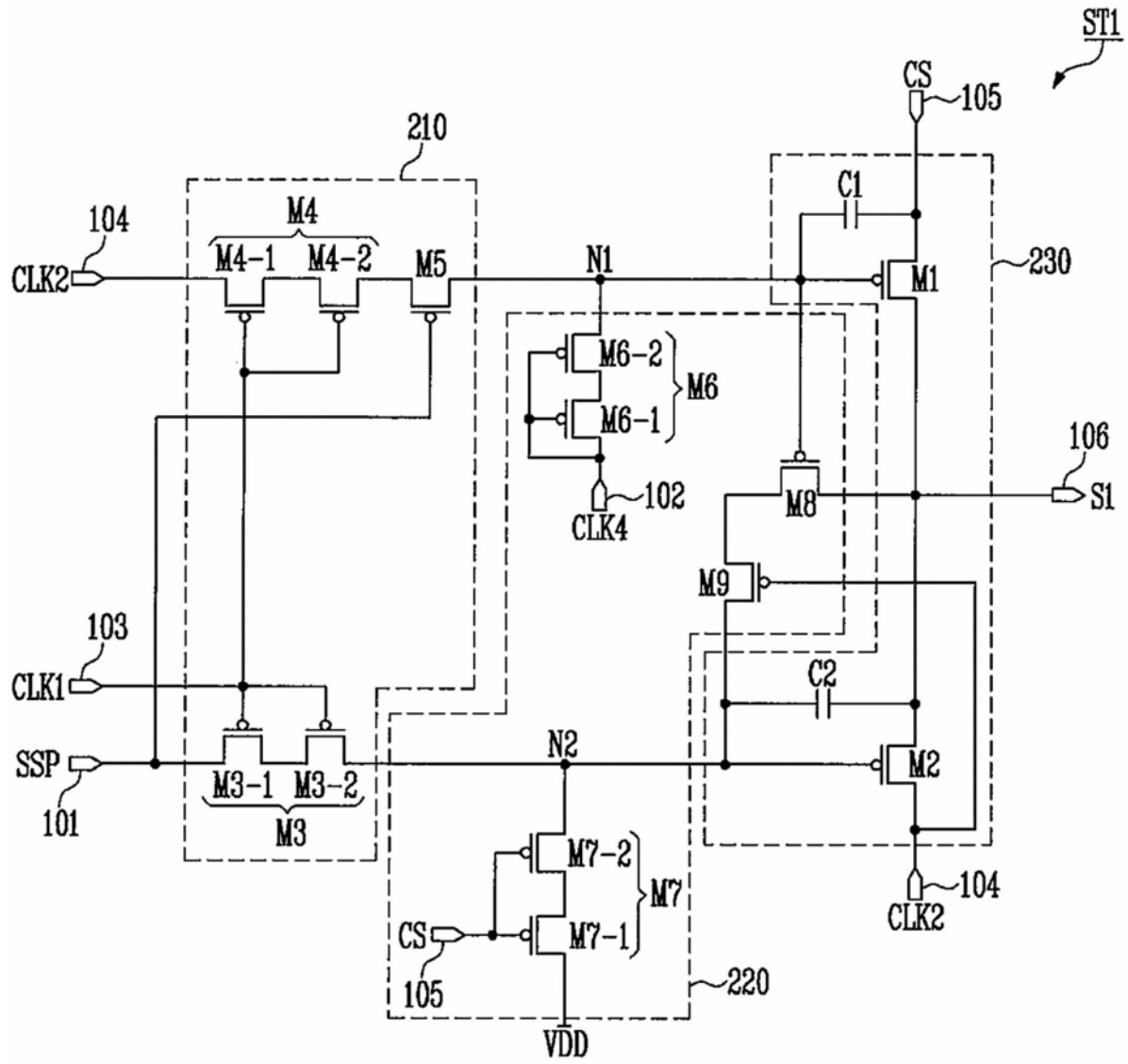


图8

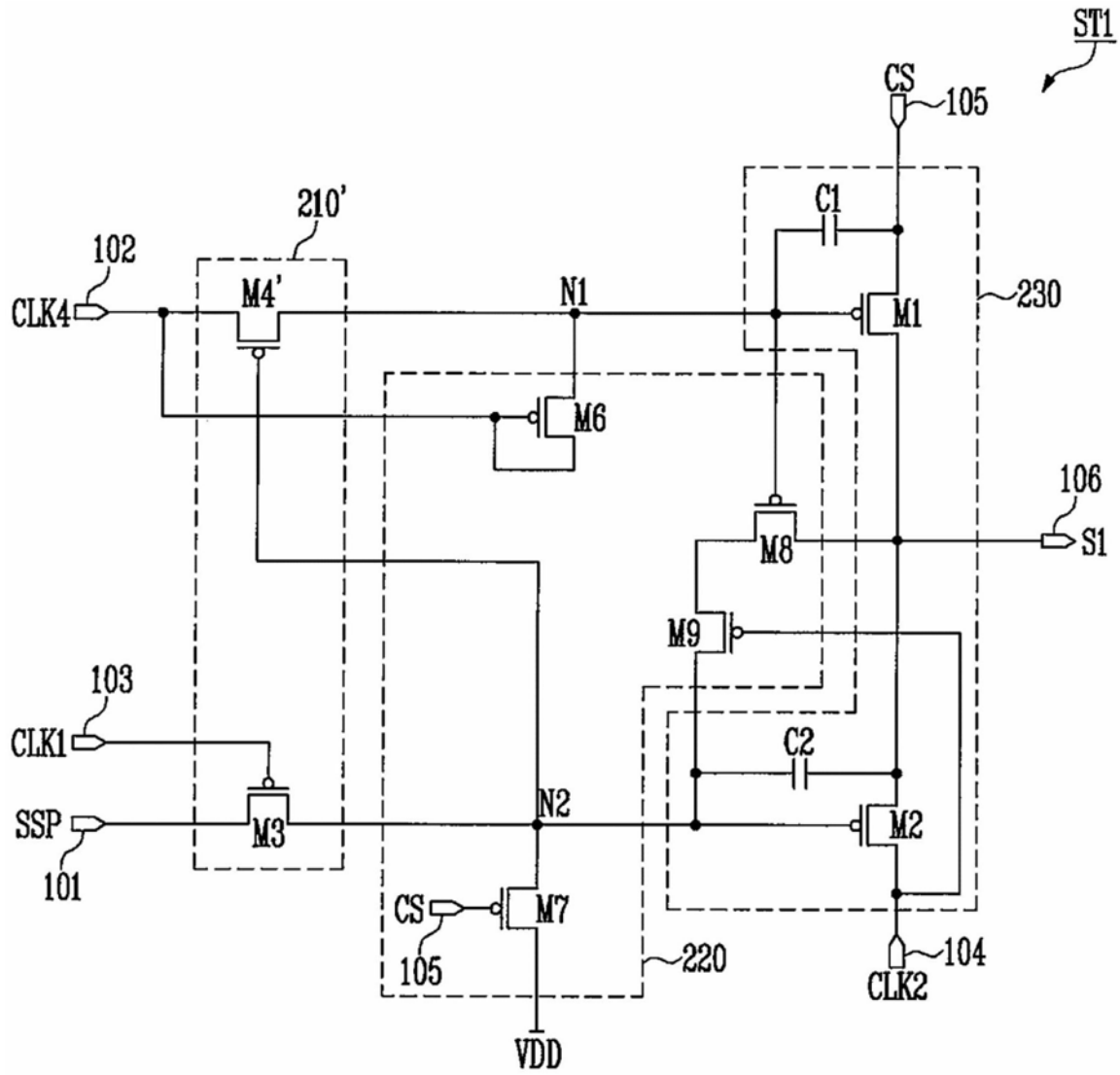


图9

|                |                                                |         |            |
|----------------|------------------------------------------------|---------|------------|
| 专利名称(译)        | 级电路和使用级电路的有机发光显示装置                             |         |            |
| 公开(公告)号        | <a href="#">CN104347028B</a>                   | 公开(公告)日 | 2018-10-19 |
| 申请号            | CN201410061664.9                               | 申请日     | 2014-02-24 |
| [标]申请(专利权)人(译) | 三星显示有限公司                                       |         |            |
| 申请(专利权)人(译)    | 三星显示有限公司                                       |         |            |
| 当前申请(专利权)人(译)  | 三星显示有限公司                                       |         |            |
| [标]发明人         | 李海衍<br>金容载<br>郑宝容                              |         |            |
| 发明人            | 李海衍<br>金容载<br>郑宝容                              |         |            |
| IPC分类号         | G09G3/3208                                     |         |            |
| CPC分类号         | G09G3/3266                                     |         |            |
| 优先权            | 1020130091340 2013-08-01 KR                    |         |            |
| 其他公开文献         | CN104347028A                                   |         |            |
| 外部链接           | <a href="#">Espacenet</a> <a href="#">SIPO</a> |         |            |

#### 摘要(译)

本发明涉及级和使用级的有机发光显示装置。该级包括被配置为根据第一节点和第二节点的电压提供扫描信号到输出端的输出单元；被配置为控制第一节点和第二节点的电压，使得当启动信号或前一级的输出信号被提供到第一输入端时，扫描信号从输出单元被提供的第一驱动器；以及被配置为对应于被提供到第二输入端、第四输入端和第五输入端的信号控制第一节点和第二节点的电压的第二驱动器，其中第二驱动器包括在输出端和第二节点之间串联连接的第八晶体管和第九晶体管，其中第八晶体管的栅电极被连接到第一节点，并且第九晶体管的栅电极被连接到第四输入端。

