



(12) 发明专利申请

(10) 申请公布号 CN 104167180 A

(43) 申请公布日 2014. 11. 26

(21) 申请号 201410411632. 7

(22) 申请日 2014. 08. 20

(71) 申请人 友达光电股份有限公司

地址 中国台湾新竹科学工业园区新竹市力行二路 1 号

(72) 发明人 许文曲 陈雅铃 张华罡 施嫚雯

(74) 专利代理机构 北京律诚同业知识产权代理有限公司 11006

代理人 徐金国

(51) Int. Cl.

G09G 3/32 (2006. 01)

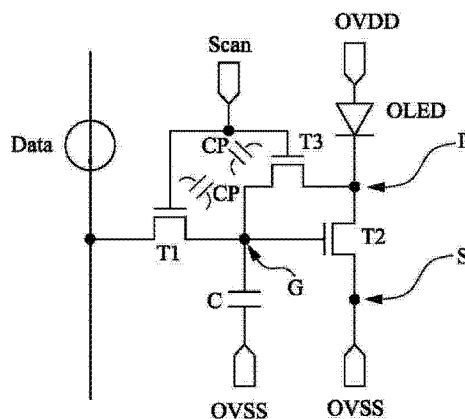
权利要求书2页 说明书5页 附图5页

(54) 发明名称

一种像素补偿电路

(57) 摘要

本发明提供一种像素补偿电路,包括:一有机发光二极管,其阳极电性连接至一第一参考电压;一第一开关,其第一端电性连接至一数据信号,其控制端电性连接至一扫描信号;一第二开关,其第一端电性连接至所述有机发光二极管的阴极,其控制端电性连接至所述第一开关的第二端,其第二端电性连接至一第二参考电压;一第三开关,其第一端电性连接至所述第一开关的第二端,其控制端电性连接至所述扫描信号,其第二端电性连接至所述第二开关的第一端;以及一第一电容,其第一端电性连接至所述第一开关的第二端,其第二端电性连接至所述第二参考电压。相比于现有技术,本发明的像素补偿电路,可提升开口率,并提供更佳的补偿能力。



1. 一种像素补偿电路,适于驱动一主动矩阵有机发光二极管显示器的像素,其特征在于,所述像素补偿电路包括:

一有机发光二极管,其阳极电性连接至一第一参考电压;

一第一开关,所述第一开关的第一端电性连接至一数据信号,所述第一开关的控制端电性连接至一扫描信号;

一第二开关,所述第二开关的第一端电性连接至所述有机发光二极管的阴极,所述第二开关的控制端电性连接至所述第一开关的第二端,所述第二开关的第二端电性连接至一第二参考电压;

一第三开关,所述第三开关的第一端电性连接至所述第一开关的第二端,所述第三开关的控制端电性连接至所述扫描信号,所述第三开关的第二端电性连接至所述第二开关的第一端;以及

一第一电容,所述第一电容的第一端电性连接至所述第一开关的第二端,所述第一电容的第二端电性连接至所述第二参考电压。

2. 根据权利要求1所述的像素补偿电路,其特征在于,所述第一开关、所述第二开关和所述第三开关均为薄膜晶体管。

3. 根据权利要求1所述的像素补偿电路,其特征在于,所述第一开关、所述第二开关、所述第三开关均为N型薄膜晶体管。

4. 根据权利要求1所述的像素补偿电路,其特征在于,所述扫描信号的切换依次对应于一电压补偿期间和一点亮期间。

5. 根据权利要求4所述的像素补偿电路,其特征在于,所述扫描信号于所述电压补偿期间为一高电平信号。

6. 根据权利要求4所述的像素补偿电路,其特征在于,所述扫描信号于所述点亮期间为一低电平信号。

7. 根据权利要求4所述的像素补偿电路,其特征在于,于所述电压补偿期间,所述第二开关的第一端的电压 V_{d1} 以及所述第二开关的第二端的电压 V_{s1} 满足关系式:

$$V_{d1} = V_{data} + 0VSS$$

$$V_{s1} = 0VSS$$

其中, V_{data} 表示所述数据信号的一数据电压, $0VSS$ 表示所述第二参考电压。

8. 根据权利要求4所述的像素补偿电路,其特征在于,于所述电压补偿期间,所述第二开关的控制端的电压 V_{g1} 满足关系式:

$$V_{g1} = V_{data} + 0VSS$$

其中, V_{data} 表示所述数据信号的所述数据电压, $0VSS$ 表示所述第二参考电压。

9. 根据权利要求4所述的像素补偿电路,其特征在于,于所述点亮期间,所述第二开关的第一端的电压 V_{d2} 以及所述第二开关的第二端的电压 V_{s2} 满足关系式:

$$V_{d2} = 0VDD - V_{oled}$$

$$V_{s2} = 0VSS$$

其中, $0VDD$ 表示所述第一参考电压, V_{oled} 表示所述有机发光二极管的压降, $0VSS$ 表示所述第二参考电压。

10. 根据权利要求4所述的像素补偿电路,其特征在于,于所述点亮期间,所述第二开

关的控制端的电压 V_{g2} 满足关系式：

$$V_{g2} = V_{data} + 0VSS + (V_{g1} - V_{gh}) \cdot [2C_p / (2C_p + C)]$$

其中， V_{data} 表示所述数据信号的所述数据电压， $0VSS$ 表示所述第二参考电压， V_{g1} 表示所述低电平信号， V_{gh} 表示所述高电平信号， C_p 表示所述第一开关及所述第三开关的寄生电容值， C 表示所述第一电容的电容值。

一种像素补偿电路

技术领域

[0001] 本发明涉及一种有源矩阵有机发光二极管面板,尤其涉及该 AMOLED 面板的像素补偿电路。

背景技术

[0002] 有机发光二极管 (Organic Light Emitting Diode, OLED) 显示面板依驱动方式可分为无源矩阵驱动 (Passive Matrix OLED, PMOLED) 和有源矩阵驱动 (Active Matrix OLED, AMOLED) 两种。其中, PMOLED 是当数据未写入时并不发光,只在数据写入期间发光。这种驱动方式结构简单、成本较低、较容易设计,主要适用于中小尺寸的显示器。

[0003] AMOLED 与 PMOLED 最大的差异是在于,每一像素都有一电容存储数据,让每一像素皆维持在发光状态。由于 AMOLED 耗电量明显小于 PMOLED,加上其驱动方式适合发展大尺寸与高分辨率的显示器,使得 AMOLED 成为未来发展的主要方向。采用 4T2C 架构的像素补偿电路,为补偿其晶体管起始电压的变异,其像素装置除数据线、扫描线及电源线外,尚需配置薄膜晶体的控制线,随着面板分辨率的日趋增加,AMOLED 的布板 (layout) 空间将因补偿电路的需要而占据大量的像素区域。

[0004] 有鉴于此,如何设计一种改进的像素补偿电路,在不影响像素电压补偿功能的条件下,简化现有补偿电路的 layout 形式,降低其所占用的像素区域大小显示面板的开口率,是业内相关技术人员亟待解决的一项课题。

发明内容

[0005] 针对现有技术中的用于 AMOLED 面板的像素补偿电路所存在的上述缺陷,本发明提供了一种新颖的像素补偿电路。

[0006] 依据本发明的一个方面,提供了一种像素补偿电路,包括:

[0007] 一有机发光二极管,其阳极电性连接至一第一参考电压;

[0008] 一第一开关,所述第一开关的第一端电性连接至一数据信号,所述第一开关的控制端电性连接至一扫描信号;

[0009] 一第二开关,所述第二开关的第一端电性连接至所述有机发光二极管的阴极,所述第二开关的控制端电性连接至所述第一开关的第二端,所述第二开关的第二端电性连接至一第二参考电压;

[0010] 一第三开关,所述第三开关的第一端电性连接至所述第一开关的第二端,所述第三开关的控制端电性连接至所述扫描信号,所述第三开关的第二端电性连接至所述第二开关的第一端;以及

[0011] 一第一电容,所述第一电容的第一端电性连接至所述第一开关的第二端,所述第一电容的第二端电性连接至所述第二参考电压。

[0012] 优选地,第一开关、第二开关、第三开关均为一薄膜晶体管。

[0013] 优选地,所述扫描信号依次包括一电压补偿期间和一点亮期间。

[0014] 在其中的一实施例中,在所述电压补偿期间,所述扫描信号为一高电平信号。

[0015] 在其中的一实施例中,在所述点亮期间,所述扫描信号为一低电平信号。

[0016] 优选地,于所述电压补偿期间,所述第二开关的第一端的电压 V_{d1} 、所述第二开关的控制端的电压 V_{g1} 以及所述第二开关的第二端的电压 V_{s1} 满足关系式:

[0017] $V_{d1} = V_{data} + 0VSS$

[0018] $V_{g1} = V_{data} + 0VSS$

[0019] $V_{s1} = 0VSS$

[0020] 其中, V_{data} 表示所述数据信号的一数据电压, $0VSS$ 表示所述第二参考电压。

[0021] 优选地,于所述点亮期间,所述第二开关的第一端的电压 V_{d2} 、所述第二开关的控制端的电压 V_{g2} 以及所述第二开关的第二端的电压 V_{s2} 满足关系式:

[0022] $V_{d2} = OVDD - V_{oled}$

[0023] $V_{g2} = V_{data} + 0VSS + (V_{g1} - V_{gh}) \cdot [2C_p / (2C_p + C)]$

[0024] $V_{s2} = 0VSS$

[0025] 其中, $OVDD$ 表示所述第一参考电压, V_{oled} 表示所述有机发光二极管的压降, V_{data} 表示所述数据信号的所述数据电压, $0VSS$ 表示所述第二参考电压, V_{g1} 表示所述低电平信号, V_{gh} 表示所述高电平信号, C_p 表示所述第一开关及所述第三开关的寄生电容值, C 表示所述第一电容的电容值。

[0026] 采用本发明的像素补偿电路,可省去 4T2C 架构的像素补偿电路设计中的维持电压走线所占用的布板空间,提升显示面板的开口率。

附图说明

[0027] 读者在参照附图阅读了本发明的具体实施方式以后,将会更清楚地了解本发明的各个方面。其中,

[0028] 图 1 示出依据本发明的一实施方式的像素补偿电路采用 3T1C 架构的原理示意图;

[0029] 图 2 示出图 1 中的像素补偿电路的关键信号的时序示意图;

[0030] 图 3 示出现有技术中的一像素补偿电路采用 4T2C 架构的原理示意图;

[0031] 图 4 示出图 3 中的像素补偿电路的关键信号的时序示意图;

[0032] 图 5A 示出依据本发明的一实施方式的像素补偿电路补偿其晶体管起始电压变异的示意图;

[0033] 图 5B 示出依据现有技术中的一像素补偿电路补偿其晶体管起始电压变异的示意图;

[0034] 图 6A 示出依据本发明的一实施方式的像素补偿电路和现有技术中的一像素补偿电路补偿其参考电压压降的示意图;

[0035] 图 6B 示出依据本发明的一实施方式的像素补偿电路和现有技术中的一像素补偿电路补偿其薄膜晶体管迁移误差率的示意图。

具体实施方式

[0036] 为了使本申请所揭示的技术内容更加详尽与完备,可参照附图以及本发明的下述

各种具体实施例,附图中相同的标记代表相同或相似的组件。然而,本领域的普通技术人员应当理解,下文中所提供的实施例并非用来限制本发明所涵盖的范围。此外,附图仅仅用于示意性地加以说明,并未依照其原尺寸进行绘制。

[0037] 下面参照附图,对本发明各个方面的具体实施方式作进一步的详细描述。

[0038] 图 1 示出依据本发明的一实施方式的像素补偿电路采用 3T1C 架构的原理示意图。

[0039] 参照图 1,本发明的像素补偿电路适于驱动一有源矩阵有机发光二极管显示器的像素,包括一第一开关 T1、一第二开关 T2、一第三开关 T3、一第一电容 C。例如,第一开关至第三开关 T1 ~ T3 为 N 型薄膜晶体管。

[0040] 举例来说,第一开关 T1 的栅极接收一扫描信号 Scan,源极接收一数据信号 Data(数据信号 Data 代表一数据电压 Vdata)。第二开关 T2 包括栅极 G、漏极 D 和源极 S,其中栅极 G 电性连接至第一开关 T1 的漏极,栅极 G 电性连接一第一电容 C,源极 S 接收一第二参考电压 OVSS。

[0041] 第三开关 T3 的漏极电性连接至第一开关 T1 的漏极,栅极用于接收所述扫描信号 Scan,源极电性连接至第二开关 T2 的漏极 D。

[0042] 有机发光二极管 OLED 的阳极电性连接至一第一参考电压 OVDD,阴极连接至第二开关 T2 的漏极 D,其中,第一参考电压 OVDD 大于第二参考电压 OVSS。

[0043] 如图 2 所示,本发明的像素补偿电路的操作大致可分为两个时间期间,即电压补偿期间 K1 和点亮期间 K2。具体来说,在电压补偿期间 K1,扫描信号 Scan 为高电平,此时,第一开关 T1 和第三开关 T3 处于开通状态,由于第三开关 T3 处于开通状态,第二开关 T2 的栅极 G 和漏极 D 导通,第二开关的栅极 G 的电压 Vg1 为 (Vdata+OVSS),第二开关的漏极 D 的电压 Vd1 为 Vdata+OVSS,第二开关的源极 S 的电压 Vs1 为 OVSS,其中,Vdata 表示所述数据信号的所述数据电压,OVSS 表示所述第二参考电压。

[0044] 在点亮期间 K2,所述扫描信号 Scan 从高电平变为低电平。此时,第一开关 T1 处于关断状态,第三开关 T3 处于关断状态,则第二开关的源极 S 的电压 Vs2 为 OVSS。

[0045] 第二开关的漏极 D 的电压 Vd2 为 OVDD-Voled,其中 OVDD 表示所述第一参考电压,Voled 表示有机发光二极管 OLED 上的压降,此时,由于第一电容 C 以及所述第一开关及所述第三开关上的寄生电容 Cp 的作用,第二开关的栅极 G 的电压 Vg2 可表示为

[0046]
$$Vg2 = Vdata + OVSS + (Vg1 - Vgh) \cdot [2Cp / (2Cp + C)]$$

[0047] 其中,OVDD 表示所述第一参考电压,Voled 表示所述有机发光二极管的压降,Vdata 表示所述数据信号的一数据电压,OVSS 表示所述第二参考电压,Vg1 表示所述低电平信号的电压,Vgh 表示所述高电平信号的电压,Cp 表示所述第一开关及所述第三开关的寄生电容值,C 表示所述第一电容的电容值。

[0048] 参照图 3,传统的像素补偿电路的一种架构方式是在于,其采用 4T2C 电路结构,包括薄膜晶体管 T1、T2、T3 和 T4,以及存储电容 C1 和 C2。

[0049] 更具体地,薄膜晶体管 T1 的栅极接收一扫描信号 Scan,源极接收一数据信号 Data,漏极电性连接至薄膜晶体管 T2 的栅极。薄膜晶体管 T4 的栅极接收一复位信号 Reset,源极接收一维持电压信号 Vsus,漏极电性连接至薄膜晶体管 T2 的源极 S。

[0050] 薄膜晶体管 T3 的漏极电性连接至一第一参考电压 OVDD,栅极用于接收一第三开关信号 EM。一存储电容 C2 跨接于薄膜晶体管 T3 的漏极与薄膜晶体管 T2 的源极 S 之间。

薄膜晶体管 T2 包括栅极 G、漏极 D 和源极 S, 其中, 漏极 D 连接至薄膜晶体管 T3 的源极, 其栅极 G 与源极 S 之间跨接一存储电容 C1。有机发光二极管 OLED 的阳极电性连接至薄膜晶体管 T2 的源极 S, 阴极连接至一第二参考电压 0VSS, 其中, 第一参考电压 0VDD 大于第二参考电压 0VSS。

[0051] 如图 4 所示, 传统的像素补偿电路的操作大致可分为四个时间期间, 即, 复位期间 P1、电压补偿期间 P2、数据写入期间 P3 和点亮期间 P4。具体来说, 在复位期间 P1 中, 扫描信号 Scan 为高电平, 复位信号 Reset 为高电平, 第三开关信号 EM 为一低电平, 维持电压 Vsus 持续保持为低电平, 数据信号 Data 为参考电压 Vref。此时, 第一开关 T1 和第四开关 T4 均处于开通状态, 第二开关的栅极 G 的电压 Vg1 为 Vref, 第二开关的源极 S 的电压 Vs1 为 Vsus。由于第三开关信号 EM 为低电平, 第三开关 T3 处于关断状态, 第二开关的漏极 D 为浮接状态 (floating)。

[0052] 在电压补偿期间 P2, 扫描信号 Scan 为高电平, 复位信号 Reset 从高电平变为低电平, 第三开关信号 EM 从低电平变为高电平, 维持电压 Vsus 持续保持为低电平, 数据信号 Data 仍为参考电压 Vref。此时, 第一开关 T1 处于开通状态, 第二开关 T2 的栅极 G 的电压 Vg1 为 Vref, 第二开关 T2 的源极 S 的电压 Vs2 为 Vref-Vth, 其中, Vth 表示第二开关的起始电压。由于第三开关信号 EM 为高电平, 第三开关 T3 处于开通状态, 第二开关的漏极 D 的电压等于第一参考电压 0VDD。

[0053] 在数据写入期间 P3, 扫描信号 Scan 为高电平, 复位信号 Reset 保持为低电平, 第三开关信号 EM 从高电平重新跳变为低电平, 维持电压 Vsus 持续保持为低电平, 数据信号 Data 从参考电压 Vref 变为数据电压 Vdata。此时, 第一开关 T1 处于开通状态, 第四开关 T4 处于关断状态, 第三开关 T3 处于关断状态, 则第二开关 T2 的栅极 G 的电压 Vg3 为 Vdata, 第二开关 T2 的源极 S 的电压 Vs3 为 Vref-Vth+a(Vdata-Vref), $a = C1/(C1+C2)$, 其中, Vth 表示第二开关的起始电压。第二开关的漏极 D 重新为一悬浮状态 (floating)。

[0054] 在点亮期间 P4, 扫描信号 Scan 从高电平变为低电平, 复位信号 Reset 保持为低电平, 第三开关信号 EM 从低电平跳变为高电平, 维持电压 Vsus 持续保持为低电平, 数据信号 Data 上的数据电压 Vdata 被移除。此时, 第一开关 T1 处于关断状态, 第四开关 T4 处于关断状态, 第三开关 T3 处于开通状态, 则第二开关 T2 的源极 S 的电压 Vs4 为 0VSS+Voled, 其中, Voled 表示有机发光二极管 OLED 上的压降, 第二开关 T2 的漏极 D 为第一参考电压 0VDD。此时, 由于存储电容 C1、C2 的作用, 第二开关 T2 的栅极 G 的电压 Vg4 可表示为:

$$[0055] \quad Vdata-Vref+Vth-a(Vdata-Vref)+0VSS+Voled$$

[0056] 亦即,

$$[0057] \quad (1-a) \cdot (Vdata-Vref)+Vth+0VSS+Voled$$

[0058] 其中, $a = C1/(C1+C2)$ 。

[0059] 如前所述, 随着面板分辨率的日趋增加, AMOLED 的布板 (layout) 空间将因补偿电路的需要而占据大量的像素区域, 不仅会压缩所提供的 OLED 面积, 而且还将影响到使用寿命。在图 3 中, 为了补偿第二开关 T2 (驱动晶体管) 的电压阈值 (Vth)、参考电压 0VSS 的变异, 为此增加开关与控制信号的数量, 如此则将占用一定的布板空间, 进而导致显示面板的开口率下降。

[0060] 相较之下, 采用本发明的像素补偿电路, 可减少 4T2C 架构的像素补偿电路设计中

开关与控制信号所占用的布板空间,提升显示面板的开口率。

[0061] 参照图 5A 和图 5B,图 5A 示出依据本发明的一实施方式的像素补偿电路补偿其中驱动晶体管的电压阈值 (V_{th}) 的示意图,图 5B 示出依据现有技术中的一像素补偿电路补偿其中驱动晶体管的电压阈值 (V_{th}) 的示意图。由图 5A 和图 5B 中可看出本发明的一实施方式的像素补偿电路和现有技术中的一像素补偿电路相比,在本发明的实施方式的像素补偿电路采用较少开关与控制信号的数量情形下,补偿驱动晶体管的电压阈值 (V_{th}) 误差的效果仍然相当良好,当晶体管电压阈值误差在正负 0.3V 时,相对误差都不超过三个百分点。

[0062] 参照图 6A 和图 6B,图 6A 示出依据本发明的一实施方式的像素补偿电路和现有技术中的一像素补偿电路补偿其参考电压压降的示意图,图 6B 示出依据本发明的一实施方式的像素补偿电路和现有技术中的一像素补偿电路补偿其薄膜晶体管迁移误差率的示意图。

[0063] 由图 6A 和图 6B 中可看出本发明的一实施方式的像素补偿电路相对于现有技术中的一像素补偿电路,具有更佳的补偿其第二参考电压 0VSS 压降的效果和补偿其薄膜晶体管迁移误差率的效果。在相同的薄膜晶体管迁移误差率底下,本发明的一实施方式的像素补偿电路相对于现有技术中的一像素补偿电路,具有较小的相对误差。

[0064] 本发明的像素补偿电路相对于现有技术,不仅提供较佳的开口率,且提供相近的补偿其晶体管电压阈值 (V_{th}) 误差的效果,及更佳的补偿其参考电压 0VSS 压降之能力和补偿其晶体管迁移误差率之能力。

[0065] 上文中,参照附图描述了本发明的具体实施方式。但是,本领域中的普通技术人员能够理解,在不偏离本发明的精神和范围的情况下,还可以对本发明的具体实施方式作各种变更和替换。这些变更和替换都落在本发明权利要求书所限定的范围内。

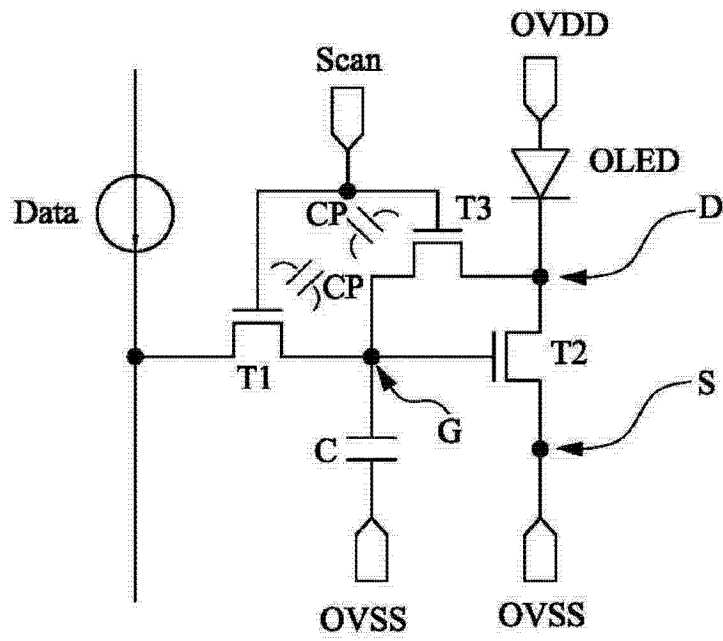


图 1

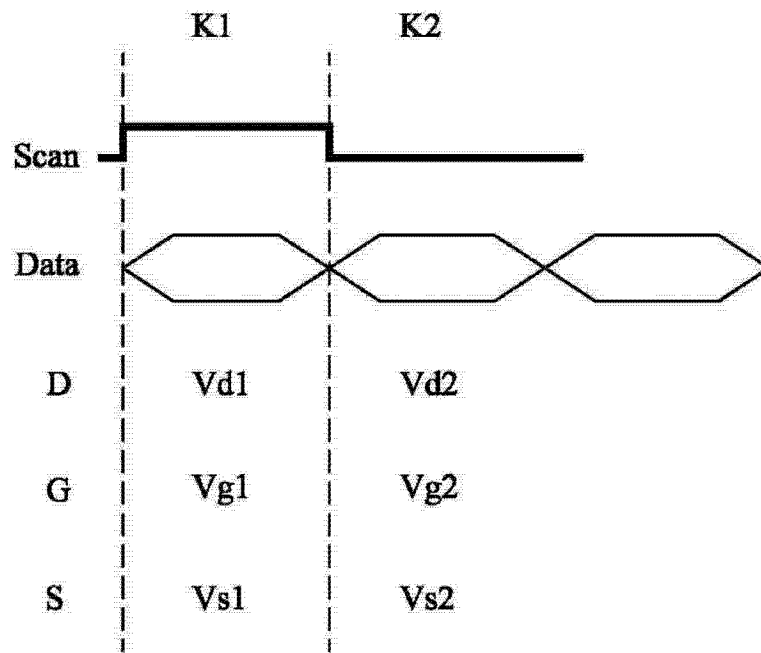


图 2

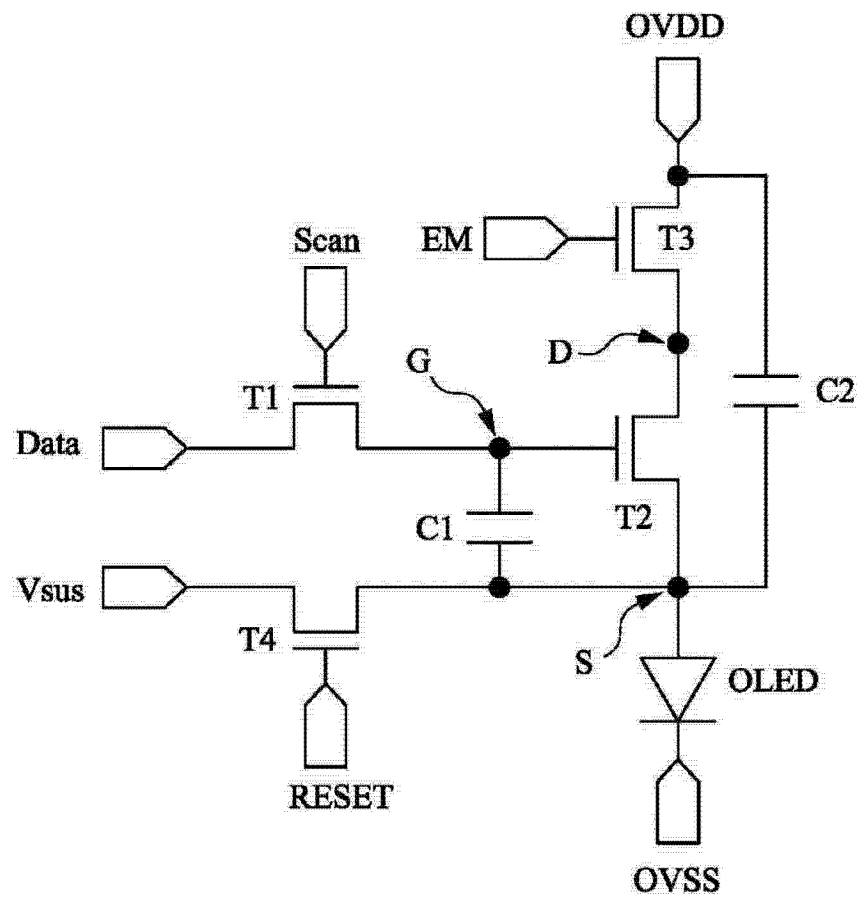


图 3

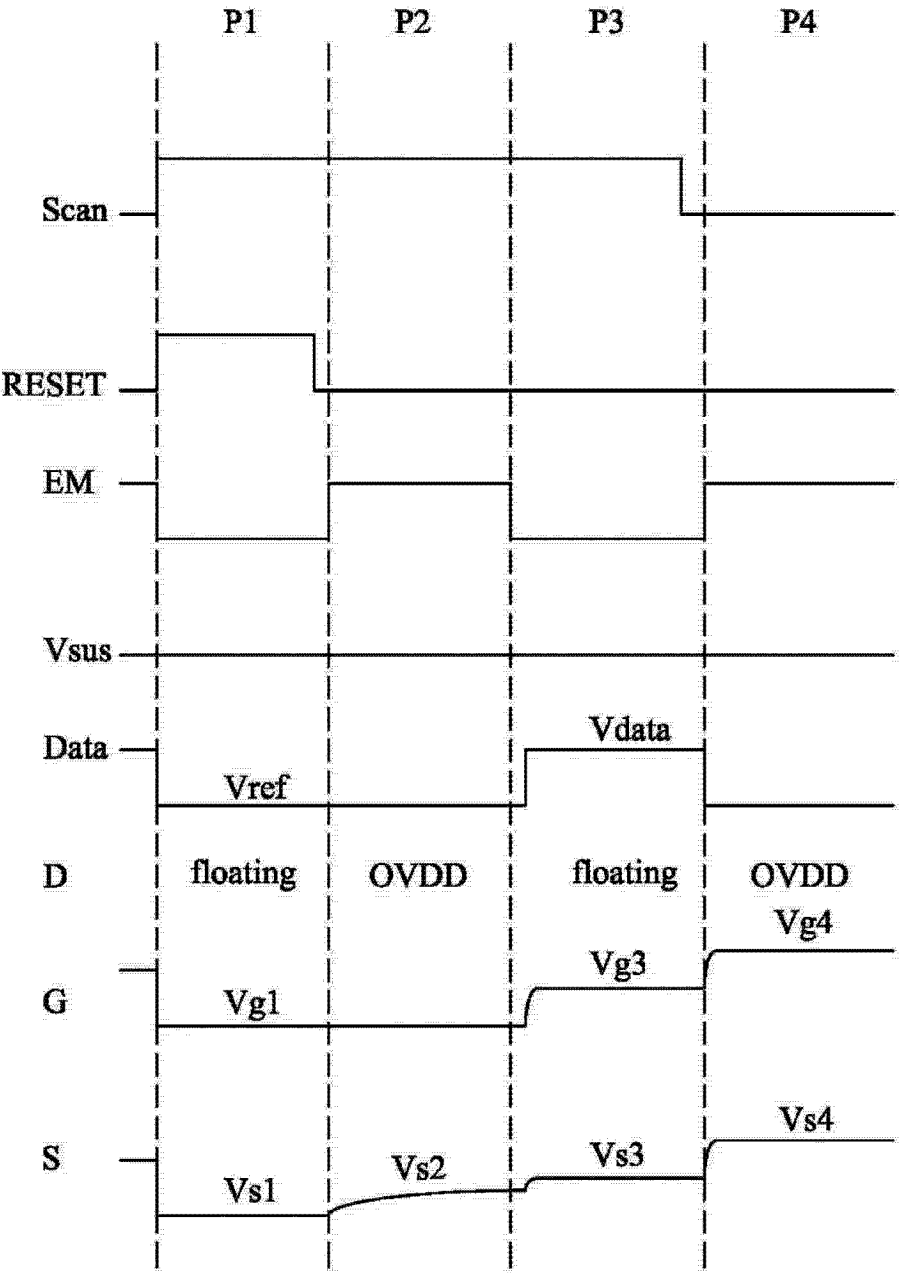


图 4

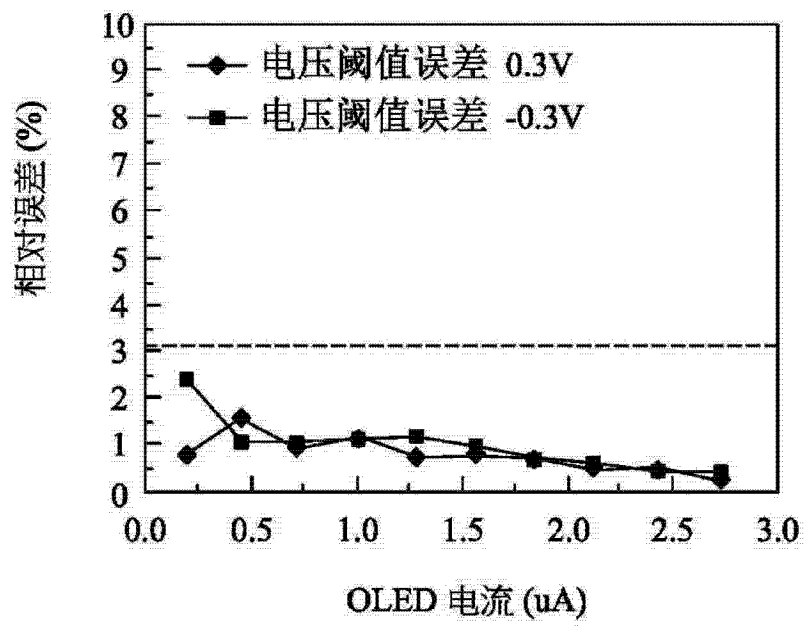


图 5A

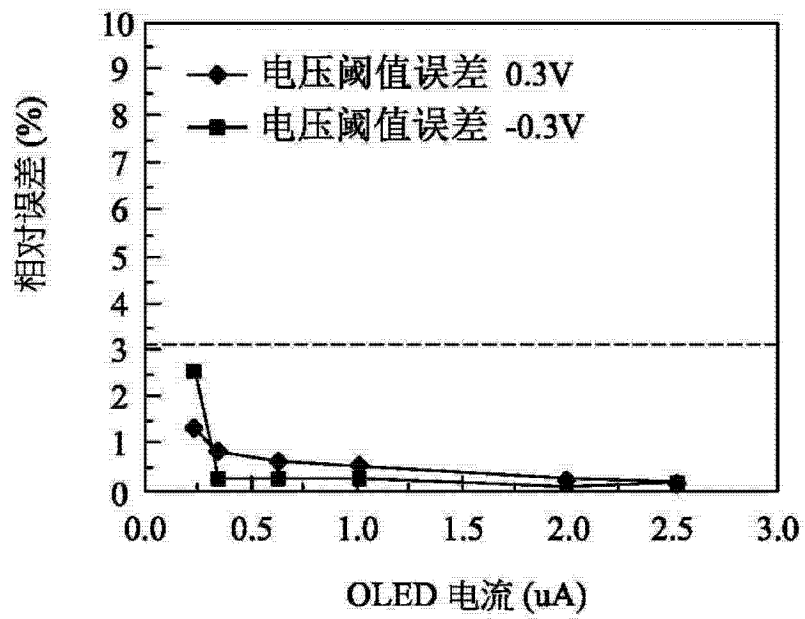


图 5B

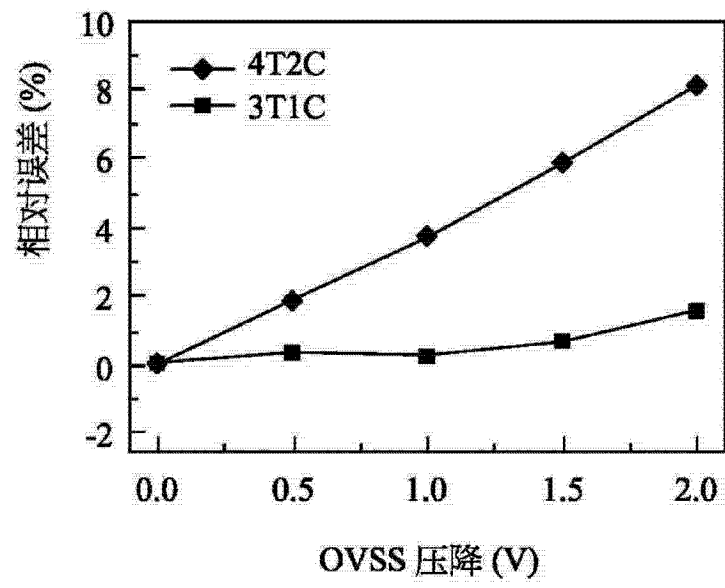


图 6A

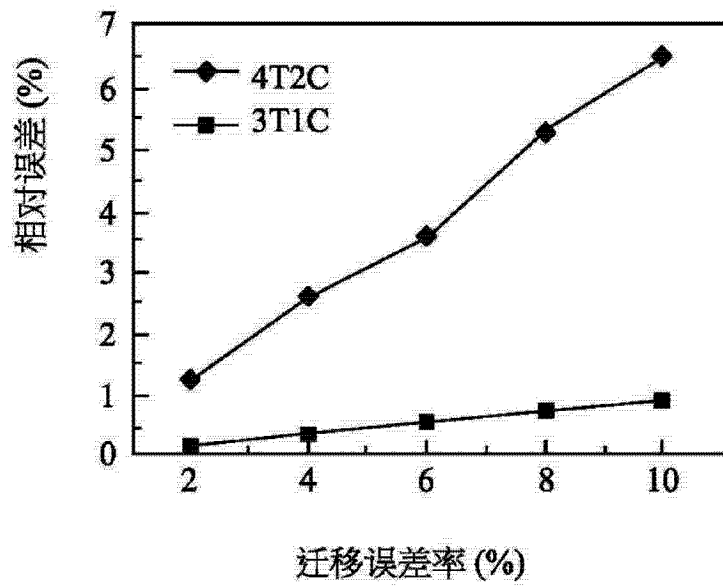


图 6B

专利名称(译)	一种像素补偿电路		
公开(公告)号	CN104167180A	公开(公告)日	2014-11-26
申请号	CN201410411632.7	申请日	2014-08-20
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股份有限公司		
当前申请(专利权)人(译)	友达光电股份有限公司		
[标]发明人	许文曲 陈雅铃 张华罡 施嫚雯		
发明人	许文曲 陈雅铃 张华罡 施嫚雯		
IPC分类号	G09G3/32 G09G3/3225		
代理人(译)	徐金国		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种像素补偿电路，包括：一有机发光二极管，其阳极电性连接至一第一参考电压；一第一开关，其第一端电性连接至一数据信号，其控制端电性连接至一扫描信号；一第二开关，其第一端电性连接至所述有机发光二极管的阴极，其控制端电性连接至所述第一开关的第二端，其第二端电性连接至一第二参考电压；一第三开关，其第一端电性连接至所述第一开关的第二端，其控制端电性连接至所述扫描信号，其第二端电性连接至所述第二开关的第一端；以及一第一电容，其第一端电性连接至所述第一开关的第二端，其第二端电性连接至所述第二参考电压。相比于现有技术，本发明的像素补偿电路，可提升开口率，并提供更佳的补偿能力。

