



(12) 发明专利申请

(10) 申请公布号 CN 103117040 A

(43) 申请公布日 2013.05.22

(21) 申请号 201310029695.1

(22) 申请日 2013.01.25

(71) 申请人 北京大学深圳研究生院

地址 518055 广东省深圳市南山区西丽深圳
大学城北大校区

(72)发明人 冷传利 张盛东

(74) 专利代理机构 深圳鼎合诚知识产权代理有限公司 44281

代理人 郭燕 彭家恩

(51) Int. Cl.

G09G 3/32 (2006.01)

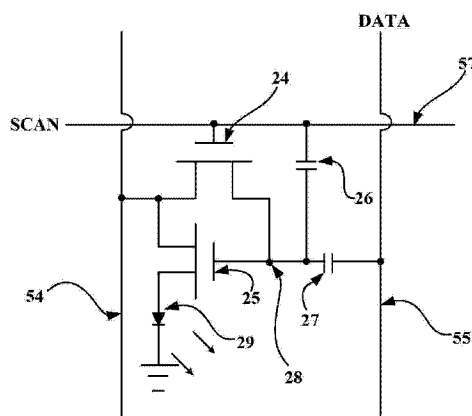
权利要求书3页 说明书13页 附图10页

(54) 发明名称

像素电路、显示装置及显示驱动方法

(57) 摘要

本申请公开了一种像素电路、显示装置及显示驱动方法,通过电流偏置方式提取第二晶体管的第一阈值电压信息及发光元件的第二阈值电压信息,并连同像素的灰度信息一起作为第一电容的基准电压,从而在发光阶段,使通过发光元件的驱动电流与上述第一阈值电压信息及第二阈值电压信息无关,精确补偿了 TFT 器件及 OLED 的阈值电压漂移或显示面板各处 TFT 器件阈值电压的不均匀性,通过电压编程方式将灰度信息存储至第一电容,实现了快速的数据输入,并且,简单的电路结构增加了像素的开口率和显示装置的成品率,降低了生产成本。



1. 一种像素电路,其特征在于,包括:

发光元件;

第二晶体管,其第三电极用于连接到一偏置电流线,第四电极连接到所述发光元件,用于为所述发光元件提供驱动电流;

第一电容,其第一端连接到所述第二晶体管的第二控制极,第二端连接到用于提供像素灰度信息的数据线,用于为所述第二晶体管提供基准电压;

第一晶体管,其第一电极用于连接到所述偏置电流线,第二电极连接到所述第二控制极,第一控制极用于连接到一提供扫描信号的扫描线,用于在所述扫描信号的控制下导通,使得所述第二晶体管导通以使第一电容提供的基准电压包含第二晶体管的第一阈值电压信息、发光元件的第二阈值电压信息和灰度信息。

2. 如权利要求1所述的像素电路,其特征在于,所述发光元件的阴极耦合至一地线,所述像素电路还包括第二电容,所述第二电容耦合在扫描线和第二控制极之间。

3. 如权利要求1所述的像素电路,其特征在于,所述发光元件的阴极耦合至一控制线,用于从所述控制线上获得与扫描信号电平相反的控制信号。

4. 一种像素电路,其特征在于,包括:

发光元件;

第二晶体管,其第三电极用于连接到一偏置电流线,第四电极连接到所述发光元件,用于为所述发光元件提供驱动电流;

第一电容,其第一端连接到所述第二晶体管的第二控制极,第二端连接到一公共节点,用于为所述第二晶体管提供基准电压;

第一晶体管,其第一电极用于连接到所述偏置电流线,第二电极连接到所述第二控制极,第一控制极用于连接到一提供扫描信号的扫描线,用于在所述扫描信号的控制下导通,使得所述第二晶体管导通以使第一电容提供的基准电压包含第二晶体管的第一阈值电压信息、发光元件的第二阈值电压信息和灰度信息。

5. 如权利要求4所述的像素电路,其特征在于,所述发光元件的阴极耦合至一地线,所述像素电路还包括第二电容,所述第二电容耦合在扫描线和第二控制极之间。

6. 如权利要求4所述的像素电路,其特征在于,所述发光元件的阴极耦合至一控制线,用于从所述控制线上获得与扫描信号电平相反的控制信号。

7. 如权利要求2或5所述的像素电路,其特征在于,所述第二电容通过增大第一控制极和第二电极的交叠面积实现。

8. 一种显示装置,其特征在于,包括:

显示面板,包括若干如权利要求1-3中任一项所述的像素电路;

栅极驱动电路,用于通过所述扫描线向像素电路提供扫描信号;

数据驱动电路,用于通过所述数据线向像素电路提供灰度信息,所述数据驱动电路还包括偏置电流源、电压源和可控开关,所述偏置电流源、电压源分别通过偏置电流线向像素电路提供偏置电流、电源电压;

时序控制电路,用于在所述扫描信号扫描一帧时间内,控制所述可控开关在数据输入阶段切换为偏置电流源和偏置电流线连通的状态,在发光阶段切换为所述电压源和偏置电流线连通的状态。

9. 一种显示装置,其特征在于,包括:

显示面板,包括若干如权利要求 4-6 中任一项所述的像素电路;

栅极驱动电路,用于通过所述扫描线向像素电路提供扫描信号;

数据驱动电路,用于从所述偏置电流线上提取所述第一阈值电压信息及第二阈值电压信息,所述数据驱动电路包括偏置电流源、数据电压源、电压源和可控开关,所述偏置电流源、数据电压源、电压源分别通过偏置电流线向像素电路提供偏置电流、包含所述第一阈值电压信息及第二阈值电压信息及灰度信息的驱动电压、电源电压;

时序控制电路,用于在所述扫描信号扫描一帧时间内,控制所述可控开关在阈值提取模式切换为偏置电流源和偏置电流线连通的状态;在所述扫描信号扫描另一帧时间内,控制所述可控开关在发光模式的数据输入阶段切换为所述数据电压源和偏置电流线连通的状态,在发光模式的发光阶段切换为所述电压源和偏置电流线连通的状态。

10. 如权利要求 9 所述的显示装置,其特征在于,所述数据电压源还包括依次相连的模拟数字转换器、外部存储、加法器及数字模拟转换器,其中:

所述可控开关在阈值提取模式切换为偏置电流源和偏置电流线连通的状态时,所述模拟数字转换器再从偏置电流线上提取所述第一阈值电压信息及第二阈值电压信息,并将所述第一阈值电压信息及第二阈值电压信息存储至外部存储;

所述可控开关在发光模式的数据输入阶段切换为数据电压源和偏置电流线连通的状态时,所述加法器用于将总线提供的所述灰度信息与外部存储提供的所述第一阈值电压信息及第二阈值电压信息进行叠加并输出一数字信号;所述数字模拟转换器,用于将所述数字信号转换成模拟信号形式的驱动电压输出至偏置电流线,

所述可控开关在发光模式的发光阶段切换为电压源和偏置电流线连通的状态时,受所述电压源驱动,为发光原件提供驱动电流。

11. 一种显示驱动方法,其特征在于,所述方法基于如权利要求 8 所述的显示装置,所述方法包括:将所述扫描信号扫描一帧时间分为数据输入阶段和发光阶段;在所述数据输入阶段,通过电流偏置方式为所述第二晶体管提供包含所述第一阈值电压信息、发光元件的第二阈值电压信息和灰度信息的基准电压;在所述发光阶段,向所述第二晶体管提供电源电压,使得所述第二晶体管为发光元件提供与所述第一阈值电压信息及第二阈值电压信息无关的驱动电流。

12. 一种显示驱动方法,其特征在于,所述方法基于如权利要求 9 所述的显示装置,所述方法包括:在所述扫描信号扫描一帧时间的阈值提取模式下,通过电流偏置方式从所述偏置电流线上提取所述第一阈值电压信息及第二阈值电压信息;将所述扫描信号扫描另一帧时间分为数据输入阶段和发光阶段,在所述数据输入阶段,通过电压编程方式为所述第二晶体管提供包含所述第一阈值电压信息、第二阈值电压信息和灰度信息的基准电压;在所述发光阶段,向所述第二晶体管提供电源电压,使得所述第二晶体管为发光元件提供与所述第一阈值电压信息及第二阈值电压信息无关的驱动电流。

13. 如权利要求 12 所述的显示驱动方法,其特征在于,当显示装置采用如权利要求 10 所述的显示装置,所述方法包括:

在所述扫描信号扫描一帧时间的阈值提取模式下,所述模拟数字转换器从偏置电流线上提取所述第一阈值电压信息及第二阈值电压信息并存储至外部存储;

在所述扫描信号扫描另一帧时间的发光模式下,在所述数据输入阶段,所述加法器将总线提供的灰度信息与外部存储中的所述第一阈值电压信息及第二阈值电压进行叠加形成一数字信号后,并通过所述数字模拟转换器将数字信号转换成模拟信号形式的驱动电压输出至偏置电流线,所述驱动电压作为所述第二晶体管的、包含所述第一阈值电压信息、第二阈值电压信息和灰度信息的基准电压;在所述发光阶段,向所述第二晶体管提供电源电压,使得所述第二晶体管为发光元件提供与所述第一阈值电压信息及第二阈值电压信息无关的驱动电流。

像素电路、显示装置及显示驱动方法

技术领域

[0001] 本申请涉及显示器件技术领域,尤其涉及一种像素电路、显示装置及显示驱动方法。

背景技术

[0002] 有机发光二极管(Organic Light-Emitting Diode, OLED)显示因具有高亮度、高发光效率、宽视角和低功耗等优点,近年来被人们广泛研究,并迅速应用到新一代的显示当中。OLED 显示的驱动方式可以为无源矩阵驱动(Passive Matrix OLED, PMOLED)和有源矩阵驱动(Active Matrix OLED, AMOLED)两种。无源矩阵驱动虽然成本低廉,但是存在交叉串扰现象不能实现高分辨率的显示,且无源矩阵驱动电流大,降低了 OLED 的使用寿命。相比之下,有源矩阵驱动方式在每个像素上设置数目不同的晶体管作为电流源,避免了交叉串扰,所需的驱动电流较小,功耗较低,使 OLED 的寿命增加,可以实现高分辨的显示。

[0003] 传统 AMOLED 的像素电路是简单的两薄膜场效应晶体管(Thin Film Transistor, TFT)结构,如图 1 所示,该像素电路 10 包括开关晶体管 13、电容 16、驱动晶体管 14 和发光件 OLED15。开关晶体管 13 响应来自扫描控制线 SCAN12 的控制信号采样来自数据线 DATA11 的数据信号。电容 16 在开关晶体管 13 关断后保存所采样的数据信号电压。驱动晶体管 14 在给定的发光期间根据电容 16 所保留的输入电压来供应输出电流。发光件 OLED15 通过来自驱动晶体管 14 的输出电流来发出其亮度与数据信号相称的光。根据晶体管的电压电流公式,驱动晶体管 14 流过的电流可以表示为:

[0004]
$$I_{DS}=1/2 \mu_n C_{ox} W/L (V_G-V_{OLED}-V_{TH})^2 \dots\dots (1)$$

[0005] 其中, I_{DS} 为驱动晶体管 14 的漏极流向源极的漏极电流, μ_n 为 TFT 器件的有效迁移率, C_{ox} 为 TFT 器件单位面积的栅电容, W 、 L 分别为 TFT 器件的有效沟道宽度和沟道长度, V_G 为 TFT 器件的栅极电压, V_{OLED} 是 OLED15 上的偏置电压, V_{TH} 为 TFT 器件的阈值电压, V_{OLED} 与 OLED15 的阈值电压相关。

[0006] 这种电路虽然结构简单,但是不能补偿驱动晶体管 14 阈值电压 V_{TH} 漂移、OLED15 阈值电压漂移或因 TFT 器件采用多晶硅材料制成而导致面板各处 TFT 器件的阈值电压 V_{TH} 不均匀性。当驱动晶体管 14 阈值电压 V_{TH} 、OLED15 阈值电压发生漂移或在面板上各处 V_{TH} 的值不一致时,根据公式(1)驱动电流 I_{DS} 就会改变,并且面板上不同的像素因偏置电压的不同漂移情况也不一样,这样就会造成面板显示的不均匀性。

[0007] 因此,就目前来说,为了解决 TFT 器件的 V_{TH} 漂移带来的问题,不管 AMOLED 的像素电路采用的工艺是多晶硅(poly-Si)技术、非晶硅(a-Si)技术还是氧化物半导体技术,其在构成像素电路时都需要提供阈值电压 V_{TH} 补偿机制。目前出现了很多提供补偿的像素电路,这些电路大致可以分为两类:电压驱动型像素电路和电流驱动型像素电路。电流驱动型像素电路主要采用电流镜或者电流源将数据电流按一定比例复制为驱动电流的方式来点亮发光件。由于 OLED 是电流型器件,因此采用电流驱动型电路可以很精确的补偿阈值电压的漂移和迁移率的不同。但是在实际应用时,由于数据线上的寄生电容效应,数据电流的建

立需要较长的时间,这个问题在小电流的情况下更加突出,严重影响了电路的驱动速度。电压驱动型像素电路相对于电流驱动型像素电路有很快的充放电速度,可以满足大面积、高分辨显示的需要。但是,许多电压驱动型像素电路在补偿阈值电压 V_{th} 的漂移时,需要复杂的电路结构且引入了多条扫描线,这使得像素的开口率降低且对外部的栅极驱动 IC 要求较高,并且增加了线路成本。

[0008] 考虑以上因素,一个既能如电流型电路一样精确补偿 TFT 器件或 OLED 的阈值电压漂移或显示面板各处 TFT 器件阈值电压的不均匀性,又可以和电压型驱动电路一样实现快速的数据输入,且电路结构简单,使用器件数目少的像素驱动电路将会有很明显的优势。

发明内容

[0009] 本申请提供一种像素电路、显示装置及显示驱动方法,能精确补偿 TFT 器件及 OLED 的阈值电压漂移或显示面板各处 TFT 器件阈值电压的不均匀性,并且实现快速的数据输入,且电路结构简单,增加像素的开口率和显示装置的成品率,降低生产成本。

[0010] 根据本申请的第一方面,本申请提供一种像素电路,包括:

[0011] 发光元件;

[0012] 第二晶体管,其第三电极用于连接到一偏置电流线,第四电极连接到所述发光元件,用于为所述发光元件提供驱动电流;

[0013] 第一电容,其第一端连接到所述第二晶体管的第二控制极,第二端连接到用于提供像素灰度信息的数据线,用于为所述第二晶体管提供基准电压;

[0014] 第一晶体管,其第一电极用于连接到所述偏置电流线,第二电极连接到所述第二控制极,第一控制极用于连接到一提供扫描信号的扫描线,用于在所述扫描信号的控制下导通,使得所述第二晶体管导通以使第一电容提供的基准电压包含第二晶体管的第一阈值电压信息、发光元件的第二阈值电压信息和灰度信息。

[0015] 根据本申请的第二方面,本申请提供一种像素电路,包括:

[0016] 发光元件;

[0017] 第二晶体管,其第三电极用于连接到一偏置电流线,第四电极连接到所述发光元件,用于为所述发光元件提供驱动电流;

[0018] 第一电容,其第一端连接到所述第二晶体管的第二控制极,第二端连接到一公共节点,用于为所述第二晶体管提供基准电压;

[0019] 第一晶体管,其第一电极用于连接到所述偏置电流线,第二电极连接到所述第二控制极,第一控制极用于连接到一提供扫描信号的扫描线,用于在所述扫描信号的控制下导通,使得所述第二晶体管导通以使第一电容提供的基准电压包含第二晶体管的第一阈值电压信息、发光元件的第二阈值电压信息和灰度信息。

[0020] 根据本申请的第三方面,本申请提供一种显示装置,包括:

[0021] 显示面板,包括若干如上述第一种像素电路;

[0022] 栅极驱动电路,用于通过所述扫描线向像素电路提供扫描信号;

[0023] 数据驱动电路,用于通过所述数据线向像素电路提供灰度信息,所述数据驱动电路还包括偏置电流源、电压源和可控开关,所述偏置电流源、电压源分别通过偏置电流线向像素电路提供偏置电流、电源电压;

[0024] 时序控制电路,用于在所述扫描信号扫描一帧时间内,控制所述可控开关在数据输入阶段切换为偏置电流源和偏置电流线连通的状态,在发光阶段切换为所述电压源和偏置电流线连通的状态。

[0025] 根据本申请的第四方面,本申请提供一种显示装置,包括:

[0026] 显示面板,包括若干如上述第二种的像素电路;

[0027] 栅极驱动电路,用于通过所述扫描线向像素电路提供扫描信号;

[0028] 数据驱动电路,用于从所述偏置电流线上提取所述第一阈值电压信息及第二阈值电压信息,所述数据驱动电路包括偏置电流源、数据电压源、电压源和可控开关,所述偏置电流源、数据电压源、电压源分别通过偏置电流线向像素电路提供偏置电流、包含所述第一阈值电压信息及第二阈值电压信息及灰度信息的驱动电压、电源电压;

[0029] 时序控制电路,用于在所述扫描信号扫描一帧时间内,控制所述可控开关在阈值提取模式切换为偏置电流源和偏置电流线连通的状态;在所述扫描信号扫描另一帧时间内,控制所述可控开关在发光模式的数据输入阶段切换为所述数据电压源和偏置电流线连通的状态,在发光模式的发光阶段切换为所述电压源和偏置电流线连通的状态。

[0030] 根据本申请的第五方面,本申请提供一种显示驱动方法,所述方法基于上述第一种显示装置,所述方法包括:将所述扫描信号扫描一帧时间分为数据输入阶段和发光阶段;在所述数据输入阶段,通过电流偏置方式为所述第二晶体管提供包含所述第一阈值电压信息、发光元件的第二阈值电压信息和灰度信息的基准电压;在所述发光阶段,向所述第二晶体管提供电源电压,使得所述第二晶体管为发光元件提供与所述第一阈值电压信息及第二阈值电压信息无关的驱动电流。

[0031] 根据本申请的第六方面,本申请提供一种显示驱动方法,所述方法基于上述第二种显示装置,所述方法包括:在所述扫描信号扫描一帧时间的阈值提取模式下,通过电流偏置方式从所述偏置电流线上提取所述第一阈值电压信息及第二阈值电压信息;将所述扫描信号扫描另一帧时间分为数据输入阶段和发光阶段,在所述数据输入阶段,通过电压编程方式为所述第二晶体管提供包含所述第一阈值电压信息、第二阈值电压信息和灰度信息的基准电压;在所述发光阶段,向所述第二晶体管提供电源电压,使得所述第二晶体管为发光元件提供与所述第一阈值电压信息及第二阈值电压信息无关的驱动电流。

[0032] 本申请的有益效果是:

[0033] 通过提供一种像素电路、显示装置及显示驱动方法,通过电流偏置方式提取第二晶体管的第一阈值电压信息及发光元件的第二阈值电压信息,并连同像素的灰度信息一起作为第一电容的基准电压,从而在发光阶段,使通过发光元件的驱动电流与上述第一阈值电压信息及第二阈值电压信息无关,精确补偿了 TFT 器件及 OLED 的阈值电压漂移或显示面板各处 TFT 器件阈值电压的不均匀性,通过电压编程方式将灰度信息存储至第一电容,实现了快速的数据输入,并且,简单的电路结构增加了像素的开口率和显示装置的成品率,降低了生产成本。

附图说明

[0034] 图 1 为现有技术的无补偿两 TFT 像素电路;

[0035] 图 2 为本申请实施例一的显示装置的结构图;

- [0036] 图 3 为本申请实施例一的数据驱动电路 53 的结构图；
- [0037] 图 4 为本申请实施例一的像素电路 56 的结构图；
- [0038] 图 5 为本申请实施例一的显示装置在显示驱动过程中的一种信号时序图；
- [0039] 图 6 为本申请实施例二的像素电路 56 的结构图；
- [0040] 图 7 为本申请实施例二的显示装置在显示驱动过程中的一种信号时序图；
- [0041] 图 8 为本申请实施例三的数据驱动电路 53 的结构图；
- [0042] 图 9 为本申请实施例三的像素电路 56 的结构图；
- [0043] 图 10 为本申请实施例三的显示装置在显示驱动过程中的一种信号时序图；
- [0044] 图 11 为本申请实施例四的像素电路 56 的结构图；
- [0045] 图 12 为本申请其他实施例的显示装置中增加预充电电源 46 的示意图。

具体实施方式

[0046] 下面通过具体实施方式结合附图对本发明作进一步详细说明。

[0047] 首先对一些术语进行说明。晶体管可以是任何结构的晶体管，比如场效应晶体管(Field Effect Transistor, FET) 或者双极型晶体管(Bipolar Junction Transistor, BJT)。当晶体管为 BJT 时，其控制极是指 BJT 的基极 B，第一、二电极分别指 BJT 的集电极 C 和发射极 E；当晶体管为 FET 时，其控制极是指 FET 的栅极 G，第一、二电极(即电流导通极)分别指 FET 的漏极 D 和源极 S。显示装置中的晶体管通常为 TFT 器件，此时，晶体管的控制极是 TFT 器件的栅极 G，第一、二电极分别指 TFT 器件的漏极 D 和源极 S，在晶体管作为开关元件时，其漏极 D 和源极 S 可以互换，即第一、第二电极也可以分别指 TFT 器件的源极 S 和漏极 D。后续所提第三、第四电极也同样类似。

[0048] 实施例一：

[0049] 请参考图 2，图 2 示出了本申请第一实施例的显示装置的结构，其主要包括显示面板、栅极驱动电路 52 及数据驱动电路 53。显示面板包括若干像素阵列 51。其中，像素阵列 51 是由 N 行 M 列像素电路 56 按矩阵方式排列而成，即该像素阵列 51 为 N 行、M 列，其中 N、M 均为正整数。一般地，像素阵列 51 中的同一行像素电路 56 均连接到同一条扫描线 57，像素阵列 51 中的同一列像素电路 56 则连接到同一条数据线 55 和偏置电流线 54。栅极驱动电路 52 用于通过扫描线 57 向像素电路 56 提供扫描信号。数据驱动电路 53 用于通过数据线 55 向像素电路提供灰度信息，即将灰度信息通过数据线 55 传输到对应的像素单元内以实现图像灰度，并且为像素电路 56 提供偏置电流源 47、电压源 45 及可控开关 411，偏置电流源 47 提供偏置电流，电压源 45 为像素电路 56 的最终显示提供电源电压。

[0050] 需要说明的是，尽管像素阵列 51 是以 $N \times M$ 矩阵形式布置，但是为了图示简化，图 2 所示的像素阵列 51 只以 2×2 矩阵形式布置，其他 3×4 矩阵形式布置、 5×5 矩阵形式布置等均可根据实际情况选择。

[0051] 请参考图 3，上述数据驱动电路 53 主要包括数字模拟转换器 49、输出缓冲 48、电压源 45、偏置电流源 47 及可控开关 411 组成。其中，数字模拟转换器 49 接收来自于总线 410 的表征灰度信息的数字信号和控制信号，并在控制信号的控制下将数字信号转化成模拟信号通过输出缓冲 48 输出到数据线 55 上，偏置电流源 47 用于提供偏置电流，可控开关 411 由一时序控制电路控制，电压源 45、偏置电流源 47 通过可控开关 411 与偏置电流线 54 耦合。

需要说明的是,本实施例中,时序控制电路包含于总线 410 中,因此,总线 410 一方面需要提供灰度信息,另一方面还要提供时序控制信号来控制可控开关 411 和数模转换器等。

[0052] 请参考图 4,上述像素电路 56 主要包括:一个有机发光二极管 29 作为发光元件,第一电容 27,第二电容 26,设置有第一控制极、第一电极及第二电极的第一晶体管 24,以及设置有第二控制极、第三电极及第四电极的第二晶体管 25,为方便起见,这里设定一个存储节点 28 (即第一电容 27 的第一端)。第一控制极耦合至扫描线 57,第一电极耦合至偏置电流线 54,偏置电流线 54 可由于可控开关 411 的动作在偏置电流源 47 及电压源 45 之间切换;第二控制极耦合至第二电极,第三电极耦合至偏置电流线 54,第四电极耦合至有机发光二极管 29 的阳极,偏置电流源 47 提供的偏置电流可触发第一晶体管 24 及第二晶体管 25 将第二晶体管 25 的第一阈值电压信息及有机发光二极管 29 的第二阈值电压信息存储至第一电容 27,以为第二晶体管 25 提供基准电压;第一电容 27 的第一端耦合至第二电极,第二端耦合至数据线 55,数据线 55 可提供灰度信息或参考电位,第二电容 26 的第三端耦合至扫描线 57,第四端耦合至第二电极;有机发光二极管 29 的阴极耦合至地线。

[0053] 具体实现时,偏置电流线 54 耦合到 $10\mu\text{A}$ 的偏置电流源 47 上,为其所耦合的像素电路 56 提供 $10\mu\text{A}$ 的偏置电流。扫描线 57 可以耦合到栅极驱动电路 52 的某行驱动电路上,用于为某一个或一行像素电路 56 提供选择或非选择信号,例如,若扫描线 57 上充电到 15V ,会使得所耦合的像素电路 56 处于下述的数据输入选择阶段,若扫描线 57 上充电到 -5V ,会使得所耦合的像素电路 56 处于下述的数据输入非选择阶段。当然,上述数值为举例,实际应用时可选用其他数值不仅限于此。

[0054] 请参考图 5,图 5 是图 4 所示像素电路 56 的一种信号时序图,其中 SCAN[1] 为第一行像素的扫描信号,以此类推。下面结合图 5 来具体描述图 4 所示像素电路 56 的一种显示驱动过程,即本申请实施例一的显示驱动方法。

[0055] 由图 5 所示,整个扫描信号扫描一帧的时间被分为数据输入阶段和发光阶段。其中在数据输入阶段,每行的像素电路 56 又分为数据输入选择阶段和数据输入非选择阶段。当与像素电路 56 耦合的扫描线 57 的电平为高时,则像素电路 56 处于数据输入选择阶段;当与像素电路 56 耦合的扫描线 57 的电平为低时,则像素电路 56 处于数据输入非选择阶段。

[0056] 在数据输入选择阶段,由于总线 410 控制可控开关 411,偏置电流线 54 耦合到偏置电流源 47 上,并且提供一个恒定的偏置电流。当与像素电路 56 耦合的扫描线 57 变为高电平时,第一晶体管 24 处于导通状态,使像素电路 56 处于数据输入选择阶段。此时,偏置电流线 54 上的偏置电流通过第一晶体管 24 给第一电容 27 充电,也就是给存储节点 28 充电,存储节点 28 的电位因此会慢慢升高。由于第二晶体管 25 的第二控制极耦合到存储节点 28,所以第二晶体管 25 会因存储节点 28 电位的升高而逐渐由截止状态变为导通状态。第二晶体管 25 导通以后,偏置电流线 54 上的偏置电流就会部分流过第二晶体管 25 的第三电极和第四电极,此流过第二晶体管 25 的电流大小为:

$$[0057] \quad I_{DS2} = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{store} - V_{OLED} - V_{TH2})^2 \dots \dots (2)$$

[0058] 其中, μ_n 、 C_{ox} 、 W 、 L 及 V_{TH2} 分别为第二晶体管 25 的有效迁移率、单位面积栅电容、沟道宽度、沟道长度以及第一阈值电压。 V_{store} 、 V_{OLED} 则分别为存储节点 28 的电压和有机发

光二极管 29 上的电压。由公式(2),可以看出,流经第二晶体管 25 的电流随存储节点 28 的电位升高而增大。最后,当 I_{DS2} 等于偏置电流 I_{BIAS} 的时候,偏置电流 I_{BIAS} 在像素电路 56 中完全建立起来,此时存储节点 28 的电位 V_{store} 可以由公式(2)推导为:

$$[0059] \quad V_{store} = \sqrt{\frac{2I_{BIAS}L}{\mu_n C_{ox}W}} + V_{OLED} + V_{TH2} \dots \dots (3)$$

[0060] 此处, I_{BIAS} 为偏置电流, V_{OLED} 可以认为是有机发光二极管 29 的偏置电压,它与有机发光二极管 29 的第二阈值电压是相关的。由(3)可以发现,此时存储节点 28 的电位包含了第二晶体管 25 的第一阈值电压信息和有机发光二极管 29 的第二阈值电压信息。

[0061] 在数据输入选择阶段,数据线 55 会同步提供代表灰度信息的数据电压,此处设定其电压值为 V_{data} 。此数据电压 V_{data} 和存储节点 28 的存储电压 V_{store} ,分别存储在第一电容 27 两端,则第一电容 27 上的电压差为: $V_{data} - V_{store}$ 。

[0062] 此时,存储节点 28 的电荷量可以表示为:

$$[0063] \quad Q_A = (V_{store} - V_{data})C1 + (V_{store} - V_H)C2 + (V_{store} - V_{OLED} - V_{TH2})C_{g2} \dots \dots (4)$$

[0064] 其中, V_H 为数据输入选择阶段扫描信号的电平值, C_{g2} 为第二晶体管的栅电容, $C1$ 和 $C2$ 分别为第一电容 26 和第二电容 27 的电容值。

[0065] 在数据输入选择阶段结束,数据输入非选择阶段开始时,扫描线 57 由高电平变为低电平,此电压变化不但使得第一晶体管 24 由导通状态变为截止状态,还通过第二电容 26 耦合到存储节点 28,使存储节点 28 的电位变为第一负电位,第二晶体管 25 在数据输入非选择阶段进入并保持截止状态。

[0066] 在数据输入非选择阶段,第一晶体管 24 和第二晶体管 25 都处于截止状态,偏置电流线 54 和数据线 55 为其他像素电路 56 分别提供偏置电流和表征灰度信息的数据电压。需要注意的是,在这个过程中,数据线 55 的电平变化可能会通过第一电容 27 耦合到存储节点 28,使存储节点 28 的电位升高,因此,为了确保第二晶体管 25 在数据输入非选择阶段不导通,存储节点 28 的第一负电位需要足够低。

[0067] 在上述数据输入阶段,所有像素逐行进入数据输入选择阶段和数据输入非选择阶段,并且同一时间只有一行像素处于数据输入选择阶段,并在此数据输入选择阶段将上述第一阈值电压信息、第二阈值电压信息及灰度信息作为基准电压存储到像素的存储节点 28 中。

[0068] 在数据输入阶段过后,紧接着是发光阶段。在发光阶段,由于总线 410 控制可控开关 411,偏置电流线 54 断开与偏置电流源 47 的连接,而耦合到电压源 45 上,此电压源 45 用于为所有与偏置电流线 54 耦合的像素电路提供恒定的电源电压,使得第二晶体管 25 为有机发光二极管 29 提供一驱动电流。数据线 55 此时也提供一个参考电位,此电压值为 V_{ref} 。数据线 55 上电位的变动会通过第一电容 27 耦合到存储节点 28 中,使得存储节点 28 的电位变为 V_{HIGH} 。需要注意的是,在数据输入非选择阶段和发光阶段,存储节点 28 处于悬浮状态,其中的电荷量没有变化。其在发光阶段可以表示为:

$$[0069] \quad Q_A = (V_{HIGH} - V_L)C2 + (V_{HIGH} - V_{ref})C1 + (V_{HIGH} - V_{OLED} - V_{TH2})C_{g2} \dots \dots (5)$$

[0070] 其中, V_L 是数据输入非选择阶段扫描信号的电压值。将公式(4)代入到公式(5)中,可以求得 V_{HIGH} 的表达式为:

$$[0071] \quad V_{HIGH} = V_{store} + \frac{(V_{ref} - V_{data})C1 - (V_H - V_L)C2}{C1 + C2 + C_{g2}} \dots\dots (6)$$

$$[0072] \quad = V_{OVERDRIVE} + V_{TH2} + V_{OLED}$$

[0073] 其中, $V_{OVERDRIVE}$ 与上述第一阈值电压和第二阈值电压无关。由公式(6)可以推出, 在发光阶段, 有机发光二极管 29 上流过的驱动电流为:

$$[0074] \quad I_{OLED} = 1/2 \mu_n C_{ox} W/L (V_{HIGH} - V_{OLED} - V_{TH2})^2 = 1/2 \mu_n C_{ox} W/L (V_{OVERDRIVE})^2 \dots\dots (7)$$

[0075] 由公式(7)可以发现, 在发光阶段, 有机发光二极管 29 上所流过的驱动电流与第二晶体管 25 的第一阈值电压以及有机发光二极管 29 的第二阈值电压无关, 即可以补偿由这两种元件阈值电压变化引起的显示的不均匀性, 另一方面, 由于上述驱动电流 I_{OLED} 与第二晶体管 25 的第一阈值电压无关, 则可以补偿因 TFT 器件采用多晶硅材料制成而导致面板各处 TFT 器件的阈值电压 V_{TH} 不均匀性, 保证了显示面板上的显示的均匀性。

[0076] 整体来看, 显示装置的工作分为数据输入阶段和发光阶段, 其中数据输入阶段又分为数据输入选择阶段和数据输入非选择阶段。像素在数据输入选择阶段由扫描线 57 控制处于开启状态, 耦合到偏置电流源 47 的偏置电流线 54 上提供的偏置电流流过像素电路 56, 并在存储节点 28 产生相应的基准电压。这个阶段有机发光二极管 29 会由于偏置电流的流过而发光。在数据输入非选择阶段, 由于扫描线 57 负向变动使得像素电路 56 处于关闭状态, 有机发光二极管 29 不会发光。在发光阶段, 数据线 55 上给出一个高的参考电位, 偏置电流线 54 也耦合到电压源 45 上, 显示面板上所有像素电路 56 都开始导通, 并且导通的电流大小与数据输入选择阶段输入的数据电压相关, 即有机发光二极管 29 上的驱动电流与第二晶体管 25 的第一阈值电压以及有机发光二极管 29 的第二阈值电压无关, 而与灰度信息有关。平均来看, 显示面板的整体亮度是有机发光二极管 29 在数据输入选择阶段和发光阶段发出的光的平均效应。

[0077] 实施例二:

[0078] 请参考图 6, 与实施例一的区别主要在于, 显示装置中, 栅极驱动电路 52 还提供一在数据输入阶段与扫描线电平相反的控制线 64, 而像素电路 56 主要包括: 一个有机发光二极管 29 作为发光元件, 第一电容 27, 设置有第一控制极、第一电极及第二电极的第一晶体管 24 作为开关控制模块, 以及设置有第二控制极、第三电极及第四电极的第二晶体管 25 作为驱动模块, 为方便起见, 这里设定一个存储节点 68 (即第一电容 27 的第一端)。第一控制极耦合至扫描线 57, 第一电极耦合至偏置电流线 54, 偏置电流线 54 可由于可控开关 411 的动作在偏置电流源 47 及电压源 45 之间切换; 第二控制极耦合至第二电极, 第三电极耦合至偏置电流线 54, 第四电极耦合至有机发光二极管 29 的阳极, 偏置电流源 47 提供的偏置电流可触发第一晶体管 24 及第二晶体管 25 将第二晶体管 25 的第一阈值电压信息及有机发光二极管 29 的第二阈值电压信息存储至第一电容 27, 以为第二晶体管 25 提供基准电压; 第一电容 27 的第一端耦合至第二电极, 第二端耦合至数据线 55, 数据线 55 可提供灰度信息或参考电位; 有机发光二极管 29 的阴极耦合至控制线 64。

[0079] 请参考图 7, 图 7 是图 6 所示像素电路 56 的一种信号时序图, 其中 SCAN[1] 为第一行像素的扫描信号, CNTR[1] 为第一行像素的控制线上的控制信号, 以此类推。下面结合图 7 来具体描述图 6 所示像素电路 56 的一种显示驱动过程, 即本申请实施例二的显示驱动方

法。

[0080] 由图 7 所示,整个扫描信号扫描一帧的时间被分为数据输入阶段和发光阶段。其中在数据输入阶段,每行的像素电路 56 又分为数据输入选择阶段和数据输入非选择阶段。当与像素电路 56 耦合的扫描线 57 的电平为高时,则像素电路 56 处于数据输入选择阶段;当与像素电路 56 耦合的扫描线 57 的电平为低时,则像素电路 56 处于数据输入非选择阶段。

[0081] 在数据输入选择阶段,由于总线 410 控制可控开关 411,偏置电流线 54 耦合到偏置电流源 47 上,并且提供一个恒定的偏置电流。当与像素电路 56 耦合的扫描线 57 变为高电平时,第一晶体管 24 处于导通状态,使像素电路 56 处于数据输入选择阶段。此时,控制线 64 为低电平,偏置电流线 54 上的偏置电流通过第一晶体管 24 给存储节点 68 充电,存储节点 68 的电位因此会慢慢升高。由于第二晶体管 25 的第二控制极耦合到存储节点 68,所以第二晶体管 25 会因存储节点 68 电位的升高而逐渐由截止状态变为导通状态。第二晶体管 25 导通以后,偏置电流线 54 上的偏置电流就会部分流过第二晶体管 25 的第三电极和第四电极,此流过第二晶体管 25 的电流大小可仍由上述公式(2)表示。

[0082] 由公式(2),可以看出,流经第二晶体管 25 的电流随存储节点 68 的电位升高而增大。最后,当 I_{DS2} 等于偏置电流的时候,偏置电流在像素电路 56 中完全建立起来,此时存储节点 68 的电位 V_{store} 可以由上述公式(3)类似表示。

[0083] 由(3)可以发现,此时存储节点 68 的电位包含了第二晶体管 25 的第一阈值电压信息和有机发光二极管 29 的第二阈值电压信息。

[0084] 需要注意的是,在数据输入选择阶段,数据线 55 会同步提供代表灰度信息的数据电压,即灰度信息,此处设定其电压值为 V_{data} 。此数据电压 V_{data} 和存储节点 68 的存储电压 V_{store} ,分别存储在第一电容 27 两端,则第一电容 27 上的电压差为: $V_{data} - V_{store}$ 。

[0085] 在数据输入选择阶段结束时,数据输入非选择阶段开始时,扫描线 57 由高电平变为低电平,从而使得第一晶体管 24 由导通状态变为截止状态,同时控制线 64 的电平由低变为高,使得第二晶体管 25 和有机发光二极管 29 也都处于并保持在截止状态。

[0086] 在数据输入非选择阶段,第一晶体管 24 和第二晶体管 25 都处于截止状态,偏置电流线 54 和数据线 55 为其他像素提供分别偏置电流和表征灰度信息的数据电压。需要注意的是,在这个过程中,数据线 55 的电平变化可能会通过第一电容 27 耦合到存储节点 68,使存储节点 68 的电位升高,因此,控制线 64 的高电平要足够高以确保第二晶体 25 在数据输入非选择阶段不导通。

[0087] 在上述数据输入阶段,所有像素逐行进入数据输入选择阶段和数据输入非选择阶段,并且同一时间只有一行像素处于数据输入选择阶段,并在此时将上述第一阈值电压信息、第二阈值电压信息及灰度信息作为基准电压存储到像素的存储节点 68 中。

[0088] 在数据输入阶段过后,紧接着是发光阶段。在发光阶段,由于总线 410 控制可控开关 411,偏置电流线 54 断开与偏置电流源 47 的连接,而耦合到一电压源 45 上,此电压源 45 为所有与偏置电流线 54 耦合的像素电路提供恒定的电源电压,使得第二晶体管 25 为有机发光二极管 29 提供一驱动电流。所有的控制线 64 也变回低电平。此时,数据线 55 也提供一个参考电位,此电压值为 V_{ref} 。数据线 55 上电位的变动会通过第一电容 27 耦合到存储节点 68 中,使得存储节点 68 的电位变为:

$$[0089] \quad V_{\text{HIGH}} = V_{\text{store}} + \frac{(V_{\text{ref}} - V_{\text{data}}) \times C1}{C_{g2} + C1}$$

$$[0090] \quad = \sqrt{\frac{2I_{\text{BIAS}}L}{\mu_n C_{\text{ox}} W}} + \frac{(V_{\text{ref}} - V_{\text{data}}) \times C1}{C_{g2} + C1} + V_{\text{OLED}} + V_{\text{TH2}} \dots \dots (8)$$

$$[0091] \quad = V_{\text{OVERDRIVE}} + V_{\text{OLED}} + V_{\text{TH2}}$$

[0092] C_{g2} 为第二晶体管 25 的栅电容, $V_{\text{OVERDRIVE}}$ 是第二晶体管 25 的过驱动电压, 其值与第二晶体管 25 的第一阈值电压或有机发光二极管 29 的第二阈值电压无关。

[0093] 由公式(8)可以推出, 在发光阶段, 有机发光二极管 29 上流过的驱动电流为:

$$[0094] \quad I_{\text{OLED}} = 1/2 \mu_n C_{\text{ox}} W/L (V_{\text{HIGH}} - V_{\text{OLED}} - V_{\text{TH2}})^2 = 1/2 \mu_n C_{\text{ox}} W/L (V_{\text{OVERDRIVE}})^2 \dots \dots (9)$$

[0095] 由公式(9), 可以发现, 在发光阶段, 有机发光二极管 29 上所流过的驱动电流与第二晶体管 25 的第一阈值电压以及有机发光二极管 29 的第二阈值电压无关, 即可以补偿由这两种元件阈值电压变化引起的显示的不均匀性, 另一方面, 由于上述驱动电流 I_{OLED} 与第二晶体管 25 的第一阈值电压无关, 则可以补偿因 TFT 器件采用多晶硅材料制成而导致面板各处 TFT 器件的阈值电压 V_{TH} 不均匀性, 保证了显示面板上的显示的均匀性。

[0096] 本实施例相对于实施例一由于省去了第二电容 26, 进一步减小了像素面积, 增加了像素开口率。

[0097] 实施例三:

[0098] 请参考图 8 及图 9, 与实施例一的区别主要在于, 显示装置中, 如图 8 所示, 数据驱动电路 53 还包括由模拟数字转换器 104、输入缓冲器 103、外部存储 105、加法器 106、数字模拟转换器 107 及输出缓冲器 108 组成的数据电压源, 其中, 模拟数字转换器 104 通过输入缓冲器 103 耦合到偏置电流源 47 的输出端, 并且可通过可控开关 411 完成与偏置电流线 54 的耦合与断开, 上述各器件功能在下述显示驱动过程中进行对应描述。如图 9 所示, 像素电路 56 主要包括: 一个有机发光二极管 29 作为发光元件, 第二电容 26, 第一电容 27, 设置有第一控制极、第一电极及第二电极的第一晶体管 24 作为开关控制模块, 以及设置有第二控制极、第三电极及第四电极的第二晶体管 25 作为驱动模块, 为方便起见, 这里设定一个存储节点 88 (即第一电容 27 的第一端)。第一控制极耦合至扫描线 57, 第一电极耦合至偏置电流线 54, 偏置电流线 54 可由于可控开关 411 的动作在偏置电流源 47、输出缓冲器 108 及电压源 45 之间切换; 第二控制极耦合至第二电极, 第三电极耦合至偏置电流线 54, 第四电极耦合至有机发光二极管 29 的阳极, 偏置电流源 47 提供的偏置电流可触发第一晶体管 24 及第二晶体管 25 将第二晶体管 25 的第一阈值电压信息及有机发光二极管 29 的第二阈值电压信息存储至第一电容 27 及外部存储 105; 第一电容 27 的第一端耦合至第二电极, 第二端耦合至公共节点 83, 公共节点 83 在公共节点电位及参考电位之间切换, 第二电容 26 的第三端耦合至扫描线 57, 第四端耦合至第二电极; 有机发光二极管 29 的阴极耦合至地线。公共节点 83 可以是一行或整个显示面板所有行共享的节点。

[0099] 图 8 中, 外部存储 105 与加法器 106 等可单独设置于数据驱动电路 53 之外, 形成可共用的功能元件。

[0100] 请参考图 10, 图 10 显示的是图 9 所示像素电路 56 的一种信号时序图, 其中 SCAN[1] 为第一行像素的扫描信号, 以此类推。下面结合图 8 和图 10 来具体描述图 9 所示

像素电路 56 的一种显示驱动过程,即本申请实施例三的显示驱动方法。

[0101] 图 8 和图 10 所示的是一种采用外部补偿的驱动方法,这种驱动方式主要先将需要补偿的驱动模块及发光元件的阈值电压信息提取出来并以数字信号的形式存储到外部存储中,在输入灰度信息时,则将所存储的阈值电压信息及灰度信息一起叠加以实现阈值电压的补偿功能。由图 10 可以知,外部补偿的整个驱动过程可以在两种模式下进行:一种是阈值提取模式,一种是正常的发光模式。其中阈值提取模式可以在显示装置开关机的时候执行一次,其余时间都工作在发光模式;或者在显示装置开关机的时候执行一次后,在接下来的发光模式中每隔一帧或几帧时间对某一行的像素进行阈值电压信息的提取,以实时刷新其在外部存储中的阈值电压信息。

[0102] 在阈值提取模式中,像素电路 56 的工作过程分为阈值提取选择阶段和阈值提取非选择阶段。当与像素电路 56 耦合的扫描线 57 的电平为高时,则像素电路 56 处于阈值提取选择阶段;当与像素电路 56 耦合的扫描线 57 的电平为低时,则像素电路 56 处于阈值提取非选择阶段。

[0103] 在阈值提取选择阶段,由于总线 401 控制可控开关 411,偏置电流线 54 耦合到偏置电流源 47 上,并且提供一个恒定的偏置电流。当与像素电路 56 耦合的扫描线 57 变为高电平时,第一晶体管 24 处于导通状态,使像素电路 56 处于阈值提取选择阶段。此时,偏置电流线 54 上的偏置电流通过第一晶体管 24 给第一电容 27 充电,存储节点 88 的电位因此会慢慢升高。由于第二晶体管 25 的第二控制极耦合到存储节点 88,所以第二晶体管 25 会因存储节点 88 电位的升高而逐渐由截止状态变为导通状态。第二晶体管 25 导通以后,偏置电流线 54 上的偏置电流就会部分流过第二晶体管 25 的第三电极和第四电极,此流过第二晶体管 25 的电流大小可以由上述公式(2)表示。由公式(2)可以看出,流经第二晶体管 25 的电流随存储节点 88 的电位升高而增大。最后,当 I_{DS2} 等于偏置电流的时候,偏置电流在像素电路 56 中完全建立起来,此时存储节点 88 的电位 V_{store} 可以由上述公式(3)表示,电位 V_{store} 包含了上述第一阈值电压信息及第二阈值电压信息。

[0104] 由(3)可以发现,此时存储节点 88 的电位包含了第二晶体管 25 的第一阈值电压信息和有机发光二极管 29 的第二阈值电压信息。由于存储节点 88 上的电压和偏置电流线 54 上的电压值相同,所以此时与偏置电流线 54 耦合的模拟数字转换器 104 会采样偏置电流线 54 上电压信息 V_{store} 并将其转换成数字信号输入到外部存储 105 中。

[0105] 在阈值提取选择阶段结束,阈值提取非选择阶段开始时,扫描线 57 的电平由高电平变为低电平。此电压变化不但使得第一晶体管 24 由导通状态变为截止状态,还通过第二电容 26 耦合到存储节点 88,使存储节点 88 的电位变为第一负电位,第二晶体管 25 在数据输入非选择阶段进入并保持截止状态。

[0106] 在阈值提取非选择阶段,第一晶体管 24 和第二晶体管 25 都处于截止状态,偏置电流线 54 为其他像素电路 56 提供偏置电流。在阈值提取模式下,所有像素逐行进入阈值提取选择阶段和阈值提取非选择阶段,并且将存储节点 88 上的第一阈值电压信息及第二阈值电压信息存储到存储芯片 105 中。

[0107] 发光模式中的驱动过程分为数据输入阶段和发光阶段。在数据输入阶段,由于总线 410 控制可控开关 411,偏置电流线 54 断开与偏置电流源 47 的连接,而通过输出缓冲器 108 耦合到数字模拟转换器 107 上,用于输出一驱动电压,其驱动电压值为 V_{drive} 。由于加法

器 106 提前将来自总线 410 的灰度信息与外部存储 105 中的存储电压进行了叠加,驱动电压 V_{drive} 则会包含在阈值提取模式下的电压信息 V_{store} 和代表灰度信息的数据电压 V_{data} 。当与像素电路 56 耦合的扫描线 57 变为高电平时,第一晶体管 24 处于导通状态,使像素电路 56 处于数据输入选择阶段。此时,偏置电流线 54 上的驱动电压 V_{drive} 通过第一晶体管 24 输入到存储节点 88 中。

[0108] 此时,存储节点 88 的电荷量可以表示为:

$$[0109] \quad Q_A = (V_{drive} - V_0) C1 + (V_{drive} - V_H) C2 + (V_{drive} - V_{OLED} - V_{th2}) C_{g2} \dots \dots (10)$$

[0110] 其中, V_H 为数据输入选择阶段扫描信号的电平值, V_0 是数据输入阶段公共节点的电压值, C_{g2} 为第二晶体管的栅电容, $C1$ 和 $C2$ 分别为第一电容 26 和第二电容 27 的电容值。

[0111] 在数据输入选择阶段结束,数据输入非选择阶段开始时,扫描线 57 由高电平变为低电平,此电压变化不但使得第一晶体管 24 由导通状态变为截止状态,还通过第二电容 26 耦合到存储节点 88,使存储节点 88 的电位变为第二负电位,第二晶体管 25 在数据输入非选择阶段进入并保持截止状态。

[0112] 在数据输入非选择阶段,第一晶体管 24 和第二晶体管 25 都处于截止状态,偏置电流线 54 为其他像素提供驱动电压。

[0113] 在上述数据输入阶段,所有像素逐行进入数据输入选择阶段和数据输入非选择阶段,并且将第二晶体管 25 的第一阈值电压信息、有机发光二极管 29 的第二阈值电压信息及灰度信息作为基准电压存储到各个像素的存储节点 88 中。在数据输入阶段,公共节点 83 一直保持为一恒定电位 V_0 。

[0114] 在数据输入阶段过后,紧接着是发光阶段。在发光阶段,由于总线 410 控制可控开关 411,偏置电流线 54 断开与输出缓冲器 108 的连接,而耦合到电压源 45 上,此电压源 45 为所有与偏置电流线 54 耦合的像素电路提供恒定的电源电压。此时公共节点 83 的电位也由原来的恒定电位 V_0 变为参考电位,参考电位的电压值为 V_{ref} 。公共节点 83 上电位的变动会通过第一电容 27 耦合到存储节点 88 中,使得存储节点 88 的电位变为 V_{HIGH} 。需要注意的一点是,在数据输入非选择阶段和发光阶段,存储节点 88 处于悬浮状态,其中的电荷量没有变化。其在发光阶段可以表示为:

$$[0115] \quad Q_A = (V_{HIGH} - V_L) C2 + (V_{HIGH} - V_{ref}) C1 + (V_{HIGH} - V_{OLED} - V_{TH2}) C_{g2} \dots \dots (11)$$

[0116] 其中, V_L 是数据输入非选择阶段扫描信号的电压值。将公式(10)代入到公式(11)中,可以求得 V_{HIGH} 的表达式为:

$$[0117] \quad V_{HIGH} = V_{drive} + \frac{(V_{ref} - V_0) C1 - (V_H - V_L) C2}{C1 + C2 + C_{g2}}$$

$$[0118] \quad = V_{data} + \frac{(V_{ref} - V_0) C1 - (V_H - V_L) C2}{C1 + C2 + C_{g2}} + V_{store} \dots \dots (12)$$

$$[0119] \quad = V_{OVERDRIVE} + V_{TH2} + V_{OLED}$$

[0120] 其中, $V_{OVERDRIVE}$ 是第二晶体管 25 的过驱动电压,其值与第二晶体管 25 的第一阈值电压或有机发光二极管 29 的第二阈值电压无关。

[0121] 由公式(12)可以推出,在发光阶段,有机发光二极管 29 上流过的电流为:

$$[0122] \quad I_{OLED} = 1/2 \mu_n C_{ox} W/L (V_{HIGH} - V_{OLED} - V_{TH2})^2 = 1/2 \mu_n C_{ox} W/L (V_{OVERDRIVE})^2 \dots \dots (13)$$

[0123] 由公式(13),可以发现,在发光阶段,有机发光二极管 29 上所流过的电流 I_{OLED} 与第二晶体管 25 的第一阈值电压以及有机发光二极管 29 的第二阈值电压无关,即可以补偿由这两种元件阈值电压变化引起的显示的不均匀性,另一方面,由于上述驱动电流 I_{OLED} 与第二晶体管 25 的第一阈值电压无关,则可以补偿因 TFT 器件采用多晶硅材料制成而导致面板各处 TFT 器件的阈值电压 V_{TH} 不均匀性,保证了显示面板上的显示的均匀性。

[0124] 本实施例三的优势在于,相对于实施例一、二而言,由于通过采用外部补偿方式,只需在开机时执行一次阈值提取模式,其他时间内显示装置可均工作在发光模式下;并且数据写入过程(即发光模式下的数据输入阶段)中,不需要偏置电流,而直接采用驱动电压将上述第一阈值电压信息、第二阈值电压信息及灰度信息加载于存储节点 88 上,采用电压编程方式可以大大降低数据写入的时间,从而增加发光时间所占帧比重。使得像素电路可以用于更高分辨率或更大面积的显示装置中。另外,采用外部补偿的方式可以简化像素结构,减少控制线的数目。

[0125] 实施例四:

[0126] 请参考图 11,与实施例三的区别主要在于,显示装置中,栅极驱动电路 52 还提供一与扫描线电平相反的控制线 64,而像素电路 56 中去除了第二电容 26,类似于将实施例二与实施例三相结合。像素电路、显示装置及显示驱动方法在此处不再赘述。

[0127] 需要说明的是:

[0128] 1、在显示装置的其他实施例中,在上述数据输入选择阶段,存储节点上的电压和偏置电流线 54 上的电压是相同的,这个电压比电压源 45 提供的电压要小很多。因此,在新的一帧来临时,偏置电流线 54 上的电位就需要被快速拉低以建立上述偏置电流,为了加速这个过程,可以为每一列设置一个预充电电源 46,偏置电流源 47、电压源 45、预充电电源 46 通过可控开关 411 与偏置电流线 54 耦合。如图 12 所示,这个预充电电源 46 的电压 V_{pre} 为:

$$[0129] \quad V_{pre} = \sqrt{\frac{2I_{BIAS}L}{\mu_n C_{ox}W}} + V_{OLED0} + V_{TH20} \dots \dots (14)$$

[0130] 这里, V_{TH20} 和 V_{OLED0} 分别是第二晶体管的初始阈值和有机发光二极管的初始偏置电位。预充电电源 46 仅需要在帧初始时连接到偏置电流线 54 上很短的时间,就可以将偏置电流线 54 上多余的电荷放掉。

[0131] 2、上述数据驱动电路可以集成在显示面板上,也可以集成外围 IC 芯片中,然后贴合到显示面板上。

[0132] 3、虽然像素电路 56 采用了有机发光二极管作为发光元件,在另外的实施例中,也可以采用其他发光二极管作为发光元件。

[0133] 4、在实施例一和实施例三中,第二电容 26 可以通过增大第一晶体管的控制极和第二电极的交叠面积来实现,也可以制作单独的电容原件。

[0134] 5、在本申请各实施例中,晶体管可由氧化物薄膜晶体管构成,也可由多晶硅或非晶硅薄膜晶体管构成。

[0135] 6、在其他实施例中,时序控制电路也可以不集成于总线中,而主要由总线提供灰度信息,时序控制电路单独控制可控开关。

[0136] 本申请各实施例采用两 TFT 器件构建像素电路,其电路结构简单,不仅可以补偿 TFT 器件的阈值电压漂移,也可以补偿 OLED 器件 7 的阈值漂移,保证了显示的均匀性。此外,现有技术中,当 TFT 器件的阈值电压变为负值时,传统的电压型阈值补偿电路就无法再提供补偿,而本申请各实施例中采用电流偏置方式对正负阈值电压都有很好的补偿作用,因此具有更加优越的效果,这一点在采用耗尽型晶体管作为驱动管的显示装置中极为有利。

[0137] 以上内容是结合具体的实施方式对本申请所作的进一步详细说明,不能认定本申请的具体实施只局限于这些说明。对于本申请所属技术领域的普通技术人员来说,在不脱离本申请构思的前提下,还可以做出若干简单推演或替换。

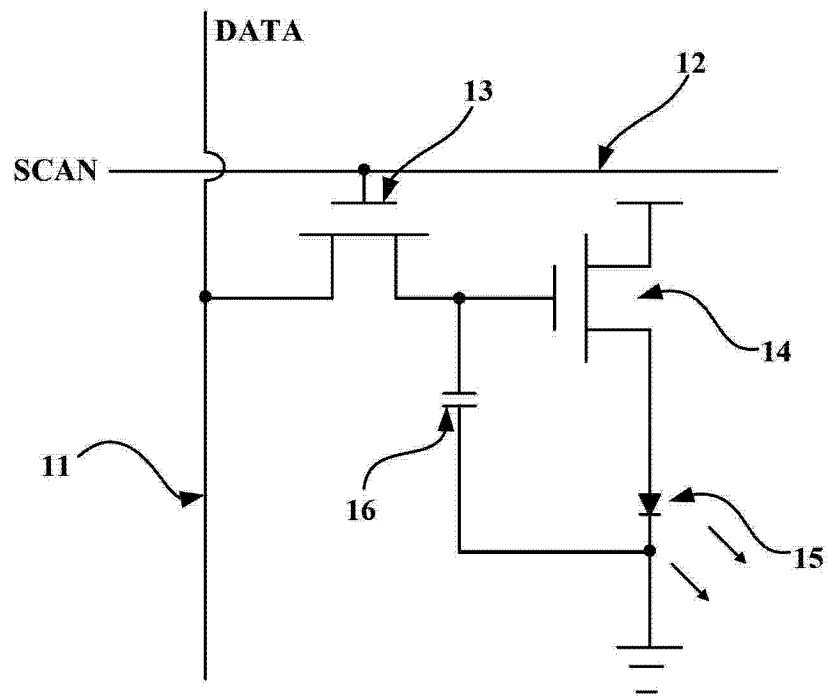


图 1

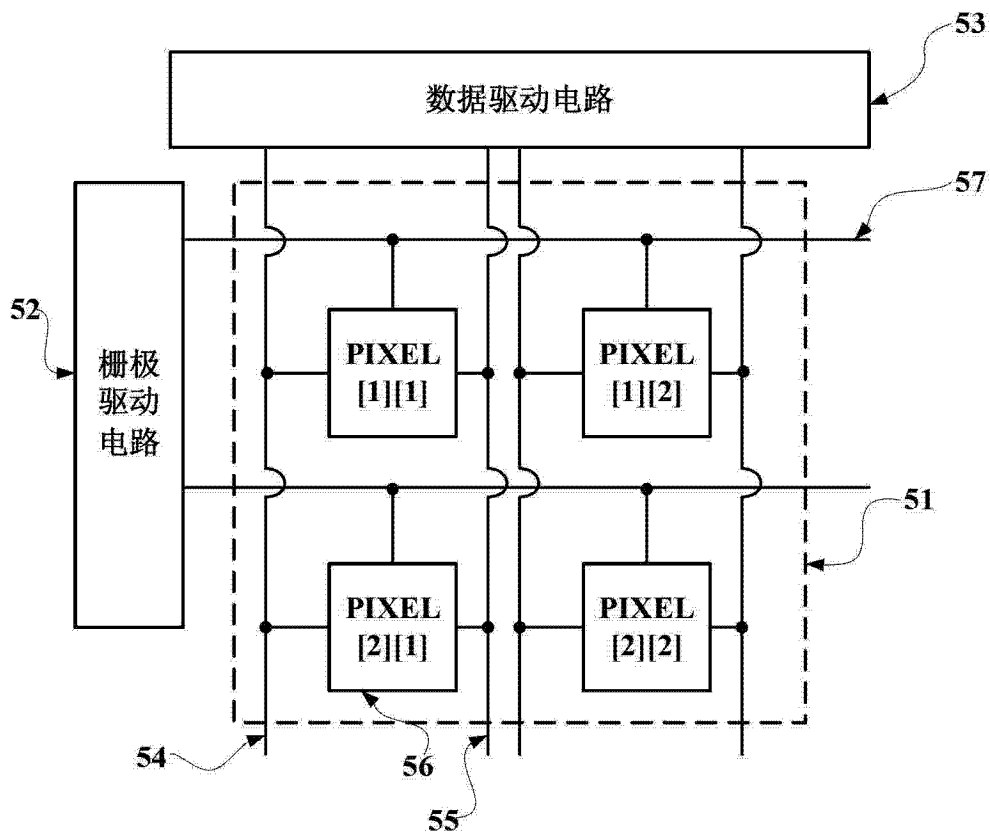


图 2

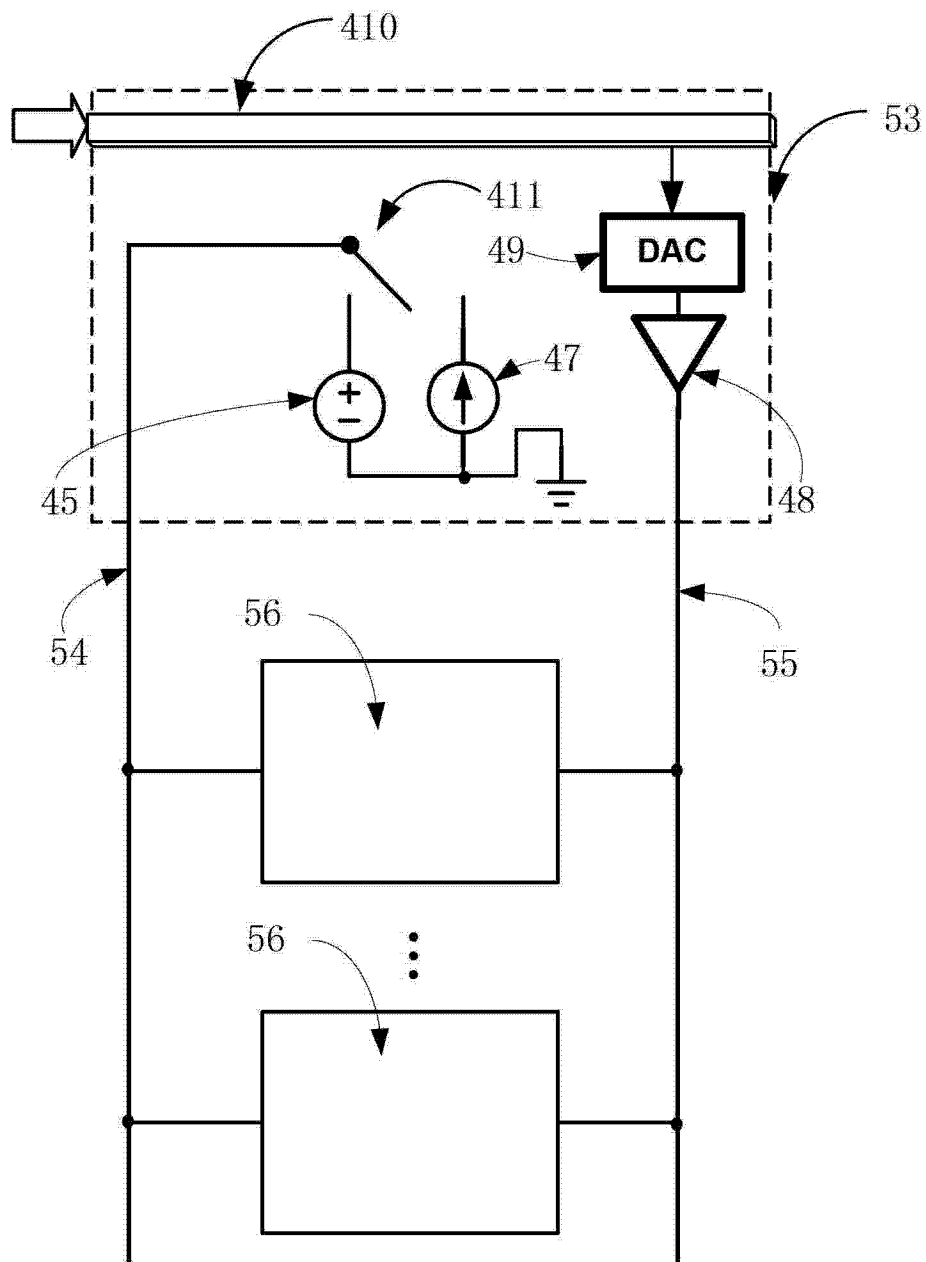


图 3

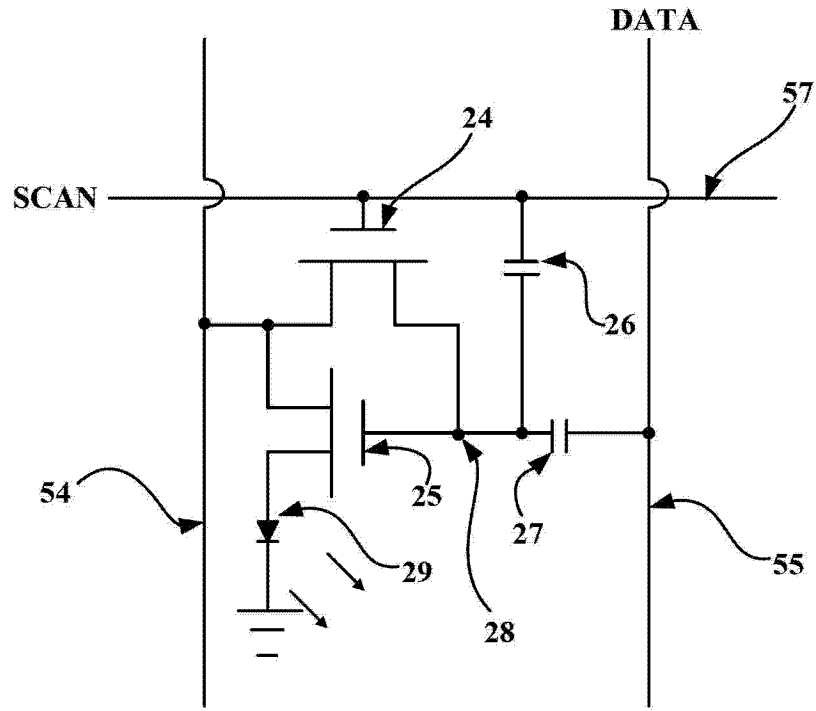


图 4

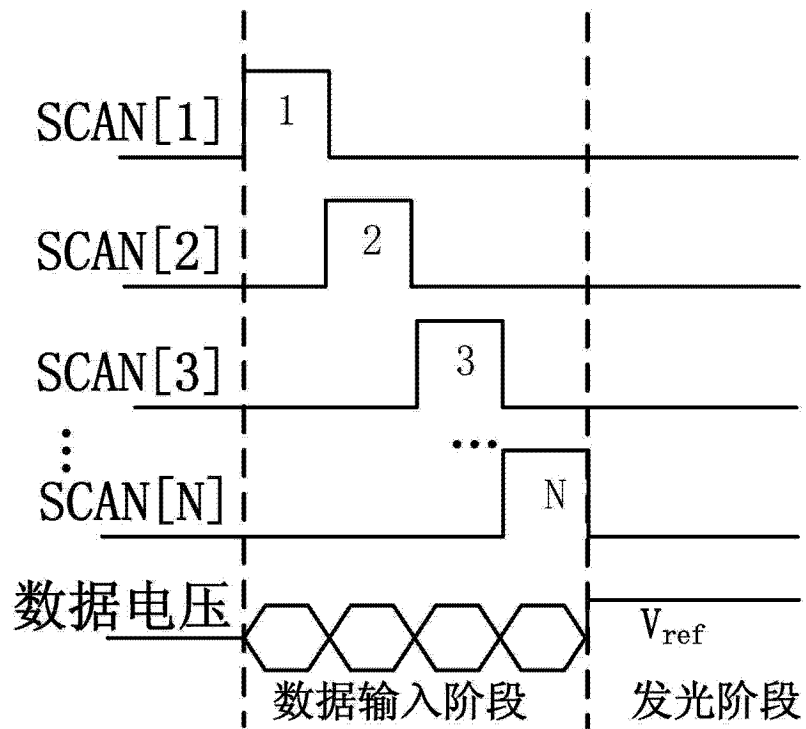


图 5

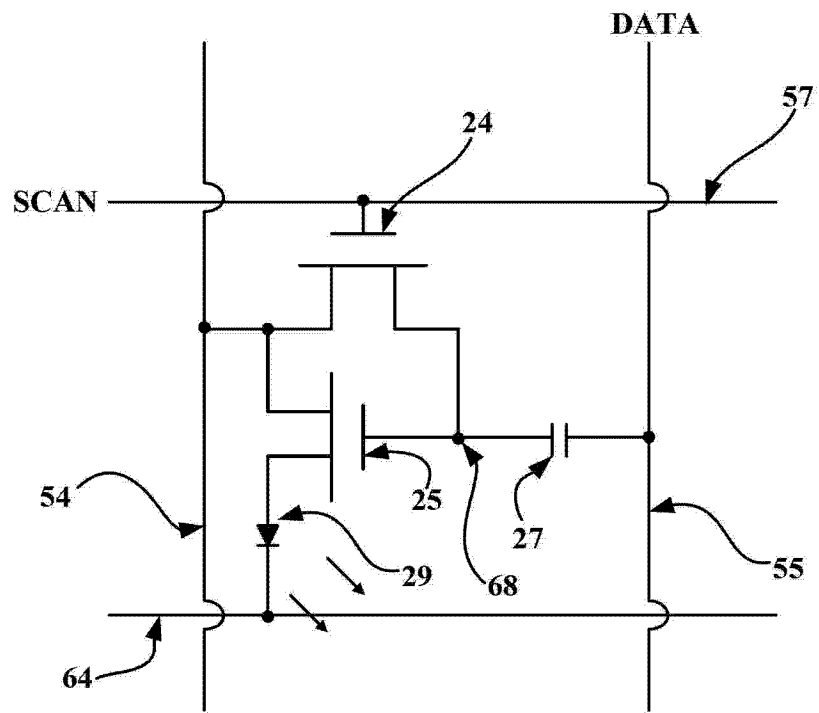


图 6

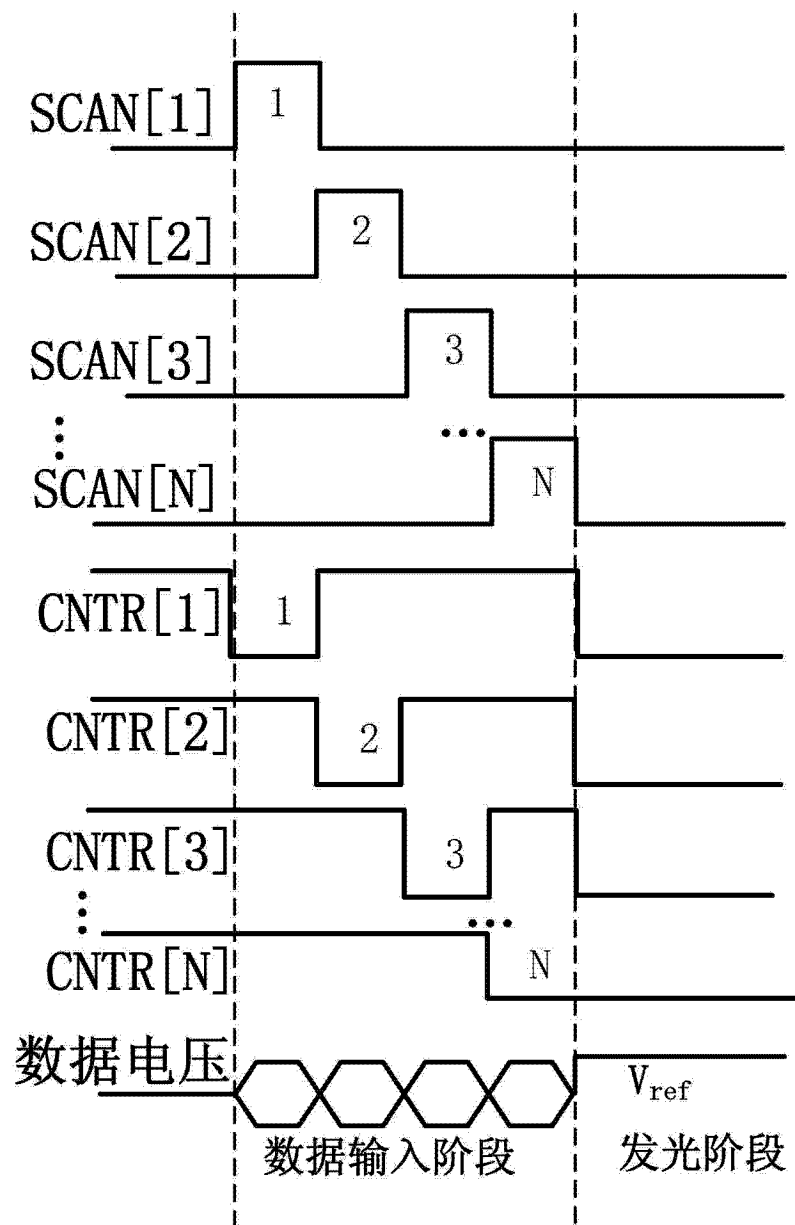


图 7

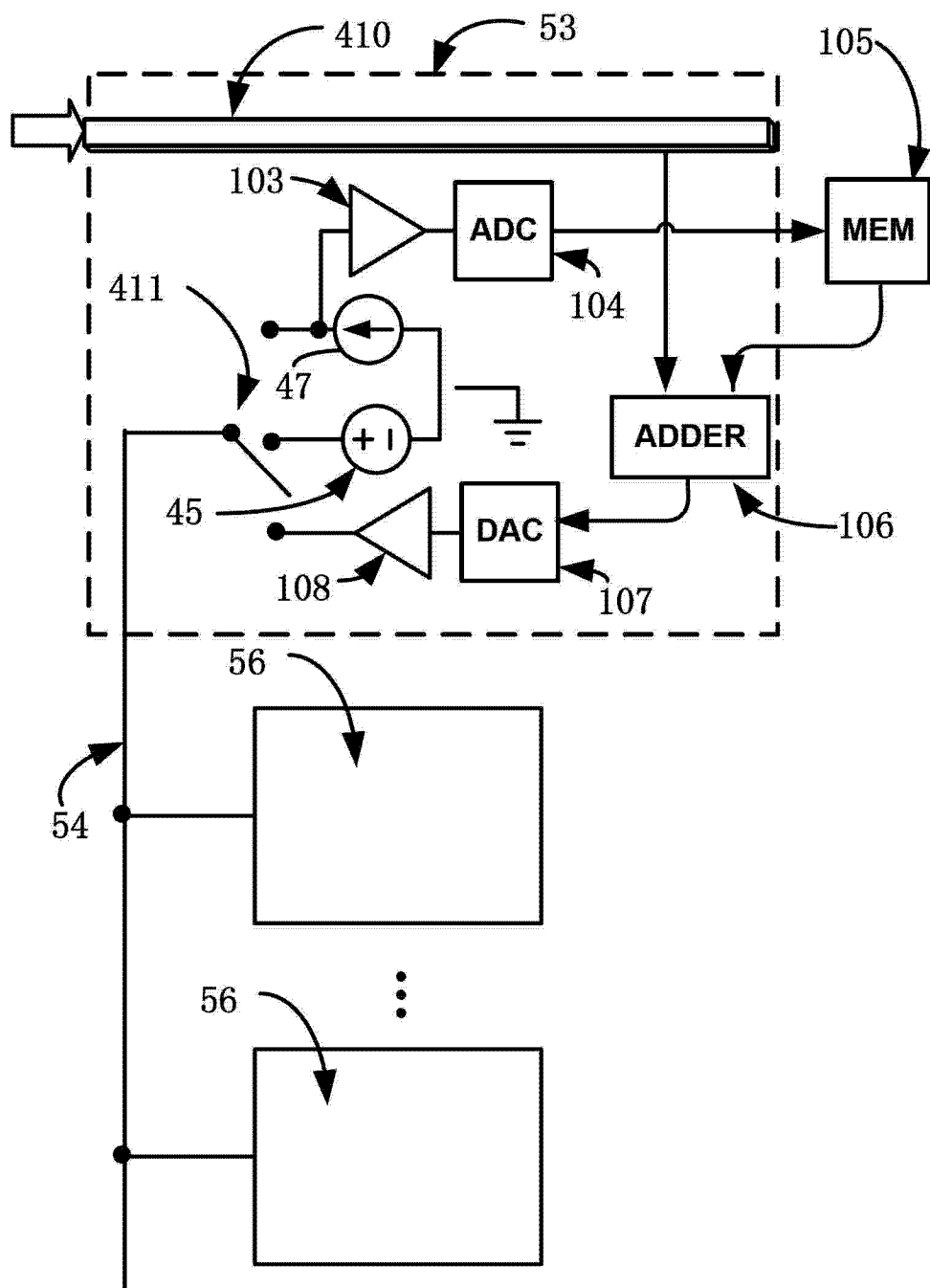


图 8

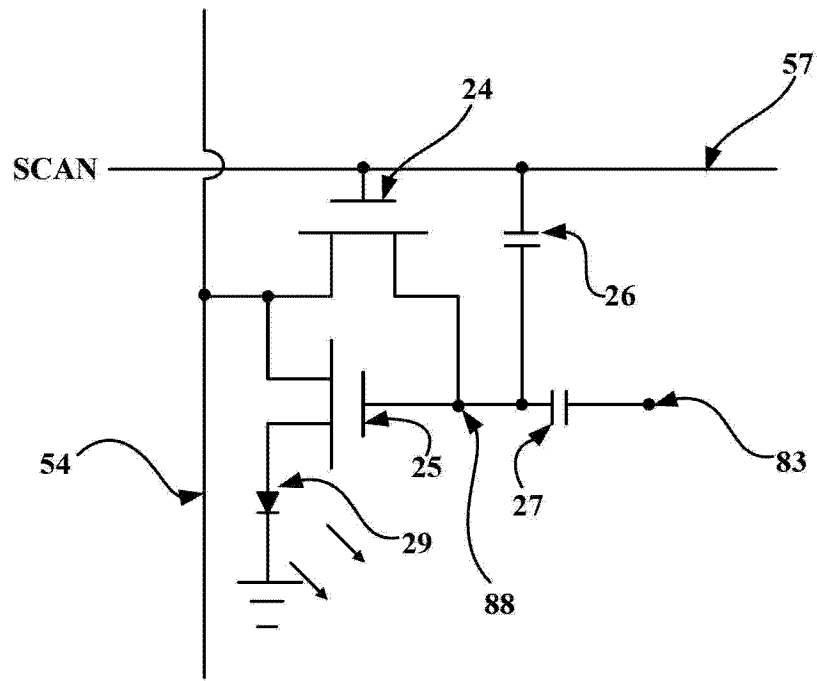


图 9

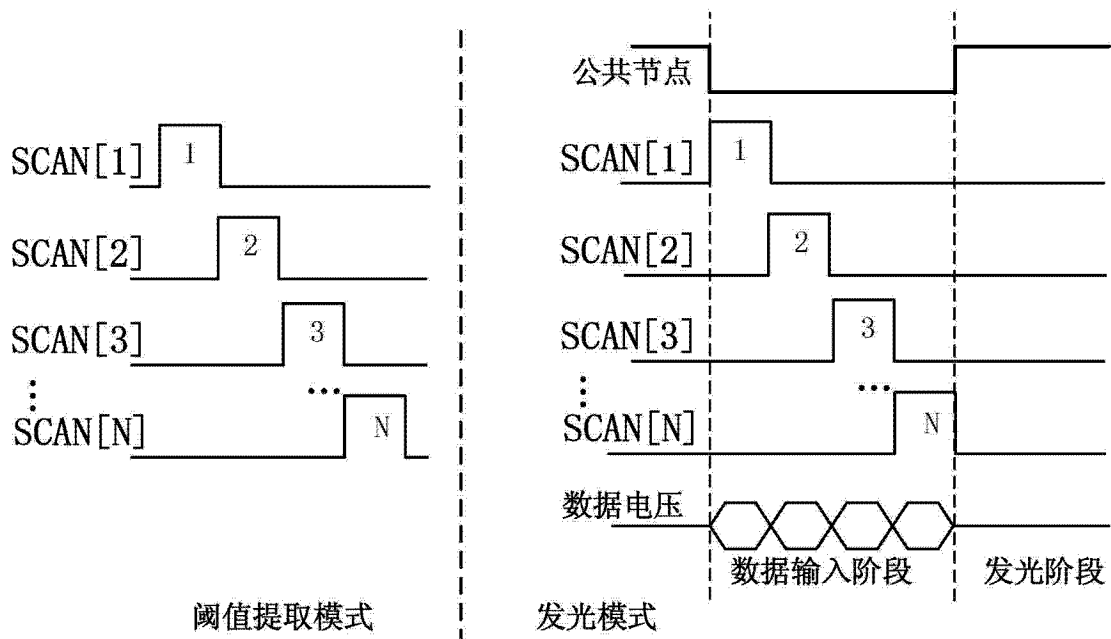


图 10

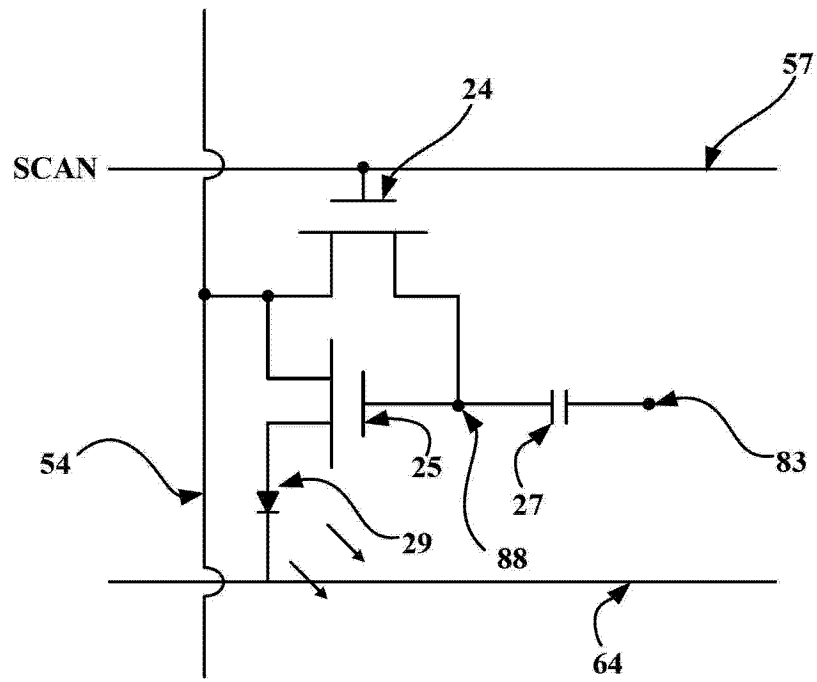


图 11

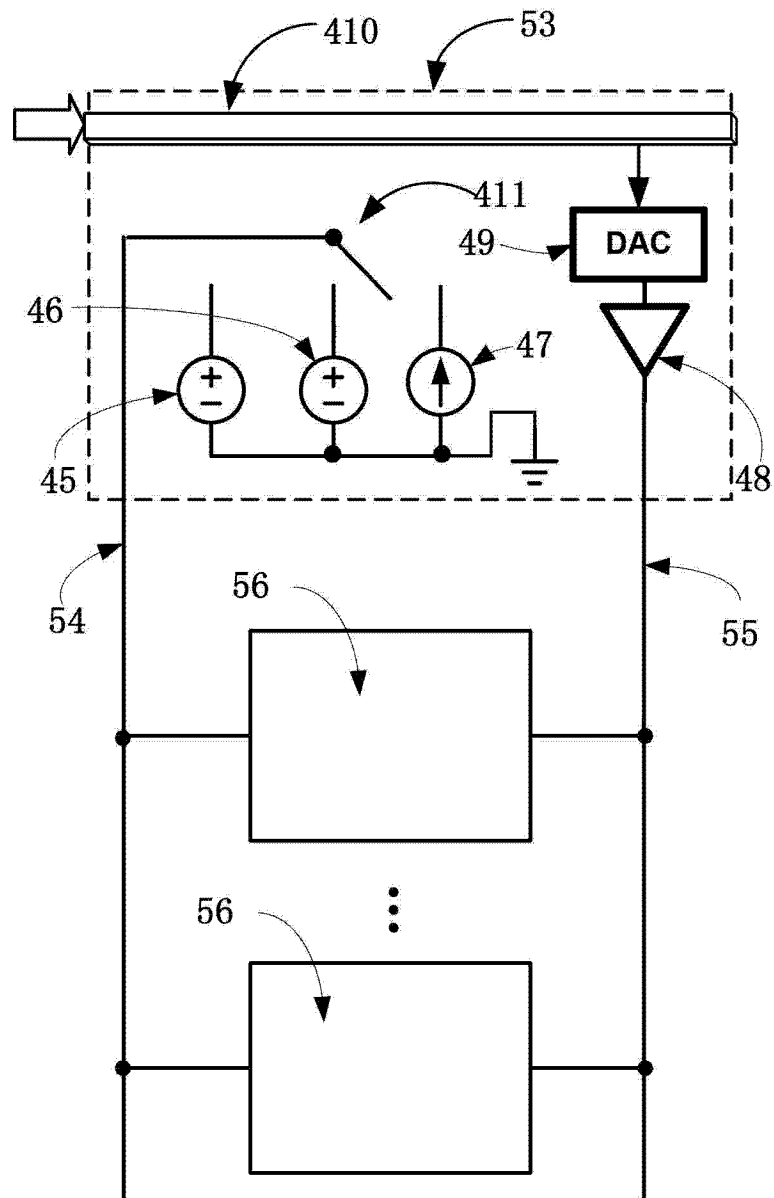


图 12

专利名称(译)	像素电路、显示装置及显示驱动方法		
公开(公告)号	CN103117040A	公开(公告)日	2013-05-22
申请号	CN201310029695.1	申请日	2013-01-25
[标]申请(专利权)人(译)	北京大学深圳研究生院		
申请(专利权)人(译)	北京大学深圳研究生院		
当前申请(专利权)人(译)	北京大学深圳研究生院		
[标]发明人	冷传利 张盛东		
发明人	冷传利 张盛东		
IPC分类号	G09G3/32 G09G3/3233		
代理人(译)	郭燕		
其他公开文献	CN103117040B		
外部链接	Espacenet SIPO		

摘要(译)

本申请公开了一种像素电路、显示装置及显示驱动方法，通过电流偏置方式提取第二晶体管的第一阈值电压信息及发光元件的第二阈值电压信息，并连同像素的灰度信息一起作为第一电容的基准电压，从而在发光阶段，使通过发光元件的驱动电流与上述第一阈值电压信息及第二阈值电压信息无关，精确补偿了TFT器件及OLED的阈值电压漂移或显示面板各处TFT器件阈值电压的不均匀性，通过电压编程方式将灰度信息存储至第一电容，实现了快速的数据输入，并且，简单的电路结构增加了像素的开口率和显示装置的成品率，降低了生产成本。

