



(12)实用新型专利

(10)授权公告号 CN 207966467 U

(45)授权公告日 2018.10.12

(21)申请号 201820332956.5

(22)申请日 2018.03.12

(73)专利权人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

专利权人 合肥鑫晟光电科技有限公司

(72)发明人 陈鹏 王梓轩

(74)专利代理机构 北京市柳沈律师事务所

11105

代理人 彭久云

(51)Int.Cl.

G09G 3/3233(2016.01)

(ESM)同样的发明创造已同日申请发明专利

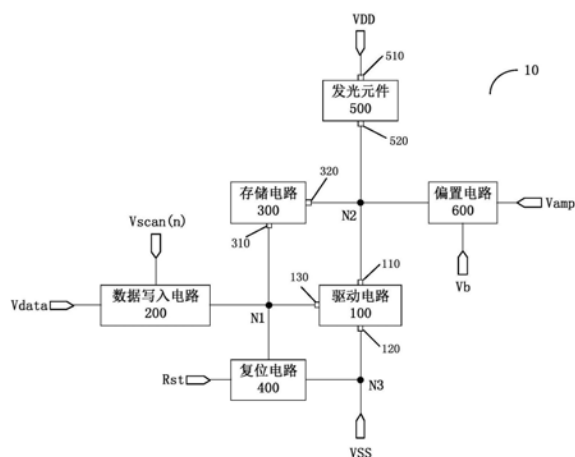
权利要求书2页 说明书12页 附图8页

(54)实用新型名称

像素电路及显示面板

(57)摘要

一种像素电路及显示面板,该像素电路包括驱动电路、数据写入电路、存储电路、发光元件和偏置电路。驱动电路包括控制端、第一端和第二端,配置为控制驱动发光元件发光的驱动电流,该驱动电路的第二端接收第一电压端的第一电压信号;数据写入电路配置为响应于扫描信号将数据信号写入驱动电路的控制端;存储电路配置为存储数据写入电路写入的数据信号;发光元件配置为根据驱动电流发光;偏置电路配置为响应于偏置启动信号并根据偏压幅度信号对发光元件的第二端施加偏置电压以将发光元件反向偏置。该像素电路可延长子像素的OLED器件的使用寿命,且在将该像素电路用于显示面板的情况下,对于显示面板而言无需增加新的信号,易于实现。



1. 一种像素电路,其特征在于,包括:驱动电路、数据写入电路、存储电路、发光元件和偏置电路;其中,

所述驱动电路包括控制端、第一端和第二端,且配置为控制驱动所述发光元件发光的驱动电流,所述驱动电路的第二端接收第一电压端的第一电压信号;

所述数据写入电路与所述驱动电路的控制端连接,且配置为响应于扫描信号将数据信号写入所述驱动电路的控制端;

所述存储电路的第一端与所述驱动电路的控制端连接,所述存储电路的第二端与所述驱动电路的第一端连接,配置为存储所述数据写入电路写入的所述数据信号;

所述发光元件的第一端接收第二电压端的第二电压信号,所述发光元件的第二端与所述驱动电路的第一端连接,配置为根据所述驱动电流发光;

所述偏置电路与所述发光元件的第二端连接,配置为响应于偏置启动信号并根据偏压幅度信号对所述发光元件的第二端施加偏置电压以将所述发光元件反向偏置。

2. 根据权利要求1所述的像素电路,其特征在于,所述偏置电路包括第一电容和第一晶体管;

所述第一电容的第一极配置为与所述发光元件的第二端连接,所述第一电容的第二极配置为与所述第一晶体管的第一极连接;

所述第一晶体管的栅极配置为与偏置启动线连接以接收所述偏置启动信号,所述第一晶体管的第二极配置为与偏压幅度线连接以接收所述偏压幅度信号。

3. 根据权利要求1所述的像素电路,其特征在于,所述驱动电路包括第二晶体管;

所述第二晶体管的栅极作为所述驱动电路的控制端,所述第二晶体管的第一极作为所述驱动电路的第一端,所述第二晶体管的第二极作为所述驱动电路的第二端。

4. 根据权利要求1所述的像素电路,其特征在于,所述数据写入电路包括第三晶体管;

所述第三晶体管的栅极配置为与扫描线连接以接收所述扫描信号,所述第三晶体管的第一极配置为与数据线连接以接收所述数据信号,所述第三晶体管的第二极配置为与所述驱动电路的控制端连接。

5. 根据权利要求1所述的像素电路,其特征在于,所述存储电路包括第二电容;

所述第二电容的第一极作为所述存储电路的第一端,所述第二电容的第二极作为所述存储电路的第二端。

6. 根据权利要求1所述的像素电路,其特征在于,还包括复位电路,

所述复位电路与所述驱动电路的控制端连接,配置为响应于复位信号将复位电压施加至所述驱动电路的控制端。

7. 根据权利要求6所述的像素电路,其特征在于,所述复位电路包括第四晶体管;

所述第四晶体管的栅极配置为与复位线连接以接收所述复位信号,所述第四晶体管的第一极配置为与所述驱动电路的控制端连接,所述第四晶体管的第二极配置为与第一电压端连接以接收所述复位电压。

8. 根据权利要求1所述的像素电路,其特征在于,还包括发光控制电路,

所述发光控制电路与所述发光元件的第一端连接,配置为响应于发光控制信号将所述第二电压端的第二电压信号施加至所述发光元件的第一端。

9. 根据权利要求8所述的像素电路,其特征在于,所述发光控制电路包括第五晶体管;

所述第五晶体管的栅极配置为与发光控制线连接以接收所述发光控制信号,所述第五晶体管的第一极配置为与所述第二电压端连接以接收所述第二电压信号,所述第五晶体管的第二极配置为与所述发光元件的第一端连接。

10. 一种显示面板,其特征在于,包括呈阵列分布的多个像素单元,所述像素单元包括权利要求1-9任一所述的像素电路。

11. 根据权利要求10所述的显示面板,其特征在于,还包括多条扫描线,其中,第N行的像素电路中的数据写入电路与第N行的扫描线连接以接收所述扫描信号,第N行的像素电路中的偏置电路与第N-1行的扫描线连接以接收第N-1行的扫描信号作为所述偏置启动信号和/或所述偏压幅度信号,N为大于1的整数。

12. 根据权利要求11所述的显示面板,其特征在于,第N行的像素电路中的复位电路与第N-2行的扫描线连接以接收第N-2行的扫描信号作为复位信号,N为大于2的整数。

像素电路及显示面板

技术领域

[0001] 本公开的实施例涉及一种像素电路及显示面板。

背景技术

[0002] 有机发光二极管 (Organic Light Emitting Diode, OLED) 显示装置由于具有视角宽、对比度高、响应速度快以及相比于无机发光显示器件更高的发光亮度、更低的驱动电压等优势而逐渐受到人们的广泛关注。由于上述特点,有机发光二极管 (OLED) 可以适用于手机、显示器、笔记本电脑、数码相机、仪器仪表等具有显示功能的装置。

[0003] OLED显示装置中的像素电路一般采用矩阵驱动方式,根据每个像素单元中是否引入开关元器件分为有源矩阵 (Active Matrix, AM) 驱动和无源矩阵 (Passive Matrix, PM) 驱动。PMOLED虽然工艺简单、成本较低,但因存在交叉串扰、高功耗、低寿命等缺点,不能满足高分辨率大尺寸显示的需求。相比之下,AMOLED在每一个像素的像素电路中都集成了一组薄膜晶体管和存储电容,通过对薄膜晶体管和存储电容的驱动控制,实现对流过OLED的电流的控制,从而使OLED根据需要发光。相比PMOLED,AMOLED所需驱动电流小、功耗低、寿命更长,可以满足高分辨率多灰度的大尺寸显示需求。同时,AMOLED在可视角度、色彩的还原、功耗以及响应时间等方面具有明显的优势,适用于高信息含量、高分辨率的显示装置。

实用新型内容

[0004] 本公开至少一个实施例提供一种像素电路,包括:驱动电路、数据写入电路、存储电路、发光元件和偏置电路;其中,所述驱动电路包括控制端、第一端和第二端,且配置为控制驱动所述发光元件发光的驱动电流,所述驱动电路的第二端接收第一电压端的第一电压信号;所述数据写入电路与所述驱动电路的控制端连接,且配置为响应于扫描信号将数据信号写入所述驱动电路的控制端;所述存储电路的第一端与所述驱动电路的控制端连接,所述存储电路的第二端与所述驱动电路的第一端连接,配置为存储所述数据写入电路写入的所述数据信号;所述发光元件的第一端接收第二电压端的第二电压信号,所述发光元件的第二端与所述驱动电路的第一端连接,配置为根据所述驱动电流发光;所述偏置电路与所述发光元件的第二端连接,配置为响应于偏置启动信号并根据偏压幅度信号对所述发光元件的第二端施加偏置电压以将所述发光元件反向偏置。

[0005] 例如,在本公开一实施例提供的像素电路中,所述偏置电路包括第一电容和第一晶体管;所述第一电容的第一极配置为与所述发光元件的第二端连接,所述第一电容的第二极配置为与所述第一晶体管的第一极连接;所述第一晶体管的栅极配置为与偏置启动线连接以接收所述偏置启动信号,所述第一晶体管的第二极配置为与偏压幅度线连接以接收所述偏压幅度信号。

[0006] 例如,在本公开一实施例提供的像素电路中,所述驱动电路包括第二晶体管;所述第二晶体管的栅极作为所述驱动电路的控制端,所述第二晶体管的第一极作为所述驱动电路的第一端,所述第二晶体管的第二极作为所述驱动电路的第二端。

[0007] 例如,在本公开一实施例提供的像素电路中,所述数据写入电路包括第三晶体管;所述第三晶体管的栅极配置为与扫描线连接以接收所述扫描信号,所述第三晶体管的第一极配置为与数据线连接以接收所述数据信号,所述第三晶体管的第二极配置为与所述驱动电路的控制端连接。

[0008] 例如,在本公开一实施例提供的像素电路中,所述存储电路包括第二电容;所述第二电容的第一极作为所述存储电路的第一端,所述第二电容的第二极作为所述存储电路的第二端。

[0009] 例如,在本公开一实施例提供的像素电路包括复位电路,其中,所述复位电路与所述驱动电路的控制端连接,配置为响应于复位信号将复位电压施加至所述驱动电路的控制端。

[0010] 例如,在本公开一实施例提供的像素电路中,所述复位电路包括第四晶体管;所述第四晶体管的栅极配置为与复位线连接以接收所述复位信号,所述第四晶体管的第一极配置为与所述驱动电路的控制端连接,所述第四晶体管的第二极配置为与第一电压端连接以接收所述复位电压。

[0011] 例如,在本公开一实施例提供的像素电路包括发光控制电路,其中,所述发光控制电路与所述发光元件的第一端连接,配置为响应于发光控制信号将所述第二电压端的第二电压信号施加至所述发光元件的第一端。

[0012] 例如,在本公开一实施例提供的像素电路中,所述发光控制电路包括第五晶体管;所述第五晶体管的栅极配置为与发光控制线连接以接收所述发光控制信号,所述第五晶体管的第一极配置为与所述第二电压端连接以接收所述第二电压信号,所述第五晶体管的第二极配置为与所述发光元件的第一端连接。

[0013] 本公开至少一个实施例还提供一种显示面板,包括呈阵列分布的多个像素单元,所述像素单元包括本公开任一实施例所述的像素电路。

[0014] 例如,在本公开一实施例提供的显示面板包括多条扫描线,其中,第N行的像素电路中的数据写入电路与第N行的扫描线连接以接收所述扫描信号,第N行的像素电路中的偏置电路与第N-1行的扫描线连接以接收第N-1行的扫描信号作为所述偏置启动信号和/或所述偏压幅度信号,N为大于1的整数。

[0015] 例如,在本公开一实施例提供的显示面板中,第N行的像素电路中的复位电路与第N-2行的扫描线连接以接收第N-2行的扫描信号作为所述复位信号,N为大于2的整数。

附图说明

[0016] 为了更清楚地说明本公开实施例的技术方案,下面将对实施例的附图作简单地介绍,显而易见地,下面描述中的附图仅仅涉及本公开的一些实施例,而非对本公开的限制。

[0017] 图1为本公开一实施例提供的一种像素电路的示意框图;

[0018] 图2为本公开一实施例提供的另一种像素电路的示意框图;

[0019] 图3为图1中所示的像素电路的一种具体实现示例的电路图;

[0020] 图4为图2中所示的像素电路的一种具体实现示例的电路图;

[0021] 图5为本公开一实施例提供的一种像素电路的信号时序图;

[0022] 图6A至图6C分别为图3中所示的像素电路对应于图5中三个阶段的电路示意图;

- [0023] 图7为本公开一实施例提供的另一种像素电路的信号时序图；
- [0024] 图8为图4中所示的像素电路对应于图7中第四阶段的电路示意图；
- [0025] 图9为本公开一实施例提供的一种显示面板的示意框图；以及
- [0026] 图10为本公开一实施例提供的另一种显示面板的示意框图。

具体实施方式

[0027] 为使本公开实施例的目的、技术方案和优点更加清楚，下面将结合本公开实施例的附图，对本公开实施例的技术方案进行清楚、完整地描述。显然，所描述的实施例是本公开的一部分实施例，而不是全部的实施例。基于所描述的本公开的实施例，本领域普通技术人员在无需创造性劳动的前提下所获得的所有其他实施例，都属于本公开保护的范围。

[0028] 除非另外定义，本公开使用的技术术语或者科学术语应当为本公开所属领域内具有一般技能的人士所理解的通常意义。本公开中使用的“第一”、“第二”以及类似的词语并不表示任何顺序、数量或者重要性，而只是用来区分不同的组成部分。同样，“一个”、“一”或者“该”等类似词语也不表示数量限制，而是表示存在至少一个。“包括”或者“包含”等类似的词语意指出现该词前面的元件或者物件涵盖出现在该词后面列举的元件或者物件及其等同，而不排除其他元件或者物件。“连接”或者“相连”等类似的词语并非限定于物理的或者机械的连接，而是可以包括电性的连接，不管是直接的还是间接的。“上”、“下”、“左”、“右”等仅用于表示相对位置关系，当被描述对象的绝对位置改变后，则该相对位置关系也可能相应地改变。

[0029] 在显示领域以及照明领域，OLED器件的使用寿命一直是各大厂商关注的重点。由于OLED为自发光器件，OLED在发光过程中会发生老化，导致亮度降低。OLED的老化机理包括多种因素，例如器件固有缺陷、OLED器件劣化等。在AMOLED显示领域，用于驱动OLED的像素电路有多种类型，例如由2个薄膜晶体管(Thin-Film Transistor, TFT)和1个电容(Capacitor, C)组成的2T1C电路，或者具有阈值电压补偿功能的4T1C、4T2C电路等。这些像素电路无法改善OLED器件本身老化的问题，不能有效延长OLED器件的使用寿命。

[0030] 本公开至少一个实施例提供一种像素电路及其驱动方法、显示面板。该像素电路可在OLED发光后，对其加载反向压差，促进消除OLED在正压阶段积累的缺陷，从而可改善OLED器件本身老化的问题，由此起到延长OLED器件的使用寿命的效果，且在将该像素电路用于显示面板的情况下，对于显示面板而言无需增加新的信号，可以延长显示面板的使用寿命，易于实现。

[0031] 下面，将参考附图详细地说明本公开的实施例。应当注意的是，不同的附图中相同的附图标记将用于指代已描述的相同的元件。

[0032] 本公开至少一个实施例提供一种像素电路，该像素电路包括驱动电路、数据写入电路、存储电路、发光元件和偏置电路。所述驱动电路包括控制端、第一端和第二端，且配置为控制驱动所述发光元件发光的驱动电流，所述驱动电路的第二端接收第一电压端的第一电压信号；所述数据写入电路与所述驱动电路的控制端连接，且配置为响应于扫描信号将数据信号写入所述驱动电路的控制端；所述存储电路的第一端与所述驱动电路的控制端连接，所述存储电路的第二端与所述驱动电路的第一端连接，配置为存储所述数据写入电路写入的所述数据信号；所述发光元件的第一端接收第二电压端的第二电压信号，所述发光

元件的第二端与所述驱动电路的第一端连接,配置为根据所述驱动电流发光;所述偏置电路与所述发光元件的第二端连接,配置为响应于偏置启动信号并根据偏置幅度信号对所述发光元件的第二端施加偏置电压以将所述发光元件反向偏置。

[0033] 图1为本公开一实施例提供的一种像素电路的示意框图。参考图1,像素电路10包括驱动电路100、数据写入电路200、存储电路300、复位电路400、发光元件500和偏置电路600。像素电路10例如用于OLED显示装置的子像素。

[0034] 例如,驱动电路100包括第一端110、第二端120和控制端130,且配置为控制驱动发光元件500发光的驱动电流,驱动电路100的第二端120接收第一电压端VSS的第一电压信号。驱动电路100的控制端130和第一节点N1连接,驱动电路100的第一端110和第二节点N2连接,驱动电路100的第二端120连接到第一电压端VSS(第三节点N3)以接收第一电压信号。例如,驱动电路100可以向发光元件500提供驱动电流以驱动发光元件500进行发光,且可以根据需要的“灰度”发光。例如,发光元件500可以采用OLED,且配置为和第二节点N2以及第二电压端VDD(例如,高电平)连接,本公开的实施例包括但不限于此情形。

[0035] 例如,数据写入电路200与驱动电路100的控制端130(第一节点N1)连接,且配置为响应于扫描信号将数据信号写入驱动电路100的控制端130。例如,数据写入电路200分别和数据线(数据信号端Vdata)、第一节点N1以及扫描线(扫描信号端Vscan(n))连接。例如,来自扫描信号端Vscan(n)的扫描信号被施加至数据写入电路200以控制数据写入电路200开启与否。例如,在数据写入阶段,数据写入电路200可以响应于扫描信号而开启,从而可以将数据信号写入驱动电路100的控制端130(第一节点N1),然后可将数据信号存储在存储电路300中,以根据该数据信号生成驱动发光元件500发光的驱动电流。

[0036] 例如,存储电路300的第一端310与驱动电路100的控制端130(第一节点N1)连接,存储电路300的第二端320与驱动电路100的第一端110(第二节点N2)连接,配置为存储数据写入电路200写入的数据信号。例如,存储电路300可以存储该数据信号并利用存储的数据信号对驱动电路100进行控制。

[0037] 例如,复位电路400与驱动电路100的控制端130(第一节点N1)连接,配置为响应于复位信号将复位电压施加至驱动电路100的控制端130以及存储电路300的第一端310。例如,复位电路400分别和第一节点N1、第一电压端VSS(第三节点N3)和复位线(复位端Rst)连接。例如,复位电路400可以响应于复位信号而开启,从而可以将复位电压(这里用于复位的电压为第一电压信号)施加至第一节点N1、存储电路300的第一端310以及驱动电路100的控制端130,从而可以对存储电路300和驱动电路100进行复位操作,消除之前的发光阶段的影响。例如,复位电压可以由第一电压端VSS提供,在其他实施例中也可以由独立于第一电压端VSS的复位电压端提供,由此相应地,复位电路400不是连接到第一电压端VSS(第三节点N3)而是连接到该复位电压端,本公开的实施例对此不作限制。例如,第一电压端VSS为低压端,例如为接地端。例如,根据具体的电路结构,复位电路400也可以省略或者集成到其他电路中。

[0038] 例如,在一个显示装置中,当像素电路10呈阵列排布时,第N(N为大于2的整数)行的数据写入电路200与第N行的扫描线(扫描信号端Vscan(n))连接以接收扫描信号,第N行的复位电路400与第N-2行的扫描线(扫描信号端Vscan(n-2))连接以接收第N-2行的扫描信号作为复位信号。这种方式相对于传统显示面板而言无需增加新的信号,电路结构简单,易

于实现。

[0039] 例如,发光元件500包括第一端510和第二端520,配置为根据驱动电路100提供的驱动电流发光。发光元件500的第一端510配置为接收第二电压端VDD的第二电压信号,发光元件500的第二端520配置为与驱动电路100的第一端110(第二节点N2)连接。

[0040] 例如,偏置电路600与发光元件500的第二端520(第二节点N2)连接,配置为响应于偏置启动信号并根据偏压幅度信号对发光元件500的第二端520施加偏置电压以将发光元件500反向偏置。例如,偏置电路600分别和第二节点N2、偏置启动线(偏置启动端Vb)和偏压幅度线(偏压幅度端Vamp)连接。例如,偏置电路600可以响应于偏置启动端Vb提供的偏置启动信号而开启,从而根据偏压幅度端Vamp提供的偏压幅度信号对发光元件500的第二端520施加偏置电压。例如,偏置电压可以不等于偏压幅度信号。在发光元件500(例如,OLED)发光后,对其加载偏置电压使其反向偏置,可以促进消除发光元件500在正压阶段(例如,发光阶段)积累的缺陷,从而可改善发光元件500本身老化的问题,起到延长发光元件500使用寿命的效果。

[0041] 例如,偏置启动端Vb和偏压幅度端Vamp可以连接到同一根信号线,从而使偏置启动信号和偏压幅度信号为同一信号,这样可以简化电路设计。例如,在一个显示装置中,当像素电路10呈阵列排布时,第N(N为大于1的整数)行的数据写入电路200与第N行的扫描线(扫描信号端Vscan(n))连接以接收扫描信号,第N行的偏置电路600与第N-1行的扫描线(扫描信号端Vscan(n-1))连接以接收第N-1行的扫描信号作为偏置启动信号和/或偏压幅度信号。这样可以利用像素电路10的扫描信号,相对于传统显示面板而言无需增加新的信号,电路结构简单,易于实现。

[0042] 图2为本公开一实施例提供的另一种像素电路的示意框图。参考图2,像素电路10还可以包括发光控制电路700,其他结构与图1中所示的像素电路10基本上相同。发光控制电路700与发光元件500的第一端510连接,配置为响应于发光控制信号将第二电压端VDD的第二电压信号施加至发光元件500的第一端510。例如,发光控制电路700分别和第二电压端VDD、发光控制线(发光控制端Em)、发光元件500的第一端510连接。例如,在发光阶段,发光控制电路700响应于发光控制端Em提供的发光控制信号而开启,从而驱动电路100可以通过发光控制电路700将驱动电流施加至发光元件500以使其发光;而在非发光阶段,发光控制电路700响应于发光控制信号而截止,从而避免有电流流过发光元件500而使其发光,可以提高相应的显示装置的对比度。

[0043] 例如,在驱动电路100实现为驱动晶体管的情形时,例如驱动晶体管的栅极可以作为驱动电路100的控制端130(连接到第一节点N1),第一极(例如源极)可以作为驱动电路100的第一端110(连接到第二节点N2),第二极(例如漏极)可以作为驱动电路100的第二端120(连接到第三节点N3)。

[0044] 需要说明的是,本公开的各实施例中的第一电压端VSS例如保持输入直流低电平信号,将该直流低电平称为第一电压(可作为复位电压);第二电压端VDD例如保持输入直流高电平信号,将该直流高电平称为第二电压,且高于第一电压。以下各实施例与此相同,不再赘述。

[0045] 需要说明的是,在本公开的各实施例的描述中,符号Vdata既可以表示数据信号端又可以表示数据信号的电平。同样地,符号Rst既可以表示复位端又可以表示复位信号的电

平,符号VSS既可以表示第一电压端又可以表示第一电压,符号VDD既可以表示第二电压端又可以表示第二电压,符号Vb既可以表示偏置启动端又可以表示偏置启动信号的电平,符号Vamp既可以表示偏压幅度端又可以表示偏压幅度信号的电平。以下各实施例与此相同,不再赘述。

[0046] 需要说明的是,本公开各实施例提供的像素电路10还可以包括其他具有补偿功能的电路结构。补偿功能可以通过电压补偿、电流补偿或混合补偿来实现,具有补偿功能的像素电路10例如可以为4T1C或4T2C等电路与偏置电路600的结合。例如,在具有补偿功能的像素电路10中,数据写入电路200和补偿电路配合将携带有数据信号以及驱动电路100中的驱动晶体管的阈值电压信息的电压值写入到驱动电路100的控制端130且通过存储电路300存储。具体的补偿电路的示例,这里不再详述。

[0047] 本公开的实施例提供的像素电路10可在发光元件500发光后,对其加载反向压差,促进消除发光元件500在正压阶段积累的缺陷,从而可改善发光元件500本身老化的问题,由此起到延长发光元件500的使用寿命的效果,且在将该像素电路10用于显示面板的情况下,对于显示面板而言无需增加新的信号,易于实现。

[0048] 图3为图1中所示的像素电路的一种具体实现示例的电路图。参考图3,像素电路10包括第一至第四晶体管T1、T2、T3、T4以及包括第一电容C1、第二电容C2和发光元件L1。例如,第二晶体管T2被用作驱动晶体管,其他的晶体管被用作开关晶体管。例如,发光元件L1可以为各种类型的OLED,例如顶发射、底发射、双侧发射等,可以发红光、绿光、蓝光或白光等,本公开的实施例对此不作限制。

[0049] 例如,如图3所示,更详细地,偏置电路600可以实现为第一电容C1和第一晶体管T1。第一电容C1的第一极配置为和发光元件L1的第二端520(第二节点N2)连接,第一电容C1的第二极配置为和第一晶体管T1的第一极连接。第一晶体管T1的栅极配置为和偏置启动线(偏置启动端Vb)连接以接收偏置启动信号,第一晶体管T1的第二极配置为和偏压幅度线(偏压幅度端Vamp)连接以接收偏压幅度信号。需要注意的是,不限于此,偏置电路600也可以是由其他的组件组成的电路。

[0050] 驱动电路100可以实现为第二晶体管T2。第二晶体管T2的栅极作为驱动电路100的控制端130和第一节点N1连接;第二晶体管T2的第一极作为驱动电路100的第一端110和第二节点N2连接;第二晶体管T2的第二极作为驱动电路100的第二端120和第三节点N3连接。需要注意的是,不限于此,驱动电路100也可以是由其他的组件组成的电路,例如,驱动电路100可以具有两组驱动晶体管,例如,该两组驱动晶体管可以根据具体情况进行切换。

[0051] 数据写入电路200可以实现为第三晶体管T3。第三晶体管T3的栅极配置为与扫描线(扫描信号端Vscan(n))连接以接收扫描信号,第三晶体管T3的第一极配置为与数据线(数据信号端Vdata)连接以接收数据信号,第三晶体管T3的第二极配置为与第一节点N1连接。需要注意的是,不限于此,数据写入电路200也可以是由其他的组件组成的电路。

[0052] 存储电路300可以实现为第二电容C2。第二电容C2的第一极作为存储电路300的第一端310配置为和第一节点N1连接,第二电容C2的第二极作为存储电路300的第二端320配置为和第二节点N2连接。需要注意的是,不限于此,存储电路300也可以是由其他的组件组成的电路,例如,存储电路300可以包括两个彼此并联/串联的电容。

[0053] 复位电路400可以实现为第四晶体管T4。第四晶体管T4的栅极配置为和复位线(复

位端Rst)连接以接收复位信号,第四晶体管T4的第一极和驱动电路100的控制端130(第一节点N1)连接,第四晶体管T4的第二极配置为和第一电压端VSS(第三节点N3)连接以接收第一电压信号(可作为复位电压)。需要注意的是,不限于此,复位电路400也可以是由其他的组件组成的电路,例如,复位电路400还可以连接到发光元件500的第二端520,以用于进一步对发光元件500的第二端520进行复位(但未偏置)。

[0054] 发光元件500可以实现为发光元件L1(例如,OLED)。发光元件L1的第一端(这里为阳极)作为发光元件500的第一端510配置为和第二电压端VDD连接以接收第二电压信号,发光元件L1的第二端(这里为阴极)作为发光元件500的第二端520和第二节点N2连接且配置为从驱动电路100的第一端110接收驱动电流。例如,第二电压端VDD保持输入直流高电平信号,即VDD可以为高电平。例如,在一个显示面板中,当像素电路10呈阵列排布时,发光元件L1的阳极可以电连接到同一个电压端,即采用共阳极连接方式。

[0055] 请注意,在本公开的说明中,第一节点N1、第二节点N2和第三节点N3并非表示实际存在的部件,而是表示电路图中相关电连接的汇合点。

[0056] 图4为图2中所示的像素电路的一种具体实现示例的电路图。图4所示的像素电路10与图3所示的像素电路10基本上相同,区别在于图4所示的像素电路10还包括第五晶体管T5以实现发光控制电路700。

[0057] 例如,如图4所示,更详细地,发光控制电路700可以实现为第五晶体管T5。第五晶体管T5的栅极配置为和发光控制线(发光控制端Em)连接以接收发光控制信号,第五晶体管T5的第一极配置为和第二电压端VDD连接以接收第二电压信号,第五晶体管T5的第二极配置为和发光元件L1的第一端连接。需要注意的是,不限于此,发光控制电路700也可以是由其他的组件组成的电路。

[0058] 图5为本公开一实施例提供的一种像素电路的信号时序图。下面结合图5所示的信号时序图,对图3所示的像素电路10的工作原理进行说明,并且这里以各个晶体管为N型晶体管为例进行说明,但是本公开的实施例不限于此。

[0059] 如图5所示,每一帧图像的显示过程包括三个阶段,分别为复位阶段1、偏置阶段2和数据写入阶段3,图中示出了每个阶段中各个信号的时序波形。

[0060] 需要说明的是,图6A至图6C分别为图3中所示的像素电路10处于上述三个阶段的示意图。图6A为图3中所示的像素电路10处于复位阶段1时的示意图,图6B为图3中所示的像素电路10处于偏置阶段2时的示意图,图6C为图3中所示的像素电路10处于数据写入阶段3时的示意图。

[0061] 另外,图6A至图6C中用虚线标识的晶体管均表示在对应阶段内处于截止状态,图6A至图6C中带箭头的虚线表示像素电路在对应阶段内的电流方向。图6A至图6C中所示的晶体管均以N型晶体管为例进行说明,即各个晶体管的栅极在接入高电平时导通,而在接入低电平时截止。以下实施例与此相同,不再赘述。

[0062] 在复位阶段1,输入复位信号(复位端Rst提供)以开启复位电路400,复位电路400将复位电压(第一电压端VSS提供)施加至驱动电路100的控制端130以及存储电路300的第一端310,以对驱动电路100和存储电路300进行复位。

[0063] 如图5和图6A所示,在复位阶段1,第四晶体管T4被复位信号的高电平导通;同时,第一晶体管T1被偏置启动信号的低电平截止,第三晶体管T3被扫描信号的低电平截止,第

二晶体管T2被第一节点N1的低电平截止。

[0064] 如图6A所示,在复位阶段1,形成一条复位路径(如图6A中带箭头的虚线所示),由于第四晶体管T4导通,可以将复位电压施加至第二晶体管T2的栅极(第一节点N1)和第二电容C2的第一极。由于复位电压为低电平信号(例如可以接地或为其他低电平信号),第二电容C2通过复位路径放电,从而将第二晶体管T2和第二电容C2复位。例如,在一个显示装置中,当像素电路10呈阵列排布时,第N(N为大于2的整数)行的第三晶体管T3的栅极与第N行的扫描线(扫描信号端Vscan(n))连接以接收扫描信号,第N行的第四晶体管T4的栅极与第N-2行的扫描线(扫描信号端Vscan(n-2))连接以接收第N-2行的扫描信号作为复位信号。相对于传统显示面板而言,这种方式无需增加新的信号,电路结构简单,易于实现。

[0065] 经过复位阶段1后,第一节点N1的电位为复位电压。第二电容C2被复位,使存储在第二电容C2中的电荷放电,从而使后续阶段中的数据信号可以被更迅速、更可靠地存储在第二电容C2中。同时,由于第二晶体管T2被截止,使得发光元件L1也被复位,从而可以使发光元件L1在数据写入阶段3之前显示为黑态不发光,以改善采用上述像素电路10的显示装置的对比度等显示效果。

[0066] 在偏置阶段2,输入偏置启动信号(偏置启动端Vb提供)以开启偏置电路600,偏置电路600根据偏压幅度信号(偏压幅度端Vamp提供)将偏置电压施加至发光元件L1的第二端(第二节点N2),以将发光元件L1反向偏置。

[0067] 如图5和图6B所示,在偏置阶段2,第一晶体管T1被偏置启动信号的高电平导通;同时,第二晶体管T2被第一节点N1的低电平截止,第三晶体管T3被扫描信号的低电平截止,第四晶体管T4被复位信号的低电平截止。

[0068] 如图6B所示,在偏置阶段2,形成一条偏置路径(如图6B中带箭头的虚线所示),由于第一晶体管T1导通,可以将偏压幅度信号施加至第一电容C1的第二极。第一电容C1在上一帧图像的显示阶段进行了充电,第一电容C1的第一极(第二节点N2)和第一电容C1的第二极达到电位平衡。当将偏压幅度信号施加至第一电容C1的第二极时,由于第一电容C1的自举效应,第一电容C1的第一极(第二节点N2)的电位得到抬升,从而使得第二节点N2的电位大于VDD。由此对发光元件L1施加了偏置电压,可以促进消除发光元件L1在上一帧图像的发光阶段(正压阶段)积累的缺陷,从而可改善发光元件L1本身老化的问题,起到延长发光元件L1的使用寿命的效果。例如,在一个显示装置中,当像素电路10呈阵列排布时,第N(N为大于1的整数)行的第三晶体管T3的栅极与第N行的扫描线(扫描信号端Vscan(n))连接以接收扫描信号,第N行的第一晶体管T1的栅极和/或第二极与第N-1行的扫描线(扫描信号端Vscan(n-1))连接以接收第N-1行的扫描信号作为偏置启动信号和/或偏压幅度信号。相对于传统显示面板而言,这种方式无需增加新的信号,电路结构简单,易于实现。

[0069] 经过偏置阶段2后,第二节点N2的电位为偏置电压。发光元件L1被反向偏置,从而可以消除在正压阶段积累的缺陷,有效延长发光元件L1的使用寿命。并且,由于偏置启动信号的高电平时间很短,小于人眼的分辨能力,因此不会影响采用上述像素电路10的显示装置的显示效果。

[0070] 在数据写入阶段3,输入扫描信号(扫描信号端Vscan(n)提供)和数据信号(数据信号端Vdata提供)以开启数据写入电路200和驱动电路100,数据写入电路200将数据信号写入驱动电路100,存储电路300存储数据信号,发光元件L1根据驱动电流发光。

[0071] 如图5和图6C所示,在数据写入阶段3,第三晶体管T3被扫描信号的高电平导通,第二晶体管T2被第一节点N1的高电平导通;同时,第一晶体管T1被偏置启动信号的低电平截止,第四晶体管T4被复位信号的低电平截止。

[0072] 如图6C所示,在数据写入阶段3,形成一条数据写入路径(如图6C中带箭头的虚线所示),数据信号经过第三晶体管T3后对第二电容C2进行充电。当第一节点N1与第二节点N2之间的电压差大于 V_{th} 时,第二晶体管T2导通,从而使发光元件L1在驱动电流的作用下发光。需要说明的是, V_{th} 表示第二晶体管T2的阈值电压,由于在本实施例中,第二晶体管T2是以N型晶体管为例进行说明的,所以此处阈值电压 V_{th} 可以是正值。在其他实施例中,若第二晶体管T2是P型晶体管,则阈值电压 V_{th} 可以是负值。

[0073] 具体地,流经发光元件L1的驱动电流 I_{L1} 的值可以根据下述公式得出:

$$[0074] \quad I_{L1} = K (V_{GS} - V_{th})^2$$

[0075] 在上述公式中, V_{th} 表示第二晶体管T2的阈值电压, V_{GS} 表示第二晶体管T2的栅极和源极(这里为第一极)之间的电压, K 为与第二晶体管T2本身相关的常数值。由此可知,流经发光元件L1的驱动电流 I_{L1} 与 V_{GS} 有关,即发光元件L1可根据存储在第二电容C2中的数据信号进行发光。

[0076] 经过数据写入阶段3后,带有数据信号的电压信息储存在了第二电容C2中,并且第二晶体管T2在第一节点N1和第二节点N2的电压差的控制下为发光元件L1提供驱动电流,以使发光元件L1发光。需要说明的是,在本实施例中,在数据写入阶段3,像素电路10既将数据信号写入,又进行发光。在其他实施例中,结合具体的电路结构,数据写入和发光也可以分别在两个阶段中实现,本公开的实施例对此不作限制。

[0077] 图7为本公开一实施例提供的另一种像素电路的信号时序图。参考图7,除了还包括发光阶段4外,该信号时序与图5中所示的信号时序基本上相同。下面结合图7所示的信号时序图,对图4所示的像素电路10的工作原理进行说明,并且这里以各个晶体管为N型晶体管为例进行说明,但是本公开的实施例不限于此。

[0078] 图8为图4中所示的像素电路10对应于图7中发光阶段4的电路示意图。图8中用虚线标识的晶体管均表示在对应阶段内处于截止状态,图8中带箭头的虚线表示像素电路10在对应阶段内的电流方向。复位阶段1、偏置阶段2和数据写入阶段3与图5和图6A至图6C中所示的像素电路10的工作原理基本上相同,此处不再赘述。

[0079] 在发光阶段4,输入发光控制信号(发光控制端Em提供)以开启发光控制电路700和驱动电路100,发光控制电路700和驱动电路100将驱动电流施加至发光元件L1以使其发光。

[0080] 如图7和图8所示,在发光阶段4,第五晶体管T5被发光控制信号的高电平导通,第二晶体管T2被第一节点N1的高电平导通;同时,第一晶体管T1被偏置启动信号的低电平截止,第三晶体管T3被扫描信号的低电平截止,第四晶体管T4被复位信号的低电平截止。

[0081] 如图8所示,在发光阶段4,形成一条驱动发光路径(如图8中带箭头的虚线所示),由于第五晶体管T5和第二晶体管T2导通,可以向发光元件L1提供驱动电流,发光元件L1在驱动电流的作用下发光。

[0082] 需要说明的是,在本实施例中,发光元件L1仅在发光阶段4发光,而在数据写入阶段3不发光。数据写入和发光分别在两个阶段中实现,有利于保证数据写入的完整性,并且可以提高相应的显示装置的对比度。

[0083] 需要说明的是,本公开的各实施例中采用的晶体管均可以为薄膜晶体管或场效应晶体管或其他特性相同的开关器件,本公开的各实施例中均以薄膜晶体管为例进行说明。这里采用的晶体管的源极、漏极在结构上可以是对称的,所以其源极、漏极在结构上可以是没有区别的。在本公开的各实施例中,为了区分晶体管除栅极之外的两极,直接描述了其中一极为第一极,另一极为第二极。

[0084] 另外,需要说明的是,图3和图4中所示的像素电路10中的晶体管均是以N型晶体管为例进行说明的,此时,第一极可以是源极,第二极可以是漏极。像素电路10中的晶体管也可以仅采用P型晶体管或混合采用P型晶体管和N型晶体管,只需同时将选定类型的晶体管的端口极性按照本公开的实施例中的相应晶体管的端口极性相应连接即可。当采用N型晶体管时,可以采用氧化铟镓锌(Indium Gallium Zinc Oxide,IGZO)作为薄膜晶体管的有源层,相对于采用低温多晶硅(Low Temperature Poly Silicon,LTPS)或非晶硅(例如氢化非晶硅)作为薄膜晶体管的有源层,可以有效减小晶体管的尺寸以及防止漏电流。

[0085] 本公开至少一个实施例还提供一种显示面板,包括呈阵列分布的多个像素单元,所述像素单元包括本公开任一实施例所述的像素电路。该显示面板中的像素电路可在OLED发光后,对其加载反向压差,促进消除OLED在正压阶段积累的缺陷,从而可改善OLED器件本身老化的问题,由此起到延长OLED器件的使用寿命的效果,且该显示面板无需增加新的信号,易于实现。

[0086] 图9为本公开一实施例提供的一种显示面板的示意框图。参考图9,显示面板2000设置在显示装置20中,并与栅极驱动器2010和数据驱动器2030电连接。显示装置20还包括定时控制器2020。显示面板2000包括根据多条扫描线GL和多条数据线DL交叉限定的像素单元P;栅极驱动器2010用于驱动多条扫描线GL;数据驱动器2030用于驱动多条数据线DL;定时控制器2020用于处理从显示装置20外部输入的图像数据RGB,向数据驱动器2030提供处理的图像数据RGB以及向栅极驱动器2010和数据驱动器2030输出扫描控制信号GCS和数据控制信号DCS,以对栅极驱动器2010和数据驱动器2030进行控制。

[0087] 例如,显示面板2000包括多个像素单元P,像素单元P包括上述任一实施例中提供的像素电路10。例如,包括如图3所示的像素电路10。例如,也可以包括如图4所示的像素电路。如图9所示,显示面板2000还包括多条扫描线GL和多条数据线DL。例如,像素单元P设置在扫描线GL和数据线DL的交叉区域。例如,每个像素单元P连接到两条扫描线GL(分别提供扫描信号和发光控制信号)、一条数据线DL、用于提供第一电压信号的第一电压线、用于提供第二电压信号的第二电压线。例如,第一电压线或第二电压线可以用相应的板状公共电极(例如公共阳极或公共阴极)替代。需要说明的是,在图9中仅示出了部分的像素单元P、扫描线GL和数据线DL。

[0088] 例如,栅极驱动器2010根据源自定时控制器2020的多个扫描控制信号GCS向多个扫描线GL提供多个选通信号。多个选通信号包括扫描信号、发光控制信号等。这些信号通过多个扫描线GL提供给每个像素单元P。

[0089] 例如,数据驱动器2030使用参考伽玛电压根据源自定时控制器2020的多个数据控制信号DCS将从定时控制器2020输入的数字图像数据RGB转换成数据信号。数据驱动器2030向多条数据线DL提供转换的数据信号。

[0090] 例如,定时控制器2020对外部输入的图像数据RGB进行处理以匹配显示面板2000

的大小和分辨率,然后向数据驱动器2030提供处理的图像数据。定时控制器2020使用从显示装置20外部输入的同步信号(例如点时钟DCLK、数据使能信号DE、水平同步信号Hsync以及垂直同步信号Vsync)产生多条扫描控制信号GCS和多条数据控制信号DCS。定时控制器2020分别向栅极驱动器2010和数据驱动器2030提供产生的扫描控制信号GCS和数据控制信号DCS,以用于栅极驱动器2010和数据驱动器2030的控制。

[0091] 例如,数据驱动器2030可以与多条数据线DL连接,以提供数据信号;同时还可以与多条第一电压线和多条第二电压线连接以分别提供第一电压信号和第二电压信号。

[0092] 例如,栅极驱动器2010和数据驱动器2030可以实现为半导体芯片。该显示装置20还可以包括其他部件,例如信号解码电路、电压转换电路等,这些部件例如可以采用已有的常规部件,这里不再详述。

[0093] 例如,显示面板2000可以应用于电子书、手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件中。

[0094] 图10为本公开一实施例提供的另一种显示面板的示意框图。参考图10,多个像素单元P排列为多行,图中仅示出示例区域3000内的像素单元P的具体连接关系,其他像素单元P具有类似的连接关系。

[0095] 例如,第N(N为大于2的整数)行像素单元P(示例区域3000内的像素单元P)的像素电路10中的数据写入电路200连接到一条扫描线GL(即 S_N),且第N行像素单元P的像素电路10中的复位电路400连接到另一条扫描线GL(即 S_{N-2})。例如,该另一条扫描线GL(即 S_{N-2})还与第N-2行的像素单元P的像素电路10中的数据写入电路200连接。这里,数据写入电路200未在图中具体表示。通过信号复用的方式,无需增加新的信号,电路结构简单,易于实现。

[0096] 又例如,如图10所示,第N(N为大于1的整数)行像素单元P的像素电路10中的数据写入电路200连接到一条扫描线GL(即 S_N),且第N行像素单元P的像素电路10中的偏置电路600连接到另一条扫描线GL(即 S_{N-1})。例如,该另一条扫描线GL(即 S_{N-1})还与第N-1行的像素单元P的像素电路10中的数据写入电路200连接。

[0097] 例如,每一列的数据线DL(即 D_M 、 D_{M-1} 、 D_{M-2})和本列像素电路10中的数据写入电路200连接以提供数据信号。

[0098] 本公开至少一个实施例还提供一种驱动方法,可以用于驱动本公开的实施例提供的像素电路10。该驱动方法可以在OLED发光后,对其加载反向压差,促进消除OLED在正压阶段积累的缺陷,从而可改善OLED器件本身老化的问题,由此起到延长OLED器件的使用寿命的效果,且对于显示面板而言无需增加新的信号,易于实现。

[0099] 例如,该驱动方法包括如下操作:

[0100] 在偏置阶段,输入偏置启动信号以开启偏置电路600,偏置电路600根据偏压幅度信号将偏置电压施加至发光元件500的第二端520,以将发光元件500反向偏置;

[0101] 在数据写入阶段,输入扫描信号和数据信号以开启数据写入电路200和驱动电路100,数据写入电路200将数据信号写入驱动电路100,存储电路300存储数据信号,发光元件500根据驱动电流发光。

[0102] 例如,在像素电路10还包括复位电路400的情况下,该驱动方法还包括复位阶段。在复位阶段,输入复位信号以开启复位电路400,复位电路400将复位电压施加至驱动电路100的控制端130以及存储电路300的第一端310,以对驱动电路100和存储电路300进行复

位。

[0103] 例如,在像素电路10还包括发光控制电路700的情况下,该驱动方法还包括发光阶段。在发光阶段,输入发光控制信号以开启发光控制电路700和驱动电路100,发光控制电路700和驱动电路100将驱动电流施加至发光元件500以使其发光。例如,在像素电路10还包括发光控制电路700的情况下,在数据写入阶段中发光元件500不发光。

[0104] 需要说明的是,关于该驱动方法的详细描述可以参考本公开的实施例中对于像素电路10的工作原理的描述,这里不再赘述。

[0105] 有以下几点需要说明:

[0106] (1) 本公开实施例附图只涉及到本公开实施例涉及到的结构,其他结构可参考通常设计。

[0107] (2) 在不冲突的情况下,本公开的实施例及实施例中的特征可以相互组合以得到新的实施例。

[0108] 以上所述,仅为本公开的具体实施方式,但本公开的保护范围并不局限于此,本公开的保护范围应以所述权利要求的保护范围为准。

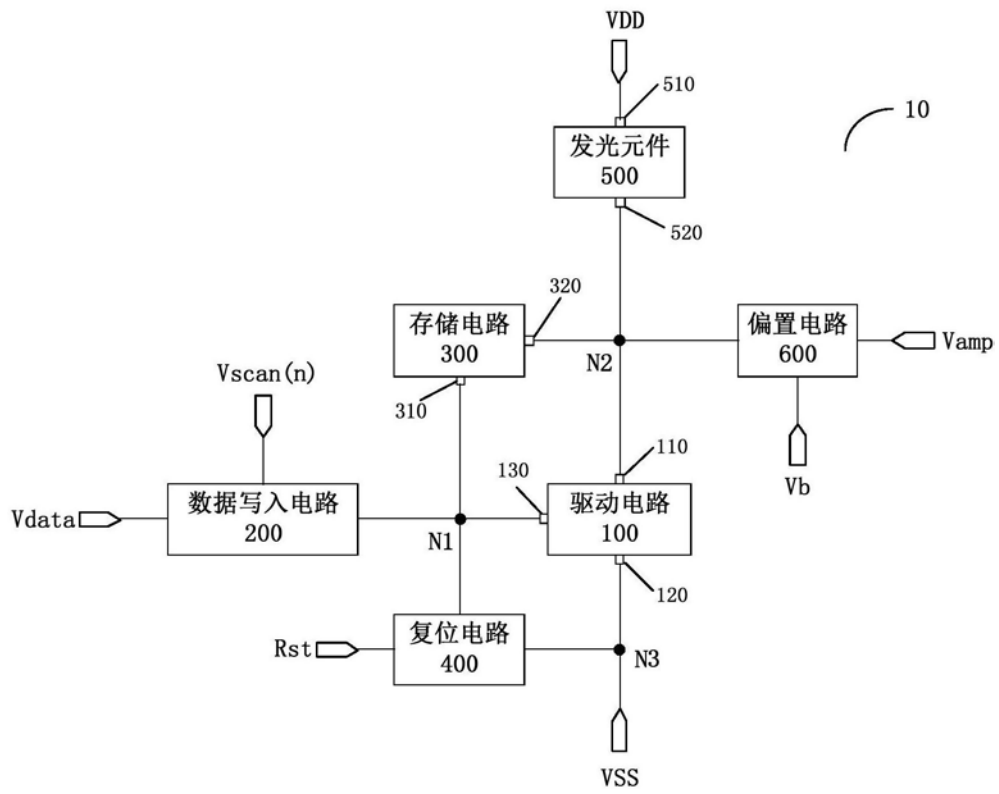


图1

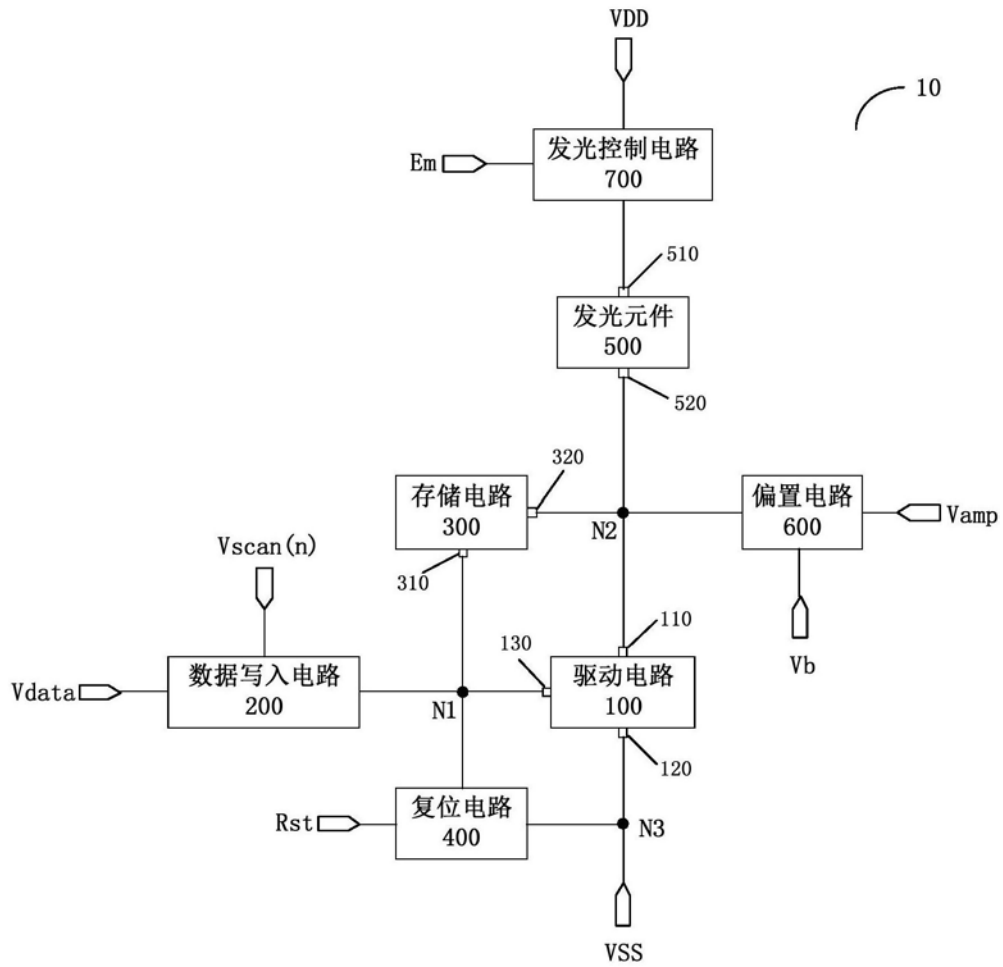


图2

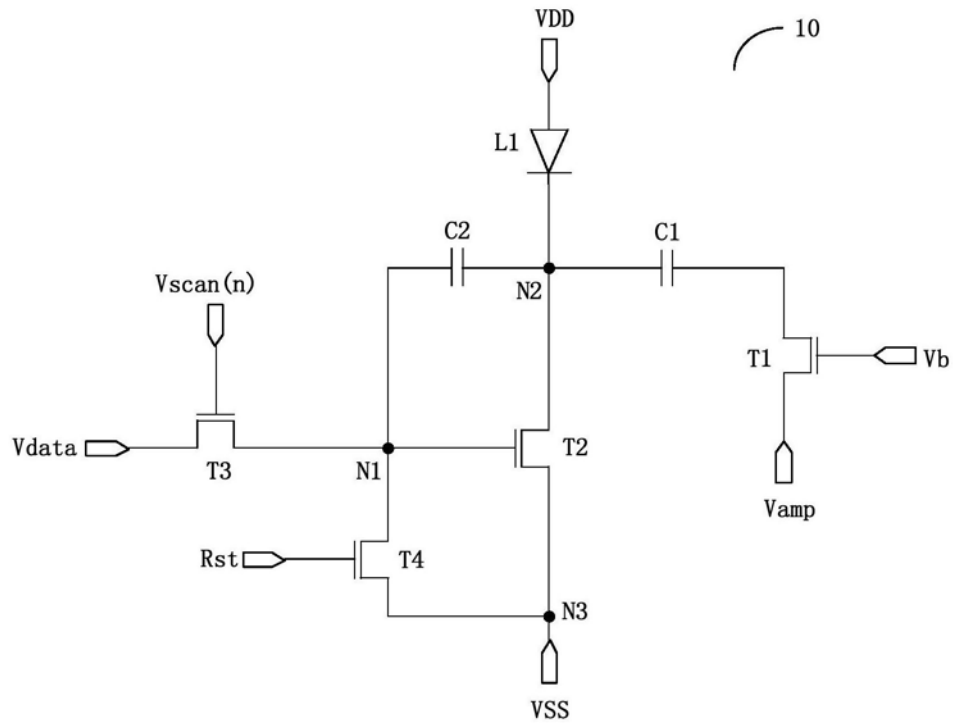


图3

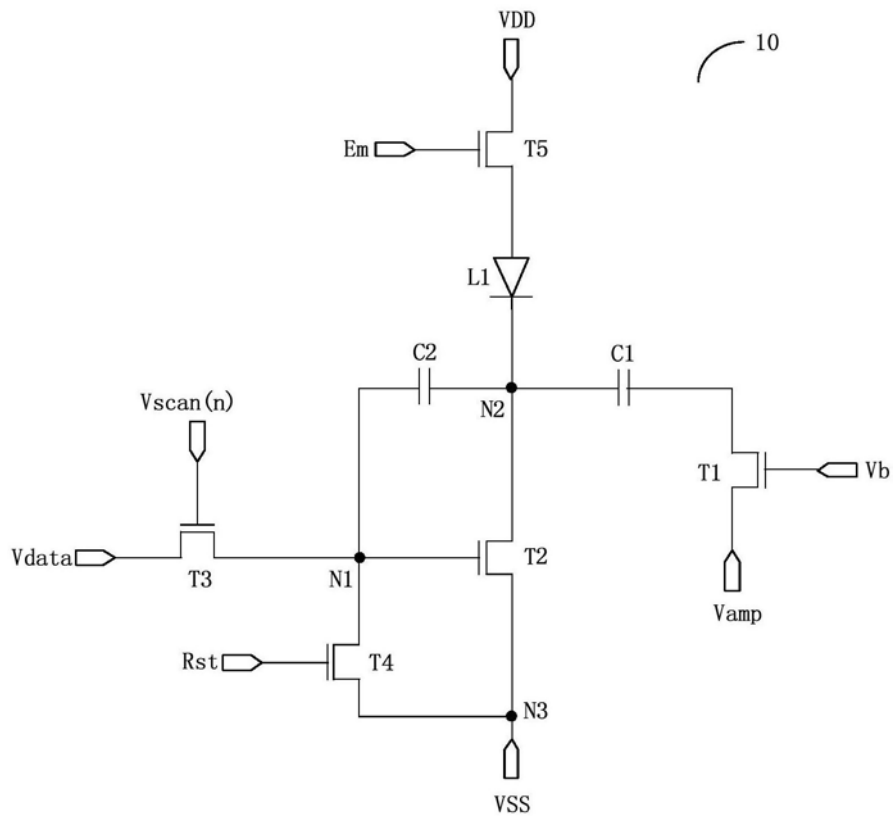


图4

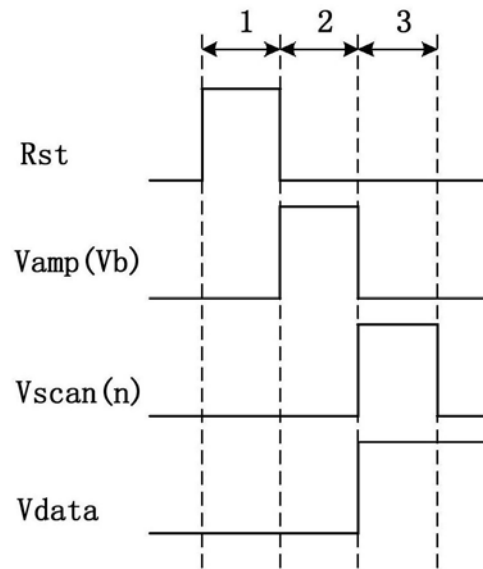


图5

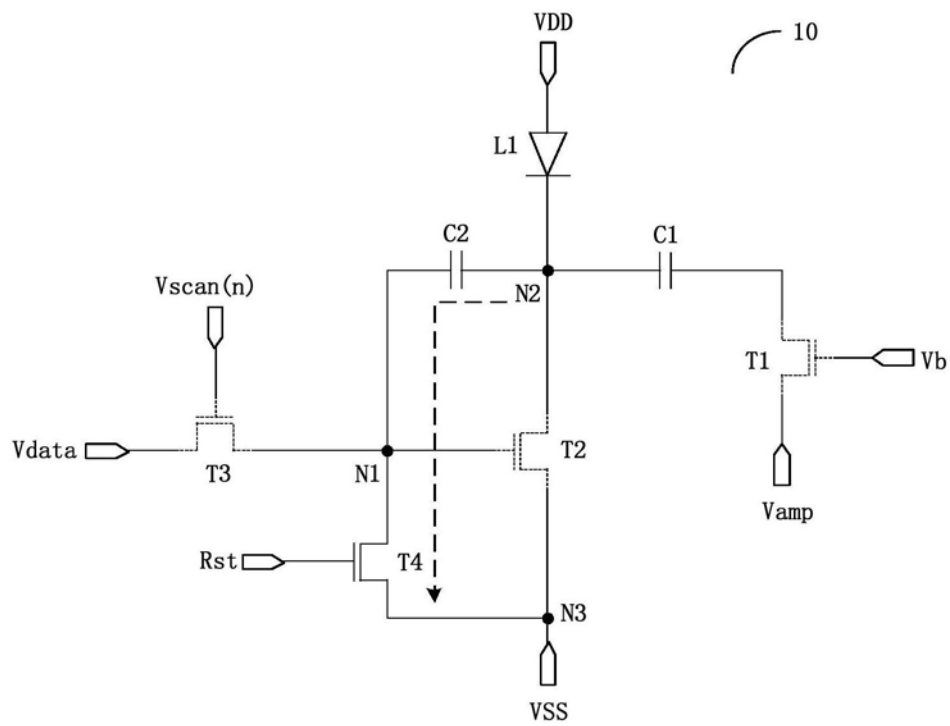


图6A

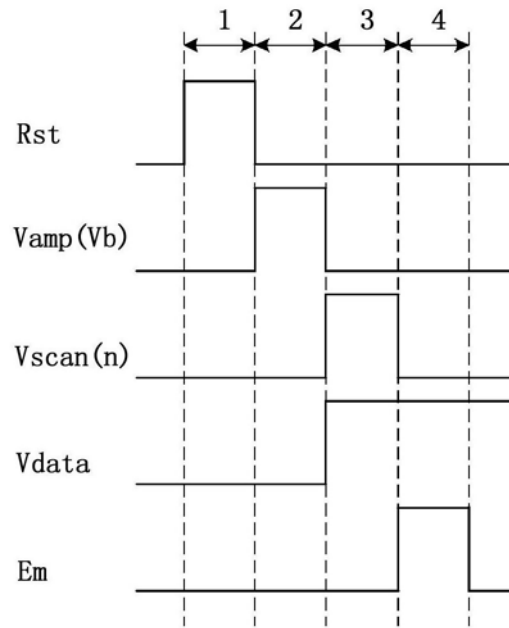


图7

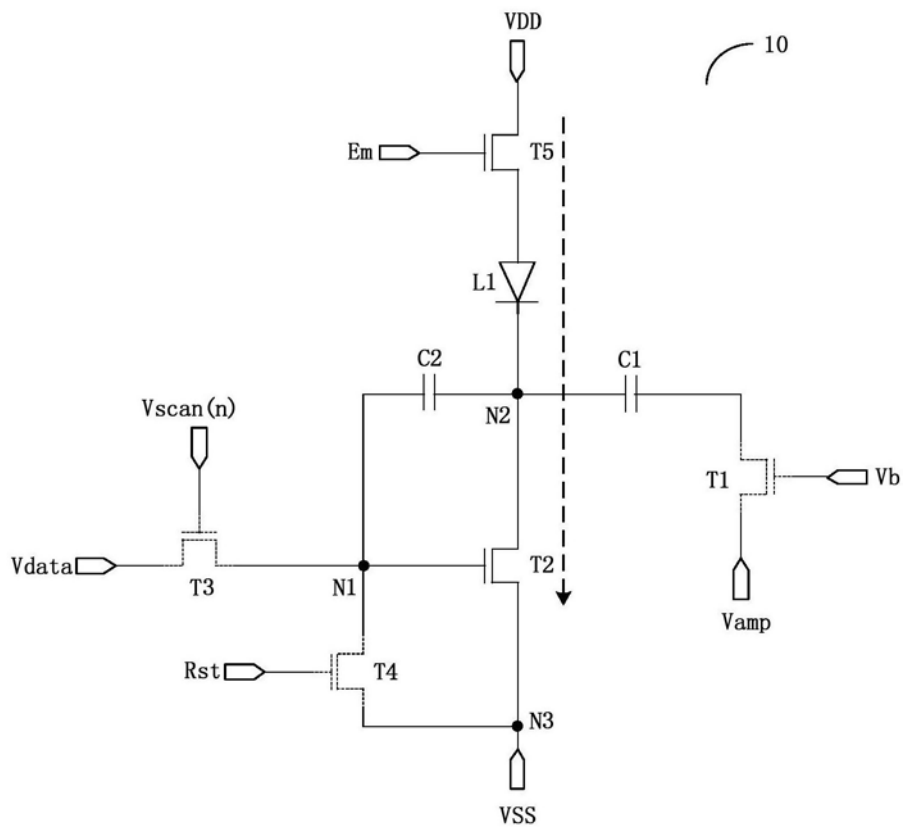


图8

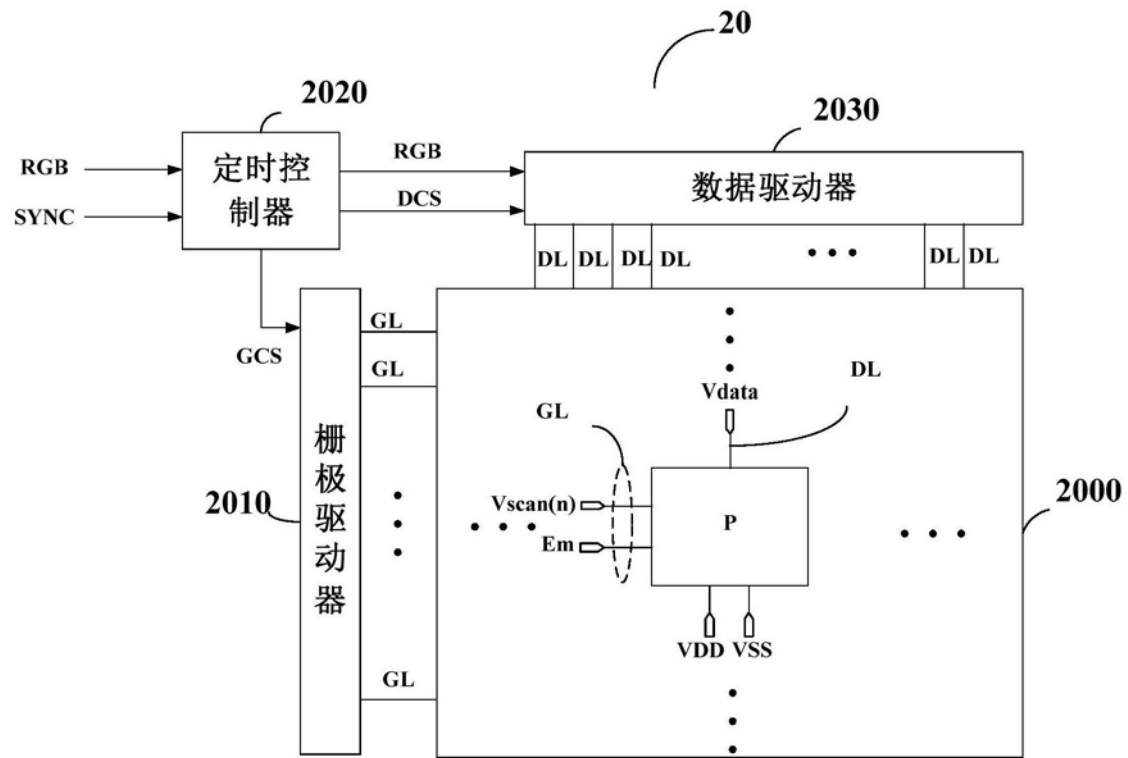


图9

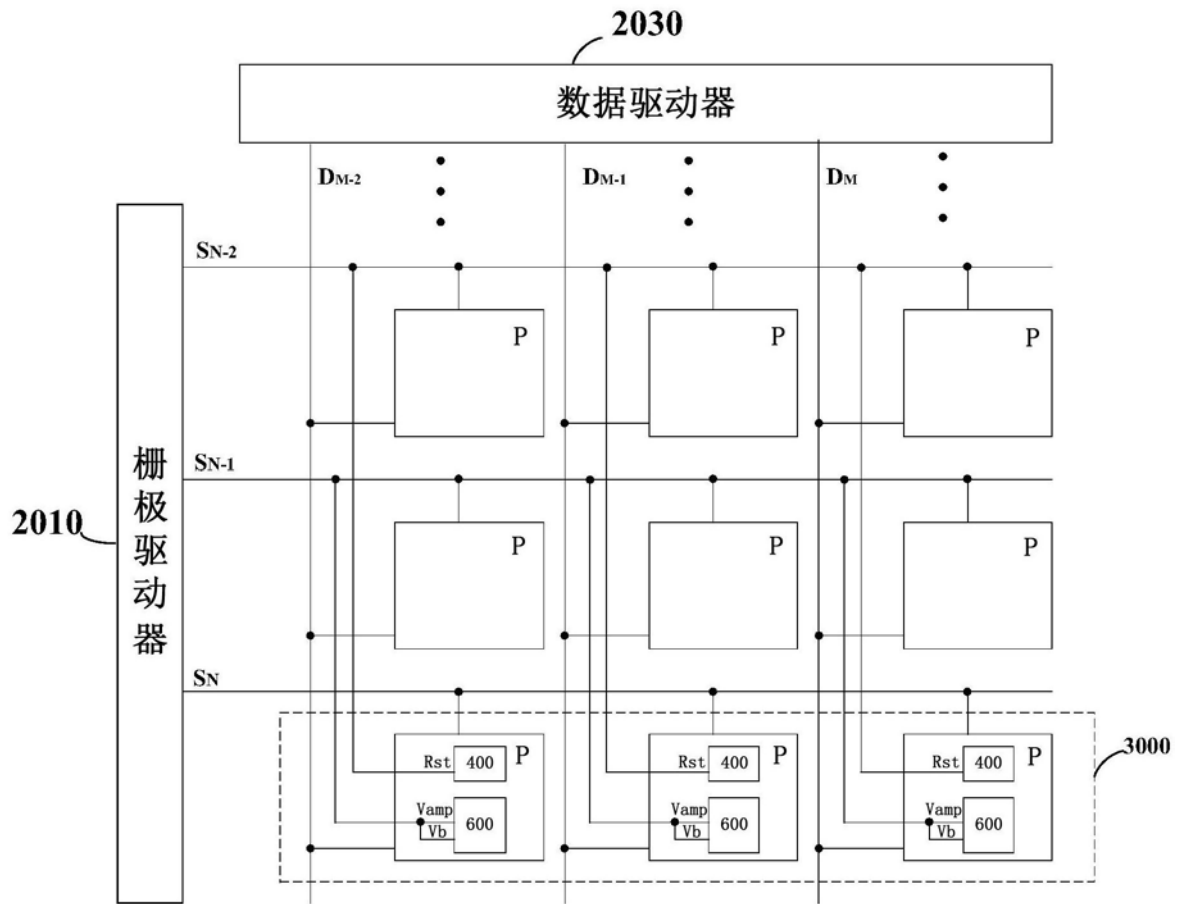


图10

专利名称(译)	像素电路及显示面板		
公开(公告)号	CN207966467U	公开(公告)日	2018-10-12
申请号	CN201820332956.5	申请日	2018-03-12
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 合肥鑫晟光电科技有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司 合肥鑫晟光电科技有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 合肥鑫晟光电科技有限公司		
[标]发明人	陈鹏 王梓轩		
发明人	陈鹏 王梓轩		
IPC分类号	G09G3/3233		
外部链接	Espacenet SIPO		

摘要(译)

一种像素电路及显示面板，该像素电路包括驱动电路、数据写入电路、存储电路、发光元件和偏置电路。驱动电路包括控制端、第一端和第二端，配置为控制驱动发光元件发光的驱动电流，该驱动电路的第二端接收第一电压端的第一电压信号；数据写入电路配置为响应于扫描信号将数据信号写入驱动电路的控制端；存储电路配置为存储数据写入电路写入的数据信号；发光元件配置为根据驱动电流发光；偏置电路配置为响应于偏置启动信号并根据偏压幅度信号对发光元件的第二端施加偏置电压以将发光元件反向偏置。该像素电路可延长子像素的OLED器件的使用寿命，且在将该像素电路用于显示面板的情况下，对于显示面板而言无需增加新的信号，易于实现。

