



(12)发明专利申请

(10)申请公布号 CN 111243529 A

(43)申请公布日 2020.06.05

(21)申请号 201910511711.8

(22)申请日 2019.06.13

(30)优先权数据

10-2018-0150645 2018.11.29 KR

(71)申请人 乐金显示有限公司

地址 韩国首尔

(72)发明人 金廷炫 林明基

(74)专利代理机构 北京集佳知识产权代理有限公司 11227

代理人 康建峰 杨铁成

(51)Int.Cl.

G09G 3/3275(2016.01)

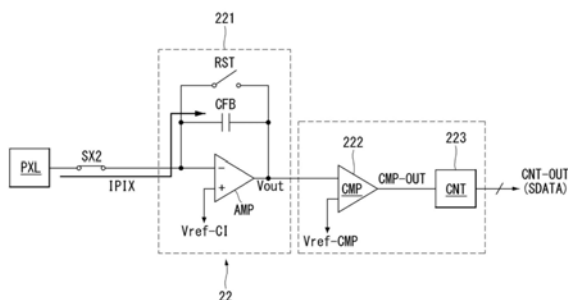
权利要求书2页 说明书10页 附图10页

(54)发明名称

像素感测装置和方法、数据驱动器以及有机发光显示装置

(57)摘要

本公开涉及像素感测装置和方法、数据驱动器以及有机发光显示装置。像素感测装置包括电流积分器、比较器和计数器。电流积分器通过感测线连接至显示面板的像素，用于通过对流入像素的像素电流进行积分来产生感测输出电压。比较器用于将感测输出电压与预设参考电压进行比较，并且在感测输出电压变得等于预设参考电压时使比较器的输出从第一逻辑值切换至第二逻辑值。计数器用于对从感测的开始到比较器的输出的切换的时间进行计数，并输出计数值。



1. 一种像素感测装置,包括:

电流积分器,其通过感测线连接至显示面板的像素,所述电流积分器用于通过对流入所述像素的像素电流进行积分来产生感测输出电压;

比较器,用于将所述感测输出电压与预设参考电压进行比较,并且在所述感测输出电压变得等于所述预设参考电压时使所述比较器的输出从第一逻辑值切换至第二逻辑值;以及

计数器,用于对从感测的开始到所述比较器的输出的切换的时间进行计数,并输出计数值。

2. 根据权利要求1所述的像素感测装置,其中,所述电流积分器包括放大器、电容器和复位开关,

所述放大器包括从所述感测线接收所述像素电流的第一输入端子、接收积分器参考电压的第二输入端子以及生成所述感测输出电压的输出端子;并且

所述电容器和所述复位开关并联连接在所述放大器的所述第一输入端子与所述输出端子之间。

3. 根据权利要求2所述的像素感测装置,还包括连接在所述放大器的所述第一输入端子与所述第二输入端子之间的偏移消除电路。

4. 根据权利要求2所述的像素感测装置,还包括连接至所述放大器的所述第一输入端子、所述第二输入端子和所述输出端子的斩波电路。

5. 根据权利要求2所述的像素感测装置,还包括:

选择器,用于根据从所述感测的开始到所述比较器的输出的切换的时间来选择具有不同时钟速度的多个参考时钟之一作为计数时钟,并将所述计数时钟输入到所述计数器。

6. 根据权利要求2所述的像素感测装置,还包括:

与元件,用于仅当所述电流积分器的所述复位开关关断并且所述比较器的输出具有所述第一逻辑值时激活所述计数器的操作。

7. 一种数据驱动器,其包括驱动电压生成器以及如权利要求1至6中任一项所述的像素感测装置。

8. 根据权利要求7所述的数据驱动器,其中,所述数据驱动器通过数据线连接至显示面板的像素的第一节点并且通过参考电压线连接至所述像素的第二节点,并且

所述像素感测装置将所述数据线或所述参考电压线用作所述感测线。

9. 根据权利要求8所述的数据驱动器,其中,所述驱动电压生成器包括:

第一驱动电压生成器,用于生成用于感测的数据电压和用于显示的数据电压;以及

第二驱动电压生成器,用于生成像素参考电压。

10. 根据权利要求9所述的数据驱动器,还包括:

第一连接开关和第二连接开关,用于将所述参考电压线选择性地连接至所述驱动电压生成器和所述像素感测装置,

其中,所述第一连接开关连接在所述参考电压线与所述第二驱动电压生成器之间,

所述第二连接开关连接在所述参考电压线与所述像素感测装置之间。

11. 根据权利要求10所述的数据驱动器,其中,所述第一连接开关与所述像素参考电压被写入所述像素的定时同步地接通,所述第二连接开关与感测流入所述像素的像素电流的

定时同步地接通。

12. 根据权利要求9所述的数据驱动器,还包括:

第一连接开关和第二连接开关,用于将所述数据线选择性地连接至所述驱动电压生成器和所述像素感测装置,

其中,所述第一连接开关连接在所述数据线与所述第一驱动电压生成器之间,

所述第二连接开关连接在所述数据线与所述像素感测装置之间。

13. 根据权利要求12所述的数据驱动器,其中,所述第一连接开关与用于感测的数据电压和用于显示的数据电压被写入所述像素的定时同步地接通,所述第二连接开关与感测流入所述像素的像素电流的定时同步地接通。

14. 一种有机发光显示装置,其包括显示面板以及根据权利要求7所述的数据驱动器。

15. 一种感测有机发光显示装置的像素的方法,包括以下步骤:

利用通过感测线连接至显示面板的像素的电流积分器,通过对流入所述像素的像素电流进行积分来产生感测输出电压;

利用比较器将所述感测输出电压与预设参考电压进行比较,并且在所述感测输出电压变得等于所述预设参考电压时使所述比较器的输出从第一逻辑值切换至第二逻辑值;以及

利用计数器对从感测的开始到所述比较器的输出的切换的时间进行计数,并输出计数值。

16. 根据权利要求15所述的方法,还包括:

利用选择器根据从所述感测的开始到所述比较器的输出的切换的时间来选择具有不同时钟速度的多个参考时钟之一作为计数时钟,并将所述计数时钟输入到所述计数器。

17. 根据权利要求15所述的方法,其中,将所述显示面板的数据线或参考电压线用作所述感测线。

像素感测装置和方法、数据驱动器以及有机发光显示装置

[0001] 本申请基于并要求2018年11月29日提交的韩国专利申请第10-2018-0150645号的优先权,其如同在本文完全阐述一样通过引用并入本文以用于所有目的。

技术领域

[0002] 本公开内容涉及有机发光显示装置。

背景技术

[0003] 有源矩阵型的有机发光显示装置具有像素并且基于图像数据的灰度来控制在像素中实现的图像的亮度,每个像素包括以矩阵形式布置的有机发光二极管(下文中称为“OLED”)和驱动薄膜晶体管(TFT)。驱动TFT基于施加在其栅电极与源电极之间的电压来控制流入OLED的像素电流(下文中称为“栅极-源极电压”)。OLED的发光量和屏幕的亮度由像素电流确定。

[0004] 驱动TFT的阈值电压和电子迁移率、OLED的工作点电压等需要在所有像素中相同,因为它们确定了像素的驱动特性。然而,由于各种原因如工艺特性和时变特性,驱动特性可能在像素间不同。驱动特性的这种差异导致亮度偏差,从而限制了期望图像的实现。为了补偿像素之间的亮度偏差,已知一种外部补偿技术,其用于感测像素的驱动特性并基于感测的结果补偿输入图像的数据。

发明内容

[0005] 外部补偿技术包括使用感测装置和模数转换器(以下称为“ADC”)以便感测像素的驱动特性的方法。感测装置和ADC安装在驱动器集成电路(以下称为“IC”)上。

[0006] 感测装置包括采样保持电路、定标器电路等,以便向ADC输出感测输出电压。采样保持电路以及定标器电路占据驱动器IC的大面积,因为它们连接至每个感测通道。

[0007] ADC将从感测装置接收的感测输出电压转换为数字信号。ADC具有预定的可感测输入电压范围,即预定的感测范围。然而,可能在ADC中实际感测的部分比ADC中指定的感测范围窄,因为即使在感测范围内,边界部分(范围的开始部分和结束部分)的可靠性低。

[0008] 根据一个实施例的像素感测装置包括电流积分器、比较器和计数器。电流积分器通过感测线连接至显示面板的像素,用于通过对流入像素的像素电流进行积分来产生感测输出电压。比较器用于将感测输出电压与预设参考电压进行比较,并且在感测输出电压变得等于预设参考电压时使比较器的输出从第一逻辑值切换至第二逻辑值。计数器用于对从感测的开始到比较器的输出的切换的时间进行计数,并输出计数值。

[0009] 根据一个实施例数据驱动器包括驱动电压生成器以及根据上述实施例的像素感测装置。数据驱动器可以通过数据线连接至显示面板的像素的第一节点并且通过参考电压线连接至像素的第二节点,并且像素感测装置可以将数据线或参考电压线用作感测线。

[0010] 根据一个实施例,提供一种有机发光显示装置,其包括显示面板以及根据上述实施例的数据驱动器。

[0011] 根据一个实施例,一种感测有机发光显示装置的像素的方法包括以下步骤:利用通过感测线连接至显示面板的像素的电流积分器,通过对流入像素的像素电流进行积分来产生感测输出电压;利用比较器将感测输出电压与预设参考电压进行比较,并且在感测输出电压变得等于预设参考电压时使比较器的输出从第一逻辑值切换至第二逻辑值;以及利用计数器对从感测的开始到比较器的输出的切换的时间进行计数,并输出计数值。

[0012] 因此,本公开提供了像素感测装置、包括像素感测装置的有机发光显示装置、以及感测有机发光显示装置的像素的方法,其能够通过简化感测装置来减小驱动器IC的芯片尺寸以及通过扩大实际可感测范围来提高感测可靠性。

附图说明

[0013] 附图被包括以提供对本公开内容的进一步理解,并且附图被并入本说明书并构成本说明书的一部分,附图示例性地表示本公开内容的实施方式,并且与说明书一起用于解释本公开内容的原理。在附图中:

[0014] 图1是示出根据本公开的实施方式的有机发光显示装置的图。

[0015] 图2是示出图1的显示面板中包括的像素阵列的示例的图。

[0016] 图3是示出连接至图2的像素阵列的数据驱动器的一种配置的图。

[0017] 图4是图3中所示的像素的等效电路图。

[0018] 图5是示出连接至图2的像素阵列的数据驱动器的另一配置的图。

[0019] 图6是图5中所示的像素的等效电路图。

[0020] 图7和图8是本公开的比较例,并且是示出现有像素感测装置及其操作的图。

[0021] 图9是示出根据本公开的实施方式的像素感测装置的图。

[0022] 图10示出了用于示出根据本公开的实施方式的像素感测装置的操作的驱动波形。

[0023] 图11和图12是示出根据本公开的实施方式的像素感测装置的修改示例的图。

[0024] 图13是示出根据本公开的实施方式的通过改变像素感测装置中的计数时钟来改变感测分辨率的配置的图。

[0025] 图14示出了用于示出图13的通过改变计数时钟来改变感测分辨率的配置的操作的驱动波形。

具体实施方式

[0026] 根据结合附图详细描述的实施方式,本说明书的优点和特征以及用于实现优点和特征的方法将变得更加明显。然而,本说明书不限于所公开的实施方式,而是可以以各种不同的方式实现。提供实施方式仅是为了完成本说明书的说明内容,并且允许本领域技术人员理解本说明书的类别。在整个附图中,相同的附图标记将用于表示相同或相似的元件。

[0027] 用于说明本说明书的实施方式的附图中公开的形状、尺寸、比率、角度和数量是说明性的,因此本说明书不限于本说明书中所示的内容。贯穿说明书,相同的附图标记表示相同的元件。如果使用诸如本说明书中提及的“包括(或包含)”、“具有”或“由……组成(或由……形成)”的术语,则可以添加另一部件,除非使用“仅”。如果以单数形式表达元件,则除非另有特别说明,否则它包括元件是复数形式的情况。

[0028] 在解释元件时,解释被理解为包括误差范围,除非以其他方式单独明确地描述。

[0029] 在关于位置关系的描述的情况下,例如,如果使用“在……上”、“之上(或上方)”、“之下(或下方)”或者“紧挨”来描述两个部件之间的位置关系。例如,除非使用诸如“正好”或“直接”的术语,否则一个或多个部件可以位于两个部件之间。

[0030] 第一、第二等可以用于描述各个元件,但是元件不受这些术语的限制。术语仅用于区分一个元件与另一个元件。因此,在本说明书的技术精神内,下文将描述的第一元件可以是第二元件。

[0031] 在本说明书中,形成在显示面板的基板上的像素电路可以实现为具有n型金属氧化物半导体场效应晶体管(MOSFET)结构的TFT,或者可以实现为具有p型MOSFET结构的TFT。TFT是3电极器件,包括栅极、源极和漏极。源极是向晶体管提供载流子的电极。载流子开始从在TFT内的源极流出。漏极是在TFT内的载流子离开到外部的电极。也就是说,载流子在MOSFET内从源极流到漏极。在n型TFT(NMOS)的情况下,源极电压低于漏极电压,使得电子可以从源极流到漏极,因为载流子是电子。在n型TFT中,电流从漏极流到源极,因为电子从源极流到漏极。相反,在p型TFT(PMOS)的情况下,源极电压高于漏极电压,使得空穴可以从源极流到漏极,因为载流子是空穴。在p型TFT中,电流从源极流到漏极,因为空穴从源极流到漏极。应注意,MOSFET的源极和漏极不是固定的。例如,MOSFET的源极和漏极可以根据所施加的电压而改变。

[0032] 在本说明书中,TFT的半导体层可以通过氧化物元素、非晶硅元素或多晶硅元素中的至少任一种来实现。

[0033] 在下文中,参考附图详细描述本说明书的实施方式。在以下描述中,如果确定详细描述不必要地使本说明书的要点模糊,则省略与本说明书相关的已知功能或元件的详细描述。

[0034] 图1是示出根据本公开的实施方式的有机发光显示装置的图。此外,图2是示出图1的显示面板中包括的像素阵列的示例的图。

[0035] 参照图1和图2,根据本公开的实施方式的有机发光显示装置可以包括显示面板10、驱动器IC(D-IC)20、补偿IC30、主机系统40和存储器50。根据本公开的实施方式的面板驱动单元包括显示面板10中包括的栅极驱动器15和嵌入在驱动器IC(D-IC)20中的数据驱动器25。

[0036] 显示面板10配备有多个像素线PNL1至PNL4。每个像素线配备有多个像素PXL和多个信号线。本公开中描述的“像素线”不是物理信号线,而是指在栅极线的延伸方向上彼此相邻的像素PXL和信号线的组合。信号线可以包括用于向像素PXL提供用于显示的数据电压VDIS和用于感测的数据电压VSEN的数据线140、用于向像素PXL提供像素参考电压VREF的参考电压线150、用于向像素PXL提供栅极信号的栅极线160、以及用于向像素PXL提供高电位像素电压的高电位电力线PWL。

[0037] 显示面板10的像素PXL以矩阵形式被布置以构成像素阵列。图2的像素阵列中包括的每个像素PXL可以连接至数据线140中的任一个、参考电压线150中的任一个、高电位电力线PWL中的任一个以及栅极线160中的任一个。图2的像素阵列中包括的像素PXL中的每个像素可以连接至多个栅极线160。此外,图2的像素阵列中包括的每个像素PXL还可以被提供有来自电力生成器的低电位像素电压。电力生成器可以通过低电位电力线或焊盘单元向像素PXL提供低电位像素电压。

[0038] 栅极驱动器15可以嵌入在显示面板10中。

[0039] 栅极驱动器15可以包括连接至图2的像素阵列的栅极线160的多个级。这些级可以生成用于控制像素PXL的开关元件的栅极信号,并将其提供至栅极线160。

[0040] 驱动器IC (D-IC) 20包括定时控制器21和数据驱动器25。数据驱动器25可以包括感测单元22和驱动电压生成器23,但是不限于此。

[0041] 定时控制器21可以参考从主机系统40接收的定时信号例如垂直同步信号Vsync、水平同步信号Hsync、点时钟信号DCLK和数据使能信号DE生成用于控制栅极驱动器15的操作定时的栅极定时控制信号GDC和用于控制数据驱动器25的操作定时的数据定时控制信号DDC。

[0042] 数据定时控制信号DDC可以包括源极起始脉冲、源极采样时钟和源极输出使能信号,但不限于此。源极起始脉冲控制驱动电压生成器23的数据采样开始定时。源极采样时钟是基于上升沿或下降沿控制数据的采样定时的时钟信号。源极输出使能信号控制驱动电压生成器23的输出定时。

[0043] 栅极定时控制信号GDC可以包括栅极起始脉冲和栅极移位时钟,但不限于此。栅极起始脉冲被施加至生成第一栅极输出的级,从而激活该级的操作。栅极移位时钟被共同输入到各级,并且是用于使栅极起始脉冲移位的时钟信号。

[0044] 定时控制器21可以通过控制面板驱动单元的操作定时来感测在通电时段、每个帧的垂直有效时段、每个帧的垂直空白时段或断电时段中的至少任一个中像素PXL的驱动特性。在这种情况下,通电时段是在施加系统电力之后直到屏幕开启的时段。断电时段是屏幕关闭后直到系统电力释放的时段。垂直活动时段是在显示面板10中写入图像数据以进行屏幕回放的时段。垂直空白时段是位于相邻的垂直活动时段之间并且其中停止写入图像数据的时段。像素PXL的驱动特性包括像素PXL中包括的驱动元件的阈值电压和电子迁移率。

[0045] 定时控制器21可以通过根据预定顺序控制显示面板10的像素线PNL1至PNL4的感测驱动定时和显示驱动定时来实现显示驱动和感测驱动。

[0046] 定时控制器21可以不同地生成用于显示驱动的定时控制信号GDC和DDC以及用于感测驱动的定时控制信号GDC和DDC。感测驱动意味着通过将用于感测的数据电压VSEN写入目标感测像素线中包括的像素PXL中来感测相应像素PXL的驱动特性以及基于感测结果数据SDATA来更新用于补偿相应像素PXL的驱动特性的变化的补偿值。此外,显示驱动意味着基于经更新的补偿值对要输入到对应像素PXL的数字图像数据进行校正并且通过将对应于经校正的图像数据CDATA的用于显示的数据电压VDIS施加至对应的像素PXL来显示输入图像。

[0047] 驱动电压生成器23由用于将数字信号转换为模拟信号的数模转换器(以下称为“DAC”)实现。驱动电压生成器23生成感测驱动所需的用于感测的数据电压VSEN和显示驱动所需的用于显示的数据电压VDIS,并将数据电压提供至数据线140。驱动电压生成器23生成用于感测驱动和显示驱动另外所需的像素参考电压VREF,并将像素参考电压提供至参考电压线150。

[0048] 用于显示的数据电压VDIS是在补偿IC 30中校正的数字图像数据CDATA的数模转换的结果,并且根据灰度值和补偿值可以在像素单元中具有不同的大小。通过考虑每种颜色的驱动元件的驱动特性,可以在R(红色)像素单元、G(绿色)像素单元、B(蓝色)像素单元、

W (白色) 像素单元中不同地设置用于感测的数据电压VSEN。

[0049] 感测单元22可以通过用于感测驱动的感测线来感测像素PXL的驱动特性,例如,驱动元件的阈值电压和电子迁移率、发光装置的工作点电压等。感测线可以实现为数据线140,或者可以实现为参考电压线150。在这种情况下,如果数据线140用作感测线,则对于减少驱动器IC (D-IC) 20的焊盘数量是有利的,因为数据输出通道和感测通道可以合并。感测单元22可以以电流感测类型实现,其中直接感测流入每个像素PXL的像素电流。为此,感测单元22可以包括电流积分器、比较器和计数器,其将参照图9详细描述。

[0050] 感测单元22感测用于感测输出电压达到特定电压而花费的时间。感测单元22输出用于感测输出电压达到特定电压而花费的时间作为感测结果数据SDATA。

[0051] 存储器50存储在感测驱动时从感测单元22接收的感测结果数据SDATA。存储器50可以由闪存实现,但不限于此。

[0052] 补偿IC 30可以包括补偿单元31和补偿存储器32。补偿存储器32将从存储器50读取的数字感测结果数据SDATA传送到补偿单元31。补偿存储器32可以是随机存取存储器(RAM),例如,双倍数据速率同步动态RAM(DDR SDRAM),但不限于此。补偿单元31基于从存储器50接收的数字感测结果数据SDATA计算每个像素的补偿偏移和补偿增益,基于所计算的补偿偏移和补偿增益对从主机系统40接收的图像数据进行校正,并且将经校正的图像数据CDATA提供至驱动器IC 20。

[0053] 图3是示出连接至图2的像素阵列的数据驱动器25的一种配置的图。图3的数据驱动器25用于通过参考电压线150感测像素PXL的驱动特性。

[0054] 参照图3,数据驱动器25可以通过数据线140连接至像素PXL的第一节点(连接至驱动元件的栅电极)并且可以通过参考电压线150连接至像素PXL的第二节点(连接至驱动元件的源电极)。通过第二开关元件连接至第二节点的参考电压线150可以用作感测线,因为像素电流IPIX流入像素PXL的第二节点。

[0055] 参考电压线150通过连接开关SX1和SX2选择性地连接至驱动电压生成器23和感测单元22。驱动电压生成器23可以包括用于生成用于感测的数据电压VSEN和用于显示的数据电压VDIS的第一驱动电压生成器DAC1以及用于生成像素参考电压VREF的第二驱动电压生成器DAC2。第一连接开关SX1连接在参考电压线150与第二驱动电压生成器DAC2之间。第二连接开关SX2连接在参考电压线150与感测单元22之间。第一连接开关SX1和第二连接开关SX2选择性地接通。第一连接开关SX1仅与像素参考电压VREF被写入像素PXL时的定时同步地接通。第二连接开关SX2仅与感测流入像素PXL的像素电流IPIX时的定时同步地接通。因此,参考电压线150通过第一连接开关SX1和第二连接开关SX2选择性地连接至第二驱动电压生成器DAC2和感测单元22。

[0056] 图4是图3中所示的像素的等效电路图。

[0057] 参照图4,使用参考电压线150作为感测线的一个像素PXL包括OLED、驱动TFT DT、开关TFT ST1和ST2、以及存储电容器Cst。驱动TFT DT以及开关TFT ST1和ST2可以由NMOS实现,但不限于此。

[0058] OLED是发射光的发光装置,该光的强度对应于从驱动TFT DT接收的像素电流。OLED的阳极电极连接至第二节点N2,并且其阴极电极连接至低电位像素电压EVSS的输入级。

[0059] 驱动TFT DT是响应于栅极-源极电压而产生像素电流的驱动元件。驱动TFT DT的栅电极连接至第一节点N1。驱动TFT DT的第一电极通过高电位电力线PWL连接至高电位像素电压EVDD的输入级。驱动TFT DT的第二电极连接至第二节点N2。

[0060] 开关TFT ST1和ST2是设置驱动TFT DT的栅极-源极电压并且连接驱动TFT DT的第二电极和参考电压线150的开关元件。

[0061] 第一开关TFT ST1连接在数据线140与第一节点N1之间,并且响应于来自栅极线160的栅极信号SCAN而导通。第一开关TFT ST1在编程用于显示驱动或感测驱动时导通。当第一开关TFT ST1导通时,用于感测的数据电压VSEN或用于显示的数据电压VDIS被施加至第一节点N1。第一开关TFT ST1的栅电极连接至栅极线160。第一开关TFT ST1的第一电极连接至数据线140。第一开关TFT ST1的第二电极连接至第一节点N1。

[0062] 第二开关TFT ST2连接在参考电压线150与第二节点N2之间,并且响应于来自栅极线160的栅极信号SCAN而导通。第二开关TFT ST2在编程用于显示驱动或感测驱动时导通,并且将像素参考电压VREF施加至第二节点N2。此外,第二开关TFT ST2即使在感测驱动期间的感测时段中也导通,并且将由驱动TFT DT产生的像素电流施加至参考电压线150。第二开关TFT ST2的栅电极连接至栅极线160。第二开关TFT ST2的第一电极连接至参考电压线150。第二开关TFT ST2的第二电极连接至第二节点N2。

[0063] 存储电容器Cst连接在第一节点N1与第二节点N2之间,并且将驱动TFT DT的栅极-源极电压保持特定时段。

[0064] 图5是示出连接至图2的像素阵列的数据驱动器25的另一配置的图。图5的数据驱动器25用于通过数据线140感测像素PXL的驱动特性。

[0065] 参照图5,数据驱动器25可以通过参考电压线150连接至像素PXL的第一节点(连接至驱动元件的栅电极)并且可以通过数据线140连接至像素PXL的第二节点(连接至驱动元件的源电极)。通过第二开关元件连接至第二节点的数据线140可以用作感测线,因为像素电流IPIX流入像素PXL的第二节点。

[0066] 数据线140通过连接开关SX1和SX2选择性地连接至驱动电压生成器23和感测单元22。驱动电压生成器23可以包括用于生成用于感测的数据电压VSEN和用于显示的数据电压VDIS的第一驱动电压生成器DAC1以及用于生成像素参考电压VREF的第二驱动电压生成器DAC2。第一连接开关SX1连接在数据线140与第一驱动电压生成器DAC1之间。第二连接开关SX2连接在数据线140与感测单元22之间。第一连接开关SX1和第二连接开关SX2选择性地接通。第一连接开关SX1仅与用于感测的数据电压VSEN和用于显示的数据电压VDIS被写入像素PXL中时的定时同步地接通。第二连接开关SX2仅与感测流入像素PXL的像素电流IPIX时的定时同步地接通。因此,数据线140通过第一连接开关SX1和第二连接开关SX2选择性地连接至第一驱动电压生成器DAC1和感测单元22。

[0067] 图6是图5中所示的像素的等效电路图。

[0068] 参照图6,使用数据线140作为感测线的一个像素PXL包括OLED、驱动TFT DT、开关TFT ST1和ST2、以及存储电容器Cst。驱动TFT DT、开关TFT ST1和ST2可以由NMOS实现,但不限于此。

[0069] OLED是发射光的发光装置,该光的强度对应于从驱动TFT DT接收的像素电流。OLED的阳极电极连接至第二节点N2,并且其阴极电极连接至低电位像素电压EVSS的输入

级。

[0070] 驱动TFT DT是响应于栅极-源极电压而产生像素电流的驱动元件。驱动TFT DT的栅电极连接至第一节点N1。驱动TFT DT的第一电极通过高电位电力线PWL连接至高电位像素电压EVDD的输入级。驱动TFT DT的第二电极连接至第二节点N2。

[0071] 开关TFT ST1和ST2是设置驱动TFT DT的栅极-源极电压并且连接驱动TFT DT的第二电极和数据线140的开关元件。

[0072] 第一开关TFT ST1连接在参考电压线150与第一节点N1之间,并且响应于来自栅极线160的栅极信号SCAN而导通。第一开关TFT ST1在编程用于显示驱动或感测驱动时导通。当第一开关TFT ST1导通时,像素参考电压VREF被施加至第一节点N1。第一开关TFT ST1的栅电极连接至栅极线160。第一开关TFT ST1的第一电极连接至参考电压线150。第一开关TFT ST1的第二电极连接至第一节点N1。

[0073] 第二开关TFT ST2连接在数据线140与第二节点N2之间,并且响应于来自栅极线160的栅极信号SCAN而导通。第二开关TFT ST2在编程用于显示驱动或感测驱动时导通,并且将用于感测的数据电压VSEN或用于显示的数据电压VDIS施加至第二节点N2。此外,第二开关TFT ST2即使在感测驱动期间的感测时段中也导通,并且将由驱动TFT DT产生的像素电流施加至数据线140。第二开关TFT ST2的栅电极连接至栅极线160。第二开关TFT ST2的第一电极连接至数据线140。第二开关TFT ST2的第二电极连接至第二节点N2。

[0074] 存储电容器Cst连接在第一节点N1与第二节点N2之间,并且将驱动TFT DT的栅极-源极电压保持特定时段。

[0075] 图7和图8是本公开的比较例,并且是示出现有像素感测装置及其操作的图。

[0076] 参照图7,根据本公开的比较例的像素感测装置可以包括电流积分器、采样保持电路SH、定标器电路SLR和ADC。

[0077] 电流积分器包括放大器AMP、集成电容器CFB和复位开关RST。放大器AMP包括从感测线接收像素电流IPIX的反相(-)输入端子、接收积分器参考电压Vref-CI的非反相(+)输入端子、以及从其生成感测输出电压Vout的输出端子。集成电容器CFB和复位开关RST并联连接在放大器AMP的反相(-)输入端子与输出端子之间。

[0078] 采样保持电路SH包括用于对感测输出电压Vout进行采样的采样开关、用于存储采样电压的保持电容器、以及用于输出存储在保持电容器中的采样电压的保持开关。定标器电路SLR是基于ADC的输入范围改变由采样保持电路SH采样的电压电平。的电路。

[0079] ADC将通过定标器电路SLR的感测输出电压Vout转换为数字信号。先前已在ADC中确定了可感测的输入电压范围,即感测范围。然而,ADC中实际上可感测的部分比ADC中指定的感测范围窄,因为在感测范围的起始部分和结束部分的可靠性低。

[0080] 在这种现有的像素感测装置中,如图8所示,由于在特定时间 ΔT 期间像素电流IPIX累积在集成电容器CFB中,所以加载在放大器AMP的输出端子上的感测输出电压Vout从积分器参考电压Vref-CI线性减小 ΔV ,并且由ADC测量减小的电压Vout。在现有的感测方法中,基于ADC的输出找到 ΔV 和像素电流IPIX的变化($IPIX = CFB * \Delta V / \Delta T$)。

[0081] 由于采样保持电路SH和定标器电路SLR,现有的像素感测装置具有大的电路尺寸,并且由于ADC的感测范围窄,因此具有低的感测准确度。

[0082] 图9是示出根据本公开的实施方式的像素感测装置的图。另外,图10示出了用于示

出根据本公开的实施方式的像素感测装置的操作的驱动波形。

[0083] 根据本公开的实施方式的像素感测装置是指是图1、图3或图5的感测单元22。稍后将根据本公开的实施方式描述的感测单元22没有基于感测输出电压 V_{out} 的电压变化 ΔV 发现像素电流 I_{PIX} 的变化,而是感测用于感测输出电压达到特定电压所花费的时间。在本公开的实施方式中,基于感测输出电压达到特定电压所花费的时间来确定像素电流 I_{PIX} 的变化。

[0084] 为此,根据本公开的实施方式的感测单元22可以如图9所示包括电流积分器221、比较器COMP 222、计数器CNT 223。

[0085] 电流积分器221通过显示面板10的感测线连接至一个像素PXL。电流积分器221通过对流入像素PXL的像素电流 I_{PIX} 进行积分,产生从积分器参考电压 V_{ref-CI} 变化的感测输出电压 V_{out} 。

[0086] 电流积分器221包括放大器AMP、集成电容器CFB和复位开关RST。放大器AMP包括从感测线接收像素电流 I_{PIX} 的反相(-)输入端子、接收积分器参考电压 V_{ref-CI} 的非反相(+)输入端子、以及生成从其感测输出电压 V_{out} 的输出端子。集成电容器CFB连接在放大器AMP的反相(-)输入端子与输出端子之间。复位开关RST与集成电容器CFB并联连接在放大器AMP的反相(-)输入端子与输出端子之间。

[0087] 在图10的当复位开关RST接通时的初始化时段①中,放大器AMP的反相(-)输入端子、非反相(+)输入端子和输出端子被复位为积分器参考电压 V_{ref-CI} 。此时,积分器参考电压 V_{ref-CI} 被输出作为感测输出电压 V_{out} 。

[0088] 在图10的当复位开关RST关断并且像素电流 I_{PIX} 施加至集成电容器CFB时的感测时段②中,从放大器AMP的输出端子产生的感测输出电压 V_{out} 从积分器参考电压 V_{ref-CI} 逐渐减小。此时,感测输出电压 V_{out} 的下降斜率与像素电流 I_{PIX} 的大小成比例。

[0089] 可以改变电流积分器221的结构使得积分器参考电压 V_{ref-CI} 输入到放大器AMP的反相(-)输入端子,并且集成电容器CFB和复位开关RST连接至放大器AMP的非反相(+)输入端子。在这种情况下,从放大器AMP的输出端子产生的感测输出电压 V_{out} 可以从积分器参考电压 V_{ref-CI} 逐渐上升,因为从感测线接收的像素电流 I_{PIX} 经由放大器AMP的非反相(+)输入端子施加至集成电容器CFB。此时,感测输出电压 V_{out} 的上升斜率与像素电流 I_{PIX} 的大小成比例。

[0090] 本公开的技术精神不限于电流积分器221的结构。因此,感测输出电压 V_{out} 可以从积分器参考电压 V_{ref-CI} 逐渐减小或增加。也就是说,感测输出电压 V_{out} 可以根据累积在集成电容器CFB中的像素电流 I_{PIX} 从积分器参考电压 V_{ref-CI} 改变。

[0091] 比较器COMP 222将从积分器参考电压 V_{ref-CI} 变化的感测输出电压 V_{out} 与预设比较器参考电压 $V_{ref-CMP}$ 进行比较。当感测输出电压 V_{out} 变得等于比较器参考电压 $V_{ref-CMP}$ 时,比较器COMP 222切换比较器输出信号CMP-OUT。在这种情况下,比较器参考电压 $V_{ref-CMP}$ 被设置为固定到特定电平。比较器参考电压 $V_{ref-CMP}$ 可以实现为斜坡信号。在这种情况下,就噪音而言,稳定性可能降低并且可能发生IC之间的偏差。在本公开的实施方式中,可以通过将比较器参考电压 $V_{ref-CMP}$ 设置为特定电平来简化比较器电路,并且可以通过减小外部噪音影响来提高感测的准确度。

[0092] 比较器COMP 222在第二时间点(感测时段②的结束定时)之前从第一时间点(感测

时段②的开始定时)将比较器输出信号CMP-OUT保持在第一逻辑值H,在该第二时间点处,感测输出电压Vout变得等于比较器参考电压Vref-CMP,在第一时间点处,感测输出电压Vout开始从积分器参考电压Vref-CI改变,并且在第二时间点将比较器输出信号CMP-OUT从第一逻辑值H切换到第二逻辑值L。

[0093] 计数器CNT 223基于输入计数时钟在第一时间点处开始计数操作,并在第二时间点处终止(或停止)计数操作。也就是说,计数器CNT 223对比较器输出信号CMP-OUT保持为第一逻辑值H的时间 ΔT 进行计数,并输出相应的计数值CNT-OUT作为感测结果数据SDATA。

[0094] 当像素PXL的驱动特性改变时,流入像素PXL的像素电流IPIX响应于用于感测的相同数据电压VSEN而改变。当像素电流IPIX改变时,从积分器参考电压Vref-CI变化的感测输出电压Vout的改变斜率改变。结果,改变了感测输出电压Vout和比较器参考电压Vref-CMP变得相等所花费的时间 ΔT 。在本公开的实施方式中,基于感测输出电压Vout达到参考电压Vref-CMP所花费的时间 ΔT 来找出像素电流IPIX的变化($IPIX = CFB * \{Vref-CI - Vref-CMP\} / \Delta T$)。

[0095] 如上所述,根据本公开的实施方式的感测单元22不需要现有的采样保持电路、定标器电路和ADC。根据本公开的实施方式的感测单元22可以容易地减小驱动器IC D-IC 20的芯片尺寸和制造成本,因为它可以在没有采样保持电路以及定标器电路的情况下实现。

[0096] 此外,根据本公开的实施方式的计数器CNT 223具有比用于电压测量的现有ADC更宽的可用感测范围。也就是说,如果计数器CNT 223是10位计数器,则它具有比现有ADC更宽的感测范围,因为使用了所有10位。因此,根据本公开的实施方式的感测单元22可以解决可归因于ADC感测范围限制的感测可靠性劣化问题,因为其可以在没有ADC的情况下实现。

[0097] 图11和12是示出根据本公开的实施方式的像素感测装置的修改示例的图。

[0098] 参照图11,根据本公开的实施方式的感测单元22还可以包括连接在放大器AMP的反相(-)输入端子与非反相(+)输入端子之间的偏移消除电路。

[0099] 偏移消除电路通过抵消可能在放大器AMP的反相(-)输入端子与非反相(+)输入端子之间发生的偏移偏差来校正输入到放大器的非反相(+)输入端子的积分器参考电压Vref-CI,使得积分器参考电压Vref-CI相同地施加至放大器的反相(-)输入端子。

[0100] 参照图12,根据本公开的实施方式的感测单元22还可以包括连接至放大器AMP的反相(-)输入端子、非反相(+)输入端子和输出端子的斩波电路。

[0101] 斩波电路用于校正由于放大器AMP的偏移而在感测输出电压Vout中可能发生的误差,并且校正误差使得通过正常电路的输出和反相电路的输出的平均值来抵消偏移影响。

[0102] 图13和图14是示出根据本公开的实施方式的通过改变像素感测装置中的计数时钟来改变感测分辨率的配置和操作的图。

[0103] 参照图13和图14,根据本公开的实施方式的感测单元22还可以包括选择器SEL和与元件AND。

[0104] 选择器SEL选择具有不同时钟速度的多个参考时钟RCLK1至RCLK3中的任一个作为计数时钟CCLK,并将计数时钟输入到计数器CNT 223。

[0105] 当其间比较器输出信号CMP-OUT保持为第一逻辑值H的时间减小时,选择器SEL增加被选择作为计数时钟CCLK的参考时钟的时钟速度。因此,通过实现更精确的感测,可以提高感测的准确性和可靠性。

[0106] 当其比较器输出信号CMP-OUT保持为第一逻辑值H的时间增加时,选择器SEL降低被选择作为计数时钟CCLK的参考时钟的时钟速度。因此,通过防止感测值的饱和现象,可以提高感测的准确性和可靠性。

[0107] 仅当电流积分器221的复位开关RST关断并且比较器输出信号CMP-OUT具有第一逻辑值H时,与元件AND激活(EN,H)计数器CNT 223的操作。当比较器输出时信号CMP-OUT切换到第二逻辑值L时,与元件AND停止(EN,L)计数器CNT 223的操作。

[0108] 如上所述,根据本公开的实施方式的感测单元包括比较器和计数器,以便感测电流积分器的感测输出电压达到特定电压所花费的时间。

[0109] 根据本公开的实施方式,不需要现有的采样保持电路、定标器电路和ADC。根据本公开的实施方式的感测单元可以容易地减小驱动器IC的芯片尺寸和制造成本,因为它可以在没有采样保持电路以及定标器电路的情况下实现。

[0110] 此外,根据本公开的实施方式的感测单元中包括的计数器有利于提高感测的准确性和可靠性,因为其具有比用于电压测量的现有ADC更宽的可用感测范围。

[0111] 本领域技术人员将理解,在不脱离本公开的技术精神的情况下,可以通过上述内容以各种方式改变和修改本公开内容。因此,本公开的技术范围不限于在说明书的详细描述中描述的内容,而是应由权利要求书确定。

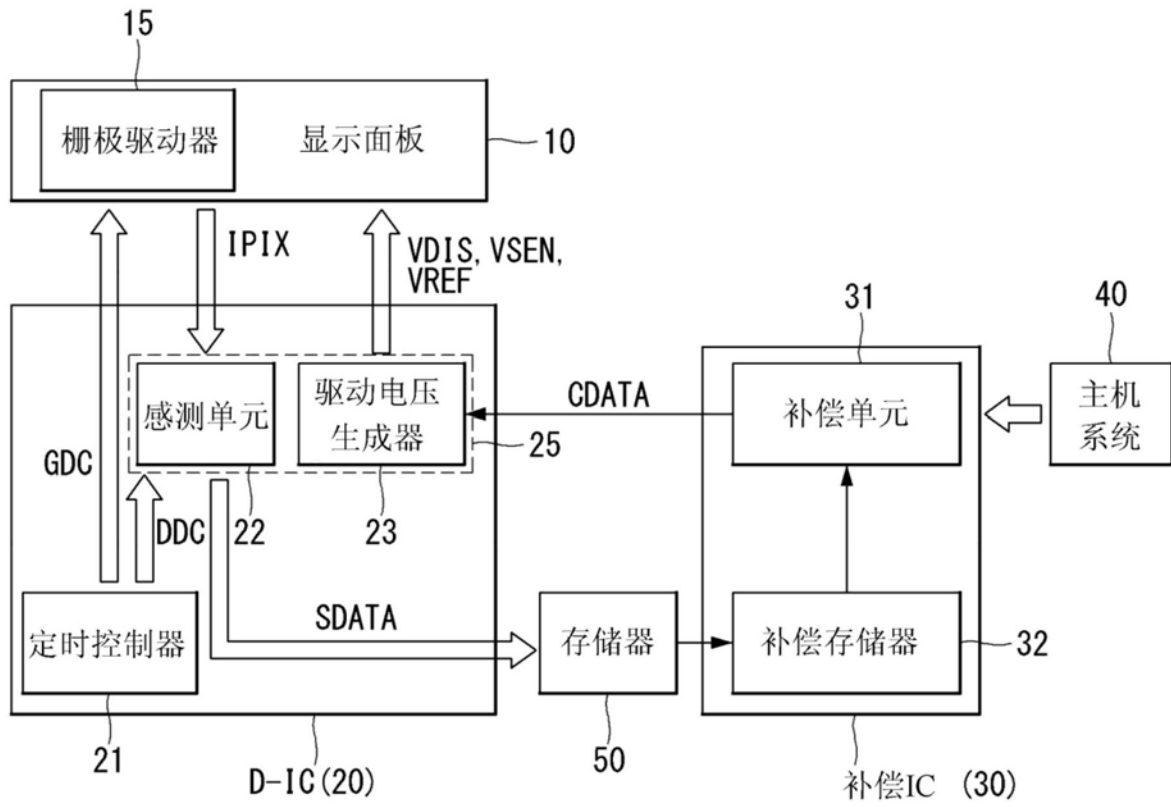


图1

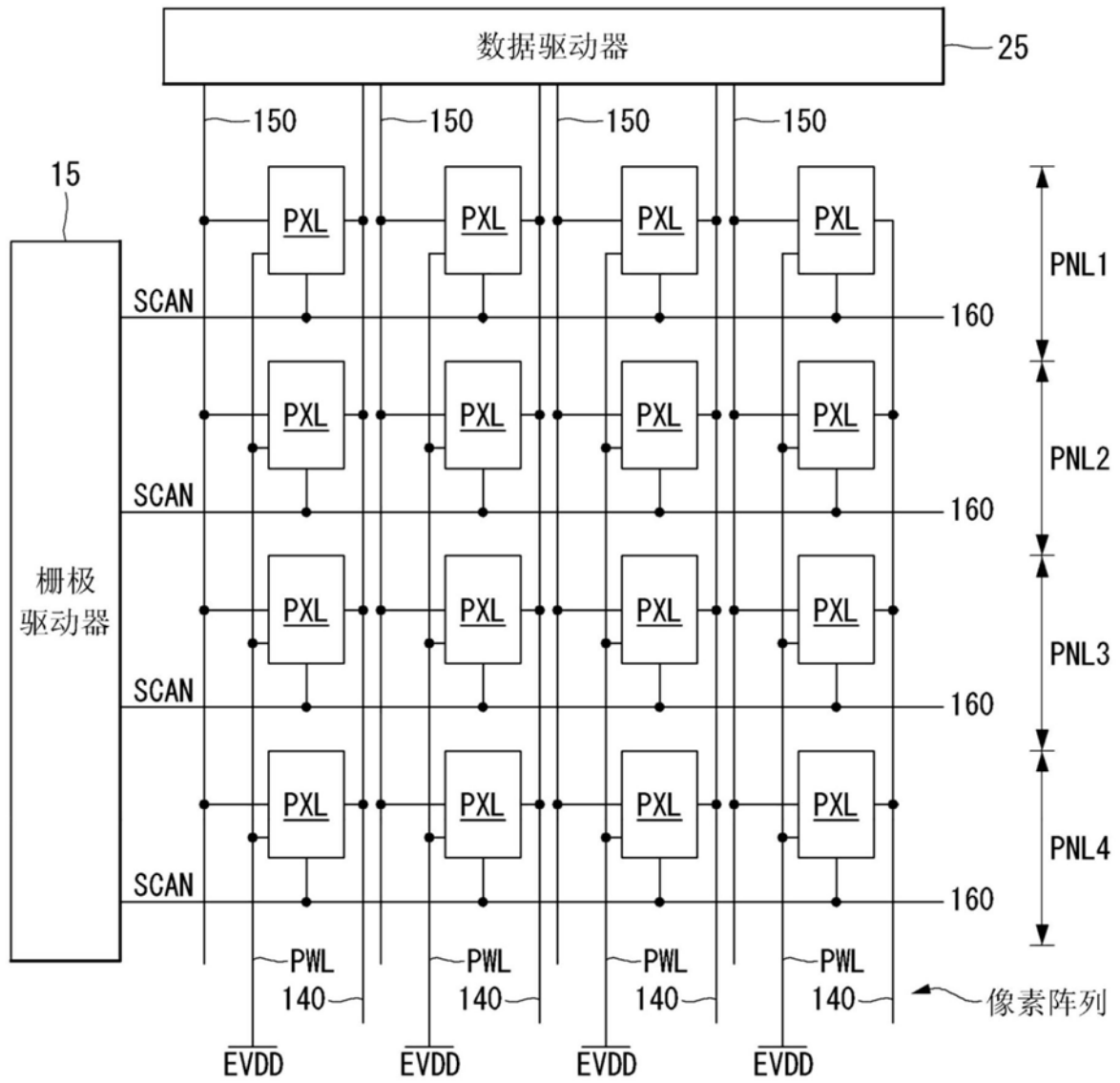


图2

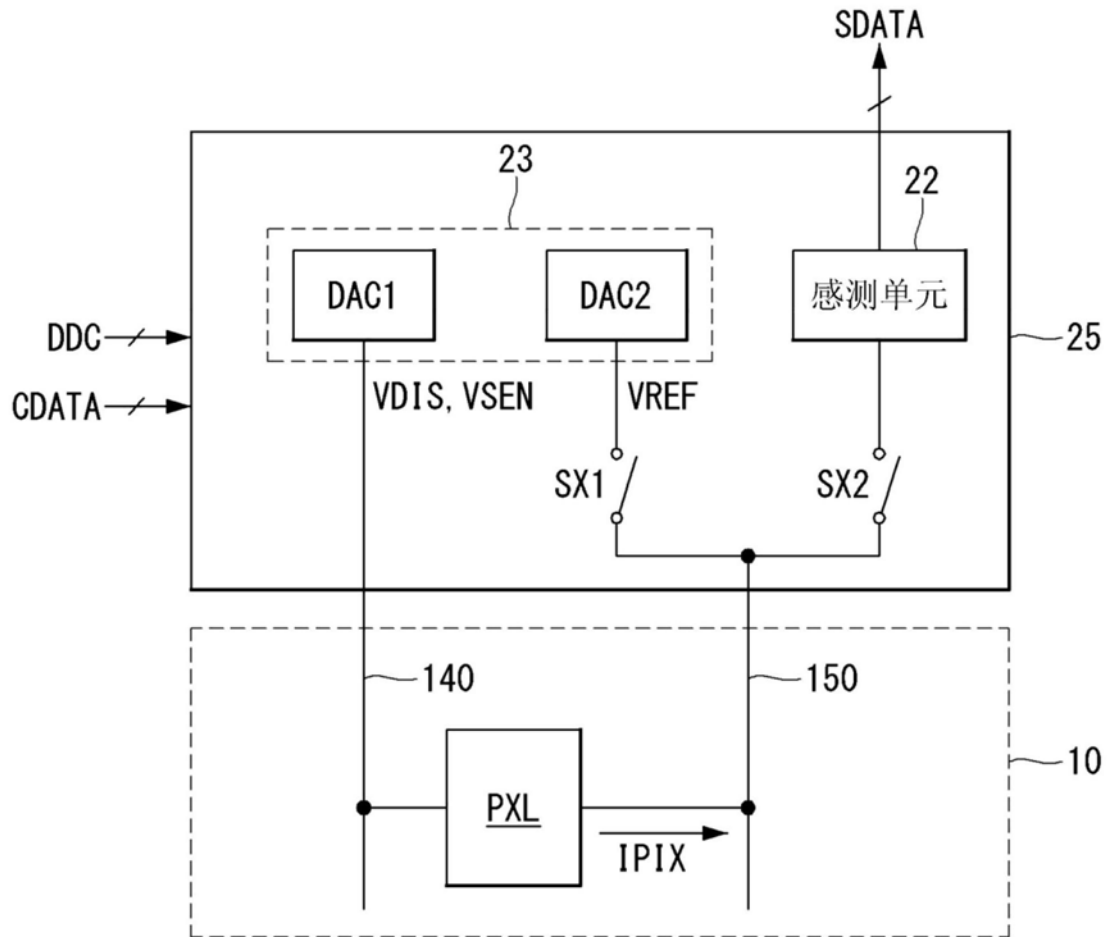


图3

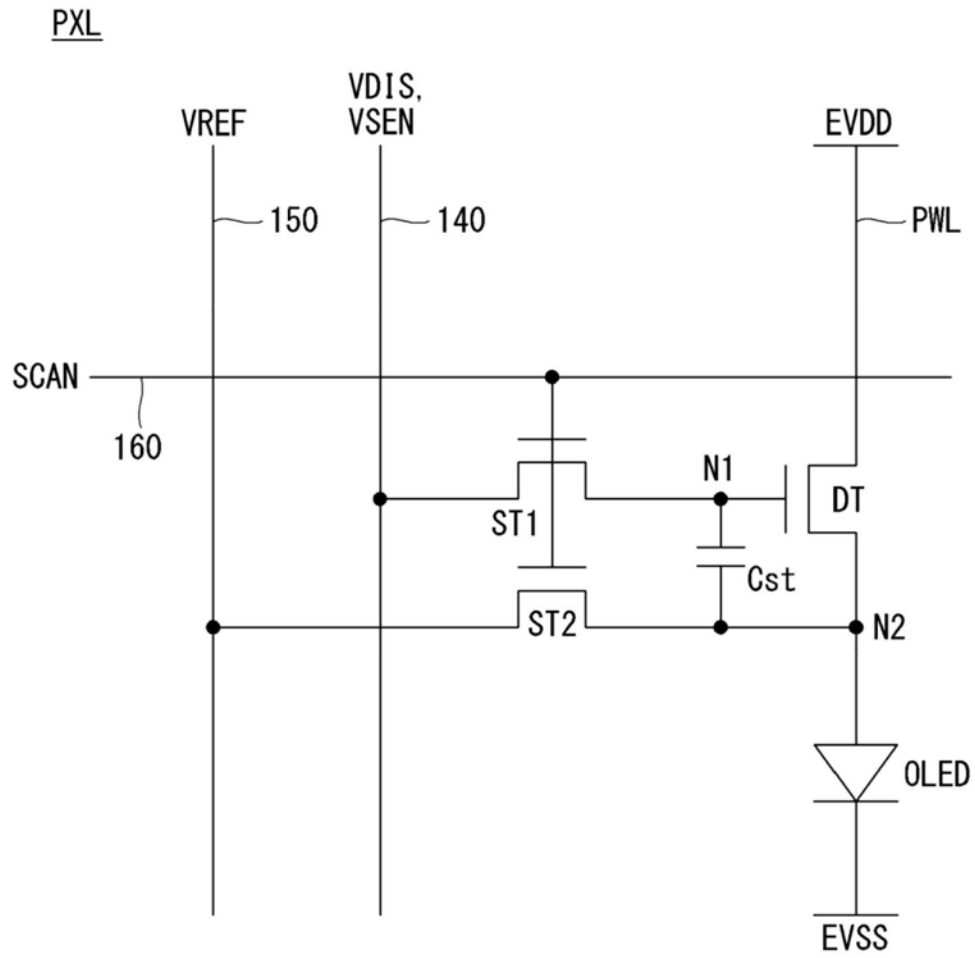


图4

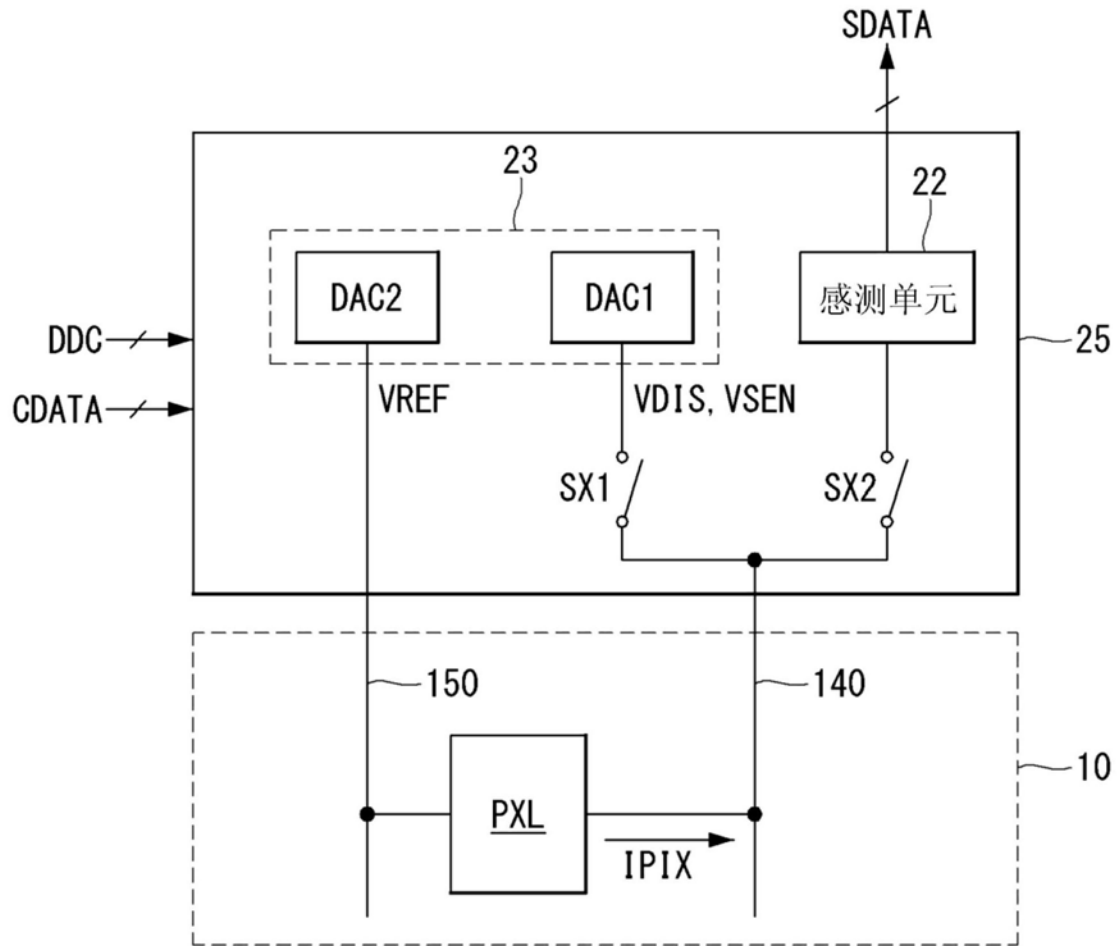


图5

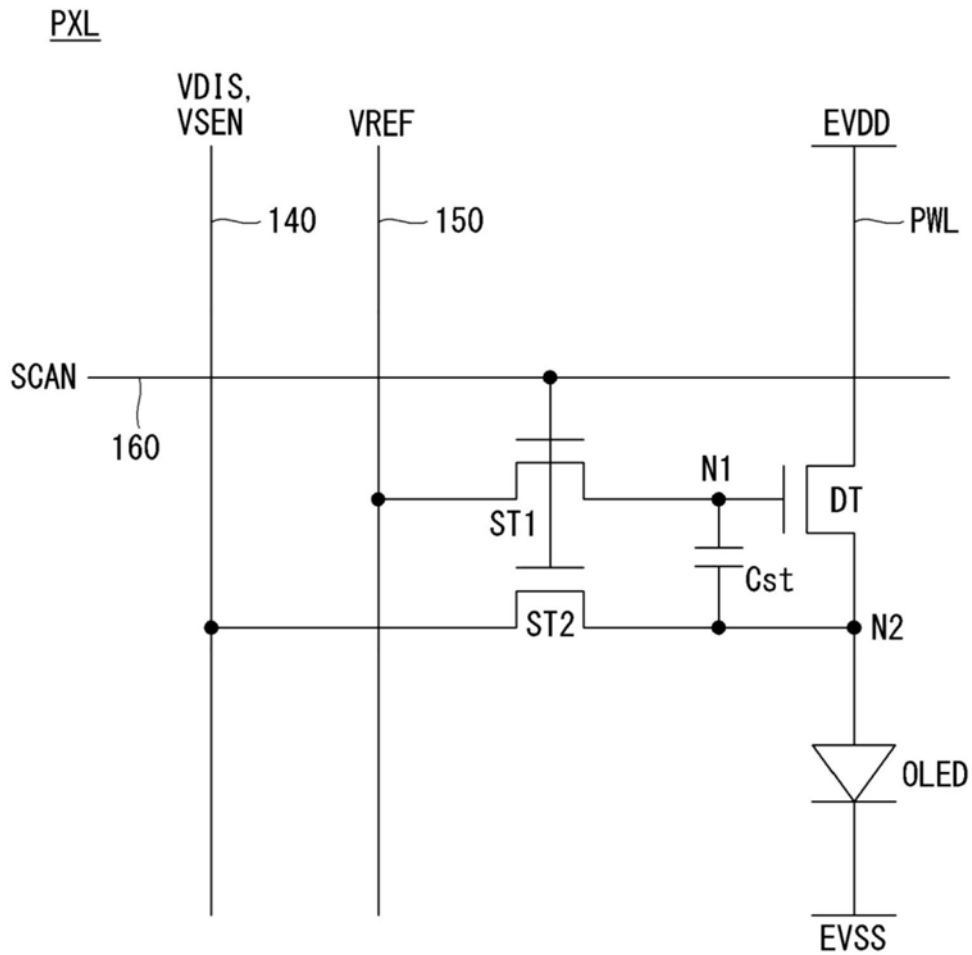


图6

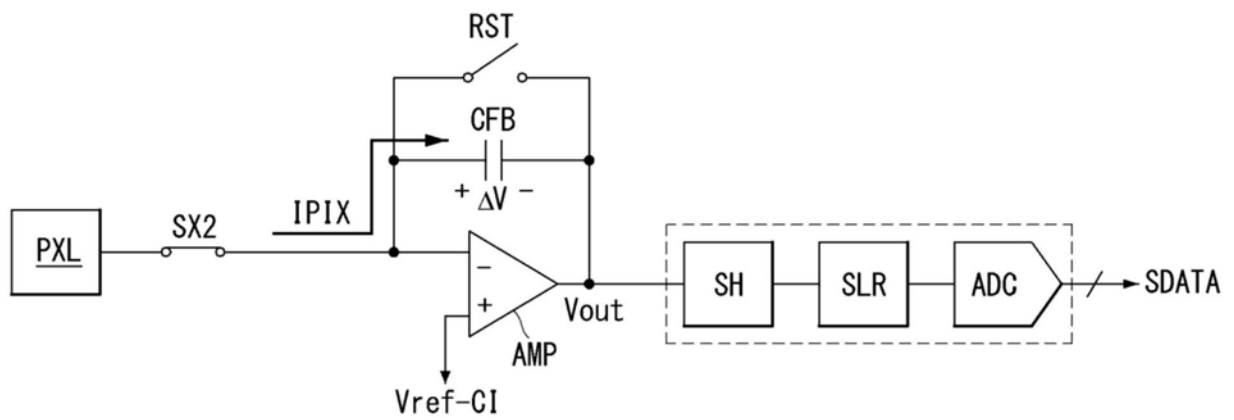


图7

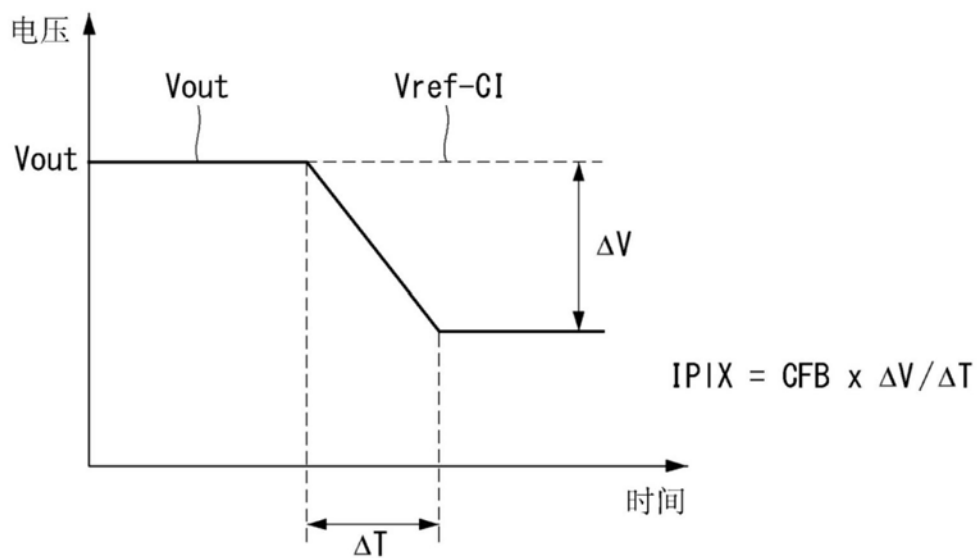


图8

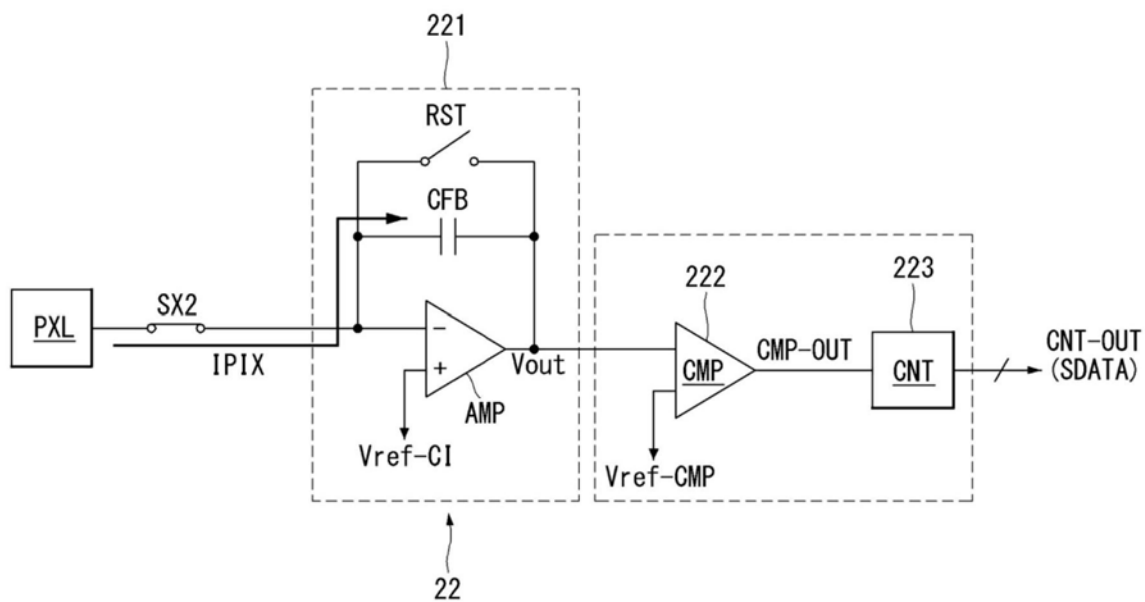


图9

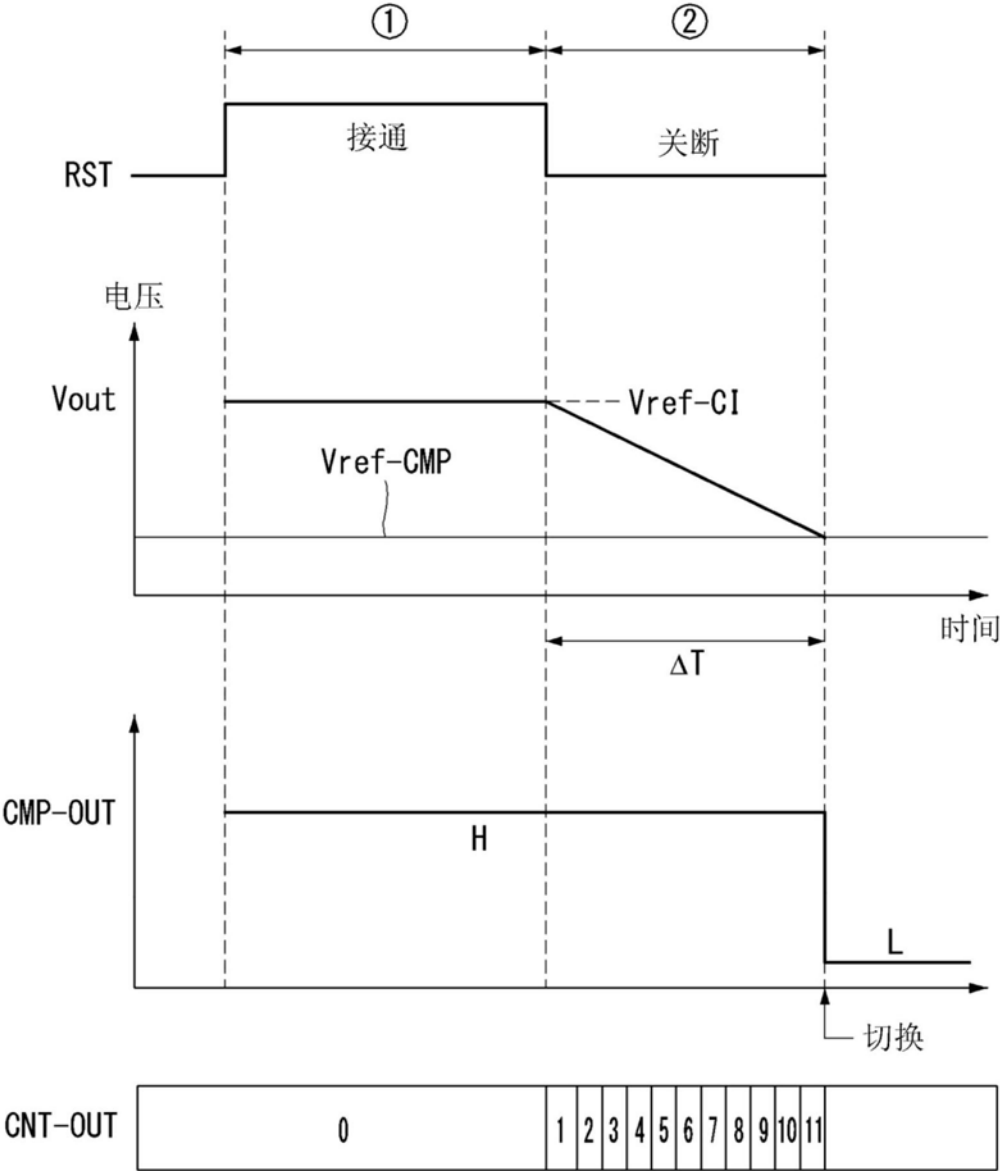


图10

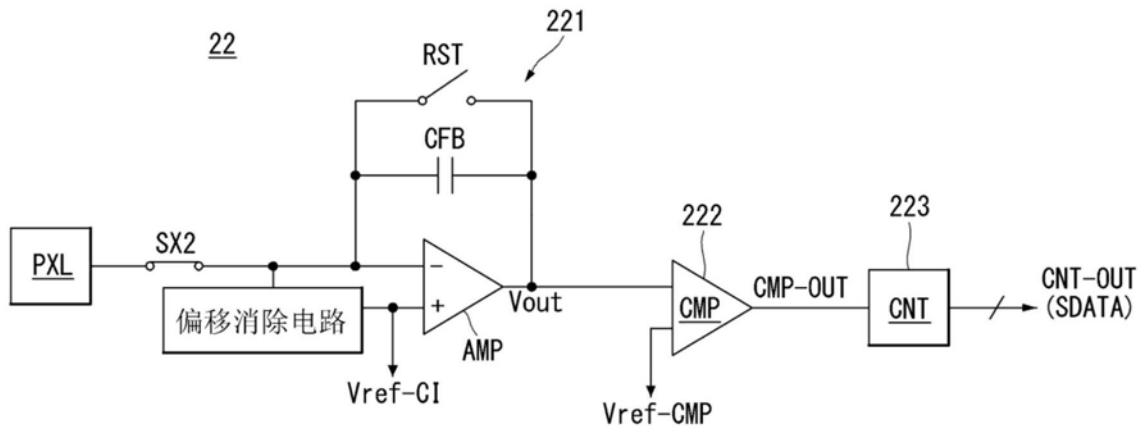


图11

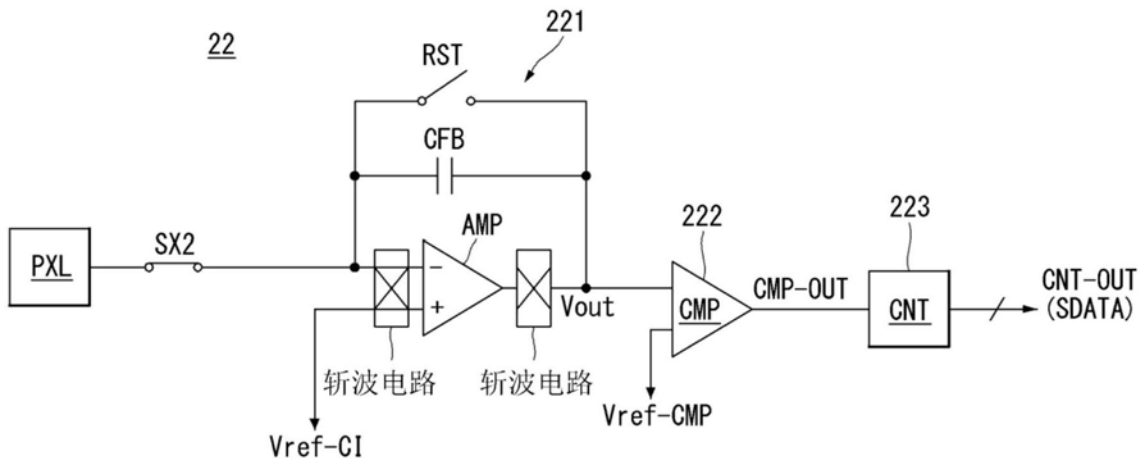


图12

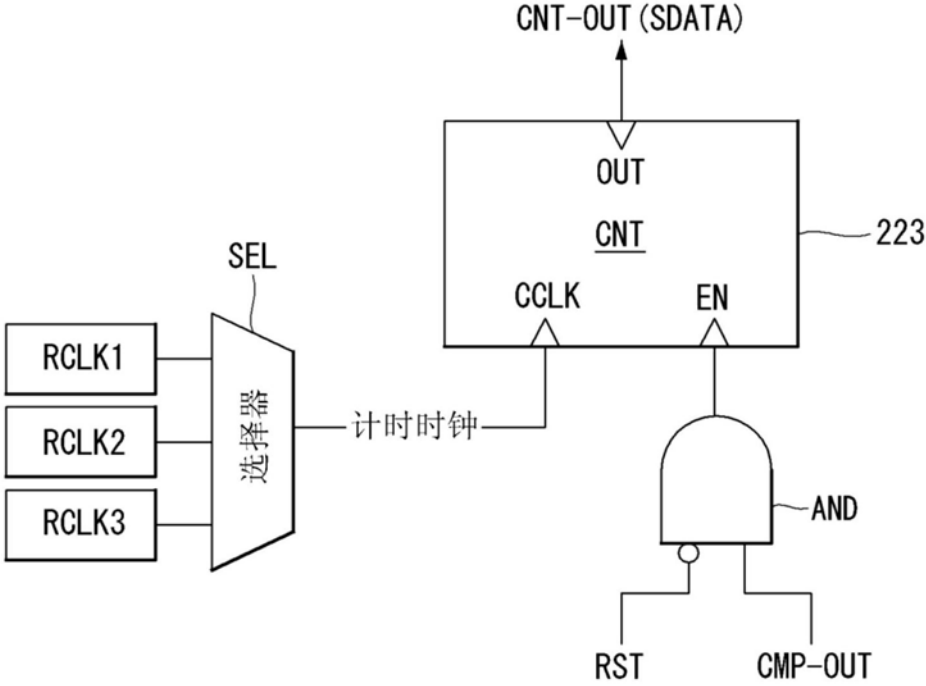


图13

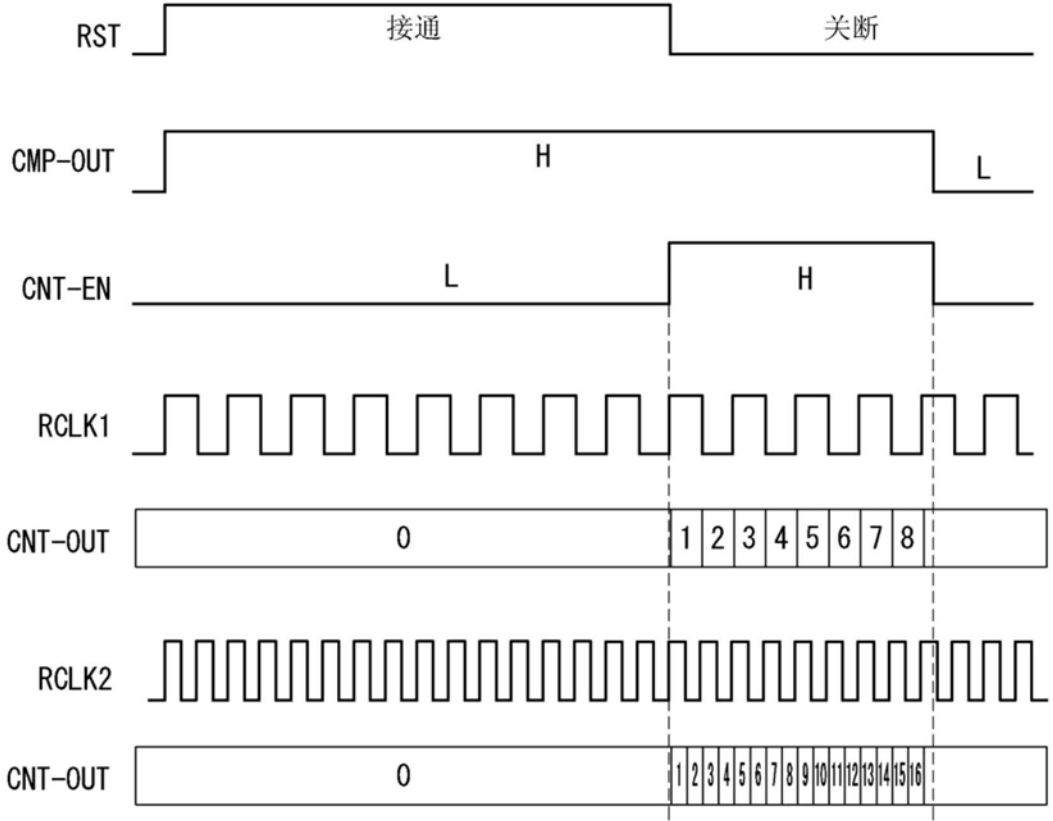


图14

专利名称(译)	像素感测装置和方法、数据驱动器以及有机发光显示装置		
公开(公告)号	CN111243529A	公开(公告)日	2020-06-05
申请号	CN201910511711.8	申请日	2019-06-13
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	金廷炫 林明基		
发明人	金廷炫 林明基		
IPC分类号	G09G3/3275		
CPC分类号	G09G3/3233 G09G3/3275 G09G2310/027 G09G2310/0291 G09G2310/08 G09G2320/0233 G09G2320/0295 G09G2320/045 G09G2320/0693 G09G3/3225 G09G2300/0408 G09G2320/0285 G09G2320/029 G09G2320/043 G09G2330/10 G09G2330/12 G09G3/3258		
代理人(译)	康建峰 杨铁成		
优先权	1020180150645 2018-11-29 KR		
外部链接	Espacenet SIPO		

摘要(译)

本公开涉及像素感测装置和方法、数据驱动器以及有机发光显示装置。像素感测装置包括电流积分器、比较器和计数器。电流积分器通过感测线连接至显示面板的像素，用于通过对流入像素的像素电流进行积分来产生感测输出电压。比较器用于将感测输出电压与预设参考电压进行比较，并且在感测输出电压变得等于预设参考电压时使比较器的输出从第一逻辑值切换至第二逻辑值。计数器用于对从感测的开始到比较器的输出的切换的时间进行计数，并输出计数值。

